

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5522375号
(P5522375)

(45) 発行日 平成26年6月18日 (2014. 6. 18)

(24) 登録日 平成26年4月18日 (2014. 4. 18)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 6 (2006. 01)

G 0 9 G 3 / 2 0 (2006. 01)

G 0 2 F 1 / 1 3 3 (2006. 01)

G 0 9 G 3 / 3 6

G 0 9 G 3 / 2 0 6 2 1 B

G 0 9 G 3 / 2 0 6 1 2 L

G 0 9 G 3 / 2 0 6 2 3 P

G 0 9 G 3 / 2 0 6 2 3 D

請求項の数 15 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2010-26981 (P2010-26981)
 (22) 出願日 平成22年2月9日 (2010. 2. 9)
 (65) 公開番号 特開2010-237651 (P2010-237651A)
 (43) 公開日 平成22年10月21日 (2010. 10. 21)
 審査請求日 平成25年1月14日 (2013. 1. 14)
 (31) 優先権主張番号 特願2009-58758 (P2009-58758)
 (32) 優先日 平成21年3月11日 (2009. 3. 11)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 303018827
 N L Tテクノロジー株式会社
 神奈川県川崎市中原区下沼部 1 7 5 3 番地
 (74) 代理人 100099830
 弁理士 西村 征生
 (72) 発明者 大賀 功一
 神奈川県川崎市中原区下沼部 1 7 5 3 番地
 N E C 液晶テクノロジー株式会社内

審査官 橋本 直明

最終頁に続く

(54) 【発明の名称】 液晶表示装置、該装置に用いられるタイミングコントローラ及び信号処理方法

(57) 【特許請求の範囲】

【請求項 1】

所定列のデータ電極、所定行の走査電極、前記各データ電極と前記各走査電極との交差箇所に設けられている画素、及び前記各画素の対向電極としての共通電極を有する液晶パネルと、

1 水平期間毎に与えられる映像信号ストロープ信号に基づいて前記各データ電極に該当する画素データを書き込むと共に、前記 1 水平期間毎に与えられる極性反転制御信号に基づいて、前記液晶パネルに対して所定の交流駆動を行うデータ駆動部と、

1 垂直期間毎に与えられる垂直同期信号と同期すると共に 1 水平期間毎に与えられる垂直ドライバクロック信号に基づいて、前記各走査電極を所定の順序で駆動するための走査信号を出力するゲート駆動部と、

映像信号に基づいて、前記データ駆動部に前記映像信号ストロープ信号及び極性反転制御信号を出力すると共に、前記ゲート駆動部に前記垂直同期信号及び垂直ドライバクロック信号を出力する制御手段とを有する液晶表示装置であって、

前記 1 垂直期間が、表示期間と垂直ブランク期間とからなると共に、

前記制御手段は、

前記映像信号ストロープ信号及び垂直ドライバクロック信号からなる水平同期信号の出力を、前記 1 垂直期間内の表示期間中に少なくとも 1 回以上かつ X 水平期間 (X ; 0 よりも大きい実数) 遅延させる遅延期間を設定する水平同期信号停止期間設定モードを有し、前記 1 垂直期間内の前記表示期間中に設定された遅延期間に相当する時間分、当該 1 垂直

10

20

期間内の前記垂直ブランク期間を短縮することを特徴とする液晶表示装置。

【請求項 2】

前記制御手段は、

前記水平同期信号停止期間設定モードのとき、前記ゲート駆動部に対して、前記走査信号の出力を前記水平同期信号の遅延期間よりも短い期間遅延させるためのゲートマスク信号を出力する構成とされていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記制御手段は、

前記水平同期信号停止期間設定モードのとき、前記水平同期信号の遅延期間の一部又は全てにて、前記極性反転制御信号の論理レベルを保持する構成とされていることを特徴とする請求項 1 又は 2 記載の液晶表示装置。

10

【請求項 4】

当該液晶表示装置の周辺又は／及び内部に、与えられた第 1 の信号に基づいて所定の動作を行う電子回路が設けられ、

前記制御手段は、

前記水平同期信号停止期間設定モードのとき、前記水平同期信号の遅延状態であることを示す前記第 1 の信号を前記電子回路に送信する信号送信部が設けられていることを特徴とする請求項 1、2 又は 3 記載の液晶表示装置。

【請求項 5】

当該液晶表示装置の周辺又は／及び内部に、所定の動作を行うときに該動作を行う状態であることを示す第 2 の信号を出力する電子回路が設けられ、

20

前記制御手段は、

前記電子回路から前記第 2 の信号が出力されたとき、前記水平同期信号停止期間設定モードに対応した動作を起動する信号判定部が設けられていることを特徴とする請求項 1、2 又は 3 記載の液晶表示装置。

【請求項 6】

所定列のデータ電極、所定行の走査電極、前記各データ電極と前記各走査電極との交差箇所に設けられている画素、及び前記各画素の対向電極としての共通電極を有する液晶パネルと、

1 水平期間毎に与えられる映像信号ストロブ信号に基づいて前記各データ電極に該当する画素データを書き込むと共に、前記 1 水平期間毎に与えられる極性反転制御信号に基づいて、前記液晶パネルに対して所定の交流駆動を行うデータ駆動部と、

30

1 垂直期間毎に与えられる垂直同期信号に同期すると共に 1 水平期間毎に与えられる垂直ドライバクロック信号に基づいて、前記各走査電極を所定の順序で駆動するための走査信号を出力するゲート駆動部とを有する液晶表示装置に用いられるタイミングコントローラであって、

前記 1 垂直期間が、表示期間と垂直ブランク期間とからなると共に、

映像信号に基づいて、前記データ駆動部に前記映像信号ストロブ信号及び極性反転制御信号を出力すると共に、前記ゲート駆動部に前記垂直同期信号及び垂直ドライバクロック信号を出力し、かつ、前記映像信号ストロブ信号及び垂直ドライバクロック信号からなる水平同期信号の出力を、前記 1 垂直期間内の表示期間中に少なくとも 1 回以上かつ X 水平期間 (X ; 0 よりも大きい実数) 遅延させる遅延期間を設定する水平同期信号停止期間設定モードを有し、前記 1 垂直期間内の前記表示期間中に設定された遅延期間に相当する時間分、当該 1 垂直期間内の前記垂直ブランク期間を短縮することを特徴とするタイミングコントローラ。

40

【請求項 7】

前記水平同期信号停止期間設定モードのとき、前記ゲート駆動部に対して、前記走査信号の出力を前記水平同期信号の遅延期間よりも短い期間遅延させるためのゲートマスク信号を出力する構成とされていることを特徴とする請求項 6 記載のタイミングコントローラ。

50

【請求項 8】

前記水平同期信号停止期間設定モードのとき、前記水平同期信号の遅延期間の一部又は全てにて、前記極性反転制御信号の論理レベルを保持する構成とされていることを特徴とする請求項 6 又は 7 記載のタイミングコントローラ。

【請求項 9】

当該液晶表示装置の周辺又は／及び内部に、与えられた第 1 の信号に基づいて所定の動作を行う電子回路が設けられ、

前記水平同期信号停止期間設定モードのとき、前記水平同期信号の停止状態であることを示す前記第 1 の信号を前記電子回路に送信する信号送信部が設けられていることを特徴とする請求項 6、7 又は 8 記載のタイミングコントローラ。

10

【請求項 10】

当該液晶表示装置の周辺又は／及び内部に、所定の動作を行うときに該動作を行う状態であることを示す第 2 の信号を出力する電子回路が設けられ、

前記電子回路から前記第 2 の信号が出力されたとき、前記水平同期信号停止期間設定モードに対応した動作を起動する信号判定部が設けられていることを特徴とする請求項 6、7 又は 8 記載のタイミングコントローラ。

【請求項 11】

所定列のデータ電極、所定行の走査電極、前記各データ電極と前記各走査電極との交差箇所に設けられている画素、及び前記各画素の対向電極としての共通電極を有する液晶パネルと、

20

1 水平期間毎に与えられる映像信号ストロブ信号に基づいて前記各データ電極に該当する画素データを書き込むと共に、前記 1 水平期間毎に与えられる極性反転制御信号に基づいて、前記液晶パネルに対して所定の交流駆動を行うデータ駆動部と、

1 垂直期間毎に与えられる垂直同期信号に同期すると共に 1 水平期間毎に与えられる垂直ドライバクロック信号に基づいて、前記各走査電極を所定の順序で駆動するための走査信号を出力するゲート駆動部と、

映像信号に基づいて、前記データ駆動部に前記映像信号ストロブ信号及び極性反転制御信号を出力すると共に、前記ゲート駆動部に前記垂直同期信号及び垂直ドライバクロック信号を出力する制御手段とを有する液晶表示装置に用いられる信号処理方法であって、

前記 1 垂直期間が、表示期間と垂直ブランク期間とからなると共に、

30

前記制御手段が、前記映像信号ストロブ信号及び垂直ドライバクロック信号からなる水平同期信号の出力を、前記 1 垂直期間内の表示期間中に少なくとも 1 回以上かつ X 水平期間 (X ; 0 よりも大きい実数) 遅延させる遅延期間を設定する水平同期信号停止期間設定処理を行い、前記 1 垂直期間内の前記表示期間中に設定された遅延期間に相当する時間分、当該 1 垂直期間内の前記垂直ブランク期間を短縮することを特徴とする信号処理方法。

【請求項 12】

前記水平同期信号停止期間設定処理では、

前記制御手段が、前記ゲート駆動部に対して、前記走査信号の出力を前記水平同期信号の遅延期間よりも短い期間遅延させるためのゲートマスク信号を出力することを特徴とする請求項 11 記載の信号処理方法。

40

【請求項 13】

前記水平同期信号停止期間設定処理では、

前記制御手段が、前記水平同期信号の遅延期間の一部又は全てにて、前記極性反転制御信号の論理レベルを保持することを特徴とする請求項 11 又は 12 記載の信号処理方法。

【請求項 14】

当該液晶表示装置の周辺又は／及び内部に、与えられた第 1 の信号に基づいて所定の動作を行う電子回路が設けられ、

前記水平同期信号停止期間設定処理では、

前記制御手段が、前記水平同期信号の停止状態であることを示す前記第 1 の信号を前記

50

電子回路に送信する信号送信処理を行うことを特徴とする請求項 1 1、1 2 又は 1 3 記載の信号処理方法。

【請求項 1 5】

当該液晶表示装置の周辺又は／及び内部に、所定の動作を行うときに該動作を行う状態であることを示す第 2 の信号を出力する電子回路が設けられ、

前記電子回路から前記第 2 の信号が出力されたとき、前記制御手段が、前記水平同期信号停止期間設定処理を起動する信号判定処理を行うことを特徴とする請求項 1 1、1 2 又は 1 3 記載の信号処理方法。

【発明の詳細な説明】

【技術分野】

10

【0 0 0 1】

この発明は、液晶表示装置、該装置に用いられるタイミングコントローラ及び信号処理方法に係り、たとえば位置検出機能を有する回路基板など、データの送受信などを行う電子回路が液晶パネルの内部や周辺に搭載されている場合に適用して好適な液晶表示装置、該装置に用いられるタイミングコントローラ及び信号処理方法に関する。

【背景技術】

【0 0 0 2】

液晶表示装置やプラズマ表示装置などの薄型表示装置では、近年、表示パネルの高解像度化に伴い、装置内の映像信号の伝送周波数が高くなっている。また、高速の動画表示に対応するために、フレーム周波数がたとえば 1 2 0 H z に設定されるなど、フレームレートの高くなっている。特に、液晶表示装置では、液晶パネルの画素に電圧が印加されて書込みが行われることにより表示階調が制御されるが、同画素に電圧が印加される際に電流変化が発生し、この電流変化が電磁ノイズとして液晶パネルの周辺に放射される。液晶表示装置では、液晶パネルの 1 ライン毎に書込みが行われるため、この電磁ノイズは、1 フレーム期間で同液晶パネルの垂直解像度に対応した分だけ発生する。また、一方で表示装置の付加価値も求められており、液晶パネルの内部や周辺に位置検出機能を有する回路基板などが搭載されることもある。

20

【0 0 0 3】

この種の液晶表示装置は、たとえば図 8 に示すように、液晶パネル 1 と、データ駆動部 2 と、ゲート駆動部 3 と、タイミングコントローラ 4 とから構成されている。また、液晶パネル 1 に近い位置に、データの送受信を行う周辺回路 5 が搭載されている。液晶パネル 1 は、データ電極 X_i ($i = 1, 2, \dots, m$ 、たとえば、 $m = 1 6 0 0$) と、走査電極 Y_j ($j = 1, 2, \dots, n$ 、たとえば、 $n = 1 2 0 0$) と、画素 $SP_{i,j}$ と、共通電極 COM とから構成されている。データ電極 X_i は、該当する画素データ D_i に応じた電圧が印加される。走査電極 Y_j は、設定された順序で走査信号 G_j が印加される。画素 $SP_{i,j}$ は、データ電極 X_i と走査電極 Y_j との交差箇所に設けられ、TFT (Thin Film Transistor、薄膜トランジスタ) Q と、保持容量 Cst と、液晶層 Clc と、共通電極 COM とから構成されている。保持容量 Cst は、印加された画素データ D_i に応じた電圧を保持する。液晶層 Clc は、画素データ D_i に対応した階調の画素を表示する液晶層を模式的に表したものである。共通電極 COM には、コモン電圧が印加される。

30

40

【0 0 0 4】

データ駆動部 2 は、1 水平期間毎に与えられる映像信号ストロブ信号 STB に基づいて各データ電極 X_i に映像信号 v_f に対応した該当する画素データ D_i を書き込むと共に、1 水平期間毎に与えられる極性反転制御信号 POL に基づいて、液晶パネル 1 に対して所定の交流駆動を行う。この場合、データ駆動部 2 は、たとえばドット反転駆動方式に対応して、奇数フレームと偶数フレームとで、共通電極 COM に印加するコモン電圧を 1 ドット毎に交互に位相反転するか、あるいは、データ電極 X_i に印加する電圧を 1 ドット毎に交互に位相反転する。ゲート駆動部 3 は、1 垂直期間毎に与えられる垂直同期信号 VSP に同期すると共に 1 水平期間毎に与えられる垂直ドライバクロック信号 VCK に基づいて、各走査電極 Y_j を所定の順序で駆動するための走査信号 G_j を出力する。タイミング

50

コントローラ 4 は、映像信号処理部 4 a と、水平／垂直同期制御信号出力部 4 b とを有している。映像信号処理部 4 a は、映像信号 i_n 及びデータ有効期間信号 DE （以下、「 DE 信号」ともいう）を入力し、信号の並び替えや伝送電圧振幅設定を行い、水平／垂直同期制御信号出力部 4 b は、データ駆動部 2 に映像信号ストロブ信号 STB （以下、「 STB 信号」ともいう）及び極性反転制御信号 POL （以下、「 POL 信号」ともいう）を出力すると共に、ゲート駆動部 3 に、垂直同期信号 VSP (Vertical Start Pulse、以下、「 VSP 信号」ともいう）、垂直ドライバクロック信号 VCK (Vertical Clock、以下、「 VCK 信号」ともいう）及びゲートマスク信号 GOE (Gate Output Enable、以下、「 GOE 信号」ともいう）を出力する。

【0005】

図 9 は、図 8 中の各信号について説明する図である。

同図 9 に示すように、 VSP 信号は、液晶パネル 1 のフレーム速度を決定するための基準信号であり、この周期が 1 垂直期間（1 V 期間）となる。 VCK 信号は、表示期間 d においてゲート駆動部 3 を駆動するためのクロック信号であり、この周期が 1 水平期間（1 H 期間）となる。 GOE 信号は、ゲート駆動部 3 の出力をマスクする信号であり、たとえば低レベル（以下、“ L ” という）のときに走査信号 G_j を出力させ、高レベル（以下、“ H ” という）のときに走査信号 G_j を出力させない。 STB 信号は、映像信号 i_n の階調に相当する電圧の画素データ D_i を液晶パネル 1 の画素 $SP_{i,j}$ へ書き込むための信号である。 POL 信号は、画素データ D_i を液晶パネル 1 へ書き込む際の極性を制御する信号である。この信号を制御することで、ドット反転駆動や 1 H 2 V 反転駆動が行われる。これらの各信号に基づいて、ゲート駆動部 3 により走査電極 Y_j が順次走査され、かつ、映像信号 i_n の階調に相当する電圧の画素データ D_i が液晶パネル 1 の各画素 $SP_{i,j}$ に書き込まれることで、映像信号 i_n に対応する映像が液晶パネル 1 に表示される。

【0006】

しかしながら、この液晶表示装置では、液晶パネル 1 の画素 $SP_{i,j}$ へ電圧を書き込む際に、ライン間で TFT のドレイン電圧の偏りが大きくなるような場合（たとえば、ドット反転駆動時に縦ドットストライプ表示をした場合）、共通電極 COM に流れる電流の変化量が大きくなることもある。このとき、共通電極 COM の電流変動に起因したノイズが液晶パネル 1 の周辺に発生することになる。この共通電極 COM の電流変動に起因したノイズは、たとえば、上記のようなドット反転駆動時に縦ドットストライプ表示をした場合のように、ライン間でドレイン電圧の偏りが大きくなるような表示を行った場合では、映像信号の階調に相当する電圧を液晶パネル 1 に書き込む毎に発生するため、1 H 周期で発生することになる。また、液晶表示装置にて電荷回収モードを使用している場合は、同図 9 に示すように、電荷回収のタイミングでも、ノイズが発生することがある。

【0007】

ここで、図 8 中の周辺回路 5 のように、液晶パネル 1 の共通電極 COM 周辺にデータを送受信する回路（たとえば、液晶表示装置をタブレットとして用いるような電磁界変化を送受信の信号として利用する位置座標検出装置など）が搭載されている場合、同周辺回路 5 は、データ送受信の際にノイズが入ると、このデータ送受信に要する期間よりもノイズの発生周期の方が短い場合、同データ送受信に対して同ノイズが干渉し、データの受信感度の劣化や誤動作などが発生することがある。すなわち、ライン間でドレイン電圧の偏りが大きくなるような表示を行うと、液晶パネル 1 の画素 $SP_{i,j}$ への書込みに起因したノイズが 1 H 周期で発生し、周辺回路 5 のデータ送受信期間が 1 H 期間よりも長い場合には、同周辺回路 5 は画素 $SP_{i,j}$ への書込みに起因したノイズの影響を常に受けることになり、データの受信感度が低下したり、さらには誤動作を起こすという問題点がある。

【0008】

液晶パネル 1 から発生するノイズを抑制する方法として、一般的には、ノイズ発生源を金属材料などでシールド（遮蔽）してノイズループを分離又はノイズを閉じ込める方法が考えられる。ところが、電磁界の変化を利用してそれを送受信の信号とする位置座標検出装置などでは、液晶パネル 1 を金属材料でシールドしてしまうと、液晶パネル 1 からのノ

10

20

30

40

50

イズは遮蔽することができるが、本来の目的である位置座標の検出に用いる電磁界の変化も認識することができないという問題点がある。たとえば、液晶パネル1の表示画面に1つのポインタ（カーソル）を表示して、これをポインタ認識装置（タッチペンなど）で液晶パネル1をなぞり、それに追従してポインタが動くというような表示装置を考えた場合、上記表示画面上のポインタをポインタ認識装置で追従して動かすためには、ポインタ認識装置が表示画面のどの位置にあるかという情報を表示装置側に与えて（位置座標検出）、その情報に基づいて表示画面上のポインタを動かすこととなる。

【0009】

位置座標検出装置が電磁界の変化を利用したものである場合には、液晶パネル1を金属材料などで遮蔽してしまうと、位置座標検出信号自体が遮蔽されて認識されなくなる。

10

よって、上記表示装置においては、液晶パネル1をシールド遮蔽して対策する方法ではなく、別の対策をとる必要がある。さらに、表示装置の高解像度化や高速動作（120Hz駆動など）などが普及してくると、液晶パネル1の画素への書込み起因で発生するノイズのタイミングが速くなってくることが想定され（すなわち、1H期間が短くなり、ノイズの発生周期が速くなる）、問題が顕在化してくる可能性が高くなる。このため、データの送受信を行う周辺回路を有する回路基板などに対して受信感度の劣化や誤動作などを発生させない液晶表示装置が要求されている。

【0010】

上記の液晶表示装置の他、この種の関連する技術としては、たとえば、特許文献1に記載された表示制御装置がある。

20

通常の液晶表示装置では、Yドライバ（ゲート駆動部）は、独立したICモジュールとして基板に装着されるので、図10（b）に示すように、走査禁止信号（ゲートマスク信号）GINHがYドライバに供給されるタイミングが適切でない場合、つまり、同走査禁止信号GINHに遅延が発生した場合に走査信号Y1に不要パルスが発生し、表示画面に不要なストライプが発生することがある。このため、この文献に記載された表示制御装置では、表示領域（走査線の数）よりも多い映像信号が入力された場合に、図10（a）に示すように、ゲート出力を適切な位置でマスクして液晶パネルの画素に対する書込みを一部禁止することで、誤動作することなく水平映像信号を適切に間引くようにしている。これにより、1フレーム期間内に2H期間ノイズなしの状態が1箇所以上生成され、電流の変動に起因するノイズは発生しないと想定される。

30

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開平09-154087号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

しかしながら、上記文献に記載の技術では、次のような問題点があった。

すなわち、特許文献1に記載された表示制御装置では、映像信号の間引き補完が行われるため、映像信号を部分的に削除（間引き）していることになる。つまり、映像信号が欠落する部分が生じてしまうため、入力された映像信号全てを表示させようとする場合には、本来所望する映像表示が行われないという問題点がある。

40

【0013】

この発明は、上述の事情に鑑みてなされたもので、データの送受信などを行う電子回路などに対して、映像信号の間引き補完を行うことなく、受信感度の劣化や誤動作などを発生させない液晶表示装置、該装置に用いられるタイミングコントローラ及び信号処理方法を提供することを目的としている。

【課題を解決するための手段】

【0014】

上記課題を解決するために、この発明の第1の構成は、所定列のデータ電極、所定行の

50

走査電極、前記各データ電極と前記各走査電極との交差箇所に設けられている画素、及び前記各画素の対向電極としての共通電極を有する液晶パネルと、1水平期間毎に与えられる映像信号ストロープ信号に基づいて前記各データ電極に該当する画素データを書き込むと共に、前記1水平期間毎に与えられる極性反転制御信号に基づいて、前記液晶パネルに対して所定の交流駆動を行うデータ駆動部と、1垂直期間毎に与えられる垂直同期信号に同期すると共に1水平期間毎に与えられる垂直ドライバクロック信号に基づいて、前記各走査電極を所定の順序で駆動するための走査信号を出力するゲート駆動部と、映像信号に基づいて、前記データ駆動部に前記映像信号ストロープ信号及び極性反転制御信号を出力すると共に、前記ゲート駆動部に前記垂直同期信号及び垂直ドライバクロック信号を出力する制御手段とを有する液晶表示装置に係り、前記1垂直期間が、表示期間と垂直ブランク期間とからなると共に、前記制御手段は、前記映像信号ストロープ信号及び垂直ドライバクロック信号からなる水平同期信号の出力を、前記1垂直期間内の表示期間中に少なくとも1回以上かつX水平期間（X；0よりも大きい実数）遅延させる遅延期間を設定する水平同期信号停止期間設定モードを有し、前記1垂直期間内の前記表示期間中に設定された遅延期間に相当する時間分、当該1垂直期間内の前記垂直ブランク期間を短縮することを特徴としている。

10

【0015】

また、この発明の第2の構成は、所定列のデータ電極、所定行の走査電極、前記各データ電極と前記各走査電極との交差箇所に設けられている画素、及び前記各画素の対向電極としての共通電極を有する液晶パネルと、1水平期間毎に与えられる映像信号ストロープ信号に基づいて前記各データ電極に該当する画素データを書き込むと共に、前記1水平期間毎に与えられる極性反転制御信号に基づいて、前記液晶パネルに対して所定の交流駆動を行うデータ駆動部と、1垂直期間毎に与えられる垂直同期信号に同期すると共に1水平期間毎に与えられる垂直ドライバクロック信号に基づいて、前記各走査電極を所定の順序で駆動するための走査信号を出力するゲート駆動部とを有する液晶表示装置に用いられるタイミングコントローラに係り、前記1垂直期間が、表示期間と垂直ブランク期間とからなると共に、映像信号に基づいて、前記データ駆動部に前記映像信号ストロープ信号及び極性反転制御信号を出力すると共に、前記ゲート駆動部に前記垂直同期信号及び垂直ドライバクロック信号を出力し、かつ、前記映像信号ストロープ信号及び垂直ドライバクロック信号からなる水平同期信号の出力を、前記1垂直期間内の表示期間中に少なくとも1回以上かつX水平期間（X；0よりも大きい実数）遅延させる遅延期間を設定する水平同期信号停止期間設定モードを有し、前記1垂直期間内の前記表示期間中に設定された遅延期間に相当する時間分、当該1垂直期間内の前記垂直ブランク期間を短縮することを特徴としている。

20

30

【0016】

また、この発明の第3の構成は、所定列のデータ電極、所定行の走査電極、前記各データ電極と前記各走査電極との交差箇所に設けられている画素、及び前記各画素の対向電極としての共通電極を有する液晶パネルと、1水平期間毎に与えられる映像信号ストロープ信号に基づいて前記各データ電極に該当する画素データを書き込むと共に、前記1水平期間毎に与えられる極性反転制御信号に基づいて、前記液晶パネルに対して所定の交流駆動を行うデータ駆動部と、1垂直期間毎に与えられる垂直同期信号に同期すると共に1水平期間毎に与えられる垂直ドライバクロック信号に基づいて、前記各走査電極を所定の順序で駆動するための走査信号を出力するゲート駆動部と、映像信号に基づいて、前記データ駆動部に前記映像信号ストロープ信号及び極性反転制御信号を出力すると共に、前記ゲート駆動部に前記垂直同期信号及び垂直ドライバクロック信号を出力する制御手段とを有する液晶表示装置に用いられる信号処理方法に係り、前記1垂直期間が、表示期間と垂直ブランク期間とからなると共に、前記制御手段が、前記映像信号ストロープ信号及び垂直ドライバクロック信号からなる水平同期信号の出力を、前記1垂直期間内の表示期間中に少なくとも1回以上かつX水平期間（X；0よりも大きい実数）遅延させる遅延期間を設定する水平同期信号停止期間設定処理を行い、前記1垂直期間内の前記表示期間中に設定さ

40

50

れた遅延期間に相当する時間分、当該1垂直期間内の前記垂直ブランク期間を短縮することを特徴としている。

【発明の効果】

【0017】

この発明の構成によれば、液晶表示装置は、1垂直期間内において少なくとも1つ以上の任意の場所に(1+X)水平期間以上の液晶パネルの書込みに起因するノイズの発生しない期間を確保することができる。

【図面の簡単な説明】

【0018】

【図1】この発明の第1の実施形態である液晶表示装置の要部の電氣的構成を示すブロック図である。

【図2】図1中のタイミングコントローラ14の構成を示すブロック図である。

【図3】タイミングコントローラ14の動作を説明するタイムチャートである。

【図4】タイミングコントローラ14の他の動作を説明するタイムチャートである。

【図5】タイミングコントローラ14の他の動作を説明するタイムチャートである。

【図6】この発明の第2の実施形態である液晶表示装置の要部の電氣的構成を示すブロック図である。

【図7】図6中のタイミングコントローラ14Aの構成を示すブロック図である。

【図8】液晶表示装置の構成図である。

【図9】図8中の各信号について説明する図である。

【図10】特許文献1に記載された表示制御装置の動作を説明するタイムチャートである。

【発明を実施するための形態】

【0019】

上記制御手段が、上記水平同期信号停止期間設定モードでは、上記水平同期信号の出力を、上記1垂直期間内の表示期間中に少なくとも1回以上かつ2水平期間以上停止する停止期間を設定する構成とされている液晶表示装置を提供する。この液晶表示装置では、1垂直期間内において少なくとも1つ以上の任意の場所に2水平期間以上の液晶パネルの書込みに起因するノイズの発生しない期間を確保することができる。これにより、液晶パネルの周辺にデータの送受信などをするノイズの影響を受けやすい回路が搭載されている場合、上記ノイズの発生しない2水平期間以上の期間にデータの送受信を行うことで、データの送受信における受信感度の劣化や誤動作を回避することが可能となる。特に、解像度が大きい液晶パネルの場合、データ送受信の期間よりも1水平期間の周期が短くなる場合があるため、このノイズの発生しない期間を生成することが有効である。

【0020】

上記制御手段は、上記水平同期信号停止期間設定モードのとき、上記ゲート駆動部に対して、上記走査信号の出力を上記水平同期信号の停止期間よりも短い期間停止させるためのゲートマスク信号を出力する構成とされている。また、上記制御手段は、上記水平同期信号停止期間設定モードのとき、上記水平同期信号の停止期間の一部又は全てにて、上記極性反転制御信号の論理レベルを保持する構成とされている。また、当該液晶表示装置の周辺又は／及び内部に、与えられた第1の信号に基づいて所定の動作を行う電子回路が設けられ、上記制御手段は、上記水平同期信号停止期間設定モードのとき、上記水平同期信号の停止状態であることを示す上記第1の信号を上記電子回路に送信する信号送信部が設けられている。また、当該液晶表示装置の周辺又は／及び内部に、所定の動作を行うときに該動作を行う状態であることを示す第2の信号を出力する電子回路が設けられ、上記制御手段は、上記電子回路から上記第2の信号が出力されたとき、上記水平同期信号停止期間設定モードに対応した動作を起動する信号判定部が設けられている。

【0021】

ここで、ノイズの発生間隔がたとえば2Hとなるような信号の生成方法について説明す

10

20

30

40

50

る。

液晶表示装置を駆動するための水平同期信号や垂直同期信号は、VESA (Video Electronics Standards Association) 規格にて標準化され、水平同期信号や垂直同期信号の発生タイミングなどは同VESA規格に基づいて決定される。

たとえば、UXGA (Ultra Extended Graphics Array) の解像度を有する液晶表示装置に対して、以下のような規格が決められている。

解像度; 1600×1200 (ドット)

PIXEL CLOCK ; 130.25 (MHz)

Horizontal Frequency; 74.00 (kHz)

Vertical Scan Frame Rate; 59.92 (Hz)

Horizontal Total; 1760 (PIXELS)

Horizontal Blank; 160 (PIXELS)

Vertical Total; 1235 (LINES)

Vertical Blank; 35 (LINES)

【0022】

上記規格より、通常のUXGAの液晶パネルを駆動するには、PIXEL CLOCK (以下、CLK) は130.25 MHz、Horizontal Frequencyに相当するゲート駆動部を駆動するCLK (以下、VCLK) は74.00 kHzとなり、このときにフレームレートが59.92 Hz (ほぼ60 Hz) で駆動されることになる。

上記規格より明らかなように、液晶パネルを60 Hzで駆動するためには、

$$PCLK \times (1 / \text{Horizontal Total}) \times (1 / \text{Vertical Total}) = 59.92 \text{ Hz}$$

となり、

$$PCLK = 130.25 \text{ (MHz)}$$

$$\text{Horizontal Total} = 1760 \text{ (PIXELS)}$$

$$\text{Vertical Total} = 1235 \text{ (LINES)}$$

に設定すればよい。

【0023】

このとき、UXGAの映像表示領域が1600×1200 (ドット) であるので、

$$\text{Horizontal Blank} = 160 \text{ (PIXELS)}$$

$$\text{Vertical Blank} = 35 \text{ (LINES)}$$

のブランク期間 (映像信号非表示期間) が存在する。このブランク期間を1 H期間分削除し、表示期間内の任意の期間に1 H期間分挿入することで、液晶パネルの画素への書込みが1 H期間停止するため、2 H期間分のノイズの発生しない期間が生成される。この場合、1 H期間は通常の駆動でノイズの発生がなく、かつ、1 H期間のブランクの挿入により、2 H期間のノイズの発生しない期間が生成される。

【0024】

なお、上記1 H期間の書込み停止は一例であり、たとえば、2 H期間又は1.5 H期間の書込み停止でも良い。すなわち、(X+1) H期間 (X; 0より大きい実数) 書込みを停止させることにより、液晶パネルの画素への書込みが行われない期間が(X+1) H期間確保され、画素に対する書込みに起因するノイズが発生しない領域が(X+1) H期間確保される。この(X+1) H期間にデータの送受信を行う回路を動作させることで、液晶パネルの書込みに起因したノイズの影響を受けずにデータの送受信が可能となる。この場合、Xの値はデータの送受信に必要な最短期間以上の値を設定することとなる。さらに、上記に加え、このとき、同時に映像信号を削除しないようにする制御が必要である。このように、表示期間内にノイズの発生周期が一部1 H期間より大きくなる領域を設けて(X+1) H期間書込みを停止し、この領域を狙ってデータの送受信を行う回路を動作させることで、(1+X) H期間分のデータ送受信期間が確保され、1 H期間ではデータの送受信期間として足りない場合も、液晶パネルの書込みに起因したノイズの影響を受けずにデータの送受信が1 フレーム期間中に複数回断続的に可能となる。

【0025】

ここで、上記映像信号の非表示期間に周辺回路のデータの送受信を行うことも考えられるが、Horizontal Blank期間を用いて周辺回路のデータの送受信を行おうとすると、送受信時間が $1/10H$ 期間しか確保されなく、データの送受信時間が不足する。また、Vertical Blank期間を用いて周辺回路のデータの送受信を行おうとすると、送受信時間は $35H$ 期間確保されるが、データの送受信周期がVertical Scan Frame Rate ($59.92Hz$)によって制約され、周辺回路のデータの送受信の周期が遅くなるという問題点がある。送受信の周期が遅くなると、たとえば表示画面上のポインタをポインタ認識装置で追従して動かそうとした場合、追従性が低下するという問題点がある。この発明では、周辺回路のデータの送受信時間を確保しつつ、かつ周辺回路によるデータの送受信周期も確保することが特徴である。

10

【実施形態1】**【0026】**

図1は、この発明の第1の実施形態である液晶表示装置の要部の電氣的構成を示すブロック図である。

この形態の液晶表示装置は、同図に示すように、液晶パネル11と、データ駆動部12と、ゲート駆動部13と、タイミングコントローラ14とから構成されている。また、液晶パネル11に近い位置に、データの送受信を行う周辺回路15が搭載されている。液晶パネル11は、データ電極 X_i ($i=1, 2, \dots, m$ 、たとえば、 $m=1600$)と、走査電極 Y_j ($j=1, 2, \dots, n$ 、たとえば、 $n=1200$)と、画素 $SP_{i,j}$ と、共通電極COMとから構成されている。

20

【0027】

データ電極 X_i は、該当する画素データ D_i に応じた電圧が印加される。走査電極 Y_j は、設定された順序で走査信号 G_j が印加される。画素 $SP_{i,j}$ は、データ電極 X_i と走査電極 Y_j との交差箇所に設けられ、TFT (Thin Film Transistor、薄膜トランジスタ) Qと、保持容量Cstと、液晶層C_{lc}と、共通電極COMとから構成されている。保持容量Cstは、印加された画素データ D_i に応じた電圧を保持する。液晶層C_{lc}は、画素データ D_i に対応した階調の画素を表示する液晶層を模式的に表したものである。共通電極COMには、コモン電圧が印加される。データ駆動部12は、1水平期間(1H)毎に与えられる映像信号ストロブ信号STBに基づいて各データ電極 X_i に映像信号 v_f に対応した該当する画素データ D_i を書き込むと共に、1H期間毎に与えられる極性反転制御信号POLに基づいて、液晶パネル11に対して所定の交流駆動を行う。この場合、データ駆動部12は、たとえばドット反転駆動方式に対応して、奇数フレームと偶数フレームとで、共通電極COMに印加するコモン電圧を1ドット毎に交互に位相反転するか、あるいは、データ電極 X_i に印加する電圧を1ドット毎に交互に位相反転する。ゲート駆動部13は、1垂直(1V)期間毎に与えられる垂直同期信号VSPに同期すると共に1H期間毎に与えられる垂直ドライバクロック信号VCKに基づいて、各走査電極 Y_j を所定の順序で駆動するための走査信号 G_j を出力する。

30

【0028】

タイミングコントローラ14は、映像信号in及びデータ有効期間信号DE(DE信号)を入力し、信号の並び替えや伝送電圧振幅設定を行う他、データ駆動部12に映像信号ストロブ信号STB(STB信号)及び極性反転制御信号POL(POL信号)を出力すると共に、ゲート駆動部13に、垂直同期信号VSP(VSP信号)、垂直ドライバクロック信号VCK(VCK信号)及びゲートマスク信号GOE(GOE信号)を出力する。特に、この実施形態では、タイミングコントローラ14は、映像信号ストロブ信号STB及び垂直ドライバクロック信号VCKからなる水平同期信号の出力を、1V期間内の表示期間中に少なくとも1回以上かつ2水平期間以上停止する停止期間を設定する水平同期信号停止期間設定モードを有している。

40

【0029】

また、タイミングコントローラ14は、水平同期信号停止期間設定モードのとき、ゲート駆動部13に対して、走査信号 G_j の出力を上記水平同期信号の停止期間よりも短い期

50

間停止させるためのゲートマスク信号G O Eを出力する。また、タイミングコントローラ14は、水平同期信号停止期間設定モードのとき、上記水平同期信号の停止期間の一部又は全てにて、極性反転制御信号P O Lの論理レベルを保持する。また、タイミングコントローラ14は、水平同期信号停止期間設定モードのとき、上記水平同期信号の停止状態であることを示すステータス信号s t（第1の信号）を周辺回路15に送信する。周辺回路15は、タイミングコントローラ14から送信されるステータス信号s tに基づいてデータの送受信を行う。

【0030】

図2は、図1中のタイミングコントローラ14の構成を示すブロック図である。

このタイミングコントローラ14は、同図2に示すように、映像信号処理部14aと、水平／垂直同期制御信号出力部14bと、ステータス信号送信部14cとを有している。映像信号処理部14aは、映像信号並び替え部21を有し、同映像信号並び替え部21には、映像信号メモリ部22が設けられている。映像信号並び替え部21は、映像信号i nの並び替えを行い、映像信号メモリ部22で記憶する。水平／垂直同期制御信号出力部14bは、基準信号生成部31と、V S P信号制御部32と、V C K信号制御部33と、G O E信号制御部34と、S T B信号制御部35と、P O L信号制御部36とから構成されている。基準信号生成部31の制御に基づいて、V S P信号制御部32はV S P信号、V C K信号制御部33はV C K信号、G O E信号制御部34はG O E信号、S T B信号制御部35はS T B信号、及びP O L信号制御部36がP O L信号を生成して制御する。ステータス信号送信部14cは、水平同期信号停止期間設定モードに対応してステータス信号s tを周辺回路15に送信する。

【0031】

図3は、タイミングコントローラ14の動作を説明するタイムチャート、及び図4と図5が、タイミングコントローラ14の他の動作を説明するタイムチャートである。

これらの図を参照して、この形態の液晶表示装置に用いられる信号処理方法の処理内容について説明する。

この液晶表示装置では、タイミングコントローラ14により、映像信号ストロブ信号S T B及び垂直ドライバクロック信号V C Kからなる水平同期信号の出力を1 V期間内の表示期間中に少なくとも1回以上かつ2水平期間以上停止する停止期間が設定される（水平同期信号停止期間設定処理）。この水平同期信号停止期間設定処理では、タイミングコントローラ14により、ゲート駆動部13に対して、走査信号G_jの出力を上記水平同期信号の停止期間よりも短い期間停止させるためのゲートマスク信号G O Eが出力される。また、水平同期信号停止期間設定処理では、タイミングコントローラ14により、上記水平同期信号の停止期間の一部又は全てにて、極性反転制御信号P O Lの論理レベルが保持される。また、水平同期信号停止期間設定処理では、タイミングコントローラ14により、上記水平同期信号の停止状態であることを示すステータス信号s tが周辺回路15に送信される（信号送信処理）。

【0032】

すなわち、表示期間d中のNライン目（N；1以上の整数）において、水平同期信号（V C K信号及びS T B信号）が1 H期間分停止し、Nライン目に1 H期間のブランクが挿入される。この場合、たとえば図3に示すように、3ライン目の水平同期信号が1 H期間分停止される。1 H期間のブランクが挿入されることにより、画素S P_{i,j}に対する書込みが1 H期間分停止される。これにより、書込みに時に発生する電流変動がなくなり、さらに電流変動に同期して発生するノイズもなくなる。ここで、画素S P_{i,j}に対する書込みが1 H期間分停止されたときに1 H期間の周期が変わらないとすると、1 H期間分の停止時間だけブランク期間（非表示期間b）が短くなる。このNライン目の水平同期信号（V C K信号及びS T B信号）を1 H期間分遅らせることを、「Nライン目に1 Hブランク挿入する」という。

【0033】

次に、Nライン目に1 Hブランク挿入した場合のG O E信号及びP O L信号に対する制

10

20

30

40

50

御について説明する。

ゲート駆動部 13 の内部は、通常、シフトレジスタが動作しているため、GOE 信号を制御しなければ、1 H ブランク挿入した場合にゲートが 2 H 期間オン状態となり、画素 $S_{Pi,j}$ に対する過剰な書込みが行われる。この過剰な書込みを避けるために、ゲートをオン状態とする期間は他のラインと同じ条件である 1 H 期間分としなければならないので、1 H ブランクを挿入した期間では、ゲートをマスクする必要がある。また、POL 信号については、1 H ブランク期間を挿入した前後のラインの画素の極性が 1 H ブランク期間の挿入がない場合と同じ動作となるように制御する必要がある。図 3 では、ドット反転駆動の場合が示されているが、1 H ブランク期間が挿入されている位置の前後のラインの画素の極性は、ドット反転駆動の場合と同じ極性となっている。また、N ライン目に 1 H ブラ

10

ンク挿入した場合の GOE 信号は、N-1 ライン目の VCK 信号の立ち上がり位置から 1 H 期間経過後に立ち上がって有効（“H”）となり、この立ち上がりから 1 H 経過後に立ち下がり無効（“L”）となる。また、POL 信号は、N-1 ライン目の STB 信号の立ち上がりで極性反転されて 2 H 期間保持され、2 H 経過後に再び極性反転される。

なお、液晶パネル 11 の各 TFT の G-D 遅延（ゲートとドレインとの間の伝搬遅延）のばらつきが問題となる場合は、極性反転制御信号 POL を 1 H 経過後に反転し、次の STB 信号の立ち上がり時では保持しておくようにする。

【0034】

さらに、上記の動作だけでは、ブランク挿入することで、入力された映像信号 v_f も削除されてしまうため、N ライン目の映像信号 v_f は、ブランク挿入が終了してから次に STB 信号が立ち上がるまで保持しておく必要がある。この場合、図 3 では、3 ライン目に 1 H ブランク挿入されているため、3 ライン目の映像信号 v_f を 1 H 期間保持しておく必要がある。この映像信号 v_f の保持は、たとえば、タイミングコントローラ 14 の映像信号メモリ部 22 の 1 ライン分のメモリ領域で行われる。これにより、映像信号 v_f を削除することなく、ブランク挿入が行われる。また、表示期間 d 中のどのタイミングでブランクを挿入するかという情報を周辺回路 15 に与える必要があるので、ブランク挿入開始と同じタイミングでステータス信号 st が周辺回路 15 に送信される。

20

また、周辺回路 15 でのデータの送受信に要する時間が 2 H 期間では不足し、たとえば 3 H 期間必要な場合は、図 4 に示すように、2 H ブランクの挿入を行えば良い。

【0035】

30

上記では、データの送受信に要する期間が 2 H や 3 H の場合の例を示したが、本質的には、データの送受信期間が 1 H 期間では不足する場合に、何 H 期間必要かということであり、そのデータの送受信に必要な期間に応じて液晶パネル 11 に対する書込みを停止すれば良い。ここで、液晶パネル 11 に対する書込みを停止する期間は、同液晶パネル 11 に対する書込み制御信号を、本来の 1 H 期間よりも X H 期間だけ遅延させることと同意であるため、データの送受信に必要な期間が $(1+X)$ H 期間（X；0 よりも大きい実数とする）と表される。たとえば、 $X=1$ の場合は図 3 に示すようになり、 $X=2$ の場合が図 4 に示すようになる。また、図 5 に示すように、データの送受信に必要な期間は 1 H 期間の整数倍である必要はなく、たとえば、1.5 H 必要であるという場合には、2 H 確保する必要はなく、 $X=0.5$ とすることにより、必要最小限の遅延量で液晶パネル 11 に対する書込みに起因したノイズの影響を受けずにデータの送受信が行われる。

40

【0036】

以上のように、この第 1 の実施形態では、タイミングコントローラ 14 により、映像信号ストロブ信号 STB 及び垂直ドライバクロック信号 VCK からなる水平同期信号の出力を 1 V 期間内の表示期間 d 中に少なくとも 1 回以上かつ $(1+X)$ H 期間以上停止する停止期間が設定されるので、 $(1+X)$ H 期間以上のノイズの発生しない領域を生成することが可能となる。また、タイミングコントローラ 14 により、ゲート駆動部 13 に対して、走査信号 G_j の出力を上記水平同期信号の停止期間よりも短い期間停止させるためのゲートマスク信号 GOE が出力され、また、上記水平同期信号の停止期間の一部又は全てにて、極性反転制御信号 POL の論理レベルが保持されるので、入力された映像信号 v_f

50

を削除することなくブランク挿入をすることが可能となる。このブランク挿入のタイミングに合わせて送信されたステータス信号 s_t を基準として、周辺回路 15 でデータの送受信を開始すれば、液晶パネル 11 の書込みに起因したノイズの影響による誤動作や受信感度の劣化が発生することなく、データの送受信が可能となる。特に、周辺回路 15 のデータ送受信の期間として 1 H 以上の期間を要する場合に有効である。さらには、1 H 期間が短い高解像度の液晶表示装置に対して有効である。

【0037】

また、 $(1 + X)$ H 期間の領域を確保するためには、X H 期間遅延させれば良く、データの送受信に必要最小限の領域を確保するようにすれば、遅延量を最小とすることができ、遅延量を小さくすると、1 V 期間中にブランクを挿入できる回数を増やすことができ、データの送受信の周期を速くすることができる。送受信周期が速くなると、たとえば、表示画面上のポインタをポインタ認識装置で追従して動かそうとした場合に、追従性が向上する。

【実施形態 2】

【0038】

図 6 は、この発明の第 2 の実施形態である液晶表示装置の要部の電気的構成を示すブロック図であり、第 1 の実施形態を示す図 1 中の要素と共通の要素には共通の符号が付されている。

この形態の液晶表示装置では、同図 6 に示すように、図 1 中のタイミングコントローラ 14 に代えて、異なる機能を有するタイミングコントローラ 14 A が設けられている。また、液晶パネル 11 に近い位置に、図 1 中の周辺回路 15 に代えて、異なる機能を有する周辺回路 15 A が搭載されている。周辺回路 15 A は、データの送受信を行うとき、その動作を行う状態であることを示すステータス信号 s_t (第 2 の信号) を出力する。タイミングコントローラ 14 A は、周辺回路 15 A からステータス信号 s_t が出力されたとき、水平同期信号停止期間設定モードに対応した動作を行う。他は、図 1 と同様の構成である。

【0039】

図 7 は、図 6 中のタイミングコントローラ 14 A の構成を示すブロック図である。

このタイミングコントローラ 14 A では、図 2 中の水平／垂直同期制御信号出力部 14 b 及びステータス信号送信部 14 c に代えて、異なる機能を有する水平／垂直同期制御信号出力部 14 d 及びステータス信号判定部 14 e が設けられている。ステータス信号判定部 14 e は、周辺回路 15 A からステータス信号 s_t が出力されたとき、これを判定して水平／垂直同期制御信号出力部 14 d に対して水平同期信号停止期間設定モードに対応した動作を起動する。

【0040】

この液晶表示装置では、周辺回路 15 A からステータス信号 s_t が出力されたとき、タイミングコントローラ 14 A により、第 1 の実施形態と同様の水平同期信号停止期間設定処理が起動される (ステータス信号判定処理)。すなわち、ステータス信号判定部 14 e にてブランク挿入のタイミング (すなわち、データを送受信するタイミング) と判定されたとき、判定されたタイミングがたとえば M ライン目であったとすると、VCK 信号と STB 信号とを M ライン目に 1 H ブランク期間挿入することにより、この期間に画素 SP_{ij} に対する書込みが 1 H 期間分停止される。これにより、書込み時に発生する電流変動がなくなり、さらに電流変動に同期して発生するノイズもなくなる。

【0041】

以上のように、この第 2 の実施形態では、周辺回路 15 A からステータス信号 s_t が出力されたとき、タイミングコントローラ 14 A により、水平同期信号停止期間設定モードが起動されるので、第 1 の実施形態の利点に加え、利便性が向上する。

【0042】

以上、この発明の実施形態を図面により詳述してきたが、具体的な構成は同実施形態に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変更などであっても、

10

20

30

40

50

この発明に含まれる。

たとえば、周辺回路 15 でのデータ送受信の回数を増加する必要がある場合、たとえば 1 V 期間内に複数回のブラंक挿入をすることで、対応が可能である。この 1 V 期間におけるブラंक挿入長さとブラंक挿入回数は、元のブラंक期間（非表示期間 b）を超えない範囲で増加することが可能である。また、データ駆動部 12 は、液晶パネル 11 を交流駆動する場合、ドット反転駆動方式に限定されず、共通電極 COM に印加するコモン電圧又はデータ電極 X_i に書き込む画素データ D_i を、極性反転制御信号 POL に基づいて位相反転すれば良く、たとえばフレーム反転駆動方式や 2 H 反転駆動方式などでも良い。この 2 H 反転駆動方式では、データ駆動部 12 は、縦 2 ドット毎にコモン電圧又は画素データ D_i を位相反転する。

10

【産業上の利用可能性】

【0043】

この発明は、データの送受信を行う回路が液晶パネルの内部や周辺に搭載されている液晶表示装置全般に適用できる。

【符号の説明】

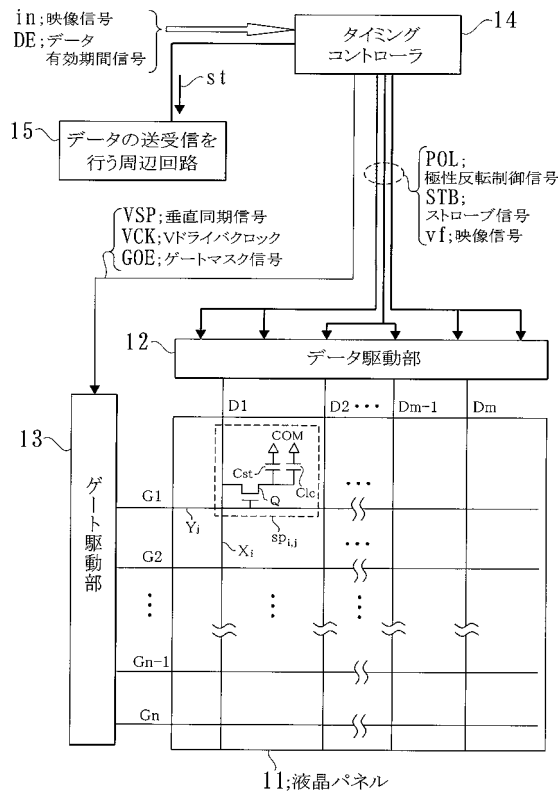
【0044】

- 11 液晶パネル
- 12 データ駆動部
- 13 ゲート駆動部
- 14, 14A タイミングコントローラ（制御手段）
- 14a 映像信号処理部（制御手段の一部）
- 14b 水平／垂直同期制御信号出力部（制御手段の一部）
- 14c ステータス信号送信部（制御手段の一部、信号送信部）
- 14d 水平／垂直同期制御信号出力部（制御手段の一部）
- 14e ステータス信号判定部（制御手段の一部、信号判定部）
- 15, 15A 周辺回路（電子回路）
- 31 基準信号生成部（制御手段の一部）
- 32 VSP 信号制御部（制御手段の一部）
- 33 VCK 信号制御部（制御手段の一部）
- 34 GOE 信号制御部（制御手段の一部）
- 35 STB 信号制御部（制御手段の一部）
- 36 POL 信号制御部（制御手段の一部）
- X_i データ電極（液晶パネル 11 の一部）
- Y_j 走査電極（液晶パネル 11 の一部）
- $SP_{i,j}$ 画素（液晶パネル 11 の一部）
- COM 共通電極（液晶パネル 11 の一部）

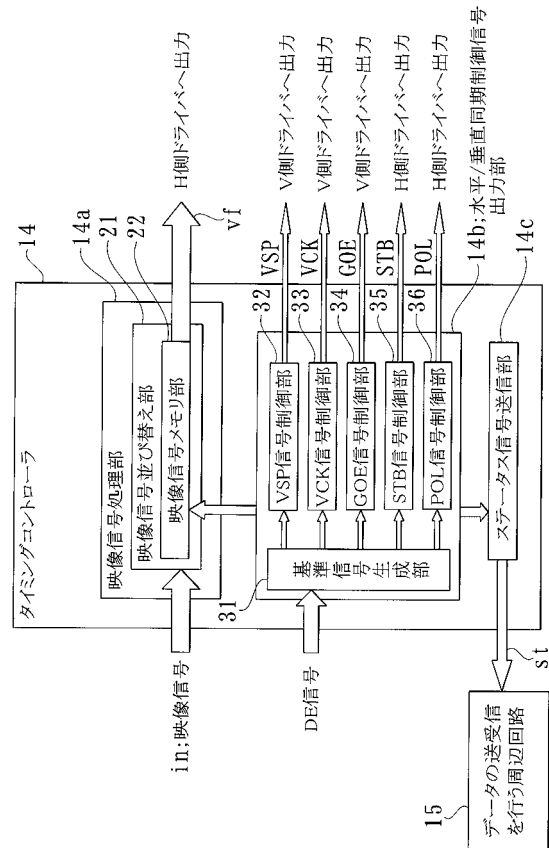
20

30

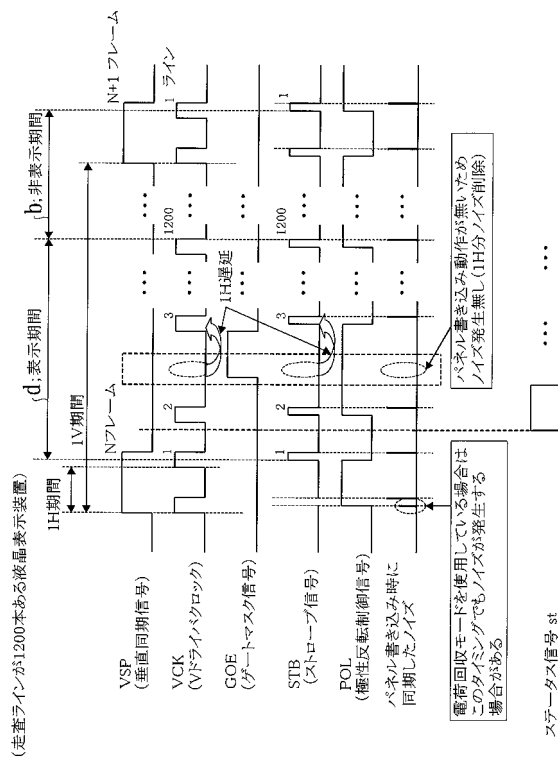
【図 1】



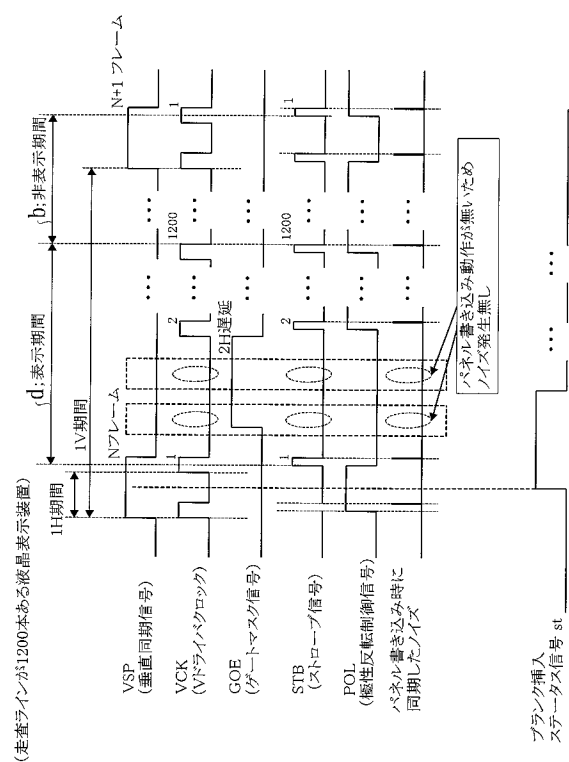
【図 2】



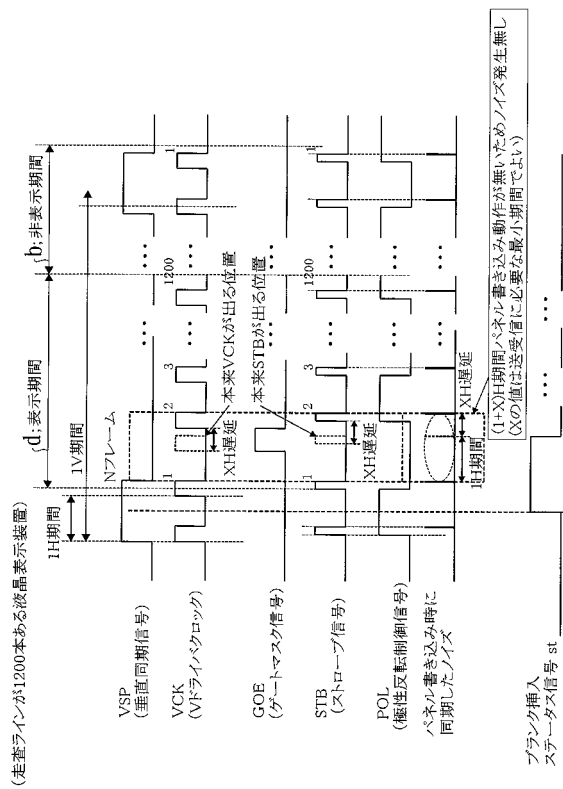
【図 3】



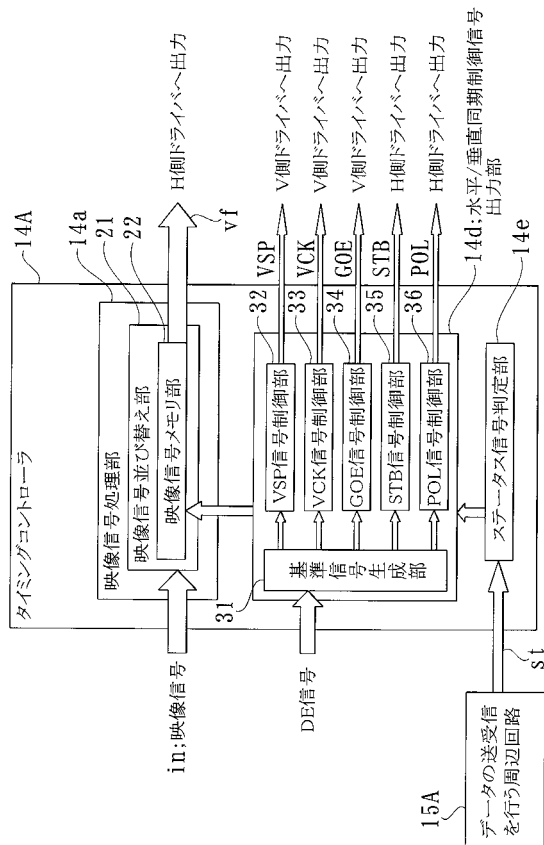
【図 4】



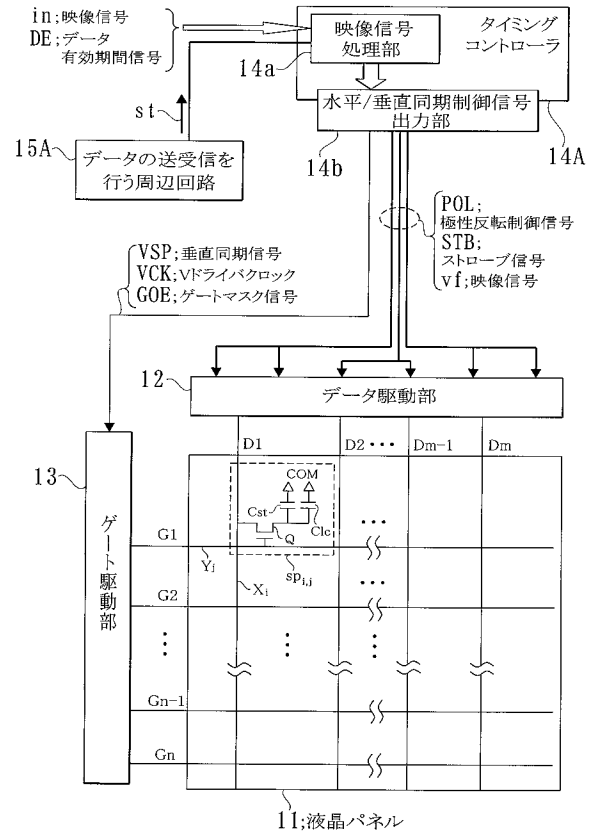
【図 5】



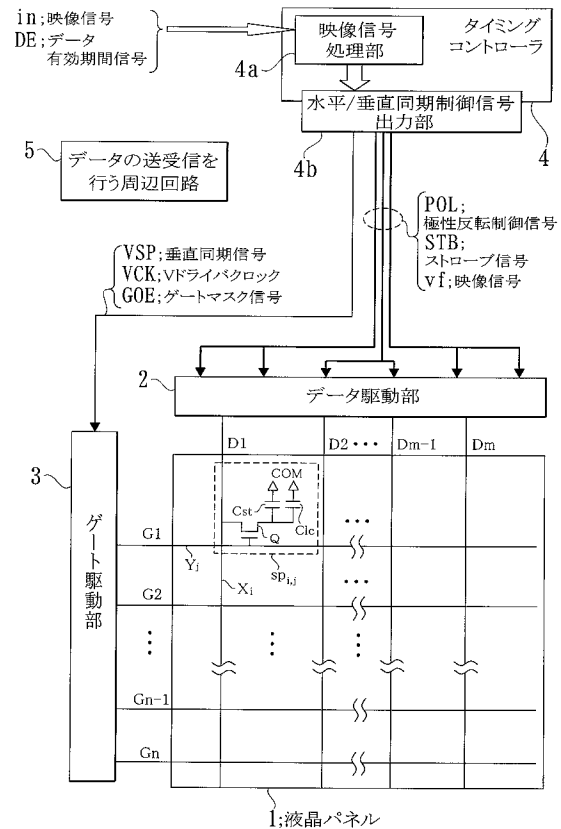
【圖 7】



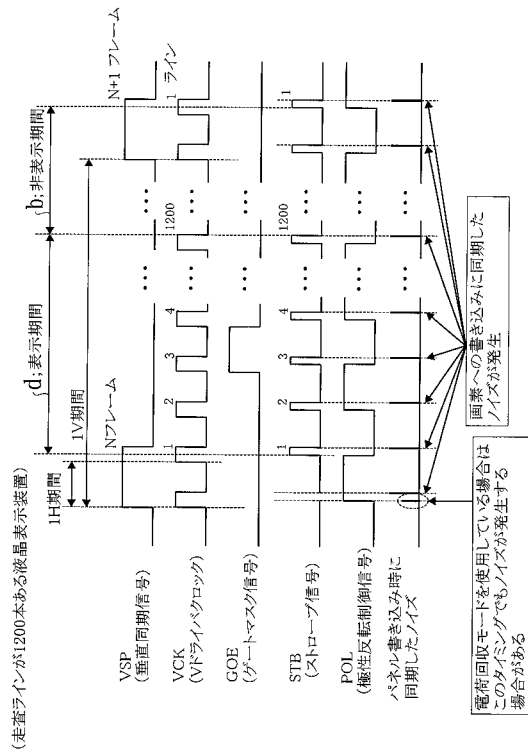
【図 6】



【図 8】

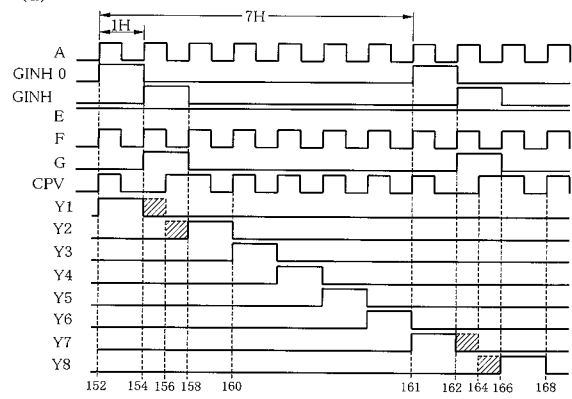


【図 9】

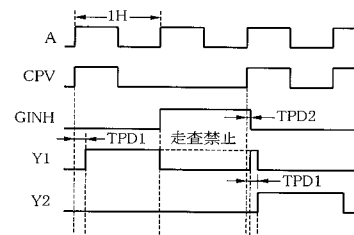


【図 10】

(a)



(b)



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 2 1 K
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 3 U
G 0 9 G	3/20	6 1 1 C
G 0 9 G	3/20	6 7 0 E
G 0 9 G	3/20	6 1 2 T
G 0 9 G	3/20	6 2 4 A
G 0 2 F	1/133	5 5 0
G 0 9 G	3/20	6 9 1 D

(56)参考文献 特開2005-234139 (JP, A)
特開2002-366108 (JP, A)
特開2007-192982 (JP, A)
特開2002-182619 (JP, A)
特開平10-010489 (JP, A)
特開平06-046361 (JP, A)
特開平05-204336 (JP, A)
特開平09-190164 (JP, A)
特開2009-109955 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 3 6
G 0 2 F	1 / 1 3 3
G 0 9 G	3 / 2 0

专利名称(译)	液晶显示装置，装置中使用的定时控制器，以及信号处理方法		
公开(公告)号	JP5522375B2	公开(公告)日	2014-06-18
申请号	JP2010026981	申请日	2010-02-09
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NEC LCD科技有限公司		
当前申请(专利权)人(译)	NLT科技有限公司		
[标]发明人	大賀 功一		
发明人	大賀 功一		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G5/12 G09G3/20 G09G3/3614 G09G3/3648 G09G2300/08 G09G2310/08 G09G2330/06		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.612.L G09G3/20.623.P G09G3/20.623.D G09G3/20.621.A G09G3/20.621.K G09G3/20.622.D G09G3/20.623.U G09G3/20.611.C G09G3/20.670.E G09G3/20.612.T G09G3/20.624.A G02F1/133.550 G09G3/20.691.D		
F-TERM分类号	2H193/ZA04 2H193/ZB02 2H193/ZC36 2H193/ZE40 2H193/ZF21 2H193/ZJ02 5C006/AA09 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF03 5C006/AF04 5C006/AF22 5C006/AF42 5C006/AF47 5C006/AF51 5C006/AF68 5C006/AF72 5C006/AF73 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC16 5C006/BF02 5C006/BF07 5C006/BF15 5C006/BF24 5C006/EC02 5C006/FA04 5C006/FA11 5C006/FA16 5C006/FA32 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD09 5C080/DD12 5C080/DD13 5C080/EE26 5C080/EE27 5C080/EE29 5C080/FF11 5C080/GG05 5C080/GG06 5C080/GG13 5C080/JJ02 5C080/JJ04 5C080/KK01		
代理人(译)	西村 征生		
审查员(译)	Naoaki桥本		
优先权	2009058758 2009-03-11 JP		
其他公开文献	JP2010237651A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其对于具有用于发送/接收内置数据的外围电路的电子电路等，不会导致接收灵敏度或故障的劣化，而不会使视频信号变薄和内插。包括视频信号选通信号STB和垂直驱动器时钟信号VCK的水平同步信号的输出由控制装置（例如，定时控制器14）在1V周期内和两个水平周期内的显示周期期间至少一次或多次控制。设置停止时段（水平同步信号停止时段设置过程）。在水平同步信号停止时段设置处理中，时序控制器14将指示水平同步信号处于停止状态的第一信号（例如，状态信号st）发送到电子电路（例如，外围电路15）。（信号传输处理）。点域

【图1】

