

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4542202号
(P4542202)

(45) 発行日 平成22年9月8日(2010.9.8)

(24) 登録日 平成22年7月2日(2010.7.2)

(51) Int.Cl.

F I

G09F 9/30 (2006.01)

G09F 9/30 330Z

G02F 1/1345 (2006.01)

G02F 1/1345

請求項の数 4 (全 12 頁)

(21) 出願番号 特願2009-295361 (P2009-295361)
 (22) 出願日 平成21年12月25日(2009.12.25)
 (62) 分割の表示 特願2004-79594 (P2004-79594)
 の分割
 原出願日 平成16年3月19日(2004.3.19)
 (65) 公開番号 特開2010-79314 (P2010-79314)
 (43) 公開日 平成22年4月8日(2010.4.8)
 審査請求日 平成21年12月25日(2009.12.25)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100103894
 弁理士 冢入 健
 (74) 代理人 100129953
 弁理士 岩瀬 康弘
 (74) 代理人 100144428
 弁理士 須藤 雄一郎
 (72) 発明者 青木 宏憲
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内
 (72) 発明者 中村 智樹
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

表示領域と、前記表示領域の周辺に配置された額縁領域とが設けられた表示パネルと、
 前記表示領域内に設けられた複数の走査線と、
 前記表示領域内において、前記走査線と交差する複数の信号線と、
 前記走査線に走査電圧を供給する走査線駆動回路と、
 前記信号線に画像電圧を供給する信号線駆動回路とを備え、
 前記走査線駆動回路と前記信号線駆動回路とが、前記表示パネルの同じ辺に配置されて
 いる表示装置であって、
 前記表示領域が、
 前記複数の走査線の一部である第1の走査線群に対応する第1の領域と、
 前記複数の走査線の一部であり、前記第1の走査線群とは異なる第2の走査線群に対応
 する第2の領域とを有し、
 前記信号線駆動回路が配置された表示パネルの辺と隣の辺に延設され、前記走査線駆動
 回路と前記第1の走査線群とを接続する第1の引回し配線群と、
 前記表示パネルの前記第1の引回し配線が設けられた辺と対向する辺の端部に設けられ
 、前記走査線駆動回路と前記第2の走査線群とを接続する第2の引回し配線群と、
 前記第2の引回し配線群と絶縁膜を介して交差し、前記第1の引回し配線群と前記第2
 の引回し配線群との配線容量の差を低減する交差電極とを備え、
 前記第1の引回し配線群が前記表示パネルの前記信号線駆動回路が配置された辺の額縁

10

20

領域において前記信号線と交差する表示装置。

【請求項 2】

表示領域と、前記表示領域の周辺に配置された額縁領域とが設けられた表示パネルと、
前記表示領域内に設けられた複数の走査線と、
前記表示領域内において、前記走査線と絶縁膜を介して交差する複数の信号線と、
前記走査線に走査電圧を供給する走査線駆動回路と、
前記信号線に画像電圧を供給する信号線駆動回路とを備え、
前記走査線駆動回路と前記信号線駆動回路とが、前記表示パネルの同じ辺に配置されて
いる表示装置であって、

前記表示領域が、

10

前記複数の信号線の一部である第 1 の信号線群に対応する第 1 の領域と、

前記複数の信号線の一部であり、前記第 1 の走査線群とは異なる第 2 の信号線群に対応
する第 2 の領域とを有し、

前記走査線駆動回路が配置された表示パネルの辺と隣の辺に延設され、前記信号線駆動
回路と前記第 1 の信号線群とを接続する第 1 の引回し配線群と、

前記表示パネルの前記第 1 の引回し配線が設けられた辺と対向する辺の端部に設けられ
、前記信号線駆動回路と前記第 2 の信号線群とを接続する第 2 の引回し配線群と、

前記第 2 の引回し配線群と絶縁膜を介して交差し、前記第 1 の引回し配線群と前記第 2
の引回し配線群との配線容量の差を低減する交差電極とを備え、

前記第 1 の引回し配線群が前記表示パネルの前記走査線駆動回路が配置された辺の額縁
領域において前記走査線と交差する表示装置。

20

【請求項 3】

前記交差電極が前記走査線の間に配置された複数の共通配線を接続する引出し配線の一
部を延在することにより形成されている請求項 1、又は 2に記載の表示装置。

【請求項 4】

前記交差電極が前記走査線駆動回路又は前記信号線駆動回路の前記電源を駆動するた
めのグランド配線を延在することにより形成されている請求項 1 乃至 3 いずれかに記載の表
示装置。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は表示装置に関する。

【背景技術】

【0002】

パーソナルコンピュータ、携帯電話その他各種モニタ用の画像表示装置として、液晶表
示装置の普及は目覚ましいものがある。典型的な液晶表示装置の一つは、液晶表示パネルと
、その背面に配置されたバックライト・ユニットとを有する。液晶表示パネルは、バック
ライト・ユニットからの透過光を制御することにより、画像表示を行う。液晶表示パネル
は、マトリクス状に配置された複数の画像信号線（ソース配線）と複数の走査線（ゲート
配線）を有する。液晶表示パネルにおいて、複数の画素が、画像信号線と走査線の各交点
に対応して形成されている。画像信号線は画像信号線駆動回路（ソースドライバ IC）に
よって駆動され、走査線は走査線駆動回路（ゲートドライバ IC）によって駆動される。
画像信号線駆動回路及び走査線駆動回路は、表示制御回路からの表示信号及び制御信号に
従って、液晶パネルを駆動する。

40

【0003】

通常、走査線駆動回路と画像信号線駆動回路とは液晶表示パネルの隣接する 2 辺におい
て、基板端部に接続される。すなわち、走査線駆動回路と画像信号線駆動回路とは液晶パ
ネルの異なる辺に設けられる。

【0004】

近年、液晶表示装置は高精細化、狭額縁化の要求が高まっている。従って、液晶表示装

50

置では、配線本数が増加するとともに、駆動回路からの引回し配線を形成するためのスペースが小さくなっている。これにより、駆動回路から表示領域までの引回し配線の配線幅が狭くなってしまう。配線幅が狭くなると配線長の違いによって、配線抵抗に差が生じ易くなる。この配線抵抗の差によって、駆動回路からの出力波形に歪み量が配線毎に差を生じ、表示ムラが生じるという問題点があった。このような表示ムラの問題を解決するため、シール部の外側で配線幅を補正して、配線長の違いによる配線抵抗を均一化する液晶表示素子が開示されている（特許文献１）。

【０００５】

ところで、狭額縁化の要求により、駆動回路を配置するスペースが制限されることがある。すなわち、表示パネルの外形に対して、表示領域を大きくとるため、額縁領域の幅が狭くなり、駆動回路を設けるためのスペースが制限されることがある。このスペースの制限は特に、携帯電話等の小型の液晶表示装置に対して、より厳しくなっている。例えば、携帯電話においては、横方向の額縁領域の幅は制限が厳しく、縦方向の額縁領域の幅に対しては制限が厳しくないことがある。この場合、液晶パネルの横に駆動回路が配置できないおそれがある。表示領域における横方向又は縦方向のスペースが制限されている場合、駆動回路を液晶パネルの隣接する２辺に配置することできないおそれがある。

【０００６】

この課題を解決するためゲートドライバＩＣとソースドライバＩＣとを液晶パネルの１辺に沿って配置する液晶表示装置が開示されている（特許文献２）。しかしながら、この液晶表示装置では駆動回路が液晶パネルの端部に配置されている。そのため、駆動回路側の端部から反対側の端部まで配線を引回す必要がある。額縁領域の幅が広くなり、狭額縁化が制限されるという問題点があった。

【０００７】

さらに、それぞれのゲート配線で伝送距離が異なり、ゲート配線の配線長の差が大きくなってしまう。配線長の差により、配線抵抗に差が生じてしまう。そのため、従来の液晶表示装置では、駆動回路からの出力波形に歪み量が配線毎に異なり、表示ムラが生じるおそれがあった。従って、非表示領域が狭い狭額縁の液晶表示パネルでは、配線抵抗の差によって表示ムラが生じ、表示品質が低下してしまうといった問題点があった。

【０００８】

【特許文献１】特開平７－１０１２１４号公報

【特許文献２】特開２００３－２０２５８６号公報

【発明の概要】

【発明が解決しようとする課題】

【０００９】

上述のように従来の液晶表示装置では、狭額縁の液晶パネルでは表示品質が低下してしまうという問題点があった。

【００１０】

本発明はこのような問題点に鑑みてなされたものであり、本発明は狭額縁で表示品質の優れた表示装置を提供することを目的とする。

【課題を解決するための手段】

【００１１】

本発明の一態様にかかる表示装置は、表示領域と、前記表示領域の周辺に配置された額縁領域とが設けられた表示パネルと、前記表示領域内に設けられた複数の走査線と、前記表示領域内において、前記走査線と交差する複数の信号線と、前記走査線に走査電圧を供給する走査線駆動回路と、前記信号線に画像電圧を供給する信号線駆動回路とを備え、前記走査線駆動回路と前記信号線駆動回路とが、前記表示パネルの同じ辺に配置されている表示装置であって、前記表示領域が、前記複数の走査線の一部である第１の走査線群に対応する第１の領域と、前記複数の走査線の一部であり、前記第１の走査線群とは異なる第２の走査線群に対応する第２の領域とを有し、前記信号線駆動回路が配置された表示パネルの辺と隣の辺に延設され、前記走査線駆動回路と前記第１の走査線群とを接続する第１

10

20

30

40

50

の引回し配線群と、前記表示パネルの前記第 1 の引回し配線が設けられた辺と対向する辺の端部に設けられ、前記走査線駆動回路と前記第 2 の走査線群とを接続する第 2 の引回し配線群と、前記第 2 の引回し配線群と絶縁膜を介して交差し、前記第 1 の引回し配線群と前記第 2 の引回し配線群との配線容量の差を低減する交差電極（例えば、本発明の実施の形態にかかる交差電極 15c）とを備え、前記第 1 の引回し配線群が前記表示パネルの前記信号線駆動回路が配置された辺の額縁領域において前記信号線と交差するものである。

【0012】

本発明の他の態様にかかる表示装置は、表示領域と、前記表示領域の周辺に配置された額縁領域とが設けられた表示パネルと、前記表示領域内に設けられた複数の走査線と、前記表示領域内において、前記走査線と絶縁膜を介して交差する複数の信号線と、前記走査線に走査電圧を供給する走査線駆動回路と、前記信号線に画像電圧を供給する信号線駆動回路とを備え、前記走査線駆動回路と前記信号線駆動回路とが、前記表示パネルの同じ辺に配置されている表示装置であって、前記表示領域が、前記複数の信号線の一部である第 1 の信号線群に対応する第 1 の領域と、前記複数の信号線の一部であり、前記第 1 の走査線群とは異なる第 2 の信号線群に対応する第 2 の領域とを有し、前記走査線駆動回路が配置された表示パネルの辺と隣の辺に延設され、前記信号線駆動回路と前記第 1 の信号線群とを接続する第 1 の引回し配線群と、前記表示パネルの前記第 1 の引回し配線が設けられた辺と対向する辺の端部に設けられ、前記信号線駆動回路と前記第 2 の信号線群とを接続する第 2 の引回し配線群と、前記第 2 の引回し配線群と絶縁膜を介して交差し、前記第 1 の引回し配線群と前記第 2 の引回し配線群との配線容量の差を低減する交差電極とを備え、前記第 1 の引回し配線群が前記表示パネルの前記走査線駆動回路が配置された辺の額縁領域において前記走査線と交差するものである。

【発明の効果】

【0013】

本発明によれば、狭額縁で表示品質の優れた表示装置を提供することができる。

【図面の簡単な説明】

【0014】

【図 1】本発明の実施の形態 1 にかかる液晶表示装置の構成を示す図である。

【図 2】本発明の実施の形態 2 にかかる液晶表示装置の構成を示す図である。

【発明を実施するための形態】

【0015】

以下に、本発明を適用可能な実施の形態が説明される。以下の説明は、本発明の実施形態を説明するものであり、本発明が以下の実施形態に限定されるものではない。説明の明確化のため、以下の記載及び図面は、適宜、省略及び簡略化がなされている。又、当業者であれば、以下の実施形態の各要素を、本発明の範囲において容易に変更、追加、変換することが可能である。

【0016】

発明の実施の形態 1 .

本実施の形態にかかる液晶表示装置について図 1 を用いて説明する。図 1 は、本実施の形態にかかる液晶表示装置に用いられる液晶パネルを模式的に示す図である。図 1 において、1 は液晶パネル、8 はアレイ基板、9 は液晶パネルの額縁領域、10 は液晶パネルの表示領域、11 は制御回路、13 はソースドライバ IC、14 はゲートドライバ IC、16 は境界線、17 はソースドライバ IC 13 側の基板端部、18 はゲートドライバ IC 14 側の基板端部、130 はソース配線、140 はゲート配線、141 は引回し配線である。

【0017】

液晶パネル 1 は、典型的には、マトリックス状に配置された複数の画素から構成される表示領域 10 と、その外周領域である額縁領域 9 とを有している。すなわち、表示領域 10 の外周を囲む非表示領域が額縁領域 9 となる。又、液晶パネル 1 は、アレイ回路が形成されたアレイ基板 8 とその対向基板とを有し、その 2 つの基板の間に液晶が封入されてい

る。なお、図 1 では対向基板について省略して図示している。アクティブマトリックス・タイプの液晶パネルは、各画素が表示信号の入出力を制御するスイッチング素子を備えている。典型的なスイッチング素子は、T F T (Thin Film Transistor) である。

【 0 0 1 8 】

カラー液晶表示装置は、対向基板上に R G B のカラー・フィルタ層を有している。液晶パネル 1 の表示領域内の各画素は、R G B いずれかの色表示を行う。もちろん、白黒ディスプレイにおいては、白と黒のいずれかの表示を行う。透明なガラス基板に所定のパターンを形成することにより、アレイ基板 8 及び対向基板が形成される。この液晶パネル 1 の背面にはバックライト・ユニットが配設される。

【 0 0 1 9 】

表示領域 1 0 内においてアレイ基板 8 上には、複数のソース配線 1 3 0 と複数のゲート配線 1 4 0 がマトリックス状に配設されている。表示領域 1 0 において、ソース配線 1 3 0 のそれぞれは Y 方向に沿って形成されている。Y 方向に形成されたソース配線 1 3 0 は X 方向に並んで複数配置される。表示領域 1 0 において、同じ幅のソース配線 1 3 0 が同じ間隔で形成されている。一方、表示領域 1 0 において、ゲート配線 1 4 0 のそれぞれは X 方向に形成されている。Y 方向に形成されたゲート配線 1 4 0 は X 方向に並んで複数配置される。表示領域 1 0 において、同じ幅のゲート配線 1 4 0 が同じ間隔で形成されている。

【 0 0 2 0 】

ソース配線 1 3 0 とゲート配線 1 4 0 とは絶縁膜を介してお互いにほぼ直角に重なるように配設され、交差点近傍に T F T が配置される。ゲートドライバ I C 1 4 から入力されるゲート電圧によって選択された各画素は、ソースドライバ I C 1 3 から入力される画像表示信号電圧に基づき液晶に電界を印加する。ソース配線 1 3 0 に画像表示信号電圧を供給するソースドライバ I C 1 3 とゲート配線 1 4 0 にゲート電圧を供給するゲートドライバ I C 1 4 は表示領域の外周に設けられたアレイ基板 8 の額縁領域 9 に接続される。

【 0 0 2 1 】

携帯電話などの外部装置から、画像データ / 制御信号が制御回路 1 1 に入力される。制御回路 1 1 は、画像データをフレーム・メモリ (図示せず) に転送する。D R A M、S D R A M、D D R 等から構成されたフレーム・メモリは、この転送された画像データを一時的に格納する。制御回路 1 1 は、フレーム・メモリに一時的に記憶された過去の画像データを使用して現在の画像データの加工処理を行う。加工処理された画像データは、液晶パネル 1 に伝送される。

【 0 0 2 2 】

制御回路 1 1 は、ソースドライバ I C 1 3、ゲートドライバ I C 1 4 を動作させるため、画像データ / 制御信号をソースドライバ I C 1 3 に出力し、制御信号をゲートドライバ I C 1 4 に出力する。制御回路 1 1 は例えば、F P C (F l e x i b l e P r i n t e d C i r c u i t) を介して液晶パネル 1 と接続される。ゲートドライバ I C 1 4 は制御信号を走査電圧に変換して、液晶パネル 1 上のゲート配線 1 4 0 に出力する。そして、階調電圧を印加する画素ラインを選択状態にする。ソースドライバ I C 1 3 は、1 水平ライン分の画素について転送された画像データを階調電圧に変換し、制御信号に基づいて液晶パネル 1 上のソース配線 1 3 0 に出力する。上記動作がライン毎に順次行われることによって、1 フレーム分の画像データに対応した階調電圧が液晶パネル 1 の各画素に印加され、液晶パネル 1 の画面上に画像が表示される。尚、本発明は、上記以外の様々なタイプの液晶表示装置、あるいは、有機 E L 表示装置、無機 E L 表示装置などの他の表示装置にも適用することができる。

【 0 0 2 3 】

本発明ではゲートドライバ I C 1 4 とソースドライバ I C 1 3 とがアレイ基板 8 の同じ辺の端部に配置されている。すなわち、矩形に設けられた表示領域 1 0 の X 方向の 1 辺に対向してソースドライバ I C 1 3 とゲートドライバ I C 1 4 とが並設されている。換言すれば、ソースドライバ I C 1 3 とゲートドライバ I C 1 4 とがアレイ基板 8 の一辺に集中

10

20

30

40

50

して配置されている。ソースドライバIC 13とゲートドライバIC 14はX方向に沿って配置され、表示領域10と対向する位置で接続されている。ソースドライバIC 13とゲートドライバIC 14との出力端子は表示領域10側に配設されている。

【0024】

これにより、ソースドライバIC 13とゲートドライバIC 14が配置された辺と隣の辺にドライバICを配置させることが不要になる。すなわち、ソースドライバIC 13側の基板端部17とゲートドライバIC 14側の基板端部18にドライバICを接続しなくてもよくなる。このため、X方向の額縁領域を狭くすることができる。なお、図ではアレイ基板8上にソースドライバIC 13とゲートドライバIC 14が載置されるCOG (Chip On Glass) タイプの液晶表示装置を示している。COGタイプである場合、ACFを介してアレイ基板8の端部に直接接続される。もちろん、COGタイプ以外の液晶表示装置でもよい。例えば、TCPを用いる場合、ソースドライバIC 13を実装したTCPとゲートドライバIC 14を実装したTCPとがアレイ基板8の1辺に接続される。ソースドライバIC 13とゲートドライバIC 14とは表示領域10に対応する位置の内側に配置する。これにより、表示領域10の幅よりも内側にドライバICが配置され、額縁領域9のX方向の幅を狭くすることができる。

【0025】

なお、以降の説明において、Y方向を上下方向とし、X方向を左右方向とする。上下方向において、ソースドライバIC 13及びゲートドライバIC 14が設けられている基板端部側を下側とし、ソースドライバIC 13及びゲートドライバIC 14が設けられている基板端部と反対側を上側とする。左右方向においてソースドライバIC 13側の基板端部17側を左側とし、ゲートドライバIC 14側の基板端部18側を右側とする。

【0026】

ここで表示領域10を一点鎖線で示された境界線16で分割された第1の領域10aと第2の領域10bとに分けて説明する。境界線16はX方向と平行な方向に設けられている。第2の領域10bは表示領域10におけるゲートドライバIC 14及びソースドライバIC 13の近傍の領域である。第1の領域10aは第2の領域10bよりもゲートドライバIC 14及びソースドライバIC 13から離れた領域である。表示領域10において境界線16より上側が第1の領域10aとなり、境界線16より下側が第2の領域10bとなる。

【0027】

表示領域10に形成されたゲート配線140のうち、第1の領域10aに設けられているゲート配線をゲート配線140aとする。一方、表示領域10に形成されたゲート配線140のうち、第2の領域に設けられているゲート配線をゲート配線140bとする。すなわち、複数のゲート配線140のうち、境界線16よりも下側に配置されている配線群のそれぞれをゲート配線140bとし、境界線16よりも上側に配置されている配線群のそれぞれをゲート配線140aとする。ゲート配線140aに対応した第1の領域10aとゲート配線140bに対応した第2の領域10bとは上下方向に隣接して配置され、境界線16によって区切られている。第1の領域10aは全てのゲート配線140aに対応する画素により構成され、第2の領域10bは全てゲート配線140bに対応する画素により構成される。ソース配線130のそれぞれは境界線16を横切って、第1の領域10a及び第2の領域10bに形成されている。ゲート配線140aとゲート配線140bとは、複数のゲート配線140においてそれぞれ異なる配線である。

【0028】

なお、第1の領域10aと第2の領域10bとが同じ面積となるように、表示領域10の中央に境界線16が設けることが望ましい。これにより、第1の領域10a及び第2の領域10bに形成されているゲート配線の本数が、同じとなる。第1の領域10a及び第2の領域10bに形成されているゲート配線の本数は全体のゲート配線本数の半分となる。これにより、左右の額縁領域9を略同じ幅とすることができ、狭額縁化を図ることができる。これはX方向の額縁領域9が制限されている場合に好適である。

【 0 0 2 9 】

額縁領域 9 にはゲート配線 1 4 0 a とゲートドライバ IC 1 4 とを接続する引回し配線 1 4 1 a 及びゲート配線 1 4 0 b とゲートドライバ IC 1 4 とを接続する引回し配線 1 4 1 b が形成されている。ゲートドライバ IC 1 4 からの信号は引回し配線 1 4 1 a を介してゲート配線 1 4 0 a に入力され、ゲートドライバ IC 1 4 からの信号は引回し配線 1 4 1 b を介してゲート配線 1 4 0 b に入力される。引回し配線 1 4 1 a は複数設けられ、複数のゲート配線 1 4 0 a とそれぞれ対応して接続されている。引回し配線 1 4 1 b は複数設けられ、複数のゲート配線 1 4 0 b とそれぞれ対応して接続されている。

【 0 0 3 0 】

ここで、ゲート配線 1 4 0 a に対する引回し配線 1 4 1 a はソースドライバ IC 側（左側）の基板端部 1 7 に形成されている。一方、ゲート配線 1 4 0 b に対する引回し配線 1 4 1 b はゲートドライバ IC 1 4 側（右側）の基板端部 1 8 に形成されている。すなわち、表示領域 1 0 の左側に引回し配線 1 4 1 a が形成され、表示領域 1 0 の右側に引回し配線 1 4 1 b が形成されている。引回し配線 1 4 1 a と引回し配線 1 4 1 b とが表示領域 1 0 を挟むよう形成されている。ゲート配線 1 4 0 a はソースドライバ IC 1 3 側の基板端部 1 7 から信号が供給され、ゲート配線 1 4 0 b はゲートドライバ IC 1 4 側の基板端部 1 8 から信号が供給される。引回し配線 1 4 1 a 及び引回し配線 1 4 1 b は例えば、ゲート配線 1 4 0 a と同じ層の金属膜で形成される。従って、ゲート配線 1 4 0 と引回し配線 1 4 1 とは別々の配線として説明されているが、実際には 1 本の配線として形成されている。

【 0 0 3 1 】

ここで、第 1 の領域 1 0 a は境界線 1 6 よりも上側に配置されるため、引回し配線 1 4 1 a は引回し配線 1 4 1 b よりも信号の伝送距離が長くなる。すなわち、第 1 の領域 1 0 a と第 2 の領域 1 0 b とではゲートドライバ IC 1 4 からの距離が異なるため、伝送距離に差が生じてしまう。本実施の形態では伝送距離の違いによる各ゲート配線の配線遅延差を防ぐため、引回し配線 1 4 1 b に折返し部 1 9 を形成している。すなわち、ゲートドライバ IC 1 4 からの距離がゲート配線 1 4 0 a よりも短くなるゲート配線 1 4 0 b に接続するための引回し配線 1 4 1 b を、境界線 1 6 を越えて第 1 の領域 1 0 a に対応する位置まで延在させている。そして、延在させた位置から第 2 の領域 1 0 b に配置された所定のゲート配線 1 4 0 b に接続されるよう、引回し配線 1 4 1 b に折返し部 1 9 を設けている。折返し部 1 9 は境界線 1 6 の上側である第 1 の領域 1 0 a に対応する位置に配置される。第 1 の領域 1 0 a に対応する位置まで延設された引回し配線 1 4 1 b が折返し形状となり、境界線 1 6 の下側である第 2 の領域 1 0 b に対応する位置まで折り返す。折返し部はゲートドライバ IC 1 4 側の基板端部 1 8 に設けられる。

【 0 0 3 2 】

第 2 の領域 1 0 b に配置されたゲート配線 1 4 0 b と接続される引回し配線 1 4 1 b が第 1 の領域 1 0 a に対応する位置（境界線 1 6 の上側）まで迂回することにより、配線長を長くすることができる。よって、ゲート配線 1 4 0 a とゲート配線 1 4 0 b との配線抵抗差を小さくすることができ、配線遅延差を軽減することができる。なお、図 1 において、折返し部 1 9 は上側の基板端部近傍に設けているが第 1 の領域 1 0 a に対応する位置（境界線 1 6 の上側）であればよい。

【 0 0 3 3 】

さらに、第 1 の領域 1 0 a において境界線 1 6 に最も近いゲート配線 1 4 0 a と第 2 の領域 1 0 b において境界線 1 6 に最も近いゲート配線 1 4 0 b を略同じ配線抵抗となるよう、折返し部 1 9 を設けることが望ましい。なお、図 1 には、第 1 の領域 1 0 a において境界線 1 6 に最も近いゲート配線 1 4 0 a と第 2 の領域 1 0 b において境界線 1 6 に最も近いゲート配線 1 4 0 b とが太線で示されている。第 1 の領域 1 0 a において境界線 1 6 に最も近い太線で示されたゲート配線 1 4 0 a は第 1 の領域 1 0 a における最も下側のゲート配線である。第 2 の領域 1 0 b において境界線 1 6 に最も近い太線で示されたゲート配線 1 4 0 b は第 2 の領域 1 0 b において最も上側のゲート配線である。

【 0 0 3 4 】

第1の領域10aと第2の領域10bの境界において、ゲート配線140の配線抵抗に差があると、表示ムラが視認されやすくなってしまう。これを防ぐため、境界線16を挟むよう配置された境界線16に最も近いゲート配線140aとゲート配線140bにおいて、引回し配線141aと引回し配線141bとの配線長を略同じにしている。これにより境界線16の両隣のゲート配線140aとゲート配線140bの引回し配線141を含む配線長を同じ長さとすることができる。折返し部19の位置を液晶パネルのサイズや境界線16の位置等に応じて調整することにより、境界線16に最も近いゲート配線140aとゲート配線140bとの配線長を略同じにすることができる。

【 0 0 3 5 】

さらに、境界線16に最も近いゲート配線140aとゲート配線140bの配線抵抗を略同じにするため、境界線16に最も近いゲート配線140aとゲート配線140aにおいて、引回し配線141aと引回し配線141bとの配線幅を略同じ幅としている。配線幅を同じにすることにより、配線パターンの形成時におけるサイドエッチング量に対する配線抵抗の変動を同じにすることができる。

【 0 0 3 6 】

一般に、サイドエッチング量にばらつきがあると、細い配線幅の配線は太い配線幅の配線に比べて、配線抵抗の変動が大きくなる。例えば、異なる配線幅の配線に対して配線長を変えて同じ配線抵抗とした場合、サイドエッチングを考慮して配線幅を設計しても、サイドエッチング量にばらつきがあると、配線幅の違いに基づいて配線抵抗に差が生じてしまう。本実施の形態では折返し部19の位置を調整することにより、境界線16に最も近いゲート配線140aとゲート配線140bとを同じ配線長にすることができる。さらに境界線16に最も近いゲート配線140aとゲート配線140bとに対応する引回し配線141を同じ配線幅にすることにより、境界線16の周辺における配線抵抗差を低減することができる。これにより、サイドエッチング量に変動が生じる場合であっても、表示品質の高い液晶表示装置を提供することができる。

【 0 0 3 7 】

上述の構成により、基板の1辺にゲートドライバIC14及びソースドライバIC13を配置した場合であっても狭額縁化を実現することができるとともに、配線抵抗差を低減することができる。また、境界領域における配線抵抗差を低減することができる。引回し配線141を含む全ゲート配線140における配線抵抗差は、表示領域内のゲート配線140の配線抵抗より小さくすることが可能になる。すなわち、最も配線抵抗の高いゲート配線140の配線抵抗（引き回し配線141を含む）を R_h 、最も配線抵抗の低いゲート配線140（引き回し配線141を含む）の配線抵抗を R_l 、表示領域内における配線抵抗のゲート配線140の配線抵抗（引き回し配線141を含まない）を R_d として場合、 $(R_h - R_l) / R_d$ とすることができる。なお、表示領域10においてはゲート配線140が同じ幅で形成されているため、引き回し配線141を含まない表示領域10内における配線抵抗はいずれのゲート配線140でも略同じとなる。

【 0 0 3 8 】

なお、上述の説明ではゲート配線140の引回し配線141を表示領域10の左右両側に設けたが、ソース配線130の引回し配線を表示領域の両側に設けてもよい。この場合、ゲートドライバIC14とソースドライバIC13とが置き換わった構成となる。

【 0 0 3 9 】

発明の実施の形態2.

本実施の形態にかかる液晶表示装置について図2を用いて説明する。図2は液晶表示装置に用いられる液晶パネルの構成を模式的に示す平面図である。実施の形態1と同様の構成については説明を省略する。15は共通配線の引出し配線、15cは共通配線の引出し配線の一部として形成された交差電極、20はソース配線130と引回し配線140aとが交差する交差部である。

【 0 0 4 0 】

本実施の形態では実施の形態 1 と異なり、液晶パネル 1 の引回し配線 1 4 1 b に折返し部が設けられていない。本実施の形態では、ゲート配線 1 4 0 において、ソース配線 1 3 0 との交差容量に生じる差に基づく配線容量差を低減するため、交差電極 1 5 c を形成している。交差電極 1 5 c は表示領域 1 0 内においてゲート配線 1 4 0 と略平行に設けられた共通配線から引き出される引出し配線 1 5 から延設されている。本実施の形態では、ゲート配線 1 4 0 において、ソース配線 1 3 0 との交差容量に生じる差に基づく配線容量差を低減するため、共通配線の幅を左右で変えている。これについて以下に説明する。

【 0 0 4 1 】

ゲートドライバ IC 1 4 はソースドライバ IC 1 3 の左側に設けられている。従って、引回し配線 1 4 1 a はソースドライバ IC 1 3 と表示領域 1 0 との間を通して左側の基板端部 1 7 まで引回される。ゲート配線 1 4 0 a は交差部 2 0 において絶縁膜を介してソース配線 1 3 0 と交差する構成となる。これにより、ゲート配線 1 4 0 a とソース配線 1 3 0 が交差する領域では交差容量が生じる。

10

【 0 0 4 2 】

一方、ゲートドライバ IC 1 4 はソースドライバ IC 1 3 の左側に設けられているため、引出し配線 1 4 1 b はソース配線 1 3 0 と交差せずに右側の基板端部まで引回される。このため、引出し配線 1 4 1 a と引出し配線 1 4 1 とに配線容量に差が生じる。すなわち、額縁領域 9 においてソース配線 1 3 0 との交差面積が大きい引出し配線 1 4 1 b は引出し配線 1 4 1 a よりも配線容量が大きくなる。配線容量差が大きい場合、配線遅延を招いてしまうおそれがある。

20

【 0 0 4 3 】

また、本実施の形態では表示領域 1 0 の左右両側に共通配線の引出し配線 1 5 が形成されている。共通配線の引出し配線 1 5 は表示領域内においてそれぞれのゲート配線 1 4 0 の間に形成された共通配線（図示せず）を額縁領域 9 において接続させている。共通配線の引出し配線 1 5 はソースドライバ IC 側の基板端部 1 7 とゲートドライバ IC 側の基板端部 1 8 にそれぞれ Y 方向に沿って形成されている。共通配線の引出し配線 1 5 は表示領域 1 0 の上下方向全体に渡って、表示領域 1 0 と隣接して設けられている。ソースドライバ IC 側の基板端部 1 7 に設けられた共通配線の引出し配線 1 5 a は一定の幅で表示領域 1 0 の左側に設けられている。一方、ゲートドライバ IC 側の基板端部 1 8 に設けられた共通配線の引出し配線 1 5 b は表示領域 1 0 の右側に設けられている。この共通配線の引出し配線 1 5 はゲート配線 1 4 0 と異なる層で形成されているため、引回し配線 1 4 1 とは絶縁されている。共通配線の引出し配線 1 5 は Y 方向に沿って形成される。共通配線はゲート配線 1 4 0 と同じ層の金属膜で形成され、引出し配線 1 5 とはコンタクトホールを介して形成されている。

30

【 0 0 4 4 】

共通配線の引出し配線 1 5 b は配線容量差を低減するため、一部が X 方向に延設されている。この延設されている部分はゲート配線 1 4 1 b と交差する交差電極 1 5 c となる。交差電極 1 5 c は第 2 の領域 1 0 b に対応する領域に形成されている。すなわち、共通配線の引出し配線 1 5 b の一部は共通配線の引出し配線 1 5 a よりも幅広に設けられている。共通配線の引出し配線 1 5 b は境界線 1 6 の近傍を境に幅が変わるよう形成されている。第 1 の領域 1 0 a に対応するほとんどの領域では、共通配線の引出し配線 1 5 b は共通配線の引出し配線 1 5 a と同じ幅となっている。一方、第 2 の領域 1 0 b に対応するほとんどの領域では、引出し配線 1 5 b は引出し配線 1 5 a よりも幅広に形成されている。

40

【 0 0 4 5 】

共通配線の引出し配線 1 5 b の一部には交差電極 1 5 c が形成されているため、引回し配線 1 4 1 b と共通配線の引出し配線 1 5 b とが交差する面積が大きくなる。引回し配線 1 4 1 a は共通配線の引出し配線 1 5 a とは交差していないがソース配線 1 3 0 と交差している。この引回し配線 1 4 1 b の交差面積と引回し配線 1 4 1 a の交差面積とを略等しくするよう交差電極 1 5 c を形成する。これにより、引回し配線 1 4 1 b の配線容量が増加して、引回し配線 1 4 1 a との配線容量差を低減することができる。交差電極 1 5 c が

50

引回し配線 1 4 1 b と重なるよう、引出し配線 1 5 b の一部が X 方向に延設される。すなわち、交差電極 1 5 c が引回し配線 1 4 1 b を重なるように、引出し配線 1 5 b が幅広に設けられる。

【 0 0 4 6 】

この引回し配線 1 4 0 b の配線容量の増加量はソース配線 1 3 0 と引回し配線 1 4 1 a とが交差することによって生じる配線容量の増加量に基づいて決定される。交差電極 1 5 c の長さすなわち引出し配線 1 5 b の幅広部分の長さを調整することによって、引回し配線 1 4 0 b の配線容量と引回し配線 1 4 1 a の配線容量が略等しくすることができる。これにより、第 1 の領域 1 0 a と第 2 の領域 1 0 b と配線容量に基づく配線遅延の差を低減することができる。

10

【 0 0 4 7 】

上述の構成により、配線容量差を表示領域内の配線容量の半分以下とすることができる。すなわち、すなわち、最も配線容量の高いゲート配線 1 4 0 の配線容量（引き回し配線 1 4 1 を含む）を C_h 、最も配線容量の低いゲート配線 1 4 0（引き回し配線 1 4 1 を含む）の配線容量を C_l 、表示領域内におけるゲート配線 1 4 0 の配線容量（引き回し配線 1 4 1 を含まない）を C_d とした場合、 $(C_h - C_l) / C_d$ とすることができる。これにより、配線遅延を低減することができ、表示品質を向上することができる。

【 0 0 4 8 】

上述の説明では交差電極 1 5 c は引出し配線 1 5 b の一部を延在させることにより形成されたが、電源を駆動するためのグランド配線の一部により形成してもよい。例えば、共通配線と異なる電位でゲートドライバ IC 1 4 又はソースドライバ IC 1 3 に接続されるグランド配線の一部を延設して交差電極を設けることができる。ゲート配線 1 4 1 b との交差する領域の面積を広くすることができ、配線容量差を低減することができる。

20

【 0 0 4 9 】

上述の説明ではゲート配線 1 4 0 の引回し配線 1 4 1 を表示領域 1 0 の左右両側に設けたが、ソース配線 1 3 0 の引回し配線を表示領域の両側に設けてもよい。この場合、ゲートドライバ IC 1 4 とソースドライバ IC 1 3 とが置き換わった構成となる。

【 0 0 5 0 】

なお、上述の実施の形態 1 と実施の形態 2 を組み合わせて実施することにより、配線遅延差を軽減することができる。すなわち、図 2 に示す構成において、引回し配線 1 4 1 b に折返し部を設けてもよい。この場合、配線抵抗差及び配線容量差について別々に改善するよりも、配線の時定数について最適化することが望ましい。すなわち、第 1 の領域 1 0 a と第 2 の領域 1 0 b との時定数の差が小さくするように配線のレイアウトを設計することが望ましい。

30

【 0 0 5 1 】

なお、実施の形態 1 及び実施の形態 2 では液晶パネルについて説明したが、上記以外の様々なタイプの液晶表示装置、あるいは、有機 EL 表示装置、無機 EL 表示装置などの他の表示装置にも適用することができる。

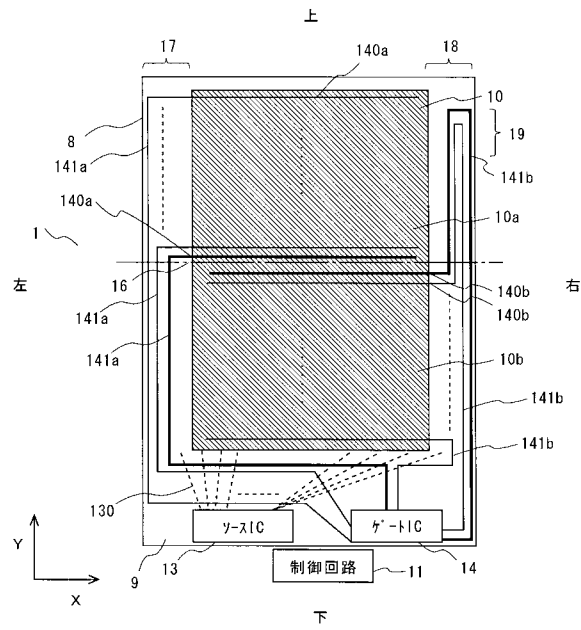
【 符号の説明 】

【 0 0 5 2 】

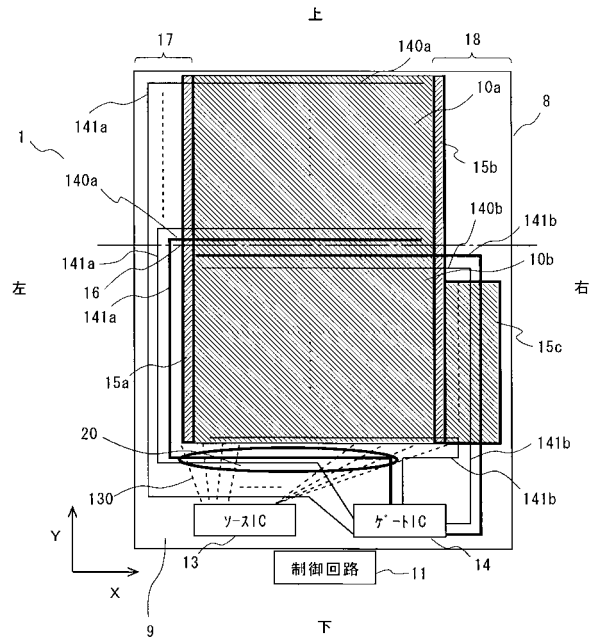
40

- 1 液晶パネル、8 アレイ基板、9 額縁領域、10 表示領域、
- 10 a 第 1 の領域、10 b 第 2 の領域、11、制御回路、
- 13 ソースドライバ IC、14 ゲートドライバ IC、
- 15 共通配線の引出し配線、15 c 交差電極、16 境界線
- 17 ソースドライバ IC 側の基板端部、18 ゲートドライバ IC 側の基板端部、
- 19 折返し部、20 交差部、
- 130 ソース配線、140 ゲート配線、141 引回し配線

【図 1】



【図 2】



フロントページの続き

審査官 佐竹 政彦

(56)参考文献 特開平10-063198(JP,A)
特開2002-148654(JP,A)
特開2003-177684(JP,A)
特開2002-189229(JP,A)
特開2003-108021(JP,A)
特開2002-277893(JP,A)
国際公開第03/104882(WO,A1)
特開平09-325347(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09F 9/30
G02F 1/1343-1/1345、1/135-1/1368

专利名称(译)	表示装置		
公开(公告)号	JP4542202B2	公开(公告)日	2010-09-08
申请号	JP2009295361	申请日	2009-12-25
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	青木宏憲 中村智樹		
发明人	青木 宏憲 中村 智樹		
IPC分类号	G09F9/30 G02F1/1345		
FI分类号	G09F9/30.330.Z G02F1/1345 G09F9/30.330		
F-TERM分类号	2H092/GA33 2H092/GA51 2H092/GA60 2H092/JA24 2H092/JB38 2H092/NA01 5C094/AA02 5C094/AA15 5C094/BA27 5C094/BA43 5C094/DA09 5C094/DA13 5C094/DB01 5C094/EA10		
代理人(译)	须藤雄一郎		
其他公开文献	JP2010079314A		
外部链接	Espacenet		

摘要(译)

要解决的问题提供具有窄边框和高显示质量的显示设备。根据本发明的液晶显示装置包括：液晶面板1，设置有显示区域10和框架区域9；多个栅极布线140a和140b，设置在显示区域中；栅极布线140栅极驱动器IC 14和源极驱动器IC 13布置在液晶面板1的同一侧，显示区域10是第一栅极布线140a并且，第二区域10b对应于栅极布线140b并且布置在第一区域10a下方并且与第二布线布线141b组绝缘并且交叉电极15c经由膜彼此交叉，以减小第一引出线141a组和第二引出线组之间的布线电容的差异。

The

【 図 2 】

