

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2019-168596
(P2019-168596A)

(43) 公開日 令和1年10月3日(2019.10.3)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1334 (2006.01)	GO2F 1/1334	2H189
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H192
GO2F 1/1337 (2006.01)	GO2F 1/1337	2H391

審査請求 未請求 請求項の数 12 O L (全 15 頁)

(21) 出願番号	特願2018-56406 (P2018-56406)	(71) 出願人	502356528
(22) 出願日	平成30年3月23日 (2018. 3. 23)		株式会社ジャパンディスプレイ
			東京都港区西新橋三丁目7番1号
		(74) 代理人	110001737
			特許業務法人スズエ国際特許事務所
		(72) 発明者	奥山 健太郎
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	沼田 雄大
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		Fターム(参考)	2H189 AA04 BA04 JA04 LA03 LA19
			LA20
			2H192 AA24 BC74 CC32 JA53
			2H391 AA25 AB04 AC32 EA23

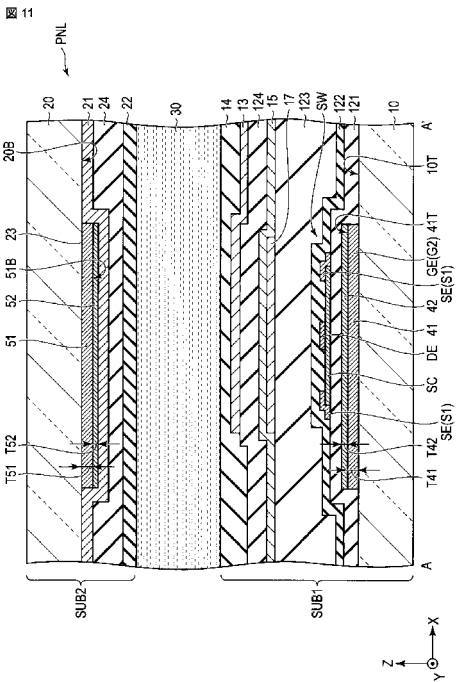
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】表示品位の低下を抑制する。

【解決手段】第1絶縁基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第1基板と、第2絶縁基板と、前記画素電極と対向する共通電極と、を備えた第2基板と、前記第1基板と前記第2基板との間に位置し、筋状のポリマーと、液晶分子とを含む液晶層と、を備え、前記走査線は、前記第1絶縁基板と前記液晶層との間に位置する導電層と、前記第1絶縁基板と前記導電層との間に位置し、前記導電層より高い反射率を有する第1反射層と、を備えた、表示装置。

【選択図】 図11



【特許請求の範囲】**【請求項 1】**

第 1 絶縁基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第 1 基板と、

第 2 絶縁基板と、前記画素電極と対向する共通電極と、を備えた第 2 基板と、

前記第 1 基板と前記第 2 基板との間に位置し、筋状のポリマーと、液晶分子とを含む液晶層と、を備え、

前記走査線は、

前記第 1 絶縁基板と前記液晶層との間に位置する導電層と、

前記第 1 絶縁基板と前記導電層との間に位置し、前記導電層より高い反射率を有する第 1 反射層と、を備えた、表示装置。

10

【請求項 2】

前記第 1 基板は、さらに、前記第 1 絶縁基板と前記信号線との間に位置する第 2 反射層を備え、

前記第 2 反射層は、前記走査線とは電氣的に絶縁されている、請求項 1 に記載の表示装置。

【請求項 3】

前記第 2 反射層は、前記第 1 反射層と同一層に位置し、前記第 1 反射層と同一材料によって形成されている、請求項 2 に記載の表示装置。

20

【請求項 4】

前記第 1 反射層及び前記第 2 反射層は、前記第 1 絶縁基板に接している、請求項 2 または 3 に記載の表示装置。

【請求項 5】

前記スイッチング素子は、前記走査線と一体のゲート電極を備え、

前記第 1 反射層は、前記ゲート電極に延在している、請求項 1 乃至 4 のいずれか 1 項に記載の表示装置。

【請求項 6】

前記第 2 基板は、さらに、前記第 2 絶縁基板と前記液晶層との間に位置する第 3 反射層を備え、

30

前記第 3 反射層は、前記走査線及び前記信号線と重畳している、請求項 1 乃至 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

前記第 3 反射層は、前記共通電極に接している、請求項 6 に記載の表示装置。

【請求項 8】

前記第 3 反射層は、前記第 2 絶縁基板に接している、請求項 6 または 7 に記載の表示装置。

【請求項 9】

第 1 絶縁基板と、導電層と、反射層と、を備えた第 1 基板と、

第 2 絶縁基板を備えた第 2 基板と、

40

前記第 1 基板と前記第 2 基板との間に位置し、筋状のポリマーと、液晶分子とを含む液晶層と、を備え、

前記導電層は、前記第 1 絶縁基板と前記液晶層との間に位置し、

前記反射層は、前記第 1 絶縁基板と前記導電層との間に位置し、前記導電層より高い反射率を有する、表示装置。

【請求項 10】

第 1 絶縁基板と、スイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第 1 基板と、

第 2 絶縁基板と、前記画素電極と対向する共通電極と、を備えた第 2 基板と、

50

前記第 1 基板と前記第 2 基板との間に位置し、筋状のポリマーと、液晶分子とを含む液

晶層と、を備え、

前記スイッチング素子は、

前記第 1 絶縁基板と前記液晶層との間に位置するゲート電極と、

前記ゲート電極と前記液晶層との間に位置する半導体層と、

前記半導体層に接するソース電極及びドレイン電極と、を備え、

前記ゲート電極は、前記第 1 絶縁基板と対向する反射層と、前記反射層に積層され前記半導体層と対向する導電層と、を備えた、表示装置。

【請求項 11】

さらに、前記第 1 基板は、前記スイッチング素子と前記液晶層との間に位置する遮光層を備えた、請求項 10 に記載の表示装置。

10

【請求項 12】

さらに、前記第 1 基板及び前記第 2 基板の少なくとも一方の端部と対向する発光素子を備えた、請求項 1 乃至 11 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、表示装置に関する。

【背景技術】

【0002】

近年、様々な形態の表示装置が提案されている。一例では、高分子分散液晶層と反射層との間にカラーフィルタが配置され、反射層での反射光を利用してカラー表示を実現する表示装置が開示されている。また、他の例では、上部基板上に反射層が配置され、反射層によってミラー機能を提供するとともに、反射層の開口領域で画像を表示する表示機能を提供するミラー型表示装置が開示されている。さらに他の例では、駆動トランジスタと発光素子との間に反射層が配置され、発光素子からの光が駆動トランジスタに照射されることを防ぐ電気光学装置が開示されている。

20

一方で、入射光を散乱する散乱状態と入射光を透過する透過状態とを切り替え可能な高分子分散液晶 (Polymer Dispersed Liquid Crystal: 以下、『P D L C』と称する場合がある) を用いた照明装置が提案されている。

ところで、P D L C を用いた表示装置においては、表示品位の低下を抑制することが要望されている。

30

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2011-95407 号公報

【特許文献 2】特開 2016-212390 号公報

【特許文献 3】特開 2017-146369 号公報

【特許文献 4】特許第 5467389 号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0004】

本実施形態の目的は、表示品位の低下を抑制することが可能な表示装置を提供することにある。

【課題を解決するための手段】

【0005】

一実施形態によれば、

第 1 絶縁基板と、走査線と、前記走査線と交差する信号線と、前記走査線及び前記信号線と電氣的に接続されたスイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第 1 基板と、第 2 絶縁基板と、前記画素電極と対向する共通電極と、を備えた第 2 基板と、前記第 1 基板と前記第 2 基板との間に位置し、筋状のポリマー

50

と、液晶分子とを含む液晶層と、を備え、前記走査線は、前記第 1 絶縁基板と前記液晶層との間に位置する導電層と、前記第 1 絶縁基板と前記導電層との間に位置し、前記導電層より高い反射率を有する第 1 反射層と、を備えた、表示装置が提供される。

一実施形態によれば、

第 1 絶縁基板と、導電層と、反射層と、を備えた第 1 基板と、第 2 絶縁基板を備えた第 2 基板と、前記第 1 基板と前記第 2 基板との間に位置し、筋状のポリマーと、液晶分子とを含む液晶層と、を備え、前記導電層は、前記第 1 絶縁基板と前記液晶層との間に位置し、前記反射層は、前記第 1 絶縁基板と前記導電層との間に位置し、前記導電層より高い反射率を有する、表示装置が提供される。

一実施形態によれば、

第 1 絶縁基板と、スイッチング素子と、前記スイッチング素子と電氣的に接続された画素電極と、を備えた第 1 基板と、第 2 絶縁基板と、前記画素電極と対向する共通電極と、を備えた第 2 基板と、前記第 1 基板と前記第 2 基板との間に位置し、筋状のポリマーと、液晶分子とを含む液晶層と、を備え、前記スイッチング素子は、前記第 1 絶縁基板と前記液晶層との間に位置するゲート電極と、前記ゲート電極と前記液晶層との間に位置する半導体層と、前記半導体層に接するソース電極及びドレイン電極と、を備え、前記ゲート電極は、前記第 1 絶縁基板と対向する反射層と、前記反射層に積層され前記半導体層と対向する導電層と、を備えた、表示装置が提供される。

【図面の簡単な説明】

【0006】

【図 1】図 1 は、本実施形態における表示装置 D S P の一構成例を示す平面図である。

【図 2】図 2 は、図 1 に示した表示装置 D S P の斜視図である。

【図 3】図 3 は、図 1 に示した表示装置 D S P の断面図である。

【図 4】図 4 は、図 3 に示した表示パネル P N L の一構成例を示す断面図である。

【図 5】図 5 は、オフ状態の液晶層 3 0 を模式的に示す図である。

【図 6】図 6 は、オン状態の液晶層 3 0 を模式的に示す図である。

【図 7】図 7 は、液晶層 3 0 がオフ状態である場合の表示パネル P N L を示す断面図である。

【図 8】図 8 は、液晶層 3 0 がオン状態である領域を含む場合の表示パネル P N L を示す断面図である。

【図 9】図 9 は、第 1 基板 S U B 1 における画素 P X の一例を示す平面図である。

【図 1 0】図 1 0 は、図 9 に示したスイッチング素子 S W の一例を示す拡大平面図である。

【図 1 1】図 1 1 は、図 1 0 に示したスイッチング素子 S W を含む A - A ' 線に沿った表示パネル P N L を示す断面図である。

【図 1 2】図 1 2 は、図 1 0 に示した走査線 G 2 及び接続部 D E A を含む B - B ' 線に沿った表示パネル P N L を示す断面図である。

【図 1 3】図 1 3 は、図 1 0 に示した信号線 S 1 を含む C - C ' 線に沿った表示パネル P N L を示す断面図である。

【図 1 4】図 1 4 は、信号線 S 1 及び S 2、走査線 G 1 及び G 2、及び、遮光層 1 8 を示す平面図である。

【図 1 5】図 1 5 は、発光素子 L S からの出射光が表示パネル P N L を伝播する様子を説明するための図である。

【図 1 6】図 1 6 は、本実施形態の表示装置 D S P 及び比較例の表示装置における輝度の測定結果を示す図である。

【発明を実施するための形態】

【0007】

以下、いくつかの実施形態について、図面を参照しながら説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は、説

10

20

30

40

50

明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を適宜省略することがある。

【0008】

図1は、本実施形態における表示装置DSPの一構成例を示す平面図である。図中において、第1方向X、第2方向Y、及び、第3方向Zは、互いに直交しているが、互いに90度以外の角度で交差していてもよい。本明細書において、第3方向Zを示す矢印の先端側の位置を「上」と称し、矢印の先端とは逆側の位置を「下」と称する場合がある。「第1部材の上の第2部材」及び「第1部材の下第2部材」とした場合、第2部材は、第1部材に接していてもよいし、第1部材から離間していてもよい。また、第3方向Zを示す矢印の先端側に表示装置DSPを観察する観察位置があるものとし、この観察位置から、第1方向X及び第2方向Yによって規定されるX-Y平面に向かってみることを平面視という。

10

【0009】

本実施形態においては、表示装置DSPの一例として、高分子分散型液晶を適用した表示装置について説明する。表示装置DSPは、表示パネルPNL、及び、配線基板F1乃至F3を備えている。また、表示装置DSPは、ここでは図示しない光源ユニットも備えている。

20

【0010】

表示パネルPNLは、第1基板SUB1及び第2基板SUB2を備えている。第1基板SUB1及び第2基板SUB2は、X-Y平面と平行な平板状に形成されている。第1基板SUB1及び第2基板SUB2は、平面視で重畳している。表示パネルPNLは、画像を表示する表示領域DA、及び、表示領域DAを囲む額縁状の非表示領域NDAを備えている。表示領域DAは、第1基板SUB1及び第2基板SUB2が重畳している領域に位置している。表示パネルPNLは、表示領域DAにおいて、n本の走査線G(G1~Gn)、及び、m本の信号線S(S1~Sm)を備えている。なお、n及びmはいずれも正の整数であり、nがmと等しくてもよいし、nがmとは異なってもよい。複数の走査線Gは、それぞれ第1方向Xに延出し、第2方向Yに間隔をおいて並んでいる。複数の信号線Sは、それぞれ第2方向Yに延出し、第1方向Xに間隔をおいて並んでいる。

30

第1基板SUB1は、第1方向Xに沿って延出した端部E11及びE12と、第2方向Yに沿って延出した端部E13及びE14とを有している。第2基板SUB2は、第1方向Xに沿って延出した端部E21及びE22と、第2方向Yに沿って延出した端部E23及びE24とを有している。図示した例では、平面視で、端部E11及びE21、端部E13及びE23、及び、端部E14及びE24は、それぞれ重畳しているが、重畳してなくてもよい。端部E22は、平面視で、端部E12と表示領域DAとの間に位置している。第1基板SUB1は、端部E12と端部E22との間に延出部Exを有している。

【0011】

配線基板F1乃至F3は、それぞれ延出部Exに接続され、この順に第1方向Xに並んでいる。配線基板F1は、ゲートドライバGD1を備えている。配線基板F2は、ソースドライバSDを備えている。配線基板F3は、ゲートドライバGD2を備えている。なお、配線基板F1乃至F3は、単一の配線基板に置換されてもよい。

40

複数の信号線Sは、非表示領域NDAに引き出され、ソースドライバSDに接続されている。複数の走査線Gは、非表示領域NDAに引き出され、ゲートドライバGD1及びGD2に接続されている。図示した例では、奇数番目の走査線Gは、端部E14と表示領域DAとの間に引き出され、ゲートドライバGD2に接続されている。また、偶数番目の走査線Gは、端部E13と表示領域DAとの間に引き出され、ゲートドライバGD1に接続されている。なお、ゲートドライバGD1及びGD2と各走査線Gとの接続関係は図示した例に限らない。

50

【 0 0 1 2 】

図 2 は、図 1 に示した表示装置 D S P の斜視図である。ここでは、配線基板 F 1 乃至 F 3 の図示を省略している。光源ユニット L U は、第 1 基板 S U B 1 の上に位置し、端部 E 2 2 に沿って配置されている。光源ユニット L U は、光源としての発光素子 L S と、点線で示した配線基板 F 4 とを備えている。発光素子 L S は、例えば発光ダイオードである。複数の発光素子 L S は、第 1 方向 X に沿って間隔をおいて並んでいる。発光素子 L S の各々は、配線基板 F 4 に接続されている。発光素子 L S は、第 1 基板 S U B 1 と配線基板 F 4 との間に位置している。発光素子 L S は、発光部 E M を有している。発光部 E M は、端部 E 2 2 と向かい合っている。発光部 E M は、端部 E 2 2 に接触していてもよい。また、発光部 E M と端部 E 2 2 との間に、空気層、光学素子などが介在していてもよい。端部 E 2 2 は、発光部 E M から出射された光が入射する入光部に相当する。

10

【 0 0 1 3 】

図 3 は、図 1 に示した表示装置 D S P の断面図である。ここでは、第 2 方向 Y 及び第 3 方向 Z によって規定される Y - Z 平面における表示装置 D S P の断面において、主要部のみを説明する。表示パネル P N L は、第 1 基板 S U B 1 と第 2 基板 S U B 2 との間に保持された液晶層 3 0 を備えている。第 1 基板 S U B 1 及び第 2 基板 S U B 2 は、シール 4 0 によって接着されている。

図示した例では、発光素子 L S は、延出部 E x と配線基板 F 4 との間に位置している。また、発光素子 L S は、配線基板 F 1 乃至 F 3 と第 2 基板 S U B 2 との間に位置している。発光素子 L S は、発光部 E M から端部 E 2 2 に向けて光を出射する。端部 E 2 2 から入射した光は、後述するように、第 2 方向 Y を示す矢印とは逆向きに表示パネル P N L を伝播する。なお、発光素子 L S は、第 1 基板 S U B 1 及び第 2 基板 S U B 2 の両方の端部と対向していてもよく、例えば、端部 E 1 1 及び E 2 1 と対向していてもよい。

20

【 0 0 1 4 】

図 4 は、図 3 に示した表示パネル P N L の一構成例を示す断面図である。第 1 基板 S U B 1 は、透明基板（第 1 絶縁基板）1 0、配線 1 1、絶縁層 1 2、画素電極 1 3、及び、配向膜 1 4 を備えている。第 2 基板 S U B 2 は、透明基板（第 2 絶縁基板）2 0、共通電極 2 1、及び、配向膜 2 2 を備えている。透明基板 1 0 及び 2 0 は、ガラス基板やプラスチック基板などの絶縁基板である。配線 1 1 は、モリブデン、タンゲステン、アルミニウム、チタン、銀などの不透明な金属材料によって形成されている。図示した配線 1 1 は、第 1 方向 X に延出しているが、第 2 方向 Y に延出していてもよい。絶縁層 1 2 は、透明な絶縁材料によって形成されている。画素電極 1 3 及び共通電極 2 1 は、インジウム錫酸化物（I T O）やインジウム亜鉛酸化物（I Z O）などの透明導電材料によって形成されている。画素電極 1 3 は、画素 P X 毎に配置されている。共通電極 2 1 は、複数の画素 P X に亘って配置されている。配向膜 1 4 及び 2 2 は、X - Y 平面に略平行な配向規制力を有する水平配向膜であってもよいし、第 3 方向 Z に略平行な配向規制力を有する垂直配向膜であってもよい。

30

【 0 0 1 5 】

液晶層 3 0 は、配向膜 1 4 と配向膜 2 2 との間に位置している。液晶層 3 0 は、ポリマー 3 1 と、液晶分子 3 2 と、を含む高分子分散型液晶を備えている。一例では、ポリマー 3 1 は、液晶性ポリマーである。ポリマーは、例えば、液晶性モノマーが配向膜 1 4 及び 2 2 の配向規制力によって所定の方に配向した状態で重合されることによって得られる。一例では、配向膜 1 4 及び 2 2 の配向処理方向は第 1 方向 X であり、配向膜 1 4 及び 2 2 は第 1 方向 X に沿った配向規制力を有している。このため、ポリマー 3 1 は、第 1 方向 X に沿って延出した筋状に形成されている。液晶分子 3 2 は、ポリマー 3 1 の隙間に分散され、その長軸が第 1 方向 X に沿うように配向される。

40

ポリマー 3 1 及び液晶分子 3 2 の各々は、光学異方性あるいは屈折率異方性を有している。液晶分子 3 2 は、正の誘電率異方性を有するポジ型の液晶性分子であってもよいし、負の誘電率異方性を有するネガ型の液晶性分子であってもよい。ポリマー 3 1 及び液晶分子 3 2 の各々の電界に対する応答性は異なる。ポリマー 3 1 の電界に対する応答性は、液

50

晶分子 3 2 の電界に対する応答性より低い。なお、図中の拡大部分において、ポリマー 3 1 は右上がりの斜線で示し、液晶分子 3 2 は右下がりの斜線で示している。

【 0 0 1 6 】

図 5 は、オフ状態の液晶層 3 0 を模式的に示す図である。ここでは、光源ユニット L U からの光の進行方向である第 2 方向 Y と交差する X - Z 平面における液晶層 3 0 の断面を示している。オフ状態とは、液晶層 3 0 に電圧が印加されていない状態（例えば画素電極 1 3 と共通電極 2 1 との間の電位差がほぼゼロである状態）に相当する。ポリマー 3 1 の光軸 $A \times 1$ 及び液晶分子 3 2 の光軸 $A \times 2$ は、互いに平行である。図示した例では、光軸 $A \times 1$ 及び光軸 $A \times 2$ は、いずれも第 1 方向 X に平行である。ポリマー 3 1 及び液晶分子 3 2 は、ほぼ同等の屈折率異方性を有している。つまり、ポリマー 3 1 及び液晶分子 3 2 のそれぞれの常光屈折率は互いにほぼ同等であり、また、ポリマー 3 1 及び液晶分子 3 2 のそれぞれの異常光屈折率は互いにほぼ同等である。このため、第 1 方向 X、第 2 方向 Y、及び、第 3 方向 Z を含むあらゆる方向において、ポリマー 3 1 と液晶分子 3 2 との間にほとんど屈折率差がない。

10

【 0 0 1 7 】

図 6 は、オン状態の液晶層 3 0 を模式的に示す図である。オン状態とは、液晶層 3 0 に電圧が印加された状態（例えば画素電極 1 3 と共通電極 2 1 との間の電位差がしきい値以上である状態）に相当する。上記の通り、ポリマー 3 1 の電界に対する応答性は、液晶分子 3 2 の電界に対する応答性より低い。一例では、ポリマー 3 1 の配向方向は、電界の有無にかかわらずほとんど変化しない。一方、液晶分子 3 2 の配向方向は、液晶層 3 0 にしきい値以上の高い電圧が印加された状態では、電界に応じて変化する。つまり、図示したように、光軸 $A \times 1$ は第 1 方向 X とほとんど平行であるのに対して、光軸 $A \times 2$ は第 1 方向 X に対して傾斜している。液晶分子 3 2 がポジ型液晶性分子である場合には、液晶分子 3 2 は、その長軸が電界に沿うように配向する。画素電極 1 3 と共通電極 2 1 との間の電界は、第 3 方向 Z に沿って形成される。このため、液晶分子 3 2 は、その長軸あるいは光軸 $A \times 2$ が第 3 方向 Z に沿うように配向する。つまり、光軸 $A \times 1$ 及び $A \times 2$ は、互いに交差する。したがって、第 1 方向 X、第 2 方向 Y、及び、第 3 方向 Z を含むあらゆる方向において、ポリマー 3 1 と液晶分子 3 2 との間に大きな屈折率差が生ずる。

20

【 0 0 1 8 】

図 7 は、液晶層 3 0 がオフ状態である場合の表示パネル P N L を示す断面図である。発光素子 L S から照射された光 L 1 1 は、端部 E 2 2 から表示パネル P N L に入射し、透明基板 2 0、第 1 液晶層 3 0、透明基板 1 0 などを伝播する。液晶層 3 0 がオフ状態である場合、光 L 1 1 は、液晶層 3 0 でほとんど散乱されず透過する。光 L 1 1 は、透明基板 1 0 の下面 1 0 B 及び透明基板 2 0 の上面 2 0 T からほとんど漏れ出すことなく、表示パネル P N L を伝播する。つまり、液晶層 3 0 は、透明状態である。

30

表示パネル P N L に入射する外部の自然光 L 1 2 は、液晶層 3 0 でほとんど散乱されることなく透過する。つまり、下面 1 0 B から表示パネル P N L に入射した自然光は上面 2 0 T を透過し、上面 2 0 T から表示パネル P N L に入射した自然光は下面 1 0 B を透過する。このため、ユーザは、表示パネル P N L を上面 2 0 T 側から観察した場合には、表示パネル P N L を透かして下面 1 0 B 側の背景を視認することができる。同様に、ユーザは、表示パネル P N L を下面 1 0 B 側から観察した場合には、表示パネル P N L を透かして上面 2 0 T 側の背景を視認することができる。

40

【 0 0 1 9 】

図 8 は、液晶層 3 0 がオン状態である領域を含む場合の表示パネル P N L を示す断面図である。発光素子 L S から照射された光 L 2 1 は、端部 E 2 2 から表示パネル P N L に入射し、透明基板 2 0、第 1 液晶層 3 0、透明基板 1 0 などを伝播する。図示した例では、画素電極 1 3 A と重畳する液晶層 3 0 はオフ状態であり、画素電極 1 3 B と重畳する液晶層 3 0 はオン状態である。このため、光 L 2 1 は、液晶層 3 0 のうち画素電極 1 3 A と重畳する領域でほとんど散乱されず透過し、画素電極 1 3 B と重畳する領域で散乱される。光 L 2 1 のうち、一部の散乱光 L 2 1 1 は上面 2 0 T を透過し、一部の散乱光 L 2 1 2 は

50

下面 10B を透過し、他の散乱光は表示パネル PNL を伝播する。

画素電極 13A と重畳する領域では、表示パネル PNL に入射する自然光 L22 は、図 7 に示した自然光 L12 と同様に、液晶層 30 でほとんど散乱されることなく透過される。画素電極 13B と重畳する領域では、下面 10B から入射した自然光 L23 は、その一部が液晶層 30 で散乱され、その一部の光 L231 が上面 20T を透過する。また、上面 20T から入射した自然光 L24 は、その一部が液晶層 30 で散乱され、その一部の光 L241 が下面 10B を透過する。このため、ユーザは、表示パネル PNL を上面 20T 側から観察した場合には、画素電極 13B と重畳する領域で光 L21 の色を視認することができる。加えて、一部の自然光 L231 が表示パネル PNL を透過するため、ユーザは、表示パネル PNL を透かして下面 10B 側の背景を視認することもできる。同様に、ユーザは、表示パネル PNL を下面 10B 側から観察した場合には、画素電極 13B と重畳する領域で光 L21 の色を視認することができる。加えて、一部の自然光 L241 が表示パネル PNL を透過するため、ユーザは、表示パネル PNL を透かして上面 20T 側の背景を視認することもできる。なお、画素電極 13A と重なる領域では、液晶層 30 が透明状態であるため、光 L21 の色はほとんど視認されず、ユーザは、表示パネル PNL を透かして背景を視認することができる。

10

【0020】

次に、より具体的な構成例について説明する。

【0021】

図 9 は、第 1 基板 SUB1 における画素 PX の一例を示す平面図である。図示した例では、画素 PX は、第 1 方向 X に並ぶ 2 本の信号線 S1 及び S2 と、第 2 方向 Y に並ぶ 2 本の走査線 G1 及び G2 とで区画されている。画素 PX は、スイッチング素子 SW と、画素電極 13 とを備えている。スイッチング素子 SW は、例えば薄膜トランジスタであり、走査線 G2 及び信号線 S1 と電気的に接続されている。スイッチング素子 SW の具体的な構成については、後述するが、スイッチング素子 SW は、半導体層の下にゲート電極が位置するボトムゲート型であってもよいし、半導体層の上にゲート電極が位置するトップゲート型であってもよい。半導体層は、例えばアモルファスシリコンによって形成されるが、多結晶シリコンや酸化物半導体によって形成されてもよい。画素電極 13 は、スイッチング素子 SW と電気的に接続されている。また、画素電極 13 は、容量電極 15 と重畳している。容量電極 15 は、複数の画素 PX に亘って配置され、さらには第 1 基板 SUB1 のほぼ全域に亘って配置されている。容量電極 15 は、スイッチング素子 SW、走査線 G1 及び G2、及び、信号線 S1 及び S2 とそれぞれ重畳している。図示した例では、スペーサ SP は、スイッチング素子 SW と重畳し、第 1 基板 SUB1 と第 2 基板 SUB2 との間に所定のセルギャップを形成している。

20

30

【0022】

図 10 は、図 9 に示したスイッチング素子 SW の一例を示す拡大平面図である。スイッチング素子 SW は、ゲート電極 GE、ソース電極 SE、及び、ドレイン電極 DE を備えている。ゲート電極 GE は、走査線 G2 と一体的に形成されている。半導体層 SC は、ゲート電極 GE と重畳している。2 つのソース電極 SE は、信号線 S1 と一体的に形成され、それぞれ半導体層 SC に接している。ドレイン電極 DE は、2 つのソース電極 SE の間に位置し、半導体層 SC に接している。ドレイン電極 DE は、図 9 に示した画素電極 13 と接続される接続部 DEA を有している。接続部 DEA は、容量電極 15 に形成された開口部 15A、及び、コンタクトホール CH と重畳している。遮光層 17 は、走査線 G2 及び信号線 S1 と重畳している。また、遮光層 17 は、スイッチング素子 SW、特に、ソース電極 SE、ドレイン電極 DE、及び、半導体層 SC と重畳している。また、後述する第 2 基板 SUB2 に設けられた遮光層 23 も、遮光層 17 と同様に、走査線 G2、信号線 S1、スイッチング素子 SW とそれぞれ重畳している。

40

【0023】

図 11 は、図 10 に示したスイッチング素子 SW を含む A - A' 線に沿った表示パネル PNL を示す断面図である。

50

【 0 0 2 4 】

第 1 基板 S U B 1 において、走査線 G 2 と一体のゲート電極 G E は、透明基板 1 0 の上に位置し、例えば図 4 に示した配線 1 1 に相当する。絶縁層 1 2 1 は、ゲート電極 G E 及び走査線 G 2 を覆い、透明基板 1 0 の上面 1 0 T に接している。半導体層 S C は、ゲート電極 G E の直上において、絶縁層 1 2 1 の上に位置している。信号線 S 1 と一体の 2 つのソース電極 S E は、それぞれ半導体層 S C に接し、それらの一部が絶縁層 1 2 1 の上に位置している。ドレイン電極 D E は、半導体層 S C に接している。絶縁層 1 2 2 は、半導体層 S C、ソース電極 S E、ドレイン電極 D E、及び、絶縁層 1 2 1 を覆っている。絶縁層 1 2 3 は、絶縁層 1 2 2 を覆っている。遮光層 1 7 は、半導体層 S C、ソース電極 S E、及び、ドレイン電極 D E の直上において、絶縁層 1 2 3 の上に位置している。容量電極 1 5 は、絶縁層 1 2 3 及び遮光層 1 7 を覆っている。遮光層 1 7 は、容量電極 1 5 と接し、互いに電氣的に接続されている。絶縁層 1 2 4 は、容量電極 1 5 を覆っている。画素電極 1 3 は、絶縁層 1 2 4 の上に位置している。画素電極 1 3 及び容量電極 1 5 は、絶縁層 1 2 4 を介して対向し、画素 P X において画像表示に必要な蓄積容量を形成する。配向膜 1 4 は、画素電極 1 3 及び絶縁層 1 2 4 を覆っている。

10

【 0 0 2 5 】

絶縁層 1 2 1 乃至 1 2 4 は、例えば図 4 に示した絶縁層 1 2 に相当する。絶縁層 1 2 1、1 2 2、及び、1 2 4 は、例えばシリコン窒化物やシリコン酸化物などの透明な無機絶縁材料によって形成されている。絶縁層 1 2 3 は、例えばアクリル樹脂などの透明な有機絶縁材料によって形成されている。

20

【 0 0 2 6 】

ゲート電極 G E 及び走査線 G 2 は、透明基板 1 0 と対向する反射層（第 1 反射層）4 1 と、透明基板 1 0 と液晶層 3 0 との間に位置する導電層 4 2 と、を備えている。反射層 4 1 は、透明基板 1 0 と導電層 4 2 との間に位置し、図示した例では、透明基板 1 0 の上面 1 0 T に接している。透明基板 1 0 と反射層 4 1 との間に透明な絶縁層が介在してもよい。但し、透明基板 1 0 と反射層 4 1 との間には、反射層 4 1 よりも光吸収率が高い薄膜は介在していない。導電層 4 2 は、反射層 4 1 と液晶層 3 0 との間に位置し、図示した例では、反射層 4 1 の上面 4 1 T に積層され、絶縁層 1 2 1 を介して半導体層 S C と対向している。

30

反射層 4 1 及び導電層 4 2 は、いずれも金属材料によって形成されているが、互いに異なる金属材料によって形成されている。反射層 4 1 は、導電層 4 2 よりも高い反射率を有する金属材料によって形成されている。一例では、反射層 4 1 はアルミニウムによって形成され、導電層 4 2 はモリブデンによって形成されている。なお、反射層 4 1 は、アルミニウムに限らず、チタンや銀などの比較的高い反射率を有する金属材料によって形成されてもよい。

反射層 4 1 及び導電層 4 2 は、それぞれ第 3 方向 Z に沿った厚さ T 4 1 及び T 4 2 を有している。厚さ T 4 1 は、厚さ T 4 2 よりも厚い。一例では、厚さ T 4 1 は、厚さ T 4 2 の 1 0 倍以上である。

【 0 0 2 7 】

ソース電極 S E、ドレイン電極 D E、及び、遮光層 1 7 は、例えば複数の導電層が積層された積層体である。一例では、ソース電極 S E 等は、モリブデン（M o）を含む導電層、アルミニウム（A l）を含む導電層、及び、モリブデン（M o）を含む導電層がこの順に積層された積層体であるが、これに限らず、チタン（T i）を含む導電層、アルミニウム（A l）を含む導電層、及び、チタン（T i）を含む導電層がこの順に積層された積層体であってもよい。

40

容量電極 1 5 は、I T O や I Z O などの透明導電材料によって形成されている。

【 0 0 2 8 】

第 2 基板 S U B 2 において、遮光層 2 3 は、透明基板 2 0 の下に位置し、且つ、スイッチング素子 S W の直上、あるいは、ゲート電極 G E 及び走査線 G 2 の直上に位置している。共通電極 2 1 は、遮光層 2 3 を覆い、透明基板 2 0 の下面 2 0 B に接している。共通電

50

極 2 1 は、容量電極 1 5 と電氣的に接続され、容量電極 1 5 と同電位である。共通電極 2 1 は、液晶層 3 0 を介して画素電極 1 3 と対向している。オーバーコート層 2 4 は、共通電極 2 1 を覆っている。配向膜 2 2 は、オーバーコート層 2 4 を覆っている。液晶層 3 0 は、配向膜 1 4 及び 2 2 に接触している。

【 0 0 2 9 】

遮光層 2 3 は、透明基板 2 0 と対向する反射層（第 3 反射層）5 1 と、透明基板 2 0 と液晶層 3 0 との間に位置する導電層 5 2 と、を備えている。反射層 5 1 は、透明基板 2 0 と導電層 5 2 との間に位置し、図示した例では、透明基板 2 0 の下面 2 0 B に接している。透明基板 2 0 と反射層 5 1 との間には、反射層 5 1 よりも光吸収率が高い薄膜は介在していない。導電層 5 2 は、反射層 5 1 と液晶層 3 0 との間に位置し、図示した例では、反

10

射層 5 1 の下面 5 1 B に積層され、共通電極 2 1 に接している。

反射層 5 1 及び導電層 5 2 は、互いに異なる金属材料によって形成されている。反射層 5 1 は、導電層 5 2 よりも高い反射率を有する金属材料によって形成されている。一例では、反射層 5 1 はアルミニウムによって形成され、導電層 5 2 はモリブデンによって形成されている。なお、反射層 5 1 は、チタンや銀などの比較的高い反射率を有する金属材料によって形成されてもよい。

反射層 5 1 の厚さ T_{51} は、導電層 5 2 の厚さ T_{52} よりも厚く、一例では、厚さ T_{51} は、厚さ T_{52} の 10 倍以上である。

【 0 0 3 0 】

図 1 2 は、図 1 0 に示した走査線 G 2 及び接続部 D E A を含む B - B' 線に沿った表示パネル P N L を示す断面図である。

20

第 1 基板 S U B 1 において、走査線 G 2 は、図 1 1 に示したゲート電極 G E と同様に、透明基板 1 0 に接する反射層 4 1 と、反射層 4 1 に積層された導電層 4 2 と、を備えている。接続部 D E A は、絶縁層 1 2 1 の上に位置し、絶縁層 1 2 2 によって覆われている。画素電極 1 3 は、絶縁層 1 2 2 乃至 1 2 4 をそれぞれ貫通するコンタクトホール C H、及び、容量電極 1 5 の開口部 1 5 A において、接続部 D E A に接触している。遮光層 1 7 は、走査線 G 2 の直上に位置している。遮光層 1 7 の第 2 方向 Y に沿った幅 $17W_y$ は、走査線 G 2 の第 2 方向 Y に沿った幅 $G W_y$ と同等である。

第 2 基板 S U B 2 において、遮光層 2 3 は、走査線 G 2 及び接続部 D E A の直上に位置している。

30

【 0 0 3 1 】

図 1 3 は、図 1 0 に示した信号線 S 1 を含む C - C' 線に沿った表示パネル P N L を示す断面図である。

第 1 基板 S U B 1 において、遮光層 1 8 は、透明基板 1 0 と信号線 S 1 との間に位置している。図示した例では、遮光層 1 8 は、透明基板 1 0 と絶縁層 1 2 1 との間に位置している。つまり、遮光層 1 8 は、図 1 1 等で説明した走査線 G 2 及びゲート電極 G E と同一層に位置している。但し、遮光層 1 8 は、走査線 G 2 及びゲート電極 G E とは電氣的に絶縁されている。遮光層 1 8 は、走査線 G 2 等と同様に、少なくとも反射層（第 2 反射層）6 1 を備えている。図示した例では、遮光層 1 8 は、反射層 6 1 に積層された導電層 6 2 を備えているが、導電層 6 2 は省略してもよい。反射層 6 1 は、透明基板 1 0 に接し、反

40

射層 4 1 と同一層に位置し、反射層 4 1 と同一材料によって形成されている。導電層 6 2 は、導電層 4 2 と同一層に位置し、導電層 4 2 と同一材料によって形成されている。

信号線 S 1 は、絶縁層 1 2 1 を介して遮光層 1 8 の直上に位置している。遮光層 1 7 は、信号線 S 1 の直上に位置している。遮光層 1 7 の第 1 方向 X に沿った幅 $17W_x$ は、信号線 S 1 の第 1 方向 X に沿った幅 $S W_x$ と同等である。また、遮光層 1 8 の第 1 方向 X に沿った幅 $18W_x$ は、信号線 S 1 の幅 $S W_x$ と同等である。なお、遮光層 1 8 を省略して、信号線 S 1 が絶縁層 1 2 1 と接する反射層を備えていてもよい。

第 2 基板 S U B 2 において、遮光層 2 3 は、信号線 S 1 の直上に位置している。

【 0 0 3 2 】

図 1 4 は、信号線 S 1 及び S 2、走査線 G 1 及び G 2、及び、遮光層 1 8 を示す平面図

50

である。

遮光層 18 は、図 12 及び図 13 を参照して説明したように、走査線 G2 と同一層に位置している。走査線 G1 及び G2 は第 1 方向 X に沿って延出し、遮光層 18 は第 2 方向 Y に沿って延出し、信号線 S1 及び S2 のそれぞれと重畳している。信号線 S1 及び S2 と走査線 G1 及び G2 との交差点近傍においては、遮光層 18 は、走査線 G1 及び G2 から離間している。このため、遮光層 18 は、いずれの配線にも接続されず、電氣的にフローティング状態である。

【0033】

図 15 は、発光素子 LS からの出射光が表示パネル PNL を伝播する様子を説明するための図である。

発光素子 LS からの出射光は、図中に矢印で示したように、入光部である端部 E22 からの距離が遠いほど減衰する。透明基板 10 及び 20 における光吸収率は 0.1% にも満たないため、出射光が減衰する主な原因は、透明基板 10 と透明基板 20 との間の各種薄膜における光吸収によるものである。

特に、透明基板 10 及び 20 の近傍に位置する配線部（走査線、信号線、スイッチング素子等）や遮光層は、比較的光吸収率が高い薄膜を含む場合がある。一例では、モリブデンによって形成された薄膜は、40% を超える光吸収率を有する。このため、モリブデン層が透明基板 10 及び 20 に面している場合、透明基板 10 及び 20 を透過した光がモリブデン層で吸収されて、光の減衰を招く。

【0034】

本実施形態によれば、スイッチング素子 SW のゲート電極 GE 及び走査線は透明基板 10 に面する反射層 41 を備え、信号線 S と透明基板 10 との間に位置する遮光層 18 は透明基板 10 に面する反射層 61 を備えている。このため、第 1 基板 SUB1 においては、透明基板 10 に面する光吸収層がほとんど存在しない。このため、透明基板 10 を透過して配線部に到達した光は、反射層 41 または 61 でほとんど吸収されることなく反射される。

また、遮光層 23 は、透明基板 20 に面する反射層 51 を備えている。このため、第 2 に基板 SUB2 においては、透明基板 20 に面する光吸収層がほとんど存在しない。このため、透明基板 20 を透過して遮光層 23 に到達した光は、反射層 51 でほとんど吸収されることなく反射される。

したがって、表示パネル PNL を伝播する光の各種薄膜による吸収を抑制し、光の減衰を抑制することができる。これにより、表示領域 DA のうち、入光部から離れた位置の画素 PX においても発光素子 LS からの光が到達し、表示品位の低下を抑制することができる。

【0035】

図 16 は、本実施形態の表示装置 DSP 及び比較例の表示装置における輝度の測定結果を示す図である。

比較例の表示装置は、第 1 基板 SUB1 における配線部が透明基板 10 に面するモリブデン層を備えている。一方、本実施形態の表示装置 DSP は、上記の通り、配線部が透明基板 10 に面するアルミニウム製の反射層を備えている点で、比較例の表示装置とは相違している。入光部からの距離を変えて各表示装置の輝度を測定した。図 16 の横軸は入光部からの距離であり、縦軸は輝度の相対値である。図示したように、本実施形態の表示装置 DSP によれば、比較例の表示装置に比べて、入光部から遠く離れても輝度の低下が少なく、光の減少を抑制できることが確認された。

【0036】

以上説明したように、本実施形態によれば、表示品位の低下を抑制することが可能な表示装置を提供することができる。

【0037】

なお、この発明は、上記各実施形態そのものに限定されるものではなく、その実施の段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、各実施形態

10

20

30

40

50

に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、各実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

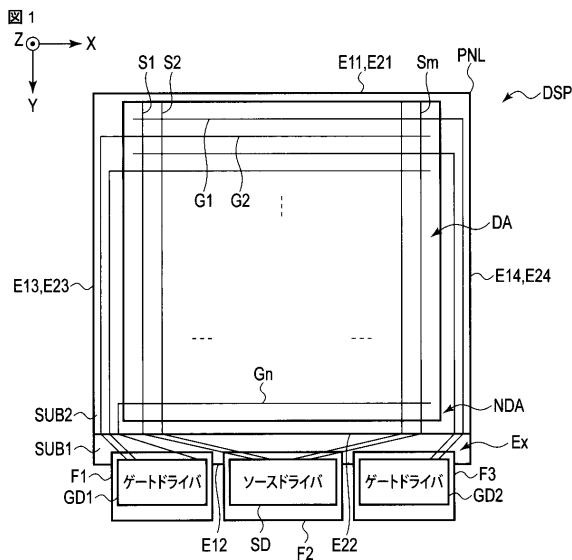
【符号の説明】

【0038】

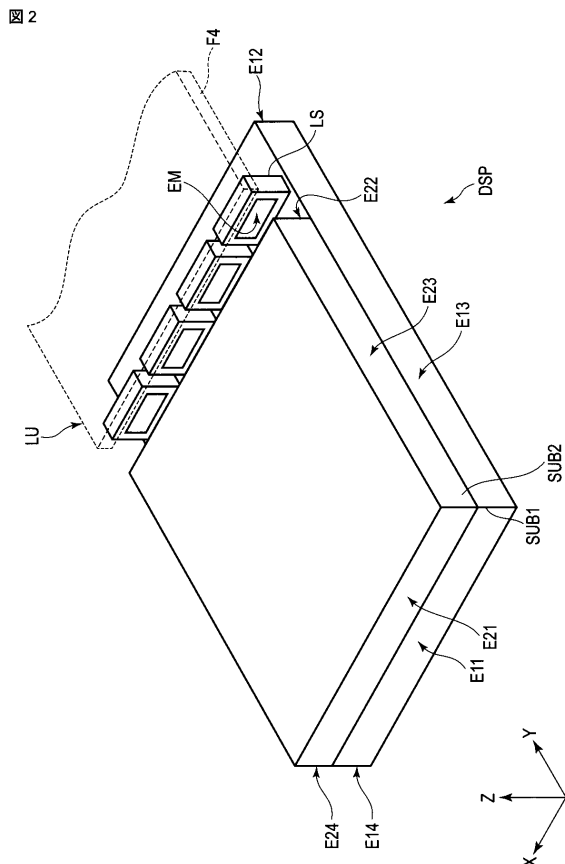
D S P ... 表示装置 P N L ... 表示パネル L U ... 光源ユニット L S ... 発光素子
 S U B 1 ... 第1基板 1 0 ... 透明基板 (第1絶縁基板)
 G ... 走査線 4 1 ... 反射層 (第1反射層) 4 2 ... 導電層
 S ... 信号線 S W ... スイッチング素子 G E ... ゲート電極
 1 3 ... 画素電極 1 7 ... 遮光層
 1 8 ... 遮光層 6 1 ... 反射層 (第2反射層) 6 2 ... 導電層
 S U B 2 ... 第2基板 2 0 ... 透明基板 (第2絶縁基板) 2 1 ... 共通電極
 2 3 ... 遮光層 5 1 ... 反射層 (第3反射層) 5 2 ... 導電層
 3 0 ... 液晶層 3 1 ... ポリマー 3 2 ... 液晶分子

10

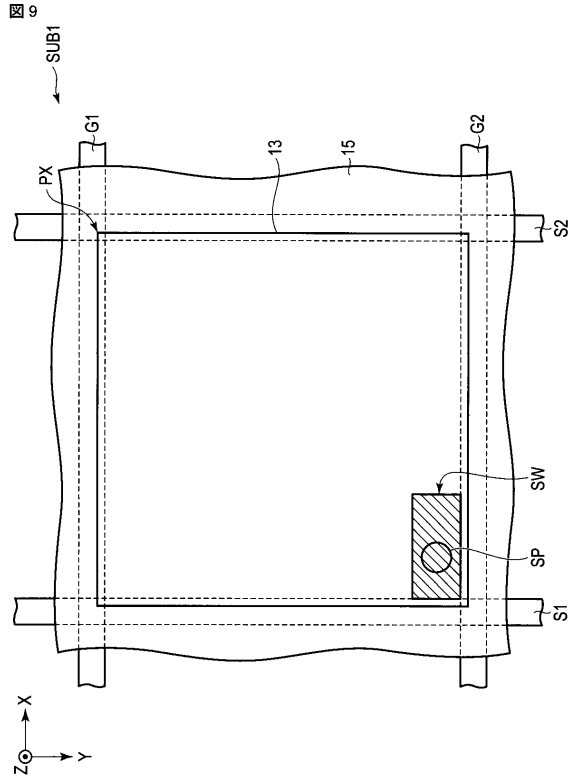
【図1】



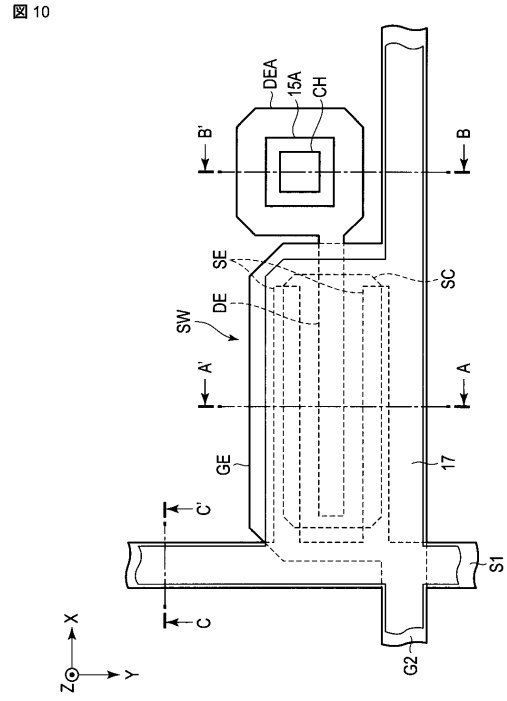
【図2】



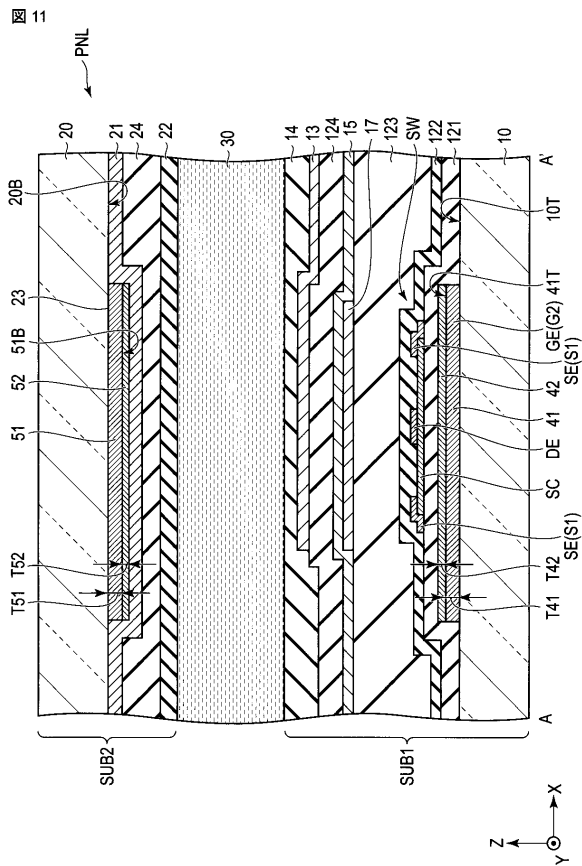
【図 9】



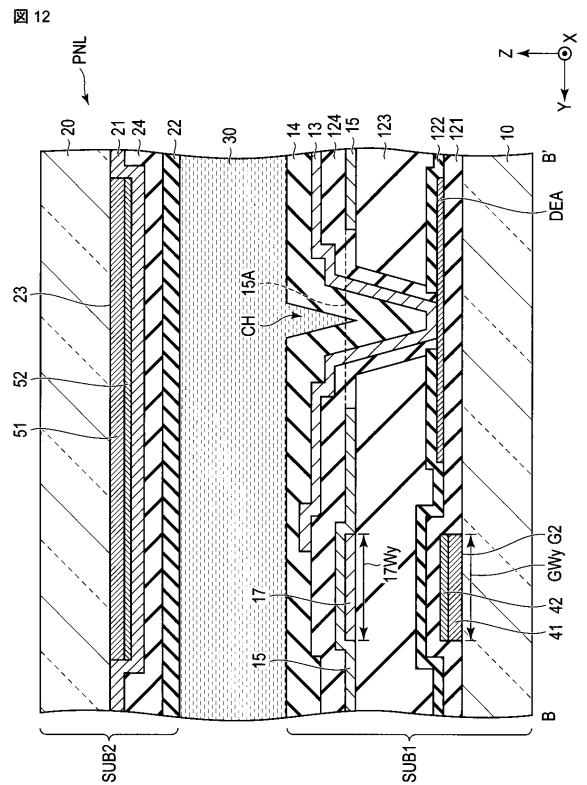
【図 10】



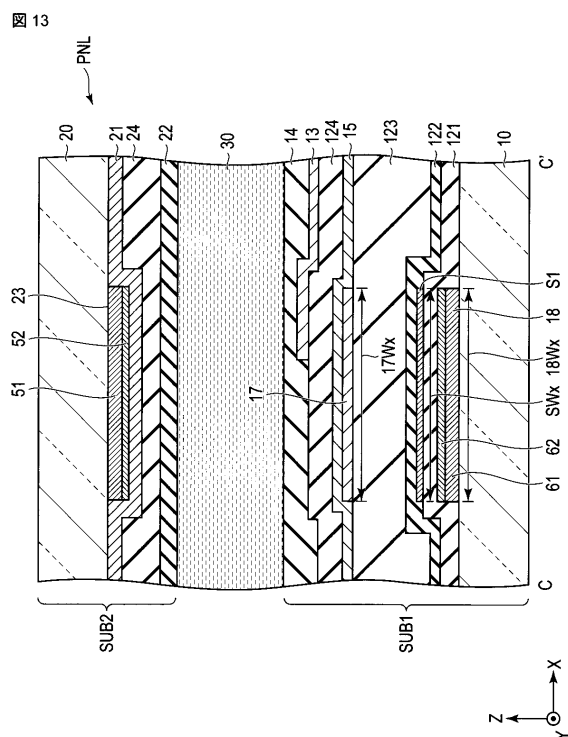
【図 11】



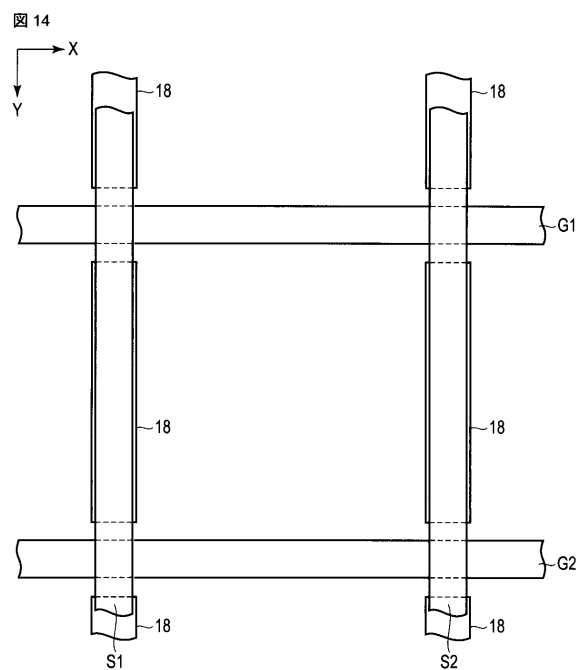
【図 12】



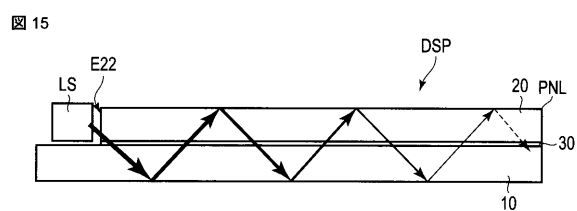
【 図 1 3 】



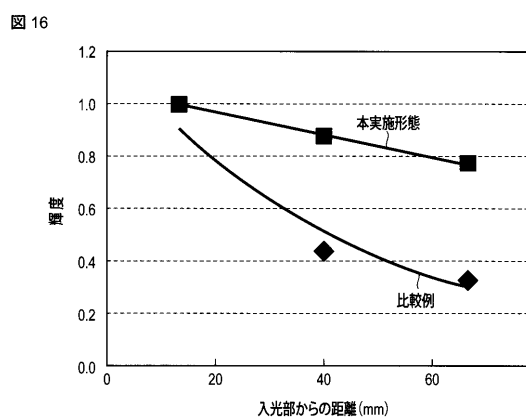
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



专利名称(译)	显示		
公开(公告)号	JP2019168596A	公开(公告)日	2019-10-03
申请号	JP2018056406	申请日	2018-03-23
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	奥山健太郎 沼田雄大		
发明人	奥山 健太郎 沼田 雄大		
IPC分类号	G02F1/1334 G02F1/1368 G02F1/13357		
CPC分类号	E06B3/6722 G02B6/0063 G02F1/1334 G02F1/133553 G02F1/133615 G02F1/136209 G02F2001/13456 G02F2203/02 G09F9/00 G02F1/136277 G02F1/136286 G02F2201/121 G02F2201/123		
FI分类号	G02F1/1334 G02F1/1368 G02F1/13357		
F-TERM分类号	2H189/AA04 2H189/BA04 2H189/JA04 2H189/LA03 2H189/LA19 2H189/LA20 2H192/AA24 2H192/BC74 2H192/CC32 2H192/JA53 2H391/AA25 2H391/AB04 2H391/AC32 2H391/EA23		
外部链接	Espacenet		

摘要(译)

为了防止降低显示质量。解决方案：显示器包括：第一基板，其包括第一绝缘基板，扫描线，与扫描线相交的信号线，电连接到扫描线和信号线的开关元件以及电连接的像素电极。连接到开关元件；第二基板，其包括第二绝缘基板和与像素电极相对的公共电极；液晶层，位于第一基板和第二基板之间，并包含条纹状聚合物和液晶分子。扫描线各自包括位于第一绝缘基板和液晶层之间的导电层，以及位于第一绝缘基板和导电层之间并且具有比导电层更高的反射率的第一反射层。图11

