

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2017-111438
(P2017-111438A)

(43) 公開日 平成29年6月22日 (2017.6.22)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H192
HO1L 29/786 (2006.01)	HO1L 29/78 612	5C094
HO1L 21/336 (2006.01)	HO1L 29/78 618B	5F110
GO9F 9/30 (2006.01)	HO1L 29/78 618F	5G435
GO9F 9/00 (2006.01)	HO1L 29/78 617K	
審査請求 未請求 請求項の数 16 O L (全 73 頁) 最終頁に続く		

(21) 出願番号	特願2016-236993 (P2016-236993)	(71) 出願人	000153878
(22) 出願日	平成28年12月6日 (2016.12.6)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2015-242518 (P2015-242518)		神奈川県厚木市長谷398番地
(32) 優先日	平成27年12月11日 (2015.12.11)	(72) 発明者	久保田 大介
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	楠 紘慈
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	吉住 健輔
			神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		最終頁に続く	

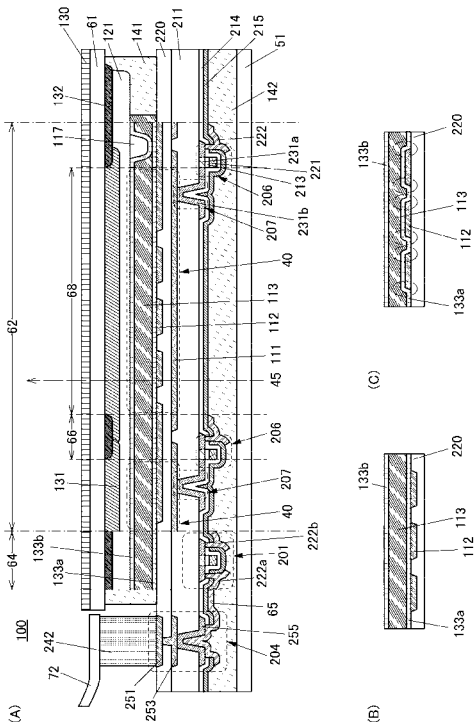
(54) 【発明の名称】 表示装置及び分離方法

(57) 【要約】

【課題】 高精細な液晶表示装置を提供する。開口率が高い液晶表示装置を提供する。

【解決手段】 液晶素子、トランジスタ、及び絶縁層を有する表示装置である。トランジスタは、可視光を透過する半導体層を有する。可視光を透過する半導体層は、チャネル領域と低抵抗領域を有する。チャネル領域は、ゲート絶縁層を介してゲートと重なる。低抵抗領域は、液晶素子の画素電極と接する第1の部分と、絶縁層における開口部の側面と接する第2の部分と、を有する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

液晶素子、トランジスタ、及び第 1 の絶縁層を有し、
前記液晶素子は、画素電極、共通電極、及び液晶層を有し、
前記トランジスタは、酸化物半導体層、ゲート、及びゲート絶縁層を有し、
前記第 1 の絶縁層は、前記画素電極と前記トランジスタの間に位置し、
前記第 1 の絶縁層は、開口部を有し、
前記画素電極は、前記液晶層と前記第 1 の絶縁層の間に位置し、
前記画素電極及び前記共通電極は、それぞれ、可視光を透過する機能を有し、
前記酸化物半導体層は、第 1 の領域と第 2 の領域を有し、
前記第 1 の領域は、前記ゲート絶縁層を介して前記ゲートと重なり、
前記第 2 の領域は、前記画素電極と接する第 1 の部分と、前記第 1 の絶縁層における開口部の側面と接する第 2 の部分と、を有し、
前記第 2 の領域の抵抗率は、前記第 1 の領域の抵抗率よりも低い、表示装置。

【請求項 2】

請求項 1 において、
前記画素電極の前記液晶層側の面は、前記第 1 の絶縁層の前記液晶層側の面と同一面を形成することができる、表示装置。

【請求項 3】

請求項 1 または 2 において、
前記共通電極は、前記トランジスタと前記液晶層との間に位置する、表示装置。

【請求項 4】

請求項 3 において、
第 2 の絶縁層を有し、
前記第 2 の絶縁層は、前記画素電極と前記共通電極の間に位置し、
前記共通電極の前記液晶側の面は、前記第 2 の絶縁層の前記液晶側の面と同一面を形成することができる、表示装置。

【請求項 5】

請求項 1 乃至 4 のいずれかーにおいて、
画素を有し、
前記第 1 の部分は、前記画素の開口部と重なる、表示装置。

【請求項 6】

請求項 1 乃至 5 のいずれかーにおいて、
前記画素電極及び前記酸化物半導体層は、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する、表示装置。

【請求項 7】

請求項 1 乃至 6 のいずれかーにおいて、
前記共通電極は、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する、表示装置。

【請求項 8】

請求項 1 乃至 7 のいずれかーにおいて、
前記画素電極及び前記酸化物半導体層は、結晶部を有する、表示装置。

【請求項 9】

請求項 8 において、
前記画素電極及び前記酸化物半導体層が有する結晶部は、c 軸配向性を有する、表示装置。

【請求項 10】

請求項 1 乃至 9 のいずれかーにおいて、
前記共通電極は、結晶部を有する、表示装置。

【請求項 11】

10

20

30

40

50

請求項 10 において、

前記共通電極が有する結晶部は、c 軸配向性を有する、表示装置。

【請求項 12】

請求項 1 乃至 11 のいずれかーにおいて、

前記トランジスタは、バックゲートを有し、

前記バックゲートは、前記酸化物半導体層を介して、前記ゲートと重なる部分を有し、

前記ゲート及び前記バックゲートは電氣的に接続され、

前記ゲートは、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する、表示装置。

【請求項 13】

10

請求項 1 乃至 12 のいずれかーにおいて、

走査線及び信号線を有し、

前記走査線が伸長する方向は、前記信号線が伸長する方向と交差し、

同一の色を呈する複数の画素が配設される方向は、前記信号線が伸長する方向と交差する、表示装置。

【請求項 14】

第 1 の基板上に、分離層を形成する工程と、

前記分離層上に、島状の酸化物導電層を形成する工程と、

前記分離層上及び前記酸化物導電層上に、酸化物絶縁層を形成する工程と、

前記酸化物絶縁層上に、トランジスタを形成する工程と、

20

前記第 1 の基板と第 2 の基板を、接着層を用いて貼り合わせる工程と、

前記第 1 の基板と前記第 2 の基板を分離することで、前記酸化物導電層及び前記酸化物絶縁層を露出する工程とを有し、

前記酸化物導電層は、表示素子の電極として機能することができる、分離方法。

【請求項 15】

請求項 14 において、

前記酸化物導電層は、前記トランジスタと電氣的に接続される、分離方法。

【請求項 16】

請求項 14 または 15 において、

前記トランジスタのチャネル領域は、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する膜を用いて形成され、

30

前記酸化物導電層は、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する膜を用いて形成される、分離方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、液晶表示装置に関する。また、本発明の一態様は、分離方法に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置（例えば、タッチセンサなど）、入出力装置（例えば、タッチパネルなど）、それらの駆動方法、またはそれらの製造方法を一例として挙げることができる。

40

【背景技術】

【0003】

液晶表示装置及び発光表示装置等のフラットパネルディスプレイの多くに用いられているトランジスタは、ガラス基板上に形成されたアモルファスシリコン、単結晶シリコン、または多結晶シリコンなどのシリコン半導体によって構成されている。また、該シリコン半導体を用いたトランジスタは、集積回路（IC）などにも利用されている。

【0004】

50

近年、シリコン半導体に代わって、半導体特性を示す金属酸化物をトランジスタに用いる技術が注目されている。なお、本明細書中では、半導体特性を示す金属酸化物を酸化物半導体と記すこととする。例えば、特許文献 1 及び特許文献 2 には、酸化物半導体として、酸化亜鉛、または In - Ga - Zn 系酸化物を用いたトランジスタを作製し、該トランジスタを表示装置の画素のスイッチング素子などに用いる技術が開示されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2007 - 123861 号公報

【特許文献 2】特開 2007 - 96055 号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の一態様は、高精細な液晶表示装置を提供することを目的の一とする。または、本発明の一態様は、開口率が高い液晶表示装置を提供することを目的の一とする。または、本発明の一態様は、消費電力の低い液晶表示装置を提供することを目的の一とする。または、本発明の一態様は、信頼性の高い液晶表示装置を提供することを目的の一とする。

【0007】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はないものとする。明細書、図面、請求項の記載から、これら以外の課題を抽出することが可能である。

20

【課題を解決するための手段】

【0008】

本発明の一態様の表示装置は、液晶素子、トランジスタ、及び第 1 の絶縁層を有する。液晶素子は、画素電極、共通電極、及び液晶層を有する。トランジスタは、酸化物半導体層、ゲート、及びゲート絶縁層を有する。第 1 の絶縁層は、画素電極とトランジスタの間に位置する。第 1 の絶縁層は、開口部を有する。画素電極は、液晶層と第 1 の絶縁層の間に位置する。酸化物半導体層は、第 1 の領域と第 2 の領域を有する。第 1 の領域は、ゲート絶縁層を介してゲートと重なる。第 2 の領域は、画素電極と接する第 1 の部分と、第 1 の絶縁層における開口部の側面と接する第 2 の部分と、を有する。第 2 の領域の抵抗率は、第 1 の領域の抵抗率よりも低い。

30

【0009】

画素電極の液晶層側の面は、第 1 の絶縁層の液晶層側の面と同一面を形成することができると好ましい。

【0010】

共通電極は、トランジスタと液晶層との間に位置することが好ましい。

【0011】

画素電極と共通電極の間に位置する第 2 の絶縁層を有することが好ましい。そして、共通電極の液晶側の面は、第 2 の絶縁層の液晶側の面と同一面を形成することができると好ましい。

40

【0012】

第 1 の部分は、表示装置が有する画素（副画素）の開口部と重なることが好ましい。

【0013】

画素電極、共通電極、及び酸化物半導体層は、それぞれ、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有することが好ましい。

【0014】

画素電極、共通電極、及び酸化物半導体層は、それぞれ、結晶部を有することが好ましい。そして、結晶部は、c 軸配向性を有することが好ましい。

【0015】

50

トランジスタはバックゲートを有することが好ましい。バックゲートは、酸化物半導体層を介して、ゲートと重なる部分を有する。ゲート及びバックゲートは電氣的に接続される。ゲートは、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する。

【0016】

上記各構成の表示装置は、走査線及び信号線を有し、走査線が伸長する方向は、信号線が伸長する方向と交差することが好ましく、同一の色を呈する複数の画素（副画素）が配設される方向は、信号線が伸長する方向と交差することが好ましい。

【0017】

本発明の一態様の分離方法は、第1の基板上に分離層を形成する工程と、分離層上に島状の酸化物導電層を形成する工程と、分離層上及び酸化物導電層上に酸化物絶縁層を形成する工程と、酸化物絶縁層上にトランジスタを形成する工程と、第1の基板と第2の基板を、接着層を用いて貼り合わせる工程と、第1の基板と第2の基板を分離することで、酸化物導電層及び酸化物絶縁層を露出する工程とを有する。酸化物導電層は、表示素子の電極として機能することができる。酸化物導電層は、トランジスタと電氣的に接続されることが好ましい。トランジスタのチャネル領域は、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する膜を用いて形成されることが好ましい。酸化物導電層は、インジウムと、亜鉛と、アルミニウム、ガリウム、イットリウム、及びスズのうち少なくとも一つと、を有する膜を用いて形成されることが好ましい。

10

20

【0018】

本発明の一態様の分離方法は、第1の基板上に分離層を形成する工程と、分離層上に酸化物絶縁層を形成する工程と、酸化物絶縁層上に第1の電極を形成する工程と、酸化物絶縁層上及び第1の電極上に第1の絶縁層を形成する工程と、第1の絶縁層上にトランジスタを形成する工程と、第1の基板と第2の基板を、接着層を用いて貼り合わせる工程と、第1の基板と第2の基板を分離することで、酸化物絶縁層を露出する工程と、酸化物絶縁層の少なくとも一部を除去することで、第1の電極を露出する工程と、を有する。第1の電極は、表示素子の電極として機能することができることが好ましい。

【0019】

本発明の一態様の分離方法は、第1の基板上に分離層を形成する工程と、分離層上に第1の電極を形成する工程と、分離層上及び第1の電極上に第1の絶縁層を形成する工程と、第1の絶縁層上にトランジスタを形成する工程と、第1の基板と第2の基板を、接着層を用いて貼り合わせる工程と、第1の基板と第2の基板を分離することで、分離層を露出する工程と、を有する。分離層は、液晶素子の配向膜として機能することができることが好ましい。

30

【0020】

本発明の一態様は、上記いずれかの構成の表示装置を有し、フレキシブルプリント回路基板（Flexible printed circuit、以下、FPCと記す）もしくはTCP（Tape Carrier Package）等のコネクタが取り付けられたモジュール、またはCOG（Chip On Glass）方式もしくはCOF（Chip On Film）方式等によりICが実装されたモジュール等のモジュールである。

40

【0021】

本発明の一態様では、上記の構成が、表示装置でなく、入出力装置（タッチパネルなど）に適用されていてもよい。

【0022】

本発明の一態様は、上記のモジュールと、アンテナ、バッテリー、筐体、カメラ、スピーカ、マイク、または操作ボタンの少なくともいずれかと、を有する電子機器である。

【発明の効果】

【0023】

本発明の一態様により、高精細な液晶表示装置を提供することができる。または、本発明

50

の一態様により、開口率が高い液晶表示装置を提供することができる。または、本発明の一態様により、消費電力の低い液晶表示装置を提供することができる。または、本発明の一態様により、信頼性の高い液晶表示装置を提供することができる。

【0024】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。明細書、図面、請求項の記載から、これら以外の効果を抽出することが可能である。

【図面の簡単な説明】

【0025】

- 【図1】表示装置の一例を示す断面図。 10
- 【図2】表示装置の一例を示す斜視図。
- 【図3】画素の配置例及び構成例を示す図。
- 【図4】表示装置の一例を示す断面図。
- 【図5】表示装置の一例を示す断面図。
- 【図6】副画素の一例を示す上面図。
- 【図7】表示装置の一例を示す断面図。
- 【図8】表示装置の一例を示す断面図。
- 【図9】表示装置の作製方法の一例を示す断面図。
- 【図10】表示装置の作製方法の一例を示す断面図。
- 【図11】表示装置の作製方法の一例を示す断面図。 20
- 【図12】表示装置の作製方法の一例を示す断面図。
- 【図13】表示装置の作製方法の一例を示す断面図。
- 【図14】表示装置の作製方法の一例を示す断面図。
- 【図15】表示装置の作製方法の一例を示す断面図。
- 【図16】表示装置の作製方法の一例を示す断面図。
- 【図17】表示装置の作製方法の一例を示す断面図。
- 【図18】表示装置の一例と電極の配置例を示す断面図。
- 【図19】表示装置の一例とその作製方法の一例を示す断面図。
- 【図20】表示装置の一例を示す断面図。
- 【図21】タッチパネルの一例を示す斜視図。 30
- 【図22】タッチパネルの一例を示す断面図。
- 【図23】入力装置の駆動方法の一例を示す図。
- 【図24】タッチパネルの一例を示す斜視図。
- 【図25】タッチパネルの一例を示す断面図。
- 【図26】タッチパネルの一例を示す断面図。
- 【図27】検知素子と画素の一例を示す図。
- 【図28】検知素子と画素の動作の一例を示す図。
- 【図29】検知素子と画素の一例を示す上面図。
- 【図30】液晶素子の電極の上面形状の一例を示す上面図。
- 【図31】半導体装置の一例を示す上面図及び断面図。 40
- 【図32】半導体装置の一例を示す上面図及び断面図。
- 【図33】半導体装置の一例を示す断面図。
- 【図34】半導体装置の一例を示す断面図。
- 【図35】半導体装置の作製方法の一例を示す断面図。
- 【図36】半導体装置の作製方法の一例を示す断面図。
- 【図37】半導体装置の作製方法の一例を示す断面図。
- 【図38】半導体装置の作製方法の一例を示す断面図。
- 【図39】半導体装置の作製方法の一例を示す断面図。
- 【図40】半導体装置の作製方法の一例を示す断面図。
- 【図41】タッチパネルモジュールの一例を示す図。 50

【図４２】電子機器の一例を示す図。

【図４３】電子機器の一例を示す図。

【発明を実施するための形態】

【００２６】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【００２７】

なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

【００２８】

また、図面において示す各構成の、位置、大きさ、範囲などは、理解の簡単のため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、範囲などに限定されない。

【００２９】

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に変更することが可能である。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

【００３０】

（実施の形態１）

本実施の形態では、本発明の一態様の表示装置、及び当該表示装置の作製方法について、図１乃至図３０を用いて説明する。

【００３１】

本発明の一態様の表示装置は、液晶素子、トランジスタ、及び絶縁層を有する。トランジスタは、可視光を透過する半導体層を有する。可視光を透過する半導体層は、チャネル領域と低抵抗領域を有する。チャネル領域は、ゲート絶縁層を介してゲートと重なる。低抵抗領域は、液晶素子の画素電極と接する第１の部分と、絶縁層における開口部の側面と接する第２の部分と、を有する。可視光を透過する半導体層と、液晶素子の画素電極と、が直接接続するため、画素電極とトランジスタのコンタクト部を、画素の開口部（表示に寄与する部分）に配置することができる。これにより、透過型の液晶表示装置の開口率（画素の開口率ともいえる）を高めることができる。さらには、表示装置の高精細化が可能となる。また、開口率を高めることで、光取り出し効率を高めることができる。これにより、表示装置の消費電力を低減させることができる。

【００３２】

本発明の一態様の表示装置の作製方法では、第１の基板上に、液晶素子の電極を形成した後、トランジスタを形成する。次に、第１の基板と第２の基板を貼り合わせる。そして、第１の基板と第２の基板を分離することで、液晶素子の電極及びトランジスタを第１の基板から第２の基板に転置する。液晶素子の電極をトランジスタよりも先に形成することで、画素電極とトランジスタのコンタクト部、及びトランジスタ自体に起因する凹凸の影響を受けず、液晶素子の電極を平坦に形成することができる。液晶素子の電極を平坦に形成することで、液晶素子のセルギャップのばらつきを低減することができる。また、液晶の初期配向のばらつきを低減することができる。これにより、表示装置における、表示不良の抑制が可能となる。また、液晶の配向不良に起因する開口率の縮小を抑制できる。

【００３３】

さらに、本発明の一態様の表示装置の作製方法では、トランジスタを形成する際に用いる第１の基板が作製工程中で分離される。つまり、表示装置の構成要素に含まれる基板の材質によって、トランジスタの作製条件が限定されない。例えば、第１の基板上で高い温度

10

20

30

40

50

をかけてトランジスタを作製することで、トランジスタの信頼性を高めることができる。そして、トランジスタ等を転置する第2の基板、及び、第2の基板と共に液晶層を封止する対向基板に、第1の基板よりも、軽量、薄型、または可撓性の高い基板を用いることで、表示装置の軽量化、薄型化、またはフレキシブル化が可能となる。

【0034】

< 1 - 1 . 表示装置の構成例 1 >

図1(A)及び図2に、表示装置の一例を示す。図1(A)は、表示装置100の断面図であり、図2は、表示装置100の斜視図である。図2では、明瞭化のため、偏光板130などの構成要素を省略して図示している。図2では、基板61を破線で示す。

【0035】

表示装置100は、表示部62及び駆動回路部64を有する。表示装置100には、FPC72及びIC73が実装されている。

【0036】

表示部62は、複数の画素を有し、画像を表示する機能を有する。

【0037】

画素は、複数の副画素を有する。例えば、赤色を呈する副画素、緑色を呈する副画素、及び青色を呈する副画素によって1つの画素が構成されることで、表示部62ではフルカラーの表示を行うことができる。なお、副画素が呈する色は、赤、緑、及び青に限られない。画素には、例えば、白、黄、マゼンタ、またはシアン等の色を呈する副画素を用いてもよい。なお、本明細書等において、副画素を単に画素と記す場合がある。

【0038】

表示装置100は、走査線駆動回路及び信号線駆動回路のうち、一方または双方を有していてもよい。または、走査線駆動回路及び信号線駆動回路の双方を有していなくてもよい。表示装置100が、タッチセンサ等のセンサを有する場合、表示装置100は、センサ駆動回路を有していてもよい。本実施の形態では、駆動回路部64として、走査線駆動回路を有する例を示す。走査線駆動回路は、表示部62が有する走査線に、走査信号を出力する機能を有する。

【0039】

表示装置100では、IC73が、COG方式などの実装方式により、基板51に実装されている。IC73は、例えば、信号線駆動回路、走査線駆動回路、及びセンサ駆動回路のうち、一つまたは複数を有する。

【0040】

表示装置100には、FPC72が電氣的に接続されている。FPC72を介して、IC73及び駆動回路部64には外部から信号及び電力が供給される。また、FPC72を介して、IC73から外部に信号を出力することができる。

【0041】

FPC72には、ICが実装されていてもよい。例えば、FPC72には、信号線駆動回路、走査線駆動回路、及びセンサ駆動回路のうち、一つまたは複数を有するICが実装されていてもよい。

【0042】

表示部62及び駆動回路部64には、配線65から、信号及び電力が供給される。当該信号及び電力は、IC73から、またはFPC72を介して外部から、配線65に入力される。

【0043】

図1(A)は、表示部62、駆動回路部64、及び配線65を含む断面図である。

【0044】

表示装置100は、横電界方式の液晶素子を用いた透過型の液晶表示装置の一例である。

【0045】

図1(A)に示すように、表示装置100は、基板51、接着層142、トランジスタ201、トランジスタ206、液晶素子40、配向膜133a、配向膜133b、接続部2

10

20

30

40

50

04、接着層141、スペーサ117、着色層131、遮光層132、オーバーコート121、基板61、及び偏光板130等を有する。

【0046】

表示部62は、トランジスタ206及び液晶素子40を有する。

【0047】

トランジスタ206は、ゲート221、ゲート絶縁層213、及び半導体層（チャネル領域231a及び低抵抗領域231b）を有する。低抵抗領域231bの抵抗率は、チャネル領域231aの抵抗率よりも低い。半導体層は、可視光を透過することができる。本実施の形態では、半導体層として酸化物半導体層を用いる場合を例に説明する。酸化物半導体層は、インジウムを含むことが好ましく、In-M-Zn酸化物（MはAl、Ti、Ga、Ge、Y、Zr、La、Ce、Nd、SnまたはHf）膜であることがさらに好ましい。酸化物半導体層の詳細は、後述する。

10

【0048】

導電層222は、絶縁層214及び絶縁層215に設けられた開口を通じて、低抵抗領域231bと接続している。

【0049】

トランジスタ206は、絶縁層214及び絶縁層215に覆われている。なお、絶縁層214、さらには絶縁層215を、トランジスタ206の構成要素とみなすこともできる。トランジスタは、トランジスタを構成する半導体への不純物の拡散を抑制する効果を奏する絶縁層で覆われていることが好ましい。

20

【0050】

ゲート絶縁層213は、過剰酸素領域を有することが好ましい。ゲート絶縁層213が過剰酸素領域を有することで、チャネル領域231a中に過剰酸素を供給することができる。チャネル領域231aに形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高いトランジスタを提供することができる。

【0051】

絶縁層214は、窒素または水素を有することが好ましい。絶縁層214と、低抵抗領域231bと、が接することで、絶縁層214中の窒素または水素が低抵抗領域231b中に添加される。低抵抗領域231bは、窒素または水素が添加されることで、キャリア密度が高くなる。

30

【0052】

液晶素子40は、FFS（Fringe Field Switching）モードが適用された液晶素子である。液晶素子40は、画素電極111、共通電極112、及び液晶層113を有する。画素電極111と共通電極112との間に生じる電界により、液晶層113の配向を制御することができる。液晶層113は、配向膜113aと配向膜113bの間に位置する。

【0053】

画素電極111は、トランジスタ206が有する半導体層の低抵抗領域231bと電氣的に接続される。

【0054】

接続部207では、半導体層の低抵抗領域231bが、画素電極111と接続している。半導体層の低抵抗領域231bは、絶縁層211の開口部の側面と接する部分を有する。半導体層の低抵抗領域231bは、絶縁層211の開口部の側面と接し、かつ、画素電極111と接続する。これにより、画素電極111を平坦に設けることができる。

40

【0055】

半導体層に、可視光を透過する材料を用いることで、接続部207を、画素の開口部68（副画素の開口部ともいえる）に設けることができる。

【0056】

接続部207は基板61側に凹凸を有さない。そのため、接続部207と重なり、かつ接続部207よりも基板61側に位置する、画素電極111、絶縁層220、共通電極11

50

2 及び配向膜 1 3 3 a の基板 6 1 側の表面は、それぞれ、平坦である。したがって、液晶層 1 1 3 の接続部 2 0 7 と重なる部分を、他の部分と同様に表示に用いることができる。すなわち、接続部 2 0 7 が設けられている領域を画素の開口部として用いることができる。これにより、開口率を高めることができ、表示装置の高精細化が容易となる。

【0057】

半導体層の低抵抗領域 2 3 1 b が直接、画素電極 1 1 1 と接続することにより、画素のレイアウトの自由度を高めることができる。例えば、絶縁層 2 1 4 よりも基板 5 1 側に設けられた導電層を用いて、低抵抗領域 2 3 1 b と画素電極 1 1 1 を電氣的に接続してもよいが、その場合には当該導電層と低抵抗領域 2 3 1 b との接続部と、当該導電層と画素電極 1 1 1 の接続部の 2 つの接続部を設ける必要が生じる。一方、図 1 (A) 等に示す構成では、接続部を減らすことが可能となる。そのため、デザインルールを変更することなく、画素を縮小することが可能で、高精細な表示装置を実現できる。

10

【0058】

図 1 (A) に示す共通電極 1 1 2 は、櫛歯状の上面形状（平面形状ともいう）、またはスリットが設けられた上面形状を有する。画素電極 1 1 1 と共通電極 1 1 2 の間には、絶縁層 2 2 0 が設けられている。画素電極 1 1 1 は、絶縁層 2 2 0 を介して共通電極 1 1 2 と重なる部分を有する。また、画素電極 1 1 1 と着色層 1 3 1 とが重なる領域において、画素電極 1 1 1 上に共通電極 1 1 2 が配置されていない部分を有する。

【0059】

液晶層 1 1 3 と接する配向膜を設けることが好ましい。配向膜は、液晶層 1 1 3 の配向を制御することができる。表示装置 1 0 0 では、共通電極 1 1 2 及び絶縁層 2 2 0 と液晶層 1 1 3 との間に配向膜 1 3 3 a が位置し、オーバーコート 1 2 1 と液晶層 1 1 3 との間に配向膜 1 3 3 b が位置している。

20

【0060】

画素電極 1 1 1 は、絶縁層 2 1 1 に埋め込まれている。画素電極 1 1 1 の液晶層 1 1 3 側の面は、絶縁層 2 1 1 の液晶層 1 1 3 側の面と同一面（または同一平面）を形成することができる。つまり、画素電極 1 1 1 の液晶層 1 1 3 側の面と、絶縁層 2 1 1 の液晶層 1 1 3 側の面とは、同一面上に位置する、同一面に接する、境界に段差が（実質的に）ない、または高さが一致する等ということができる。

【0061】

表示装置 1 0 0 において、絶縁層 2 1 1、絶縁層 2 1 4、及び絶縁層 2 1 5 の厚さは、トランジスタ 2 0 1 及びトランジスタ 2 0 6 の特性に直接的な影響を与えない。そのため、絶縁層 2 1 1、絶縁層 2 1 4、及び絶縁層 2 1 5 を、それぞれ、厚く設けることができる。これにより、画素電極 1 1 1 とゲート 2 2 1 との間の寄生容量、画素電極 1 1 1 と導電層 2 2 2 との間の寄生容量、または画素電極 1 1 1 と半導体層との間の寄生容量等を低減することができる。

30

【0062】

図 1 (B) に、表示装置 1 0 0 が有する画素の開口部 6 8 における、液晶層 1 1 3 とその周囲の断面図を示す。図 1 (B) に示すように、共通電極 1 1 2 は絶縁層 2 2 0 に埋め込まれている。共通電極 1 1 2 の液晶層 1 1 3 側の面と、絶縁層 2 2 0 の液晶層 1 1 3 側の面とは、同一面（または同一平面）を形成することができる。つまり、共通電極 1 1 2 の液晶層 1 1 3 側の面と、絶縁層 2 2 0 の液晶層 1 1 3 側の面とは、同一面上に位置する、同一面に接する、境界に段差が（実質的に）ない、または高さが一致する等ということができる。そして、配向膜 1 3 3 a は平坦に設けられる。

40

【0063】

一方、図 1 (C) では、絶縁層 2 2 0 の液晶層 1 1 3 側の面上に共通電極 1 1 2 が設けられている。そして、配向膜 1 3 3 a は、共通電極 1 1 2 の厚みに起因した凹凸を有する（一点鎖線の枠内参照）。そのため、画素の開口部 6 8 内で、液晶層 1 1 3 の厚さ（セルギャップともいえる）がばらつき、良好な表示が得られにくくなる場合がある。

【0064】

50

また、共通電極 1 1 2 の端部付近では、配向膜 1 3 3 a の表面の凹凸に起因して、液晶層 1 1 3 の初期配向がばらつきやすくなる場合がある。液晶層 1 1 3 の初期配向が揃いにくい領域を表示に用いると、コントラストが低下することがある。また、隣接する 2 つの副画素間に、液晶層 1 1 3 の初期配向が揃いにくい領域が生じた場合は、当該領域を遮光層 1 3 2 等で覆うことでコントラストの低下を抑制できるが、開口率が低下することがある。

【 0 0 6 5 】

図 1 (A)、(B) に示すように、共通電極 1 1 2 の液晶層 1 1 3 側の面と、絶縁層 2 2 0 の液晶層 1 1 3 側の面とが、同一面を形成することができると、画素の開口部 6 8 内で、配向膜 1 3 3 a と配向膜 1 3 3 b の間隔を均一にすることができる。つまり、共通電極 1 1 2 の厚さが、液晶層 1 1 3 の厚さに影響を与えない。液晶層 1 1 3 の厚さは、画素の開口部 6 8 内で均一となる。これにより、表示装置 1 0 0 は、色再現性を高め、良好な表示を行うことができる。

10

【 0 0 6 6 】

また、配向膜 1 3 3 a が平坦に設けられることで、共通電極 1 1 2 の端部においても、初期配向を揃えやすくなる。隣接する 2 つの副画素間に、液晶層 1 1 3 の初期配向が揃いにくい領域が生じることを抑制できる。したがって、開口率を高めることができ、表示装置の高精細化が容易となる。

【 0 0 6 7 】

以上のように、本発明の一態様の表示装置では、共通電極 1 1 2 の端部に生じる段差を低減し、段差に基づく配向欠陥を生じにくくすることができる。

20

【 0 0 6 8 】

表示装置 1 0 0 は、透過型の液晶表示装置であるため、画素電極 1 1 1 及び共通電極 1 1 2 の双方に、可視光を透過する導電性材料を用いる。

【 0 0 6 9 】

可視光を透過する導電性材料としては、例えば、インジウム (I n)、亜鉛 (Z n)、錫 (S n) の中から選ばれた一種以上を含む材料を用いるとよい。具体的には、酸化インジウム、インジウム錫酸化物 (I T O : I n d i u m T i n O x i d e)、インジウム亜鉛酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、酸化シリコンを含むインジウム錫酸化物 (I T S O)、酸化亜鉛、ガリウムを含む酸化亜鉛などが挙げられる。なお、グラフェンを含む膜を用いることもできる。グラフェンを含む膜は、例えば膜状に形成された酸化グラフェンを含む膜を還元して形成することができる。

30

【 0 0 7 0 】

画素電極 1 1 1 及び共通電極 1 1 2 のうち、少なくとも一方に酸化物導電層を用いることが好ましい。酸化物導電層は、トランジスタ 2 0 6 の半導体層に含まれる金属元素を一種類以上有することが好ましい。例えば、画素電極 1 1 1 は、インジウムを含むことが好ましく、I n - M - Z n 酸化物 (M は A l 、 T i 、 G a 、 G e 、 Y 、 Z r 、 L a 、 C e 、 N d 、 S n または H f) 膜であることがさらに好ましい。同様に、共通電極 1 1 2 は、インジウムを含むことが好ましく、I n - M - Z n 酸化物膜であることがさらに好ましい。

40

【 0 0 7 1 】

なお、画素電極 1 1 1 及び共通電極 1 1 2 のうち、少なくとも一方を、酸化物半導体を用いて形成してもよい。同一の金属元素を有する酸化物半導体を、表示装置を構成する層のうち 2 層以上に用いることで、製造装置 (例えば、成膜装置、加工装置等) を 2 以上の工程で共通で用いることが可能となるため、製造コストを抑制することができる。

【 0 0 7 2 】

画素電極 1 1 1 と半導体層の双方に酸化物を用いることが好ましい。例えば、一方に酸化物以外の材料 (金属など) を用い、他方に酸化物を用いると、当該酸化物以外の材料が酸化して画素電極 1 1 1 と半導体層の間に生じる接触抵抗が増大するなどの不具合が生じる

50

場合がある。画素電極 1 1 1 と半導体層の双方に酸化物を用いることで、接触抵抗が低減され、表示装置 1 0 0 の信頼性を高めることができる。

【 0 0 7 3 】

画素電極 1 1 1 と半導体層の双方に、同一の金属元素を有する酸化物半導体を用いることで、画素電極 1 1 1 と半導体層の低抵抗領域 2 3 1 b との密着性を高められる場合がある。

【 0 0 7 4 】

酸化物半導体は、膜中の酸素欠損、及び膜中の水素、水等の不純物濃度のうち少なくとも一方によって、抵抗を制御することができる半導体材料である。そのため、酸化物半導体層へ酸素欠損及び不純物濃度の少なくとも一方が増加する処理、または酸素欠損及び不純物濃度の少なくとも一方が低減する処理を選択することによって、酸化物導電層の有する抵抗率を制御することができる。

10

【 0 0 7 5 】

なお、このように、酸化物半導体層を用いて形成された酸化物導電層は、キャリア密度が高く低抵抗な酸化物半導体層、導電性を有する酸化物半導体層、または導電性の高い酸化物半導体層ということもできる。

【 0 0 7 6 】

また、酸化物半導体層と、酸化物導電層を同一の金属元素で形成することで、製造コストを低減させることができる。例えば、同一の金属組成の金属酸化物ターゲットを用いることで製造コストを低減させることができる。また、同一の金属組成の金属酸化物ターゲットを用いることによって、酸化物半導体層を加工する際のエッチングガスまたはエッチング液を共通して用いることができる。ただし、酸化物半導体層と、酸化物導電層は、同一の金属元素を有していても、組成が異なる場合がある。例えば、表示装置の作製工程中に、膜中の金属元素が脱離し、異なる金属組成となる場合がある。

20

【 0 0 7 7 】

例えば、絶縁層 2 1 1 に水素を含む窒化シリコン膜を用い、画素電極 1 1 1 に酸化物半導体を用いると、絶縁層 2 1 1 から供給される水素によって、酸化物半導体の導電率を高めることができる。

【 0 0 7 8 】

例えば、絶縁層 2 2 0 に水素を含む窒化シリコン膜を用い、共通電極 1 1 2 に酸化物半導体を用いると、絶縁層 2 2 0 から供給される水素によって、酸化物半導体の導電率を高めることができる。

30

【 0 0 7 9 】

表示装置 1 0 0 の、液晶層 1 1 3 よりも基板 6 1 側には、着色層 1 3 1 及び遮光層 1 3 2 が設けられている。着色層 1 3 1 は、少なくとも、画素の開口部 6 8 (副画素の開口部ともいえる)と重なる部分に位置する。画素(副画素)が有する遮光領域 6 6 には、遮光層 1 3 2 が設けられている。遮光層 1 3 2 は、トランジスタ 2 0 6 の少なくとも一部と重なる。

【 0 0 8 0 】

着色層 1 3 1 及び遮光層 1 3 2 と、液晶層 1 1 3 と、の間には、オーバーコート 1 2 1 を設けることが好ましい。オーバーコート 1 2 1 は、着色層 1 3 1 及び遮光層 1 3 2 等に含まれる不純物が液晶層 1 1 3 に拡散することを抑制できる。

40

【 0 0 8 1 】

スペーサ 1 1 7 は、基板 5 1 と基板 6 1 との距離が一定以上近づくことを防ぐ機能を有する。

【 0 0 8 2 】

図 1 (A) では、スペーサ 1 1 7 の底面が、オーバーコート 1 2 1 と接している例を示すが、本発明の一態様はこれに限られない。スペーサ 1 1 7 は、基板 5 1 側に設けられていてもよいし、基板 6 1 側に設けられていてもよい。

【 0 0 8 3 】

50

図1(A)では、スペーサ117と重なる部分で、配向膜133aと配向膜133bが接する例を示すが、配向膜どうしは接していなくてもよい。また、一方の基板上に設けられたスペーサ117は、他方の基板上に設けられた構造物と接していてもよいし、接していなくてもよい。例えば、スペーサ117と当該構造物の間に液晶層113が位置していてもよい。

【0084】

スペーサ117として粒状のスペーサを用いてもよい。粒状のスペーサとしては、シリカなどの材料を用いることができる。スペーサに、樹脂またはゴムなどの弾性を有する材料を用いることが好ましい。このとき、粒状のスペーサは上下方向に潰れた形状となる場合がある。

10

【0085】

基板51及び基板61は、接着層141によって貼り合わされている。基板51、基板61、及び接着層141に囲まれた領域に、液晶層113が封止されている。

【0086】

表示装置100を、透過型の液晶表示装置として機能させる場合、偏光板を、表示部62を挟むように2つ配置する。図1(A)では、基板61側の偏光板130を図示している。基板51側に設けられた偏光板よりも外側に配置されたバックライトからの光45は偏光板を介して入射する。このとき、画素電極111と共通電極112の間に与える電圧によって液晶層113の配向を制御し、光の光学変調を制御することができる。すなわち、偏光板130を介して射出される光の強度を制御することができる。また、入射光は着色層131によって特定の波長領域以外の光が吸収されるため、射出される光は例えば赤色、青色、または緑色を呈する光となる。

20

【0087】

また、偏光板に加えて、例えば円偏光板を用いることができる。円偏光板としては、例えば直線偏光板と1/4波長位相差板を積層したものをを用いることができる。円偏光板により、表示装置の表示の視野角依存を低減することができる。

【0088】

なお、ここでは液晶素子40としてFFSモードが適用された素子を用いたが、これに限られず様々なモードが適用された液晶素子を用いることができる。例えば、VA(Vertical Alignment)モード、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード等が適用された液晶素子を用いることができる。

30

【0089】

また、表示装置100にノーマリーブラック型の液晶表示装置、例えば垂直配向(VA)モードを採用した透過型の液晶表示装置を適用してもよい。垂直配向モードとしては、MVA(Multi-Domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASV(Advanced Super View)モードなどを用いることができる。

40

【0090】

なお、液晶素子は、液晶の光学変調作用によって光の透過または非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界(横方向の電界、縦方向の電界または斜め方向の電界を含む)によって制御される。液晶素子に用いる液晶としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶(PDLC: Polymer Dispersed Liquid Crystal)、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

50

【0091】

また、液晶材料としては、ポジ型の液晶またはネガ型の液晶のいずれを用いてもよく、適用するモード及び設計に応じて最適な液晶材料を用いることができる。

【0092】

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を液晶層113に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性を示す。また、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良または破損を軽減することができる。

10

【0093】

駆動回路部64は、トランジスタ201を有する。

【0094】

トランジスタ201は、ゲート221、ゲート絶縁層213、半導体層(チャネル領域231a及び低抵抗領域231b)、導電層222a、及び導電層222bを有する。導電層222a及び導電層222bのうち、一方はソースとして機能し、他方はドレインとして機能する。導電層222a及び導電層222bは、それぞれ、低抵抗領域231bと電気的に接続される。

20

【0095】

接続部204では、配線65と導電層255が互いに接続し、導電層255と導電層253が互いに接続し、導電層253と導電層251が互いに接続している。導電層251と接続体242は互いに接続している。つまり、接続部204は接続体242を介してFPC72と電気的に接続している。このような構成とすることで、FPC72から、配線65に、信号及び電力を供給することができる。

【0096】

配線65は、トランジスタ206が有する導電層222と同一の材料、同一の工程で形成することができる。導電層255は、半導体層の低抵抗領域231bと同一の材料、同一の工程で形成することができる。導電層253は、液晶素子40が有する画素電極111と同一の材料、同一の工程で形成することができる。導電層251は、液晶素子40が有する共通電極112と同一の材料、同一の工程で形成することができる。このように、接続部204を構成する導電層を、表示部62や駆動回路部64に用いる導電層と同一の材料、同一の工程で作製すると、工程数の増加を防ぐことができ好ましい。

30

【0097】

トランジスタ201、206は、同じ構造であっても、異なる構造であってもよい。つまり、駆動回路部64が有するトランジスタと、表示部62が有するトランジスタが、同じ構造であっても、異なる構造であってもよい。また、駆動回路部64が、複数の構造のトランジスタを有していてもよいし、表示部62が、複数の構造のトランジスタを有していてもよい。例えば、走査線駆動回路が有するシフトレジスタ回路、バッファ回路、及び保護回路のうち、一以上の回路に、2つのゲートが電気的に接続されている構成のトランジスタを用いることが好ましい。

40

【0098】

図3(A)、(B)に画素の配置例を示す。図3(A)、(B)では、赤色の副画素R、緑色の副画素G、及び青色の副画素Bによって1つの画素が構成される例を示す。図3(A)、(B)では、複数の走査線81がx方向に伸長しており、複数の信号線82がy方向に伸長しており、走査線81と信号線82は交差している。

【0099】

50

図 3 (A) の二点鎖線の枠内に示すように、副画素は、トランジスタ 2 0 6、容量素子 3 4、及び液晶素子 4 0 を有する。トランジスタ 2 0 6 のゲートは、走査線 8 1 と電氣的に接続される。トランジスタ 2 0 6 のソース及びドレインのうち、一方は、信号線 8 2 と電氣的に接続され、他方は、容量素子 3 4 の一方の電極及び液晶素子 4 0 の一方の電極と電氣的に接続される。容量素子 3 4 の他方の電極及び液晶素子 4 0 の他方の電極には、それぞれ、定電位が与えられる。

【 0 1 0 0 】

液晶表示装置の駆動方法としては、1 フレームごとに正極・負極が反転する（信号の極性が反転する、ともいえる）フレーム反転駆動、1 行ごとに正極・負極が反転するゲートライン反転駆動、1 列ごとに正極・負極が反転するソースライン反転駆動、及び 1 行・1 列ごとに正極・負極が反転するドットライン反転駆動等が挙げられる。これらの駆動方法を用いて、適宜、信号の極性を反転させることで、表示の焼き付きを防止することができる。

10

【 0 1 0 1 】

図 3 (A)、(B) では、ソースライン反転駆動を適用する例を示す。信号 A 1 と信号 A 2 は極性が同じ信号である。信号 B 1 と信号 B 2 は極性が同じ信号である。信号 A 1 と信号 B 1 は互いに極性の異なる信号である。信号 A 2 と信号 B 2 は互いに極性の異なる信号である。

【 0 1 0 2 】

表示装置の高精細化に伴い、副画素間の距離は狭くなる。そのため、例えば図 3 (A) の一点鎖線の枠内に示すように、信号 A 1 が入力される副画素における、信号 B 1 が入力される信号線 8 2 近傍では、液晶が、信号 A 1 と信号 B 1 の双方の電位の影響を受けやすくなる。これにより、液晶の配向不良が生じやすくなる。

20

【 0 1 0 3 】

図 3 (A) では、同一の色を呈する複数の副画素が配設される方向は、y 方向であり、信号線 8 2 が伸長する方向と概略平行である。図 3 (A) の一点鎖線の枠内に示すように、副画素の長辺側に、異なる色を呈する副画素が隣接する。

【 0 1 0 4 】

図 3 (B) では、同一の色を呈する複数の副画素が配設される方向は、x 方向であり、信号線 8 2 が伸長する方向と交差する。図 3 (B) の一点鎖線の枠内に示すように、副画素の短辺側に、同じ色を呈する副画素が隣接する。

30

【 0 1 0 5 】

図 3 (B) に示すように、副画素における、信号線 8 2 が伸長する方向に概略平行な辺が、短辺であると、長辺である場合（図 3 (A)）に比べて、液晶の配向不良が生じやすい領域を狭くすることができる。図 3 (B) に示すように、液晶の配向不良が生じやすい領域が同一の色を呈する副画素間に位置すると、異なる色を呈する副画素間に位置する場合（図 3 (A)）に比べて、表示装置の使用者に、表示不良を視認されにくくなる。

【 0 1 0 6 】

したがって、本発明の一態様において、同一の色を呈する複数の副画素が配設される方向は、信号線 8 2 が伸長する方向と交差することが好ましい。

40

【 0 1 0 7 】

なお、図 1 (A) では、トランジスタ 2 0 6 の可視光を遮る領域と、遮光領域 6 6 の幅が等しい例を示したが、本発明の一態様はこれに限られない。例えば、図 4 (A) に示すように、トランジスタ 2 0 6 の可視光を遮る領域 6 7 の幅に比べて、遮光領域 6 6 の幅が広く設けられていてもよい。つまり、遮光領域 6 6 は、トランジスタ 2 0 6 の可視光を遮る領域 6 7 と重ならない部分を有していてもよい。図 4 (B) に示すように、トランジスタ 2 0 6 の可視光を遮る領域 6 7 は、遮光領域 6 6 と重ならない部分を有していてもよい。

【 0 1 0 8 】

遮光領域 6 6 が、チャンネル領域 2 3 1 a と重なると、チャンネル領域 2 3 1 a に外光が照射されることを抑制でき、トランジスタ 2 0 6 の信頼性を高めることができる。ゲート 2 2

50

1 が可視光を遮る場合、チャンネル領域 2 3 1 a にバックライトからの光が照射されることを抑制でき、トランジスタ 2 0 6 の信頼性を高めることができる。

【0109】

次に、本実施の形態の表示装置の各構成要素に用いることができる材料等の詳細について、説明を行う。なお、既に説明した構成要素については説明を省略する場合がある。また、以降に示す表示装置及びタッチパネル、並びにそれらの構成要素にも、以下の材料を適宜用いることができる。

【0110】

基板 5 1、6 1

本発明の一態様の表示装置が有する基板の材質などに大きな制限はなく、様々な基板を用いることができる。例えば、ガラス基板、石英基板、サファイア基板、半導体基板、セラミック基板、金属基板、またはプラスチック基板等を用いることができる。

10

【0111】

厚さの薄い基板を用いることで、表示装置の軽量化及び薄型化を図ることができる。さらに、可撓性を有する程度の厚さの基板を用いることで、可撓性を有する表示装置を実現できる。

【0112】

本発明の一態様の表示装置は、作製基板上にトランジスタ等を形成し、その後、別の基板にトランジスタ等を転置することで、作製される。作製基板を用いることにより、特性のよいトランジスタの形成、消費電力の小さいトランジスタの形成、壊れにくい表示装置の製造、表示装置への耐熱性の付与、表示装置の軽量化、または表示装置の薄型化を図ることができる。トランジスタが転置される基板には、トランジスタを形成することが可能な基板に限られず、紙基板、セロファン基板、石材基板、木材基板、布基板（天然繊維（絹、綿、麻）、合成繊維（ナイロン、ポリウレタン、ポリエステル）もしくは再生繊維（アセテート、キュプラ、レーヨン、再生ポリエステル）を含む）、皮革基板、またはゴム基板などを用いることができる。

20

【0113】

トランジスタ 2 0 1、2 0 6

本発明の一態様の表示装置が有するトランジスタは、トップゲート型またはボトムゲート型のいずれの構造としてもよい。または、チャンネルの上下にゲート電極が設けられていてもよい。トランジスタに用いる半導体材料は特に限定されず、例えば、酸化物半導体、シリコン、ゲルマニウム等が挙げられる。トランジスタの半導体層には、可視光を透過する材料を用いることが好ましい。これにより、表示装置の開口率を高めることができる。

30

【0114】

トランジスタに用いる半導体材料の結晶性についても特に限定されず、非晶質半導体、結晶性を有する半導体（微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化を抑制できるため好ましい。

【0115】

例えば、第 1 4 族の元素、化合物半導体または酸化物半導体を半導体層に用いることができる。代表的には、シリコンを含む半導体、ガリウムヒ素を含む半導体またはインジウムを含む酸化物半導体などを半導体層に適用できる。

40

【0116】

トランジスタのチャンネルが形成される半導体に、酸化物半導体を適用することが好ましい。特にシリコンよりもバンドギャップの大きな酸化物半導体を適用することが好ましい。シリコンよりもバンドギャップが広く、且つキャリア密度の小さい半導体材料を用いると、トランジスタのオフ状態における電流（オフ電流）を低減できるため好ましい。

【0117】

酸化物半導体は、少なくともインジウム（In）もしくは亜鉛（Zn）を含むことが好ましい。より好ましくは、In-M-Zn 酸化物（M は Al、Ti、Ga、Ge、Y、Zr

50

、L a、C e、N d、S nまたはH f等の金属)で表記される酸化物を含む。

【0118】

特に、半導体層として、複数の結晶部を有し、当該結晶部はc軸が半導体層の被形成面、または半導体層の上面に対し概略垂直に配向し、且つ隣接する結晶部間には粒界を有さない酸化物半導体層を用いることが好ましい。

【0119】

半導体層に、このような酸化物半導体を用いることで、電気特性の変動が抑制され、信頼性の高いトランジスタを実現できる。

【0120】

また、その低いオフ電流により、トランジスタを介して容量に蓄積した電荷を長期間に亘って保持することが可能である。このようなトランジスタを画素に適用することで、表示した画像の階調を維持しつつ、駆動回路を停止することも可能となる。その結果、極めて消費電力の低減された表示装置を実現できる。

10

【0121】

トランジスタ201、206は、高純度化し、酸素欠損の形成を抑制した酸化物半導体層を有することが好ましい。これにより、(トランジスタの)オフ電流を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0122】

また、トランジスタ201、206は、比較的高い電界効果移動度が得られるため、高速駆動が可能である。このような高速駆動が可能なトランジスタを表示装置に用いることで、表示部のトランジスタと、駆動回路部のトランジスタを同一基板上に形成することができる。すなわち、駆動回路として、別途、シリコンウェハ等により形成された半導体装置を用いる必要がないため、表示装置の部品点数を削減することができる。また、表示部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

20

【0123】

酸化物半導体層

酸化物半導体層は、少なくともインジウム(I n)、亜鉛(Z n)及びM(A l、T i、G a、G e、Y、Z r、L a、C e、N d、S nまたはH f等の金属)を含むI n-M-Z n酸化物で表記される膜を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーを含むことが好ましい。

30

【0124】

スタビライザーとしては、上記Mで記載の金属を含め、例えば、ガリウム(G a)、スズ(S n)、ハフニウム(H f)、アルミニウム(A l)、またはジルコニウム(Z r)等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン(L a)、セリウム(C e)、プラセオジウム(P r)、ネオジウム(N d)、サマリウム(S m)、ユウロピウム(E u)、ガドリニウム(G d)、テルビウム(T b)、ジスプロシウム(D y)、ホルミウム(H o)、エルビウム(E r)、ツリウム(T m)、イッテルビウム(Y b)、ルテチウム(L u)等がある。

40

【0125】

酸化物半導体層を構成する酸化物半導体として、例えば、I n-G a系酸化物、I n-Z n系酸化物、I n-G a-Z n系酸化物、I n-A l-Z n系酸化物、I n-S n-Z n系酸化物、I n-H f-Z n系酸化物、I n-L a-Z n系酸化物、I n-C e-Z n系酸化物、I n-P r-Z n系酸化物、I n-N d-Z n系酸化物、I n-S m-Z n系酸化物、I n-E u-Z n系酸化物、I n-G d-Z n系酸化物、I n-T b-Z n系酸化物、I n-D y-Z n系酸化物、I n-H o-Z n系酸化物、I n-E r-Z n系酸化物、I n-T m-Z n系酸化物、I n-Y b-Z n系酸化物、I n-L u-Z n系酸化物、

50

In - Sn - Ga - Zn系酸化物、In - Hf - Ga - Zn系酸化物、In - Al - Ga - Zn系酸化物、In - Sn - Al - Zn系酸化物、In - Sn - Hf - Zn系酸化物、In - Hf - Al - Zn系酸化物を用いることができる。

【0126】

なお、ここで、In - Ga - Zn系酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

【0127】

なお、酸化物半導体層がIn - M - Zn酸化物である場合、In及びMの和を100 atomic %としたとき、好ましくはInが25 atomic %より高く、Mが75 atomic %未満、さらに好ましくはInが34 atomic %より高く、Mが66 atomic %未満とする。

10

【0128】

酸化物半導体層は、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタのオフ電流を低減することができる。

【0129】

酸化物半導体層の厚さは、3 nm以上200 nm以下、好ましくは3 nm以上100 nm以下、さらに好ましくは3 nm以上50 nm以下とする。

20

【0130】

酸化物半導体層がIn - M - Zn酸化物(MはAl、Ti、Ga、Ge、Y、Zr、La、Ce、Nd、SnまたはHf)の場合、In - M - Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In : M : Zn = 1 : 1 : 1、In : M : Zn = 1 : 1 : 1.2、In : M : Zn = 3 : 1 : 2、In : M : Zn = 1 : 3 : 4、In : M : Zn = 1 : 3 : 6等が挙げられる。なお、成膜される酸化物半導体層の原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。

【0131】

酸化物半導体層としては、キャリア密度の低い酸化物半導体層を用いる。例えば、酸化物半導体層は、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{15} / \text{cm}^3$ 以下、さらに好ましくは $1 \times 10^{13} / \text{cm}^3$ 以下、より好ましくは $1 \times 10^{11} / \text{cm}^3$ 以下の酸化物半導体層を用いる。

30

【0132】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性(電界効果移動度、しきい値電圧等)に応じて適切な組成のものを用いる。

【0133】

酸化物半導体層において、第14族元素の一つであるシリコンまたは炭素が含まれると、酸化物半導体層において酸素欠損が増加し、n型化してしまう。このため、酸化物半導体層におけるシリコン及び炭素の濃度(二次イオン質量分析法により得られる濃度)を、それぞれ、 $2 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms} / \text{cm}^3$ 以下とする。

40

【0134】

また、酸化物半導体層において、二次イオン質量分析法により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms} / \text{cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms} / \text{cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体層のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

【0135】

50

また、酸化物半導体層に窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。従って、当該酸化物半導体層において、窒素はできる限り低減されていることが好ましい、例えば、二次イオン質量分析法により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

【0136】

また、酸化物半導体層は、例えば非単結晶構造でもよい。非単結晶構造は、例えば、CAAC-OS(C Axis Aligned - Crystalline Oxide Semiconductor)、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

10

【0137】

酸化物半導体層は、例えば非晶質構造でもよい。非晶質構造の酸化物半導体層は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質構造の酸化物膜は、例えば、完全な非晶質構造であり、結晶部を有さない。

【0138】

なお、酸化物半導体層が、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域の二種以上を有する混合膜であってもよい。混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域のいずれか二種以上の領域を有する単層構造の場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域のいずれか二種以上の領域の積層構造を有する場合がある。

20

【0139】

絶縁層

表示装置が有する各絶縁層、オーバーコート、スペーサ等に用いることのできる絶縁材料としては、有機絶縁材料または無機絶縁材料を用いることができる。有機絶縁材料としては、例えば、アクリル樹脂、エポキシ樹脂、ポリイミド樹脂、ポリアミド樹脂、ポリアミドイミド樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、及びフェノール樹脂等が挙げられる。無機絶縁層としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜、及び酸化ネオジム膜等が挙げられる。

30

【0140】

導電層

トランジスタのゲート、ソース、ドレインのほか、表示装置が有する各種配線及び電極等の導電層には、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金を単層構造または積層構造として用いることができる。例えば、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、モリブデン膜上に銅膜を積層した二層構造、モリブデンとタングステンを含む合金膜上に銅膜を積層した二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。例えば、ソース電極225a及びドレイン電極225bを三層構造とする場合、一層目及び三層目には、チタン、窒化チタン、モリブデン、タングステン、モリブデンとタングステンを含む合金、モリブデンとジルコニウムを含む合金、または窒化モリブデンでなる膜を形成し、二層目には、銅、アルミ

40

50

ニウム、金または銀、或いは銅とマンガンの合金等の低抵抗材料でなる膜を形成することが好ましい。なお、ITO、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、ITO等の透光性を有する導電性材料を用いてもよい。

【0141】

なお、酸化物半導体の抵抗率を制御することで、酸化物導電層を形成してもよい。

【0142】

接着層141

接着層141としては、熱硬化樹脂、光硬化樹脂、または2液混合型の硬化性樹脂などの硬化性樹脂を用いることができる。例えば、アクリル樹脂、ウレタン樹脂、エポキシ樹脂、またはシロキサン樹脂などを用いることができる。

10

【0143】

接続体242

接続体242としては、例えば、異方性導電フィルム(ACF: Anisotropic Conductive Film)、または異方性導電ペースト(ACP: Anisotropic Conductive Paste)などを用いることができる。

【0144】

着色層131

着色層131は特定の波長帯域の光を透過する有色層である。着色層131に用いることができる材料としては、金属材料、樹脂材料、及び顔料または染料が含まれた樹脂材料などが挙げられる。

20

【0145】

遮光層132

遮光層132は、例えば、隣接する異なる色の着色層131の間に設けられる。例えば、金属材料、または、顔料もしくは染料を含む樹脂材料を用いて形成されたブラックマトリクスを、遮光層132として用いることができる。なお、遮光層132は、駆動回路部64など、表示部62以外の領域にも設けると、導波光などによる光漏れを抑制できるため好ましい。

【0146】

30

< 1 - 2 . 表示装置の構成例2 >

図5～図8に、表示装置の一例をそれぞれ示す。図5は、表示装置100Aの断面図であり、図6は、本発明の一態様の表示装置が有する副画素の上面図であり、図7は、表示装置100Bの断面図であり、図8は、表示装置100Cの断面図である。なお、表示装置100A、表示装置100B、及び表示装置100Cの斜視図は、図2に示す表示装置100と同様であるため、ここでの説明は省略する。

【0147】

図5に示す表示装置100Aは、先に示す表示装置100と、画素電極111と共通電極112の位置関係が異なる。

【0148】

40

図1(A)等々に示す表示装置100は、配向膜133aと共通電極112とが接する構成である。一方、図5に示す表示装置100Aは、配向膜133aと画素電極111とが接する構成である。

【0149】

図5(A)に示すように、表示装置100Aでは、半導体層の低抵抗領域231bが、絶縁層211及び絶縁層220の開口部の側面と接し、かつ、画素電極111と接続する。これにより、画素電極111を平坦に設けることができる。

【0150】

表示装置100Aにおいて、共通電極112は絶縁層211に埋め込まれている。共通電極112の液晶層113側の面は、絶縁層211の液晶層113側の面と同一面を形成す

50

ることができる。

【0151】

図5(B)に、表示装置100Aが有する、隣り合う2つの副画素における、液晶層113とその周囲の断面図を示す。図5(B)に示すように、画素電極111は、絶縁層220に埋め込まれている。画素電極111の液晶層113側の面は、絶縁層220の液晶層113側の面と同一面を形成することができる。そして、配向膜133aは平坦に設けられる。

【0152】

一方、図5(C)では、絶縁層220の液晶層113側の面上に画素電極111が設けられている。また、図5(C)では、画素電極111が絶縁層220等の開口部の側面と接する。そのため、配向膜133aは、画素電極111の厚み及び画素電極111と絶縁層220との段差に起因した凹凸を有する(一点鎖線の枠内参照)。これにより、画素の開口部68内で、液晶層113の厚さ(セルギャップ)がばらつき、良好な表示が得られにくくなる。

【0153】

また、画素電極111の端部付近では、配向膜133aの表面の凹凸に起因して、液晶層113の初期配向がばらつきやすくなる。液晶層113の初期配向が揃いにくい領域を表示に用いると、コントラストが低下する場合がある。また、隣接する2つの副画素間に、液晶層113の初期配向が揃いにくい領域が生じた場合は、当該領域を遮光層132等で覆うことでコントラストの低下を抑制できるが、開口率が低下することがある。

【0154】

図5(A)、(B)に示すように、画素電極111の液晶層113側の面と、絶縁層220の液晶層113側の面とが、同一面を形成できると、画素の開口部68内で、配向膜133aと配向膜133bの間隔を均一にすることができる。つまり、画素電極111の厚さが、液晶層113の厚さに影響を与えない。液晶層113の厚さは、画素の開口部68内で均一となる。これにより、表示装置100Aは、色再現性を高め、良好な表示を行うことができる。

【0155】

また、配向膜133aが平坦に設けられることで、画素電極111の端部においても、初期配向を揃えやすくなる。隣接する2つの副画素間に、液晶層113の初期配向が揃いにくい領域が生じることを抑制できる。したがって、開口率を高めることができ、表示装置の高精細化が容易となる。

【0156】

図6(A)、(B)に、本発明の一態様の表示装置が有する副画素の上面図を示す。図6(A)は、副画素のうち、共通電極112から導電層222までの積層構造(例えば、図7参照)を、共通電極112側から見た上面図である。図6(A)には、画素の開口部68を一点鎖線の枠で示す。図6(B)は、図6(A)の積層構造から共通電極112を除いた上面図である。

【0157】

図7に、表示装置100Bの断面図を示す。図7に示す表示装置100Bは、先に示す表示装置100の構成に加え、絶縁層212及びゲート223を有する。

【0158】

本発明の一態様の表示装置では、チャンネルの上下にゲートが設けられているトランジスタを適用することができる。

【0159】

図6に示すコンタクト部Q1において、ゲート221及びゲート223は、電氣的に接続されている。このように2つのゲートが電氣的に接続されている構成のトランジスタは、他のトランジスタと比較して電界効果移動度を高めることが可能であり、オン電流を増大させることができる。その結果、高速動作が可能な回路を作製することができる。さらには回路部の占有面積を縮小することが可能となる。オン電流の大きなトランジスタを適用

10

20

30

40

50

することで、表示装置を大型化、または高精細化して配線数が増大したとしても、各配線における信号遅延を低減することが可能であり、表示ムラを抑制することが可能である。また、このような構成を適用することで、信頼性の高いトランジスタを実現することができる。

【0160】

図6に示すコンタクト部Q2において、半導体層の低抵抗領域231bが、画素電極111と接続している。半導体層に可視光を透過する材料を用いることで、コンタクト部Q2を画素の開口部68に設けることができる。これにより、開口率を高めることができ、表示装置の高精細化が容易となる。

【0161】

図6において、1つの導電層の一部が、走査線228として機能し、他の一部が、ゲート223として機能するともいえる。ゲート221及びゲート223のうち、抵抗の低い方が、走査線としても機能する導電層であることが好ましい。

【0162】

図6において、1つの導電層の一部が、信号線229として機能し、他の一部が、導電層222として機能するともいえる。

【0163】

ゲート221、223には、それぞれ、金属材料及び酸化物導電体(OC:Oxide Conductor)の一方を単層で、または双方を積層して用いることができる。例えば、ゲート221及びゲート223のうち、一方に、酸化物導電体を用い、他方に金属材料を用いてもよい。

【0164】

トランジスタ206は、半導体層として酸化物半導体層を用い、ゲート221及びゲート223のうち、少なくとも一方に酸化物導電層を用いる構成とすることができる。このとき、酸化物半導体層と酸化物導電層を、酸化物半導体を用いて形成することが好ましい。

【0165】

図6(A)及び図7では、1つの画素の開口部68に、共通電極112の開口が1つ設けられている例を示す。表示装置の高精細化に伴い、1つの画素の開口部68の面積は小さくなる。そのため、共通電極112に設ける開口は複数に限られず、1つとすることができる。すなわち、高精細な表示装置においては、画素(副画素)の面積が小さいため、共通電極112の開口が1つであっても、副画素の表示領域全体に亘って、液晶を配向させるために十分な電界を生成することができる。

【0166】

図8に示す表示装置100Cは、先に示す表示装置100の構成に加え、絶縁層212、絶縁層216、及びゲート223を有する。

【0167】

ゲート221に、可視光を透過する材料(例えば、酸化物導電体)を用いる場合、チャネル領域231aに、バックライトの光が照射される場合がある。これにより、トランジスタ206の信頼性が低下することがある。

【0168】

そこで、図8に示すように、導電層222を、チャネル領域231aと重ねて配置することが好ましい。これにより、チャネル領域231aに、バックライトの光が照射されることを抑制できる。そして、トランジスタ206の信頼性の低下を抑制できる。

【0169】

なお、ゲート221と導電層222の間の寄生容量を低減するため、ゲート221と導電層222の間に絶縁層を厚く配置することが好ましい。例えば、絶縁層216として、有機絶縁層を設けてもよい。

【0170】

<1-3.表示装置の作製方法例1>

図8に示す表示装置100Cの作製方法の一例について、図9~図13を用いて説明する

10

20

30

40

50

。なお、トランジスタの作製方法の詳細は、実施の形態 2 を参照することができる。

【0171】

表示装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、それぞれ、スパッタリング法、化学気相堆積（CVD：Chemical Vapor Deposition）法、真空蒸着法、パルスレーザー堆積（PLD：Pulse Laser Deposition）法、原子層成膜（ALD：Atomic Layer Deposition）法等を用いて形成することができる。CVD法の例として、プラズマ化学気相堆積（PECVD）法及び熱CVD法等が挙げられる。熱CVD法の例として、有機金属化学気相堆積（MOCVD：Metal Organic CVD）法が挙げられる。

【0172】

表示装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、それぞれ、スピンコート、ディップ、スプレー塗布、インクジェット印刷、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成することができる。

【0173】

表示装置を構成する薄膜は、フォトリソグラフィ法等を用いて加工することができる。または、遮蔽マスクを用いた成膜方法により、島状の薄膜を形成してもよい。または、ナノインプリント法、サンドブラスト法、もしくはリフトオフ法などにより薄膜を加工してもよい。フォトリソグラフィ法としては、加工したい薄膜上にレジストマスクを形成して、エッチング等により当該薄膜を加工し、レジストマスクを除去する方法と、感光性を有する薄膜を成膜した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法と、がある。

【0174】

フォトリソグラフィ法において、露光に用いる光としては、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、及びこれらを混合させた光が挙げられる。そのほか、紫外線、KrFレーザ光、またはArFレーザ光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。露光に用いる光としては、極端紫外光（EUV：Extreme Ultra-violet）及びX線等が挙げられる。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

【0175】

薄膜のエッチングには、ドライエッチング法、ウェットエッチング法、サンドブラスト法などを用いることができる。

【0176】

作製基板上に機能素子を形成した後、機能素子を作製基板から分離して別の基板に転置することができる。この方法によれば、例えば、耐熱性の高い作製基板上で形成した機能素子を、耐熱性の低い基板に転置することができる。このため、機能素子の作製温度が、耐熱性の低い基板によって制限されない。また、作製基板に比べて軽い、薄い、または可撓性が高い基板等に機能素子を転置することが可能であり、半導体装置、表示装置等の各種装置の軽量化、薄型化、フレキシブル化を実現できる。

【0177】

具体的には、第1の基板上に分離層を形成し、分離層上に酸化物層を形成し、酸化物層上に機能素子を形成し、第1の基板と第2の基板とを、接着層を用いて貼り合わせた後、第1の基板と第2の基板を分離することで、第1の基板上で形成した機能素子を第2の基板に転置することができる。図9～図13では、この酸化物層に、酸化物絶縁層を用いる例を示す。

【0178】

まず、図9（A）に示すように、作製基板301上に分離層303を形成し、分離層30

10

20

30

40

50

3 上に、酸化物絶縁層 3 0 5 を形成する。

【0179】

作製基板 3 0 1 には、少なくとも作製工程中の処理温度に耐えうる耐熱性を有する基板を用いる。作製基板 3 0 1 として、例えばガラス基板、石英基板、サファイア基板、半導体基板、セラミック基板、金属基板、またはプラスチック基板などを用いることができる。

【0180】

なお、量産性を向上させるため、作製基板 3 0 1 として大型のガラス基板を用いることが好ましい。例えば、第 3 世代 (5 5 0 mm × 6 5 0 mm) 以上第 1 0 世代 (2 9 5 0 mm × 3 4 0 0 mm) 以下のガラス基板、またはこれよりも大型のガラス基板を用いることが好ましい。

10

【0181】

作製基板 3 0 1 にガラス基板を用いる場合、作製基板 3 0 1 と分離層 3 0 3 との間に、下地膜として、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、または窒化酸化シリコン膜等の絶縁層を形成すると、ガラス基板からの汚染を防止でき、好ましい。

【0182】

分離層 3 0 3 は、タングステン、モリブデン、チタン、タンタル、ニオブ、ニッケル、コバルト、ジルコニウム、亜鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、シリコンから選択された元素、該元素を含む合金材料、または該元素を含む化合物材料等を用いて形成できる。シリコンを含む層の結晶構造は、非晶質、微結晶、多結晶のいずれでもよい。また、酸化アルミニウム、酸化ガリウム、酸化亜鉛、二酸化チタン、酸化インジウム、インジウムスズ酸化物、インジウム亜鉛酸化物、In - Ga - Zn 酸化物等の金属酸化物を用いてもよい。分離層 3 0 3 に、タングステン、チタン、モリブデンなどの高融点金属材料を用いると、機能素子等の形成工程の自由度が高まるため好ましい。

20

【0183】

分離層 3 0 3 は、例えばスパッタリング法、プラズマ CVD 法、塗布法 (スピンコーティング法、液滴吐出法、ディスペンス法等を含む) 、印刷法等により形成できる。分離層 3 0 3 の厚さは例えば 1 nm 以上 2 0 0 nm 以下、好ましくは 1 0 nm 以上 1 0 0 nm 以下とする。分離層 3 0 3 は、作製基板 3 0 1 上に島状に形成してもよい。

【0184】

分離層 3 0 3 が単層構造の場合、タングステン層、モリブデン層、またはタングステンとモリブデンの混合物を含む層を形成することが好ましい。また、タングステンの酸化物もしくは酸化窒化物を含む層、モリブデンの酸化物もしくは酸化窒化物を含む層、またはタングステンとモリブデンの混合物の酸化物もしくは酸化窒化物を含む層を形成してもよい。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

30

【0185】

また、分離層 3 0 3 として、タングステンを含む層とタングステンの酸化物を含む層の積層構造を形成する場合、タングステンを含む層を形成し、その上に酸化物で形成される絶縁層を形成することで、タングステン層と絶縁層との界面に、タングステンの酸化物を含む層が形成されることを活用してもよい。また、タングステンを含む層の表面を、熱酸化処理、酸素プラズマ処理、亜酸化窒素 (N₂O) プラズマ処理、オゾン水等の酸化力の強い溶液での処理等を行ってタングステンの酸化物を含む層を形成してもよい。プラズマ処理及び加熱処理は、酸素、窒素、亜酸化窒素単独、あるいは該ガスとその他のガスとの混合気体雰囲気で行ってもよい。上記プラズマ処理または加熱処理により、分離層 3 0 3 の表面状態を変えることで、分離層 3 0 3 と後に形成される絶縁層との密着性を制御することが可能である。

40

【0186】

酸化物絶縁層 3 0 5 は、酸化シリコン膜、酸化窒化シリコン膜、または窒化酸化シリコン膜等を用いて、単層または積層で形成することが好ましい。

【0187】

50

酸化物絶縁層 305 は、スパッタリング法、プラズマ CVD 法、塗布法、印刷法等を用いて形成することが可能であり、例えば、プラズマ CVD 法によって成膜温度を 250 以上 400 以下として形成することで、緻密で非常に防湿性の高い膜とすることができる。なお、酸化物絶縁層 305 の厚さは 10 nm 以上 3000 nm 以下、さらには 200 nm 以上 1500 nm 以下が好ましい。

【0188】

次に、酸化物絶縁層 305 上に、共通電極 112 及び導電層 251 を形成する。なお、共通電極 112 を形成する前に、酸化物絶縁層 305 上に絶縁層（窒化物絶縁層、酸化物絶縁層等）を形成してもよい。

【0189】

本発明の一態様では、トランジスタを形成する前に共通電極 112 を形成するため、平坦な面上に共通電極 112 を形成することができる。

【0190】

次に、共通電極 112 及び導電層 251 を覆う絶縁層 220 を形成する。次に、絶縁層 220 上に、画素電極 111 及び導電層 253 を形成する。次に、画素電極 111 及び導電層 253 を覆う絶縁層 211 を形成する（図 9（B））。

【0191】

次に、絶縁層 211 上に、ゲート 223 を形成し、ゲート 223 を覆う絶縁層 212 を形成する（図 9（C））。

【0192】

次に、絶縁層 211 及び絶縁層 212 の一部をエッチングすることで、画素電極 111 に達する開口部と導電層 253 に達する開口部を形成する（図 10（A））。ここでは、絶縁層 211 と絶縁層 212 をまとめてエッチングする例を示すが、本発明の一態様はこれに限られない。

【0193】

次に、絶縁層に設けられた開口部を覆うように、島状の半導体層 231 を形成する（図 10（B））。

【0194】

次に、半導体層 231 を覆う絶縁層 213__0 を形成し、絶縁層 213__0 上に導電層 221__0 を形成する（図 11（A））。

【0195】

次に、絶縁層 213__0 及び導電層 221__0 を加工することで、島状のゲート絶縁層 213 及び島状のゲート 221 を形成する。そして、ゲート絶縁層 213 及びゲート 221 を覆う絶縁層 214 を形成する（図 11（B））。

【0196】

窒素または水素を含む絶縁層 214 を形成すること、さらには加熱処理を行うことで、半導体層のうちゲート 221 及びゲート絶縁層 213 と重ならない部分に窒素または水素を供給し、低抵抗領域 231b を形成することができる。

【0197】

または、島状のゲート絶縁層 213 及び島状のゲート 221 を形成後かつ絶縁層 214 を形成する前に、半導体層 231 に不純物を添加し、低抵抗領域 231b を形成してもよい。または、絶縁層 214 を形成した後に、半導体層 231 に不純物を添加し、低抵抗領域 231b を形成してもよい。後述する絶縁層 215、216 の少なくとも一方を形成した後に半導体層 231 に不純物を添加してもよい。

【0198】

半導体層のうちゲート 221 及びゲート絶縁層 213 と重なる部分は、重ならない部分に比べて不純物の供給が妨げられるため、抵抗率の低下が抑制され、チャネル領域 231a として機能することができる。

【0199】

次に、絶縁層 215 及び絶縁層 216 を形成する。絶縁層 214、絶縁層 215、及び絶

10

20

30

40

50

縁層 2 1 6 の一部をエッチングすることで、低抵抗領域 2 3 1 b に達する開口部と導電層 2 5 5 に達する開口部を形成する。なお、複数の絶縁層は、それぞれ別の工程で加工してもよいし、2 層以上をまとめて加工してもよい。次に、絶縁層に設けられた開口部を覆うように、低抵抗領域 2 3 1 b 上に導電層を形成し、当該導電層を所望の形状に加工することで、導電層 2 2 2 及び配線 6 5 を形成する（図 1 2 (A) ）。

【 0 2 0 0 】

次に、図 1 2 (B) に示すように、作製基板 3 0 1 と基板 5 1 とを、接着層 1 4 2 を用いて貼り合わせる。

【 0 2 0 1 】

次に、図 1 3 (A) に示すように、作製基板 3 0 1 と酸化物絶縁層 3 0 5 とを分離する。ここでは、分離層 3 0 3 と酸化物絶縁層 3 0 5 の間で分離する例を示す。

10

【 0 2 0 2 】

作製基板 3 0 1 と酸化物絶縁層 3 0 5 とを分離する前に、レーザ光または鋭利な刃物等を用いて、分離の起点を形成することが好ましい。酸化物絶縁層 3 0 5 の一部にクラックを入れる（膜割れやひびを生じさせる）ことで、分離の起点を形成できる。例えば、レーザ光の照射によって、酸化物絶縁層 3 0 5 の一部を溶解、蒸発、または熱的に破壊することができる。

【 0 2 0 3 】

そして、形成した分離の起点から、物理的な力（人間の手や治具で引き剥がす処理や、基板に密着させたローラーを回転させることで分離する処理等）によって酸化物絶縁層 3 0 5 と作製基板 3 0 1 とを分離する。図 1 3 (A) の下部に、酸化物絶縁層 3 0 5 から分離された分離層 3 0 3 と作製基板 3 0 1 を示す。

20

【 0 2 0 4 】

次に、酸化物絶縁層 3 0 5 を除去する。酸化物絶縁層 3 0 5 の除去には、例えば、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いることができる。酸化物絶縁層 3 0 5 を除去することで、共通電極 1 1 2 及び導電層 2 5 1 を露出することができる（図 1 3 (B) ）。

【 0 2 0 5 】

次に、共通電極 1 1 2 上に配向膜 1 3 3 a を形成する。なお、酸化物絶縁層 3 0 5 が、配向膜 1 3 3 a として機能する場合は、酸化物絶縁層 3 0 5 を完全に除去しなくてもよい。例えば、酸化物絶縁層 3 0 5 のうち、共通電極 1 1 2 と重なる部分は残してもよい。そして、導電層 2 5 1 が露出するよう、酸化物絶縁層 3 0 5 の一部を除去してもよい。

30

【 0 2 0 6 】

その後、接着層 1 4 1 を用いて、着色層 1 3 1、遮光層 1 3 2、及び配向膜 1 3 3 b 等が形成された基板 6 1 と、基板 5 1 と、の間に、液晶層 1 3 3 を封止する。以上により、表示装置 1 0 0 C を作製することができる。

【 0 2 0 7 】

以上のように、本発明の一態様では、表示装置を構成するトランジスタ及び液晶素子等の機能素子を、作製基板上で形成する。したがって、機能素子の形成工程にかかる熱に対する制限がほとんど無い。高温プロセスにて作製した極めて信頼性の高い機能素子を、表示装置を構成する基板上に歩留まりよく転置することができる。これにより、信頼性の高い表示装置を実現できる。

40

【 0 2 0 8 】

本発明の一態様では、トランジスタを形成する前に、液晶素子の電極を形成するため、液晶素子の電極を平坦な面上に形成できる。したがって、セルギャップのばらつき及び液晶の初期配向のばらつきを抑制することができる。これにより、開口率を高くすること、さらには、表示装置の高精細化が可能となる。

【 0 2 0 9 】

< 1 - 4 . 表示装置の作製方法例 2 >

図 8 に示す表示装置 1 0 0 C の作製方法の一例について、図 1 4 及び図 1 5 を用いて説明

50

する。

【0210】

図14及び図15では、分離層に接する酸化物層に、酸化物絶縁層及び酸化物導電層を用いる例を示す。

【0211】

まず、図14(A)に示すように、作製基板301上に分離層303を形成する。

【0212】

次に、分離層303上に、共通電極112及び導電層251を形成する(図14(A))。ここで、共通電極112及び導電層251は、酸化物導電層を用いて形成する。

【0213】

酸化物導電層に用いることのできる材料としては、例えば、酸化インジウム、ITO、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、及びITO等が挙げられる。

【0214】

または、酸化物導電層としては、少なくともインジウム(In)、亜鉛(Zn)及びM(Al、Ti、Ga、Ge、Y、Zr、La、Ce、Nd、SnまたはHf等の金属)を含むIn-M-Zn酸化物を用いることができる。酸化物導電層は、トランジスタの半導体層に含まれる金属元素を一種以上有することが好ましい。

【0215】

本発明の一態様では、トランジスタを形成する前に共通電極112を形成するため、平坦な面上に共通電極112を形成することができる。

【0216】

次に、共通電極112及び導電層251を覆う絶縁層220を形成する。絶縁層220が単膜の場合、絶縁層220は、酸化物絶縁層とする。絶縁層220が積層構造の場合、絶縁層220のうち、分離層303と接する層は、酸化物絶縁層とする。

【0217】

次に、絶縁層220上に、画素電極111及び導電層253を形成する。次に、画素電極111及び導電層253を覆う絶縁層211を形成する。次に、絶縁層211上に、トランジスタ201、206等を形成する(図14(B))。

【0218】

次に、図14(C)に示すように、作製基板301と基板51とを、接着層142を用いて貼り合わせる。

【0219】

次に、図15(A)に示すように、作製基板301と、共通電極112、導電層251、及び絶縁層220と、を分離する。ここでは、分離層303と、共通電極112、導電層251、及び絶縁層220と、の間で分離する例を示す。図15(A)の下部に、共通電極112、導電層251、及び絶縁層220から分離された分離層303と作製基板301を示す。

【0220】

本作製方法例では、共通電極112及び導電層251に、酸化物導電層を用い、絶縁層220に酸化物絶縁層を用いる。そのため、共通電極112、導電層251、及び絶縁層220と、分離層303との界面に、別途、酸化物層を形成しなくとも、作製基板301と基板51とを分離することができる(図15(A)、(B))。これにより、作製基板301を分離するとともに、共通電極112及び導電層251を露出させることができる。酸化物層を除去する工程が不要となるため、表示装置の作製工程を短縮することができる。

【0221】

次に、共通電極112上に配向膜133aを形成する。その後、接着層141を用いて、着色層131、遮光層132、及び配向膜133b等が形成された基板61と、基板51

10

20

30

40

50

と、の間に、液晶層 133 を封止する。以上により、表示装置 100C を作製することができる。

【0222】

以上のように、本発明の一態様では、表示装置を構成するトランジスタ及び液晶素子等の機能素子の多くを作製基板上で形成するため、基板 51 及び基板 61 の材料によらず、高温をかけて機能素子を作製できる。したがって、信頼性の高い表示パネルを実現できる。

【0223】

本発明の一態様では、トランジスタを形成する前に、液晶素子の電極を形成するため、液晶素子の電極を平坦な面上に形成できる。したがって、セルギャップのばらつき及び液晶の初期配向のばらつきを抑制することができる。

10

【0224】

本発明の一態様では、作製基板を分離した後、不要な層の除去工程を介することなく、表示装置の作製を進めることができる。よって、作製工程の短縮及び製造コストの低減が可能となる。

【0225】

< 1 - 5 . 表示装置の作製方法例 3 >

図 8 に示す表示装置 100C の作製方法の一例について、図 16 及び図 17 を用いて説明する。

【0226】

図 16 及び図 17 では、作製基板と分離層の界面で分離を行う例を示す。そして、分離層を配向膜として用いる例を示す。

20

【0227】

まず、図 16 (A) に示すように、作製基板 301 上に分離層 309 を形成する。

【0228】

分離層 309 は、後に、配向膜 133a として用いられる。分離層 309 としては、例えば、ポリイミド、ポリエステル、ポリオレフィン、ポリアミド、ポリカーボネート、またはアクリル等の有機樹脂を形成する。次に、レーザ照射または加熱処理を行うことで、作製基板と有機樹脂の密着性を向上させることが好ましい。

【0229】

次に、分離層 309 上に、共通電極 112 及び導電層 251 を形成する。

30

【0230】

本発明の一態様では、トランジスタを形成する前に共通電極 112 を形成するため、平坦な面上に共通電極 112 を形成することができる。

【0231】

次に、共通電極 112 及び導電層 251 を覆う絶縁層 220 を形成する。次に、絶縁層 220 上に、画素電極 111 及び導電層 253 を形成する。次に、画素電極 111 及び導電層 253 を覆う絶縁層 211 を形成する。次に、絶縁層 211 上に、トランジスタ 201、206 等を形成する (図 16 (B))。

【0232】

次に、図 16 (C) に示すように、作製基板 301 と基板 51 とを、接着層 142 を用いて貼り合わせる。

40

【0233】

次に、図 17 (A) に示すように、作製基板 301 と分離層 309 とを分離する。例えば、先のレーザ照射よりも高いエネルギー密度でレーザ照射を行う、または、先の加熱処理よりも高い温度で加熱処理を行うことで、作製基板 301 と分離層 309 との界面で分離することができる。なお、作製基板と有機樹脂の密着性を向上させる処理と、本工程での処理のうち、一方でレーザ照射を行い、他方で加熱処理を行ってもよい。また、分離前または分離中に、作製基板 301 と分離層 309 との界面に液体を浸透させてもよい。

【0234】

または、作製基板 301 と分離層 309 との間に金属層を設け、該金属層に電流を流すこ

50

とで該金属層を加熱し、金属層と分離層 309 の界面で分離を行ってもよい。

【0235】

次に、分離層 309 の一部を除去し、導電層 251 を露出する(図 17 (B))。分離層 309 のうち、残した部分を、配向膜 133a として用いることができる。分離層 309 のうち、残した部分の表面には、ラビング処理を施すことが好ましい。

【0236】

その後、接着層 141 を用いて、着色層 131、遮光層 132、及び配向膜 133b 等が形成された基板 61 と、基板 51 と、の間に、液晶層 133 を封止する。以上により、表示装置 100C を作製することができる。

【0237】

以上のように、本発明の一態様では、表示装置を構成するトランジスタ及び液晶素子等の機能素子の多くを作製基板上で形成するため、基板 51 及び基板 61 の材料によらず、高温をかけて機能素子を作製できる。したがって、信頼性の高い表示パネルを実現できる。

【0238】

本発明の一態様では、トランジスタを形成する前に、液晶素子の電極を形成するため、液晶素子の電極を平坦な面上に形成できる。したがって、セルギャップのばらつき及び液晶の初期配向のばらつきを抑制することができる。

【0239】

< 1 - 6 . 表示装置の構成例 3 >

図 18 (A)、図 19 (A)、及び図 20 に、表示装置の一例をそれぞれ示す。図 18 (A) は、表示装置 100D の断面図であり、図 19 (A) は、表示装置 100E の断面図であり、図 20 は、表示装置 100F の断面図である。なお、表示装置 100D、表示装置 100E、及び表示装置 100F の斜視図は、図 2 に示す表示装置 100 と同様であるため、ここでの説明は省略する。

【0240】

図 18 (A) に示す表示装置 100D は、先に示す表示装置 100C と、画素電極 111 と共通電極 112 の形状が異なる。

【0241】

画素電極 111 及び共通電極 112 の双方が、櫛歯状の上面形状(平面形状ともいう)、またはスリットが設けられた上面形状を有していてもよい。

【0242】

図 18 (A) に示す表示装置 100D の表示部 62 は、上面から見て、画素電極 111 及び共通電極 112 の双方が設けられていない部分を有する。

【0243】

または、上面から見て、一方の電極のスリットの端部と、他方の電極のスリットの端部が重なる形状であってもよい。この場合の断面図を図 18 (B) に示す。

【0244】

または、上面から見て、画素電極 111 及び共通電極 112 が互いに重なる部分を有していてもよい。この場合の断面図を図 18 (C) に示す。

【0245】

または、上面から見て、一方の電極の一方の端部は、他方の電極と重なり、他方の端部は、他方の電極と重ならなくてもよい。この場合の断面図を図 18 (D) に示す。

【0246】

または、図 18 (E) に示すように、画素電極 111 及び共通電極 112 は、同一平面上に設けられていてもよい。

【0247】

図 19 (A) に示す表示装置 100E は、縦電界方式の液晶素子を用いた透過型の液晶表示装置の一例である。

【0248】

図 19 (A) に示すように、表示装置 100E は、基板 51、接着層 142、トランジス

10

20

30

40

50

タ 2 0 1、トランジスタ 2 0 6、液晶素子 4 0、配向膜 1 3 3 a、配向膜 1 3 3 b、接続部 2 0 4、接続部 2 5 2、接着層 1 4 1、スペーサ 1 1 7、着色層 1 3 1、遮光層 1 3 2、オーバーコート 1 2 1、基板 6 1、及び偏光板 1 3 0 等を有する。

【 0 2 4 9 】

表示部 6 2 は、トランジスタ 2 0 6 及び液晶素子 4 0 を有する。

【 0 2 5 0 】

トランジスタ 2 0 6 は、ゲート 2 2 1、ゲート絶縁層 2 1 3、及び半導体層（チャネル領域 2 3 1 a 及び低抵抗領域 2 3 1 b）を有する。

【 0 2 5 1 】

導電層 2 2 2 は、絶縁層 2 1 4 及び絶縁層 2 1 5 に設けられた開口を通じて、低抵抗領域 2 3 1 b と接続している。

10

【 0 2 5 2 】

液晶素子 4 0 は、V A モードが適用された液晶素子である。液晶素子 4 0 は、画素電極 1 1 1、共通電極 1 1 2、及び液晶層 1 1 3 を有する。液晶層 1 1 3 は、画素電極 1 1 1 と共通電極 1 1 2 の間に位置する。

【 0 2 5 3 】

画素電極 1 1 1 と絶縁層 2 1 2 の間には、可視光を透過する導電層 2 2 7 が設けられている。画素電極 1 1 1 と導電層 2 2 7 の間には絶縁層 2 2 0 が位置する。画素電極 1 1 1 は、容量素子の一方の電極として機能する。導電層 2 2 7 は、容量素子の他方の電極として機能する。導電層 2 2 7 は、例えば、配線（図示しない）を介して所定の電位が与えられていることが好ましい。

20

【 0 2 5 4 】

画素電極 1 1 1 は、トランジスタ 2 0 6 が有する半導体層の低抵抗領域 2 3 1 b と電氣的に接続される。

【 0 2 5 5 】

接続部 2 0 7 では、半導体層の低抵抗領域 2 3 1 b が、画素電極 1 1 1 と接続している。半導体層の低抵抗領域 2 3 1 b は、絶縁層 2 1 2 及び絶縁層 2 2 0 の開口部の側面と接する部分を有する。半導体層の低抵抗領域 2 3 1 b は、絶縁層 2 1 2 及び絶縁層 2 2 0 の開口部の側面と接し、かつ、画素電極 1 1 1 と接続する。これにより、画素電極 1 1 1 を平坦に設けることができる。

30

【 0 2 5 6 】

半導体層に、可視光を透過する材料を用いることで、接続部 2 0 7 を、画素の開口部 6 8 に設けることができる。

【 0 2 5 7 】

接続部 2 0 7 は基板 6 1 側に凹凸を有さない。そのため、接続部 2 0 7 と重なり、かつ接続部 2 0 7 よりも基板 6 1 側に位置する、画素電極 1 1 1、絶縁層 2 2 0、及び配向膜 1 3 3 a の基板 6 1 側の表面は、それぞれ、平坦となる。したがって、液晶層 1 1 3 の接続部 2 0 7 と重なる部分を、他の部分と同様に表示に用いることができる。そのため、接続部 2 0 7 が設けられている領域を画素の開口部（表示に寄与する部分）として用いることができる。これにより、開口率を高めることができ、表示装置の高精細化が容易となる。

40

【 0 2 5 8 】

共通電極 1 1 2 は、接続体 2 4 3 を介して、導電層 1 1 8 と電氣的に接続される。導電層 1 1 8 は、画素電極 1 1 1 と同一の材料、同一の工程で形成することができる。接続部 2 5 2 では、液晶層 1 1 3 よりも基板 5 1 側に設けられた導電層と、共通電極 1 1 2 と、を電氣的に接続する。これにより、F P C 7 2 を介して、共通電極 1 1 2 に定電位を供給することができる。

【 0 2 5 9 】

接続体 2 4 3 としては、例えば導電性の粒子を用いることができる。導電性の粒子としては、有機樹脂またはシリカなどの粒子の表面を金属材料で被覆したものを用いることができる。金属材料としてニッケルや金を用いると接触抵抗を低減できるため好ましい。また

50

ニッケルをさらに金で被覆するなど、２種類以上の金属材料を層状に被覆させた粒子を用いることが好ましい。また接続体２４３として弾性変形もしくは塑性変形する材料を用いることが好ましい。このとき導電性の粒子は図１９（Ａ）に示すように上下方向に潰れた形状となる場合がある。こうすることで、接続体２４３と、これと電氣的に接続する導電層との接触面積が増大し、接触抵抗が低減できるほか、接続不良などの不具合を抑制できる。

【０２６０】

接続体２４３は接着層１４１に覆われるように配置することが好ましい。例えば硬化前の接着層１４１に、接続体２４３を分散させておけばよい。

【０２６１】

オーバーコート１２１が平坦化機能を有すると、共通電極１１２を平坦に形成することができる。これにより、液晶層１１３の厚さのばらつきを抑制することができる。

【０２６２】

トランジスタ２０１、２０６は、可視光を透過する導電層２２７と同一の材料、同一の工程で形成されるゲート２２３を有していてもよい。図１９（Ａ）では、駆動回路部６４にのみ、ゲート２２３を設ける例を示す。

【０２６３】

図１９（Ｂ）は、表示装置１００Ｅの作製方法の一部を説明する断面図である。例えば、画素電極１１１、導電層２５１、及び導電層１１８に、酸化物導電層を用い、絶縁層２２０に酸化物絶縁層を用いると、上述の表示装置の作製方法例２を適用することができる。これにより、作製基板３０１を分離するとともに、画素電極１１１、導電層２５１、及び導電層１１８を露出させることができる。酸化物層を除去する工程が不要となるため、表示装置の作製工程を短縮することができる。

【０２６４】

図２０に示す表示装置１００Ｆは、横電界方式の液晶素子を用いた反射型の液晶表示装置の一例である。

【０２６５】

画素電極１１４に、可視光を反射する導電性材料を用い、共通電極１１２に可視光を透過する導電性材料を用いることで、本発明の一態様の表示装置を、反射型の液晶表示装置として機能させることができる。

【０２６６】

可視光を反射する導電性材料としては、例えば、アルミニウム、銀、またはこれらの金属材料を含む合金等が挙げられる。

【０２６７】

基板６１側から入射した外光４６は、画素電極１１４で反射されて、基板６１側から取り出される。

【０２６８】

反射型の液晶表示装置においても、共通電極１１２の液晶層１１３側の面と、絶縁層２２０の液晶層１１３側の面とが、同一面を形成できると、画素の開口部６８内で、配向膜１３３ａと配向膜１３３ｂの間隔を均一にすることができる。つまり、共通電極１１２の厚さが、液晶層１１３の厚さに影響を与えない。液晶層１１３の厚さは、画素の開口部６８内で均一となる。これにより、表示装置１００Ｆは、色再現性を高め、良好な表示を行うことができる。

【０２６９】

また、配向膜１３３ａが平坦に設けられることで、共通電極１１２の端部においても、初期配向を揃えやすくなる。隣接する２つの副画素間に、液晶層１１３の初期配向が揃いにくい領域が生じることを抑制できる。したがって、開口率を高めることができ、表示装置の高精細化が容易となる。

【０２７０】

< １ - ７ . 表示装置の構成例 ４ >

10

20

30

40

50

本発明の一態様は、タッチセンサが搭載された表示装置（入出力装置またはタッチパネルともいう）に適用することができる。上述の各表示装置の構成を、タッチパネルに適用することができる。本実施の形態では、表示装置 100C にタッチセンサを搭載する例を主に説明する。

【0271】

本発明の一態様のタッチパネルが有する検知素子（センサ素子ともいう）に限定は無い。指やスタイラスなどの被検知体の近接または接触を検知することのできる様々なセンサを、検知素子として適用することができる。

【0272】

センサの方式としては、例えば、静電容量方式、抵抗膜方式、表面弾性波方式、赤外線方式、光学方式、感圧方式など様々な方式を用いることができる。

【0273】

本実施の形態では、静電容量方式の検知素子を有するタッチパネルを例に挙げて説明する。

【0274】

静電容量方式としては、表面型静電容量方式、投影型静電容量方式等がある。また、投影型静電容量方式としては、自己容量方式、相互容量方式等がある。相互容量方式を用いると、同時多点検知が可能となるため好ましい。

【0275】

本発明の一態様のタッチパネルは、別々に作製された表示装置と検知素子とを貼り合わせる構成、表示素子を支持する基板及び対向基板の一方または双方に検知素子を構成する電極等を設ける構成等、様々な構成を適用することができる。

【0276】

図 21 及び図 22 に、タッチパネルの一例を示す。図 21 (A) は、タッチパネル 350A の斜視図である。図 21 (B) は、図 21 (A) を展開した斜視概略図である。なお、明瞭化のため、代表的な構成要素のみを示している。図 21 (B) では、基板 61 及び基板 162 を破線で輪郭のみ明示している。図 22 は、タッチパネル 350A の断面図である。

【0277】

タッチパネル 350A は、別々に作製された表示装置と検知素子とを貼り合わせた構成である。

【0278】

タッチパネル 350A は、入力装置 375 と、表示装置 370 とを有し、これらが重ねて設けられている。

【0279】

入力装置 375 は、基板 162、電極 127、電極 128、複数の配線 138、及び複数の配線 139 を有する。FPC72b は、複数の配線 138 及び複数の配線 139 の各々と電氣的に接続する。FPC72b には IC73b が設けられている。

【0280】

表示装置 370 は、対向して設けられた基板 51 と基板 61 とを有する。表示装置 370 は、表示部 62 及び駆動回路部 64 を有する。基板 51 上には、配線 65 等が設けられている。FPC72a は、配線 65 と電氣的に接続される。FPC72a には IC73a が設けられている。

【0281】

表示部 62 及び駆動回路部 64 には、配線 65 から、信号及び電力が供給される。当該信号及び電力は、外部または IC73a から、FPC72a を介して配線 65 に入力される。

【0282】

図 22 は、表示部 62、駆動回路部 64、FPC72a を含む領域、及び FPC72b を含む領域等の断面図である。

10

20

30

40

50

【0283】

基板51と基板61とは、接着層141によって貼り合わされている。基板61と基板162とは、接着層169によって貼り合わされている。ここで、基板51から基板61までの各層が、表示装置370に相当する。また、基板162から電極124までの各層が入力装置375に相当する。つまり、接着層169は、表示装置370と入力装置375を貼り合わせているといえる。

【0284】

図22に示す表示装置370の構成は、図8に示す表示装置100Cと同様の構成であるため、詳細な説明は省略する。

【0285】

基板51には、接着層167によって、偏光板165が貼り合わされている。偏光板165には、接着層163によって、バックライト161が貼り合わされている。

【0286】

バックライト161としては、直下型のバックライト、またはエッジライト型のバックライト等が挙げられる。LED(Light Emitting Diode)を備える直下型のバックライトを用いると、複雑なローカルディミングが可能となり、コントラストを高めることができるため好ましい。また、エッジライト型のバックライトを用いると、バックライトを含めたモジュールの厚さを低減できるため好ましい。

【0287】

基板162には、接着層168によって、偏光板166が貼り合わされている。偏光板166には、接着層164によって、保護基板160が貼り合わされている。電子機器にタッチパネル350Aを組み込む際、保護基板160を、指またはスタイラスなどの被検知体が直接触れる基板として用いてもよい。保護基板160には、基板51及び基板61等に用いることができる基板を適用することができる。保護基板160には、基板51及び基板61等に用いることができる基板の表面に保護層を形成した構成、または強化ガラス等を用いることが好ましい。当該保護層は、セラミックコートにより形成することができる。または、当該保護層は、酸化シリコン、酸化アルミニウム、酸化イットリウム、イットリア安定化ジルコニア(YSZ)などの無機絶縁材料を用いて形成することができる。

【0288】

入力装置375と表示装置370の間に偏光板166を配置してもよい。その場合、図22に示す保護基板160、接着層164、及び接着層168を設けなくてよい。つまり、タッチパネル350Aの最表面に基板162が位置する構成とすることができる。基板162には、上記の保護基板160に用いることができる材料を適用することが好ましい。

【0289】

基板162の基板61側には、電極127及び電極128が設けられている。電極127及び電極128は同一平面上に形成されている。絶縁層125は、電極127及び電極128を覆うように設けられている。電極124は、絶縁層125に設けられた開口を介して、電極127を挟むように設けられる2つの電極128と電氣的に接続している。

【0290】

入力装置375が有する導電層のうち、画素の開口部と重なる導電層(電極127、128等)には、可視光を透過する材料を用いる。

【0291】

電極127、128と同一の導電層を加工して得られた配線139が、電極124と同一の導電層を加工して得られた導電層126と接続している。導電層126は、接続体242bを介してFPC72bと電氣的に接続される。

【0292】

次に、図23を用いて、本発明の一態様の表示装置に適用可能な入力装置(タッチセンサ)の駆動方法の例について説明する。

【0293】

図23(A)は、相互容量方式のタッチセンサの構成を示すブロック図である。図23(

10

20

30

40

50

A)では、パルス電圧出力回路601及び電流検知回路602を示している。図23(A)では、パルスが与えられる電極621、電流の変化を検知する電極622をそれぞれ配線X1-X6、配線Y1-Y6の6本の配線として示している。なお、電極の数は、これに限られない。図23(A)では、電極621及び電極622が重畳すること、または電極621及び電極622が近接して配置されることで形成される容量603を図示している。なお、電極621と電極622とはその機能を互いに置き換えてもよい。

【0294】

例えば、電極127は電極621または電極622の一方に対応し、電極128が電極621または電極622の他方に対応する。

【0295】

パルス電圧出力回路601は、例えば配線X1-X6に順にパルス電圧を入力するための回路である。電流検知回路602は、例えば配線Y1-Y6のそれぞれに流れる電流を検知するための回路である。

【0296】

配線X1-X6のうち1つにパルス電圧が印加されることで、容量603を形成する電極621及び電極622の間には電界が生じ、電極622に電流が流れる。この電極間に生じる電界の一部は、指やペンなどの被検知体が近接または接触することにより遮蔽され、電極間に生じる電界の強さが変化する。その結果、電極622に流れる電流の大きさが変化する。

【0297】

例えば、被検知体の近接または接触がない場合、配線Y1-Y6に流れる電流の大きさは容量603の大きさに応じた値となる。一方、被検知体の近接または接触により電界の一部が遮蔽された場合には、配線Y1-Y6に流れる電流の大きさが減少する変化を検知する。このことを利用して、被検知体の近接または接触を検出することができる。

【0298】

電流検知回路602は、1本の配線に流れる電流の(時間的な)積分値を検知してもよい。その場合、例えば積分回路等を用いることができる。または、電流のピーク値を検知してもよい。その場合、例えば電流を電圧に変換して、電圧値のピーク値を検知してもよい。

【0299】

図23(B)には、図23(A)に示す相互容量方式のタッチセンサにおける入出力波形のタイミングチャートの例を示す。図23(B)では、1センシング期間で各行列の検知を行うものとする。また図23(B)では、被検知体の接触または近接を検出しない場合(非タッチ時)と、被検知体の接触または近接を検出した場合(タッチ時)の2つの場合を並べて示している。ここで、配線Y1-Y6については、検知される電流の大きさに対応する電圧の波形を示している。

【0300】

図23(B)に示すように、配線X1-X6には順次パルス電圧が与えられる。これに応じて、配線Y1-Y6の配線に電流が流れる。非タッチ時では、配線X1-X6の配線の電圧の変化に応じて、配線Y1-Y6には同様の電流が流れるため、配線Y1-Y6のそれぞれの出力波形は同様な波形となる。一方、タッチ時では、配線Y1-Y6のうち、被検知体が接触、または近接する箇所に位置する配線に流れる電流が減少するため、図23(B)に示すように、出力波形が変化する。

【0301】

図23(B)では、配線X3と配線Y3とが交差する箇所またはその近傍に、被検知体が接触または近接した場合の例を示している。

【0302】

このように、相互容量方式では一对の電極間に生じる電界が遮蔽されることに起因する電流の変化を検知することにより、被検知体の位置情報を取得することができる。なお、検出感度が高い場合には、被検知体が検知面(例えばタッチパネルの表面)から離れていて

10

20

30

40

50

も、その座標を検出することもできる。

【0303】

また、タッチパネルにおいては、表示部の表示期間と、タッチセンサのセンシング期間とをずらした駆動方法を用いることにより、タッチセンサの検出感度を高めることができる。例えば、表示の1フレーム期間の間に、表示期間と、センシング期間を分けて行えばよい。このとき、1フレーム期間中に2以上のセンシング期間を設けることが好ましい。センシングの頻度を増やすことで、検出感度をより高めることができる。

【0304】

パルス電圧出力回路601及び電流検知回路602は、例えば1個のICチップの中に形成されていることが好ましい。当該ICは、例えばタッチパネルに実装されること、もしくは電子機器の筐体内の基板に実装されることが好ましい。また、可撓性を有するタッチパネルとする場合には、曲げた部分では寄生容量が増大し、ノイズの影響が大きくなってしまう恐れがあるため、ノイズの影響を受けにくい駆動方法が適用されたICを用いることが好ましい。例えばシグナル・ノイズ比(S/N比)を高める駆動方法が適用されたICを用いることが好ましい。

10

【0305】

<1-8.表示装置の構成例5>

図24及び図25に、タッチパネルの一例を示す。図24(A)は、タッチパネル350Bの斜視図である。図24(B)は、図24(A)を展開した斜視概略図である。なお、明瞭化のため、代表的な構成要素のみを示している。図24(B)では、基板61を破線で輪郭のみ明示している。図25は、タッチパネル350Bの断面図である。

20

【0306】

タッチパネル350Bは、画像を表示する機能と、タッチセンサとしての機能と、を有する、インセル型のタッチパネルである。

【0307】

タッチパネル350Bは、対向基板のみに、検知素子を構成する電極等を設けた構成である。このような構成は、別々に作製された表示装置と検知素子とを貼り合わせる構成に比べて、タッチパネルを薄型化もしくは軽量化することができる、または、タッチパネルの部品点数を少なくすることができる。

30

【0308】

図24(A)、(B)において、入力装置376は、基板61に設けられている。また、入力装置376の配線138及び配線139等は、表示装置379に設けられたFPC72と電氣的に接続する。

【0309】

このような構成とすることで、タッチパネル350Bに接続するFPCを1つの基板側(ここでは基板51側)にのみ配置することができる。また、タッチパネル350Bに2以上のFPCを取り付ける構成としてもよいが、図24(A)、(B)に示すように、タッチパネル350Bには1つのFPC72を設け、FPC72から、表示装置379と入力装置376の両方に信号を供給する構成とすると、より構成を簡略化できるため好ましい。

40

【0310】

IC73は入力装置376を駆動する機能を有していてもよい。入力装置376を駆動するICをさらにFPC72上に設けてもよい。または、入力装置376を駆動するICを基板51上に実装してもよい。

【0311】

図25は、図24(A)におけるFPC72を含む領域、接続部69、駆動回路部64、及び表示部62を含む断面図である。

【0312】

接続部69では、配線139(または配線138)の1つと、導電層115の1つとが、接続体243を介して電氣的に接続している。

50

【0313】

基板61と絶縁層123の間には、電極124、絶縁層125、電極127、及び電極128が設けられている。電極127及び電極128は同一平面上に形成されている。絶縁層125は、電極127及び電極128を覆うように設けられている。電極124は、絶縁層125に設けられた開口を介して、電極127を挟むように設けられる2つの電極128と電氣的に接続している。電極124、127、128は、それぞれ可視光を透過する。これらの電極が可視光を透過する場合、各電極を画素の開口部68と重ねて配置できるため、開口率の低下を抑制でき好ましい。なお、電極124、127、128は、それぞれ、可視光を遮る材料を用いて形成されてもよい。その場合、可視光を遮る電極は、遮光領域66と重ねて配置することが好ましい。また、表示装置の使用者に当該電極が視認されないようにするため、可視光を遮る電極と、基板61との間に、遮光層を設けることが好ましい。

10

【0314】

タッチパネル350Bは、オーバーコート121と配向膜133bとの間に、導電層244を有する。導電層244は、第2の共通電極として機能することができる。導電層244には定電位が供給される。

【0315】

表示装置の高精細化により、副画素間の幅が狭くなることで、液晶の配向不良が生じやすくなる。本発明の一態様の表示装置では、共通電極112と画素電極111の間に電圧を印加するだけでなく、導電層244と画素電極111の間に電圧を印加することができる。

20

【0316】

電極127、128と同一の導電層を加工して得られた配線139が、電極124と同一の導電層を加工して得られた導電層126と接続している。導電層126は、導電層244と同一の導電層を加工して得られた導電層245と接続している。導電層245は、接続体243を介して導電層115と電氣的に接続される。

【0317】

タッチパネル350Bは、一つのFPCにより、画素を駆動する信号と検知素子を駆動する信号が供給される。そのため、電子機器に組み込みやすく、また、部品点数を削減することが可能となる。

30

【0318】

<1-9. 表示装置の構成例6>

図26に、タッチパネルの一例を示す。図26は、タッチパネル350Cの断面図である。

【0319】

タッチパネル350Cは、画像を表示する機能と、タッチセンサとしての機能と、を有する、インセル型のタッチパネルである。

【0320】

タッチパネル350Cは、表示素子を支持する基板のみに、検知素子を構成する電極等を設けた構成である。このような構成は、別々に作製された表示装置と検知素子とを貼り合わせる構成や、対向基板側に検知素子を作製する構成に比べて、タッチパネルを薄型化もしくは軽量化することができる、または、タッチパネルの部品点数を少なくすることができる。

40

【0321】

図26に示すタッチパネル350Cは、先に示す表示装置100の構成に加え、補助配線119を有する。

【0322】

補助配線119は、共通電極112と電氣的に接続されている。共通電極と電氣的に接続する補助配線を設けることで、共通電極の抵抗に起因する電圧降下を抑制することができる。また、このとき、金属酸化物を含む導電層と、金属を含む導電層の積層構造とする場

50

合には、ハーフトーンマスクを用いたパターンニング技術により形成すると、工程を簡略化できるため好ましい。

【0323】

補助配線119は、共通電極112よりも抵抗値の低い膜である。補助配線119は、例えば、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、銀、ネオジム、スカンジウム等の金属材料またはこれらの元素を含む合金材料を用いて、単層または積層で形成することができる。

【0324】

タッチパネルの使用者から視認されないよう、補助配線119は、遮光層132等と重なる位置に設けられることが好ましい。

10

【0325】

図26では、隣り合う2つの副画素を含む断面図を示す。図26に示す2つの副画素はそれぞれ異なる画素が有する副画素である。

【0326】

図26に示すタッチパネル350Cでは、左の副画素が有する共通電極112と、右の副画素が有する共通電極112との間に形成される容量を利用して、被検知体の近接または接触等を検知することができる。すなわちタッチパネル350Cにおいて、共通電極112は、液晶素子の共通電極と、検知素子の電極と、の両方を兼ねる。

【0327】

このように、本発明の一態様のタッチパネルでは、液晶素子を構成する電極が、検知素子を構成する電極を兼ねるため、作製工程を簡略化でき、かつ作製コストを低減できる。また、タッチパネルの薄型化、軽量化を図ることができる。

20

【0328】

共通電極112は、補助配線119と電気的に接続されている。補助配線119を設けることで、検知素子の電極の抵抗を低減させることができる。検知素子の電極の抵抗が低下することで、検知素子の電極の時定数を小さくすることができる。検知素子の電極の時定数が小さいほど、検出感度を高めることができ、さらには、検出の精度を高めることができる。

【0329】

検知素子の電極の時定数は、例えば、0秒より大きく 1×10^{-4} 秒以下、好ましくは0秒より大きく 5×10^{-5} 秒以下、より好ましくは0秒より大きく 5×10^{-6} 秒以下、より好ましくは0秒より大きく 5×10^{-7} 秒以下、より好ましくは0秒より大きく 2×10^{-7} 秒以下であるとよい。特に、時定数を 1×10^{-6} 秒以下とすることで、ノイズの影響を抑制しつつ高い検出感度を実現することができる。

30

【0330】

タッチパネル350Cは、一つのFPCにより、画素を駆動する信号と検知素子を駆動する信号が供給される。そのため、電子機器に組み込みやすく、また、部品点数を削減することが可能となる。

【0331】

以下では、タッチパネル350Cの動作方法の例などを示す。

40

【0332】

図27(A)は、タッチパネル350Cの表示部62に設けられる画素回路の一部における等価回路図である。

【0333】

一つの画素(副画素)は少なくともトランジスタ206と液晶素子40を有する。トランジスタ206のゲートには、配線3501が電気的に接続されている。また、トランジスタ206のソースまたはドレインの一方には、配線3502が電気的に接続されている。

【0334】

画素回路は、X方向に延在する複数の配線(例えば、配線3510__1、配線3510__2)と、Y方向に延在する複数の配線(例えば、配線3511__1)を有し、これらは互

50

いに交差して設けられ、その間に容量が形成される。

【0335】

また、画素回路に設けられる画素のうち、一部の隣接する複数の画素は、それぞれに設けられる液晶素子の一方の電極が電氣的に接続され、一つのブロックを形成する。当該ブロックは、島状のブロック（例えば、ブロック3515__1、ブロック3515__2）と、X方向またはY方向に延在するライン状のブロック（例えば、Y方向に延在するブロック3516）の、2種類に分類される。なお、図27（A）では、画素回路の一部のみを示しているが、実際にはこれら2種類のブロックがX方向及びY方向に繰り返し配置される。ここで、液晶素子の一方の電極としては、例えば共通電極などが挙げられる。一方、液晶素子の他方の電極としては、例えば画素電極などが挙げられる。

10

【0336】

X方向に延在する配線3510__1（または3510__2）は、島状のブロック3515__1（またはブロック3515__2）と電氣的に接続される。なお、図示しないが、X方向に延在する配線3510__1は、ライン状のブロックを介してX方向に沿って不連続に配置される複数の島状のブロック3515__1を電氣的に接続する。また、Y方向に延在する配線3511__1は、ライン状のブロック3516と電氣的に接続される。

【0337】

図27（B）は、X方向に延在する複数の配線（配線3510__1乃至配線3510__6、まとめて配線3510とも記す）と、Y方向に延在する複数の配線（配線3511__1乃至配線3511__6、まとめて配線3511とも記す）の接続構成を示した等価回路図である。X方向に延在する配線3510の各々、及びY方向に延在する配線3511の各々には、共通電位を入力することができる。また、X方向に延在する配線3510の各々には、パルス電圧出力回路からパルス電圧を入力することができる。また、Y方向に延在する配線3511の各々は、検出回路と電氣的に接続することができる。なお、配線3510と配線3511とは入れ替えることができる。

20

【0338】

図28（A）、（B）を用いて、タッチパネル350Cの動作方法の一例について説明する。

【0339】

ここでは1フレーム期間を、書き込み期間と検知期間とに分ける。書き込み期間は画素への画像データの書き込みを行う期間であり、配線3501（ゲート線、または走査線ともいう）が順次選択される。一方、検知期間は、検知素子によるセンシングを行う期間である。

30

【0340】

図28（A）は、書き込み期間における等価回路図である。書き込み期間では、X方向に延在する配線3510と、Y方向に延在する配線3511の両方に、共通電位が入力される。

【0341】

図28（B）は、検知期間における等価回路図である。検知期間では、Y方向に延在する配線3511の各々は、検出回路と電氣的に接続する。また、X方向に延在する配線3510には、パルス電圧出力回路からパルス電圧が入力される。

40

【0342】

図28（C）は、相互容量方式の検知素子における入出力波形のタイミングチャートの一例である。

【0343】

図28（C）では、1フレーム期間で各行列での被検知体の検知を行うものとする。また、図28（C）では、検知期間における、被検知体を検知しない場合（非タッチ）と被検知体を検知する場合（タッチ）との2つの場合について示している。

【0344】

配線3510__1乃至配線3510__6は、パルス電圧出力回路からパルス電圧が与えら

50

れる配線である。配線 3 5 1 0 __ 1 乃至配線 3 5 1 0 __ 6 にパルス電圧が印加されることで、容量を形成する一対の電極間には電界が生じ、容量に電流が流れる。この電極間に生じる電界が、指やペンなどのタッチによる遮蔽等により変化する。つまり、タッチなどにより、容量の容量値に変化が生じる。このことを利用して、被検知体の近接または接触を検知することができる。

【 0 3 4 5 】

配線 3 5 1 1 __ 1 乃至配線 3 5 1 1 __ 6 は、容量の容量値の変化による、配線 3 5 1 1 __ 1 乃至配線 3 5 1 1 __ 6 での電流の変化を検出するための検出回路と接続されている。配線 3 5 1 1 __ 1 乃至配線 3 5 1 1 __ 6 では、被検知体の近接または接触がないと検出される電流値に変化はないが、検出する被検知体の近接または接触により容量値が減少する場合には電流値が減少する。なお、電流の検出は、電流量の総和を検出してもよい。その場合には、積分回路等を用いて検出を行えばよい。または、電流のピーク値を検出してもよい。その場合には、電流を電圧に変換して、電圧値のピーク値を検出してもよい。

10

【 0 3 4 6 】

なお、図 2 8 (C) において、配線 3 5 1 1 __ 1 乃至配線 3 5 1 1 __ 6 については、検出される電流値に対応する電圧値とした波形を示している。なお、図 2 8 (C) のように、表示動作のタイミングと、検知動作のタイミングとは、同期させて動作することが望ましい。

【 0 3 4 7 】

配線 3 5 1 0 __ 1 乃至配線 3 5 1 0 __ 6 に与えられたパルス電圧にしたがって、配線 3 5 1 1 __ 1 乃至配線 3 5 1 1 __ 6 での波形が変化する。被検知体の近接または接触がない場合には、配線 3 5 1 0 __ 1 乃至配線 3 5 1 0 __ 6 の電圧の変化に応じて配線 3 5 1 1 __ 1 乃至配線 3 5 1 1 __ 6 の波形が一様に変化する。一方、被検知体が近接または接触する箇所では、電流値が減少するため、これに対応する電圧値の波形も変化する。

20

【 0 3 4 8 】

このように、容量値の変化を検出することにより、被検知体の近接または接触を検知することができる。なお、指やペンなどの被検知体は、タッチパネルに接触せず、近接した場合でも、信号が検出される場合がある。

【 0 3 4 9 】

なお、図 2 8 (C) では、配線 3 5 1 0 において、書き込み期間に与えられる共通電位と、検知期間に与えられる低電位が等しい例を示すが、本発明の一態様はこれに限られず、共通電位と低電位は異なる電位であってよい。

30

【 0 3 5 0 】

またパルス電圧出力回路及び検出回路は、例えば 1 個の IC の中に形成されていることが好ましい。当該 IC は、例えばタッチパネルに実装されることが、もしくは電子機器の筐体内の基板に実装されることが好ましい。また可撓性を有するタッチパネルとする場合には、曲げた部分では寄生容量が増大し、ノイズの影響が大きくなってしまふ恐れがあるため、ノイズの影響を受けにくい駆動方法が適用された IC を用いることが好ましい。例えばシグナル - ノイズ比 (S / N 比) を高める駆動方法が適用された IC を用いることが好ましい。

40

【 0 3 5 1 】

このように、画像の書き込み期間と検知素子によるセンシングを行う期間とを、独立して設けることが好ましい。これにより、画素の書き込み時のノイズに起因する検知素子の感度の低下を抑制することができる。

【 0 3 5 2 】

本発明の一態様では、図 2 8 (D) に示すように、1 フレーム期間に書き込み期間と検知期間をそれぞれ 1 つ有する。または、図 2 8 (E) に示すように、1 フレーム期間に検知期間を 2 つ有していてもよい。1 フレーム期間に検知期間を複数設けることで、検出感度をより高めることができる。例えば、1 フレーム期間に検知期間を 2 つ以上 4 つ以下有していてもよい。

50

【0353】

次に、タッチパネル350Cが有する検知素子の上面構成例について、図29を用いて説明する。

【0354】

図29(A)に、検知素子の上面図を示す。検知素子は、導電層56a及び導電層56bを有する。導電層56aは、検知素子の一方の電極として機能し、導電層56bは、検知素子の他方の電極として機能する。検知素子は、導電層56aと、導電層56bとの間に形成される容量を利用して、被検知体の近接または接触等を検知することができる。なお、導電層56a及び導電層56bは、櫛歯状の上面形状、またはスリットが設けられた上面形状を有している場合があるが、ここでは省略する。

10

【0355】

本発明の一態様において、導電層56a及び導電層56bは、液晶素子の共通電極としての機能も有する。

【0356】

Y方向に複数配設された導電層56aは、それぞれX方向に延在して設けられている。また、Y方向に複数配設された導電層56bは、Y方向に延在して設けられた導電層58によって、電氣的に接続されている。図29(A)では、m本の導電層56aと、n本の導電層58を有する例を示す。

【0357】

なお、導電層56aは、X方向に複数配設されていてもよく、その場合、Y方向に延在して設けられていてもよい。また、X方向に延在して設けられた導電層58によって、X方向に複数配設された導電層56bが電氣的に接続されていてもよい。

20

【0358】

図29(B)に示すように、検知素子の電極として機能する導電層56は、複数の画素60にわたって設けられる。導電層56は、図29(A)の導電層56a、56bのそれぞれに相当する。画素60は、それぞれ異なる色を呈する複数の副画素からなる。図29(B)では、3つの副画素60a、60b、60cにより、画素60が構成されている例を示す。

【0359】

また、検知素子が有する一对の電極は、それぞれ、補助配線と電氣的に接続されていることが好ましい。図29(C)に示すように、導電層56が補助配線57と電氣的に接続されていてもよい。なお、図29(C)では、導電層上に補助配線が重ねて設けられている例を示すが、補助配線上に導電層が重ねて設けられていてもよい。X方向に複数配設された導電層56は、補助配線57を介して、導電層58と電氣的に接続されていてもよい。

30

【0360】

可視光を透過する導電層の抵抗値は比較的高い場合がある。そのため、補助配線と電氣的に接続させることで、検知素子が有する一对の電極の抵抗をそれぞれ低減することが好ましい。

【0361】

検知素子が有する一对の電極の抵抗を低減することで、一对の電極の時定数をそれぞれ小さくすることができる。これにより、検知素子の検出感度を向上させ、さらには、検知素子の検出精度を向上させることができる。

40

【0362】

< 1-10. 液晶素子の電極の上面構成例 >

図30(A)、(B)に、液晶素子の電極の上面形状の例を示す。

【0363】

液晶素子40が有する画素電極と共通電極とは、それぞれ、平板状に限られず、様々な開口パターン(スリットともいう)を有していてもよいし、屈曲部や枝分かれした櫛歯状を含む形状であってもよい。

【0364】

50

図 30 (A)、(B) に示す液晶素子 40 は、画素電極 111 と、共通電極 112 と、を有する。

【0365】

図 30 (A)、(B) に示すトランジスタ 206 は、ゲート 221、酸化物半導体層 (チャンネル領域 231a 及び低抵抗領域 231b)、及び導電層 222 を有する。画素電極 111 は、酸化物半導体層の低抵抗領域 231b と電氣的に接続されている。

【0366】

図 30 (A) では、画素電極 111 がスリットを有する例を示し、図 30 (B) では、画素電極 111 が櫛歯状を含む形状である例を示す。

【0367】

本発明の一態様の液晶表示装置では、可視光を透過する半導体層の低抵抗領域と、液晶素子の画素電極と、が直接接続する。画素電極とトランジスタのコンタクト部を、画素の開口部に配置することができるため、透過型の液晶表示装置の開口率を高めることができる。さらには、表示装置の高精細化が可能となる。

【0368】

また、本発明の一態様の液晶表示装置の作製方法を適用することで、液晶素子の電極を平坦に形成できるため、液晶素子のセルギャップのばらつきを低減することができる。また、液晶の初期配向のばらつきを低減することができる。これにより、液晶表示装置における、表示不良の抑制が可能となる。また、液晶の配向不良に起因する開口率の縮小を抑制できる。

【0369】

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【0370】

(実施の形態 2)

本実施の形態では、半導体装置について説明する。具体的には、本発明の一態様の表示装置に用いることのできるトランジスタ、及び当該トランジスタの作製方法について、図 31 乃至図 40 を用いて説明する。

【0371】

< 2 - 1 . トランジスタの構成例 1 >

図 31 (A) (B) (C) に、トランジスタの一例を示す。図 31 (A) (B) (C) に示すトランジスタは、スタガ型 (トップゲート構造) である。

【0372】

図 31 (A) は、トランジスタ 300 の上面図であり、図 31 (B) は図 31 (A) の一点鎖線 X1 - X2 間の断面図であり、図 31 (C) は図 31 (A) の一点鎖線 Y1 - Y2 間の断面図である。図 31 (A) では、明瞭化のため、絶縁層 310 などの構成要素を省略して図示している。なお、トランジスタの上面図においては、以降の図面においても図 31 (A) と同様に、構成要素の一部を省略して図示する場合がある。また、一点鎖線 X1 - X2 方向をチャンネル長 (L) 方向、一点鎖線 Y1 - Y2 方向をチャンネル幅 (W) 方向と呼称する場合がある。

【0373】

図 31 (A) (B) (C) に示すトランジスタ 300 は、基板 302 上の絶縁層 304 と、絶縁層 304 上の酸化物半導体層 308 と、酸化物半導体層 308 上の絶縁層 310 と、絶縁層 310 上の導電層 312 と、絶縁層 304、酸化物半導体層 308、及び導電層 312 上の絶縁層 316 と、を有する。酸化物半導体層 308 は、導電層 312 と重なるチャンネル領域 308i と、絶縁層 316 と接するソース領域 308s と、絶縁層 316 と接するドレイン領域 308d と、を有する。ソース領域 308s の抵抗率は、チャンネル領域 308i の抵抗率に比べて低い。ドレイン領域 308d の抵抗率は、チャンネル領域 308i の抵抗率に比べて低い。

【0374】

絶縁層 316 は、窒素または水素を有する。絶縁層 316 と、ソース領域 308s 及びド

10

20

30

40

50

レイン領域 308d と、が接することで、絶縁層 316 中の窒素または水素がソース領域 308s 及びドレイン領域 308d 中に添加される。ソース領域 308s 及びドレイン領域 308d は、窒素または水素が添加されることで、キャリア密度が高くなる。

【0375】

トランジスタ 300 は、絶縁層 316 上の絶縁層 318 と、絶縁層 316、318 に設けられた開口部 341a を介して、ソース領域 308s に電氣的に接続される導電層 320a と、絶縁層 316、318 に設けられた開口部 341b を介して、ドレイン領域 308d に電氣的に接続される導電層 320b と、を有していてもよい。

【0376】

導電層 312 は、ゲート電極としての機能を有し、導電層 320a は、ソース電極としての機能を有し、導電層 320b は、ドレイン電極としての機能を有する。

10

【0377】

絶縁層 310 は、ゲート絶縁層としての機能を有する。また、絶縁層 310 は、過剰酸素領域を有する。絶縁層 310 が過剰酸素領域を有することで、加熱時などに、酸化物半導体層 308 が有するチャネル領域 308i 中に過剰酸素を供給することができる。チャネル領域 308i に形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高い半導体装置を提供することができる。

【0378】

酸化物半導体層 308 中に過剰酸素を供給させるために、酸化物半導体層 308 の下方に形成される絶縁層 304 に過剰酸素を供給してもよい。ただし、この場合、絶縁層 304 中に含まれる過剰酸素は、酸化物半導体層 308 が有するソース領域 308s 及びドレイン領域 308d にも供給されうる。ソース領域 308s 及びドレイン領域 308d 中に過剰酸素が供給されると、ソース領域 308s 及びドレイン領域 308d の抵抗が高くなる場合がある。

20

【0379】

一方で、酸化物半導体層 308 の上方に形成される絶縁層 310 に過剰酸素を有する構成とすることで、チャネル領域 308i にのみ選択的に過剰酸素を供給させることが可能となる。あるいは、チャネル領域 308i、ソース領域 308s、及びドレイン領域 308d に過剰酸素を供給させたのち、ソース領域 308s 及びドレイン領域 308d のキャリア密度を選択的に高めることで、ソース領域 308s 及びドレイン領域 308d の抵抗が高くなることを抑制することができる。

30

【0380】

酸化物半導体層 308 が有するソース領域 308s 及びドレイン領域 308d は、それぞれ、酸素欠損を形成する元素、または酸素欠損と結合する元素を有すると好ましい。当該酸素欠損を形成する元素、または酸素欠損と結合する元素としては、代表的には水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、チタン、及び希ガス等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。上記酸素欠損を形成する元素が絶縁層 316 中に 1 つまたは複数含まれる場合、絶縁層 316 からソース領域 308s 及びドレイン領域 308d に拡散する。及び/または上記酸素欠損を形成する元素は、不純物添加処理によりソース領域 308s 及びドレイン領域 308d 中に添加される。

40

【0381】

不純物元素が酸化物半導体層に添加されると、酸化物半導体層中の金属元素と酸素の結合が切断され、酸素欠損が形成される。または、不純物元素が酸化物半導体層に添加されると、酸化物半導体層中の金属元素と結合していた酸素が不純物元素と結合し、金属元素から酸素が脱離され、酸素欠損が形成される。これらの結果、酸化物半導体層においてキャリア密度が増加し、導電性が高くなる。

【0382】

次に、図 31 (A) (B) (C) に示す半導体装置の構成要素の詳細について説明する。

【0383】

50

基板 302 としては、様々な基板を用いることができ、特定のものに限定されることはない。基板 302 に用いることの材料としては、実施の形態 1 に示す基板 51、61 等と同様の材料を用いることができる。

【0384】

絶縁層 304 の形成には、スパッタリング法、CVD 法、蒸着法、PLD 法、印刷法、または塗布法等を適宜用いることができる。絶縁層 304 として、例えば、酸化物絶縁層または窒化物絶縁層を単層で、または積層して形成することができる。酸化物半導体層 308 との界面特性を向上させるため、絶縁層 304 において少なくとも酸化物半導体層 308 と接する領域は酸化物絶縁層で形成することが好ましい。また、絶縁層 304 として加熱により酸素を放出する酸化物絶縁層を用いることで、加熱処理により絶縁層 304 に含まれる酸素を、酸化物半導体層 308 に移動させることが可能である。

10

【0385】

絶縁層 304 の厚さは、50 nm 以上、または 100 nm 以上 3000 nm 以下、または 200 nm 以上 1000 nm 以下とすることができる。絶縁層 304 を厚くすることで、絶縁層 304 の酸素放出量を増加させることができると共に、絶縁層 304 と酸化物半導体層 308 との界面における界面準位、並びに酸化物半導体層 308 のチャネル領域 308i に含まれる酸素欠損を低減することが可能である。

【0386】

絶縁層 304 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 酸化物などを用いることができ、単層または積層で設けることができる。本実施の形態では、絶縁層 304 として、窒化シリコン膜と、酸化窒化シリコン膜との積層構造を用いる。このように、絶縁層 304 を積層構造として、下層側に窒化シリコン膜を用い、上層側に酸化窒化シリコン膜を用いることで、酸化物半導体層 308 中に効率よく酸素を導入することができる。

20

【0387】

酸化物半導体層 308 としては、実施の形態 1 に示す酸化物半導体層と同様の材料を用いることができる。

【0388】

絶縁層 310 は、トランジスタ 300 のゲート絶縁層として機能する。また、絶縁層 310 は、酸化物半導体層 308、特にチャネル領域 308i に酸素を供給する機能を有する。例えば、絶縁層 310 としては、酸化物絶縁層または窒化物絶縁層を単層または積層で形成することができる。なお、酸化物半導体層 308 との界面特性を向上させるため、絶縁層 310 において、酸化物半導体層 308 と接する領域は、少なくとも酸化物絶縁層を用いて形成することが好ましい。絶縁層 310 には、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、または窒化シリコンなどを用いることができる。

30

【0389】

絶縁層 310 の厚さは、5 nm 以上 400 nm 以下、または 5 nm 以上 300 nm 以下、または 10 nm 以上 250 nm 以下とすることができる。

【0390】

絶縁層 310 は、欠陥が少ないことが好ましく、代表的には、電子スピン共鳴法 (ESR: Electron Spin Resonance) で観察されるシグナルが少ない方が好ましい。例えば、上述のシグナルとしては、g 値が 2.001 に観察される E' センターに起因するシグナルが挙げられる。なお、E' センターは、シリコンのダングリングボンドに起因する。絶縁層 310 としては、E' センター起因のスピン密度が、 $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下である酸化シリコン膜、または酸化窒化シリコン膜を用いると好適である。

40

【0391】

絶縁層 310 には、上述のシグナル以外に二酸化窒素 (NO_2) に起因するシグナルが観察される場合がある。当該シグナルは、N の核スピンにより 3 つのシグナルに分裂してお

50

り、それぞれの g 値が 2.037 以上 2.039 以下（第 1 のシグナルとする）、 g 値が 2.001 以上 2.003 以下（第 2 のシグナルとする）、及び g 値が 1.964 以上 1.966 以下（第 3 のシグナルとする）に観察される。

【0392】

例えば、絶縁層 310 として、二酸化窒素 (NO_2) に起因するシグナルのスピン密度が、 $1 \times 10^{17} \text{ spins/cm}^3$ 以上 $1 \times 10^{18} \text{ spins/cm}^3$ 未満である絶縁層を用いると好適である。

【0393】

二酸化窒素 (NO_2) を含む窒素酸化物 (NO_x) は、絶縁層 310 中に準位を形成する。当該準位は、酸化物半導体層 308 のエネルギーギャップ内に位置する。そのため、窒素酸化物 (NO_x) が、絶縁層 310 及び酸化物半導体層 308 の界面に拡散すると、当該準位が絶縁層 310 側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁層 310 及び酸化物半導体層 308 界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。したがって、絶縁層 310 としては、窒素酸化物の含有量が少ない膜を用いると、トランジスタのしきい値電圧のシフトを低減することができる。

【0394】

窒素酸化物 (NO_x) の放出量が少ない絶縁層としては、例えば、酸化窒化シリコン膜を用いることができる。当該酸化窒化シリコン膜は、昇温脱離ガス分析法 (TDS: Thermal Desorption Spectroscopy) において、窒素酸化物 (NO_x) の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下である。なお、上記のアンモニアの放出量は、TDS における加熱処理の温度が 50 以上 650 以下、または 50 以上 550 以下の範囲での総量である。

【0395】

窒素酸化物 (NO_x) は、加熱処理においてアンモニア及び酸素と反応するため、アンモニアの放出量が多い絶縁層を用いることで窒素酸化物 (NO_x) が低減される。

【0396】

なお、絶縁層 310 を二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectrometry) で分析した場合、膜中の窒素濃度が $6 \times 10^{20} \text{ atoms/cm}^3$ 以下であると好ましい。

【0397】

また、絶縁層 310 として、ハフニウムシリケート (HfSiO_x)、窒素が添加されたハフニウムシリケート ($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート ($\text{HfAl}_x\text{O}_y\text{N}_z$)、酸化ハフニウムなどの $hi\text{-}k$ 材料を用いてもよい。当該 $hi\text{-}k$ 材料を用いることでトランジスタのゲートリークを低減できる。

【0398】

絶縁層 316 は、窒素または水素を有する。また、絶縁層 316 は、フッ素を有していてもよい。絶縁層 316 としては、例えば、窒化物絶縁層が挙げられる。該窒化物絶縁層は、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、窒化フッ化シリコン、またはフッ化窒化シリコン等を用いて形成することができる。絶縁層 316 に含まれる水素濃度は、 $1 \times 10^{22} \text{ atoms/cm}^3$ 以上であると好ましい。絶縁層 316 は、酸化物半導体層 308 のソース領域 308s 及びドレイン領域 308d と接する。したがって、絶縁層 316 と接するソース領域 308s 及びドレイン領域 308d 中の不純物（窒素または水素）濃度が高くなり、ソース領域 308s 及びドレイン領域 308d のキャリア密度を高めることができる。

【0399】

絶縁層 318 としては、酸化物絶縁層を用いることができる。また、絶縁層 318 としては、酸化物絶縁層と、窒化物絶縁層との積層膜を用いることができる。絶縁層 318 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸

10

20

30

40

50

化ハフニウム、酸化ガリウムまたはGa-Zn酸化物などを用いることができる。

【0400】

絶縁層318は、外部からの水素、水等のバリア膜として機能する膜であることが好ましい。

【0401】

絶縁層318の厚さは、30nm以上500nm以下、または100nm以上400nm以下とすることができる。

【0402】

導電層312、320a、320bの形成には、スパッタリング法、真空蒸着法、PLD法、または熱CVD法等を用いることができる。また、導電層312、320a、320bとしては、実施の形態1に示す導電層と同様の材料を用いることができる。

10

【0403】

導電層312、320a、320bには、ITO、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、またはITO等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0404】

なお、導電層312として、In-Ga-Zn酸化物に代表される酸化物半導体を用いてもよい。当該酸化物半導体は、絶縁層316から窒素または水素が供給されることで、キャリア密度が高くなる。別言すると、酸化物半導体は、酸化物導電体(OC: Oxide Conductor)として機能する。したがって、酸化物半導体は、ゲート電極として用いることができる。

20

【0405】

例えば、導電層312としては、酸化物導電体(OC)の単層構造、金属膜の単層構造、または酸化物導電体(OC)と、金属膜との積層構造等が挙げられる。

【0406】

なお、導電層312として、遮光性を有する金属膜の単層構造、または酸化物導電体(OC)と遮光性を有する金属膜との積層構造を用いる場合、導電層312の下方に形成されるチャネル領域308iを遮光することができるため、好適である。また、導電層312として、酸化物半導体または酸化物導電体(OC)と、遮光性を有する金属膜との積層構造を用いる場合、酸化物半導体または酸化物導電体(OC)上に、金属膜(例えば、チタン膜、タングステン膜など)を形成することで、金属膜中の構成元素が酸化物半導体または酸化物導電体(OC)側に拡散し低抵抗化する、金属膜の成膜時のダメージ(例えば、スパッタリングダメージなど)により低抵抗化する、あるいは金属膜中に酸化物半導体または酸化物導電体(OC)中の酸素が拡散することで、酸素欠損が形成され低抵抗化する。

30

【0407】

導電層312、320a、320bの厚さは、30nm以上500nm以下、または100nm以上400nm以下とすることができる。

40

【0408】

<2-2. トランジスタの構成例2>

次に、図31(A)(B)(C)に示すトランジスタと異なる構成について、図32(A)(B)(C)を用いて説明する。

【0409】

図32(A)は、トランジスタ300Aの上面図であり、図32(B)は図32(A)の一点鎖線X1-X2間の断面図であり、図32(C)は図32(A)の一点鎖線Y1-Y2間の断面図である。

【0410】

図32(A)(B)(C)に示すトランジスタ300Aは、基板302上の導電層306

50

と、導電層 306 上の絶縁層 304 と、絶縁層 304 上の酸化物半導体層 308 と、酸化物半導体層 308 上の絶縁層 310 と、絶縁層 310 上の導電層 312 と、絶縁層 304、酸化物半導体層 308、及び導電層 312 上の絶縁層 316 と、を有する。酸化物半導体層 308 は、導電層 312 と重なるチャネル領域 308 i と、絶縁層 316 と接するソース領域 308 s と、絶縁層 316 と接するドレイン領域 308 d と、を有する。ソース領域 308 s の抵抗率は、チャネル領域 308 i の抵抗率に比べて低い。ドレイン領域 308 d の抵抗率は、チャネル領域 308 i の抵抗率に比べて低い。

【0411】

トランジスタ 300 A は、先に示すトランジスタ 300 の構成に加え、導電層 306 と、開口部 343 と、を有する。

10

【0412】

開口部 343 は、絶縁層 304、310 に設けられる。また、導電層 306 は、開口部 343 を介して、導電層 312 と、電氣的に接続される。よって、導電層 306 と導電層 312 には、同じ電位が与えられる。なお、開口部 343 を設けずに、導電層 306 と、導電層 312 と、に異なる電位を与えてもよい。または、開口部 343 を設けずに、導電層 306 を遮光層として用いてもよい。例えば、導電層 306 を遮光性の材料により形成することで、チャネル領域 308 i に照射される下方からの光を抑制することができる。

【0413】

また、トランジスタ 300 A の構成とする場合、導電層 306 は、第 1 のゲート電極（ボトムゲート電極ともいう）としての機能を有し、導電層 312 は、第 2 のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁層 304 は、第 1 のゲート絶縁層としての機能を有し、絶縁層 310 は、第 2 のゲート絶縁層としての機能を有する。

20

【0414】

導電層 306 としては、先に記載の導電層 312、320 a、320 b と同様の材料を用いることができる。特に導電層 306 を、銅を含む材料により形成することで抵抗を低くすることができるため好適である。例えば、導電層 306 を窒化チタン膜、窒化タンタル膜、またはタングステン膜上に銅膜を設ける積層構造とし、導電層 320 a、320 b を窒化チタン膜、窒化タンタル膜、またはタングステン膜上に銅膜を設ける積層構造とすると好適である。この場合、トランジスタ 300 A を表示装置の画素トランジスタ及び駆動トランジスタのいずれか一方または双方に用いることで、導電層 306 と導電層 320 a との間に生じる寄生容量、及び導電層 306 と導電層 320 b との間に生じる寄生容量を低くすることができる。したがって、導電層 306、導電層 320 a、及び導電層 320 b を、トランジスタ 300 A の第 1 のゲート電極、ソース電極、及びドレイン電極として用いるのみならず、表示装置の電源供給用の配線、信号供給用の配線、または接続用の配線等に用いることも可能となる。

30

【0415】

このように、図 32 (A) (B) (C) に示すトランジスタ 300 A は、先に説明したトランジスタ 300 と異なり、酸化物半導体層 308 の上下にゲート電極として機能する導電層を有する構造である。トランジスタ 300 A に示すように、本発明の一態様の半導体装置には、複数のゲート電極を設けてもよい。

40

【0416】

また、図 32 (C) に示すように、酸化物半導体層 308 は、第 1 のゲート電極として機能する導電層 306 と、第 2 のゲート電極として機能する導電層 312 のそれぞれと対向するように位置し、2つのゲート電極として機能する導電層に挟まれている。

【0417】

導電層 312 のチャネル幅方向の長さは、酸化物半導体層 308 のチャネル幅方向の長さよりも長く、酸化物半導体層 308 のチャネル幅方向全体は、絶縁層 310 を介して導電層 312 に覆われている。また、導電層 312 と導電層 306 とは、絶縁層 304 及び絶縁層 310 に設けられる開口部 343 において接続されるため、酸化物半導体層 308 の

50

チャネル幅方向の側面の一方は、絶縁層 310 を介して導電層 312 と対向している。

【0418】

別言すると、トランジスタ 300A のチャネル幅方向において、導電層 306 及び導電層 312 は、絶縁層 304 及び絶縁層 310 に設けられる開口部 343 において接続すると共に、絶縁層 304 及び絶縁層 310 を介して酸化物半導体層 308 を取り囲む構成である。

【0419】

このような構成を有することで、トランジスタ 300A に含まれる酸化物半導体層 308 を、第 1 のゲート電極として機能する導電層 306 及び第 2 のゲート電極として機能する導電層 312 の電界によって電気的に取り囲むことができる。トランジスタ 300A のように、第 1 のゲート電極及び第 2 のゲート電極の電界によって、チャネル領域が形成される酸化物半導体層 308 を電気的に取り囲むトランジスタのデバイス構造を *Surrounded channel (S-channel)* 構造と呼ぶことができる。

10

【0420】

トランジスタ 300A は、*S-channel* 構造を有するため、導電層 306 または導電層 312 によってチャネルを誘起させるための電界を効果的に酸化物半導体層 308 に印加することができるため、トランジスタ 300A の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ 300A を微細化することが可能となる。また、トランジスタ 300A は、酸化物半導体層 308 が、導電層 306 及び導電層 312 によって取り囲まれた構造を有するため、トランジスタ 300A の機械的強度を高めることができる。

20

【0421】

なお、トランジスタ 300A のチャネル幅方向において、酸化物半導体層 308 の開口部 343 が形成されていない側に、開口部 343 と異なる開口部を形成してもよい。

【0422】

また、トランジスタ 300A に示すように、トランジスタが、半導体膜を間に挟んで存在する一対のゲート電極を有している場合、一方のゲート電極には信号 A が、他方のゲート電極には固定電位 V_b が与えられてもよい。また、一方のゲート電極には信号 A が、他方のゲート電極には信号 B が与えられてもよい。また、一方のゲート電極には固定電位 V_a が、他方のゲート電極には固定電位 V_b が与えられてもよい。

30

【0423】

信号 A は、例えば、導通状態または非導通状態を制御するための信号である。信号 A は、電位 V_1 、または電位 V_2 ($V_1 > V_2$ とする) の 2 種類の電位をとるデジタル信号であってもよい。例えば、電位 V_1 を高電源電位とし、電位 V_2 を低電源電位とすることができる。信号 A は、アナログ信号であってもよい。

【0424】

固定電位 V_b は、例えば、トランジスタのしきい値電圧 V_{thA} を制御するための電位である。固定電位 V_b は、電位 V_1 または電位 V_2 であってもよい。この場合、固定電位 V_b を生成するための電位発生回路を、別途設ける必要がなく好ましい。固定電位 V_b は、電位 V_1 及び電位 V_2 とは異なる電位であってもよい。固定電位 V_b を低くすることで、しきい値電圧 V_{thA} を高くできる場合がある。その結果、ゲート - ソース間電圧 V_{gs} が 0V のときのドレイン電流を低減し、トランジスタを有する回路のリーク電流を低減できる場合がある。例えば、固定電位 V_b を低電源電位よりも低くしてもよい。一方で、固定電位 V_b を高くすることで、しきい値電圧 V_{thA} を低くできる場合がある。その結果、ゲート - ソース間電圧 V_{gs} が高電源電位のときのドレイン電流を向上させ、トランジスタを有する回路の動作速度を向上できる場合がある。例えば、固定電位 V_b を低電源電位よりも高くしてもよい。

40

【0425】

信号 B は、例えば、導通状態または非導通状態を制御するための信号である。信号 B は、電位 V_3 、または電位 V_4 ($V_3 > V_4$ とする) の 2 種類の電位をとるデジタル信号であ

50

ってもよい。例えば、電位 V_3 を高電源電位とし、電位 V_4 を低電源電位とすることができる。信号 B は、アナログ信号であってもよい。

【0426】

信号 A と信号 B が共にデジタル信号である場合、信号 B は、信号 A と同じデジタル値を持つ信号であってもよい。この場合、トランジスタのオン電流を向上し、トランジスタを有する回路の動作速度を向上できる場合がある。このとき、信号 A における電位 V_1 及び電位 V_2 は、信号 B における電位 V_3 及び電位 V_4 と、異なっても良い。例えば、信号 B が入力されるゲートに対応するゲート絶縁層が、信号 A が入力されるゲートに対応するゲート絶縁層よりも厚い場合、信号 B の電位振幅 ($V_3 - V_4$) を、信号 A の電位振幅 ($V_1 - V_2$) より大きくしても良い。そうすることで、トランジスタの導通状態または非導通状態に対して、信号 A が与える影響と、信号 B が与える影響と、を同程度とすることができる場合がある。

10

【0427】

信号 A と信号 B が共にデジタル信号である場合、信号 B は、信号 A と異なるデジタル値を持つ信号であってもよい。この場合、トランジスタの制御を信号 A と信号 B によって別々に行うことができ、より高い機能を実現できる場合がある。例えば、トランジスタが n チャンネル型である場合、信号 A が電位 V_1 であり、かつ、信号 B が電位 V_3 である場合のみ導通状態となる場合、または、信号 A が電位 V_2 であり、かつ、信号 B が電位 V_4 である場合のみ非導通状態となる場合には、一つのトランジスタで $NAND$ 回路または NOR 回路等の機能を実現できる場合がある。また、信号 B は、しきい値電圧 V_{thA} を制御するための信号であってもよい。例えば、信号 B は、トランジスタを有する回路が動作している期間と、当該回路が動作していない期間と、で電位が異なる信号であってもよい。信号 B は、回路の動作モードに合わせて電位が異なる信号であってもよい。この場合、信号 B は信号 A ほど頻繁には電位が切り替わらない場合がある。

20

【0428】

信号 A と信号 B が共にアナログ信号である場合、信号 B は、信号 A と同じ電位のアナログ信号、信号 A の電位を定数倍したアナログ信号、または、信号 A の電位を定数だけ加算もしくは減算したアナログ信号等であってもよい。この場合、トランジスタのオン電流が向上し、トランジスタを有する回路の動作速度を向上できる場合がある。信号 B は、信号 A と異なるアナログ信号であってもよい。この場合、トランジスタの制御を信号 A と信号 B によって別々に行うことができ、より高い機能を実現できる場合がある。

30

【0429】

信号 A がデジタル信号であり、信号 B がアナログ信号であってもよい。または信号 A がアナログ信号であり、信号 B がデジタル信号であってもよい。

【0430】

トランジスタの両方のゲート電極に固定電位を与える場合、トランジスタを、抵抗素子と同等の素子として機能させることができる場合がある。例えば、トランジスタが n チャンネル型である場合、固定電位 V_a または固定電位 V_b を高く（低く）することで、トランジスタの実効抵抗を低く（高く）することができる場合がある。固定電位 V_a 及び固定電位 V_b を共に高く（低く）することで、一つのゲートしか有さないトランジスタによって得られる実効抵抗よりも低い（高い）実効抵抗が得られる場合がある。

40

【0431】

なお、トランジスタ 300A のその他の構成は、先に示すトランジスタ 300 と同様であり、同様の効果を奏する。

【0432】

< 2 - 3 . トランジスタの構成例 3 >

次に、図 32 (A) (B) (C) に示すトランジスタと異なる構成について、図 33 及び図 34 を用いて説明する。

【0433】

図 33 (A) (B) は、トランジスタ 300B の断面図であり、図 34 (A) (B) は、

50

トランジスタ 300C の断面図である。なお、トランジスタ 300B 及びトランジスタ 300C の上面図は、図 32 (A) に示すトランジスタ 300A と同様であるため、ここでの説明は省略する。

【0434】

図 33 (A) (B) に示すトランジスタ 300B は、先に示すトランジスタ 300A と、絶縁層 310 及び導電層 312 の形状が異なる。具体的には、トランジスタのチャネル長 (L) 方向の断面において、トランジスタ 300A は、絶縁層 310 及び導電層 312 の形状が矩形状であるのに対し、トランジスタ 300B は、絶縁層 310 及び導電層 312 の形状がテーパ形状である。より詳しくは、トランジスタ 300A は、トランジスタのチャネル長 (L) 方向の断面において、導電層 312 の上端部と、絶縁層 310 の下端部とが概略同じ位置に形成される。一方で、トランジスタ 300B は、トランジスタのチャネル長 (L) 方向の断面において、導電層 312 の上端部が絶縁層 310 の下端部よりも内側に形成される。別言すると、絶縁層 310 の側端部は、導電層 312 の側端部よりも外側に位置する。

10

【0435】

トランジスタ 300A としては、導電層 312 と、絶縁層 310 と、を同じマスクで、ドライエッチング法を用いて、一括して加工することで形成できる。トランジスタ 300B としては、導電層 312 と、絶縁層 310 と、を同じマスクで、ウエットエッチング法及びドライエッチング法を組み合わせることで加工することで形成できる。

【0436】

トランジスタ 300A のような構成とすることで、ソース領域 308s 及びドレイン領域 308d と、導電層 312 との端部が概略同じ位置に形成されるため好ましい。一方で、トランジスタ 300B のような構成とすることで、絶縁層 316 の被覆性が向上するため好ましい。

20

【0437】

図 34 (A) (B) に示すトランジスタ 300C は、先に示すトランジスタ 300A と比較し、導電層 312、及び絶縁層 310 の形状が異なる。具体的には、トランジスタ 300C は、トランジスタのチャネル長 (L) 方向の断面において、導電層 312 の下端部と、絶縁層 310 の上端部との位置が異なる。導電層 312 の下端部は、絶縁層 310 の上端部よりも内側に形成される。

30

【0438】

例えば、導電層 312 と、絶縁層 310 と、を同じマスクで、導電層 312 をウエットエッチング法で、絶縁層 310 をドライエッチング法で、それぞれ加工することで、トランジスタ 300C の構造とすることができる。

【0439】

トランジスタ 300C の構造とすることで、酸化物半導体層 308 中に、領域 308f が形成される場合がある。領域 308f は、チャネル領域 308i とソース領域 308s との間、及びチャネル領域 308i とドレイン領域 308d との間に形成される。

【0440】

領域 308f は、高抵抗領域あるいは低抵抗領域のいずれか一方として機能する。高抵抗領域とは、チャネル領域 308i と同等の抵抗を有し、ゲート電極として機能する導電層 312 が重畳しない領域である。領域 308f が高抵抗領域の場合、領域 308f は、所謂オフセット領域として機能する。領域 308f がオフセット領域として機能する場合には、トランジスタ 300C のオン電流の低下を抑制するために、チャネル長 (L) 方向の断面において、領域 308f を $1\mu\text{m}$ 以下とすることが好ましい。

40

【0441】

領域 308f が低抵抗領域の場合、チャネル領域 308i よりも抵抗が低く、且つソース領域 308s 及びドレイン領域 308d よりも抵抗が高い。領域 308f が低抵抗領域の場合、領域 308f は、所謂、LDD (Lightly Doped Drain) 領域として機能する。領域 308f が LDD 領域として機能する場合には、ドレイン領

50

域の電界緩和が可能となるため、ドレイン領域の電界に起因したトランジスタのしきい値電圧の変動を低減することができる。

【0442】

なお、領域308fをLDD領域とする場合には、例えば、絶縁層316から領域308fに窒素または水素を供給する、あるいは、導電層312及び絶縁層310をマスクとして、導電層312及び絶縁層310の上方から不純物元素を添加することで、当該不純物元素が絶縁層310を介し、酸化物半導体層308に添加されることで形成することができる。

【0443】

< 2 - 4 . トランジスタの作製方法例1 >

10

次に、図31に示すトランジスタ300の作製方法の一例について、図35乃至図37を用いて説明する。なお、図35乃至図37は、トランジスタ300の作製方法を説明するチャネル長(L)方向及びチャネル幅(W)方向の断面図である。

【0444】

まず、基板302上に絶縁層304を形成する。続いて、絶縁層304上に酸化物半導体層を形成する。その後、当該酸化物半導体層を島状に加工することで、酸化物半導体層307を形成する(図35(A))。

【0445】

絶縁層304は、スパッタリング法、CVD法、蒸着法、PLD法、印刷法、または塗布法等を適宜用いて形成することができる。本実施の形態においては、絶縁層304として、プラズマCVD装置を用い、厚さ400nmの窒化シリコン膜と、厚さ50nmの酸化窒化シリコン膜とを形成する。なお、絶縁層304を形成せずに、基板302上に酸化物半導体層308を形成してもよい。

20

【0446】

絶縁層304を形成した後、絶縁層304に酸素を添加してもよい。絶縁層304に添加する酸素としては、酸素ラジカル、酸素原子、酸素原子イオン、酸素分子イオン等がある。添加方法としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。また、絶縁層304上に酸素の脱離を抑制する膜を形成した後、該膜を介して絶縁層304に酸素を添加してもよい。

【0447】

上述の酸素の脱離を抑制する膜として、インジウム、亜鉛、ガリウム、錫、アルミニウム、クロム、タンタル、チタン、モリブデン、ニッケル、鉄、コバルト、またはタングステンの1以上を有する導電層あるいは半導体膜を用いて形成することができる。

30

【0448】

プラズマ処理で酸素の添加を行う場合、マイクロ波で酸素を励起し、高密度な酸素プラズマを発生させることで、絶縁層304への酸素添加量を増加させることができる。

【0449】

酸化物半導体層307としては、スパッタリング法、塗布法、パルスレーザー蒸着法、レーザーアブレーション法、熱CVD法等により形成することができる。なお、酸化物半導体層307への加工には、酸化物半導体層上にリソグラフィ工程によりマスクを形成した後、該マスクを用いて酸化物半導体層の一部をエッチングすることで形成することができる。また、印刷法を用いて、素子分離された酸化物半導体層307を直接形成してもよい。

40

【0450】

スパッタリング法で酸化物半導体層を形成する場合、プラズマを発生させるための電源装置は、RF電源装置、AC電源装置、DC電源装置等を適宜用いることができる。また、酸化物半導体層を形成する場合のスパッタリングガスは、希ガス(代表的にはアルゴン)、酸素、希ガス及び酸素の混合ガスを適宜用いる。なお、希ガス及び酸素の混合ガスの場合、希ガスに対して酸素のガス比を高めることが好ましい。

【0451】

50

なお、酸化物半導体層を形成する際に、例えば、スパッタリング法を用いる場合、基板温度を150 以上750 以下、または150 以上450 以下、または200 以上350 以下として、酸化物半導体層を成膜することで、結晶性を高めることができるため好ましい。

【0452】

本実施の形態においては、酸化物半導体層307として、スパッタリング装置を用い、スパッタリングターゲットとしてIn-Ga-Zn金属酸化物(In:Ga:Zn=4:2:4.1[原子数比])を用いて、膜厚35nmの酸化物半導体層を成膜する。

【0453】

また、酸化物半導体層307を形成した後、加熱処理を行い、酸化物半導体層307の脱水素化または脱水化をしてもよい。加熱処理の温度は、代表的には、150 以上基板歪み点未満、または250 以上450 以下、または300 以上450 以下である。

【0454】

加熱処理は、ヘリウム、ネオン、アルゴン、キセノン、クリプトン等の希ガス、または窒素を含む不活性ガス雰囲気で行うことができる。または、不活性ガス雰囲気中で加熱した後、酸素雰囲気中で加熱してもよい。なお、上記不活性雰囲気及び酸素雰囲気に水素、水などが含まれないことが好ましい。処理時間は例えば3分以上24時間以下とすることができる。

【0455】

該加熱処理は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、短時間に限り、基板の歪み点以上の温度で熱処理を行うことができる。そのため加熱処理時間を短縮することができる。

【0456】

酸化物半導体層を加熱しながら成膜する、または酸化物半導体層を形成した後、加熱処理を行うことで、酸化物半導体層において、SIMSにより得られる水素濃度を $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、または $1 \times 10^{19} \text{ atoms/cm}^3$ 以下、または $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、または $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、または $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、または $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とすることができる。

【0457】

次に、絶縁層304及び酸化物半導体層307上に絶縁層310__0を形成する(図35(B))。

【0458】

絶縁層310__0としては、酸化シリコン膜または酸化窒化シリコン膜を、プラズマ化学気相堆積装置(PECVD装置、または単にプラズマCVD装置という)を用いて形成することができる。この場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0459】

絶縁層310__0として、堆積性気体の流量に対して酸化性気体の流量を20倍より大きく100倍未満、または40倍以上80倍以下とし、処理室内の圧力を100Pa未満、または50Pa以下とするプラズマCVD装置を用いることで、欠陥量の少ない酸化窒化シリコン膜を形成することができる。

【0460】

また、絶縁層310__0として、プラズマCVD装置の真空排気された処理室内に載置された基板を280 以上400 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、絶縁層310__0として、緻密である酸化シリコン膜または酸化窒化シリコン膜を形成することができ

10

20

30

40

50

る。

【0461】

また、絶縁層310__0を、マイクロ波を用いたプラズマCVD法を用いて形成してもよい。マイクロ波とは300MHzから300GHzの周波数域を指す。マイクロ波は、電子温度が低く、電子エネルギーが小さい。また、供給された電力において、電子の加速に用いられる割合が少なく、より多くの分子の解離及び電離に用いられることが可能であり、密度の高いプラズマ（高密度プラズマ）を励起することができる。このため、被成膜面及び堆積物へのプラズマダメージが少なく、欠陥の少ない絶縁層310__0を形成することができる。

【0462】

また、絶縁層310__0を、有機シランガスを用いたCVD法を用いて形成することができる。有機シランガスとしては、珪酸エチル（TEOS：化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、テトラメチルシラン（TMS：化学式 $\text{Si}(\text{CH}_3)_4$ ）、テトラメチルシクロテトラシロキサン（TMCTS）、オクタメチルシクロテトラシロキサン（OMCTS）、ヘキサメチルジシラザン（HMDS）、トリエトキシシラン（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、トリシジメチルアミノシラン（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）などのシリコン含有化合物を用いることができる。有機シランガスを用いたCVD法を用いることで、被覆性の高い絶縁層310__0を形成することができる。

【0463】

本実施の形態では絶縁層310__0として、プラズマCVD装置を用い、厚さ100nmの酸化窒化シリコン膜を形成する。

【0464】

次に、絶縁層310__0上に導電層312__0を形成する（図35（C））。

【0465】

導電層312__0として、例えば金属酸化膜を用いる場合、導電層312__0の形成時に導電層312__0から絶縁層310__0中に酸素が添加される場合がある。図35（C）において、絶縁層310__0中に添加される酸素を矢印で模式的に表している。

【0466】

導電層312__0として、金属酸化膜を用いる場合、導電層312__0の形成方法としては、スパッタリング法を用い、形成時に酸素ガスを含む雰囲気中で形成することが好ましい。形成時に酸素ガスを含む雰囲気中で導電層312__0を形成することで、絶縁層310__0中に酸素を好適に添加することができる。なお、導電層312__0の形成方法は、スパッタリング法に限定されず、その他の方法、例えばALD法を用いてもよい。

【0467】

本実施の形態においては、導電層312__0として、スパッタリング法を用いて、膜厚が100nmのIn-Ga-Zn酸化物であるIGZO膜（In：Ga：Zn=4：2：4・1（原子数比））を成膜する。また、導電層312__0の形成前、または導電層312__0の形成後に、絶縁層310__0中に酸素添加処理を行ってもよい。当該酸素添加処理は、絶縁層304の形成後に行うことのできる酸素の添加と同様の方法で行うことができる。

【0468】

次に、導電層312__0上の所望の位置に、リソグラフィ工程によりマスク340を形成する（図35（D））。

【0469】

次に、マスク340上からエッチングを行い、導電層312__0と、絶縁層310__0と、を加工する。その後、マスク340を除去することで、島状の導電層312と、島状の絶縁層310とを形成する（図36（A））。

【0470】

本実施の形態においては、導電層312__0及び絶縁層310__0の加工を、ドライエッチング法を用いて行う。

10

20

30

40

50

【0471】

なお、導電層312__0及び絶縁層310__0の加工の際に、導電層312が重畳しない領域の酸化物半導体層307の膜厚が薄くなる場合がある。または、導電層312__0及び絶縁層310__0の加工の際に、酸化物半導体層307が重畳しない領域の絶縁層304の膜厚が薄くなる場合がある。また、導電層312__0及び絶縁層310__0の加工の際に、エッチャントまたはエッチングガス（例えば、塩素など）が酸化物半導体層307中に添加される、あるいは導電層312__0または絶縁層310__0の構成元素が酸化物半導体層307中に添加される場合がある。

【0472】

次に、絶縁層304、酸化物半導体層307、及び導電層312上に絶縁層316を形成する。絶縁層316を形成することで、絶縁層316と接する酸化物半導体層307は、ソース領域308s及びドレイン領域308dとなる。また、絶縁層310と接する酸化物半導体層307はチャネル領域308iとなる。これにより、チャネル領域308i、ソース領域308s、及びドレイン領域308dを有する酸化物半導体層308が形成される（図36（B））。

10

【0473】

絶縁層316として、窒化酸化シリコン膜を用いることで、絶縁層316に接するソース領域308s及びドレイン領域308dに、窒化酸化シリコン膜中の窒素または水素を供給することができる。

【0474】

また、絶縁層316の形成前に、酸化物半導体層307に、不純物元素の添加処理を行う、または絶縁層316の形成後に、絶縁層316を介して、酸化物半導体層307に、不純物元素の添加処理を行ってもよい。

20

【0475】

上記不純物元素の添加処理としては、イオンドーピング法、イオン注入法、プラズマ処理法等がある。プラズマ処理法の場合、添加する不純物元素を含むガス雰囲気にてプラズマを発生させて、プラズマ処理を行うことによって、不純物元素を添加することができる。上記プラズマを発生させる装置としては、ドライエッチング装置、アッシング装置、プラズマCVD装置、高密度プラズマCVD装置等を用いることができる。

【0476】

なお、不純物元素の原料ガスとして、 B_2H_6 、 PH_3 、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 SiH_4 、 Si_2H_6 、 F_2 、 HF 、 H_2 及び希ガスの一以上を用いることができる。または、希ガスで希釈された B_2H_6 、 PH_3 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 F_2 、 HF 、及び H_2 の一以上を用いることができる。なお、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。

30

【0477】

または、希ガスを添加した後、 B_2H_6 、 PH_3 、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 SiH_4 、 Si_2H_6 、 F_2 、 HF 、及び H_2 の一以上を酸化物半導体層307に添加してもよい。または、 B_2H_6 、 PH_3 、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 SiH_4 、 Si_2H_6 、 F_2 、 HF 、及び H_2 の一以上を添加した後、希ガスを酸化物半導体層307に添加してもよい。

40

【0478】

次に、絶縁層316上に絶縁層318を形成する（図36（C））。

【0479】

絶縁層318としては、先に記載の材料を選択することで形成できる。本実施の形態においては、絶縁層318として、プラズマCVD装置を用い、厚さ300nmの窒化シリコン膜を形成する。

【0480】

次に、絶縁層318の所望の位置に、リソグラフィによりマスクを形成した後、絶縁層318及び絶縁層316の一部をエッチングすることで、ソース領域308sに達する開口

50

部 3 4 1 a と、ドレイン領域 3 0 8 d に達する開口部 3 4 1 b と、を形成する（図 3 7（A））。

【0 4 8 1】

絶縁層 3 1 8 及び絶縁層 3 1 6 をエッチングする方法としては、ウエットエッチング法及びドライエッチング法のいずれか一方または双方を用いることができる。本実施の形態においては、ドライエッチング法を用い、絶縁層 3 1 8 及び絶縁層 3 1 6 を加工する。

【0 4 8 2】

次に、開口部 3 4 1 a、3 4 1 b を覆うように、ソース領域 3 0 8 s、ドレイン領域 3 0 8 d、及び絶縁層 3 1 8 上に導電層を形成し、当該導電層を所望の形状に加工することで、導電層 3 2 0 a、3 2 0 b を形成する（図 3 7（B））。

10

【0 4 8 3】

導電層 3 2 0 a、3 2 0 b としては、先に記載の材料を選択することで形成できる。本実施の形態においては、導電層 3 2 0 a、3 2 0 b として、スパッタリング装置を用い、厚さ 5 0 n m のタングステン膜と、厚さ 4 0 0 n m の銅膜との積層膜を形成する。

【0 4 8 4】

導電層 3 2 0 a、3 2 0 b となる導電層の加工方法としては、ウエットエッチング法及びドライエッチング法のいずれか一方または双方を用いることができる。本実施の形態では、ウエットエッチング法にて銅膜をエッチングしたのち、ドライエッチング法にてタングステン膜をエッチングすることで導電層を加工し、導電層 3 2 0 a、3 2 0 b を形成する。

20

【0 4 8 5】

以上の工程により、図 3 1 に示すトランジスタ 3 0 0 を作製することができる。

【0 4 8 6】

< 2 - 5 . トランジスタの作製方法例 2 >

次に、図 3 2 に示すトランジスタ 3 0 0 A の作製方法の一例について、図 3 8 乃至図 4 0 を用いて説明する。なお、図 3 8 乃至図 4 0 は、トランジスタ 3 0 0 A の作製方法を説明するチャネル長（L）方向及びチャネル幅（W）方向の断面図である。

【0 4 8 7】

まず、基板 3 0 2 上に導電層 3 0 6 を形成する。次に、基板 3 0 2 及び導電層 3 0 6 上に絶縁層 3 0 4 を形成し、絶縁層 3 0 4 上に酸化物半導体層を形成する。その後、当該酸化物半導体層を島状に加工することで、酸化物半導体層 3 0 7 を形成する（図 3 8（A））。

30

【0 4 8 8】

導電層 3 0 6 としては、導電層 3 2 0 a、3 2 0 b と同様の材料及び同様の手法により形成することができる。本実施の形態においては、導電層 3 0 6 として、厚さ 5 0 n m の窒化タンタル膜と、厚さ 1 0 0 n m の銅膜との積層膜をスパッタリング法により形成する。

【0 4 8 9】

次に、絶縁層 3 0 4 及び酸化物半導体層 3 0 7 上に絶縁層 3 1 0 __ 0 を形成する（図 3 8（B））。

【0 4 9 0】

次に、絶縁層 3 1 0 __ 0 上の所望の位置に、リソグラフィによりマスクを形成した後、絶縁層 3 1 0 __ 0 及び絶縁層 3 0 4 の一部をエッチングすることで、導電層 3 0 6 に達する開口部 3 4 3 を形成する（図 3 8（C））。

40

【0 4 9 1】

開口部 3 4 3 の形成方法としては、ウエットエッチング法及びドライエッチング法のいずれか一方または双方を用いることができる。本実施の形態においては、ドライエッチング法を用い、開口部 3 4 3 を形成する。

【0 4 9 2】

次に、開口部 3 4 3 を覆うように、導電層 3 0 6 及び絶縁層 3 1 0 __ 0 上に導電層 3 1 2 __ 0 を形成する（図 3 8（D））。

50

【 0 4 9 3 】

導電層 3 1 2 __ 0 として、例えば金属酸化膜を用いる場合、導電層 3 1 2 __ 0 の形成時に導電層 3 1 2 __ 0 から絶縁層 3 1 0 __ 0 中に酸素が添加される場合がある。なお、図 3 8 (D) において、絶縁層 3 1 0 __ 0 中に添加される酸素を矢印で模式的に表している。

【 0 4 9 4 】

開口部 3 4 3 を覆うように、導電層 3 1 2 __ 0 を形成することで、導電層 3 0 6 と、導電層 3 1 2 __ 0 とが電氣的に接続される。

【 0 4 9 5 】

次に、導電層 3 1 2 __ 0 上の所望の位置に、リソグラフィ工程によりマスク 3 4 0 を形成する (図 3 9 (A)) 。

10

【 0 4 9 6 】

次に、マスク 3 4 0 上から、エッチングを行い、導電層 3 1 2 __ 0 及び絶縁層 3 1 0 __ 0 を加工する。また、導電層 3 1 2 __ 0 及び絶縁層 3 1 0 __ 0 の加工後に、マスク 3 4 0 を除去する。導電層 3 1 2 __ 0 及び絶縁層 3 1 0 __ 0 を加工することで、島状の導電層 3 1 2 及び島状の絶縁層 3 1 0 が形成される (図 3 9 (B)) 。

【 0 4 9 7 】

本実施の形態においては、ドライエッチング法を用い、導電層 3 1 2 __ 0 及び絶縁層 3 1 0 __ 0 を加工する。

【 0 4 9 8 】

次に、絶縁層 3 0 4 、酸化物半導体層 3 0 7 、及び導電層 3 1 2 上に絶縁層 3 1 6 を形成する。なお、絶縁層 3 1 6 を形成することで、絶縁層 3 1 6 と接する酸化物半導体層 3 0 7 は、ソース領域 3 0 8 s 及びドレイン領域 3 0 8 d となる。また、絶縁層 3 1 0 と接する酸化物半導体層 3 0 7 はチャネル領域 3 0 8 i となる。これにより、チャネル領域 3 0 8 i 、ソース領域 3 0 8 s 、及びドレイン領域 3 0 8 d を有する酸化物半導体層 3 0 8 が形成される (図 3 9 (C)) 。

20

【 0 4 9 9 】

絶縁層 3 1 6 としては、先に記載の材料を選択することで形成できる。本実施の形態においては、絶縁層 3 1 6 として、プラズマ C V D 装置を用い、厚さ 1 0 0 n m の窒化酸化シリコン膜を形成する。また、当該窒化酸化シリコン膜の形成時において、プラズマ処理と、成膜処理との 2 つのステップを 2 2 0 の温度で行う。なお、当該プラズマ処理及び当該成膜処理としては、先の記載と同じ方法を用いることができる。

30

【 0 5 0 0 】

次に、絶縁層 3 1 6 上に絶縁層 3 1 8 を形成する (図 4 0 (A)) 。

【 0 5 0 1 】

次に、絶縁層 3 1 8 の所望の位置に、リソグラフィによりマスクを形成した後、絶縁層 3 1 8 及び絶縁層 3 1 6 の一部をエッチングすることで、ソース領域 3 0 8 s に達する開口部 3 4 1 a と、ドレイン領域 3 0 8 d に達する開口部 3 4 1 b と、を形成する (図 4 0 (B)) 。

【 0 5 0 2 】

次に、開口部 3 4 1 a 、 3 4 1 b を覆うように、ソース領域 3 0 8 s 、ドレイン領域 3 0 8 d 、及び絶縁層 3 1 8 上に導電層を形成し、当該導電層を所望の形状に加工することで導電層 3 2 0 a 、 3 2 0 b を形成する (図 4 0 (C)) 。

40

【 0 5 0 3 】

以上の工程により、図 3 2 に示すトランジスタ 3 0 0 A を作製することができる。

【 0 5 0 4 】

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【 0 5 0 5 】

(実施の形態 3)

本実施の形態では、本発明の一態様の表示装置を有するタッチパネルモジュール及び電子機器について、図 4 1 ~ 図 4 3 を用いて説明する。

50

【 0 5 0 6 】

図 4 1 に示すタッチパネルモジュール 8 0 0 0 は、上部カバー 8 0 0 1 と下部カバー 8 0 0 2 との間に、F P C 8 0 0 3 に接続されたタッチパネル 8 0 0 4、フレーム 8 0 0 9、プリント基板 8 0 1 0、及びバッテリー 8 0 1 1 を有する。

【 0 5 0 7 】

本発明の一態様の表示装置は、例えば、タッチパネル 8 0 0 4 に用いることができる。

【 0 5 0 8 】

上部カバー 8 0 0 1 及び下部カバー 8 0 0 2 は、タッチパネル 8 0 0 4 のサイズに合わせて、形状や寸法を適宜変更することができる。

【 0 5 0 9 】

本発明の一態様の表示装置は、タッチパネルとしての機能を有することができる。タッチパネル 8 0 0 4 は、抵抗膜方式または静電容量方式のタッチパネルを本発明の一態様の表示装置に重畳して用いることができる。また、タッチパネル 8 0 0 4 の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、タッチパネル 8 0 0 4 の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。

10

【 0 5 1 0 】

透過型の液晶素子を用いた場合には、図 4 1 に示すようにバックライト 8 0 0 7 を設けてもよい。バックライト 8 0 0 7 は、光源 8 0 0 8 を有する。なお、図 4 1 において、バックライト 8 0 0 7 上に光源 8 0 0 8 を配置する構成について例示したが、これに限定されない。例えば、バックライト 8 0 0 7 の端部に光源 8 0 0 8 を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機 E L 素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト 8 0 0 7 を設けない構成としてもよい。

20

【 0 5 1 1 】

フレーム 8 0 0 9 は、タッチパネル 8 0 0 4 の保護機能の他、プリント基板 8 0 1 0 の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム 8 0 0 9 は、放熱板としての機能を有していてもよい。

【 0 5 1 2 】

プリント基板 8 0 1 0 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー 8 0 1 1 による電源であってもよい。バッテリー 8 0 1 1 は、商用電源を用いる場合には、省略可能である。

30

【 0 5 1 3 】

タッチパネル 8 0 0 4 には、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【 0 5 1 4 】

図 4 2 (A) ~ (H) 及び図 4 3 は、電子機器を示す図である。これらの電子機器は、筐体 5 0 0 0、表示部 5 0 0 1、スピーカ 5 0 0 3、LED ランプ 5 0 0 4、操作キー 5 0 0 5（電源スイッチ、または操作スイッチを含む）、接続端子 5 0 0 6、センサ 5 0 0 7（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に

40

【 0 5 1 5 】

おいはまたは赤外線測定する機能を含むもの）、マイクロフォン 5 0 0 8、等を有することができる。図 4 2 (A) はモバイルコンピュータであり、上述したものの他に、スイッチ 5 0 0 9、赤外線ポート 5 0 1 0、等を有することができる。図 4 2 (B) は記録媒体を備えた携帯型の画像再生装置（たとえば、DVD 再生装置）であり、上述したものの他に、第 2 表示部 5 0 0 2、記録媒体読込部 5 0 1 1、等を有することができる。図 4 2 (C) はテレビジョン装置であり、上述したものの他に、スタンド 5 0 1 2 等を有することができる。テレビジョン装置の操作は、筐体 5 0 0 0 が備える操作スイッチや、別体のリモコン操作機

50

5 0 1 3 により行うことができる。リモコン操作機 5 0 1 3 が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部 5 0 0 1 に表示される映像を操作することができる。リモコン操作機 5 0 1 3 に、当該リモコン操作機 5 0 1 3 から出力する情報を表示する表示部を設ける構成としてもよい。図 4 2 (D) は携帯型遊技機であり、上述したものの他に、記録媒体読込部 5 0 1 1、等を有することができる。図 4 2 (E) はテレビ受像機能付きデジタルカメラであり、上述したものの他に、アンテナ 5 0 1 4、シャッターボタン 5 0 1 5、受像部 5 0 1 6、等を有することができる。図 4 2 (F) は携帯型遊技機であり、上述したものの他に、第 2 表示部 5 0 0 2、記録媒体読込部 5 0 1 1、等を有することができる。図 4 2 (G) は持ち運び型テレビ受像器であり、上述したものの他に、信号の送受信が可能な充電器 5 0 1 7、等を有することができる。図 4 2 (H) は腕時計型情報端末であり、上述したもののほかに、バンド 5 0 1 8、留め金 5 0 1 9、等を有することができる。ベゼル部分を兼ねる筐体 5 0 0 0 に搭載された表示部 5 0 0 1 は、非矩形状の表示領域を有している。表示部 5 0 0 1 は、時刻を表すアイコン 5 0 2 0、その他のアイコン 5 0 2 1 等を表示することができる。図 4 3 (A) はデジタルサイネージ (Digital Signage : 電子看板) である。図 4 3 (B) は円柱状の柱に取り付けられたデジタルサイネージである。

【 0 5 1 6 】

図 4 2 (A) ~ (H) 及び図 4 3 に示す電子機器は、様々な機能を有することができる。例えば、様々な情報 (静止画、動画、テキスト画像など) を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信または受信を行う機能、記録媒体に記録されているプログラムまたはデータを読み出して表示部に表示する機能、等を有することができる。さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または、複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能、等を有することができる。さらに、受像部を有する電子機器においては、静止画を撮影する機能、動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体 (外部またはカメラに内蔵) に保存する機能、撮影した画像を表示部に表示する機能、等を有することができる。なお、図 4 2 (A) ~ (H) 及び図 4 3 に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。

【 0 5 1 7 】

本実施の形態の電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。該表示部に、本発明の一態様の表示装置を適用することができる。

【 0 5 1 8 】

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【 符号の説明 】

【 0 5 1 9 】

3 4 容量素子
4 0 液晶素子
4 5 光
4 6 外光
5 1 基板
5 6 導電層
5 6 a 導電層
5 6 b 導電層
5 7 補助配線
5 8 導電層
6 0 画素

10

20

30

40

50

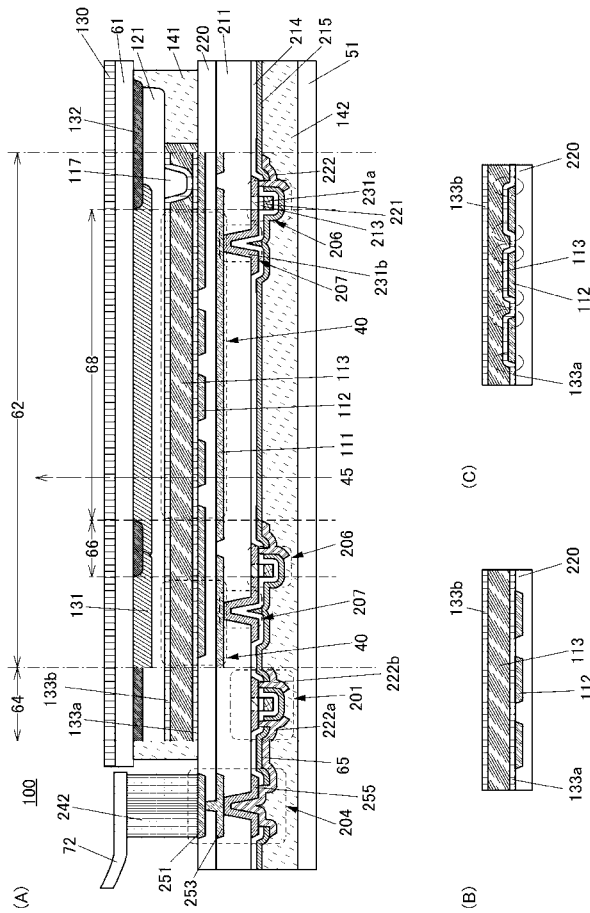
6 0 a	副画素	
6 0 b	副画素	
6 0 c	副画素	
6 1	基板	
6 2	表示部	
6 4	駆動回路部	
6 5	配線	
6 6	遮光領域	
6 7	領域	
6 8	開口部	10
6 9	接続部	
7 2	F P C	
7 2 a	F P C	
7 2 b	F P C	
7 3	I C	
7 3 a	I C	
7 3 b	I C	
8 1	走査線	
8 2	信号線	
1 0 0	表示装置	20
1 0 0 A	表示装置	
1 0 0 B	表示装置	
1 0 0 C	表示装置	
1 0 0 D	表示装置	
1 0 0 E	表示装置	
1 0 0 F	表示装置	
1 1 1	画素電極	
1 1 2	共通電極	
1 1 3	液晶層	
1 1 3 a	配向膜	30
1 1 3 b	配向膜	
1 1 4	画素電極	
1 1 5	導電層	
1 1 7	スペーサ	
1 1 8	導電層	
1 1 9	補助配線	
1 2 1	オーバーコート	
1 2 3	絶縁層	
1 2 4	電極	
1 2 5	絶縁層	40
1 2 6	導電層	
1 2 7	電極	
1 2 8	電極	
1 3 0	偏光板	
1 3 1	着色層	
1 3 2	遮光層	
1 3 3	液晶層	
1 3 3 a	配向膜	
1 3 3 b	配向膜	
1 3 8	配線	50

1 3 9	配線	
1 4 1	接着層	
1 4 2	接着層	
1 6 0	保護基板	
1 6 1	バックライト	
1 6 2	基板	
1 6 3	接着層	
1 6 4	接着層	
1 6 5	偏光板	
1 6 6	偏光板	10
1 6 7	接着層	
1 6 8	接着層	
1 6 9	接着層	
2 0 1	トランジスタ	
2 0 4	接続部	
2 0 6	トランジスタ	
2 0 7	接続部	
2 1 1	絶縁層	
2 1 2	絶縁層	
2 1 3	ゲート絶縁層	20
2 1 3 _ 0	絶縁層	
2 1 4	絶縁層	
2 1 5	絶縁層	
2 1 6	絶縁層	
2 2 0	絶縁層	
2 2 1	ゲート	
2 2 1 _ 0	導電層	
2 2 2	導電層	
2 2 2 a	導電層	
2 2 2 b	導電層	30
2 2 3	ゲート	
2 2 5 a	ソース電極	
2 2 5 b	ドレイン電極	
2 2 7	導電層	
2 2 8	走査線	
2 2 9	信号線	
2 3 1	半導体層	
2 3 1 a	チャネル領域	
2 3 1 b	低抵抗領域	
2 4 2	接続体	40
2 4 2 b	接続体	
2 4 3	接続体	
2 4 4	導電層	
2 4 5	導電層	
2 5 1	導電層	
2 5 2	接続部	
2 5 3	導電層	
2 5 5	導電層	
3 0 0	トランジスタ	
3 0 0 A	トランジスタ	50

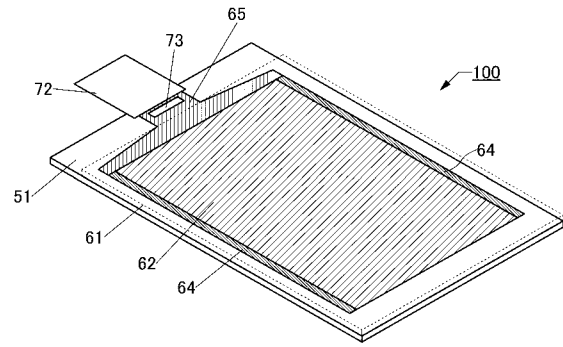
3 0 0 B	トランジスタ	
3 0 0 C	トランジスタ	
3 0 1	作製基板	
3 0 2	基板	
3 0 3	分離層	
3 0 4	絶縁層	
3 0 5	酸化物絶縁層	
3 0 6	導電層	
3 0 7	酸化物半導体層	
3 0 8	酸化物半導体層	10
3 0 8 d	ドレイン領域	
3 0 8 f	領域	
3 0 8 i	チャネル領域	
3 0 8 s	ソース領域	
3 0 9	分離層	
3 1 0	絶縁層	
3 1 0 _ 0	絶縁層	
3 1 2	導電層	
3 1 2 _ 0	導電層	
3 1 6	絶縁層	20
3 1 8	絶縁層	
3 2 0 a	導電層	
3 2 0 b	導電層	
3 4 0	マスク	
3 4 1 a	開口部	
3 4 1 b	開口部	
3 4 3	開口部	
3 5 0 A	タッチパネル	
3 5 0 B	タッチパネル	
3 5 0 C	タッチパネル	30
3 7 0	表示装置	
3 7 5	入力装置	
3 7 6	入力装置	
3 7 9	表示装置	
6 2 1	電極	
6 2 2	電極	
3 5 0 1	配線	
3 5 0 2	配線	
3 5 1 0	配線	
3 5 1 0 _ 1	配線	40
3 5 1 0 _ 2	配線	
3 5 1 0 _ 6	配線	
3 5 1 1	配線	
3 5 1 1 _ 1	配線	
3 5 1 1 _ 6	配線	
3 5 1 5 _ 1	ブロック	
3 5 1 5 _ 2	ブロック	
3 5 1 6	ブロック	
5 0 0 0	筐体	
5 0 0 1	表示部	50

5 0 0 2	表 示 部	
5 0 0 3	ス ピ ー カ	
5 0 0 4	L E D ラ ン プ	
5 0 0 5	操 作 キ ー	
5 0 0 6	接 続 端 子	
5 0 0 7	セ ン サ	
5 0 0 8	マ イ ク ロ フ ォ ン	
5 0 0 9	ス イ ッ チ	
5 0 1 0	赤 外 線 ポ ー ト	
5 0 1 1	記 録 媒 体 読 込 部	10
5 0 1 2	ス タ ン ド	
5 0 1 3	リ モ コ ン 操 作 機	
5 0 1 4	ア ン テ ナ	
5 0 1 5	シャ ッ タ ー ボ タ ン	
5 0 1 6	受 像 部	
5 0 1 7	充 電 器	
5 0 1 8	バ ン ド	
5 0 1 9	留 め 金	
5 0 2 0	ア イ コ ン	
5 0 2 1	ア イ コ ン	20
8 0 0 0	タ ッ チ パ ネ ル モ ジ ュ ー ル	
8 0 0 1	上 部 カ バ ー	
8 0 0 2	下 部 カ バ ー	
8 0 0 3	F P C	
8 0 0 4	タ ッ チ パ ネ ル	
8 0 0 7	バ ッ ク ラ イ ト	
8 0 0 8	光 源	
8 0 0 9	フ レ ー ム	
8 0 1 0	プ リ ン ト 基 板	
8 0 1 1	バ ッ テ リ	30

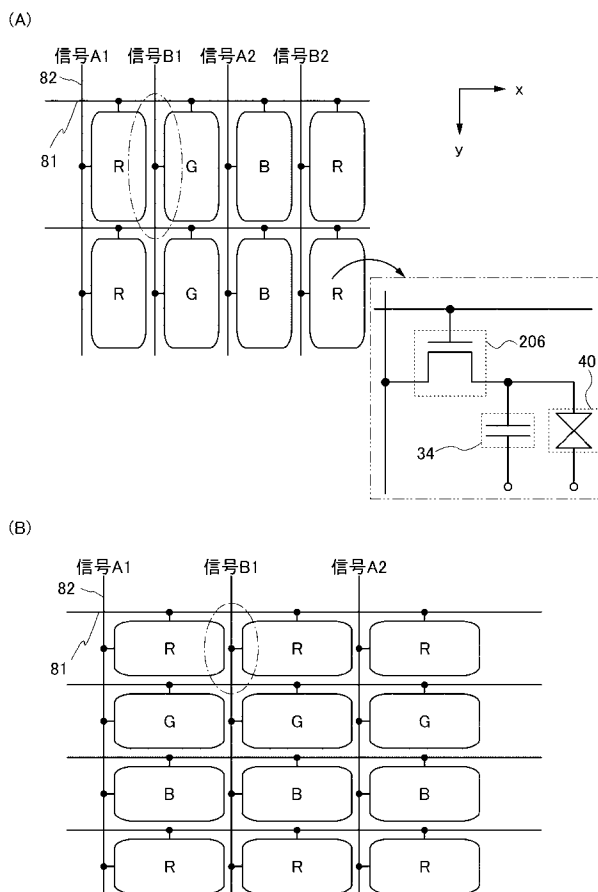
【 図 1 】



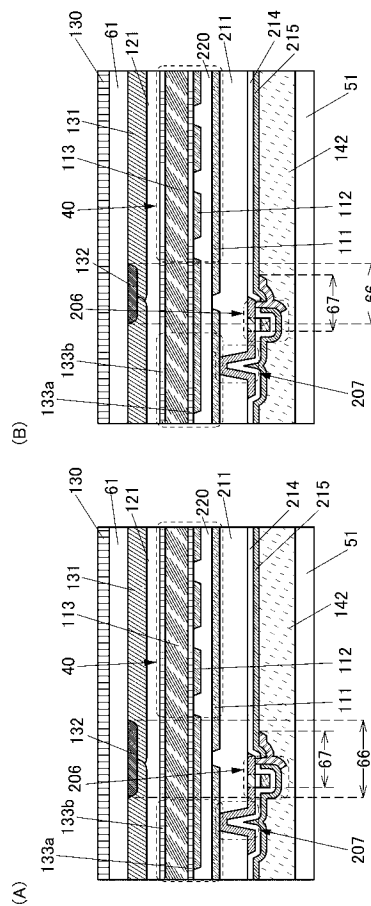
【 図 2 】



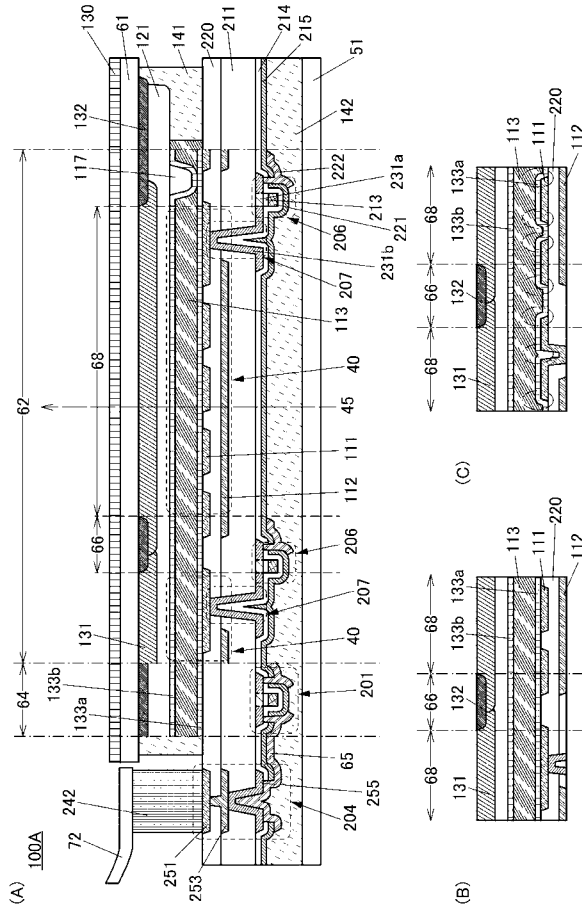
【 図 3 】



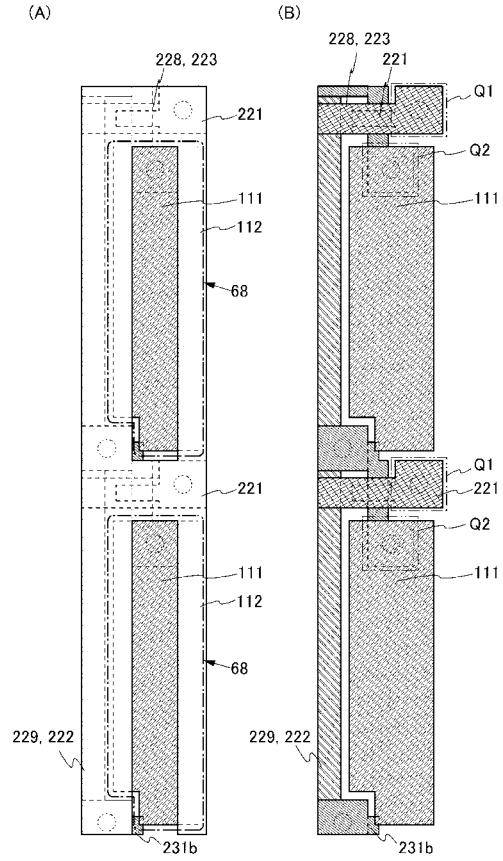
【 図 4 】



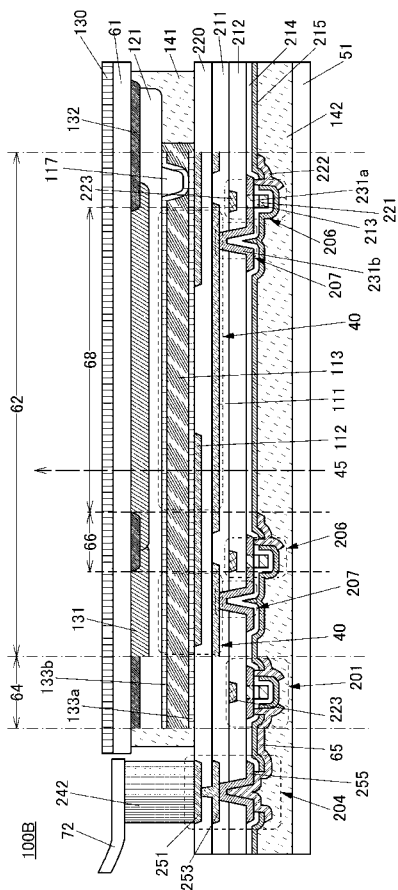
【図 5】



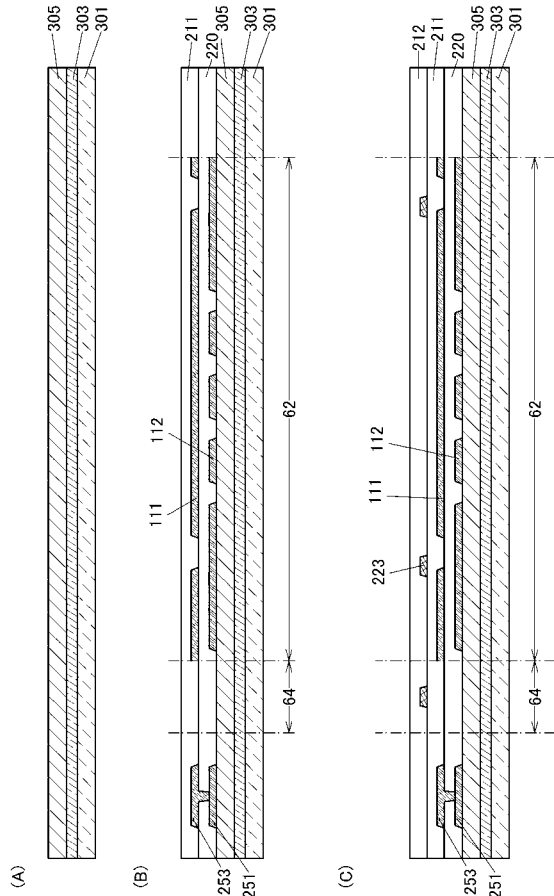
【図 6】



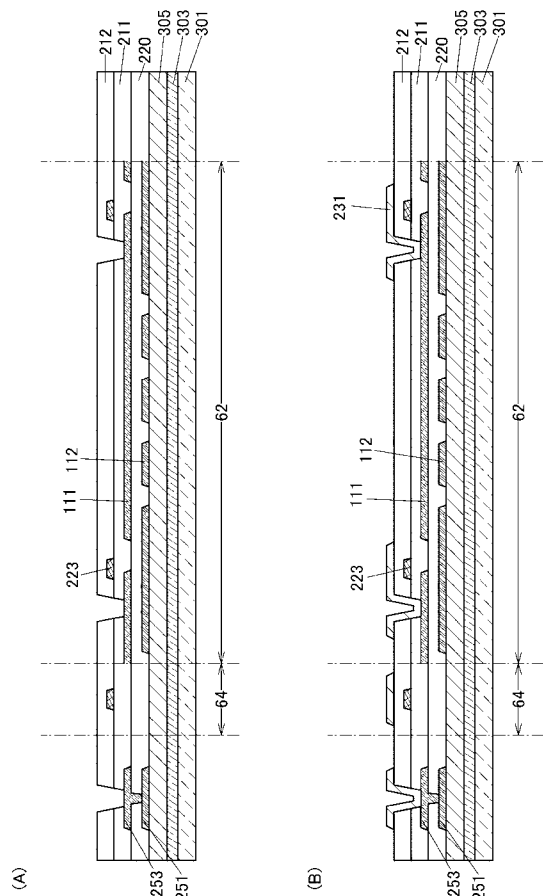
【図 7】



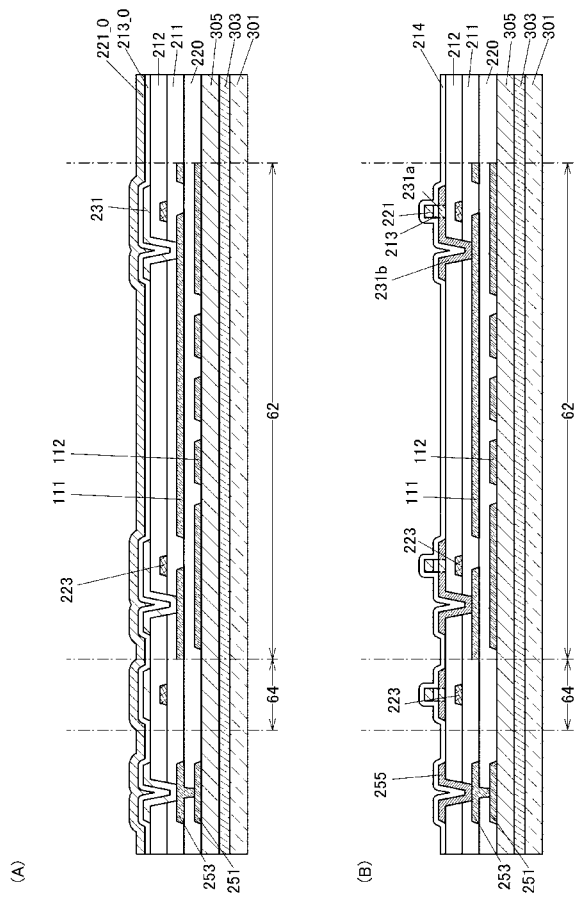
【図 9】



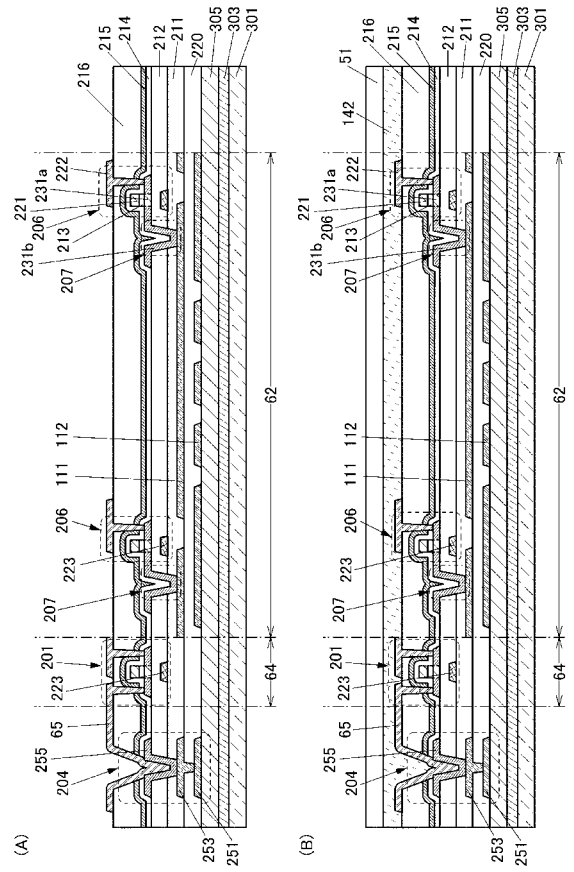
【図 10】



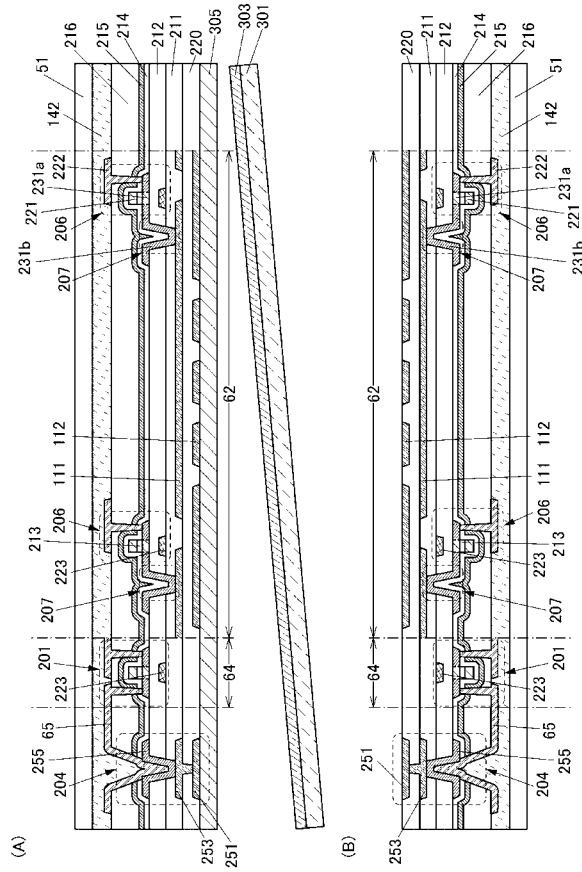
【図 11】



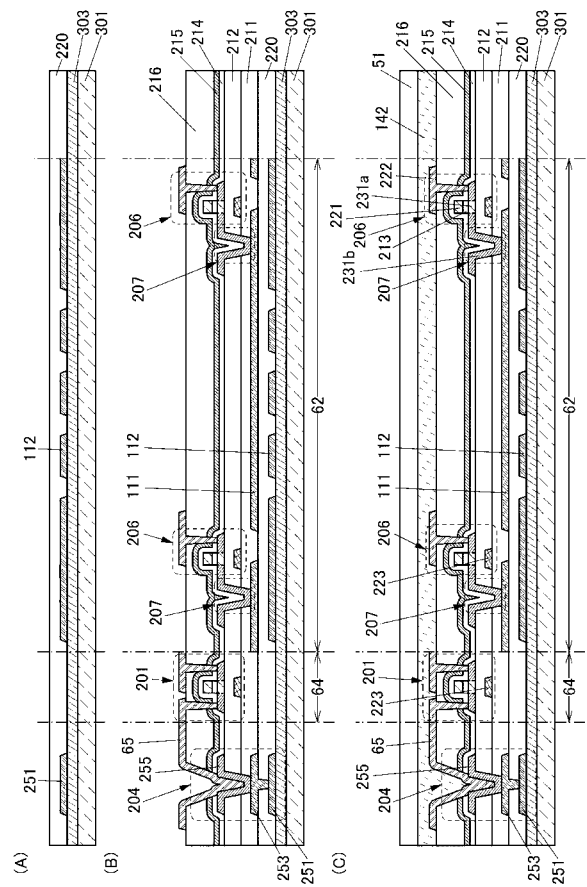
【図 12】



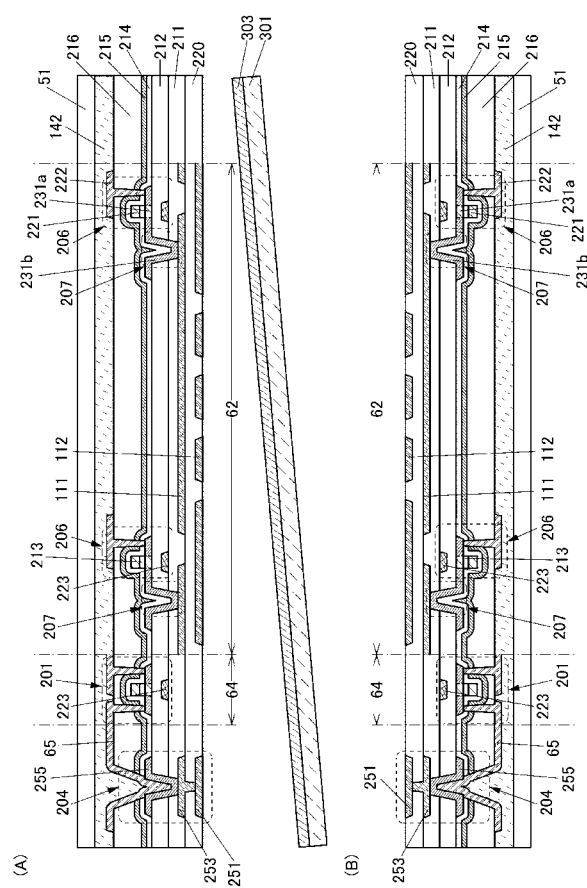
【図 13】



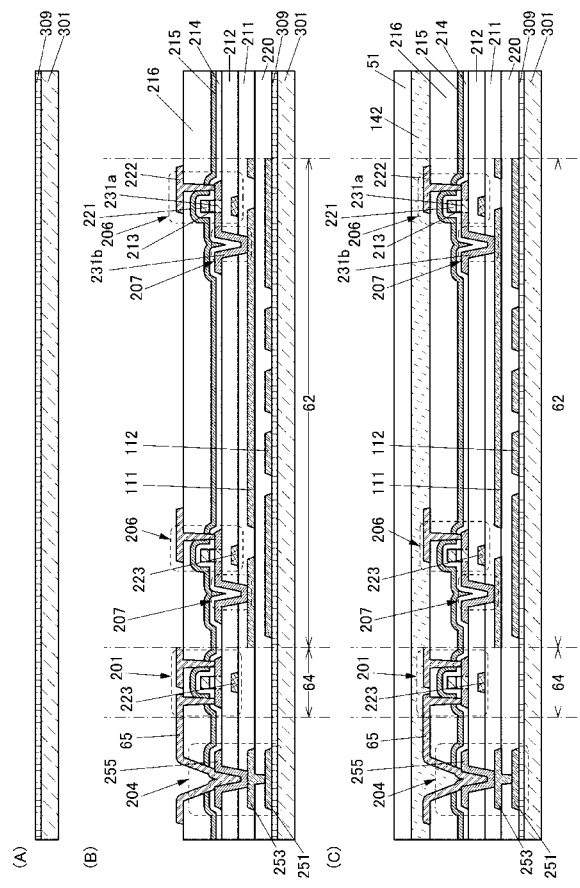
【図 14】



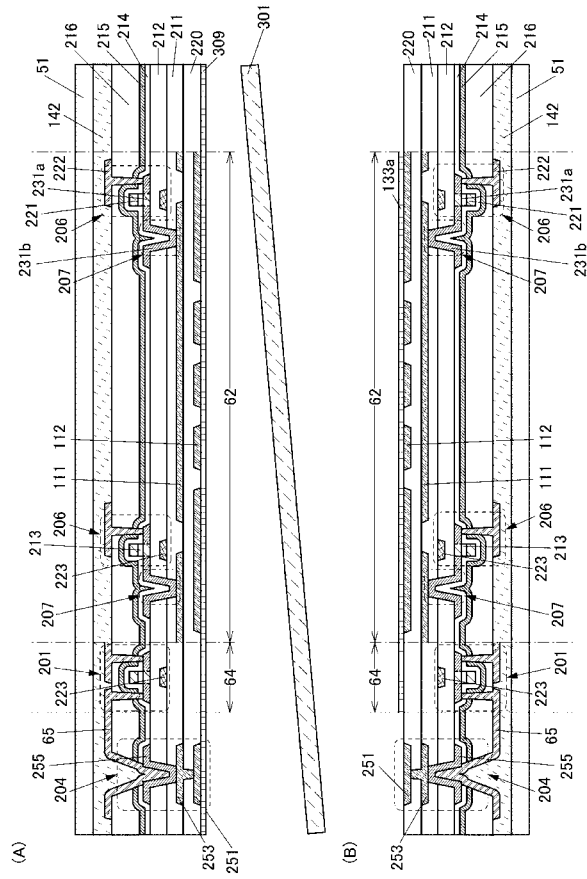
【図 15】



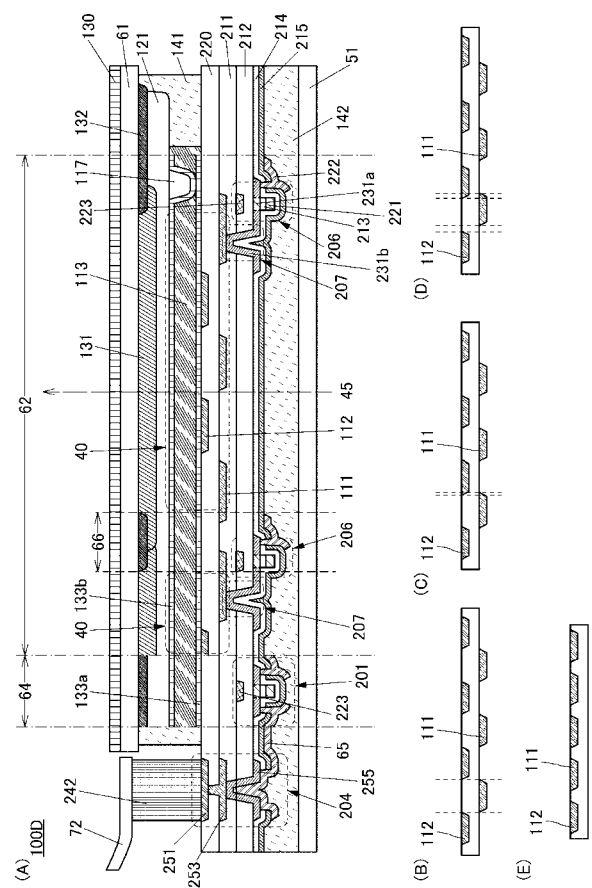
【図 16】



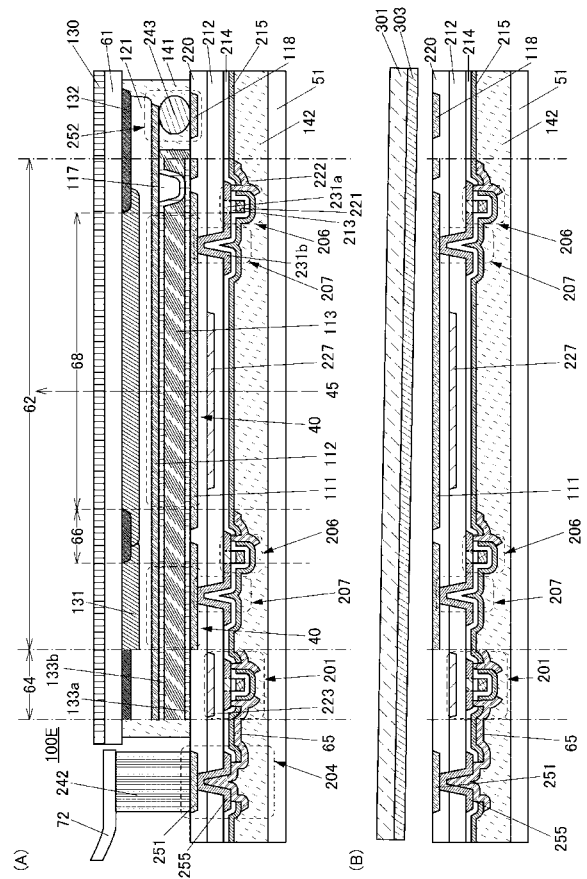
【図 17】



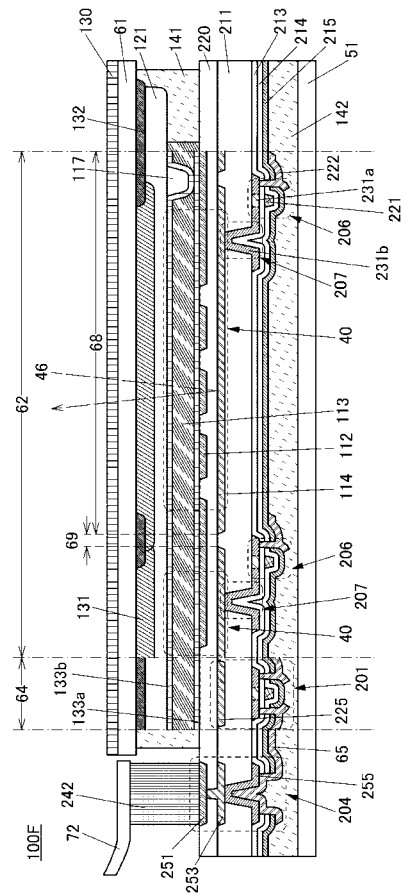
【図 18】



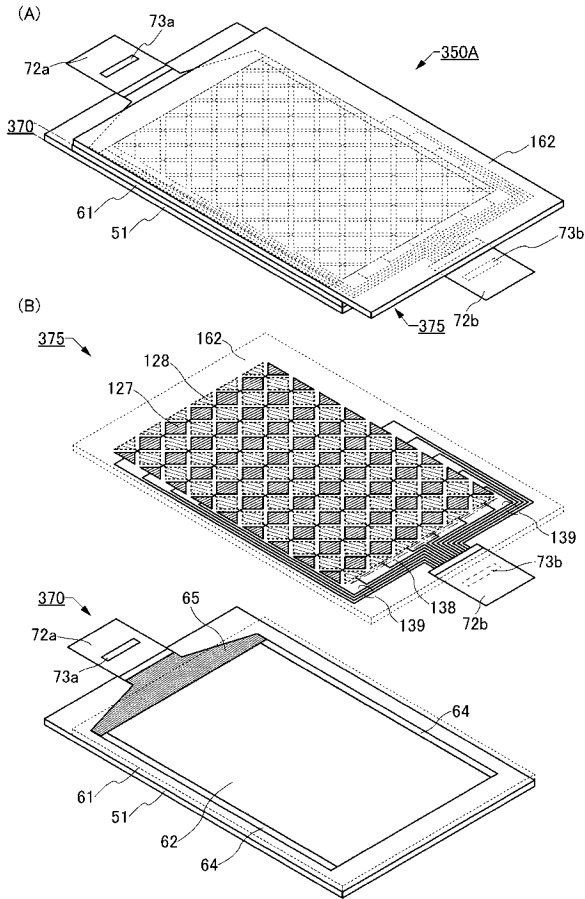
【図 19】



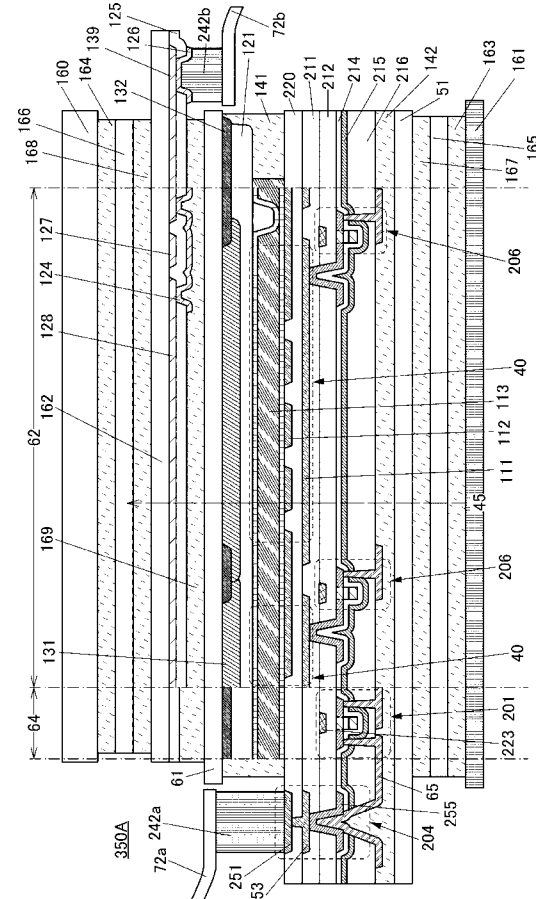
【図 20】



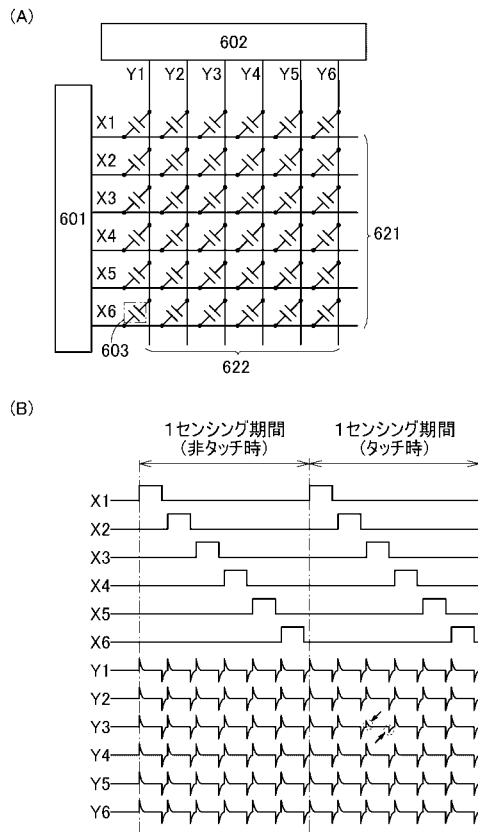
【図 2 1】



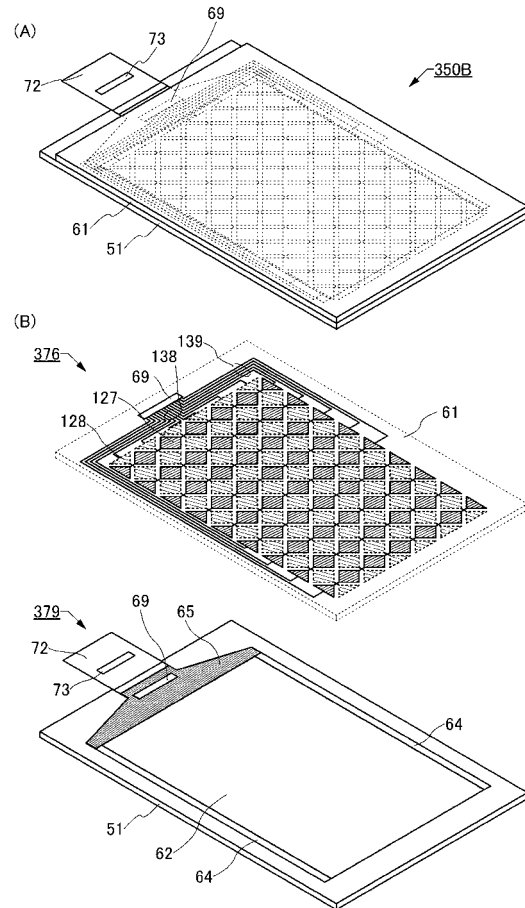
【図 2 2】



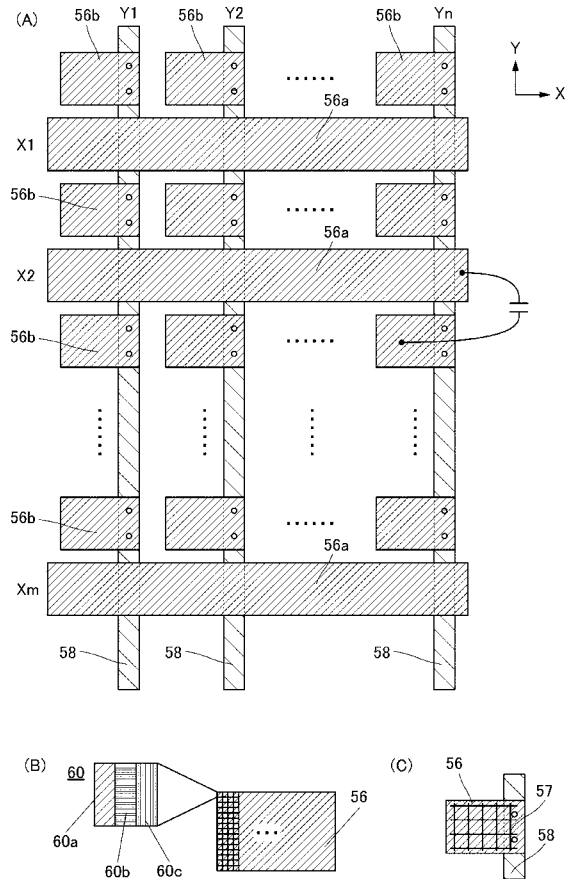
【図 2 3】



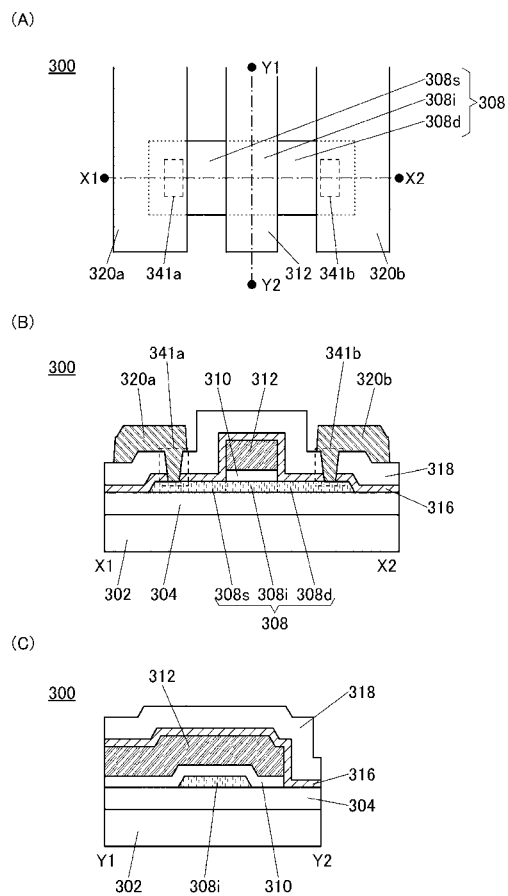
【図 2 4】



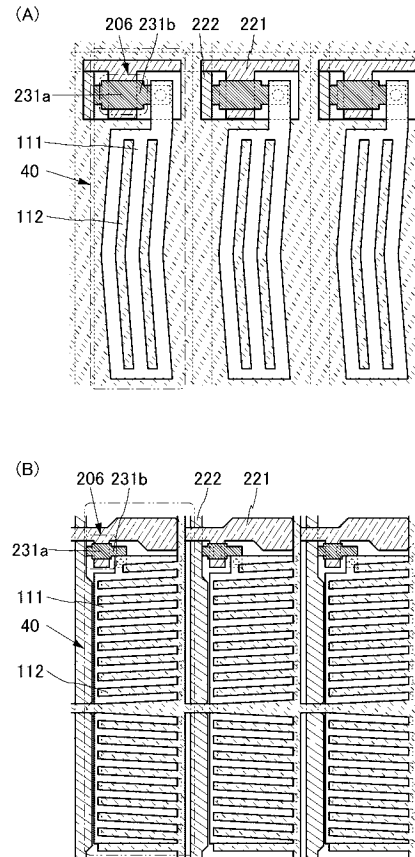
【図 29】



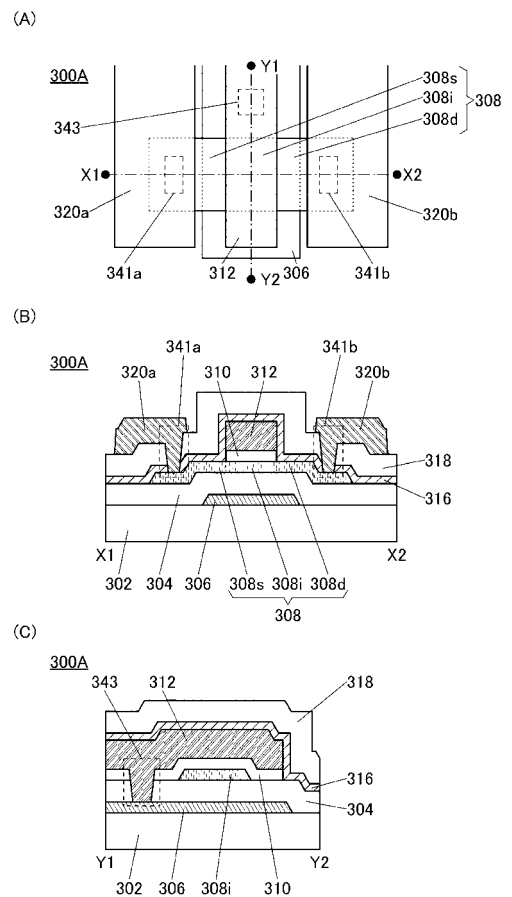
【図 31】



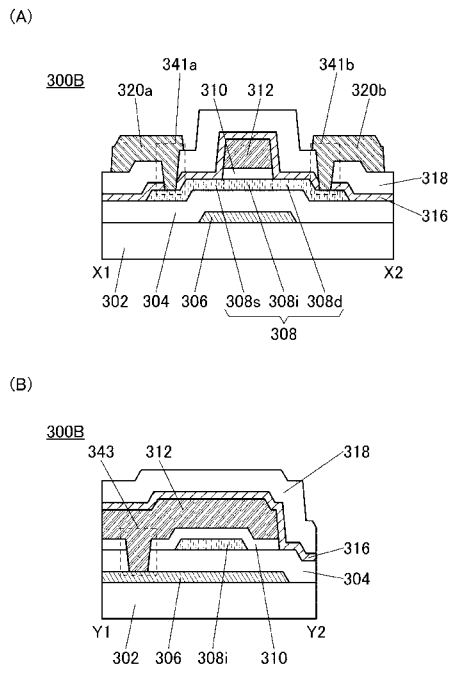
【図 30】



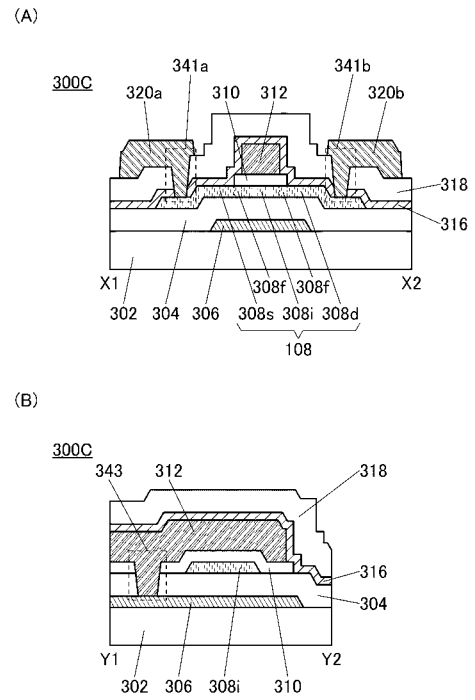
【図 32】



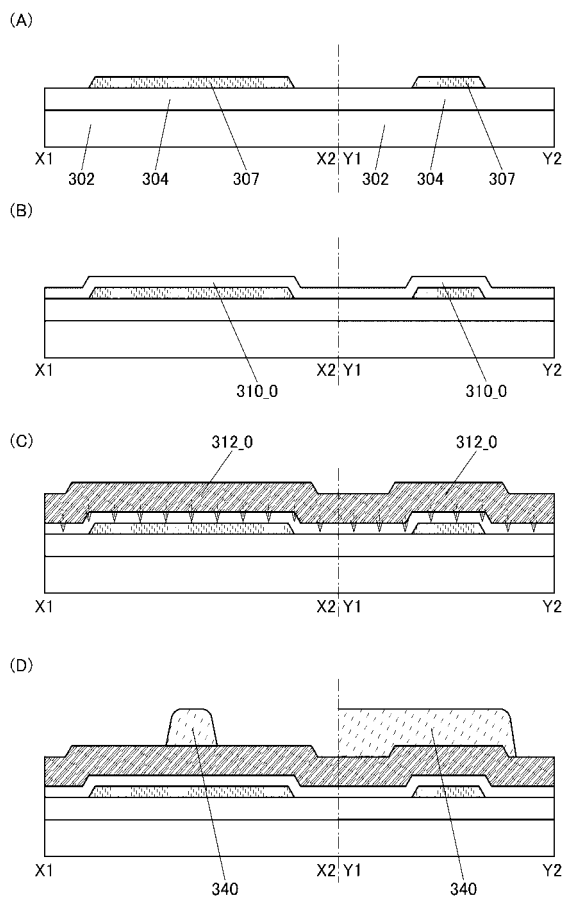
【図 3 3】



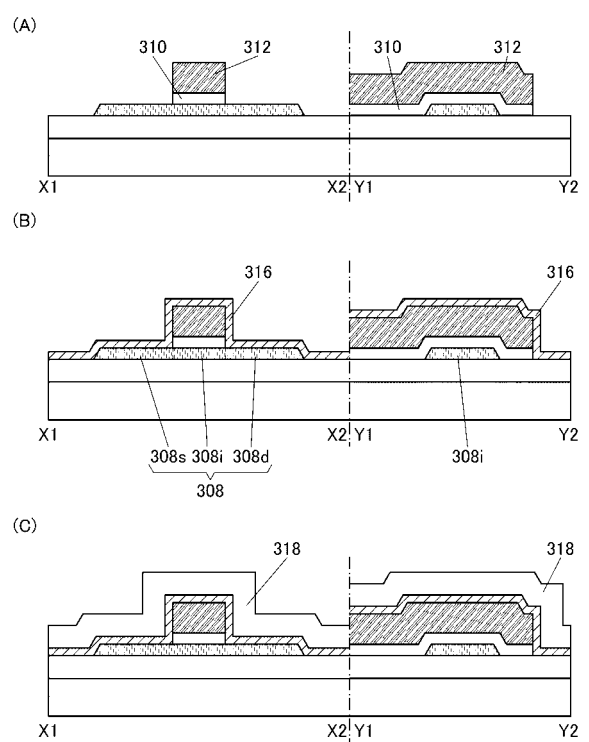
【図 3 4】



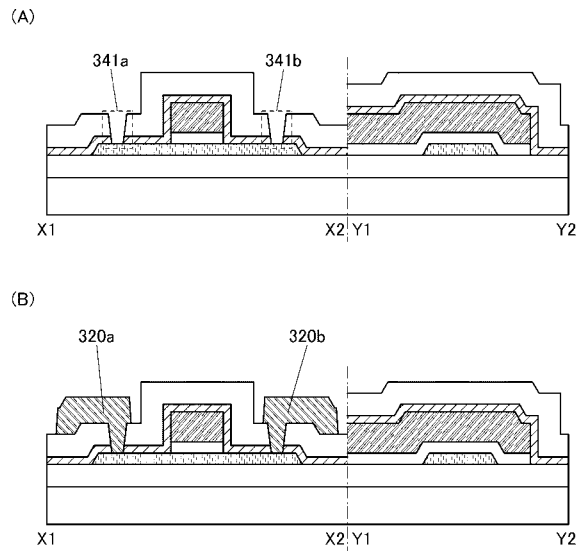
【図 3 5】



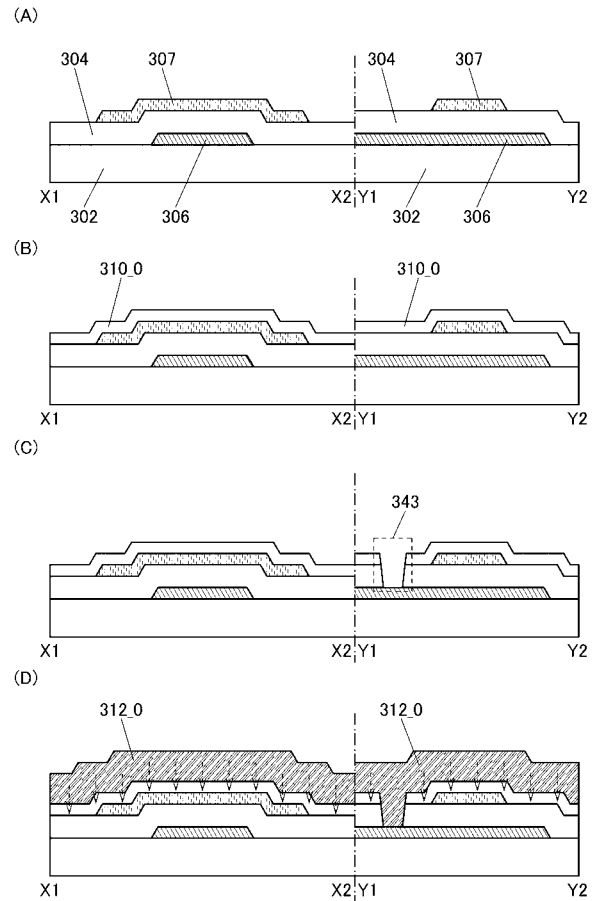
【図 3 6】



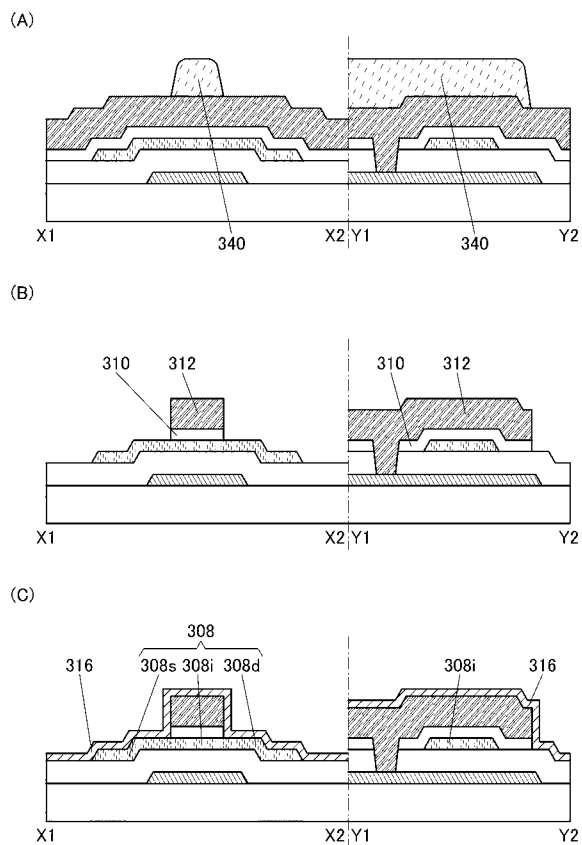
【図 37】



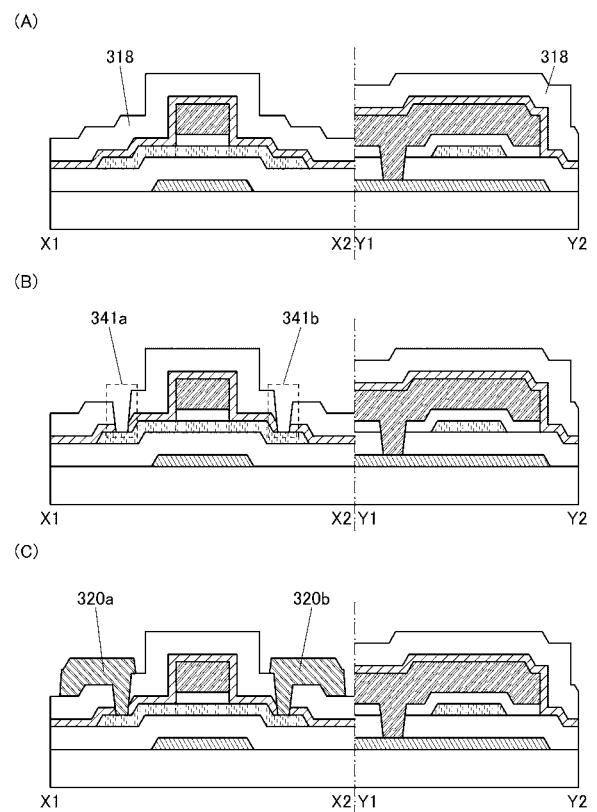
【図 38】



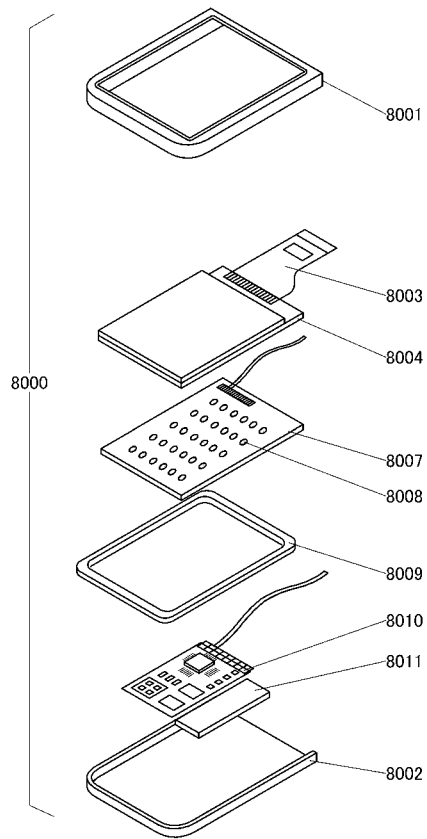
【図 39】



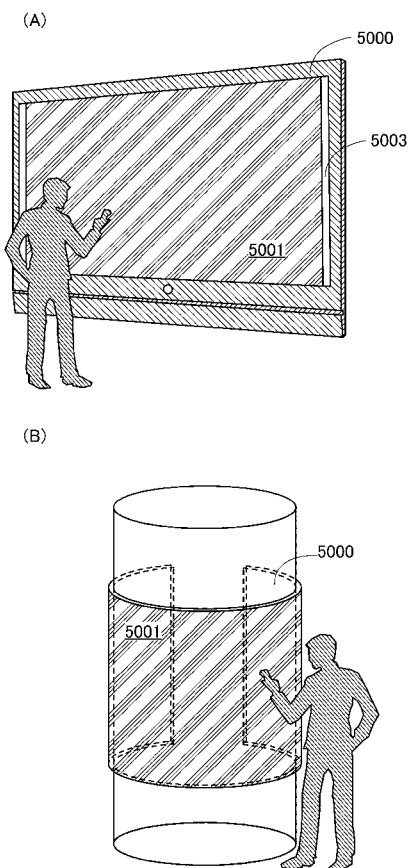
【図 40】



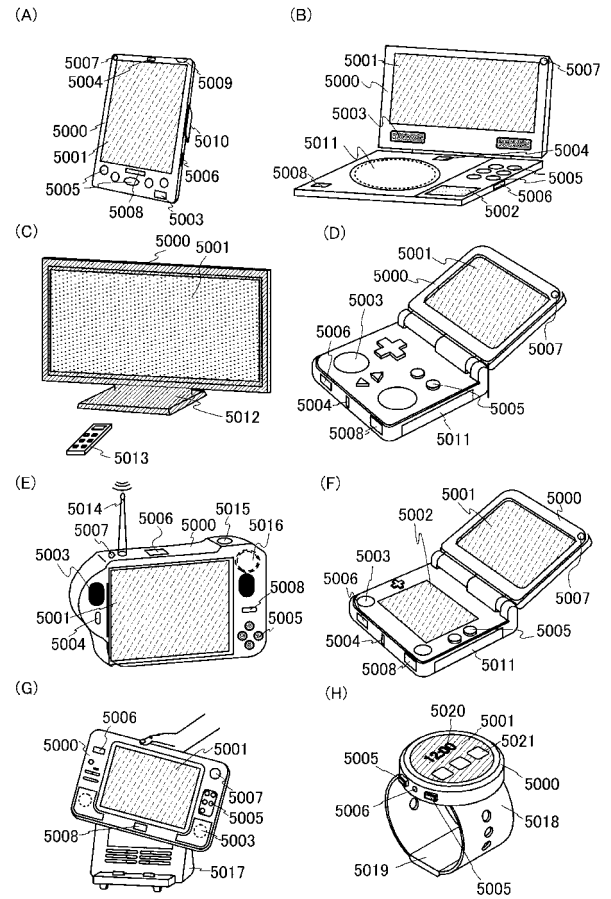
【図 4 1】



【図 4 3】



【図 4 2】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 L	29/78	6 1 6 K
G 0 9 F	9/30	3 3 8
G 0 9 F	9/00	3 3 8

F ターム(参考) 2H192 AA24 BA00 BB12 BB13 BB73 BC32 CB05 CB08 CB37 CB52
 CB54 CC42 CC73 EA22 EA43 EA62 EA66 EA74 EA76 FA54
 HA24
 5C094 AA10 AA22 AA31 BA03 BA43 CA19 DA13 EA04 EA05 EA07
 EA10 FA01 FA02 FB02 FB12 FB14 GB10
 5F110 AA06 AA09 BB02 BB03 BB11 CC01 CC03 CC05 CC07 DD01
 DD02 DD03 DD04 DD12 DD13 DD14 DD15 DD17 DD24 EE01
 EE02 EE03 EE04 EE06 EE07 EE14 EE30 EE42 EE43 EE44
 EE45 FF02 FF03 FF04 FF05 FF27 FF28 FF29 FF36 GG01
 GG02 GG04 GG06 GG12 GG13 GG14 GG15 GG17 GG19 GG25
 GG28 GG33 GG34 GG42 GG43 GG44 GG45 GG58 HK01 HK02
 HK03 HK04 HK06 HK07 HK21 HK32 HK33 HK34 HK35 HL01
 HL02 HL03 HL04 HL06 HL07 HL11 HL22 HL23 HL24 HM15
 HM18 NN02 NN03 NN04 NN05 NN22 NN23 NN24 NN27 NN33
 NN34 NN35 NN36 NN41 NN71 NN72 QQ04 QQ05 QQ06 QQ16
 5G435 AA03 AA16 BB12 CC09 HH12 HH13 HH20 KK05

专利名称(译)	表示装置及び分离方法		
公开(公告)号	JP2017111438A	公开(公告)日	2017-06-22
申请号	JP2016236993	申请日	2016-12-06
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	久保田 大介 楠 紘慈 吉住 健輔		
发明人	久保田 大介 楠 紘慈 吉住 健輔		
IPC分类号	G02F1/1368 H01L29/786 H01L21/336 G09F9/30 G09F9/00		
CPC分类号	G02F1/1368 G02F2001/134318 G02F2201/40 G02F2201/48 G02F2202/10 G02F2202/28 G02F2203/01 G06F3/0412 G06F3/044 G09G3/3648 G09G2300/0426 H01L27/1225 H01L27/124 H01L27/1259 H01L29/78648 G02F1/133345 G02F1/133351 G02F1/13338 G02F1/13439 G02F1/136286 G02F2001/133742 G02F2201/121 G02F2201/123 H01L29/7869 G02F1/133512 G02F1/133528 G02F1/1337 G02F1/134309 G09G3/3677 G09G2300/0452 G09G2330/021 H01L27/1266 H01L29/045 H01L29/24 H01L29/78696		
FI分类号	G02F1/1368 H01L29/78.612 H01L29/78.618.B H01L29/78.618.F H01L29/78.617.K H01L29/78.616.K G09F9/30.338 G09F9/00.338		
F-TERM分类号	2H192/AA24 2H192/BA00 2H192/BB12 2H192/BB13 2H192/BB73 2H192/BC32 2H192/CB05 2H192/CB08 2H192/CB37 2H192/CB52 2H192/CB54 2H192/CC42 2H192/CC73 2H192/EA22 2H192/EA43 2H192/EA62 2H192/EA66 2H192/EA74 2H192/EA76 2H192/FA54 2H192/HA24 5C094/AA10 5C094/AA22 5C094/AA31 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA04 5C094/EA05 5C094/EA07 5C094/EA10 5C094/FA01 5C094/FA02 5C094/FB02 5C094/FB12 5C094/FB14 5C094/GB10 5F110/AA06 5F110/AA09 5F110/BB02 5F110/BB03 5F110/BB11 5F110/CC01 5F110/CC03 5F110/CC05 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD12 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD17 5F110/DD24 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE30 5F110/EE42 5F110/EE43 5F110/EE44 5F110/EE45 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF05 5F110/FF27 5F110/FF28 5F110/FF29 5F110/FF36 5F110/GG01 5F110/GG02 5F110/GG04 5F110/GG06 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG17 5F110/GG19 5F110/GG25 5F110/GG28 5F110/GG33 5F110/GG34 5F110/GG42 5F110/GG43 5F110/GG44 5F110/GG45 5F110/GG58 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK21 5F110/HK32 5F110/HK33 5F110/HK34 5F110/HK35 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HL11 5F110/HL22 5F110/HL23 5F110/HL24 5F110/HM15 5F110/HM18 5F110/NN02 5F110/NN03 5F110/NN04 5F110/NN05 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN33 5F110/NN34 5F110/NN35 5F110/NN36 5F110/NN41 5F110/NN71 5F110/NN72 5F110/QQ04 5F110/QQ05 5F110/QQ06 5F110/QQ16 5G435/AA03 5G435/AA16 5G435/BB12 5G435/CC09 5G435/HH12 5G435/HH13 5G435/HH20 5G435/KK05		
优先权	2015242518 2015-12-11 JP		
其他公开文献	JP2017111438A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供高清液晶显示装置。提供一种具有高孔径比的液晶显示装置。显示装置包括液晶元件，晶体管和绝缘层。晶体管具有透射可见光的半导体层。透射可见光的半导体层具有沟道区和低电阻区。沟道区经由栅极绝缘层与栅极重叠。低电阻区域具有与所述液晶元件的像素电极接触的第一部分，和与所述绝缘层中的开口的侧表面接触的第二部分。

