

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2015-43054
(P2015-43054A)

(43) 公開日 平成27年3月5日(2015.3.5)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/133 (2006.01)	GO2F 1/133 550	2H088
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H192
GO2F 1/139 (2006.01)	GO2F 1/139	2H193

審査請求 未請求 請求項の数 6 O L (全 61 頁)

(21) 出願番号	特願2013-233605 (P2013-233605)	(71) 出願人	000153878
(22) 出願日	平成25年11月12日 (2013.11.12)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2012-251653 (P2012-251653)		神奈川県厚木市長谷398番地
(32) 優先日	平成24年11月15日 (2012.11.15)	(72) 発明者	久保田 大介
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2012-260839 (P2012-260839)		半導体エネルギー研究所内
(32) 優先日	平成24年11月29日 (2012.11.29)	(72) 発明者	平形 吉晴
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2013-44848 (P2013-44848)		半導体エネルギー研究所内
(32) 優先日	平成25年3月7日 (2013.3.7)	(72) 発明者	初見 亮
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2013-151217 (P2013-151217)		半導体エネルギー研究所内
(32) 優先日	平成25年7月22日 (2013.7.22)	Fターム(参考)	2H088 HA06 HA08 JA05 JA10 KA25
(33) 優先権主張国	日本国 (JP)		KA26 MA04 MA20

最終頁に続く

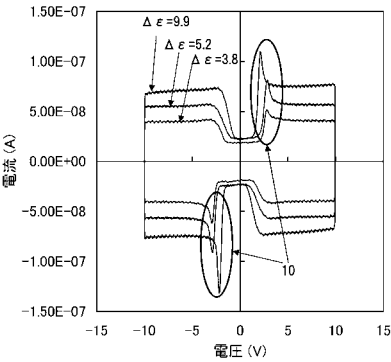
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】表示品位を損なうことのない、新規な液晶表示装置を提供する。

【解決手段】フレーム周波数を1Hz以下として静止画像を表示する画素を有し、誘電率の異方性が2以上5以下である液晶層を有する構成とする。該構成とすることで、一旦画素に書き込んだ電圧の変化を、同一画像における階調値のずれとして許容できる範囲に納めることができる。そのため、リフレッシュレートを低減した場合のフリッカーを抑制することができ、表示品位の向上を図ることができる。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

フレーム周波数を 1 Hz 以下として静止画像を表示する画素を有し、
前記画素は誘電率の異方性が 2 以上 5 以下である液晶層を有することを特徴とする液晶表示装置。

【請求項 2】

フレーム周波数を 1 Hz 以下として静止画像を表示する画素を有し、
前記画素は、トランジスタと、液晶層を有する液晶素子とを有し、
前記液晶層は、誘電率の異方性が 2 以上 5 以下であることを特徴とする液晶表示装置。

【請求項 3】

請求項 2 において、前記トランジスタは、半導体層を有し、
前記半導体層は、酸化物半導体を有することを特徴とする液晶表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一において、前記誘電率の異方性が 2 . 6 以上 4 . 4 以下である液晶層を有することを特徴とする液晶表示装置。

【請求項 5】

請求項 1 乃至請求項 3 のいずれか一において、前記誘電率の異方性が 3 以上 3 . 8 以下である液晶層を有することを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一において、前記フレーム周波数は、0 . 2 Hz 以下であることを特徴とする液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置に関する。

【0002】

なお、液晶表示装置とは、液晶素子を有する装置のことをいう。なお、液晶表示装置は、複数の画素を駆動させる駆動回路等を含む。なお、液晶表示装置は、別の基板上に配置された制御回路、電源回路、信号生成回路等を含む。

【背景技術】**【0003】**

液晶表示装置は、近年の技術革新の結果、コモディティ化が進んでいる。今後は、より付加価値の高い製品が求められており、未だ技術開発が活発である。

【0004】

液晶表示装置に求められる付加価値としては、モバイル機器等における使用時間の延長を図ることを目的として、消費電力の低減が注目されている。

【0005】

例えば特許文献 1 には、同一画像（静止画像）を連続して表示する場合、同一画像の信号を書き込む回数（リフレッシュするともいう）を低減することで、消費電力の低減を図る表示装置の構成について開示している。

【0006】

また、リフレッシュ動作の前後に生じる画像の変化が、使用する者に弁別されないように、リフレッシュを行う必要がある。なお、リフレッシュを行う頻度をリフレッシュレートという。

【先行技術文献】**【特許文献】****【0007】**

【特許文献 1】特開 2011 - 237760 号公報

【発明の概要】**【発明が解決しようとする課題】**

10

20

30

40

50

【0008】

リフレッシュレートを低減する表示装置の駆動では、静止画像の経時的な変化が使用する者に認識されないようにする必要がある。

【0009】

しかしながら画素に書き込んだ信号に対応する電圧は、経時的に変化する。一旦画素に書き込んだ電圧の変化が、同一静止画像における階調値のずれとして許容できる範囲よりも大きくなると、視認者が画像のちらつき（フリッカー）を知覚してしまい、結果として表示品位の低下を招くこととなる。

【0010】

そこで、本発明の一態様では、表示品位を損なうことのない、新規な液晶表示装置を提供することを課題とする。

【課題を解決するための手段】

【0011】

本発明の一態様は、フレーム周波数を1Hz以下として静止画像を表示する画素を有し、画素は誘電率の異方性が2以上5以下である液晶層を有することを特徴とする液晶表示装置である。

【0012】

本発明の一態様は、フレーム周波数を1Hz以下として静止画像を表示する画素を有し、画素は、トランジスタと、液晶層を有する液晶素子とを有し、液晶層は、誘電率の異方性が2以上5以下であることを特徴とする液晶表示装置である。

【0013】

本発明の一態様において、トランジスタは、半導体層を有し、半導体層は、酸化物半導体を有することを特徴とする液晶表示装置が好ましい。

【0014】

本発明の一態様において、誘電率の異方性が2.6以上4.4以下である液晶層を有することを特徴とする液晶表示装置が好ましい。

【0015】

本発明の一態様において、誘電率の異方性が3以上3.8以下である液晶層を有することを特徴とする液晶表示装置が好ましい。

【0016】

本発明の一態様において、フレーム周波数は、0.2Hz以下であることを特徴とする液晶表示装置が好ましい。

【発明の効果】

【0017】

本発明の一態様により、一旦画素に書き込んだ電圧の変化を、同一画像における階調値のずれとして許容できる範囲に収めることができる。そのため、リフレッシュレートを低減した場合のフリッカーを抑制することができ、表示品位の向上を図ることができる。

【図面の簡単な説明】

【0018】

【図1】液晶層の電流—電圧特性を示すグラフ。

【図2】液晶層の透過率—電圧特性を示すグラフ、及び液晶層の断面模式図。

【図3】液晶層の透過率を観察するための液晶層の断面模式図。

【図4】液晶層の透過率の時間変化について示すグラフ（1Hz）。

【図5】液晶層の透過率の時間変化について示すグラフ（0.2Hz）。

【図6】液晶層の誘電率の異方性に対する階調値のずれ量を表すグラフ。

【図7】本発明の一態様に係る表示機能を有する液晶表示装置の構成を説明するブロック図。

【図8】本発明の一態様に係る表示機能を有する液晶表示装置の表示部の構成を説明する図。

【図9】本発明の一態様に係る表示機能を有する液晶表示装置の表示部の構成を説明する

10

20

30

40

50

図。

【図 1 0】本発明の一態様に係る表示機能を有する液晶表示装置を説明する回路図。

【図 1 1】本発明の一態様に係る表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明する図。

【図 1 2】本発明の一態様に係る表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明するタイミングチャート。

【図 1 3】本発明の一態様に係る表示装置の構成を説明する図。

【図 1 4】タッチパネルを説明する図。

【図 1 5】タッチパネルを説明する図。

【図 1 6】本発明の一態様に係る、トランジスタの構成例を説明する図。

10

【図 1 7】本発明の一態様に係る、トランジスタの作製方法例を説明する図。

【図 1 8】本発明の一態様に係る、トランジスタの構成例を説明する図。

【図 1 9】本発明の一態様に係る、トランジスタの構成例を説明する図。

【図 2 0】本発明の一態様に係る、電子機器を説明する図。

【図 2 1】本発明の一態様に係る表示を説明するための図。

【図 2 2】本発明の一態様に係る表示を説明するための図。

【図 2 3】本発明の一態様の表示装置の構成例を説明する図。

【図 2 4】バックライトの発光スペクトルを示す図。

【図 2 5】誘電率の異方性の違いによる残留 DC の変化を示す図。

【図 2 6】液晶表示装置の透過率の時間変化について示すグラフ。

20

【図 2 7】液晶表示装置の表示を表す図。

【図 2 8】誘電率の異方性の違いによる電圧保持率の変化を示すグラフ。

【図 2 9】配向膜材料により残留 DC 変化を示すグラフ。

【図 3 0】配向膜材料による電圧保持率の変化を示すグラフ。

【図 3 1】リフレッシュレートの違いによる透過率の変動を示すグラフ。

【発明を実施するための形態】

【0019】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

30

【0020】

また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。例えば、ノイズによる信号、電圧、若しくは電流のばらつき、又は、タイミングのずれによる信号、電圧、若しくは電流のばらつきなどを含むことが可能である。

【0021】

また本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャンネル領域を有しており、ドレインとチャンネル領域とソースとを介して電流を流すことができるものである。

40

【0022】

ここで、ソースとドレインとは、トランジスタの構造又は動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソースとして機能する部分、及びドレインとして機能する部分を、ソース又はドレインと呼ばず、ソースとドレインとの一方を第 1 電極と表記し、ソースとドレインとの他方を第 2 電極と表記する場合がある。

【0023】

50

なお本明細書にて用いる「第 1」、「第 2」、「第 3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0024】

なお本明細書において、A と B とが接続されている、とは、A と B とが直接接続されているものの他、電氣的に接続されているものを含むものとする。ここで、A と B とが電氣的に接続されているとは、A と B との間で、何らかの電氣的作用を有する対象物が存在するとき、A と B との電氣信号の授受を可能とするものをいう。

【0025】

なお本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

10

【0026】

なお図面におけるブロック図の各回路ブロックの配置は、説明のため位置関係を特定するものであり、異なる回路ブロックで別々の機能を実現しよう示していても、実際の回路や領域では、同じ回路や同じ領域内で別々の機能を実現するように設けられている場合もある。また図面におけるブロック図の各回路ブロックの機能は、説明のため機能を特定するものであり、一つの回路ブロックとして示していても、実際の回路や領域では、一つの回路ブロックで行う処理を複数の回路ブロックで行うよう設けられている場合もある。

20

【0027】

なお、画素とは、一つの色要素（例えば R（赤）G（緑）B（青）のいずれか 1 つ）の明るさを制御できる表示単位に相当するものとする。従って、カラー表示装置の場合には、カラー画像の最小表示単位は、R の画素と G の画素と B の画素との三画素から構成されるものとする。ただし、カラー画像を表示するための色要素は、三色に限定されず、三色以上を用いても良いし、R G B 以外の色を用いても良い。

【0028】

なお以下では、本発明の実施の形態、及び実施例について図面を参照しながら説明する。なお各実施の形態、及び実施例での説明は、以下の順序で行う。

- 1．実施の形態 1 （本発明の一態様に関する基本構成について）
- 2．実施の形態 2 （液晶表示装置の構成）
- 3．実施の形態 3 （駆動方法の一例）
- 4．実施の形態 4 （その他の駆動方法の一例について）
- 5．実施の形態 5 （その他の駆動方法の一例について）
- 6．実施の形態 6 （パネルモジュールの構成）
- 7．実施の形態 7 （タッチパネル機能付きパネルモジュールの構成）
- 8．実施の形態 8 （トランジスタの構成）
- 9．実施の形態 9 （半導体膜の構成）
- 10．実施の形態 10 （電子機器）
- 11．実施の形態 11 （リフレッシュレートを低減する意義について）
- 12．実施例 （パネルにした際の透過率の時間変化について）

30

40

【0029】

（実施の形態 1）

本実施の形態では、本発明の一態様に係る基本構成について説明する。本発明の一態様による基本的な作用については、図 1 乃至図 6 に示すグラフ及び模式図をもって説明することができる。

【0030】

本発明の一態様の液晶表示装置は、フレーム周波数を 1 Hz 以下として静止画像を表示する画素を有し、該画素が有する液晶層の誘電率の異方性（ $\Delta \epsilon$ ）が 2 以上 5 以下であることを特徴とするものである。

【0031】

50

まずは液晶層の誘電率の異方性を2以上5以下とすることによる作用について説明する。図1に示すグラフは、誘電率の異方性を2以上5以下とする液晶層の一例として、誘電率の異方性が3.8での電圧-電流特性を示している。また図1に示すグラフは、比較のため、誘電率の異方性が5を越えた液晶層の一例として、誘電率の異方性が5.2、及び9.9での電圧-電流特性を示している。

【0032】

なお誘電率の異方性が3.8の液晶層の液晶材料としては、TNモードの液晶（メルク製MLC7030）を用いている。また誘電率の異方性が5.2の液晶層の液晶材料としては、TNモードの液晶（メルク製MLC4792）を用いている。また誘電率の異方性が9.9の液晶層の液晶材料としては、TNモードの液晶（メルク製MLC3019）を用いている。

10

【0033】

なお誘電率の異方性が3.8の液晶層の液晶材料は、抵抗率が 4.9×10^{-14} ($\Omega \cdot \text{cm}$)である。また、誘電率の異方性が5.2の液晶層の液晶材料は、抵抗率が 8.1×10^{-13} ($\Omega \cdot \text{cm}$)である。また、誘電率の異方性が9.9の液晶層の液晶材料は、抵抗率が 2.9×10^{-13} ($\Omega \cdot \text{cm}$)である。

【0034】

図1に示す誘電率の異方性が3.8のグラフでは、電圧の上昇に伴って電流が急峻（図1中、領域10）に変化した後に、定常状態となる。同様に誘電率の異方性が5.2、9.9のグラフでは、電圧の上昇に伴って電流が急峻（図1中、領域10）に変化した後に、定常状態となる。

20

【0035】

図1に示す誘電率の異方性の異なるグラフを比較すると、誘電率の異方性が大きい液晶層のほうが、電流の急峻な変化が大きいことがわかる。この電流の急峻な変化は、誘電率の異方性が大きいことで、液晶層に含まれる不純物（例えば、イオン性の不純物）の割合が大きくなり、抵抗率が小さくなることに起因する。

【0036】

ここで、誘電率の異方性について説明する。誘電率の異方性は、誘電異方性ということもある。動画を表示するためには、誘電異方性は高い方がよい。

【0037】

液晶層の誘電率の異方性が高いと、電界との相互作用が大きく、液晶層の挙動が速くなるため、液晶表示装置の高速動作が可能である。

30

【0038】

しかしながら、上述したように液晶層の誘電率の異方性が5を超えると、液晶層に含まれる不純物の影響が顕著になる。液晶層中の不純物の精製は、液晶層の誘電率の異方性が5を超える場合、特に難しい。この不純物が液晶層に残留することで、液晶層の導電率が増大してしまい、リフレッシュレートを低減する場合に画素に書き込んだ電圧を保持することが困難になる。

【0039】

あるいは、誘電率の異方性は低い方がよいとする考え方もある。

40

【0040】

液晶層の誘電率の異方性が低いと、液晶層中の不純物の量を低減することができるため、液晶層の導電率を低減できる。そのため、液晶層の誘電率の異方性が低い方が、リフレッシュレートを低減する場合に画素に書き込んだ電圧をより長く保持することができる点で有利である。

【0041】

しかしながら液晶層の誘電率の異方性が2未満であると、電界との相互作用が小さく、液晶層の挙動が遅いため、高速動作を促すために駆動電圧を高く設定する必要がある。そのために消費電力の低減を目的として、リフレッシュレートを低減する液晶層の構成としては、不適である。特に、リフレッシュレートを低減する駆動から動画表示を行うためにリ

50

フレッシュレートを増大する方に切り替えた場合に、駆動電圧が大きいと液晶表示装置全体で消費電力の増加が著しくなり、好ましくない。

【0042】

従って本実施の形態における一態様として、液晶層の誘電率の異方性を2以上5以下とする構成が好適である。液晶層の誘電率の異方性を2以上5以下とする構成は、液晶層に含まれる不純物の割合を低減できるとともに、動画表示を行う際の消費電力の増大を伴うことなく、液晶層の駆動電圧を好ましい範囲に設定することが可能である。

【0043】

なお液晶層の誘電率の異方性を2以上5以下とする場合、消費電力の増大を伴わない範囲において、液晶層の駆動電圧を高く設定することが好適である。液晶層の駆動電圧が高いと、階調値のずれに対する許容範囲が増える。つまり駆動電圧が高い分、電圧変化分に対する階調値のずれが少ない分だけフリッカーを低減できる。

10

【0044】

なお液晶層の誘電率の異方性は、2以上5以下とする構成について説明したが、好ましくは、2.2以上4.8以下である。また、より好ましくは2.4以上4.6以下である。また、より好ましくは2.6以上4.4以下である。また、より好ましくは2.8以上4.2以下である。より好ましくは3以上4以下である。また、より好ましくは3以上3.8以下である。

【0045】

なお本実施の形態で示す液晶層の説明は、一例としてTN(Twisted Nematic)モードの液晶層に基づく説明するが、他のモードであってもよい。

20

【0046】

液晶層のTNモード以外の動作モードとして、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、MVA(Multi-domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)などを用いることができる。なお液晶表示装置の各画素における画素電極は、各表示モードに従って、電極の構造等を適宜変更可能である。

30

【0047】

以上説明したように、液晶層の誘電率の異方性を2以上5以下とする構成とすることで、同一静止画像における階調値のずれとして許容できる範囲に収めることができ、フリッカーを抑制することができる。その結果、表示品位の向上を図ることができる。

【0048】

なお同一静止画像における階調値のずれとして許容できる範囲とは、例えば、256段階の透過率を制御して画像を表示する場合、0階調以上3階調以下のずれをいう。同一静止画像における階調値のずれとして0階調以上3階調以下の階調値のずれであれば、視認者がフリッカーを知覚しづらいものとなる。また別の例としては、1024段階と透過率を制御して画像を表示する場合、0階調以上12階調以下のずれをいう。すなわち、同一静止画像における階調値のずれとして許容できる範囲は、表示する最大階調数の1%乃至1.2%以内が好適である。

40

【0049】

なお本発明の一形態である、液晶層の誘電率の異方性を2以上5以下とする構成に、リフレッシュレートを切り替えて動画表示及び静止画表示を切り替える駆動を組み合わせることが特に好適である。リフレッシュレートを切り替えて駆動を行う液晶表示装置は、動画表示から静止画表示に切り替える際、フレーム周波数60Hzから、1Hz以下好ましくは0.2Hz以下に切り替えて、消費電力を低減する。すなわち、静止画表示時において

50

、リフレッシュレートを低減する構成において、本実施の形態の構成は特に好適である。

【0050】

リフレッシュレートを切り替えて表示を行う液晶表示装置では、動画表示時及び静止画表示時において消費電力の低減及び表示品位の低下を防ぐことが望ましい。静止画表示時においてリフレッシュレートを低減すると、画素に電圧を書き込む間隔が開くことになる。言い換えれば、静止画表示時においてリフレッシュレートを低減すると、一定期間、画素に電圧を書き込まれない期間が存在することとなる。

【0051】

そのため、静止画表示時におけるリフレッシュレートを低減する駆動の場合、一旦画素に書き込んだ電圧を一定の値で保持できるかが重要となる。加えて、動画表示時におけるリフレッシュレートを高くして駆動する場合、フレーム周波数が高くなることを考慮して、駆動電圧を低く設定し、消費電力の低減を図ることが重要となる。

10

【0052】

上述したように本発明の一態様では、液晶層の誘電率の異方性が5を超えるものに比べて、液晶層に含まれる不純物を低減する構成としている。そのため、液晶層に含まれる不純物に起因したリーク電流が小さく、リフレッシュレートを低減する場合に画素に書き込んだ電圧を保持することができる。

【0053】

また、本発明の一態様では、液晶層の誘電率の異方性が2未満であるものに比べて、駆動電圧を小さく設定することができる。駆動電圧を低減して動作する構成とすることで、動画表示に切り替えた際にフレーム周波数が高くなった際の、消費電力の増大を抑制することができる。

20

【0054】

また本発明の一態様は、液晶層に含まれる不純物に起因したリーク電流が小さくできるため、画素の保持容量を予め大きくすることなく、フリッカーを低減する構成とすることができる。そのため、フリッカーを低減するために、保持容量を大きくして設計する必要がない。そのため、保持容量を小さくして設計することができ、画素の高精細化を図ることができる。画素を高精細化してリフレッシュレートを低減することで、目の疲労を軽減することができる。

【0055】

なお本実施の形態の構成のように、リフレッシュレートを1Hz以下として静止画表示を行う場合には、以下の要件を有することで目に優しい液晶表示装置とすることができる。具体的な要件としては、静止画像を視認する際、液晶層を透過して視認者側に射出する光を、該光に含まれる波長が420nmより長い波長、好ましくは440nmより長い波長を有する光とし、且つ画素の精細度を150ppi以上、好ましくは200ppi以上の表示部を用いて表示される画像とすることである。

30

【0056】

また、液晶層の誘電率の異方性を2以上5以下とすることによる、残留DCの時間変化について説明する。図25に示すグラフは、液晶層を挟持する電極に対して1時間、5Vの電圧を印加し、その後電極間を1秒間短絡してから該電極間を開放した状態における電圧の時間変化を示している。なお図25におけるグラフでは、電極間を開放状態としてからの残留DCの時間変化について示している。

40

【0057】

なお残留DCとは、液晶層に電圧を印加することに伴い、電極間に滞留する電荷に起因した電圧のことをいう。この電圧によって、液晶層に電圧を印加する期間では、本来印加した電圧とは別に余分な電圧が電極間に印加されることになる。また液晶層に電圧を印加しない期間であっても、液晶層に滞留する電荷によって、電極間に電圧が残ることになる。なお液晶材料を電極で挟持する構成において電極上に配向膜を形成する場合、電極間とは配向膜間のことをいう。

【0058】

50

図 2 5 に示すグラフでは、誘電率の異方性を 2 以上 5 以下とする液晶層の一例として、誘電率の異方性が 3 . 8 の液晶層を示し、比較例として誘電率の異方性が 5 . 2、及び 9 . 9 の液晶層を併せて示している。各液晶層の液晶材料としては、図 1 で用いた液晶材料と同じである。

【 0 0 5 9 】

図 2 5 に示す誘電率の異方性が 3 . 8 のグラフでは、電極間を開放状態直後に電圧の上昇が見られるものの、時間の経過に伴い、液晶層に含まれる不純物に起因して残留する電圧が減少することがわかる。一方で、誘電率の異方性が 5 . 2、9 . 9 のグラフでは、電極間を開放状態直後に電圧の上昇が非常に大きく、時間の経過に伴い、液晶層に含まれる不純物に起因して残留する電圧が減少するものの、時間の経過を経ても残ることがわかる。

10

【 0 0 6 0 】

図 2 5 に示す誘電率の異方性の異なるグラフを比較すると、誘電率の異方性が大きい液晶層のほうが、電極間を開放状態とした直後の電圧が大きいことがわかる。この液晶材料による電圧の差は、誘電率の異方性が大きいことで、液晶層に含まれる不純物の割合が大きくなることに起因する。そのため、液晶層に含まれる不純物の割合の少ない、本発明の一態様における誘電率の異方性の取りうる範囲を 2 以上 5 以下とする構成の方が、電極間を開放後の残留 DC の影響を低減できる。

【 0 0 6 1 】

次いで、図 2 8 に液晶層の誘電率の異方性の異なる液晶層 ($\Delta \epsilon = 3 . 8, 5 . 2, 9 . 9$) について、30 における電圧保持率 (Voltage Holding Ratio : VHR) の時間変化のグラフを示す。図 2 8 に示すグラフは、液晶層を挟持する電極に対して電圧を印加し、開放後の電圧変化の様子を測定している。測定の結果、抵抗率の増加に伴って電圧保持率が増加することが分かった。液晶層に電圧を印加しない期間であっても、階調値のずれを抑えるためには、電圧保持率が大きいことが好ましい。

20

【 0 0 6 2 】

次いで図 2 乃至図 6 では、図 1 で説明した液晶層の誘電率の異方性を 2 以上 5 以下とすることにより、画素に書き込まれる電圧の変化に応じた階調数のずれを許容できる範囲に収めることができる構成について説明をする。

【 0 0 6 3 】

まず図 2 では、後に説明する図 3 乃至図 6 において液晶層の具体例を説明するための液晶層の特性について説明する。

30

【 0 0 6 4 】

図 2 (A) は、液晶層に用いる TN モードの電圧 - 透過率についてのグラフである。

【 0 0 6 5 】

図 2 (A) に示すグラフは、所謂ノーマリーホワイト液晶素子のカーブを示すものである。液晶層は、液晶層を挟持する電極に印加される電圧に応じた電界により、液晶層を構成する液晶分子の配向の様子が変化し、偏向された光の透過量を制御する。図 2 (A) において、電圧 V_{max} は、液晶層を通過する光の透過率を 0 とするための電圧である。また電圧 V_{min} は、液晶層を通過する光の透過率を最大にするための電圧である。また電圧 V_{mid} は、液晶層を通過する光の透過率を半分 (50 %) とするための電圧である。

40

【 0 0 6 6 】

また図 2 (B) に示すグラフは、液晶層に印加する電圧と、階調についてのグラフである。図 2 (B) で、例えば白か黒の画像を表示する場合は、電圧 V_{max} 又は V_{min} を印加することで、光の透過率が変化するため、階調値も G_{max} と 0 とで切り替えて表示を行うことができる。

【 0 0 6 7 】

また図 2 (B) で、色の濃淡を表すために多階調で画像を表示する場合は、電圧 V_{max} 、 V_{mid} 、 V_{min} といった複数の電圧を印加することで、光の透過率が変化し、階調値も G_{max} 、 G_{mid} 、0 と切り替えて表示を行うことができる。つまりさらに多くの階調を表示するには、電圧 V_{max} と電圧 V_{min} との間で複数の電圧レベルを設定し、

50

その電圧レベルに応じて透過率が変化することを利用して、複数の階調値を表示可能な液晶表示装置を実現している。

【0068】

この場合、液晶層に印加する電圧値が変化しなければ、光の透過率も変化しないため、所望の階調が得られることになる。一方で、アクティブマトリクス型の液晶表示装置における、画素の液晶層では該液晶層を流れる電流によって、液晶層に印加する電圧値が経時的に変化する。具体的には、一定期間経過することで、電圧値が ΔV だけ変化すると、階調値も ΔG だけ変化することになる。一旦画素に書き込んだ電圧値の変化が、同一静止画像における階調値のずれとして許容できる範囲よりも大きくなると、視認者がフリッカーを知覚してしまい、結果として表示品位の低下を招くこととなる。

10

【0069】

次いで、図2(C)には、液晶層を挟持する電極についての断面模式図である。図2(C)では、図2(A)で説明した電圧 V_{min} とする際の液晶層の配向の様子(初期配向状態)、及び電圧 V_{max} とする際の液晶層の配向の様子(飽和配向状態)を表している。

【0070】

なお初期配向状態は、電圧が印加されていない状態での液晶分子の状態を表すものであり、TN液晶でいえば、電極間で 90° ねじれた関係の液晶の状態となる。また飽和配向状態は、電圧が印加されることで液晶分子が傾伏または立ち上がりの挙動がこれ以上電圧を印加してもほとんど挙動しない限界の状態である。

【0071】

20

図2(C)では、第1の電極11、第2の電極12、配向膜13、配向膜14、及び液晶分子15の断面模式図を示している。なお第1の電極11は、画素電極に相当する電極である。第2の電極12は、対向電極に相当する電極である。

【0072】

また初期配向状態の誘電率を ϵ 、飽和配向状態の誘電率を ϵ とする。初期配向状態の誘電率 ϵ と飽和配向状態の誘電率 ϵ の差が、上述した誘電率の異方性($\Delta\epsilon$)として表すことができる。

【0073】

また図3は、図2(C)で示した液晶層を挟持する電極に電圧 V_{mid} を印加した場合における透過率の変化を観察するための構成の模式図である。

30

【0074】

図3では、図2(A)で説明した電圧 V_{mid} とする際の液晶層の配向の様子(中間配向状態)を表している。また図3では、図2(C)で説明した第1の電極11、第2の電極12、配向膜13、配向膜14及び液晶分子15に加えて、偏光板21、偏光板22、光検出器23を示している。また、図3中、矢印は光を表しており、矢印24は液晶層に入射する光、矢印25は液晶層を透過する光を表している。なお矢印24による光は、液晶表示装置におけるバックライトに相当する光である。なお図3に示す、第1の電極11、第2の電極12、配向膜13、配向膜14、液晶分子15、偏光板21及び偏光板22を含む構成を液晶素子ということもある。

【0075】

40

また図3における各構成の詳細は以下の通りである。第1の電極11及び第2の電極12は、インジウムスズ酸化物(ITO)を 110nm の膜厚として設けている。配向膜13及び配向膜14は、ポリイミド膜(日産化学工業株式会社製SE-7492)を 70nm の膜厚として設けている。液晶分子15としては、2種類の誘電率の異なるTNモードの液晶材料(メルク製ZLI4792、メルク製MLC7030)を設けている。配向膜13と配向膜14の間のセルギャップの距離は、 $4\mu\text{m}$ としている。また液晶層に電圧を印加して光の透過率を制御することで表示する階調数は、256階調として測定をおこなっている。

【0076】

図4(A)は、図1で説明した誘電率の異方性が5.2のTNモードの液晶層を有する液

50

晶素子に対して電圧を印加した際の透過率の時間変化について示したものである。第 1 の電極 1 1 には、フレーム周波数として 1 Hz の駆動電圧波形（図 4（A）中、上側の矩形波）により電圧を印加する。第 2 の電極 1 2 には、0 V の電圧を印加する。そして液晶層に電圧 V_{mid} となる電圧 + 2.5 V または - 2.5 V を交互に印加する場合の、透過率の時間変化（図 4（A）中、下側の鋸波形）について示したものである。

【0077】

図 4（B）に示す図は、図 4（A）と同様にして得られる、誘電率の異方性が 3.8 の TN モードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化（図 4（B）中、上側の鋸波形）について示したものである。また図 4（B）に示す図は、図 4（A）と同様にして得られる、誘電率の異方性が 5.2 の TN モードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化（図 4（B）中、下側の鋸波形）について示したものである。

10

【0078】

誘電率の異方性が 3.8 の TN モードの液晶層を有する液晶素子において、階調数のずれが最大で 1.1 階調分（透過率：0.35%）のずれであるのに対して、誘電率の異方性が 5.2 の TN モードの液晶層を有する液晶素子は、階調数のずれが最大で 1.7 階調（透過率：0.43%）のずれであると見積もられる。

【0079】

図 4（B）に示す鋸波形は、上述した液晶層に含まれる不純物に起因する残留 DC によるものである。従って、液晶層に含まれる不純物の割合の少ない、本発明の一態様における誘電率の異方性の取りうる範囲を 2 以上 5 以下とする構成の方が、残留 DC による透過率の揺らぎを低減することができる。

20

【0080】

つまり、誘電率の異方性は、本発明の一態様の範囲に入る、誘電率の異方性が 3.8 の方が階調数のずれを低減できることがわかる。

【0081】

また別の例として、図 5（A）は、図 1 で説明した誘電率の異方性が 5.2 の TN モードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化について示したものである。第 1 の電極 1 1 には、フレーム周波数として 0.2 Hz の駆動電圧波形（図 5（A）中、上側の矩形波）により電圧を印加する。第 2 の電極 1 2 には、0 V の電圧を印加する。そして液晶層に電圧 V_{mid} となる電圧 + 2.5 V または - 2.5 V を交互に印加する場合の、透過率の時間変化（図 5（A）中、下側の鋸波形）について示したものである。

30

【0082】

図 5（B）に示す図は、図 5（A）と同様にして得られる、誘電率の異方性が 3.8 の TN モードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化（図 5（B）中、上側の鋸波形）について示したものである。また図 5（B）に示す図は、図 5（A）と同様にして得られる、誘電率の異方性が 5.2 の TN モードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化（図 5（B）中、下側の鋸波形）について示したものである。

40

【0083】

誘電率の異方性が 3.8 の TN モードの液晶層を有する液晶素子において、階調数のずれが最大で 2.2 階調分（透過率：0.7%）のずれであるのに対して、誘電率の異方性が 5.2 の TN モードの液晶層を有する液晶素子は、階調数のずれが最大で 3.4 階調（透過率：0.89%）のずれであると見積もられる。

【0084】

図 5（B）に示す鋸波形は、上述した液晶層に含まれる不純物に起因する残留 DC によるものである。従って、図 4（B）と同様に、液晶層に含まれる不純物の割合の少ない、本発明の一態様における誘電率の異方性の取りうる範囲を 2 以上 5 以下とする構成の方が、残留 DC による透過率の揺らぎを低減することができる。

50

【 0 0 8 5 】

つまり、誘電率の異方性は、本発明の一態様の範囲に入る、誘電率の異方性が 3 . 8 の方が階調数のずれを低減できることがわかる。また 3 階調を超えるずれは上述したようにフリッカーとして視認されるため、誘電率の異方性が、本発明の一態様における誘電率の異方性の取りうる範囲である 2 以上 5 以下から外れる範囲とする場合に、所望の効果が得られないことがわかる。

【 0 0 8 6 】

なお図 4 及び図 5 において、フレーム周波数の一例として、1 Hz の場合と、0 . 2 Hz の場合を説明したが、他の周波数とすることもできる。フレーム周波数は、液晶モード及び / または液晶層に用いる材料に応じて適宜設定すればよい。

10

【 0 0 8 7 】

また図 6 には、図 4 及び図 5 で説明したフレーム周波数、誘電率の異方性、及び階調値のずれ量についてまとめて示したものである。図 6 より、誘電率の異方性が 3 . 8 の場合、階調値のずれ量が 3 階調分以下に抑えられているのに対し、誘電率の異方性が 5 . 2 の場合、階調値のずれ量がフレーム周波数が 1 Hz では 3 階調分以下に抑えられているものの、0 . 2 Hz では 3 階調分を超える値になることがわかる。

【 0 0 8 8 】

図 6 に示す通り、本発明の一態様における誘電率の異方性の取りうる範囲を 2 以上 5 以下とすることで、一旦画素に書き込んだ電圧の変化に起因する、階調値のずれを 3 以下とすることができる。そのため、リフレッシュレートを低減した場合のフリッカーを抑制することができ、表示品位の向上を図ることができる。

20

【 0 0 8 9 】

あるいは、画素に書き込んだ電圧の変化に起因する階調値のずれの、他の一因として、配向膜と液晶層の電気的特性の違いにより生じる電荷の蓄積が挙げられる。リーク電流は、配向膜及び液晶層を介して流れる。そのため、配向膜に流れるリーク電流の電流密度と、液晶層に流れるリーク電流の電流密度とは、同じ値になる。しかし、配向膜と液晶層とは、誘電率 ε と抵抗率 ρ の積に比例する緩和時間 τ に差がある。よって、液晶層にリーク電流が流れると、配向膜と液晶層の界面近傍に電荷が蓄積し、当該界面近傍に残留 DC が発生する。

【 0 0 9 0 】

30

Maxwell - Wagner の多層誘電体の理論により導かれる式 (1) を満たすことで、配向膜と液晶層の界面近傍に蓄積する電荷を抑制し、残留 DC を低減することができる。なお式 (1) 中、 ε_{LC} は液晶層の誘電率、 ρ_{LC} は液晶層の抵抗率、 ε_{AL} は配向膜の誘電率、 ρ_{AL} は配向膜の抵抗率を表している。

【 0 0 9 1 】

【 数 1 】

$$\varepsilon_{LC} \cdot \rho_{LC} = \varepsilon_{AL} \cdot \rho_{AL} \quad (1)$$

【 0 0 9 2 】

40

式 (1) の条件に近づけるためには、液晶層の抵抗率及び配向膜の抵抗率の双方をできるだけ近づけることが好ましい。配向膜の抵抗率は液晶層の抵抗率に比べて大きいため、液晶層と配向膜の抵抗率を近づけるためには、液晶層の抵抗率を上げるか、配向膜の抵抗率を下げるかであるが、上述したように液晶層の抵抗率を上げることが好ましい。

【 0 0 9 3 】

具体的に、誘電率の異方性の取りうる範囲を 2 以上 5 以下とした液晶層として、誘電率の異方性が 3 . 8 の TN モードの液晶層を用い、異なる物性値の配向膜を用いて残留 DC の違いを測定した。この測定結果を図 29 に示す。図 29 は、抵抗率が 4×10^{-15} ($\Omega \cdot \text{cm}$) の配向膜を配向膜 A とし、抵抗率が 2×10^{-14} ($\Omega \cdot \text{cm}$) の配向膜を配向膜 B とし、横軸に時間、縦軸に残留 DC による電圧値としたグラフである。

50

【 0 0 9 4 】

また図 30 には、誘電率の異方性が 3.8 の TN モードの液晶層を用い、配向膜 A と配向膜 B による、液晶表示装置の電圧保持率の変化についてのグラフを示す。

【 0 0 9 5 】

図 29 からわかるように、配向膜の抵抗率を下げることで、残留 DC を抑制できることが確認できた。しかし図 30 に示すように、液晶層及び配向膜の双方の抵抗率の減少によりリーク電流が増加し、電圧保持率が低下することも確認できた。

【 0 0 9 6 】

本実施の形態の構成のようにリフレッシュレートを低減して駆動する場合には、配向膜及び液晶層の双方の抵抗率を増加させて、双方の抵抗率を近づけることが好ましいことが確認できた。

10

【 0 0 9 7 】

以上の結果を踏まえると、誘電率の異方性の取りうる範囲を 2 以上 5 以下とした液晶層を用いること、液晶層の電圧保持率の高い材料を用いること、配向膜と液晶層の抵抗率を増加させ且つ双方を近づけることで残留 DC を抑えること、がより好ましい。

【 0 0 9 8 】

(実施の形態 2)

本実施の形態では、実施の形態 1 に示した液晶層を備えた液晶表示装置の一例について、図 7 及び図 8 を参照しながら説明する。

【 0 0 9 9 】

20

具体的には、画素を選択する G 信号を 60 Hz 以上の頻度で出力する第 1 のモードと、1 Hz 以下の頻度、好ましくは 0.2 Hz 以下の頻度で出力する第 2 のモードを備える液晶表示装置について説明する。

【 0 1 0 0 】

図 7 は、本発明の一態様の表示機能を有する液晶表示装置の構成を説明するブロック図である。

【 0 1 0 1 】

図 8 は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成を説明するブロック図及び回路図である。

【 0 1 0 2 】

30

< 1. 液晶表示装置の構成 >

本実施の形態で、図 7 に例示して説明する表示機能を有する液晶表示装置 600 は、入力される第 1 の駆動信号 (S 信号ともいう) 633 __ S を保持し、S 信号 633 __ S に応じて画像を表示する表示素子 635 を含む画素回路 634 を有する画素部 631 と、S 信号 633 __ S を画素回路 634 に出力する第 1 の駆動回路 (S 駆動回路ともいう) 633 と、画素回路 634 を選択する第 2 の駆動信号 (G 信号ともいう) 632 __ G を画素回路 634 に出力する第 2 の駆動回路 (G 駆動回路ともいう) 632 と、を有する。

【 0 1 0 3 】

そして、G 駆動回路 632 は、G 信号 632 __ G を画素に 1 秒間に 30 回以上の頻度、好ましくは 1 秒間に 60 回以上 960 回未満の頻度で出力する第 1 のモードと、1 日に 1 回以上 1 秒間に 0.1 回未満の頻度、好ましくは 1 時間に 1 回以上 1 秒間に 1 回未満の頻度で出力する第 2 のモードを備える。

40

【 0 1 0 4 】

なお、G 駆動回路 632 は、入力されるモード切り替え信号に応じて第 1 のモードと第 2 のモードとを切り替える。

【 0 1 0 5 】

また、画素回路 634 は画素 631 p に設けられ、画素 631 p は画素部 631 に複数設けられ、画素部 631 は表示部 630 に設けられている。

【 0 1 0 6 】

表示機能を有する液晶表示装置 600 は演算装置 620 を備える。演算装置 620 は一次

50

制御信号 6 2 5 __ C と一次画像信号 6 2 5 __ V を出力する。

【 0 1 0 7 】

液晶表示装置 6 0 0 は制御部 6 1 0 を備え、制御部 6 1 0 は S 駆動回路 6 3 3 と G 駆動回路 6 3 2 を制御する。

【 0 1 0 8 】

表示素子 6 3 5 に液晶素子を適用する場合、光供給部 6 5 0 を表示部 6 3 0 に設ける。光供給部 6 5 0 は液晶素子が設けられた画素部 6 3 1 に光を供給し、バックライトとして機能する。

【 0 1 0 9 】

表示機能を有する液晶表示装置 6 0 0 は、画素部 6 3 1 に設けられた複数の画素回路 6 3 4 から一を選択する頻度を、G 駆動回路 6 3 2 が出力する G 信号 6 3 2 __ G を用いて変えることができる。その結果、液晶表示装置 6 0 0 を使用する者へ与えうる目の疲労が低減された表示機能を有する液晶表示装置を提供することができる。

10

【 0 1 1 0 】

以下に、本発明の一態様の表示機能を有する液晶表示装置を構成する個々の要素について説明する。

【 0 1 1 1 】

< 2 . 演算装置 >

演算装置 6 2 0 は、一次画像信号 6 2 5 __ V 及び一次制御信号 6 2 5 __ C を生成する。

【 0 1 1 2 】

また、演算装置 6 2 0 が、モード切り替え信号を含む一次制御信号 6 2 5 __ C を生成する。

20

【 0 1 1 3 】

例えば入力手段 5 0 0 から入力される画像切り替え信号 5 0 0 __ C に応じて、演算装置 6 2 0 がモード切り替え信号を含む一次制御信号 6 2 5 __ C を出力して良い。

【 0 1 1 4 】

第 2 のモードの G 駆動回路 6 3 2 に、制御部 6 1 0 を介して、画像切り替え信号 5 0 0 __ C が、入力手段 5 0 0 から入力されると、G 駆動回路 6 3 2 は第 2 のモードから第 1 のモードに切り替わり、G 信号を 1 回以上出力し、その後第 2 のモードに切り替わる。

【 0 1 1 5 】

例えば、入力手段 5 0 0 がページめくり動作を検知した場合、入力手段 5 0 0 は画像切り替え信号 5 0 0 __ C を演算装置 6 2 0 に出力する。

30

【 0 1 1 6 】

演算装置 6 2 0 は、ページめくり動作信号を含む一次画像信号 6 2 5 __ V を生成し、画像切り替え信号 5 0 0 __ C を含む一次制御信号 6 2 5 __ C と共に当該一次画像信号 6 2 5 __ V を出力する。

【 0 1 1 7 】

制御部 6 1 0 は、画像切り替え信号 5 0 0 __ C を G 駆動回路 6 3 2 に出力し、ページめくり動作信号を含む二次画像信号 6 1 5 __ V を S 駆動回路 6 3 3 に出力する。

【 0 1 1 8 】

G 駆動回路 6 3 2 は第 2 のモードから第 1 のモードに切り替わり、G 信号 6 3 2 __ G を観察者が信号の書き換え動作毎に変化する画像の変化を識別できない程度の速さで、信号を出力する。

40

【 0 1 1 9 】

一方、S 駆動回路 6 3 3 は、ページめくり動作信号を含む二次画像信号 6 1 5 __ V から生成した S 信号 6 3 3 __ S を画素回路 6 3 4 に出力する。

【 0 1 2 0 】

これにより、画素 6 3 1 p は、ページめくり動作信号を含む二次画像信号 6 1 5 __ V が与えられることで、ページめくり動作を含む多数のフレーム画像を短時間に表示できるため、なめらかなページめくり動作を表示できる。

50

【 0 1 2 1 】

また、演算装置 6 2 0 が表示部 6 3 0 に出力する一次画像信号 6 2 5 __ V が動画像か静止画像かを判別し、一次画像信号 6 2 5 __ V が動画像である場合に、第 1 のモードを選択する切り替え信号を、静止画像である場合は第 2 のモードを選択する切り替え信号を、当該演算装置 6 2 0 が出力する構成としてもよい。

【 0 1 2 2 】

なお、動画像か静止画像かを判別する方法としては、一次画像信号 6 2 5 __ V に含まれる一のフレームとその前後のフレームの信号の差分が、あらかじめ定められた差分より大きいときに動画像と、それ以下のときに静止画像と、判別すればよい。

【 0 1 2 3 】

また、第 2 のモードから第 1 のモードに切り替わったとき、G 信号 6 3 2 __ G を 1 回以上の所定の回数出力し、その後第 2 のモードに切り替わる構成としてもよい。

【 0 1 2 4 】

< 3 . 制御部 >

制御部 6 1 0 は、一次画像信号 6 2 5 __ V から生成した二次画像信号 6 1 5 __ V を出力する（図 7 参照）。なお、一次画像信号 6 2 5 __ V を表示部 6 3 0 に直接出力する構成としてもよい。

【 0 1 2 5 】

制御部 6 1 0 は、垂直同期信号、水平同期信号などの同期信号を含む一次制御信号 6 2 5 __ C を用いて、スタートパルス信号 S P、ラッチ信号 L P、パルス幅制御信号 P W C などの二次制御信号 6 1 5 __ C を生成し、表示部 6 3 0 に供給する機能を有する。なお、二次制御信号 6 1 5 __ C には、クロック信号 C K なども含まれる。

【 0 1 2 6 】

また、反転制御回路を制御部 6 1 0 に設け、制御部 6 1 0 が、反転制御回路が通知するタイミングに従って、二次画像信号 6 1 5 __ V の極性を反転させる機能を備える構成とすることもできる。具体的に、二次画像信号 6 1 5 __ V の極性の反転は、制御部 6 1 0 において行われてもよいし、制御部 6 1 0 からの命令に従って、表示部 6 3 0 内で行われてもよい。

【 0 1 2 7 】

反転制御回路は、二次画像信号 6 1 5 __ V の極性を反転させるタイミングを、同期信号を用いて定める機能を有する。例示する反転制御回路は、カウンタと、信号生成回路とを有する。

【 0 1 2 8 】

カウンタは、水平同期信号のパルスを用いてフレーム期間の数を数える機能を有する。

【 0 1 2 9 】

信号生成回路は、カウンタにおいて得られたフレーム期間の数の情報を用いて、連続する複数フレーム期間ごとに二次画像信号 6 1 5 __ V の極性を反転させるべく、二次画像信号 6 1 5 __ V の極性を反転させるタイミングを、制御部 6 1 0 に通知する機能を有する。

【 0 1 3 0 】

< 4 . 表示部 >

表示部 6 3 0 は、各画素に表示素子 6 3 5 を有する画素部 6 3 1 と、S 駆動回路 6 3 3、G 駆動回路 6 3 2 などの駆動回路を有する。画素部 6 3 1 は、表示素子 6 3 5 が設けられた画素 6 3 1 p を、複数有する（図 7 参照）。

【 0 1 3 1 】

表示部 6 3 0 に入力される二次画像信号 6 1 5 __ V は、S 駆動回路 6 3 3 に与えられる。また、電源電位、二次制御信号 6 1 5 __ C は、S 駆動回路 6 3 3 及び G 駆動回路 6 3 2 に与えられる。

【 0 1 3 2 】

なお、二次制御信号 6 1 5 __ C には、S 駆動回路 6 3 3 の動作を制御する S 駆動回路用のスタートパルス信号 S P、S 駆動回路用のクロック信号 C K、ラッチ信号 L P、G 駆動回

10

20

30

40

50

路 6 3 2 の動作を制御する G 駆動回路用のスタートパルス信号 S P、G 駆動回路用のクロック信号 C K、パルス幅制御信号 P W C などが含まれる。

【 0 1 3 3 】

表示部 6 3 0 の構成の一例を図 8 (A) に示す。

【 0 1 3 4 】

図 8 (A) に示す表示部 6 3 0 には、画素部 6 3 1 に、複数の画素 6 3 1 p と、画素 6 3 1 p を行毎に選択するための複数の走査線 G と、選択された画素 6 3 1 p に二次画像信号 6 1 5 _ V から生成された S 信号 6 3 3 _ S を供給するための複数の信号線 S とが設けられている。

【 0 1 3 5 】

走査線 G への G 信号 6 3 2 _ G の入力、G 駆動回路 6 3 2 により制御されている。信号線 S への S 信号 6 3 3 _ S の入力、S 駆動回路 6 3 3 により制御されている。複数の画素 6 3 1 p は、走査線 G の少なくとも一つと、信号線 S の少なくとも一つとに、それぞれ接続されている。

【 0 1 3 6 】

なお、画素部 6 3 1 に設けられる配線の種類及びその数は、画素 6 3 1 p の構成、数及び配置によって決めることができる。具体的に、図 8 (A) に示す画素部 6 3 1 の場合、x 列 × y 行の画素 6 3 1 p がマトリクス状に配置されており、信号線 S 1 乃至信号線 S x、走査線 G 1 乃至走査線 G y が、画素部 6 3 1 内に配置されている場合を例示している。

【 0 1 3 7 】

< 4 - 1 . 画素 >

各画素 6 3 1 p は、表示素子 6 3 5 と、当該表示素子 6 3 5 を含む画素回路 6 3 4 を有する。

【 0 1 3 8 】

< 4 - 2 . 画素回路 >

本実施の形態では、画素回路 6 3 4 の一例として、液晶素子 6 3 5 L C を表示素子 6 3 5 に適用する構成を図 8 (B) に示す。

【 0 1 3 9 】

画素回路 6 3 4 は、液晶素子 6 3 5 L C への S 信号 6 3 3 _ S の供給を制御するトランジスタ 6 3 4 t を有する。トランジスタ 6 3 4 t と表示素子 6 3 5 の接続関係の一例について説明する。

【 0 1 4 0 】

トランジスタ 6 3 4 t のゲートが、走査線 G 1 から走査線 G y のいずれか一つに接続されている。トランジスタ 6 3 4 t のソース及びドレインの一方は、信号線 S 1 から信号線 S x のいずれか一つに接続され、トランジスタ 6 3 4 t のソース及びドレインの他方は、表示素子 6 3 5 の第 1 電極に接続されている。

【 0 1 4 1 】

なお、画素 6 3 1 p は、必要に応じて液晶素子 6 3 5 L C の第 1 電極と第 2 電極間の電圧を保持するための容量素子 6 3 4 c の他、トランジスタ、ダイオード、抵抗素子、容量素子、インダクタなどのその他の回路素子を有していても良い。

【 0 1 4 2 】

図 8 (B) に例示する画素 6 3 1 p は、S 信号 6 3 3 _ S の画素 6 3 1 p への入力を制御するスイッチング素子として、一のトランジスタ 6 3 4 t を用いる。ただし、一のスイッチング素子として機能する、複数のトランジスタを画素 6 3 1 p に用いていてもよい。複数のトランジスタが一のスイッチング素子として機能する場合、上記複数のトランジスタは並列に接続されていてもよいし、直列に接続されていてもよいし、直列と並列が組み合わされて接続されていてもよい。

【 0 1 4 3 】

なお、画素回路 6 3 4 の容量は適宜調整すればよい。例えば、後述する第 2 のモードにおいて、S 信号 6 3 3 _ S を比較的長い期間（具体的には、1 / 6 0 s e c 以上）保持する

10

20

30

40

50

場合には、容量素子 6 3 4 c を設ける。また、容量素子 6 3 4 c 以外の構成を用いて、画素回路 6 3 4 の容量を調節してもよい。例えば、液晶素子 6 3 5 L C の第 1 の電極と第 2 の電極を重ねて設ける構成により、実質的に容量素子を形成してもよい。

【 0 1 4 4 】

なお、画素回路 6 3 4 は、表示素子 6 3 5 の種類、または駆動方法に応じた構成を選択して用いることができる。

【 0 1 4 5 】

< 4 - 2 a . 表示素子 >

液晶素子 6 3 5 L C は、第 1 電極及び第 2 電極並びに第 1 電極と第 2 電極の間の電圧が印加される液晶材料を含んだ液晶層を有している。液晶素子 6 3 5 L C は、第 1 電極と第 2 電極の間に与えられる電圧の値に従って、液晶分子の配向が変化して、透過率が変化する。よって、表示素子 6 3 5 は、S 信号 6 3 3 _ S の電位によってその透過率が制御されることで、階調を表示することができる。

10

【 0 1 4 6 】

< 4 - 2 b . トランジスタ >

トランジスタ 6 3 4 t は、表示素子 6 3 5 の第 1 電極に、信号線 S の電位を与えるか否かを制御する。表示素子 6 3 5 の第 2 電極には、所定の基準電位 V c o m が与えられている。

【 0 1 4 7 】

なお、本発明の一態様の液晶表示装置に好適なトランジスタとして酸化物半導体を用いたトランジスタを適用することができる。酸化物半導体を用いたトランジスタの詳細については、実施の形態 8、9 を参照することができる。

20

【 0 1 4 8 】

< 5 . 光供給部 >

光供給部 6 5 0 には、複数の光源が設けられている。制御部 6 1 0 は、光供給部 6 5 0 が有する光源の駆動を制御する。

【 0 1 4 9 】

光供給部 6 5 0 の光源としては、冷陰極蛍光ランプ、発光ダイオード (L E D)、電場を加えることでルミネッセンス (E l e c t r o l u m i n e s c e n c e) が発生する O L E D 素子などを用いることができる。

30

【 0 1 5 0 】

特に、光源が発する青色の光の強度を他の色の光の強度より弱めた構成が好ましい。光源が発する光に含まれる青色を呈する光は、眼の角膜や水晶体で吸収されずに、網膜まで到達する。したがって光源が発する青色の光の強度を他の色の光の強度より弱めた構成とすることで、長期的な網膜への影響 (例えば、加齢黄斑変性など) や、夜中まで青色の光に暴露された際の概日リズム (サーカディアン・リズム: C i r c a d i a n r h y t h m) への悪影響などを低減できる。また、光源が発する光は、420nm より長い波長、好ましくは 440nm より長い波長を有することが好ましい。

【 0 1 5 1 】

図 2 4 に、好ましいバックライトからの発光のスペクトルを示す。ここで図 2 4 には、バックライトの光源として、R (赤色)、G (緑色)、B (青色) の 3 色の L E D (L i g h t E m i t t i n g D i o d e) を用いた場合の、各 L E D からの発光のスペクトルの例を示している。図 2 4 では、420nm 以下の範囲で、放射照度がほとんど観測されていない。このような光源をバックライトとして用いた表示部は、使用者の目の疲労を低減できる。

40

【 0 1 5 2 】

これにより、短波長の光の輝度を低減することにより、使用者の目の疲労や網膜の損傷を抑制することができ、使用者の健康が害されることを抑制することができる。

【 0 1 5 3 】

< 6 . 入力手段 >

50

入力手段 500 としては、タッチパネル、タッチパッド、マウス、ジョイスティック、トラックボール、データグローブ、撮像装置などを用いることができる。演算装置 620 は、入力手段 500 から入力される電気信号と表示部の座標を関連づけることができる。これにより、使用する者が表示部に表示される情報を処理するための命令を入力することができる。

【0154】

使用する者が入力手段 500 から入力する情報としては、例えば表示部に表示される画像の表示位置を変えるためにドラッグする命令、表示されている画像を送り次の画像を表示するためにスワイプする命令、巻物状の画像を順に送るためにスクロールする命令、特定の画像を選択する命令、画像を表示する大きさを変化するためにピンチする命令の他、手書き文字入力する命令などを挙げることができる。

10

【0155】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0156】

(実施の形態 3)

本実施の形態では、実施の形態 2 に示した液晶表示装置(表示装置ともよぶ)の駆動方法の一例について、図 8 乃至図 10 を参照しながら説明する。

【0157】

図 8 は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成を説明するブロック図及び回路図である。

20

【0158】

図 9 は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成の変形例を説明するブロック図である。

【0159】

図 10 は、本発明の一態様の表示機能を有する液晶表示装置を説明する回路図である。

<1. S 信号の画素部への書き込み方法>

図 8 (A) または図 9 に例示する画素部 631 に、S 信号 633 __ S を書き込む方法の一例を説明する。具体的には、S 信号 633 __ S を、画素部 631 の、図 8 (B) に例示する画素回路を備える画素 631 p のそれぞれに書き込む方法を説明する。

30

【0160】

<画素部への信号の書き込み>

第 1 フレーム期間において、走査線 G1 にパルスを与える G 信号 632 __ G が入力されることで、走査線 G1 が選択される。選択された走査線 G1 に接続された複数の各画素 631 p において、トランジスタ 634 t が導通状態になる。

【0161】

トランジスタ 634 t が導通状態の時(1 ライン期間)に、信号線 S1 から信号線 Sx に二次画像信号 615 __ V から生成した S 信号 633 __ S の電位が与えられる。そして、導通状態のトランジスタ 634 t を介して、S 信号 633 __ S の電位に応じた電荷が容量素子 634 c に蓄積され、S 信号 633 __ S の電位が液晶素子 635 LC の第 1 電極に与えられる。

40

【0162】

第 1 フレーム期間の走査線 G1 が選択されている期間において、正の極性の S 信号 633 __ S が全ての信号線 S1 乃至信号線 Sx に、順に入力される。走査線 G1 と、信号線 S1 乃至信号線 Sx とにそれぞれ接続された画素 631 p 内の第 1 電極(G1S1)乃至第 1 電極(G1Sx)には、正の極性の S 信号 633 __ S が与えられる。これにより、液晶素子 635 LC の透過率が、S 信号 633 __ S の電位によって制御され、各画素が階調を表示する。

【0163】

同様にして、走査線 G2 から走査線 Gy が順に選択され、走査線 G1 が選択されていた期

50

間と同様の動作が、走査線 G 2 から走査線 G y の各走査線に接続された画素 6 3 1 p において順次繰り返される。上記動作により、画素部 6 3 1 において、第 1 フレームの画像を表示することができる。

【 0 1 6 4 】

なお、本発明の一態様では、必ずしも走査線 G 1 乃至走査線 G y を順に選択する必要はない。

【 0 1 6 5 】

なお、S 駆動回路 6 3 3 から信号線 S 1 乃至信号線 S x に、S 信号 6 3 3 __ S を順に入力する点順次駆動を用いることも、一斉に S 信号 6 3 3 __ S を入力する線順次駆動を用いることができる。或いは、複数の信号線 S ごとに順に、S 信号 6 3 3 __ S を入力する駆動方法を用いていても良い。

10

【 0 1 6 6 】

また、プログレッシブ方式を用いた走査線 G の選択方法に限らず、インターレース方式を用いて走査線 G の選択を行うようにしても良い。

【 0 1 6 7 】

また、任意の一フレーム期間において、全ての信号線に入力される S 信号 6 3 3 __ S の極性が同一であっても、任意の一フレーム期間において、一の信号線ごとに、画素に入力される S 信号 6 3 3 __ S の極性が反転していても良い。

【 0 1 6 8 】

< 複数の領域に分割された画素部への信号の書き込み >

20

また、表示部 6 3 0 の構成の変形例を図 9 に示す。

【 0 1 6 9 】

図 9 に示す表示部 6 3 0 には、複数の領域に分割された画素部 6 3 1 (具体的には第 1 領域 6 3 1 a、第 2 領域 6 3 1 b、第 3 領域 6 3 1 c) に、複数の画素 6 3 1 p と、画素 6 3 1 p を行毎に選択するための複数の走査線 G と、選択された画素 6 3 1 p に S 信号 6 3 3 __ S を供給するための複数の信号線 S とが設けられている。

【 0 1 7 0 】

それぞれの領域に設けられた走査線 G への G 信号 6 3 2 __ G の入力、それぞれの G 駆動回路 6 3 2 により制御されている。信号線 S への S 信号 6 3 3 __ S の入力、S 駆動回路 6 3 3 により制御されている。複数の画素 6 3 1 p は、走査線 G の少なくとも一つと、信号線 S の少なくとも一つとに、それぞれ接続されている。

30

【 0 1 7 1 】

このような構成とすることで、画素部 6 3 1 を分割して駆動することができる。

【 0 1 7 2 】

例えば、入力手段 5 0 0 としてタッチパネルから情報を入力する際に、当該情報が入力される領域を特定する座標を取得し、その座標に対応する領域を駆動する G 駆動回路 6 3 2 のみを第 1 のモードとし、他の領域を第 2 のモードとしてもよい。この動作により、タッチパネルから情報が入力されなかった領域、すなわち表示画像を書き換える必要がない領域の G 駆動回路の動作を停止することができる。

40

【 0 1 7 3 】

< 2 . 第 1 のモードと第 2 のモードの G 駆動回路 >

G 駆動回路 6 3 2 が出力する G 信号 6 3 2 __ G が入力された画素回路 6 3 4 に、S 信号 6 3 3 __ S が入力される。G 信号 6 3 2 __ G が入力されない期間、画素回路 6 3 4 は、S 信号 6 3 3 __ S の電位を保持する。言い換えると、画素回路 6 3 4 は、S 信号 6 3 3 __ S の電位が書き込まれた状態を保持する。

【 0 1 7 4 】

表示データが書き込まれた画素回路 6 3 4 は、S 信号 6 3 3 __ S に応じた表示状態を維持する。なお、表示状態を維持するとは、表示状態の変化が一定の範囲より大きくならないように保持することをいう。上記一定の範囲は、適宜設定される範囲であり、例えば使用者が表示画像を閲覧する場合に、同じ表示画像であると認識できる表示状態の範囲に設定

50

することが好ましい。

【0175】

G駆動回路632は第1のモードと第2のモードを備える。

【0176】

<2-1. 第1のモード>

G駆動回路632の第1のモードは、G信号632__Gを、画素に1秒間に30回以上好ましくは1秒間に60回以上960回未満の頻度で出力する。

【0177】

第1のモードのG駆動回路632は、観察者が信号の書き換え動作毎に変化する画像の変化を識別できない程度の速さで、信号を書き換える。その結果、動画像をなめらかに表示することができる。

10

【0178】

<2-2. 第2のモード>

G駆動回路632の第2のモードは、G信号632__Gを、画素に1日に1回以上1秒間に0.1回未満、好ましくは1時間に1回以上1秒間に1回未満の頻度で出力する。

【0179】

G信号632__Gが入力されない期間、画素回路634は、S信号633__Sを保持し、その電位に応じた表示状態を引き続き維持する。

【0180】

これにより、第2のモードでは、画素の表示の書き換えに伴うチラつき（フリッカーともいう）がない表示をすることができる。

20

【0181】

その結果、当該表示機能を有する液晶表示装置の使用者の目の疲労を低減できる。

【0182】

なお、G駆動回路632が消費する電力は、G駆動回路632が動作しない期間、低減される。

【0183】

なお、第2のモードを有するG駆動回路632を用いて駆動する画素回路は、S信号633__Sを長い期間保持する構成が好ましい。例えば、トランジスタ634tのリーク電流は、オフ状態において小さいものほど好ましい。

30

【0184】

オフ状態においてリーク電流が小さいトランジスタ634tの構成の一例について、実施の形態8、9を参照することができる。

【0185】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0186】

（実施の形態4）

本実施の形態では、実施の形態2に示した液晶表示装置の駆動方法の一例について、図10乃至図12を参照しながら説明する。

40

【0187】

図10は、本発明の一態様の表示機能を有する液晶表示装置を説明する回路図である。

【0188】

図11は、本発明の一態様の表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明する図である。

【0189】

図12は、本発明の一態様の表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明するタイミングチャートである。

【0190】

<1. オーバードライブ駆動>

50

液晶は、電圧が印加されてからその透過率が収束するまでの応答時間が、一般的に十数 ms 程度である。よって、液晶の応答の遅さが動画のぼやけとして視認されやすい。

【0191】

そこで、本発明の一態様では、液晶素子を用いた表示素子 635 に印加する電圧を一時的に大きくして液晶の配向を速く変化させるオーバードライブ駆動を用いるようにしても良い。オーバードライブ駆動を用いることで、液晶の応答速度を上げ、動画のぼやけを防ぎ、動画の画質を改善することができる。

【0192】

また、トランジスタ 634 t が非導通状態になった後においても、液晶素子を用いた表示素子 635 の透過率が収束せずに変化し続けると、液晶の比誘電率が変化するため、液晶素子を用いた表示素子 635 の保持する電圧が変化しやすい。

10

【0193】

例えば、液晶素子を用いた表示素子 635 に並列で容量素子 634 c を接続しない場合、または接続される容量素子 634 c の容量値が小さい場合、上述した液晶素子を用いた表示素子 635 の保持する電圧の変化は顕著に起こりやすい。しかし、上記オーバードライブ駆動を用いることで、応答時間を短くすることができるので、トランジスタ 634 t が非導通状態になった後における液晶素子を用いた表示素子 635 の透過率の変化を小さくすることができる。したがって、液晶素子を用いた表示素子 635 に並列で接続される容量素子 634 c の容量値が小さい場合でも、トランジスタ 634 t が非導通状態になった後に、液晶素子を用いた表示素子 635 の保持する電圧が変化するのを防ぐことができる。

20

【0194】

< 2 . ソースライン反転駆動及びドット反転駆動 >

図 10 に例示する画素回路の信号線 S_i に接続されている画素 631 p において、画素電極 635 __ 1 が、信号線 S_i と、信号線 S_i に隣接している信号線 S_{i+1} に挟まれるように、画素 631 p 内に配置されている。トランジスタ 634 t がオフの状態であるならば、画素電極 635 __ 1 と信号線 S_i は、理想的には電氣的に分離している。また、画素電極 635 __ 1 と信号線 S_{i+1} も、理想的には、電氣的に分離している。しかし、実際には、画素電極 635 __ 1 と信号線 S_i の間には寄生容量 634 c (i) が存在しており、なおかつ、画素電極 635 __ 1 と信号線 S_{i+1} の間には寄生容量 634 c ($i+1$) が存在している (図 11 (C) 参照) 。なお、図 11 (C) には、図 10 に図示されている液晶素子 635 LC の替わりに、液晶素子 635 LC の第 1 の電極または第 2 の電極として機能する画素電極 635 __ 1 が図示されている。

30

【0195】

液晶素子 635 LC の第 1 の電極と第 2 の電極を重ねて設ける構成とする場合等では、2 つの電極の重なりを実質的な容量素子とすることで、液晶素子 635 LC に容量配線を用いて形成された容量素子 634 c を接続しない場合、或いは液晶素子 635 LC に接続されている容量素子 634 c の容量値が小さい場合がある。このような場合、液晶素子の第 1 の電極または第 2 の電極として機能する画素電極 635 __ 1 の電位が、寄生容量 634 c (i) と寄生容量 634 c ($i+1$) の影響を受けやすい。

40

【0196】

これにより、トランジスタ 634 t が、画像信号の電位を保持する期間において、オフの状態であっても、画素電極 635 __ 1 の電位が、信号線 S_i または信号線 S_{i+1} の電位の変化に連動して変動する現象が起こりやすい。

【0197】

画像信号の電位を保持する期間において、画素電極の電位が、信号線の電位が変化に連動して変動する現象をクロストーク現象という。クロストーク現象が発生すると、表示のコントラストが低下してしまう。例えば、液晶素子 635 LC にノーマリーホワイトの液晶を用いた場合、画像が白っぽくなる。

【0198】

50

そこで、本発明の一態様では、任意の一フレーム期間において、画素電極 635_1 を間に挟んで配設されている信号線 S_i と信号線 S_{i+1} に、互いに逆の極性を有する画像信号を入力する駆動方法を用いるようにしても良い。

【0199】

なお、逆の極性を有する画像信号とは、液晶素子の共通電極の電位を基準電位としたときに、基準電位よりも高い電位を有する画像信号と、基準電位よりも低い電位を有する画像信号とを意味する。

【0200】

交互に逆の極性を有する画像信号を選択された複数の画素に順番に書き込む方法として、2つの方法（ソースライン反転およびドット反転）を例に挙げることができる。

10

【0201】

いずれの方法においても、第1フレーム期間において、信号線 S_i に正（+）の極性を有する画像信号を入力し、信号線 S_{i+1} に負（-）の極性を有する画像信号を入力する。次いで、第2フレーム期間において、信号線 S_i に負（-）の極性を有する画像信号を入力し、信号線 S_{i+1} に正（+）の極性を有する画像信号を入力する。次いで、第3フレーム期間において、信号線 S_i に正（+）の極性を有する画像信号を入力し、信号線 S_{i+1} に負（-）の極性を有する画像信号を入力する（図11（C）参照）。

【0202】

このような駆動方法を用いると、一对の信号線の電位が互いに逆の方向に変動するため、任意の画素電極が受ける電位の変動が打ち消される。よって、クロストークの発生を抑えることができる。

20

【0203】

< 2 - 1 . ソースライン反転駆動 >

ソースライン反転は、任意の一フレーム期間において、一の信号線に接続されている複数の画素と、当該信号線に隣接する他の信号線に接続されている複数の画素とに逆の極性を有する画像信号を入力するものである。

【0204】

ソースライン反転を用いた場合の画素に与えられる画像信号の極性を、図11（A - 1）及び図11（A - 2）に模式的に示す。任意の一フレーム期間において与えられる画像信号が正の極性の画素を+の記号で、負の極性の画素を-の記号で示している。図11（A - 2）に示すフレームは、図11（A - 1）に示すフレームに続くフレームを示している。

30

【0205】

< 2 - 2 . ドット反転駆動 >

ドット反転は、任意の一フレーム期間において、一の信号線に接続されている複数の画素と、当該信号線に隣接する他の信号線に接続されている複数の画素とに、逆の極性を有する画像信号を入力し、なおかつ、同一の信号線に接続されている複数の画素において、隣接する画素に逆の極性を有する画像信号を入力するものである。

【0206】

ドット反転を用いた場合の画素に与えられる画像信号の極性を、図11（B - 1）及び図11（B - 2）に模式的に示す。任意の一フレーム期間において与えられる画像信号が正の極性の画素を+の記号で、負の極性の画素を-の記号で示している。図11（B - 2）に示すフレームは、図11（B - 1）に示すフレームに続くフレームを示している。

40

【0207】

< 2 - 3 . タイミングチャート >

次いで、図12に、図10に示した画素部631をソースライン反転で動作させた場合のタイミングチャートを示す。具体的に、図12では、走査線 G_1 に与えられる信号の電位と、信号線 S_1 から信号線 S_x に与えられる画像信号の電位と、走査線 G_1 に接続された各画素の有する画素電極の電位の、時間変化を示している。

【0208】

50

まず、走査線 G 1 にパルスを与える信号が入力されることで、走査線 G 1 が選択される。選択された走査線 G 1 に接続された複数の各画素 6 3 1 p において、トランジスタ 6 3 4 t がオンになる。そして、トランジスタ 6 3 4 t がオンの状態の時に、信号線 S 1 から信号線 S x に画像信号の電位が与えられると、オンのトランジスタ 6 3 4 t を介して、画像信号の電位が液晶素子 6 3 5 L C の画素電極に与えられる。

【0209】

図 1 2 に示すタイミングチャートでは、第 1 のフレーム期間の走査線 G 1 が選択されている期間において、奇数番目の信号線 S 1、信号線 S 3、... に、正の極性の画像信号が順に入力されており、偶数番目の信号線 S 2、信号線 S 4、... 信号線 S x に、負の極性の画像信号が入力されている例を示している。よって、奇数番目の信号線 S 1、信号線 S 3、... に接続された画素 6 3 1 p 内の画素電極 (S 1)、画素電極 (S 3)、... には、正の極性の画像信号が与えられている。また、偶数番目の信号線 S 2、信号線 S 4、... 信号線 S x に接続された画素 6 3 1 p 内の画素電極 (S 2)、画素電極 (S 4)、... 画素電極 (S x) には、負の極性の画像信号が与えられている。

10

【0210】

液晶素子 6 3 5 L C では、画素電極と共通電極の間に与えられる電圧の値に従って、液晶分子の配向が変化し、透過率が変化する。よって、液晶素子 6 3 5 L C は、画像信号の電位によってその透過率が制御されることで、階調を表示することができる。

【0211】

信号線 S 1 から信号線 S x への画像信号の入力が終了すると、走査線 G 1 の選択は終了する。走査線の選択が終了すると、該走査線を有する画素 6 3 1 p において、トランジスタ 6 3 4 t がオフになる。すると、液晶素子 6 3 5 L C は、画素電極と共通電極の間に与えられた電圧を保持することで、階調の表示を維持する。そして、走査線 G 2 から走査線 G y が順に選択され、走査線 G 1 が選択されていた期間と同様の動作が、上記各走査線に接続された画素において行われる。

20

【0212】

次いで、第 2 のフレーム期間において、再び、走査線 G 1 が選択される。そして、第 2 のフレーム期間の走査線 G 1 が選択されている期間では、第 1 のフレーム期間の走査線 G 1 が選択されている期間とは異なり、奇数番目の信号線 S 1、信号線 S 3、... に、負の極性の画像信号が順に入力されており、偶数番目の信号線 S 2、信号線 S 4、... 信号線 S x に、正の極性の画像信号が入力されている。よって、奇数番目の信号線 S 1、信号線 S 3、... に接続された画素 6 3 1 p 内の画素電極 (S 1)、画素電極 (S 3)、... には、負の極性の画像信号が与えられている。また、偶数番目の信号線 S 2、信号線 S 4、... 信号線 S x に接続された画素 6 3 1 p 内の画素電極 (S 2)、画素電極 (S 4)、... 画素電極 (S x) には、正の極性の画像信号が与えられている。

30

【0213】

第 2 のフレーム期間においても、信号線 S 1 から信号線 S x への画像信号の入力が終了すると、走査線 G 1 の選択は終了する。そして、走査線 G 2 から走査線 G y が順に選択され、走査線 G 1 が選択されていた期間と同様の動作が、上記各走査線に接続された画素において行われる。

40

【0214】

そして、第 3 のフレーム期間と、第 4 のフレーム期間においても、上記動作が同様に繰り返される。

【0215】

なお、図 1 2 に示すタイミングチャートでは、信号線 S 1 から信号線 S x に、順に画像信号が入力されている場合を例示しているが、本発明はこの構成に限定されない。信号線 S 1 から信号線 S x に、一斉に画像信号が入力されていても良いし、複数の信号線ごとに順に画像信号が入力されていても良い。

【0216】

また、本実施の形態では、プログレッシブ方式を用いた場合における、走査線の選択につ

50

いて説明したが、インターレース方式を用いて走査線の選択を行うようにしても良い。

【0217】

なお、画像信号の電位の極性を、共通電極の基準電位を基準として反転させる反転駆動を行うことで、焼き付きと呼ばれる液晶の劣化を防ぐことができる。

【0218】

しかし、反転駆動を行うと、画像信号の極性が変化する際に信号線に与えられる電位の変化が大きくなるため、スイッチング素子として機能するトランジスタ634tのソース電極とドレイン電極の電位差が大きくなる。よって、トランジスタ634tは、閾値電圧がシフトするなどの特性劣化が生じやすい。

【0219】

また、液晶素子635LCに保持されている電圧を維持するために、ソース電極とドレイン電極の電位差が大きくても、オフ電流が低いことが要求される。

【0220】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

【0221】

(実施の形態5)

本実施の形態では、本発明の一態様の液晶表示装置で表示可能な画像の生成方法について説明する。特に、画像の切り替えを行う際に使用者の目に優しい画像の切り替え方法、使用者の目の疲労を軽減する画像の切り替え方法、使用者の目に負担を与えない画像の切り替え方法について説明する。

【0222】

画像を素早く切り替えて表示すると、使用者の目の疲労を誘発する場合がある。例えば、著しく異なる場面が切り換わる動画像や、異なる静止画を切り換える場合などが含まれる。

【0223】

異なる画像を切り替えて表示する際には、瞬間的に表示を切り換えるのではなく、緩やかに(静かに)、自然に画像を切り替えて表示することが好ましい。

【0224】

例えば、異なる第1の画像から第2の画像に表示を切り替える場合、第1の画像と第2の画像の間に第1の画像がフェードアウトする画像または/及び第2の画像がフェードインする画像を挿入すると好ましい。また、第1の画像がフェードアウトすると同時に、第2の画像がフェードインする(クロスフェードともいう)ように、両者の画像を重ね合わせた画像を挿入してもよく、第1の画像が第2の画像に次第に変化する様子を表示する動画(モーフィングともいう)を挿入しても良い。

【0225】

具体的には、第1の静止画像を低いリフレッシュレートで表示し、続いて画像の切り替えのための画像を高いリフレッシュレートで表示した後に、第2の静止画像を低いリフレッシュレートで表示する。

【0226】

<フェードイン、フェードアウト>

以下に、互いに異なる画像Aと画像Bとを切り換える方法の一例について説明する。

【0227】

図13(A)は、画像の切り換え動作を行うことができる表示装置の構成を示すブロック図である。図13(A)に示す表示装置は、演算装置701、記憶装置702、グラフィックユニット703、及び表示手段704を備える。

【0228】

第1のステップにおいて、演算装置701は外部記憶装置等から画像A、及び画像Bの各データを記憶装置702に格納する。

【0229】

第2のステップにおいて、演算装置701は、予め設定された分割数の値に応じて、画像Aと画像Bの各画像データを元に新たな画像データを順次生成する。

【0230】

第3のステップにおいて、生成した画像データをグラフィックユニット703に出力する。グラフィックユニット703は入力された画像データを表示手段704に表示させる。

【0231】

図13(B)は、画像Aから画像Bにかけて段階的に画像を切り換える際の、生成される画像データを説明するための模式図である。

【0232】

図13(B)では、画像Aから画像BにかけてN(Nは自然数)個の画像データを生成し、それぞれ1個あたりの画像データをf(fは自然数)フレーム期間表示した場合について示している。したがって、画像Aから画像Bに切り替わるまでの期間は、 $f \times N$ フレームとなる。

10

【0233】

ここで、上述したN、及びfなどのパラメータは、使用者が自由に設定可能であることが好ましい。演算装置701はこれらのパラメータを予め取得し、当該パラメータに応じて、画像データを生成する。

【0234】

i番目に生成される画像データ(iは1以上N以下の整数)は、画像Aの画像データと画像Bの画像データに対して、それぞれに重み付けを行って足し合わせることで生成できる。例えば、ある画素において、画像Aを表示したときの輝度(階調)をa、画像Bを表示したときの輝度(階調)をbとすると、i番目に生成される画像データを表示したときの当該画素の輝度(階調)cは式(2)に示す値となる。

20

【0235】

【数2】

$$c = \frac{(N-i)a + ib}{N} \quad (1)$$

【0236】

このような方法により生成された画像データを用いて、画像Aから画像Bに切り換えることで、緩やかに(静かに)、自然に不連続な画像を切り替えることができる。

30

【0237】

なお、式(2)において、全ての画素についてa=0の場合が、黒画像から徐々に画像Bに切り替わるフェードインに相当する。また、全ての画素についてb=0の場合が、画像Aから徐々に黒画像に切り替わるフェードアウトに相当する。

【0238】

上記では、2つの画像を一時的にオーバーラップさせて画像を切り換える方法について述べたが、オーバーラップさせない方法としてもよい。

【0239】

2つの画像をオーバーラップさせない場合、画像Aから画像Bに切り換える場合に、間に黒画像を挿入してもよい。このとき、画像Aから黒画像に遷移する際、または黒画像から画像Bに遷移する際、またはその両方に、上述したような画像の切り換え方法を用いてもよい。また、画像Aと画像Bの間に挿入する画像は黒画像だけでなく、白画像などの単一の画像を用いてもよいし、画像Aや画像Bとは異なる、多色の画像を用いてもよい。

40

【0240】

画像Aと画像Bとの間に他の画像、特に黒画像などの単一の画像を挿入することで、画像の切り換えをより自然に使用者が感じ取ることができ、使用者にストレスを感じさせることなく画像を切り換えることができる。

【0241】

50

(実施の形態 6)

本実施の形態では、本発明の一態様の液晶表示装置の表示手段に適用可能なパネルモジュールの構成例について、図面を参照して説明する。

【0242】

図23(A)は、本実施の形態で例示するパネルモジュール200の上面概略図である。

【0243】

パネルモジュール200は、第1の基板201、第2の基板202、及びシール材203に囲まれた封止領域内に、複数の画素を備える画素部211とゲート駆動回路213を備える。また、第1の基板201上の封止領域よりも外側の領域に外部接続電極205と、ソース駆動回路として機能するIC212を備える。外部接続電極205に電氣的に接続されたFPC204から、画素部211やゲート駆動回路213、IC212等を駆動するための電源や信号を入力することができる。

10

【0244】

図23(B)は、図23(A)に示したFPC204及びシール材203を含む領域を切断する切断線A-Bと、ゲート駆動回路213を含む領域を切断する切断線C-Dと、画素部211を含む領域を含む領域を切断する切断線E-Fと、シール材203を含む領域を切断する切断線G-Hのそれぞれに沿って切断した際の、断面概略図である。

【0245】

第1の基板201と第2の基板202はその外周に近い領域においてシール材203によって接着されている。また、第1の基板201、第2の基板202、及びシール材203に囲まれた領域に、少なくとも画素部211が設けられている。

20

【0246】

図23には、ゲート駆動回路213として、いずれもnチャネル型のトランジスタ231とトランジスタ232を組み合わせた回路を有する例を示している。なお、ゲート駆動回路213の構成はこれに限られず、nチャネル型のトランジスタとpチャネル型のトランジスタを組み合わせた種々のCMOS回路や、pチャネル型のトランジスタを組み合わせた回路を有する構成としてもよい。本構成例では、第1の基板201上にゲート駆動回路213が形成されたドライバー体型的パネルモジュールの構成を示すが、ゲート駆動回路とソース駆動回路の一方または両方を異なる基板に設ける構成としてもよい。例えば、COG方式により駆動回路用ICを実装してもよいし、COF方式により駆動回路用ICが実装されたフレキシブル基板(FPC)を実装してもよい。本構成例では、ソース駆動回路として機能するIC212をCOG方式により第1の基板201上に設ける構成を示している。

30

【0247】

なお、画素部211、ゲート駆動回路213が備えるトランジスタの構造は特に限定されない。例えば、スタガ型のトランジスタとしてもよいし、逆スタガ型のトランジスタとしてもよい。また、トップゲート型またはボトムゲート型のいずれのトランジスタ構造としてもよい。また、トランジスタに用いる半導体材料としては、例えばシリコンやゲルマニウムなどの半導体材料を用いてもよいし、インジウム、ガリウム、亜鉛のうち少なくともひとつを含む酸化物半導体を用いてもよい。

40

【0248】

また、トランジスタに用いる半導体の結晶性についても特に限定されず、非晶質半導体、結晶性を有する半導体(微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体)のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化が抑制されるため好ましい。

【0249】

インジウム、ガリウム、亜鉛のうち少なくともひとつを含む酸化物半導体としては、代表的にはIn-Ga-Zn系金属酸化物などが挙げられる。シリコンよりもバンドギャップが広く、且つキャリア密度の小さい酸化物半導体を用いると、オフ時のリーク電流を抑

50

制できるため好ましい。好ましい酸化物半導体の詳細については、後の実施の形態 8 , 9 で説明する。

【0250】

図 23 (B) には、画素部 211 の一例として、一画素分の断面構造を示している。画素部 211 は、VA (Vertical Alignment) モードが適用された液晶素子 250 を備える。

【0251】

1つの画素には少なくともスイッチング用のトランジスタ 256 を備える。また 1つの画素に図示しない保持容量を有していてもよい。また、トランジスタ 256 のソース電極またはドレイン電極と電氣的に接続する第 1 の電極 251 が絶縁層 239 上に設けられて

10

【0252】

画素に設けられる液晶素子 250 は、絶縁層 239 上に設けられた第 1 の電極 251 と、第 2 の基板 202 上に設けられた第 2 の電極 253 と、第 1 の電極 251 と第 2 の電極 253 に挟持された液晶 252 を有する。

【0253】

第 1 の電極 251 及び第 2 の電極 253 には、透光性の導電性材料を用いる。透光性を有する導電性材料としては、酸化インジウム、インジウムスズ酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物、又はグラフェンを用いることができる。

20

【0254】

また、少なくとも画素部 211 と重なる領域において、第 2 の基板 202 上にカラーフィルタ 243 と、ブラックマトリクス 242 が設けられている。

【0255】

カラーフィルタ 243 は、画素からの透過光を調色し、色純度を高める目的で設けられている。例えば、白色のバックライト用いてフルカラーのパネルモジュールとする場合には、異なる色のカラーフィルタを設けた複数の画素を用いる。その場合、赤色 (R)、緑色 (G)、青色 (B) の 3 色のカラーフィルタを用いてもよいし、これに黄色 (Y) を加えた 4 色とすることもできる。また、R、G、B (及び Y) に加えて白色 (W) の画素を用い、4 色 (又は 5 色) としてもよい。

30

【0256】

また、隣接するカラーフィルタの 243 の間に、ブラックマトリクス 242 が設けられている。ブラックマトリクス 242 は隣接する画素から回り込む光を遮光し、隣接画素間における混色を抑制する。ブラックマトリクス 242 は異なる発光色の隣接画素間のみ配置し、同色画素間には設けない構成としてもよい。ここで、カラーフィルタ 243 の端部を、ブラックマトリクス 242 と重なるように設けることにより、光漏れを抑制することができる。ブラックマトリクス 242 は、画素の透過光を遮光する材料を用いることができ、金属材料や顔料を含む樹脂材料などを用いて形成することができる。なお、図 23 に示すようにブラックマトリクス 242 はゲート駆動回路 213 などの画素部 211 以外の領域に設けると、導波光などによる意図しない光漏れを抑制できるため好ましい。

40

【0257】

また、カラーフィルタ 243 とブラックマトリクス 242 を覆うオーバーコート 255 が設けられている。オーバーコート 255 を設けることにより、カラーフィルタ 243 やブラックマトリクス 242 に含まれる顔料などの不純物が液晶 252 に拡散することを抑制できる。オーバーコートは透光性の材料を用い、無機絶縁材料や有機絶縁材料を用いることができる。

【0258】

なお、オーバーコート 255 上に、第 2 の電極 253 が設けられている。

【0259】

さらに、オーバーコート 255 のブラックマトリクス 242 と重なる領域に、スペーサ

50

２５４が設けられている。スペーサ２５４には、樹脂材料を用いると厚く形成できるため好ましい。例えばポジ型またはネガ型の感光性樹脂を用いて形成することができる。また、スペーサ２５４として遮光性の材料を用いると、隣接する画素から回り込む光を遮光し、隣接画素間における混色を抑制することができる。なお、本構成例ではスペーサ２５４を第２の基板２０２側に設ける構成としたが、第１の基板２０１側に設ける構成としてもよい。また、スペーサ２５４として、球状の酸化シリコンなどの粒を用い、液晶２５２が設けられる領域に散布された構成としてもよい。

【０２６０】

第１の電極２５１と第２の電極２５３の間に電圧を印加することにより、電極面に対して垂直方向に電界が生じ、該電界によって液晶２５２の配向が制御され、パネルモジュールの外部に配置されたバックライトからの光の偏光を画素単位で制御することにより、画像を表示することができる。

10

【０２６１】

液晶２５２と接する面には、液晶２５２の配向を制御するための配向膜を設けてもよい。配向膜には透光性の材料を用いる。

【０２６２】

本構成例では、液晶素子２５０と重なる領域にカラーフィルタが設けられているため、色純度が高められたフルカラーの画像表示を実現できる。また、バックライトとして異なる発光色の複数の発光ダイオード（LED: Light Emitting Diode）を用いて、時間分割表示方式（フィールドシーケンシャル駆動方式）を行うこともできる。時間分割表示方式を用いた場合、カラーフィルタを設ける必要が無く、また例えばR（赤色）、G（緑色）、B（青色）のそれぞれの発光を呈する副画素を設ける必要がないため、画素の開口率を向上させることや、単位面積あたりの画素数を増加できるなどの利点がある。

20

【０２６３】

液晶２５２としては、サーモトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶などを用いることができる。また、ブルー相を示す液晶を使用すると、配向膜が不要であり、且つ広い視野角が得られるため好ましい。また、上記の液晶にモノマー、重合開始剤を添加して注入または滴下封止後にモノマーを重合させて高分子安定化する液晶材料でもよい。

30

【０２６４】

なお、本構成例ではVAモードが適用された液晶素子２５０について説明するが、液晶素子の構成はこれに限られず、異なるモードが適用された液晶素子２５０を用いることができる。

【０２６５】

第１の基板２０１上には、第１の基板２０１の上面に接して絶縁層２３７と、トランジスタのゲート絶縁層として機能する絶縁層２３８と、トランジスタを覆う絶縁層２３９が設けられている。

【０２６６】

絶縁層２３７は、第１の基板２０１に含まれる不純物の拡散を抑制する目的で設けられる。また、トランジスタの半導体層に接する絶縁層２３８及び絶縁層２３９は、トランジスタの劣化を助長する不純物の拡散を抑制する材料を用いることが好ましい。これら絶縁層には、例えばシリコンなどの半導体や、アルミニウムなどの金属の、酸化物または窒化物、または酸窒化物を用いることができる。またこのような無機絶縁材料の積層膜、または無機絶縁材料と有機絶縁材料の積層膜を用いてもよい。なお、絶縁層２３７や絶縁層２３９は不要であれば設けなくてもよい。

40

【０２６７】

絶縁層２３９と第１の電極２５１の間に、下層に設けられるトランジスタや配線などによる段差を被覆する平坦化層としての絶縁層を設けてもよい。このような絶縁層としてはポリイミドやアクリルなどの樹脂材料を用いることが好ましい。また、平坦性を高められ

50

る場合には、無機絶縁材料を用いてもよい。

【0268】

図23(B)で例示した構成では、第1の基板201上にトランジスタと、液晶素子250の第1の電極251を形成するために必要なフォトリソマスクの数を低減できる。より具体的には、ゲート電極の加工工程と、半導体層の加工工程と、ソース電極及びドレイン電極の加工工程と、絶縁層239の開口工程と、及び第1の電極251の加工工程のそれぞれに用いる、5種類のフォトリソマスクを用いればよい。

【0269】

第1の基板201に設けられる配線206は、シール材203によって封止された領域から外側に延在して設けられ、ゲート駆動回路213と電氣的に接続している。また配線206の端部の一部が外部接続電極205を成している。本構成例では、外部接続電極205はトランジスタのソース電極又はドレイン電極と同一の導電膜と、トランジスタのゲート電極と同一の導電膜を積層して形成されている。このように、複数の導電膜を積層して外部接続電極205を構成することにより、FPC204などの圧着工程に対する機械的強度を高めることができるため好ましい。

10

【0270】

また図示しないが、IC212と画素部211とを電氣的に接続する配線や外部接続電極も、配線206や外部接続電極205と同様の構成とすればよい。

【0271】

また、外部接続電極205に接して接続層208が設けられ、接続層208を介してFPC204と外部接続電極205とが電氣的に接続している。接続層208としては、公知の異方性導電フィルムや、異方性導電ペーストなどを用いることができる。

20

【0272】

配線206や、外部接続電極205の端部は、その表面が露出しないように絶縁層で覆われていると、表面の酸化や意図しないショートなどの不具合を抑制できるため好ましい。

【0273】

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【0274】

30

(実施の形態7)

実施の形態6で説明したパネルモジュールに、タッチセンサ(接触検出装置)を設けることで、タッチパネルとして機能させることができる。本実施の形態では、図14及び図15を参照して、タッチパネルについて説明する。以下において、上記実施の形態と重複する部分については、説明を省略する場合がある。

【0275】

図14(A)は、本実施の形態で例示するタッチパネル400の斜視概略図である。また、図14(B)には、タッチパネル400を展開した斜視概略図を示す。なお図14には明瞭化のため代表的な構成要素のみを示している。

【0276】

40

タッチパネル400は、第1の基板401と第2の基板402との間に挟持された表示部411と、第2の基板402と第3の基板403との間に挟持されたタッチセンサ430とを備える。

【0277】

第1の基板401には、表示部411と、表示部411と電氣的に接続する複数の配線406を備える。また、複数の配線406は、第1の基板401の外周部にまで引き回され、その一部がFPC404と電氣的に接続するための外部接続電極405を構成している。

【0278】

表示部411は、複数の画素を有する画素部414、ソース駆動回路412、及びゲート

50

駆動回路 4 1 3 を有し、第 1 の基板 4 0 1 と第 2 の基板 4 0 2 とによって封止されている。図 1 4 (B) では、ソース駆動回路 4 1 2 を、画素部 4 1 4 を挟んでその両側に 2 つ配置する構成としたが、1 つのソース駆動回路 4 1 2 を画素部 4 1 4 の一方の辺に沿って配置する構成としてもよい。

【 0 2 7 9 】

表示部 4 1 1 の画素部 4 1 4 に適用可能な表示素子としては、液晶素子を用いる。

【 0 2 8 0 】

第 3 の基板 4 0 3 には、タッチセンサ 4 3 0 と、タッチセンサ 4 3 0 と電氣的に接続する複数の配線 4 1 7 を備える。タッチセンサ 4 3 0 は、第 3 の基板 4 0 3 の第 2 の基板 4 0 2 と対向する面側に設けられる。また複数の配線 4 1 7 は第 3 の基板 4 0 3 の外周部にまで引き回され、その一部が F P C 4 1 5 と電氣的に接続するための外部接続電極 4 1 6 を構成している。なお、図 1 4 (B) では明瞭化のため、第 3 の基板 4 0 3 の裏面側 (紙面奥側) に設けられるタッチセンサ 4 3 0 の電極や配線等を実線で示している。

10

【 0 2 8 1 】

図 1 4 (B) に示すタッチセンサ 4 3 0 は、投影型静電容量方式のタッチセンサの一例である。タッチセンサ 4 3 0 は、電極 4 2 1 と電極 4 2 2 とを有する。電極 4 2 1 と電極 4 2 2 とは、それぞれ複数の配線 4 1 7 のいずれかと電氣的に接続する。

【 0 2 8 2 】

ここで、電極 4 2 2 の形状は、図 1 4 (A)、(B) に示すように、複数の四辺形が一方方向に連続した形状となっている。また、電極 4 2 1 の形状は四辺形であり、電極 4 2 2 の延在する方向とは交差する方向に一系列に並んだ複数の電極 4 2 1 のそれぞれが、配線 4 2 3 によって電氣的に接続されている。このとき、電極 4 2 2 と配線 4 2 3 の交差部の面積ができるだけ小さくなるように配置することが好ましい。このような形状とすることで、電極が設けられていない領域の面積を低減でき、当該電極の有無によって生じる透過率の違いによって生じるタッチセンサ 4 3 0 を透過する光の輝度ムラを、低減することができる。

20

【 0 2 8 3 】

なお、電極 4 2 1、電極 4 2 2 の形状はこれに限られず、様々な形状を取りうる。例えば、複数の電極 4 2 1 をできるだけ隙間が生じないように配置し、絶縁層を介して電極 4 2 2 を、電極 4 2 1 と重ならない領域ができるように離間して複数設ける構成としてもよい。このとき、隣接する 2 つの電極 4 2 2 の間に、これらとは電氣的に絶縁されたダミー電極を設けると、透過率の異なる領域の面積を低減できるため好ましい。

30

【 0 2 8 4 】

図 1 5 に、図 1 4 (A) に示すタッチパネル 4 0 0 の X 1 - X 2 における断面図を示す。

【 0 2 8 5 】

第 1 の基板 4 0 1 上には、スイッチング素子層 4 3 7 が設けられている。スイッチング素子層 4 3 7 は、少なくともトランジスタを有する。スイッチング素子層 4 3 7 には、トランジスタの他に、容量素子などを有していてもよい。また、スイッチング素子層 4 3 7 は、駆動回路 (ゲート駆動回路、ソース駆動回路) などを含んでもよい。さらに、スイッチング素子層 4 3 7 は配線や電極等を含んでもよい。

40

【 0 2 8 6 】

第 2 の基板 4 0 2 の一方の面には、カラーフィルタ層 4 3 5 が設けられている。カラーフィルタ層 4 3 5 は、液晶素子と重なるカラーフィルタを有する。カラーフィルタ層 4 3 5 には、R (赤色)、G (緑色)、B (青色) の 3 色のカラーフィルタを設ける構成とすると、フルカラーの液晶表示装置とすることができる。

【 0 2 8 7 】

カラーフィルタ層 4 3 5 は、例えば、顔料を含む感光性の材料を用い、フォトリソグラフィ工程により形成される。また、カラーフィルタ層 4 3 5 として、異なる色のカラーフィルタの間にブラックマトリクスを設けてもよい。また、カラーフィルタやブラックマトリクスを覆うオーバーコートも設けてもよい。

50

【0288】

なお、用いる液晶素子の構成に応じて、カラーフィルタ層435上に液晶素子の一方の電極を形成してもよい。なお該電極は、後に形成される液晶素子の一部となる。また該電極上に配向膜が設けられていてもよい。

【0289】

液晶431は、第1の基板401と第2の基板402との間に挟持された状態で、封止材436によって封止される。また、封止材436は、スイッチング素子層437やカラーフィルタ層435を囲むように設けられている。

【0290】

封止材436としては、熱硬化樹脂や紫外線硬化樹脂を用いることができ、アクリル、ウレタン、エポキシ、またはシロキサン結合を有する樹脂などの有機樹脂を用いることができる。また、封止材436は、低融点ガラスを含むガラスフリットにより形成されていてもよい。また、封止材436は、上記有機樹脂とガラスフリットとを組み合わせ形成されていてもよい。例えば、液晶431に接して上記有機樹脂を設け、その外側にガラスフリットを設けることで、外部から、液晶へ水などが混入することを抑制することができる。

10

【0291】

また、第2の基板402上には、タッチセンサが設けられている。第3の基板403の一方の面に、絶縁層424を介してセンサ層440が設けられ、センサ層440は、接着層434を介して第2の基板402と貼り合わされている。また、第3の基板403の他方の面には、偏光板441が設けられている。

20

【0292】

タッチセンサは、第3の基板403上に、センサ層440を形成した後、センサ層440上に設けられた接着層434を介して、第2の基板402と貼り合わせて設けることができる。

【0293】

絶縁層424は、例えば、酸化シリコンなどの酸化物を用いることができる。絶縁層424に接して透光性を有する電極421及び電極422が設けられている。電極421及び電極422は、第3の基板403上に形成された絶縁層424上に、スパッタリング法により導電膜を成膜した後、フォトリソグラフィ法等の公知のパターニング技術により、不要な部分を除去することで形成される。透光性を有する導電性材料としては、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。

30

【0294】

電極421又は電極422には、配線438が電氣的に接続されている。配線438の一部は、FPC415と電氣的に接続する外部接続電極として機能する。配線438としては、例えば、アルミニウム、金、白金、銀、ニッケル、チタン、タングステン、クロム、モリブデン、鉄、コバルト、銅、又はパラジウム等の金属材料や、該金属材料を含む合金材料を用いることができる。

【0295】

電極422は、一方向に延在したストライプ状複数設けられている。また、電極421は、一本の電極422を一对の電極421が挟むように設けられ、これらを電氣的に接続する配線423が電極422と交差するように設けられる。ここで、一本の電極422と、配線423とによって電氣的に接続される一对の電極421は、必ずしも直交して設ける必要はなく、これらのなす角度が90度未満であってもよい。

40

【0296】

また、電極421及び電極422を覆うように、絶縁層433が設けられている。絶縁層433に用いる材料としては、例えば、アクリル、エポキシなどの樹脂、シロキサン結合を有する樹脂の他、酸化シリコン、酸化窒化シリコン、酸化アルミニウムなどの無機絶縁材料を用いることもできる。また、絶縁層433には、電極421に達する開口部が設け

50

られ、電極 4 2 1 と電氣的に接続する配線 4 2 3 が絶縁層 4 3 3 上及び開口部に設けられている。配線 4 2 3 は、電極 4 2 1 及び電極 4 2 2 と同様の透光性の導電性材料を用いると、タッチパネルの開口率が高まるため好ましい。また、配線 4 2 3 に電極 4 2 1 及び電極 4 2 2 と同一の材料を用いてもよいが、これよりも導電性の高い材料を用いることが好ましい。

【0297】

また、絶縁層 4 3 3 及び配線 4 2 3 を覆う絶縁層が設けられていてもよい。当該絶縁層は、保護層として機能させることができる。

【0298】

また、絶縁層 4 3 3 (及び保護層として機能する絶縁層) には、配線 4 3 8 に達する開口が設けられており、開口に設けられた接続層 4 3 9 によって、FPC 4 1 5 と配線 4 3 8 とが電氣的に接続されている。接続層 4 3 9 としては、公知の異方性導電フィルム (ACF : Anisotropic Conductive Film) や、異方性導電ペースト (ACP : Anisotropic Conductive Paste) などを用いることができる。

10

【0299】

センサ層 4 4 0 と、第 2 の基板 4 0 2 とを接着する接着層 4 3 4 は、透光性を有することが好ましい。例えば、熱硬化性樹脂や紫外線硬化樹脂を用いることができ、具体的には、アクリル、ウレタン、エポキシ、またはシロキサン結合を有する樹脂などの樹脂を用いることができる。

20

【0300】

偏光板 4 4 1 としては、公知の偏光板を用いればよく、自然光や円偏光から直線偏光を作り出すことができるような材料を用いる。例えば、二色性の物質を一定方向にそろえて配置することで、光学的な異方性を持たせたものを用いることができる。例えば、ヨウ素系の化合物などをポリビニルアルコールなどのフィルムに吸着させ、これを一方向に延伸することで作製することができる。なお、二色性の物質としては、ヨウ素系の化合物のほか、染料系の化合物などが用いられる。偏光板 4 4 1 は、フィルム状、シート状、もしくは板状の材料を用いることができる。

【0301】

なお、本実施の形態ではセンサ層 4 4 0 として投影型静電容量式のタッチセンサを適用する例を示したが、センサ層 4 4 0 としてはこれに限られず、偏光板よりも外側から指等の導電性の検知対象が近接する、または触れることを検知するタッチセンサとして機能するセンサを適用することができる。センサ層 4 4 0 に設けられるタッチセンサとして、静電容量方式のタッチセンサが好ましい。静電容量方式のタッチセンサとしては、表面型静電容量方式、投影型静電容量方式等があり、投影型静電容量方式としては、主に駆動方式の違いから自己容量方式、相互容量方式などがある。相互容量方式を用いると同時多点検出が可能となるため好ましい。

30

【0302】

本実施の形態にて説明したタッチパネルでは、表示された静止画のリフレッシュレートを低減することができるため、使用者は極力長い時間同じ画像を見ることが可能となり、視認される画面のちらつきが低減される。また、1画素のサイズを小さく高精細な表示が可能となるため、緻密で滑らかな表示とすることができる。また、静止画表示を行う際、階調が変化することによる画質の劣化を低減することができるとともに、タッチパネルで消費される電力を低減することができる。

40

【0303】

(実施の形態 8)

本実施の形態では、液晶表示装置の画素に適用できるトランジスタの構成例について、図面を参照して説明する。

【0304】

< トランジスタの構成例 >

50

図 16 (A) に、以下で例示するトランジスタ 100 の上面概略図を示す。また図 16 (B) に図 16 (A) 中に示す切断線 A - B におけるトランジスタ 100 の断面概略図を示す。本構成例で例示するトランジスタ 100 はボトムゲート型のトランジスタである。

【0305】

トランジスタ 100 は、基板 101 上に設けられるゲート電極 102 と、基板 101 及びゲート電極 102 上に設けられる絶縁層 103 と、絶縁層 103 上にゲート電極 102 と重なるように設けられる酸化物半導体層 104 と、酸化物半導体層 104 の上面に接する一対の電極 105 a、105 b とを有する。また、絶縁層 103、酸化物半導体層 104、一対の電極 105 a、105 b を覆う絶縁層 106 と、絶縁層 106 上に絶縁層 107 が設けられている。

10

【0306】

《基板 101》

基板 101 の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有する材料を用いる。例えば、ガラス基板、セラミック基板、石英基板、サファイヤ基板、YSZ (イットリア安定化ジルコニア) 基板等を、基板 101 として用いてもよい。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI 基板等を適用することも可能である。また、これらの基板上に半導体素子が設けられたものを、基板 101 として用いてもよい。

20

【0307】

また、基板 101 として、プラスチックなどの可撓性基板を用い、該可撓性基板上に直接、トランジスタ 100 を形成してもよい。または、基板 101 とトランジスタ 100 の間に剥離層を設けてもよい。剥離層は、その上層にトランジスタの一部あるいは全部を形成した後、基板 101 より分離し、他の基板に転載するのに用いることができる。その結果、トランジスタ 100 は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0308】

《ゲート電極 102》

ゲート電極 102 は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属、または上述した金属を成分とする合金か、上述した金属を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属を用いてもよい。また、ゲート電極 102 は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数の金属を組み合わせた合金膜、もしくはこれらの窒化膜を用いてもよい。

30

【0309】

また、ゲート電極 102 は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属の積層構造とすることもできる。

40

【0310】

また、ゲート電極 102 と絶縁層 103 との間に、In - Ga - Zn 系酸窒化物半導体膜、In - Sn 系酸窒化物半導体膜、In - Ga 系酸窒化物半導体膜、In - Zn 系酸窒化物半導体膜、Sn 系酸窒化物半導体膜、In 系酸窒化物半導体膜、金属窒化膜 (InN、ZnN 等) 等を設けてもよい。これらの膜は 5 eV 以上、好ましくは 5.5 eV 以上の

50

仕事関数を有し、酸化物半導体の電子親和力よりも大きい値であるため、酸化物半導体を用いたトランジスタのしきい値電圧をプラスにシフトすることができ、所謂ノーマリーオフ特性のスイッチング素子を実現できる。例えば、 In-Ga-Zn 系酸窒化物半導体膜を用いる場合、少なくとも酸化物半導体層 104 より高い窒素濃度、具体的には 7 原子% 以上の In-Ga-Zn 系酸窒化物半導体膜を用いる。

【0311】

《絶縁層 103》

絶縁層 103 は、ゲート絶縁膜として機能する。酸化物半導体層 104 の下面と接する絶縁層 103 は、非晶質膜であることが好ましい。

【0312】

絶縁層 103 は、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 系金属酸化物、窒化シリコンなどを用いればよく、積層または単層で設ける。

【0313】

また、絶縁層 103 として、ハフニウムシリケート (HfSiO_x)、窒素が添加されたハフニウムシリケート ($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート ($\text{HfAl}_x\text{O}_y\text{N}_z$)、酸化ハフニウム、酸化イットリウムなどの *high-k* 材料を用いることでトランジスタのゲートリークを低減できる。

【0314】

《一对の電極 105a、105b》

一对の電極 105a 及び 105b は、トランジスタのソース電極またはドレイン電極として機能する。

【0315】

一对の電極 105a、105b は、導電材料として、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンからなる単体金属、またはこれを主成分とする合金を単層構造または積層構造として用いることができる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

【0316】

《絶縁層 106、107》

絶縁層 106 は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いることが好ましい。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により一部の酸素が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、昇温脱離ガス分光法 ($\text{TDS: Thermal Desorption Spectroscopy}$) 分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物絶縁膜である。

【0317】

絶縁層 106 としては、酸化シリコン、酸化窒化シリコン等を用いることができる。

【0318】

なお、絶縁層 106 は、後に形成する絶縁層 107 を形成する際の、酸化物半導体層 104 へのダメージ緩和膜としても機能する。

【0319】

10

20

30

40

50

また、絶縁層 106 と酸化物半導体層 104 の間に、酸素を透過する酸化物膜を設けてもよい。

【0320】

酸素を透過する酸化物膜としては、酸化シリコン、酸化窒化シリコン等を用いることができる。なお、本明細書中において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

【0321】

絶縁層 107 は、酸素、水素、水等のブロッキング効果を有する絶縁膜を用いることができる。絶縁層 106 上に絶縁層 107 を設けることで、酸化物半導体層 104 からの酸素の外部への拡散と、外部から酸化物半導体層 104 への水素、水等の侵入を防ぐことができる。酸素、水素、水等のブロッキング効果を有する絶縁膜としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

【0322】

<トランジスタの作製方法例>

続いて、図 16 に例示するトランジスタ 100 の作製方法の一例について説明する。

【0323】

まず、図 17 (A) に示すように、基板 101 上にゲート電極 102 を形成し、ゲート電極 102 上に絶縁層 103 を形成する。

【0324】

ここでは、基板 101 としてガラス基板を用いる。

【0325】

《ゲート電極の形成》

ゲート電極 102 の形成方法を以下に示す。はじめに、スパッタリング法、CVD 法、蒸着法等により導電膜を形成し、導電膜上に第 1 のフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、ゲート電極 102 を形成する。その後、レジストマスクを除去する。

【0326】

なお、ゲート電極 102 は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0327】

《ゲート絶縁層の形成》

絶縁層 103 は、スパッタリング法、CVD 法、蒸着法等で形成する。

【0328】

絶縁層 103 として酸化シリコン膜、酸化窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0329】

また、絶縁層 103 として窒化シリコン膜を形成する場合、2 段階の形成方法を用いることが好ましい。はじめに、シラン、窒素、及びアンモニアの混合ガスを原料ガスとして用いたプラズマ CVD 法により、欠陥の少ない第 1 の窒化シリコン膜を形成する。次に、原料ガスを、シラン及び窒素の混合ガスに切り替えて、水素濃度が少なく、且つ水素をブロッキングすることが可能な第 2 の窒化シリコン膜を成膜する。このような形成方法により、絶縁層 103 として、欠陥が少なく、且つ水素ブロッキング性を有する窒化シリコン膜を形成することができる。

10

20

30

40

50

【0330】

また、絶縁層103として酸化ガリウム膜を形成する場合、MOCVD (Metal Organic Chemical Vapor Deposition) 法を用いて形成することができる。

【0331】

《酸化物半導体層の形成》

次に、図17(B)に示すように、絶縁層103上に酸化物半導体層104を形成する。

【0332】

酸化物半導体層104の形成方法を以下に示す。はじめに、酸化物半導体膜を形成する。続いて、酸化物半導体膜上に第2のフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて酸化物半導体膜の一部をエッチングして、酸化物半導体層104を形成する。その後、レジストマスクを除去する。

10

【0333】

この後、加熱処理を行ってもよい。加熱処理を行う場合には、酸素を含む雰囲気下で行うことが好ましい。

【0334】

《一対の電極の形成》

次に、図17(C)に示すように、一対の電極105a、105bを形成する。

20

【0335】

一対の電極105a、105bの形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等で導電膜を形成する。次に、該導電膜上に第3のフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、一対の電極105a、105bを形成する。その後、レジストマスクを除去する。

【0336】

なお、図17(B)に示すように、導電膜のエッチングの際に酸化物半導体層104の上部の一部がエッチングされ、薄膜化することがある。そのため、酸化物半導体層104の形成時、酸化物半導体膜の厚さを予め厚く設定しておくことが好ましい。

30

【0337】

《絶縁層の形成》

次に、図17(D)に示すように、酸化物半導体層104及び一対の電極105a、105b上に、絶縁層106を形成し、続いて絶縁層106上に絶縁層107を形成する。

【0338】

絶縁層106として酸化シリコン膜または酸化窒化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0339】

例えば、プラズマCVD装置の真空排気された処理室内に載置された基板を180 以上260 以下、さらに好ましくは200 以上240 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm²以上0.5W/cm²以下、さらに好ましくは0.25W/cm²以上0.35W/cm²以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

40

【0340】

成膜条件として、上記圧力の反応室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸

50

化が進むため、酸化物絶縁膜中における酸素含有量が化学量論比よりも多くなる。しかしながら、基板温度が、上記温度であると、シリコンと酸素の結合力が弱いため、加熱により酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。

【0341】

また、酸化物半導体層104と絶縁層106の間に酸化物絶縁膜を設ける場合には、絶縁層106の形成工程において、該酸化物絶縁膜が酸化物半導体層104の保護膜となる。この結果、酸化物半導体層104へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて絶縁層106を形成することができる。

【0342】

例えば、プラズマCVD装置の真空排気された処理室内に載置された基板を180 以上400 以下、さらに好ましくは200 以上370 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化物絶縁膜として酸化シリコン膜または酸化窒化シリコン膜を形成することができる。また、処理室の圧力を100Pa以上250Pa以下とすることで、該酸化物絶縁層を成膜する際に、酸化物半導体層104へのダメージを低減することが可能である。

【0343】

酸化物絶縁膜の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0344】

絶縁層107は、スパッタリング法、CVD法等で形成することができる。

【0345】

絶縁層107として窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体、酸化性気体、及び窒素を含む気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。窒素を含む気体としては、窒素、アンモニア等がある。

【0346】

以上の工程により、トランジスタ100を形成することができる。

【0347】

<トランジスタ100の変形例>

以下では、トランジスタ100と一部が異なるトランジスタの構成例について説明する。

【0348】

《変形例1》

図18(A)に、以下で例示するトランジスタ110の断面概略図を示す。トランジスタ110は、酸化物半導体層の構成が異なる点で、トランジスタ100と相違している。

【0349】

トランジスタ110の備える酸化物半導体層114は、酸化物半導体層114aと酸化物半導体層114bとが積層されて構成される。

【0350】

なお、酸化物半導体層114aと酸化物半導体層114bの境界は不明瞭である場合があるため、図18(A)等の図中には、これらの境界を破線で示している。

【0351】

酸化物半導体層114a及び酸化物半導体層114bのうち、いずれか一方または両方に、本発明の一態様の酸化物半導体膜を適用することができる。

10

20

30

40

50

【0352】

例えば、酸化物半導体層114aは、代表的にはIn-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、Nd、またはHf)を用いる。また、酸化物半導体層114aがIn-M-Zn酸化物であるとき、InとMの原子数比率は、好ましくは、Inが50atomic%未満、Mが50atomic%以上、さらに好ましくは、Inが25atomic%未満、Mが75atomic%以上とする。また例えば、酸化物半導体層114aは、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である材料を用いる。

【0353】

例えば、酸化物半導体層114bはIn若しくはGaを含み、代表的には、In-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)であり、且つ酸化物半導体層114aよりも伝導帯の下端のエネルギーが真空準位に近く、代表的には、酸化物半導体層114bの伝導帯の下端のエネルギーと、酸化物半導体層114aの伝導帯の下端のエネルギーとの差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下とすることが好ましい。

10

【0354】

また例えば、酸化物半導体層114bがIn-M-Zn酸化物であるとき、InとMの原子数比率は、好ましくは、Inが25atomic%以上、Mが75atomic%未満、さらに好ましくは、Inが34atomic%以上、Mが66atomic%未満とする。

20

【0355】

例えば、酸化物半導体層114aとしてIn:Ga:Zn=1:1:1または3:1:2の原子数比のIn-Ga-Zn酸化物を用いることができる。また、酸化物半導体層114bとしてIn:Ga:Zn=1:3:2、1:6:4、または1:9:6の原子数比のIn-Ga-Zn酸化物を用いることができる。なお、酸化物半導体層114a、及び酸化物半導体層114bの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

【0356】

上層に設けられる酸化物半導体層114bに、スタビライザーとして機能するGaの含有量の多い酸化物を用いることにより、酸化物半導体層114a、及び酸化物半導体層114bからの酸素の放出を抑制することができる。

30

【0357】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性(電界効果移動度、しきい値電圧等)に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体層114a、酸化物半導体層114bのキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0358】

なお、上記では酸化物半導体層114として、2つの酸化物半導体層が積層された構成を例示したが、3つ以上の酸化物半導体層を積層する構成としてもよい。

40

【0359】

《変形例2》

図18(B)に、以下で例示するトランジスタ120の断面概略図を示す。トランジスタ120は、酸化物半導体層の構成が異なる点で、トランジスタ100及びトランジスタ110と相違している。

【0360】

トランジスタ120の備える酸化物半導体層124は、酸化物半導体層124a、酸化物半導体層124b、酸化物半導体層124cが順に積層されて構成される。

【0361】

50

酸化物半導体層 1 2 4 a 及び酸化物半導体層 1 2 4 b は、絶縁層 1 0 3 上に積層して設けられる。また酸化物半導体層 1 2 4 c は、酸化物半導体層 1 2 4 b の上面、並びに一对の電極 1 0 5 a、1 0 5 b の上面及び側面に接して設けられる。

【0 3 6 2】

例えば、酸化物半導体層 1 2 4 b として、上記変形例 1 で例示した酸化物半導体層 1 1 4 a と同様の構成を用いることができる。また例えば、酸化物半導体層 1 2 4 a、1 2 4 c として、上記変形例 1 で例示した酸化物半導体層 1 1 4 b と同様の構成を用いることができる。

【0 3 6 3】

例えば、酸化物半導体層 1 2 4 b の下層に設けられる酸化物半導体層 1 2 4 a、及び上層に設けられる酸化物半導体層 1 2 4 c に、スタビライザーとして機能する G a の含有量の多い酸化物を用いることにより、酸化物半導体層 1 2 4 a、酸化物半導体層 1 2 4 b、及び酸化物半導体層 1 2 4 c からの酸素の放出を抑制することができる。

10

【0 3 6 4】

また、例えば酸化物半導体層 1 2 4 b に主としてチャネルが形成される場合に、酸化物半導体層 1 2 4 b に I n の含有量の多い酸化物を用い、酸化物半導体層 1 2 4 b と接して一对の電極 1 0 5 a、1 0 5 b を設けることにより、トランジスタ 1 2 0 のオン電流を増大させることができる。

【0 3 6 5】

< トランジスタの他の構成例 >

20

以下では、本発明の一態様の酸化物半導体膜を適用可能な、トップゲート型のトランジスタの構成例について説明する。

【0 3 6 6】

なお、以下では、上記と同様の構成、または同様の機能を備える構成要素においては、同一の符号を付し、重複する説明は省略する。

【0 3 6 7】

《構成例》

図 1 9 (A) に、以下で例示するトップゲート型のトランジスタ 1 5 0 の断面概略図を示す。

30

【0 3 6 8】

トランジスタ 1 5 0 は、絶縁層 1 5 1 が設けられた基板 1 0 1 上に設けられる酸化物半導体層 1 0 4 と、酸化物半導体層 1 0 4 の上面に接する一对の電極 1 0 5 a、1 0 5 b と、酸化物半導体層 1 0 4、一对の電極 1 0 5 a、1 0 5 b 上に設けられる絶縁層 1 0 3 と、絶縁層 1 0 3 上に酸化物半導体層 1 0 4 と重なるように設けられるゲート電極 1 0 2 とを有する。また、絶縁層 1 0 3 及びゲート電極 1 0 2 を覆って絶縁層 1 5 2 が設けられている。

【0 3 6 9】

絶縁層 1 5 1 は、基板 1 0 1 から酸化物半導体層 1 0 4 への不純物の拡散を抑制する機能を有する。例えば、上記絶縁層 1 0 7 と同様の構成を用いることができる。なお、絶縁層 1 5 1 は、不要であれば設けなくてもよい。

40

【0 3 7 0】

絶縁層 1 5 2 には、上記絶縁層 1 0 7 と同様、酸素、水素、水等のブロッキング効果を有する絶縁膜を適用することができる。なお、絶縁層 1 0 7 は不要であれば設けなくてもよい。

【0 3 7 1】

《変形例》

以下では、トランジスタ 1 5 0 と一部が異なるトランジスタの構成例について説明する。

【0 3 7 2】

図 1 9 (B) に、以下で例示するトランジスタ 1 6 0 の断面概略図を示す。トランジスタ

50

タ 1 6 0 は、酸化物半導体層の構成が異なる点で、トランジスタ 1 5 0 と相違している。

【 0 3 7 3 】

トランジスタ 1 6 0 の備える酸化物半導体層 1 6 4 は、酸化物半導体層 1 6 4 a、酸化物半導体層 1 6 4 b、及び酸化物半導体層 1 6 4 c が順に積層されて構成されている。

【 0 3 7 4 】

酸化物半導体層 1 6 4 a、酸化物半導体層 1 6 4 b、酸化物半導体層 1 6 4 c のうち、いずれか一、またはいずれか二、または全部に、本発明の一態様の酸化物半導体膜を適用することができる。

【 0 3 7 5 】

例えば、酸化物半導体層 1 6 4 b として、上記変形例 1 で例示した酸化物半導体層 1 1 4 a と同様の構成を用いることができる。また例えば、酸化物半導体層 1 6 4 a、1 6 4 c として、上記変形例 1 で例示した酸化物半導体層 1 1 4 b と同様の構成を用いることができる。

10

【 0 3 7 6 】

例えば、酸化物半導体層 1 6 4 b の下層に設けられる酸化物半導体層 1 6 4 a、及び上層に設けられる酸化物半導体層 1 6 4 c に、スタビライザーとして機能する G a の含有量の多い酸化物を用いることにより、酸化物半導体層 1 6 4 a、酸化物半導体層 1 6 4 b、酸化物半導体層 1 6 4 c からの酸素の放出を抑制することができる。

【 0 3 7 7 】

ここで、酸化物半導体層 1 6 4 の形成時において、酸化物半導体層 1 6 4 c と酸化物半導体層 1 6 4 b をエッチングにより加工して酸化物半導体層 1 6 4 a となる酸化物半導体膜を露出させ、その後にドライエッチング法によって該酸化物半導体膜を加工して酸化物半導体層 1 6 4 a を形成する場合に、該酸化物半導体膜の反応生成物が、酸化物半導体層 1 6 4 b 及び酸化物半導体層 1 6 4 c の側面に再付着し、側壁保護層（ラビットイヤーとも呼べる）が形成される場合がある。なお、該反応生成物は、スパッタリング現象によって再付着するほか、ドライエッチング時のプラズマを介して再付着する場合もある。

20

【 0 3 7 8 】

図 1 9 (C) には、上述のようにして酸化物半導体層 1 6 4 の側面に側壁保護層 1 6 4 d が形成された場合の、トランジスタ 1 6 0 の断面概略図を示している。

【 0 3 7 9 】

側壁保護層 1 6 4 d は、主として酸化物半導体層 1 6 4 a と同一の材料を含む。また、側壁保護層 1 6 4 d には、酸化物半導体層 1 6 4 a の下層に設けられる層（ここでは絶縁層 1 5 1 ）の成分（例えばシリコン）を含有する場合がある。

30

【 0 3 8 0 】

また、図 1 9 (C) に示すように、酸化物半導体層 1 6 4 b の側面を側壁保護層 1 6 4 d で覆い、一对の電極 1 0 5 a、1 0 5 b と接しない構成とすることにより、特に酸化物半導体層 1 6 4 b に主としてチャネルが形成される場合に、トランジスタのオフ時の意図しないリーク電流を抑制し、優れたオフ特性を有するトランジスタを実現できる。また、側壁保護層 1 6 4 d としてスタビライザーとして機能する G a の含有量の多い材料を用いることで、酸化物半導体層 1 6 4 b の側面からの酸素の脱離を効果的に抑制し、電気的特性の安定性に優れたトランジスタを実現できる。

40

【 0 3 8 1 】

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

【 0 3 8 2 】

（実施の形態 9 ）

上記実施の形態で例示したトランジスタのチャネルが形成される領域に好適に用いることができる半導体及び半導体膜の一例について、以下に説明する。

【 0 3 8 3 】

酸化物半導体は、エネルギーギャップが 3 . 0 e V 以上と大きく、酸化物半導体を適切

50

な条件で加工し、そのキャリア密度を十分に低減して得られた酸化物半導体膜が適用されたトランジスタにおいては、オフ状態でのソースとドレイン間のリーク電流（オフ電流）を、従来のシリコンを用いたトランジスタと比較して極めて低いものとすることができる。

【0384】

酸化物半導体膜をトランジスタに適用する場合、酸化物半導体膜の膜厚は2 nm以上40 nm以下とすることが好ましい。

【0385】

適用可能な酸化物半導体としては、少なくともインジウム（In）あるいは亜鉛（Zn）を含むことが好ましい。特にInとZnを含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム（Ga）、スズ（Sn）、ハフニウム（Hf）、ジルコニウム（Zr）、チタン（Ti）、スカンジウム（Sc）、イットリウム（Y）、ランタノイド（例えば、セリウム（Ce）、ネオジム（Nd）、ガドリニウム（Gd））から選ばれた一種、または複数種が含まれていることが好ましい。

10

【0386】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、In-Zn系酸化物、Sn-Zn系酸化物、Al-Zn系酸化物、Zn-Mg系酸化物、Sn-Mg系酸化物、In-Mg系酸化物、In-Ga系酸化物、In-Ga-Zn系酸化物（IGZOとも表記する）、In-Al-Zn系酸化物、In-Sn-Zn系酸化物、Sn-Ga-Zn系酸化物、Al-Ga-Zn系酸化物、Sn-Al-Zn系酸化物、In-Hf-Zn系酸化物、In-Zr-Zn系酸化物、In-Ti-Zn系酸化物、In-Sc-Zn系酸化物、In-Y-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物、In-Sn-Ga-Zn系酸化物、In-Hf-Ga-Zn系酸化物、In-Al-Ga-Zn系酸化物、In-Sn-Al-Zn系酸化物、In-Sn-Hf-Zn系酸化物、In-Hf-Al-Zn系酸化物を用いることができる。

20

30

【0387】

ここで、In-Ga-Zn系酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

【0388】

また、酸化物半導体として、 $InMO_3(ZnO)_m$ （ $m > 0$ 、且つ、 m は整数でない）で表記される材料を用いてもよい。なお、 M は、Ga、Fe、Mn及びCoから選ばれた一の金属元素または複数の金属元素、若しくは上記のスタビライザーとしての元素を示す。また、酸化物半導体として、 $In_2SnO_5(ZnO)_n$ （ $n > 0$ 、且つ、 n は整数）で表記される材料を用いてもよい。

40

【0389】

例えば、 $In:Ga:Zn = 1:1:1$ 、 $In:Ga:Zn = 1:3:2$ 、 $In:Ga:Zn = 3:1:2$ 、あるいは $In:Ga:Zn = 2:1:3$ の原子数比のIn-Ga-Zn系酸化物やその組成の近傍の酸化物を用いるとよい。

【0390】

酸化物半導体膜に水素が多量に含まれると、酸化物半導体と結合することによって、水素の一部がドナーとなり、キャリアである電子を生じてしまう。これにより、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。そのため、酸化物半導体膜の形成後において、脱水化処理（脱水素化処理）を行い酸化物半導体膜から、水素、又は水分を除去して不純物が極力含まれないように高純度化することが好ましい。

50

【0391】

なお、酸化物半導体膜への脱水化処理（脱水素化処理）によって、酸化物半導体膜から酸素も同時に減少してしまうことがある。よって、酸化物半導体膜への脱水化処理（脱水素化処理）によって増加した酸素欠損を補填するため酸素を酸化物半導体膜に加える処理を行うことが好ましい。本明細書等において、酸化物半導体膜に酸素を供給する場合を、加酸素化処理と記す場合がある、または酸化物半導体膜に含まれる酸素を化学量論的組成よりも多くする場合を過酸素化処理と記す場合がある。

【0392】

このように、酸化物半導体膜は、脱水化処理（脱水素化処理）により、水素または水分が除去され、加酸素化処理により酸素欠損を補填することによって、*i* 型（真性）化または *i* 型に限りなく近く実質的に *i* 型（真性）である酸化物半導体膜とすることができる。なお、実質的に真性とは、酸化物半導体膜中にドナーに由来するキャリアが極めて少なく（ゼロに近く）、キャリア密度が $1 \times 10^{17} / \text{cm}^3$ 以下、 $1 \times 10^{16} / \text{cm}^3$ 以下、 $1 \times 10^{15} / \text{cm}^3$ 以下、 $1 \times 10^{14} / \text{cm}^3$ 以下、 $1 \times 10^{13} / \text{cm}^3$ 以下であることをいう。

【0393】

またこのように、*i* 型又は実質的に *i* 型である酸化物半導体膜を備えるトランジスタは、極めて優れたオフ電流特性を実現できる。例えば、酸化物半導体膜を用いたトランジスタがオフ状態のときのドレイン電流を、室温（25 程度）にて $1 \times 10^{-18} \text{ A}$ 以下、好ましくは $1 \times 10^{-21} \text{ A}$ 以下、さらに好ましくは $1 \times 10^{-24} \text{ A}$ 以下、または 85 20
にて $1 \times 10^{-15} \text{ A}$ 以下、好ましくは $1 \times 10^{-18} \text{ A}$ 以下、さらに好ましくは $1 \times 10^{-21} \text{ A}$ 以下とすることができる。なお、トランジスタがオフ状態とは、*n* チャネル型のトランジスタの場合、ゲート電圧がしきい値電圧よりも十分小さい状態をいう。具体的には、ゲート電圧がしきい値電圧よりも 1 V 以上、2 V 以上または 3 V 以上小さければ、トランジスタはオフ状態となる。

【0394】

酸化物半導体膜は、例えば非単結晶を有してもよい。非単結晶は、例えば、C A A C (C A x i s A l i g n e d C r y s t a l)、多結晶、微結晶、非晶質部を有する。非晶質部は、微結晶、C A A C よりも欠陥準位密度が高い。また、微結晶は、C A A C よりも欠陥準位密度が高い。なお、C A A C を有する酸化物半導体を、C A A C - O S (C A x i s A l i g n e d C r y s t a l l i n e O x i d e S e m i c o n d u c t o r) と呼ぶ。 30

【0395】

酸化物半導体膜は、例えば C A A C - O S を有してもよい。C A A C - O S は、例えば、*c* 軸配向し、*a* 軸または *z* 軸または *b* 軸はマクロに揃っていない。

【0396】

酸化物半導体膜は、例えば微結晶を有してもよい。なお、微結晶を有する酸化物半導体を、微結晶酸化物半導体と呼ぶ。微結晶酸化物半導体膜は、例えば、1 nm 以上 10 nm 未満のサイズの微結晶（ナノ結晶ともいう。）を膜中に含む。

【0397】

酸化物半導体膜は、例えば非晶質部を有してもよい。なお、非晶質部を有する酸化物半導体を、非晶質酸化物半導体と呼ぶ。非晶質酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質酸化物半導体膜は、例えば、完全な非晶質であり、結晶部を有さない。 40

【0398】

なお、酸化物半導体膜が、C A A C - O S、微結晶酸化物半導体、非晶質酸化物半導体の混合膜であってもよい。混合膜は、例えば、非晶質酸化物半導体の領域と、微結晶酸化物半導体の領域と、C A A C - O S の領域と、を有する。また、混合膜は、例えば、非晶質酸化物半導体の領域と、微結晶酸化物半導体の領域と、C A A C - O S の領域と、の積層構造を有してもよい。 50

【0399】

なお、酸化物半導体膜は、例えば、単結晶を有してもよい。

【0400】

酸化物半導体膜は、複数の結晶部を有し、当該結晶部のc軸が被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃っていることが好ましい。なお、異なる結晶部間で、それぞれa軸およびb軸の向きが異なってもよい。そのような酸化物半導体膜の一例としては、CAAC-OS膜がある。

【0401】

CAAC-OS膜に含まれる結晶部は、一辺が100nm未満の立方体内に収まる大きさであることが多い。また、透過型電子顕微鏡(TEM: Transmission Electron Microscope)による観察像では、CAAC-OS膜に含まれる結晶部と結晶部との境界は明確ではない。また、TEMによってCAAC-OS膜には明確な粒界(グレインバウンダリーともいう。)は確認できない。そのため、CAAC-OS膜は、粒界に起因する電子移動度の低下が抑制される。

10

【0402】

CAAC-OS膜に含まれる結晶部は、例えば、c軸がCAAC-OS膜の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃い、かつab面に垂直な方向から見て金属原子が三角形または六角形状に配列し、c軸に垂直な方向から見て金属原子が層状または金属原子と酸素原子とが層状に配列している。なお、異なる結晶部間で、それぞれa軸およびb軸の向きが異なってもよい。本明細書において、単に垂直と記載する場合、80°以上100°以下、好ましくは85°以上95°以下の範囲も含まれることとする。また、単に平行と記載する場合、-10°以上10°以下、好ましくは-5°以上5°以下の範囲も含まれることとする。

20

【0403】

CAAC-OS膜は、例えば、X線回折(XRD: X-Ray Diffraction)装置を用い、out-of-plane法による分析を行うと、2θが31°近傍のピークが現れる場合がある。2θが31°近傍のピークは、InGaZnO₄の結晶であれば、(009)面に配向していることを示す。また、CAAC-OS膜は、例えば、2θが36°近傍のピークが現れる場合がある。2θが36°近傍のピークは、Ga₂ZnO₄の結晶であれば、(222)面に配向していることを示す。CAAC-OS膜は、好ましくは、2θが31°近傍にピークが現れ、2θが36°近傍にピークが現れない。

30

【0404】

また、例えば、InGaZnO₄の結晶を有するCAAC-OS膜であれば、XRD装置を用い、c軸に垂直な方向からX線を入射させるin-plane法による分析を行うと、2θが56°近傍のピークが現れる場合がある。2θが56°近傍のピークは、InGaZnO₄の結晶の(110)面からの回折ピークである。ここで、2θを56°近傍で固定し、表面の法線ベクトルを軸(φ軸)として試料を回転させながら分析(φスキャン)を行うと、a軸およびb軸の向きが揃っている単結晶酸化物半導体の場合は6つの対称性のピークが現れるが、CAAC-OS膜の場合は明瞭なピークが現れない。

40

【0405】

なお、CAAC-OS膜において、結晶部の分布が一様でなくてもよい。例えば、CAAC-OS膜の形成過程において、酸化物半導体膜の表面側から結晶成長させる場合、被形成面の近傍に対し表面の近傍では結晶部の占める割合が高くなることもある。また、CAAC-OS膜へ不純物を添加することにより、当該不純物添加領域において結晶部の結晶性が低下することもある。

【0406】

CAAC-OS膜に含まれる結晶部のc軸は、CAAC-OS膜の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃うため、CAAC-OS膜の形状(被形成面の断面形状または表面の断面形状)によっては互いに異なる方向を向くことがある。また、結晶部は、成膜したとき、または成膜後に加熱処理などの結晶化処理を行

50

ったときに形成される。従って、結晶部のc軸は、CAAC-O S膜が形成されたときの被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃う。

【0407】

CAAC-O S膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。よって、当該トランジスタは、信頼性が高い。

【0408】

CAAC-O Sは、例えば、多結晶である酸化物半導体スパッタリング用ターゲットを用い、スパッタリング法によって成膜することができる。当該スパッタリング用ターゲットにイオンが衝突すると、スパッタリング用ターゲットに含まれる結晶領域がa-b面から劈開し、a-b面に平行な面を有する平板状またはペレット状のスパッタリング粒子として剥離することがある。この場合、当該平板状またはペレット状のスパッタリング粒子が、結晶状態を維持したまま被成膜面に到達することで、CAAC-O S膜を成膜することができる。

10

【0409】

平板状のスパッタリング粒子は、例えばa-b面に平行な面の円相当径が3nm以上10nm以下、厚さ(a-b面に垂直な方向の長さ)が0.7nm以上1nm未満である。なお、平板状のスパッタリング粒子は、a-b面に平行な面が正三角形又は正六角形であってもよい。ここで、円相当径とは、面の面積と等しい正円の直径をいう。

【0410】

また、CAAC-O Sを成膜するために、以下の条件を適用することが好ましい。

20

【0411】

成膜時の基板温度を高めることで、基板に到達した平板状のスパッタリング粒子のマイグレーションが起こり、スパッタリング粒子の平らな面が基板に付着する。このとき、スパッタリング粒子が正に帯電することで、スパッタリング粒子同士が反発しながら基板に付着するため、スパッタリング粒子が偏って不均一に重なることがなく、厚さの均一なCAAC-O Sを成膜することができる。具体的には、基板温度を100以上740以下、好ましくは200以上500以下として成膜することが好ましい。

【0412】

また、成膜時の不純物混入を低減することで、不純物によって結晶状態が崩れることを抑制できる。例えば、成膜室内に存在する不純物濃度(水素、水、二酸化炭素および窒素など)を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が-80以下、好ましくは-100以下である成膜ガスを用いる。

30

【0413】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、30体積%以上、好ましくは100体積%とする。

【0414】

CAAC-O Sを成膜した後、加熱処理を行ってもよい。加熱処理の温度は、100以上740以下、好ましくは200以上500以下とする。また、加熱処理の時間は1分以上24時間以下、好ましくは6分以上4時間以下とする。また、加熱処理は、不活性雰囲気又は酸化性雰囲気で行えばよい。好ましくは、不活性雰囲気で行った後、酸化性雰囲気で行う。不活性雰囲気での加熱処理により、CAAC-O Sの不純物濃度を短時間で低減することができる。一方、不活性雰囲気での加熱処理によりCAAC-O Sに酸素欠損が生成されることがある。その場合、酸化性雰囲気での加熱処理によって該酸素欠損を低減することができる。また、加熱処理を行うことで、CAAC-O Sの結晶性をさらに高めることができる。なお、加熱処理は、1000Pa以下、100Pa以下、10Pa以下又は1Pa以下の減圧下で行ってもよい。減圧下では、CAAC-O Sの不純物濃度をさらに短時間で低減することができる。

40

【0415】

スパッタリング用ターゲットの一例として、In-Ga-Zn-O化合物ターゲットに

50

ついて以下に示す。

【0416】

InO_x 粉末、 GaO_y 粉末及び ZnO_z 粉末を所定の mol 数で混合し、加圧処理後、1000 以上1500 以下の温度で加熱処理をすることで多結晶である In-Ga-Zn-O 化合物ターゲットとする。なお、 x 、 y 及び z は任意の正数である。ここで、所定の mol 数比は、例えば、 InO_x 粉末、 GaO_y 粉末及び ZnO_z 粉末が、1:1:1、1:1:2、1:3:2、1:9:6、2:1:3、2:2:1、3:1:1、3:1:2、3:1:4、4:2:3、8:4:3、またはこれらの近傍の値とすることができる。なお、粉末の種類、及びその混合する mol 数比は、作製するスパッタリング用ターゲットによって適宜変更すればよい。

10

【0417】

または、 CAAC-Os は、以下の方法により形成してもよい。

【0418】

まず、第1の酸化物半導体膜を1nm以上10nm未満の厚さで成膜する。第1の酸化物半導体膜はスパッタリング法を用いて成膜する。具体的には、基板温度を100 以上500 以下、好ましくは150 以上450 以下とし、成膜ガス中の酸素割合を30 体積%以上、好ましくは100 体積%として成膜する。

【0419】

次に、加熱処理を行い、第1の酸化物半導体膜を結晶性の高い第1の CAAC-Os とする。加熱処理の温度は、350 以上740 以下、好ましくは450 以上650 以下とする。また、加熱処理の時間は1分以上24時間以下、好ましくは6分以上4時間以下とする。また、加熱処理は、不活性雰囲気または酸化性雰囲気で行えばよい。好ましくは、不活性雰囲気で加熱処理を行った後、酸化性雰囲気で行う。不活性雰囲気での加熱処理により、第1の酸化物半導体膜の不純物濃度を短時間で低減することができる。一方、不活性雰囲気での加熱処理により第1の酸化物半導体膜に酸素欠損が生成されることがある。その場合、酸化性雰囲気での加熱処理によって該酸素欠損を低減することができる。なお、加熱処理は1000Pa以下、100Pa以下、10Pa以下または1Pa以下の減圧下で行ってもよい。減圧下では、第1の酸化物半導体膜の不純物濃度をさらに短時間で低減することができる。

20

【0420】

第1の酸化物半導体膜は、厚さが1nm以上10nm未満であることにより、厚さが10nm以上である場合と比べ、加熱処理によって容易に結晶化させることができる。

30

【0421】

または、 CAAC-Os は、スパッタ法とは異なる方法、例えば、熱CVD法により形成してもよい。熱CVD法の例としてMOCVD (Metal Organic Chemical Vapor Deposition) 法やALD (Atomic Layer Deposition) 法を使っても良い。

【0422】

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。

40

【0423】

熱CVD法は、チャンパー内を大気圧または減圧下とし、原料ガスと酸化剤を同時にチャンパー内に送り、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

【0424】

また、ALD法は、チャンパー内を大気圧または減圧下とし、反応のための原料ガスが順次にチャンパーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。例えば、それぞれのスイッチングバルブ (高速バルブとも呼ぶ) を切り替えて2種類以上の原料ガスを順番にチャンパーに供給し、複数種の原料ガスが混ざらないように第1の原料ガスと同時またはその後に不活性ガス (アルゴン、或いは窒素など) などを導入し、第

50

2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の単原子層を成膜し、後から導入される第2の原料ガスと反応して、第2の単原子層が第1の単原子層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。

【0425】

例えば、 InGaZnO_x ($x > 0$) 膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジエチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $(\text{CH}_3)_3\text{In}$ である。また、トリメチルガリウムの化学式は、 $(\text{CH}_3)_3\text{Ga}$ である。また、ジエチル亜鉛の化学式は、 $(\text{C}_2\text{H}_5)_2\text{Zn}$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム(化学式 $(\text{C}_2\text{H}_5)_3\text{Ga}$) を用いることもでき、ジエチル亜鉛に代えてジメチル亜鉛(化学式 $(\text{C}_2\text{H}_5)_2\text{Zn}$) を用いることもできる。

【0426】

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えば InGaZnO_x ($x > 0$) 膜を成膜する場合には、 $\text{In}(\text{CH}_3)_3$ ガスと O_3 ガスを順次繰り返し導入して InO_2 層を形成し、その後、 $\text{Ga}(\text{CH}_3)_3$ ガスと O_3 ガスを同時に導入して GaO 層を形成し、更にその後 $\text{Zn}(\text{CH}_3)_2$ と O_3 ガスを同時に導入して ZnO 層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜて InGaO_2 層や InZnO_2 層、 GaInO 層、 ZnInO 層、 GaZnO 層などの混合化合物層を形成しても良い。なお、 O_3 ガスに変えて Ar 等の不活性ガスでバブリングして得られた H_2O ガスを用いても良いが、 H を含まない O_3 ガスを用いる方が好ましい。また、 $\text{In}(\text{CH}_3)_3$ ガスにかえて、 $\text{In}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Ga}(\text{CH}_3)_3$ ガスにかえて、 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{In}(\text{CH}_3)_3$ ガスにかえて、 $\text{In}(\text{C}_2\text{H}_5)_3$ ガスを用いても良い。また、 $\text{Zn}(\text{CH}_3)_2$ ガスを用いても良い。

【0427】

次に、第1の酸化物半導体膜と同じ組成である第2の酸化物半導体膜を10nm以上50nm以下の厚さで成膜する。第2の酸化物半導体膜はスパッタリング法を用いて成膜する。具体的には、基板温度を100 以上500 以下、好ましくは150 以上450 以下とし、成膜ガス中の酸素割合を30体積%以上、好ましくは100体積%として成膜する。

【0428】

次に、加熱処理を行い、第2の酸化物半導体膜を第1のCAAC-Osから固相成長させることで、結晶性の高い第2のCAAC-Osとする。加熱処理の温度は、350 以上740 以下、好ましくは450 以上650 以下とする。また、加熱処理の時間は1分以上24時間以下、好ましくは6分以上4時間以下とする。また、加熱処理は、不活性雰囲気または酸化性雰囲気で行えばよい。好ましくは、不活性雰囲気で行った後、酸化性雰囲気で行う。不活性雰囲気での加熱処理により、第2の酸化物半導体膜の不純物濃度を短時間で低減することができる。一方、不活性雰囲気での加熱処理により第2の酸化物半導体膜に酸素欠損が生成されることがある。その場合、酸化性雰囲気での加熱処理によって該酸素欠損を低減することができる。なお、加熱処理は1000Pa以下、100Pa以下、10Pa以下または1Pa以下の減圧下で行ってもよい。減圧下では、第2の酸化物半導体膜の不純物濃度をさらに短時間で低減することができる。

【0429】

。

以上のようにして、合計の厚さが10nm以上であるCAAC-Osを形成することができる。

【0430】

また、酸化物半導体膜は、複数の酸化物半導体膜が積層された構造でもよい。

【0431】

例えば、酸化物半導体膜を、酸化物半導体膜（便宜上、第1層と呼ぶ）とゲート絶縁膜との間に、第1層を構成する元素からなり、第1層よりも電子親和力が0.2eV以上小さい第2層を設けてもよい。このとき、ゲート電極から電界が印加されると、第1層にチャンネルが形成され、第2層にはチャンネルが形成されない。第1層は、第2層と構成する元素が同じであるため、第1層と第2層との界面において、界面散乱がほとんど起こらない。従って、第1層とゲート絶縁膜との間に第2層を設けることによって、トランジスタの電界効果移動度を高くすることができる。

10

【0432】

さらに、ゲート絶縁膜に酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜または窒化シリコン膜を用いる場合、ゲート絶縁膜に含まれるシリコンが、酸化物半導体膜に混入することがある。酸化物半導体膜にシリコンが含まれると、酸化物半導体膜の結晶性の低下、キャリア移動度の低下などが起こる。従って、チャンネルの形成される第1層のシリコン濃度を低減するために、第1層とゲート絶縁膜との間に第2層を設けることが好ましい。同様の理由により、第1層を構成する元素からなり、第1層よりも電子親和力が0.2eV以上小さい第3層を設け、第1層を第2層及び第3層で挟むことが好ましい。

20

【0433】

このような構成とすることで、チャンネルの形成される領域へのシリコンなどの不純物の拡散を低減さらには防止することができるため、信頼性の高いトランジスタを得ることができる。

【0434】

なお、酸化物半導体膜をCAAC-Osとするためには、酸化物半導体膜中に含まれるシリコン濃度を $2.5 \times 10^{21} / \text{cm}^3$ 以下とする。好ましくは、酸化物半導体膜中に含まれるシリコン濃度を、 $1.4 \times 10^{21} / \text{cm}^3$ 未満、より好ましくは $4 \times 10^{19} / \text{cm}^3$ 未満、さらに好ましくは $2.0 \times 10^{18} / \text{cm}^3$ 未満とする。酸化物半導体膜に含まれるシリコン濃度が、 $1.4 \times 10^{21} / \text{cm}^3$ 以上であると、トランジスタの電界効果移動度の低下の恐れがあり、 $4.0 \times 10^{19} / \text{cm}^3$ 以上であると、酸化物半導体膜と接する膜との界面で酸化物半導体膜がアモルファス化する恐れがあるためである。また、酸化物半導体膜に含まれるシリコン濃度を $2.0 \times 10^{18} / \text{cm}^3$ 未満とすることで、トランジスタの信頼性のさらなる向上並びに酸化物半導体膜におけるDOS (density of state) の低減が期待できる。なお、酸化物半導体膜中のシリコン濃度は、二次イオン質量分析法 (SIMS: Secondary Ion Mass Spectrometry) で測定することができる。

30

【0435】

実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせる実施することができる。

40

【0436】

（実施の形態10）

本実施の形態では、上記実施の形態で説明した液晶表示装置を用いて作製される電子機器の具体例について、図20を用いて説明する。

【0437】

本発明を適用可能な電子機器の一例として、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音楽再生装置、遊技機（パチンコ機、スロットマシン等）、ゲーム筐体が挙げられる。これらの電子機器の具体例を図20に示す。

50

【0438】

図20(A)は、表示部を有する携帯情報端末1400を示している。携帯情報端末1400は、筐体1401に表示部1402及び操作ボタン1403が組み込まれている。本発明の一態様の液晶表示装置は、表示部1402に用いることができる。

【0439】

図20(B)は、携帯電話機1410を示している。携帯電話機1410は、筐体1411に表示部1412、操作ボタン1413、スピーカ1414、及びマイク1415が組み込まれている。本発明の一態様の液晶表示装置は、表示部1412に用いることができる。

【0440】

図20(C)は、音楽再生装置1420を示している。音楽再生装置1420は、筐体1421に表示部1422、操作ボタン1423、アンテナ1424が組み込まれている。またアンテナ1424からは、無線信号により情報を送受信することができる。本発明の一態様の液晶表示装置は、表示部1422に用いることができる。

【0441】

表示部1402、表示部1412及び表示部1422は、タッチ入力機能を有しており、表示部1402、表示部1412及び表示部1422に表示された表示ボタン(図示せず)を指などで触れることで、画面操作や、情報を入力することができる。

【0442】

先の実施の形態に示した液晶表示装置を表示部1402、表示部1412及び表示部1422に用いることで、表示品位の向上が図られた表示部1402、表示部1412及び表示部1422とすることができる。

【0443】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0444】

(実施の形態11)

本実施の形態では、上記実施の形態で説明したリフレッシュレートを低減する意義に関して説明を行う。

【0445】

目の疲労には、神経系の疲労と、筋肉系の疲労の2種類がある。神経系の疲労は、長時間液晶表示装置の発光、点滅画面を見続けることで、その明るさが眼の網膜や神経、脳を刺激して疲れさせるものである。筋肉系の疲労は、ピント調節のときに使用する毛様体の筋肉を酷使することにより疲れさせるものである。

【0446】

図21(A)に、従来の液晶表示装置の表示を表す模式図を示す。図21(A)に示すように、従来の液晶表示装置の表示では、1秒間に60回の画像の書き換えが行われている。このような画面を長時間見続けることにより、使用者の眼の網膜や神経、脳を刺激して眼の疲労が引き起こされるおそれがあった。

【0447】

本発明の一態様では、液晶表示装置の画素部に、酸化物半導体を用いたトランジスタ、例えば、CAAC-OSを用いたトランジスタを適用する。当該トランジスタのオフ電流は、極めて小さいため、フレーム周波数を下げても、液晶表示装置の輝度の維持が可能となる。

【0448】

つまり、図21(B)に示すように、例えば、5秒間に1回の画像の書き換えが可能となるため、極力長い時間同じ映像を見ることが可能となり、使用者に視認される画面のちらつきが低減される。これにより、使用者の眼の網膜や神経、脳の刺激が低減され、神経系の疲労が軽減される。

【0449】

また、図 2 2 (A) に示すように、1 画素のサイズが大きい場合（例えば精細度が 1 5 0 p p i 未満の場合）、液晶表示装置に表示された文字はぼやけてしまう。液晶表示装置に表示されたぼやけた文字を長時間見続けると、毛様体の筋肉が、絶えずピントを合わせようと動いているにもかかわらず、ピントが合わせづらい状態が続くことになり、目に負担をかけてしまうおそれがあった。

【 0 4 5 0 】

これに対し、図 2 2 (B) に示すように、本発明の一態様にかかる液晶表示装置では、1 画素のサイズが小さく高精細な表示が可能となるため、緻密で滑らかな表示とすることができる。これにより、毛様体の筋肉が、ピントを合わせやすくなるため、使用者の筋肉系の疲労が軽減される。

10

【 0 4 5 1 】

なお、目の疲労を定量的に測定する方法が検討されている。例えば、神経系の疲労の評価指標としては、臨界融合周波数（C F F : C r i t i c a l F l i c k e r (F u s i o n) F r e q u e n c y ）などが知られている。また、筋肉系の疲労の評価指標としては、調節時間や調節近点距離などが知られている。

【 0 4 5 2 】

そのほか、目の疲労を評価する方法として、脳波測定、サーモグラフィ法、瞬きの回数の測定、涙液量の評価、瞳孔の収縮反応速度の評価や、自覚症状を調査するためのアンケート等がある。

【 0 4 5 3 】

本発明の一態様によれば、目に優しい液晶表示装置を提供することができる。

20

【 0 4 5 4 】

（実施例）

本実施例では、上記実施の形態 1 で説明した本発明の一態様による液晶層を用いて実際にパネルを作製し、透過率を測定した結果について説明する。本実施例で測定に用いたパネルは、液晶素子が横電界により配向する液晶層を有する F F S モードの液晶表示装置である。

【 0 4 5 5 】

図 2 6 (A) に実線 2 6 0 2 で示す波形は、誘電率の異方性が 3 . 8 の液晶層を有する液晶表示装置に対して、中間階調となる電圧をフレーム周波数を 1 H z で鋸波形となるように印加した際、そのときの透過率の時間変化を表している。また、図 2 6 (A) に点線 2 6 0 1 で示す波形は、比較のため、誘電率の異方性が 5 . 2 の液晶層を有する液晶表示装置に対して、中間階調となる電圧をフレーム周波数を 1 H z で鋸波形となるように印加した際、そのときの透過率の時間変化を表している。

30

【 0 4 5 6 】

図 2 6 (B) に実線 2 6 0 4 及び点線 2 6 0 3 で示す波形は、図 2 6 (A) で説明した条件のうち、フレーム周波数を 0 . 2 H z とした場合の、透過率の時間変化を表している。

【 0 4 5 7 】

なお図 2 6 (A)、(B) に示すグラフにおける縦軸は、規格化された透過率である。具体的に図 2 6 (A)、(B) に示すグラフでは、透過率を 1 0 0 % とした際を 1 として、中間階調による透過率の変化を表している。

40

【 0 4 5 8 】

図 2 6 (A) の点線 2 6 0 1 で示す、誘電率の異方性が 5 . 2 の液晶表示装置の場合の透過率の時間変化は、図 2 6 (A) の実線 2 6 0 2 で示す、誘電率の異方性が 3 . 8 の液晶表示装置の場合の透過率の時間変化に比べて大きかった。この結果は、上記実施の形態 1 で説明した図 4 の結果と、一致した。

【 0 4 5 9 】

また図 2 6 (B) の点線 2 6 0 3 で示す、誘電率の異方性が 5 . 2 の液晶表示装置の場合の透過率の時間変化は、図 2 6 (B) の実線 2 6 0 4 で示す、誘電率の異方性が 3 . 8 の液晶表示装置の場合の透過率の時間変化に比べて大きかった。この結果は、上記実施の形

50

態 1 で説明した図 5 の結果と、一致した。

【 0 4 6 0 】

図 2 6 (A)、(B) に示す点線 2 6 0 1 及び点線 2 6 0 3 で示される鋸波形は、液晶層に含まれる不純物に起因する残留 DC によるものである。一方、液晶層に含まれる不純物の割合の少ない、図 2 6 (A)、(B) に示す実線 2 6 0 2 及び実線 2 6 0 4 で示される鋸波形は、残留 DC による透過率の揺らぎが低減されていることがわかった。

【 0 4 6 1 】

また、図 2 6 (A)、(B) に示す中間階調での透過率の時間変化によると、透過率の変動幅を 4 0 % 程度に抑制することができることが確認できた。

【 0 4 6 2 】

図 3 1 に示す複数の波形は、誘電率の異方性が 3 . 8 の液晶層を有する液晶表示装置に対して、フレーム周波数を 1 H z、0 . 2 H z、0 . 0 1 7 H z で、中間階調となる電圧を鋸波形となるように印加した際、そのときの透過率の時間変化を表している。

【 0 4 6 3 】

図 3 1 に示す複数の波形から、フレーム周波数を 1 H z、0 . 2 H z、0 . 0 1 7 H z と変化させても、透過率の変化がほとんど変わらないことが確認できた。

【 0 4 6 4 】

また図 2 7 には、誘電率の異方性が 3 . 8 の液晶層を有する液晶表示装置による表示例を示す。

【 0 4 6 5 】

図 2 7 に示すように、実用上問題がなく、良好な表示を得ることができた。

【 符号の説明 】

【 0 4 6 6 】

G 1	走査線
G 2	走査線
S 1	信号線
S 2	信号線
S 3	信号線
1 0	領域
1 1	第 1 の電極
1 2	第 2 の電極
1 3	配向膜
1 4	配向膜
1 5	液晶分子
2 1	偏光板
2 2	偏光板
2 3	光検出器
2 4	矢印
2 5	矢印
1 0 0	トランジスタ
1 0 1	基板
1 0 2	ゲート電極
1 0 3	絶縁層
1 0 4	酸化物半導体層
1 0 5 a	電極
1 0 5 b	電極
1 0 6	絶縁層
1 0 7	絶縁層
1 1 0	トランジスタ
1 1 4	酸化物半導体層

10

20

30

40

50

1 1 4 a	酸化物半導体層	
1 1 4 b	酸化物半導体層	
1 2 0	トランジスタ	
1 2 4	酸化物半導体層	
1 2 4 a	酸化物半導体層	
1 2 4 b	酸化物半導体層	
1 2 4 c	酸化物半導体層	
1 5 0	トランジスタ	
1 5 1	絶縁層	
1 5 2	絶縁層	10
1 6 0	トランジスタ	
1 6 4	酸化物半導体層	
1 6 4 a	酸化物半導体層	
1 6 4 b	酸化物半導体層	
1 6 4 c	酸化物半導体層	
1 6 4 d	側壁保護層	
2 0 0	パネルモジュール	
2 0 1	第 1 の基板	
2 0 2	第 2 の基板	
2 0 3	シール材	20
2 0 4	F P C	
2 0 5	外部接続電極	
2 0 6	配線	
2 0 8	接続層	
2 1 1	画素部	
2 1 2	I C	
2 1 3	ゲート駆動回路	
2 3 1	トランジスタ	
2 3 2	トランジスタ	
2 3 7	絶縁層	30
2 3 8	絶縁層	
2 3 9	絶縁層	
2 4 2	ブラックマトリクス	
2 4 3	カラーフィルタ	
2 5 0	液晶素子	
2 5 1	第 1 の電極	
2 5 2	液晶	
2 5 3	第 2 の電極	
2 5 4	スペーサ	
2 5 5	オーバーコート	40
2 5 6	トランジスタ	
4 0 0	タッチパネル	
4 0 1	第 1 の基板	
4 0 2	第 2 の基板	
4 0 3	基板	
4 0 4	F P C	
4 0 5	外部接続電極	
4 0 6	配線	
4 1 1	表示部	
4 1 2	ソース駆動回路	50

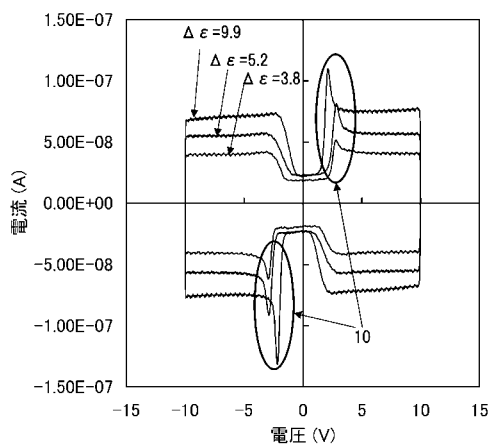
4 1 3	ゲート駆動回路	
4 1 4	画素部	
4 1 5	F P C	
4 1 6	外部接続電極	
4 1 7	配線	
4 2 0	液晶表示装置	
4 2 1	電極	
4 2 2	電極	
4 2 4	絶縁層	
4 2 3	配線	10
4 3 0	タッチセンサ	
4 3 1	液晶	
4 3 3	絶縁層	
4 3 4	接着層	
4 3 5	カラーフィルタ層	
4 3 6	封止材	
4 3 7	スイッチング素子層	
4 3 8	配線	
4 3 9	接続層	
4 4 0	センサ層	20
4 4 1	偏光板	
5 0 0	入力手段	
5 0 0 _ C	信号	
6 0 0	液晶表示装置	
6 1 0	制御部	
6 1 5 _ C	二次制御信号	
6 1 5 _ V	二次画像信号	
6 2 0	演算装置	
6 2 5 _ C	一次制御信号	
6 2 5 _ V	一次画像信号	30
6 3 0	表示部	
6 3 1	画素部	
6 3 1 a	領域	
6 3 1 b	領域	
6 3 1 c	領域	
6 3 1 p	画素	
6 3 2	G 駆動回路	
6 3 2 _ G	G 信号	
6 3 3	S 駆動回路	
6 3 3 _ S	S 信号	40
6 3 4	画素回路	
6 3 4 c (i)	寄生容量	
6 3 4 c	容量素子	
6 3 4 t	トランジスタ	
6 3 5	表示素子	
6 3 5 _ 1	画素電極	
6 3 5 L C	液晶素子	
6 5 0	光供給部	
7 0 1	演算装置	
7 0 2	記憶装置	50

7 0 3 グラフィックユニット
 7 0 4 表示手段
 1 4 0 0 携帯情報端末
 1 4 0 1 筐体
 1 4 0 2 表示部
 1 4 0 3 操作ボタン
 1 4 1 0 携帯電話機
 1 4 1 1 筐体
 1 4 1 2 表示部
 1 4 1 3 操作ボタン
 1 4 1 4 スピーカー
 1 4 1 5 マイク
 1 4 2 0 音楽再生装置
 1 4 2 1 筐体
 1 4 2 2 表示部
 1 4 2 3 操作ボタン
 1 4 2 4 アンテナ
 2 6 0 1 点線
 2 6 0 2 実線
 2 6 0 3 点線
 2 6 0 4 実線

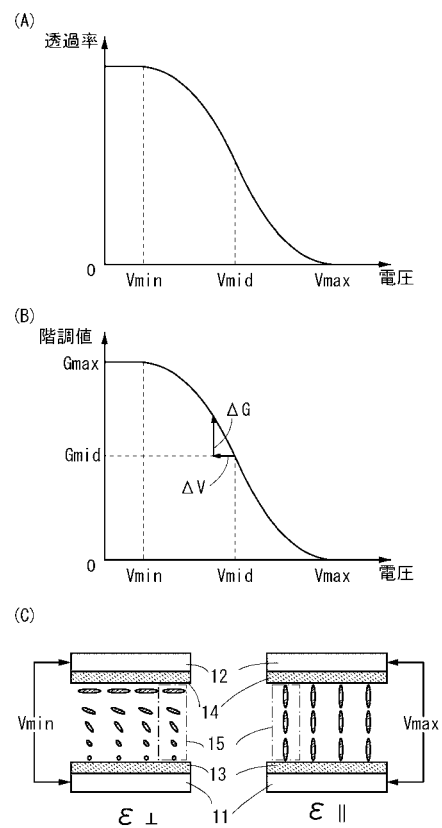
10

20

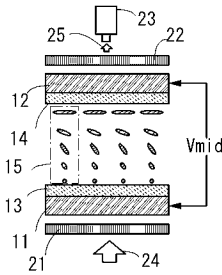
【図 1】



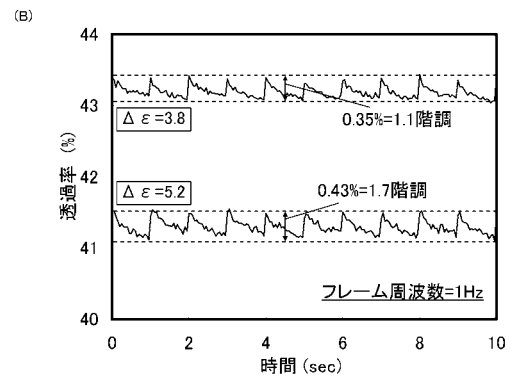
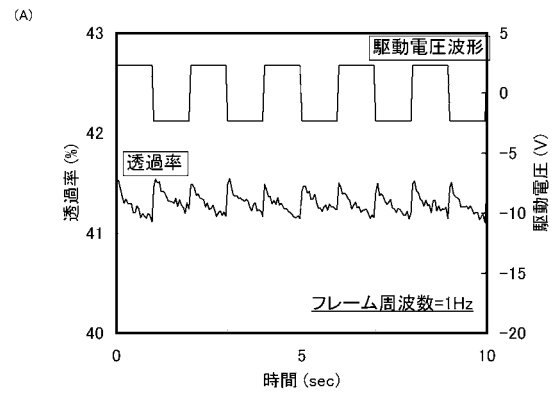
【図 2】



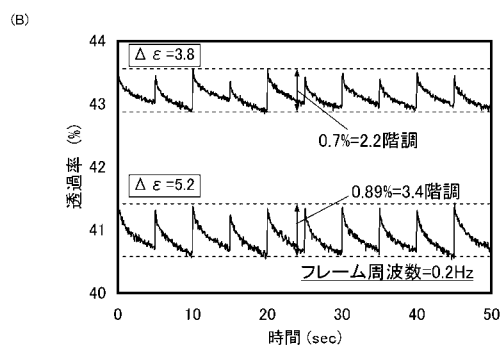
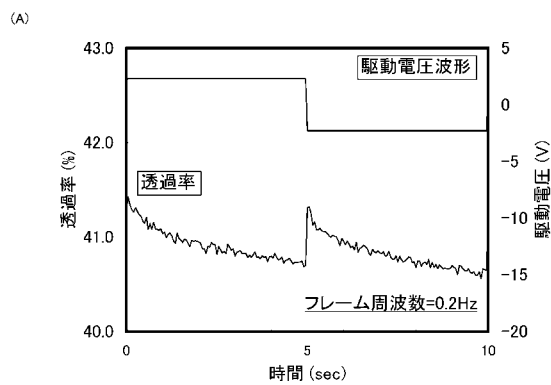
【図3】



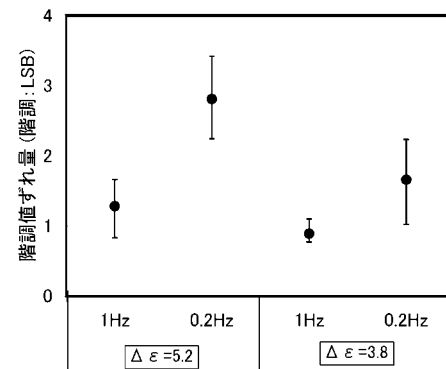
【図4】



【図5】

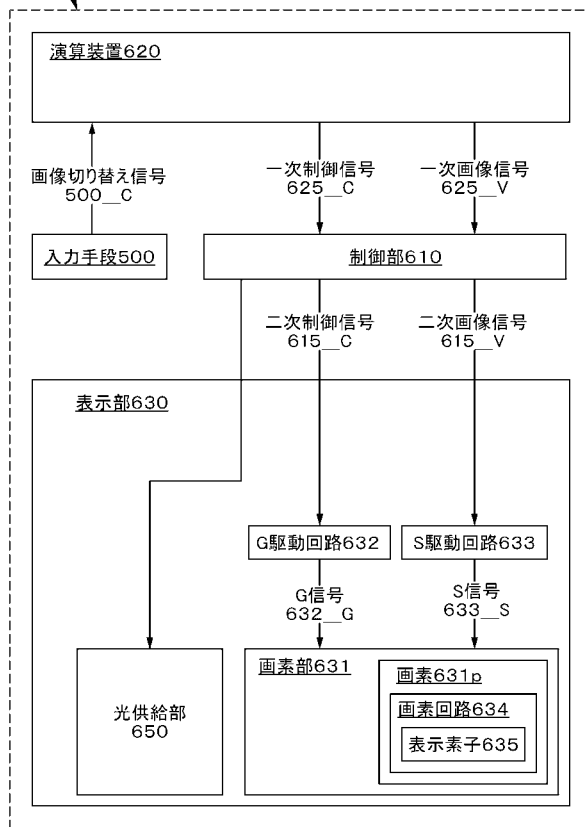


【図6】



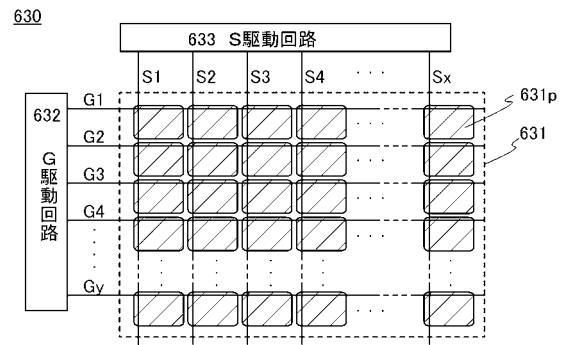
【図 7】

液晶表示装置600

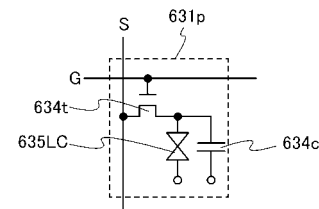


【図 8】

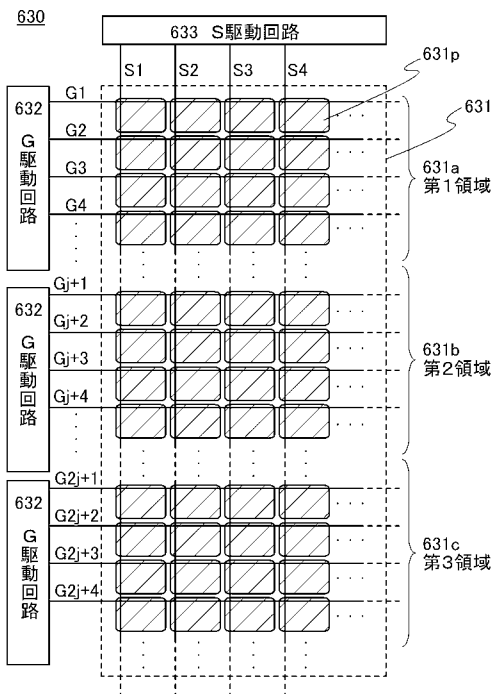
(A)



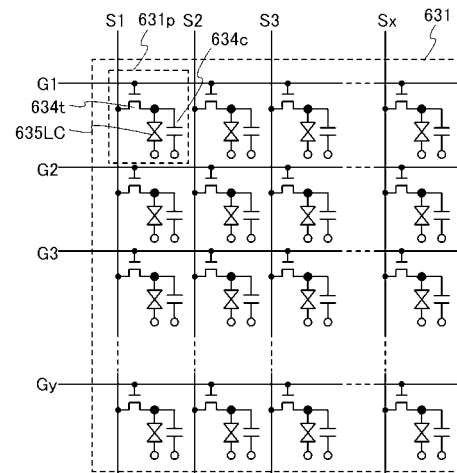
(B)



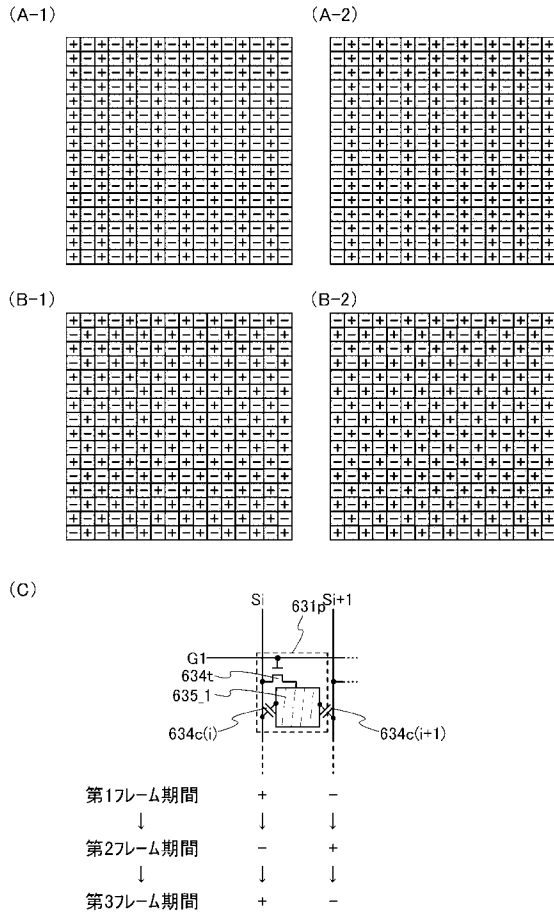
【図 9】



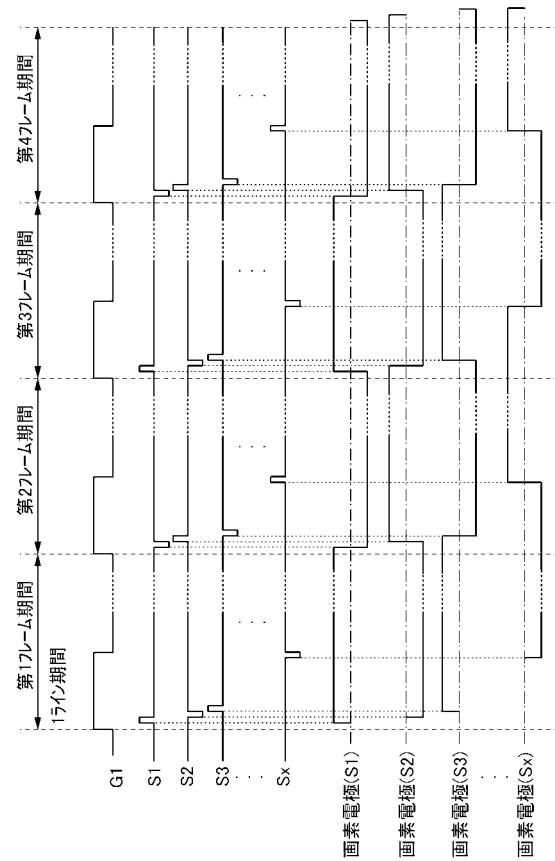
【図 10】



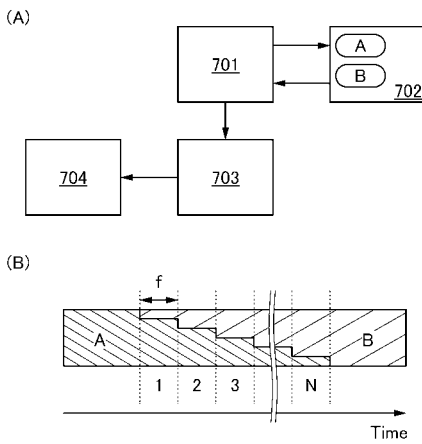
【図 1 1】



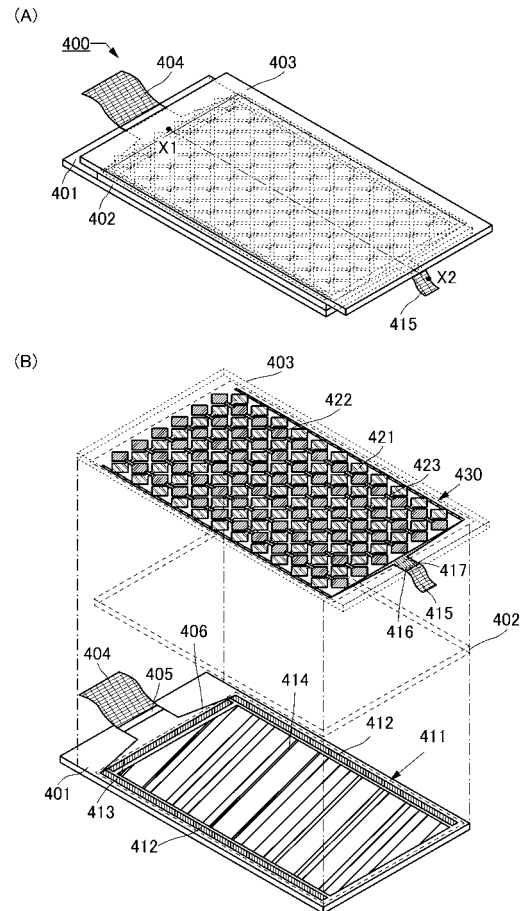
【図 1 2】



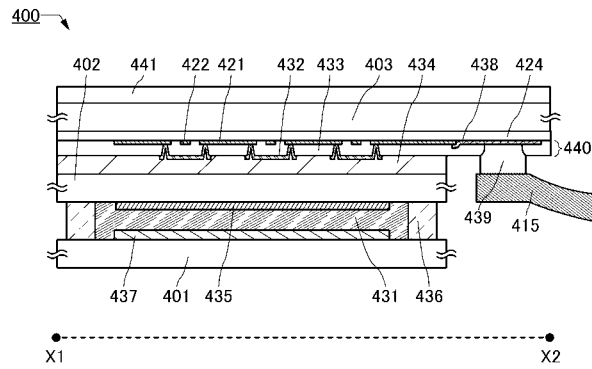
【図 1 3】



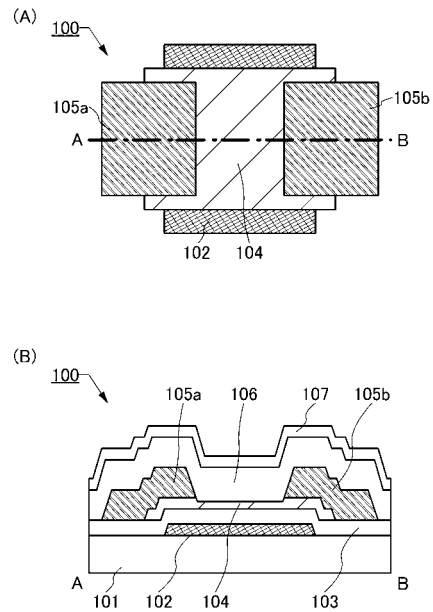
【図 1 4】



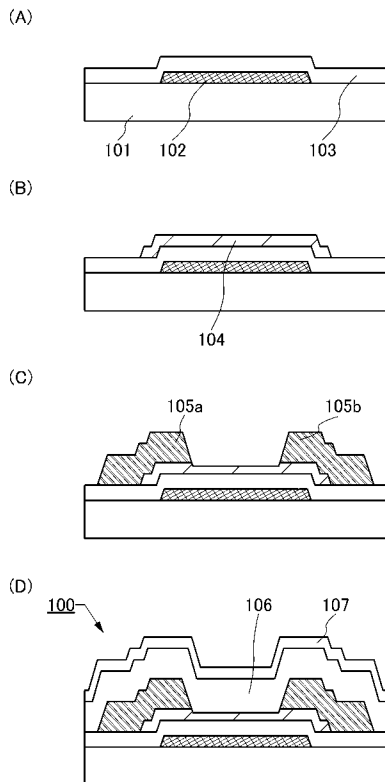
【図 15】



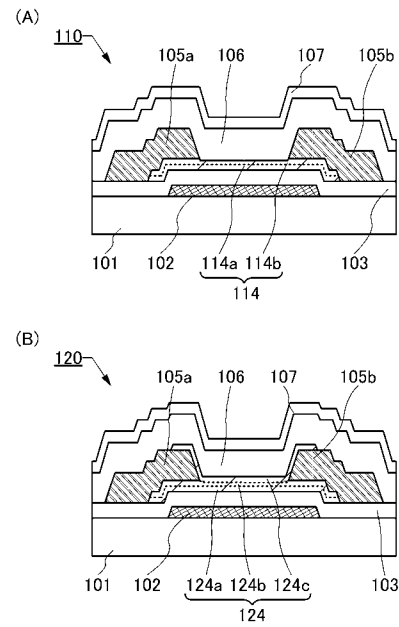
【図 16】



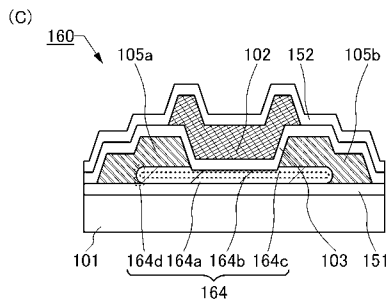
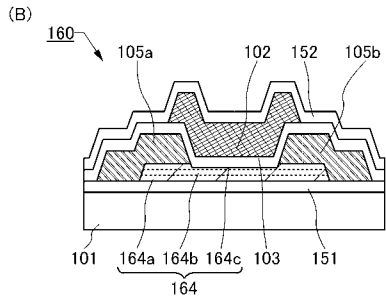
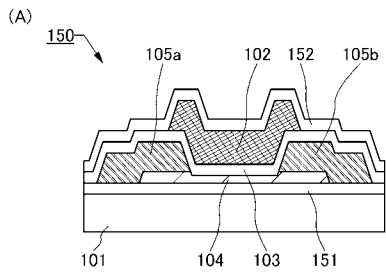
【図 17】



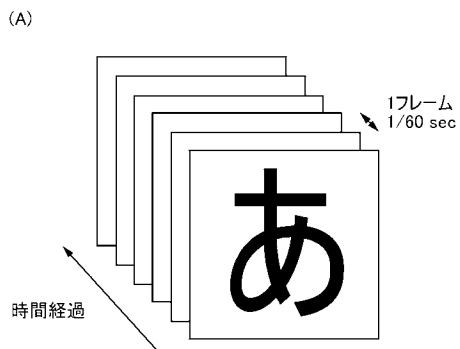
【図 18】



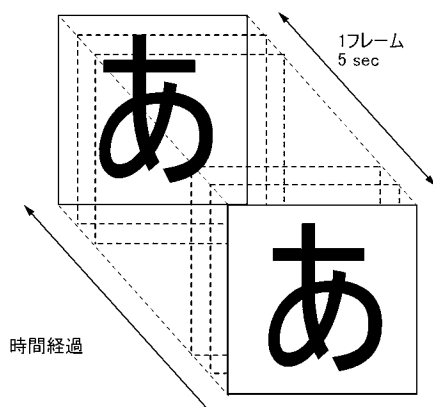
【図 19】



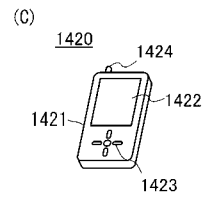
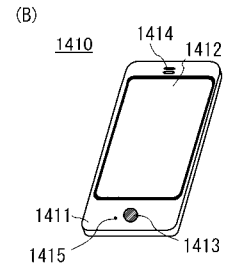
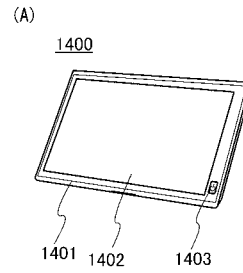
【図 21】



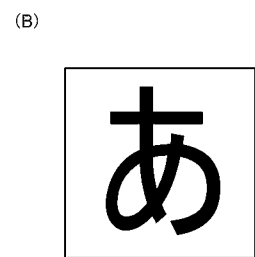
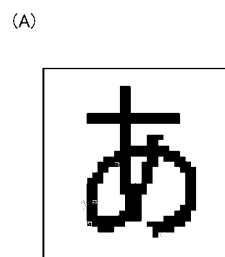
(B)



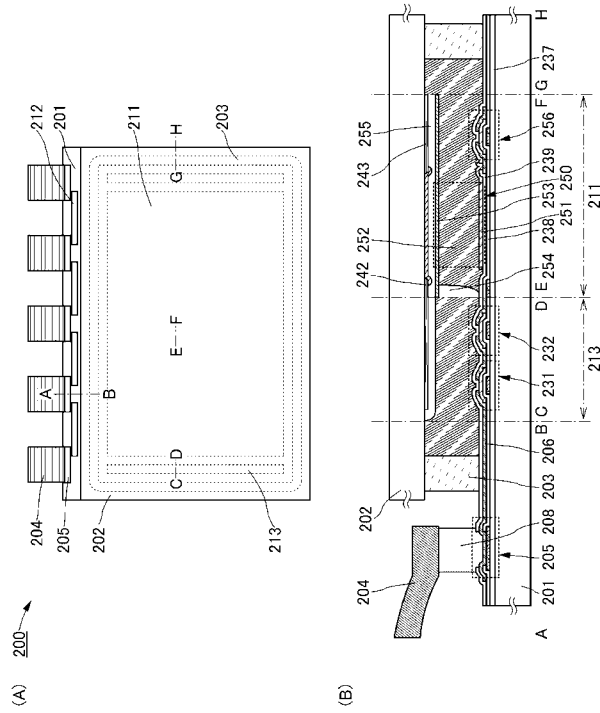
【図 20】



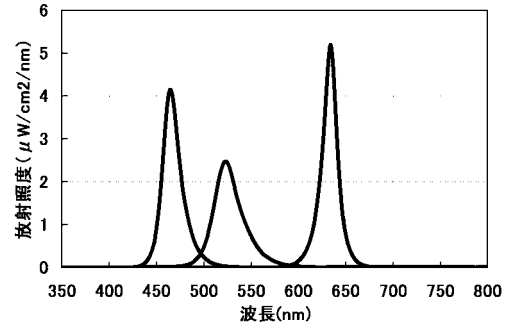
【図 22】



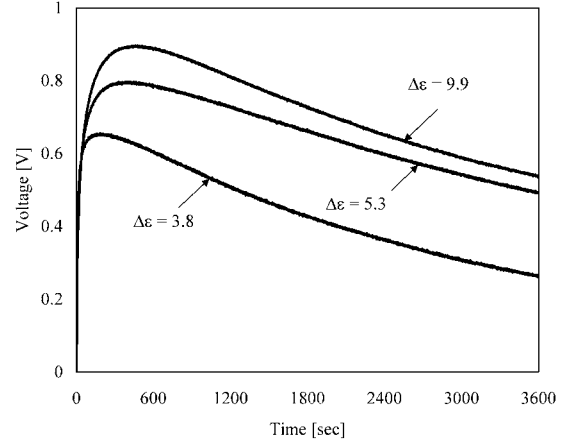
【図 2 3】



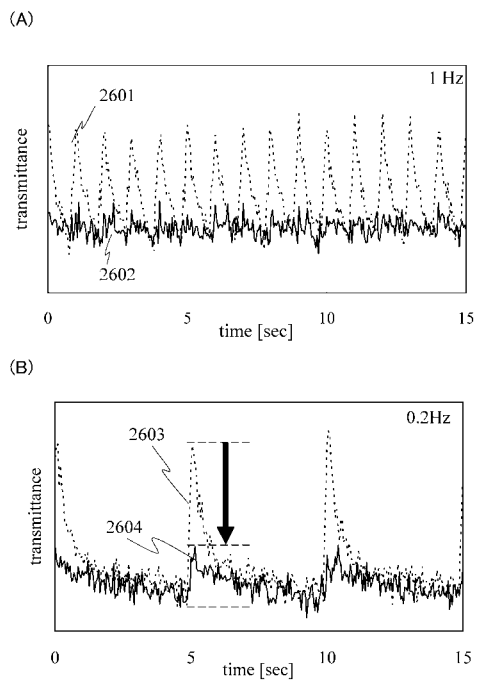
【図 2 4】



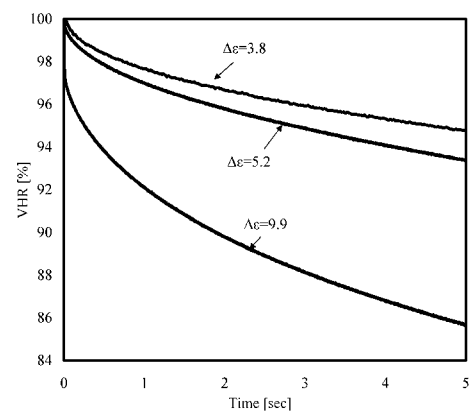
【図 2 5】



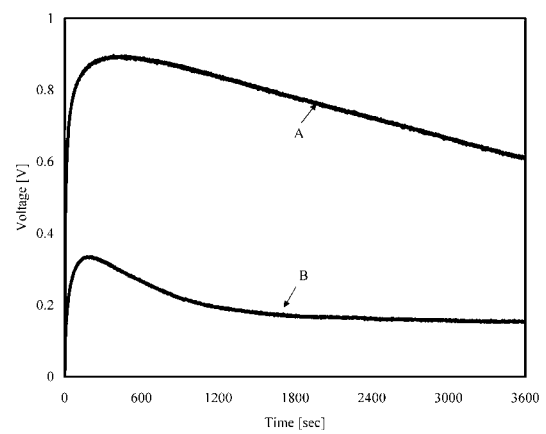
【図 2 6】



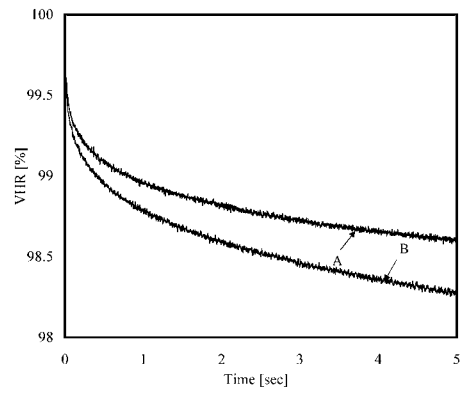
【図 2 8】



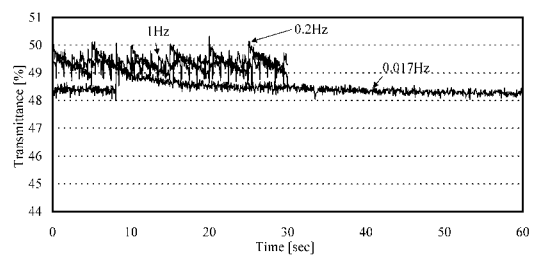
【図 2 9】



【図 30】



【図 31】



【図 27】



フロントページの続き

F ターム(参考) 2H192 AA24 CB02 CB05 CB37 GD61 JA06 JA13
2H193 ZA04 ZA05 ZC12 ZC25 ZC26 ZE01 ZE03 ZF11 ZJ02 ZQ06
ZQ11

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2015043054A5	公开(公告)日	2016-11-10
申请号	JP2013233605	申请日	2013-11-12
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	久保田 大介 平形 吉晴 初見 亮		
发明人	久保田 大介 平形 吉晴 初見 亮		
IPC分类号	G02F1/133 G02F1/1368 G02F1/139		
CPC分类号	G02F1/1396 G02F2001/13706 G02F2202/42 G02F1/13454 G02F1/136213 G09G3/36 G09G3/3607 G09G3/3648 G09G2330/025		
FI分类号	G02F1/133.550 G02F1/1368 G02F1/139		
F-TERM分类号	2H088/HA06 2H088/HA08 2H088/JA05 2H088/JA10 2H088/KA25 2H088/KA26 2H088/MA04 2H088/MA20 2H192/AA24 2H192/CB02 2H192/CB05 2H192/CB37 2H192/GD61 2H192/JA06 2H192/JA13 2H193/ZA04 2H193/ZA05 2H193/ZC12 2H193/ZC25 2H193/ZC26 2H193/ZE01 2H193/ZE03 2H193/ZF11 2H193/ZJ02 2H193/ZQ06 2H193/ZQ11		
优先权	2012251653 2012-11-15 JP 2012260839 2012-11-29 JP 2013044848 2013-03-07 JP 2013151217 2013-07-22 JP		
其他公开文献	JP6423586B2 JP2015043054A		

摘要(译)

一种新型的液晶显示装置，其显示质量没有下降。液晶显示装置包括用于以小于或等于1Hz的帧频显示静止图像的像素，并且该像素中的液晶层具有大于或等于2且小于或等于2的介电常数各向异性或等于5.利用上述结构，施加到像素的电压变化可保持在用于显示相同静止图像的灰度等级偏差的可接受范围内。因此，可以降低由于刷新率低而引起的闪烁，这导致显示质量的提高。