

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-38323

(P2014-38323A)

(43) 公開日 平成26年2月27日(2014.2.27)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
H01L 21/336 (2006.01)	H01L 29/78 619A	2H192
H01L 29/786 (2006.01)	G02F 1/1345	3K107
G02F 1/1345 (2006.01)	H05B 33/14 A	5F110
H01L 51/50 (2006.01)	H05B 33/08	
審査請求 未請求 請求項の数 8 O L (全 36 頁) 最終頁に続く		

(21) 出願番号	特願2013-149240 (P2013-149240)	(71) 出願人	000153878
(22) 出願日	平成25年7月18日 (2013.7.18)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2012-161344 (P2012-161344)		神奈川県厚木市長谷398番地
(32) 優先日	平成24年7月20日 (2012.7.20)	(72) 発明者	保坂 泰靖
(33) 優先権主張国	日本国(JP)		栃木県栃木市都賀町升塚161-2 アドバンスト フィルム デバイス インク株式会社内
		(72) 発明者	島 行徳
			栃木県栃木市都賀町升塚161-2 アドバンスト フィルム デバイス インク株式会社内
		(72) 発明者	岡崎 健一
			栃木県栃木市都賀町升塚161-2 アドバンスト フィルム デバイス インク株式会社内
		最終頁に続く	

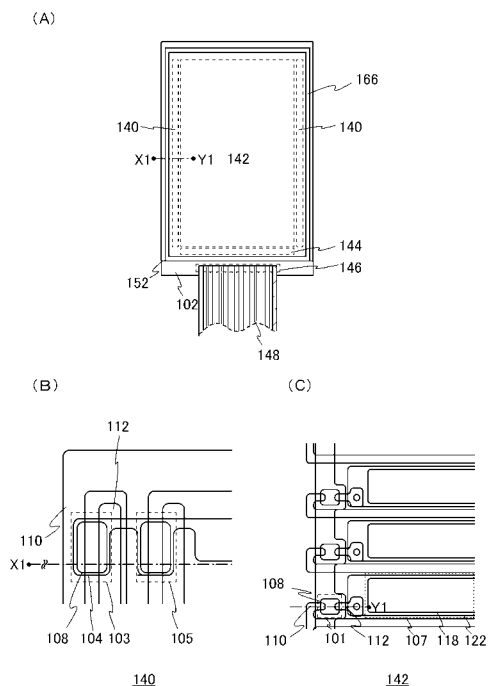
(54) 【発明の名称】 表示装置、及び該表示装置を有する電子機器

(57) 【要約】

【課題】画素領域及び駆動回路領域にトランジスタを有する表示装置において、電気特性の変動を抑制すると共に、信頼性を向上させる。

【解決手段】画素領域の外側に隣接し、該画素領域の各画素に含まれる第1のトランジスタに信号を供給する少なくとも一つの第2のトランジスタを含む駆動回路領域が形成された第1の基板と、第1の基板と対向するように設けられた第2の基板と、第1の基板と第2の基板間に挟持された液晶層と、を有し、第1のトランジスタ及び第2のトランジスタ上に無機絶縁材料で形成された第1の層間絶縁膜と、第1の層間絶縁膜上に有機絶縁材料で形成された第2の層間絶縁膜と、第2の層間絶縁膜上に無機絶縁材料で形成された第3の層間絶縁膜と、を有し、第3の層間絶縁膜は、画素領域上の一部に設けられ、該第3の層間絶縁膜の端部が駆動回路領域よりも内側に形成される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

画素電極と、該画素電極と電氣的に接続される少なくとも一つの第 1 のトランジスタを含む画素が複数個配列されている画素領域と、

前記画素領域の外側に隣接し、該画素領域の各画素に含まれる前記第 1 のトランジスタに信号を供給する少なくとも一つの第 2 のトランジスタを含む駆動回路領域と、が形成された第 1 の基板と、

前記第 1 の基板と対向するように設けられた第 2 の基板と、前記第 1 の基板と前記第 2 の基板間に挟持された液晶層と、を有し、

前記第 1 のトランジスタ及び前記第 2 のトランジスタ上に無機絶縁材料で形成された第 1 の層間絶縁膜と、 10

前記第 1 の層間絶縁膜上に有機絶縁材料で形成された第 2 の層間絶縁膜と、

前記第 2 の層間絶縁膜上に無機絶縁材料で形成された第 3 の層間絶縁膜と、を有し、

前記第 3 の層間絶縁膜は、前記画素領域上の一部に設けられ、該第 3 の層間絶縁膜の端部が前記駆動回路領域よりも内側に形成される

ことを特徴とする表示装置。

【請求項 2】

請求項 1 において、

前記画素電極上に設けられた第 1 の配向膜と、

前記第 1 の配向膜上に形成された前記液晶層と、 20

前記液晶層上に設けられた第 2 の配向膜と、

前記第 2 の配向膜上に設けられた対向電極と、

前記対向電極上に設けられた有機保護絶縁膜と、

前記有機保護絶縁膜上に設けられた有色膜及び遮光膜と、

前記有色膜及び前記遮光膜上に設けられた前記第 2 の基板と、を有する

ことを特徴とする表示装置。

【請求項 3】

画素電極と、該画素電極と電氣的に接続される少なくとも一つの第 1 のトランジスタを含む画素が複数個配列されている画素領域と、

前記画素領域の外側に隣接し、該画素領域の各画素に含まれる前記第 1 のトランジスタに信号を供給する少なくとも一つの第 2 のトランジスタを含む駆動回路領域と、が形成された第 1 の基板と、 30

前記第 1 の基板と対向するように設けられた第 2 の基板と、前記第 1 の基板と前記第 2 の基板間に挟持された発光層と、を有し、

前記第 1 のトランジスタ及び前記第 2 のトランジスタ上に無機絶縁材料で形成された第 1 の層間絶縁膜と、

前記第 1 の層間絶縁膜上に有機絶縁材料で形成された第 2 の層間絶縁膜と、

前記第 2 の層間絶縁膜上に無機絶縁材料で形成された第 3 の層間絶縁膜と、を有し、

前記第 3 の層間絶縁膜は、前記画素領域上の一部に設けられ、該第 3 の層間絶縁膜の端部が前記駆動回路領域よりも内側に形成される 40

ことを特徴とする表示装置。

【請求項 4】

請求項 3 において、

前記画素電極上に設けられた前記発光層と、

前記発光層上に設けられた電極と、を有する

ことを特徴とする表示装置。

【請求項 5】

請求項 1 または請求項 3 において、

前記第 3 の層間絶縁膜は、窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜の中から選ばれたいずれか一つである 50

ことを特徴とする表示装置。

【請求項 6】

請求項 1 または請求項 3 において、

前記第 1 のトランジスタ及び前記第 2 のトランジスタは、チャンネル形成領域を形成する半導体材料が酸化物半導体である

ことを特徴とする表示装置。

【請求項 7】

請求項 6 において、

前記第 1 のトランジスタ及び前記第 2 のトランジスタは、ゲート電極と、

前記ゲート電極上に形成された酸化物半導体からなる半導体層と、

前記半導体層上に形成されたソース電極及びドレイン電極と、を有する

ことを特徴とする表示装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一つに記載する表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

液晶パネルを用いる表示装置、または有機 EL パネルを用いる表示装置に関する。また、該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、液晶パネルを用いる表示装置や有機 EL パネルを用いる表示装置の開発が盛んである。この表示装置には、大別して画素制御用のトランジスタ（画素トランジスタ）のみを基板上に形成して走査回路（駆動回路）は周辺 ICで行うものと、画素トランジスタとともに走査回路を同一基板上に形成するものに分類される。

【0003】

表示装置の狭額縁化または周辺 ICのコスト低減のため、駆動回路一体型の表示装置の方が、有利である。しかしながら、駆動回路に用いるトランジスタとしては、画素トランジスタに用いられる電気特性（例えば、電界効果移動度（ $\mu F E$ ）またはしきい値等）よりも、高い電気特性が求められる。

【0004】

トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。例えば、トランジスタに用いる半導体薄膜として、電子キャリア濃度が $10^{18} / \text{cm}^3$ 未満であるインジウム（In）、ガリウム（Ga）、及び亜鉛（Zn）を含む非晶質酸化物を用いたトランジスタが開示されている（例えば、特許文献 1 参照）。

【0005】

酸化物半導体を半導体層に用いるトランジスタは、シリコン系半導体材料である非晶質シリコンを半導体層に用いるトランジスタよりも電界効果移動度が大きいため、動作速度が速く、駆動回路一体型の表示装置には好適であり、且つ多結晶シリコンを半導体層に用いるトランジスタよりも製造工程が容易である。

【0006】

しかし、酸化物半導体を半導体層に用いるトランジスタは、酸化物半導体に水素、水分等の不純物が入り込むことによってキャリアが形成され、該トランジスタの電気特性が変動するという問題がある。

【0007】

上述した問題を解決するために、トランジスタのチャンネル形成領域として用いる酸化物半導体膜中の水素原子の濃度を $1 \times 10^{16} \text{ cm}^{-3}$ 未満とすることで、信頼性を向上させたトランジスタが開示されている（例えば、特許文献 2）。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2006-165528号公報

【特許文献2】特開2011-139047号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

特許文献2にも記載されているように、酸化物半導体膜を半導体層に用いるトランジスタは、その電気特性を十分に維持するためには、水素、水分等を該酸化物半導体膜より極力排除することが重要である。

10

【0010】

また、表示装置の画素領域及び駆動回路領域の双方にトランジスタを用いる場合、駆動方法にも依存するが、画素領域よりも駆動回路領域に用いるトランジスタの方が、電気的負荷が大きいため、駆動回路領域に用いるトランジスタの電気特性が重要となる。

【0011】

とくに、酸化物半導体膜を半導体層に用いるトランジスタを、画素領域及び駆動回路領域に用いた表示装置では、高温高湿環境下の信頼性試験において、駆動回路領域に用いるトランジスタの劣化が問題になっている。該トランジスタの劣化原因としては、トランジスタ上に形成された有機絶縁膜から、半導体層に用いる酸化物半導体膜へ水分等が入り込み、該酸化物半導体膜のキャリア密度が増加するためである。

20

【0012】

そこで、本発明の一態様は、画素領域及び駆動回路領域にトランジスタを有する表示装置において、電気特性の変動を抑制すると共に、信頼性を向上させることを課題の一とする。とくに、トランジスタのチャネル形成領域に酸化物半導体膜を用いた表示装置において、該酸化物半導体膜への水素、水分の入り込みを抑制し、電気特性の変動を抑制すると共に、信頼性を向上させることを課題の一とする。

【課題を解決するための手段】

【0013】

上述した課題に鑑み、本発明の一態様では、画素領域及び駆動回路領域に用いるトランジスタを有する表示装置において、トランジスタの電気特性の変動を抑制することができる構造を提供する。より具体的には、トランジスタのチャネル形成領域に酸化物半導体膜を用い、該トランジスタ上に設けられた有機絶縁材料により形成された平坦化膜の構造に特徴を持たせ、水素、水分が酸化物半導体膜、特に駆動回路領域に用いる酸化物半導体膜に入り込みづらい構造とする。より具体的には以下の通りである。

30

【0014】

本発明の一態様は、画素電極と、該画素電極と電気的に接続される少なくとも一つの第1のトランジスタを含む画素が複数個配列されている画素領域と、画素領域の外側に隣接し、該画素領域の各画素に含まれる第1のトランジスタに信号を供給する少なくとも一つの第2のトランジスタを含む駆動回路領域と、が形成された第1の基板と、第1の基板と対向するように設けられた第2の基板と、第1の基板と第2の基板間に挟持された液晶層と、を有し、第1のトランジスタ及び第2のトランジスタ上に無機絶縁材料で形成された第1の層間絶縁膜と、第1の層間絶縁膜上に有機絶縁材料で形成された第2の層間絶縁膜と、第2の層間絶縁膜上に無機絶縁材料で形成された第3の層間絶縁膜と、を有し、第3の層間絶縁膜は、画素領域上の一部に設けられ、該第3の層間絶縁膜の端部が駆動回路領域よりも内側に形成されることを特徴とする表示装置である。

40

【0015】

上記構成において、画素電極上に設けられた第1の配向膜と、第1の配向膜上に形成された液晶層と、液晶層上に設けられた第2の配向膜と、第2の配向膜上に設けられた対向電極と、対向電極上に設けられた有機保護絶縁膜と、有機保護絶縁膜上に設けられた有色

50

膜及び遮光膜と、有色膜及び遮光膜上に設けられた第2の基板と、を有していてもよい。

【0016】

また、本発明の他の一態様は、画素電極と、該画素電極と電氣的に接続される少なくとも一つの第1のトランジスタを含む画素が複数個配列されている画素領域と、画素領域の外側に隣接し、該画素領域の各画素に含まれる第1のトランジスタに信号を供給する少なくとも一つの第2のトランジスタを含む駆動回路領域と、が形成された第1の基板と、第1の基板と対向するように設けられた第2の基板と、第1の基板と第2の基板間に挟持された発光層と、を有し、第1のトランジスタ及び第2のトランジスタ上に無機絶縁材料で形成された第1の層間絶縁膜と、第1の層間絶縁膜上に有機絶縁材料で形成された第2の層間絶縁膜と、第2の層間絶縁膜上に無機絶縁材料で形成された第3の層間絶縁膜と、を有し、第3の層間絶縁膜は、画素領域上の一部に設けられ、該第3の層間絶縁膜の端部が駆動回路領域よりも内側に形成されることを特徴とする表示装置である。

10

【0017】

上記構成において、画素電極上に設けられた発光層と、発光層上に設けられた電極と、を有していてもよい。

【0018】

また、上記各構成において、第3の層間絶縁膜は、窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜の中から選ばれたいずれか一であると好ましい。

【0019】

また、上記各構成において、第1のトランジスタ及び第2のトランジスタは、チャンネル形成領域を形成する半導体材料が酸化物半導体であると好ましい。また、第1のトランジスタ及び第2のトランジスタは、ゲート電極と、ゲート電極上に形成された酸化物半導体からなる半導体層と、半導体層上に形成されたソース電極及びドレイン電極と、を有する構成であると好ましい。

20

【0020】

また、本発明の一態様は、上記各構成の表示装置を有する電子機器も範疇に含めるものである。

【発明の効果】

【0021】

画素領域及び駆動回路領域にトランジスタを有する表示装置において、電気特性の変動を抑制すると共に、信頼性を向上させることができる。とくに、トランジスタのチャンネル形成領域に酸化物半導体膜を用いた表示装置において、該酸化物半導体膜への水素、水分の入り込みを抑制し、電気特性の変動を抑制すると共に、信頼性を向上させることができる。

30

【図面の簡単な説明】

【0022】

【図1】表示装置の一形態の上面を説明する図。

【図2】表示装置の一形態の断面を説明する図。

【図3】表示装置の一形態の上面を説明する図。

【図4】表示装置の一形態の断面を説明する図。

40

【図5】本発明の一態様に係るイメージセンサ付表示装置の一例を示す回路図および断面図。

【図6】本発明の一態様に係るタブレット型端末の一例を示す図。

【図7】本発明の一態様に係る電子機器の例を示す図。

【図8】各質量電荷比における放出ガスのイオン強度を示す図。

【図9】基板表面温度に対する各質量電荷比のイオン強度を示す図。

【図10】試料の断面観察像。

【図11】各試料の電気特性を示す図。

【発明を実施するための形態】

【0023】

50

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0024】

以下に説明する実施の形態において、同じものを指す符号は異なる図面間で共通して用いる。なお、図面において示す構成要素、すなわち層や領域等の厚さ幅、相対的な位置関係等は、実施の形態において説明する上で明確性のために誇張して示される。

【0025】

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

【0026】

また、本明細書等において、窒化酸化シリコン膜とは、窒素と、酸素と、シリコンと、を成分として含有し、且つ、窒素の含有量が酸素の含有量よりも多い膜である。また、酸化窒化シリコン膜とは、酸素と、窒素と、シリコンと、を成分として含有し、且つ、酸素の含有量が窒素の含有量よりも多い膜である。

【0027】

また、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

【0028】

(実施の形態1)

本実施の形態では、表示装置の一形態として、液晶パネルを用いた表示装置について図1及び図2を用いて説明する。

【0029】

図1(A)、(B)、(C)に表示装置の一形態として、表示装置の上面図を示す。なお、図1(A)は、表示装置全体を、図1(B)は、表示装置の駆動回路部の一部分を、図1(C)は画素領域の一部分の上面図を、それぞれ示す。また、図2は、図1(A)におけるX1-Y1の断面図に相当する。

【0030】

図1(A)に示す表示装置において、第1の基板102上に設けられた画素領域142と、画素領域142の外側に隣接し、該画素領域142に信号を供給する駆動回路領域であるゲートドライバ回路部140及びソースドライバ回路部144を囲むようにして、シール材166が設けられ、第2の基板152によって封止されている。また、画素領域142と、ゲートドライバ回路部140及びソースドライバ回路部144が設けられた第1の基板102と対向するように第2の基板152が設けられている。よって画素領域142と、ゲートドライバ回路部140と、ソースドライバ回路部144とは、第1の基板102とシール材166と第2の基板152によって、表示素子と共に封止されている。

【0031】

また、図1(A)においては、第1の基板102上のシール材166によって囲まれている領域とは異なる領域に、画素領域142、ゲートドライバ回路部140、ソースドライバ回路部144と電氣的に接続されているFPC端子部146(FPC:Flexible printed circuit)が設けられており、FPC端子部146には、FPC148が接続され、画素領域142、ゲートドライバ回路部140、及びソースドライバ回路部144に与えられる各種信号、及び電位は、FPC148により供給されている。

【0032】

10

20

30

40

50

また、図1(A)においては、ゲートドライバ回路部140及びソースドライバ回路部144を画素領域142と同じ第1の基板102に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部140のみを第1の基板102に形成し、別途用意されたソースドライバ回路が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を、第1の基板102に実装する構成としても良い。

【0033】

また、図1(A)においては、ゲートドライバ回路部140は画素領域142の両側に2つ配置する構成について例示しているが、この構成に限定されない。例えば、画素領域142の片側にのみゲートドライバ回路部140を配置する構成としても良い。

10

【0034】

なお、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG(Chip On Glass)方法、ワイヤボンディング方法、或いはTAB(Tape Automated Bonding)方法などを用いることができる。また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

【0035】

このように、トランジスタを含む駆動回路の一部または全体を、画素領域142と同じ第1の基板102上に一体形成し、システムオンパネルを形成することができる。

【0036】

また、図1(C)においては、画素領域142に、第1のトランジスタ101、容量素子107が形成されている。第1のトランジスタ101は、半導体層108に対して、ゲート電極104、ソース電極110、及びドレイン電極112が、それぞれ電氣的に接続されている。また、図1(C)に示す平面図においては、図示しないが、第1のトランジスタ101上には、無機絶縁材料で形成された第1の層間絶縁膜と、第1の層間絶縁膜上に有機絶縁材料で形成された第2の層間絶縁膜と、第2の層間絶縁膜上に無機絶縁材料で形成された第3の層間絶縁膜が形成されている。また、容量素子107は、容量電極118と、容量電極118上に形成された第3の層間絶縁膜と、該第3の層間絶縁膜上に形成された画素電極122により構成されている。

20

【0037】

また、図1(B)においては、駆動回路領域であるゲートドライバ回路部140に、第2のトランジスタ103、及び第3のトランジスタ105が形成されている。また、ゲートドライバ回路部140の各トランジスタは、半導体層108に対して、ゲート電極104、ソース電極110、及びドレイン電極112が、それぞれ電氣的に接続されている。また、ゲートドライバ回路部140においては、ゲート電極104を含むゲート線が左右方向に延在し、ソース電極110を含むソース線が上下方向に延在し、ドレイン電極112を含むドレイン線がソース電極と離間して上下方向に延在している。

30

【0038】

第2のトランジスタ103、及び第3のトランジスタ105を含むゲートドライバ回路部140は、画素領域142の各画素に含まれる第1のトランジスタ101に信号を供給することができる。

40

【0039】

また、ゲートドライバ回路部140における第2のトランジスタ103、及び第3のトランジスタ105は、各種信号の制御、及び昇圧等を行うために、比較的高い電圧が必要となる。具体的には、10V~30V程度の電圧が必要となる。一方、画素領域142における第1のトランジスタ101は、画素のスイッチングのために用いるのみであるため、数V~20V程度の電圧で駆動することができる。そのため、ゲートドライバ回路部140における第2のトランジスタ103、及び第3のトランジスタ105は、画素領域142における第1のトランジスタ101と比較し、与えられるストレスが非常に大きい構成となる。

50

【0040】

図1(A)、(B)、(C)に示す表示装置の構成をより具体的に説明するため、図1(A)、(B)、(C)におけるX1-Y1の断面図に相当する図2を用いて、ゲートドライバ回路部140、及び画素領域142の構成について、以下説明を行う。

【0041】

画素領域142において、第1の基板102と、第1の基板102上に形成されたゲート電極104と、ゲート電極104上に形成されたゲート絶縁膜106と、ゲート絶縁膜106と接し、ゲート電極104と重畳する位置に設けられた半導体層108と、ゲート絶縁膜106、及び半導体層108上に形成されたソース電極110及びドレイン電極112と、により、第1のトランジスタ101が形成されている。

10

【0042】

また、画素領域142において、第1のトランジスタ101上、より詳しくはゲート絶縁膜106、半導体層108、ソース電極110、及びドレイン電極112上に無機絶縁材料で形成された第1の層間絶縁膜114と、第1の層間絶縁膜114上に有機絶縁材料で形成された第2の層間絶縁膜116と、第2の層間絶縁膜116上に形成された容量電極118と、第2の層間絶縁膜116及び容量電極118上に無機絶縁材料で形成された第3の層間絶縁膜120と、第3の層間絶縁膜120上に形成された画素電極122と、を有している。

【0043】

なお、容量電極118と、第3の層間絶縁膜120と、画素電極122と、により容量素子107が形成されている。容量電極118、第3の層間絶縁膜120、及び画素電極122を、それぞれ、可視光において、透光性を有する材料により形成することで、画素領域の開口率を損ねることなく大きな容量を確保することができるので、好適である。

20

【0044】

また、画素電極122上には、第1の配向膜124と、第1の配向膜124上に設けられた液晶層162と、液晶層162上に設けられた第2の配向膜164と、第2の配向膜164上に設けられた対向電極158と、対向電極158上に設けられた有機保護絶縁膜156と、有機保護絶縁膜156上に設けられた有色膜153及び遮光膜154と、有色膜153及び遮光膜154上に設けられた第2の基板152と、を有する。

【0045】

なお、画素電極122と、第1の配向膜124と、液晶層162と、第2の配向膜164と、対向電極158と、により表示素子である液晶素子150が形成されている。

30

【0046】

ゲートドライバ回路部140において、第1の基板102と、第1の基板102上に形成されたゲート電極104と、ゲート電極104上に形成されたゲート絶縁膜106と、ゲート絶縁膜106と接し、ゲート電極104と重畳する位置に設けられた半導体層108と、ゲート絶縁膜106、及び半導体層108上に形成されたソース電極110及びドレイン電極112と、により、第2のトランジスタ103、及び第3のトランジスタ105が形成されている。

【0047】

また、ゲートドライバ回路部140において、第2のトランジスタ103及び第3のトランジスタ105上、より詳しくはゲート絶縁膜106、及び半導体層108、ソース電極110、及びドレイン電極112上に形成された第1の層間絶縁膜114と、第1の層間絶縁膜114上に形成された第2の層間絶縁膜116が形成されている。

40

【0048】

すなわち、第3の層間絶縁膜120は、画素領域142上の一部に設けられ、第3の層間絶縁膜120の端部が駆動回路領域であるゲートドライバ回路部140よりも内側に形成される。

【0049】

このような構成とすることによって、外部から取り込まれる水分、または表示装置内部

50

で生じた水分、水素等のガスをゲートドライバ回路部 140 の第 2 の層間絶縁膜 116 から上部へ放出することができる。したがって、第 1 のトランジスタ 101、第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 内部に水分、水素等のガスが取り込まれるのを抑制することができる。

【0050】

なお、有機絶縁材料により形成される第 2 の層間絶縁膜 116 は、表示装置を構成するトランジスタの凹凸等を低減するために、平坦性の高い有機絶縁材料が必要とされる。これは、トランジスタの凹凸等を低減することにより、表示装置の画質を向上させることができるためである。しかしながら、該有機絶縁材料は加熱等により、水素、水分、または有機成分をガスとして放出してしまう。

10

【0051】

しかし、半導体層 108 に、例えば、シリコン系半導体材料であるシリコン膜を用いたトランジスタにおいては、上述の水素、水分、または有機成分のガスが大きな問題になる可能性が低い。しかし、本発明の一態様においては、半導体層 108 に酸化物半導体膜を用いるため、有機絶縁材料により形成される第 2 の層間絶縁膜 116 からのガスを外部に好適に放出させる必要がある。なお、第 3 の層間絶縁膜 120 の端部が駆動回路領域であるゲートドライバ回路部 140 よりも内側に形成される構成は、半導体層 108 を酸化物半導体膜により形成した場合において、優れた効果を奏する。ただし、半導体層 108 に酸化物半導体以外の材料（例えば、シリコン系半導体材料である非晶質シリコン、結晶性シリコンなど）により形成したトランジスタにおいても、同様の効果が得られる。

20

【0052】

また、有機絶縁材料で形成された第 2 の層間絶縁膜 116 上に形成される無機絶縁材料で形成された第 3 の層間絶縁膜 120 は、本実施の形態においては、容量素子 107 の誘電体として用いる。また、無機絶縁材料で形成された第 3 の層間絶縁膜 120 は、外部から第 2 の層間絶縁膜 116 に入り込む水素、水分等を抑制することができる。

【0053】

しかしながら、第 3 の層間絶縁膜 120 をゲートドライバ回路部 140 に用いる第 2 のトランジスタ 103 及び第 3 のトランジスタ 105 上の第 2 の層間絶縁膜 116 上に形成すると、第 2 の層間絶縁膜 116 に用いる有機絶縁材料から放出されるガスを外部に拡散することができず、第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 内部に入り込む。

30

【0054】

上述した有機絶縁材料から放出されるガスが、トランジスタの半導体層 108 に用いる酸化物半導体に入り込むと、酸化物半導体膜中で不純物として取り込まれ、該半導体層 108 を用いたトランジスタの特性が変動してしまう。

【0055】

しかし、図 2 に示すように、ゲートドライバ回路部 140 に用いる第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 上の第 3 の層間絶縁膜 120 が開口された構成、すなわち第 3 の層間絶縁膜 120 が、画素領域 142 の一部に設けられ、第 3 の層間絶縁膜 120 の端部がゲートドライバ回路部 140 よりも内側に形成される構成とすることによって、第 2 の層間絶縁膜 116 から放出されるガスを、外部へ拡散できる構造とすることができる。

40

【0056】

なお、図 2 に示すように、画素領域 142 に用いる第 1 のトランジスタ 101 においても、半導体層 108 の重畳する位置の無機絶縁材料で形成された第 3 の層間絶縁膜 120 が除去された構成が好ましい。このような構成とすることで、有機絶縁材料で形成された第 2 の層間絶縁膜 116 から放出されるガスが、第 1 のトランジスタ 101 へ入り込むのを抑制することができる。

【0057】

ここで、図 1 及び図 2 に示す表示装置の他の構成要素について、以下詳細な説明を行う

50

。

【0058】

第1の基板102及び第2の基板152としては、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料を用いる。量産する上では、第1の基板102及び第2の基板152は、第8世代(2160mm×2460mm)、第9世代(2400mm×2800mm、または2450mm×3050mm)、第10世代(2950mm×3400mm)等のマザーガラスを用いることが好ましい。マザーガラスは、処理温度が高く、処理時間が長いと大幅に収縮するため、マザーガラスを使用して量産を行う場合、作製工程の加熱処理は、好ましくは600℃以下、さらに好ましくは450℃以下、さらに好ましくは350℃以下とすることが望ましい。

10

【0059】

なお、第1の基板102及びゲート電極104の間に下地絶縁膜を設けてもよい。下地絶縁膜としては、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、窒化酸化シリコン膜、酸化ガリウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化アルミニウム膜、酸化窒化アルミニウム膜等がある。なお、下地絶縁膜として、窒化シリコン膜、酸化ガリウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化アルミニウム膜等を用いることで、第1の基板102から不純物、代表的にはアルカリ金属、水、水素等が半導体層108へ入り込むのを抑制することができる。

【0060】

ゲート電極104としては、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属元素を用いてもよい。また、ゲート電極104は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素の膜、または複数組み合わせ合わせた合金膜、もしくは窒化膜を用いてもよい。

20

30

【0061】

また、ゲート電極104は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

【0062】

また、ゲート電極104とゲート絶縁膜106との間に、In-Ga-Zn系酸窒化物半導体膜、In-Sn系酸窒化物半導体膜、In-Ga系酸窒化物半導体膜、In-Zn系酸窒化物半導体膜、Sn系酸窒化物半導体膜、In系酸窒化物半導体膜、金属窒化膜(InN、ZnN等)等を設けてもよい。これらの膜は5eV以上、好ましくは5.5eV以上の仕事関数を有し、酸化物半導体の電子親和力よりも大きい値であるため、酸化物半導体を用いたトランジスタのしきい値電圧をプラスにシフトすることができ、所謂ノーモリーオフ特性のスイッチング素子を実現できる。例えば、In-Ga-Zn系酸窒化物半導体膜を用いる場合、少なくとも半導体層108より高い窒素濃度、具体的には7原子%以上のIn-Ga-Zn系酸窒化物半導体膜を用いる。

40

【0063】

ゲート絶縁膜106としては、例えば酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化ガリウム膜

50

またはGa-Zn系金属酸化物膜、などを用いればよく、積層または単層で設ける。なお、半導体層108との界面特性を向上させるため、ゲート絶縁膜106において少なくとも半導体層108と接する領域は酸化絶縁膜で形成することが好ましい。

【0064】

また、ゲート絶縁膜106に、酸素、水素、水等のブロッキング効果を有する絶縁膜を設けることで、半導体層108からの酸素の外部への拡散と、外部から半導体層108へ水素、水等が入り込むのを防ぐことができる。酸素、水素、水等のブロッキング効果を有する絶縁膜としては、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

10

【0065】

また、ゲート絶縁膜106を積層構造とし、第1の窒化シリコン膜として、欠陥が少ない窒化シリコン膜とし、第1の窒化シリコン膜上に、第2の窒化シリコン膜として、水素放出量及びアンモニア放出量の少ない窒化シリコン膜を設け、第2の窒化シリコン膜上に酸化絶縁膜を設けることで、ゲート絶縁膜106として、欠陥が少なく、且つ水素及びアンモニアの放出量の少ないゲート絶縁膜106を形成することができる。この結果、ゲート絶縁膜106に含まれる水素及び窒素が、半導体層108へ移動することを抑制することが可能である。

【0066】

また、ゲート絶縁膜106に窒化シリコン膜を用いることで、以下の効果を得ることができる。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、同等の静電容量を得るのに必要な膜厚が大きいので、ゲート絶縁膜を物理的に厚膜化することができる。よって、第1のトランジスタ101、第2のトランジスタ103、及び第3のトランジスタ105の絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、表示装置に用いるトランジスタの静電破壊を抑制することができる。

20

【0067】

また、ゲート電極104として銅を用い、ゲート電極104に接するゲート絶縁膜106に窒化シリコン膜を用いる場合、銅とアンモニア分子が反応することを抑制するために当該窒化シリコン膜は、加熱によるアンモニア分子放出量をできる限り低減することが好ましい。

30

【0068】

酸化物半導体膜を半導体層108に用いるトランジスタにおいて、酸化物半導体膜及びゲート絶縁膜の界面またはゲート絶縁膜中に捕獲準位（界面準位ともいう。）があると、トランジスタのしきい値電圧の変動、代表的にはしきい値電圧のマイナスシフト、及びトランジスタがオン状態となるときにドレイン電流が一桁変化するのに必要なゲート電圧を示すサブスレッショルド係数（S値）の増大の原因となる。この結果、トランジスタごとに電気特性がばらつくという問題がある。このため、ゲート絶縁膜として、欠陥の少ない窒化シリコン膜を用いることで、しきい値電圧のマイナスシフト、及びトランジスタの電気特性のばらつきを低減することができる。

【0069】

また、ゲート絶縁膜106として、ハフニウムシリケート（ HfSiO_x ）、窒素が添加されたハフニウムシリケート（ $\text{HfSi}_x\text{O}_y\text{N}_z$ ）、窒素が添加されたハフニウムアルミネート（ $\text{HfAl}_x\text{O}_y\text{N}_z$ ）、酸化ハフニウム、酸化イットリウムなどのhigh-k材料を用いることでトランジスタのゲートリークを低減できる。

40

【0070】

ゲート絶縁膜106の厚さは、5nm以上400nm以下、より好ましくは10nm以上300nm以下、より好ましくは50nm以上250nm以下とするといよい。

【0071】

半導体層108は、酸化物半導体を用い、少なくともインジウム（In）若しくは亜鉛（Zn）を含むことが好ましい。または、InとZnの双方を含むことが好ましい。また

50

、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーの一または複数を有することが好ましい。

【0072】

スタビライザーとしては、ガリウム（Ga）、スズ（Sn）、ハフニウム（Hf）、アルミニウム（Al）、またはジルコニウム（Zr）等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン（La）、セリウム（Ce）、プラセオジム（Pr）、ネオジム（Nd）、サマリウム（Sm）、ユウロビウム（Eu）、ガドリニウム（Gd）、テルビウム（Tb）、ジスプロシウム（Dy）、ホルミウム（Ho）、エルビウム（Er）、ツリウム（Tm）、イッテルビウム（Yb）、ルテチウム（Lu）等がある。

10

【0073】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、In-Zn系金属酸化物、Sn-Zn系金属酸化物、Al-Zn系金属酸化物、Zn-Mg系金属酸化物、Sn-Mg系金属酸化物、In-Mg系金属酸化物、In-Ga系金属酸化物、In-W系金属酸化物、In-Ga-Zn系金属酸化物（IGZOとも表記する）、In-Al-Zn系金属酸化物、In-Sn-Zn系金属酸化物、Sn-Ga-Zn系金属酸化物、Al-Ga-Zn系金属酸化物、Sn-Al-Zn系金属酸化物、In-Hf-Zn系金属酸化物、In-La-Zn系金属酸化物、In-Ce-Zn系金属酸化物、In-Pr-Zn系金属酸化物、In-Nd-Zn系金属酸化物、In-Sm-Zn系金属酸化物、In-Eu-Zn系金属酸化物、In-Gd-Zn系金属酸化物、In-Tb-Zn系金属酸化物、In-Dy-Zn系金属酸化物、In-Ho-Zn系金属酸化物、In-Er-Zn系金属酸化物、In-Tm-Zn系金属酸化物、In-Yb-Zn系金属酸化物、In-Lu-Zn系金属酸化物、In-Sn-Ga-Zn系金属酸化物、In-Hf-Ga-Zn系金属酸化物、In-Al-Ga-Zn系金属酸化物、In-Sn-Al-Zn系金属酸化物、In-Sn-Hf-Zn系金属酸化物、In-Hf-Al-Zn系金属酸化物を用いることができる。

20

【0074】

なお、ここで、例えば、In-Ga-Zn系金属酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

30

【0075】

また、酸化物半導体として、 $\text{InMO}_3(\text{ZnO})_m$ （ $m > 0$ 、且つ、 m は整数でない）で表記される材料を用いてもよい。なお、Mは、Ga、Fe、Mn及びCoから選ばれた一の金属元素または複数の金属元素を示す。また、酸化物半導体として、 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ （ $n > 0$ 、且つ、 n は整数）で表記される材料を用いてもよい。

【0076】

例えば、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ （ $=1/3:1/3:1/3$ ）、 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ （ $=2/5:2/5:1/5$ ）、あるいは $\text{In}:\text{Ga}:\text{Zn}=3:1:2$ （ $=1/2:1/6:1/3$ ）の原子数比のIn-Ga-Zn系金属酸化物やその組成の近傍の酸化物を用いることができる。あるいは、 $\text{In}:\text{Sn}:\text{Zn}=1:1:1$ （ $=1/3:1/3:1/3$ ）、 $\text{In}:\text{Sn}:\text{Zn}=2:1:3$ （ $=1/3:1/6:1/2$ ）あるいは $\text{In}:\text{Sn}:\text{Zn}=2:1:5$ （ $=1/4:1/8:5/8$ ）の原子数比のIn-Sn-Zn系金属酸化物を用いるとよい。なお、金属酸化物の原子数比は、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

40

【0077】

しかし、これらに限られず、必要とする半導体特性及び電気特性（電界効果移動度、しきい値電圧、ばらつき等）に応じて適切な組成のものを用いればよい。また、必要とする半導体特性を得るために、キャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとするのが好ましい。

【0078】

50

例えば、In-Sn-Zn系金属酸化物では比較的容易に高い移動度が得られる。しかしながら、In-Ga-Zn系金属酸化物でも、バルク内欠陥密度を低くすることにより電界効果移動度を上げることができる。

【0079】

また、半導体層108として用いることのできる酸化物半導体膜としては、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。このように、エネルギーギャップの広い酸化物半導体膜を用いることで、トランジスタのオフ電流を低減することができる。

【0080】

次に、半導体層108として用いることのできる、酸化物半導体膜の構造について説明する。

10

【0081】

酸化物半導体膜は、非単結晶酸化物半導体膜と単結晶酸化物半導体膜とに大別される。非単結晶酸化物半導体膜とは、CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor) 膜、多結晶酸化物半導体膜、微結晶酸化物半導体膜、非晶質酸化物半導体膜などをいう。

【0082】

ここでは、CAAC-OS膜について説明する。

【0083】

CAAC-OS膜は、複数の結晶部を有する酸化物半導体膜の一つであり、ほとんどの結晶部は、一辺が100 nm未満の立方体内に収まる大きさである。従って、CAAC-OS膜に含まれる結晶部は、一辺が10 nm未満、5 nm未満または3 nm未満の立方体内に収まる大きさの場合も含まれる。

20

【0084】

CAAC-OS膜を透過型電子顕微鏡 (TEM: Transmission Electron Microscope) によって観察すると、明確な結晶部同士の境界、即ち結晶粒界 (グレインバウンダリーともいう。) を確認することができない。そのため、CAAC-OS膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0085】

CAAC-OS膜を、試料面と概略平行な方向からTEMによって観察 (断面TEM観察) すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS膜の膜を形成する面 (被形成面ともいう。) または上面の凹凸を反映した形状であり、CAAC-OS膜の被形成面または上面と平行に配列する。

30

【0086】

一方、CAAC-OS膜を、試料面と概略垂直な方向からTEMによって観察 (平面TEM観察) すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0087】

なお、本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

40

【0088】

断面TEM観察および平面TEM観察より、CAAC-OS膜の結晶部は配向性を有していることがわかる。

【0089】

CAAC-OS膜に対し、X線回折 (XRD: X-Ray Diffraction) 装置を用いて構造解析を行うと、例えばInGaZnO₄の結晶を有するCAAC-OS膜のout-of-plane法による解析では、回折角 (2θ) が 31° 近傍にピーク

50

が現れる場合がある。このピークは、 InGaZnO_4 の結晶の (009) 面に帰属されることから、CAAC-OSS 膜の結晶が c 軸配向性を有し、c 軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【0090】

一方、CAAC-OSS 膜に対し、c 軸に概略垂直な方向から X 線を入射させる *in-plane* 法による解析では、 2θ が 56° 近傍にピークが現れる場合がある。このピークは、 InGaZnO_4 の結晶の (110) 面に帰属される。 InGaZnO_4 の単結晶酸化物半導体膜であれば、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸 (ϕ 軸) として試料を回転させながら分析 (ϕ スキャン) を行うと、(110) 面と等価な結晶面に帰属されるピークが 6 本観察される。これに対し、CAAC-OSS 膜の場合は、 2θ を 56° 近傍に固定して ϕ スキャンした場合でも、明瞭なピークが現れない。

10

【0091】

以上のことから、CAAC-OSS 膜では、異なる結晶部間では a 軸および b 軸の配向は不規則であるが、c 軸配向性を有し、かつ c 軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面 TEM 観察で確認された層状に配列した金属原子の各層は、結晶の ab 面に平行な面である。

【0092】

なお、結晶部は、CAAC-OSS 膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶の c 軸は、CAAC-OSS 膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、CAAC-OSS 膜の形状をエッチングなどによって変化させた場合、結晶の c 軸が CAAC-OSS 膜の被形成面または上面の法線ベクトルと平行にならないこともある。

20

【0093】

また、CAAC-OSS 膜中の結晶化度が均一でなくてもよい。例えば、CAAC-OSS 膜の結晶部が、CAAC-OSS 膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなることがある。また、CAAC-OSS 膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

【0094】

なお、 InGaZnO_4 の結晶を有する CAAC-OSS 膜の *out-of-plane* 法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、 ZnGa_2O_4 の結晶の (311) 面に帰属されることから、 InGaZnO_4 の結晶を有する CAAC-OSS 膜中の一部に、 ZnGa_2O_4 の結晶が含まれることを示している。CAAC-OSS 膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

30

【0095】

CAAC-OSS 膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径 (または分子半径) が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

40

【0096】

また、CAAC-OSS 膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【0097】

不純物濃度が低く、欠陥準位密度が低い (酸素欠損の少ない) ことを、高純度真性また

50

は実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

10

【0098】

また、CAAC-Os膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0099】

また、CAAC-Os膜は、例えば、多結晶である酸化物半導体スパッタリング用ターゲットを用い、スパッタリング法によって成膜する。当該スパッタリング用ターゲットにイオンが衝突すると、スパッタリング用ターゲットに含まれる結晶領域がa-b面から劈開し、a-b面に平行な面を有する平板状またはペレット状のスパッタリング粒子として剥離することがある。この場合、当該平板状のスパッタリング粒子が、結晶状態を維持したまま基板に到達することで、CAAC-Os膜を成膜することができる。

20

【0100】

また、CAAC-Os膜を成膜するために、以下の条件を適用することが好ましい。

【0101】

成膜時の不純物混入を低減することで、不純物によって結晶状態が崩れることを抑制できる。例えば、成膜室内に存在する不純物濃度（水素、水、二酸化炭素および窒素など）を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が一80℃以下、好ましくは一100℃以下である成膜ガスを用いる。

【0102】

また、成膜時の基板加熱温度を高めることで、基板到達後にスパッタリング粒子のマイグレーションが起こる。具体的には、基板加熱温度を100℃以上740℃以下、好ましくは150℃以上500℃以下として成膜する。成膜時の基板加熱温度を高めることで、平板状のスパッタリング粒子が基板に到達した場合、基板上でマイグレーションが起こり、スパッタリング粒子の平らな面が基板に付着する。

30

【0103】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、30体積%以上、好ましくは100体積%とする。

【0104】

また、半導体層108として用いる酸化物半導体膜は、複数の酸化物半導体膜が積層された構造でもよい。例えば、酸化物半導体膜を、第1の酸化物半導体膜と第2の酸化物半導体膜の積層として、第1の酸化物半導体膜と第2の酸化物半導体膜に、異なる組成の金属酸化物を用いてもよい。例えば、第1の酸化物半導体膜に二元系金属酸化物乃至四元系金属酸化物の一を用い、第2の酸化物半導体膜に第1の酸化物半導体膜と異なる二元系金属酸化物乃至四元系金属酸化物を用いてもよい。

40

【0105】

また、第1の酸化物半導体膜と第2の酸化物半導体膜の構成元素を同一とし、両者の組成を異ならせてもよい。例えば、第1の酸化物半導体膜の原子数比をIn:Ga:Zn=1:1:1とし、第2の酸化物半導体膜の原子数比をIn:Ga:Zn=3:1:2としてもよい。また、第1の酸化物半導体膜の原子数比をIn:Ga:Zn=1:3:2とし、第2の酸化物半導体膜の原子数比をIn:Ga:Zn=2:1:3としてもよい。なお

50

、各酸化物半導体膜の原子数比は、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

【0106】

この時、第1の酸化物半導体膜と第2の酸化物半導体膜のうち、ゲート電極に近い側（チャネル側）の酸化物半導体膜のInとGaの含有率を $In > Ga$ とするとよい。またゲート電極から遠い側（バックチャネル側）の酸化物半導体膜のInとGaの含有率を $In \leq Ga$ とするとよい。

【0107】

また、酸化物半導体膜を3層構造とし、第1の酸化物半導体膜～第3の酸化物半導体膜の構成元素を同一とし、且つそれぞれの組成を異ならせてもよい。例えば、第1の酸化物半導体膜の原子数比を $In : Ga : Zn = 1 : 3 : 2$ とし、第2の酸化物半導体膜の原子数比を $In : Ga : Zn = 3 : 1 : 2$ とし、第3の酸化物半導体膜の原子数比を $In : Ga : Zn = 1 : 1 : 1$ としてもよい。

【0108】

Ga及びZnよりInの原子数比が小さい酸化物半導体膜、代表的には原子数比が $In : Ga : Zn = 1 : 3 : 2$ である第1の酸化物半導体膜は、Ga及びZnよりInの原子数比が大きい酸化物半導体膜、代表的には第2の酸化物半導体膜、並びにGa、Zn、及びInの原子数比が同じ酸化物半導体膜、代表的には第3の酸化物半導体膜と比較して、酸素欠損が生じにくいため、キャリア密度が増加することを抑制することができる。また、原子数比が $In : Ga : Zn = 1 : 3 : 2$ である第1の酸化物半導体膜が非晶質構造であると、第2の酸化物半導体膜がCAAC-Os膜となりやすい。

【0109】

また、第1の酸化物半導体膜～第3の酸化物半導体膜の構成元素は同一であるため、第1の酸化物半導体膜は、第2の酸化物半導体膜との界面におけるトラップ準位が少ない。このため、酸化物半導体膜を上記構造とすることで、トランジスタの経時変化や光劣化によるしきい値電圧の変動量を低減することができる。

【0110】

酸化物半導体では主として重金属のs軌道がキャリア伝導に寄与しており、Inの含有率を多くすることにより、より多くのs軌道が重なるため、 $In > Ga$ の組成となる酸化物は $In \leq Ga$ の組成となる酸化物と比較して高いキャリア移動度を備える。また、GaはInと比較して酸素欠損の形成エネルギーが大きく酸素欠損が生じにくいため、 $In \leq Ga$ の組成となる酸化物は $In > Ga$ の組成となる酸化物と比較して安定した特性を備える。

【0111】

チャネル側に $In > Ga$ の組成となる酸化物半導体を適用し、バックチャネル側に $In \leq Ga$ の組成となる酸化物半導体を適用することで、トランジスタの電界効果移動度及び信頼性をさらに高めることが可能となる。

【0112】

また、第1の酸化物半導体膜乃至第3の酸化物半導体膜に、結晶性の異なる酸化物半導体を適用してもよい。すなわち、単結晶酸化物半導体、多結晶酸化物半導体、微結晶酸化物半導体、非晶質酸化物半導体、またはCAAC-Osを適宜組み合わせた構成としてもよい。また、第1の酸化物半導体膜乃至第2の酸化物半導体膜のいずれかに非晶質酸化物半導体を適用すると、酸化物半導体膜の内部応力や外部からの応力を緩和し、トランジスタの特性ばらつきが低減され、また、トランジスタの信頼性をさらに高めることが可能となる。

【0113】

酸化物半導体膜の厚さは、1nm以上100nm以下、更に好ましくは1nm以上30nm以下、更に好ましくは1nm以上50nm以下、更に好ましくは3nm以上20nm以下とすることが好ましい。

【0114】

半導体層 108 に用いる酸化物半導体膜において、二次イオン質量分析法 (SIMS : Secondary Ion Mass Spectrometry) により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下であることが望ましい。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流の上昇の原因となるためである。

【0115】

また、半導体層 108 に用いる酸化物半導体膜において、二次イオン質量分析法により得られる水素濃度を、 $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とすることが好ましい。

10

【0116】

酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水となると共に、酸素が脱離した格子（あるいは酸素が脱理した部分）には欠損が形成されてしまう。また、水素の一部が酸素と結合することで、キャリアである電子が生じてしまう。これらのため、酸化物半導体膜の成膜工程において、水素を含む不純物を極めて減らすことにより、酸化物半導体膜の水素濃度を低減することが可能である。このため、水素をできるだけ除去された酸化物半導体膜をチャネル領域とすることにより、しきい値電圧のマイナスシフトを抑制することができると共に、電気特性のばらつきを低減することができる。また、トランジスタのソース及びドレインにおけるリーク電流を、代表的には、オフ電流を低減することが可能である。

20

【0117】

また、半導体層 108 に用いる酸化物半導体膜の窒素濃度を $5 \times 10^{18} \text{ atoms/cm}^3$ 以下とすることで、トランジスタのしきい値電圧のマイナスシフトを抑制することができると共に、電気特性のばらつきを低減することができる。

【0118】

なお、水素をできるだけ除去することで高純度化された酸化物半導体膜をチャネル領域に用いたトランジスタのオフ電流が低いことは、いろいろな実験により証明できる。例えば、チャネル幅が $1 \times 10^6 \mu\text{m}$ でチャネル長が $10 \mu\text{m}$ のトランジスタであっても、ソース電極とドレイン電極間の電圧（ドレイン電圧）が 1 V から 10 V の範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち $1 \times 10^{-13} \text{ A}$ 以下という特性を得ることができる。この場合、オフ電流をトランジスタのチャネル幅で除した数値に相当するオフ電流は、 $100 \text{ zA}/\mu\text{m}$ 以下であることが分かる。また、容量素子とトランジスタとを接続して、容量素子に流入または容量素子から流出する電荷を当該トランジスタで制御する回路を用いて、オフ電流の測定を行った。当該測定では、上記トランジスタに高純度化された酸化物半導体膜をチャネル領域に用い、容量素子の単位時間あたりの電荷量の推移から当該トランジスタのオフ電流を測定した。その結果、トランジスタのソース電極とドレイン電極間の電圧が 3 V の場合に、数十 $\text{yA}/\mu\text{m}$ という、さらに低いオフ電流が得られることが分かった。従って、高純度化された酸化物半導体膜をチャネル領域に用いたトランジスタは、オフ電流が著しく小さい。

30

40

【0119】

ソース電極 110 及びドレイン電極 112 としては、導電材料として、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンからなる単体金属、またはこれを主成分とする合金を単層構造または積層構造として用いる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねて

50

アルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

【0120】

なお、本実施の形態では、ソース電極110及びドレイン電極112を半導体層108上に設けたが、ゲート絶縁膜106と半導体層108の間に設けても良い。

【0121】

第1の層間絶縁膜114としては、半導体層108として用いる酸化物半導体膜との界面特性を向上させるため、酸化物絶縁膜を用いることが好ましい。第1の層間絶縁膜114としては、厚さ150nm以上400nm以下の酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化ガリウム膜、またはGa-Zn系金属酸化物膜等を用いることができる。また、第1の層間絶縁膜114としては、酸化物絶縁膜と窒化物絶縁膜との積層構造としてもよい。例えば、第1の層間絶縁膜114として、酸化窒化シリコン膜と、窒化シリコン膜との積層構造とすることができる。

【0122】

第2の層間絶縁膜116としては、アクリル系樹脂、ポリイミド系樹脂、ベンゾシクロブテン系樹脂、ポリアミド系樹脂、エポキシ系樹脂等の、耐熱性を有する有機絶縁材料を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、第2の層間絶縁膜116を形成してもよい。第2の層間絶縁膜116を用いることにより、第1のトランジスタ101等の凹凸を平坦化させることが可能となる。

【0123】

容量電極118としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0124】

第3の層間絶縁膜120としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜などの無機絶縁材料を用いることができる。特に、第3の層間絶縁膜120としては、窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜の中から選ばれたいずれか一であることが好ましい。窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜の中から選ばれたいずれか一を第3の層間絶縁膜120として用いることにより、第2の層間絶縁膜116からの水素、水分の放出を抑制することができる。

【0125】

画素電極122としては、容量電極118に示す材料と同様の材料を用いることができる。容量電極118と画素電極122に用いる材料としては、同一の材料、または異なる材料を用いても良いが、同一の材料の方が、製造コストを低減できるため好ましい。

【0126】

第1の配向膜124及び第2の配向膜164としては、アクリル系樹脂、ポリイミド系樹脂、ベンゾシクロブテン系樹脂、ポリアミド系樹脂、エポキシ系樹脂等の、耐熱性を有する有機材料を用いることができる。

【0127】

液晶層162としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等の液晶材料を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

【0128】

また、横電界方式を採用する場合、配向膜（第1の配向膜124及び第2の配向膜164）を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コ

10

20

30

40

50

レステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を用いて液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。酸化物半導体膜を用いるトランジスタは、静電気の影響によりトランジスタの電氣的な特性が著しく変動して設計範囲を逸脱する恐れがある。よって酸化物半導体膜を用いるトランジスタを有する液晶表示装置にブルー相の液晶材料を用いることはより効果的である。

10

【0129】

また、液晶材料の固有抵抗は、 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、 20°C で測定した値とする。

【0130】

表示装置に設けられる保持容量の大きさは、画素領域に配置されるトランジスタのリーク電流等を考慮して、所定の期間の電荷を保持できるように設定される。保持容量の大きさは、トランジスタのオフ電流等を考慮して設定すればよい。高純度且つ酸素欠損の形成を抑制した酸化物半導体層を有するトランジスタを用いることにより、例えば表示素子として、液晶素子を用いた場合、各画素における液晶容量に対して $1/3$ 以下、好ましくは $1/5$ 以下の容量の大きさを有する保持容量を設ければ充分である。

20

【0131】

また、本実施の形態で用いる高純度化し、酸素欠損の形成を抑制した酸化物半導体を半導体層に用いるトランジスタは、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0132】

また、図1及び図2に示す表示装置において、液晶素子150の駆動モードとしては、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。特に、高視野角を得るにはFFSモードを用いると好ましい。

30

【0133】

また、ノーマリブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モードなどを用いることができる。また、画素 (ピクセル) をいくつかの領域 (サブピクセル) に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いてもよい。

40

【0134】

また、図1及び図2においては、図示していないが、偏光部材、位相差部材、反射防止部材などの光学部材 (光学基板) などを適宜設けても良い。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを

50

用いてもよい。

【0135】

また、画素領域142における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB（Rは赤、Gは緑、Bは青を表す）の三色に限定されない。例えば、RGBW（Wは白を表す）、又はRGBに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

【0136】

また、第2の基板152の下方には、スペーサ160が形成されており、第1の基板102と第2の基板152との間隔（セルギャップともいう）を制御するために設けられている。なお、セルギャップにより、液晶層162の膜厚が決定される。なお、スペーサ160としては、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサ、球状のスペーサ等の任意の形状のスペーサを用いればよい。

【0137】

また、有色膜153は、所謂カラーフィルタとして機能する。有色膜153としては、特定波長帯域の光に対して透過性を示す材料を用いればよく、染料や顔料を含有した有機樹脂膜等を用いることができる。

【0138】

また、遮光膜154は、所謂ブラックマトリクスとして機能する。遮光膜154としては、隣接する画素間の放射光を遮光できればよく、金属膜、及び黒色染料や黒色顔料を含有した有機樹脂膜等を用いることができる。なお、本実施の形態においては、黒色顔料を含有した有機樹脂膜による遮光膜154を例示している。

【0139】

また、有機保護絶縁膜156としては、有色膜153に含まれるイオン性物質が液晶層162中に拡散しないように設ける。ただし、有機保護絶縁膜156は、この構成に限定されず、設けない構成としても良い。

【0140】

また、シール材166としては、熱硬化型樹脂、または紫外線硬化型の樹脂等を用いることができる。なお、図2に示すシール材166の封止領域においては、第1の基板102と第2の基板152間に、ゲート絶縁膜106、ソース電極110及びドレイン電極112と同一工程で形成される電極113、第1の層間絶縁膜114、及び第2の層間絶縁膜116を設ける構成を例示したがこれに限定されない。例えば、ゲート絶縁膜106と、第1の層間絶縁膜114のみの構成としても良い。なお、第2の層間絶縁膜116を除去したほうが、外部からの水分等の入り込みがないため、図2に示すように、第2の層間絶縁膜116の一部を除去または一部を後退させる構造が好ましい。

【0141】

以上のように本実施の形態に示す表示装置は、画素領域と駆動回路領域のそれぞれに形成されたトランジスタと、該トランジスタ上に形成された第1の層間絶縁膜と、第1の層間絶縁膜上に形成された第2の層間絶縁膜と、第2の層間絶縁膜上に形成された第3の層間絶縁膜と、を有し、第3の層間絶縁膜が画素領域上の一部に設けられ、第3の層間絶縁膜の端部が駆動回路領域よりも内側に形成される構成である。このような構成とすることで、第2の層間絶縁膜からの脱ガスがトランジスタ側へ入り込むのを抑制し、信頼性の高い表示装置とすることができる。また、さらに第1の層間絶縁膜により、第2の層間絶縁膜からの脱ガスがトランジスタ側へ入り込むのを抑制できる。

【0142】

本実施の形態に示す構成は、他の実施の形態または実施例に示す構成と適宜組み合わせることができる。

【0143】

(実施の形態 2)

本実施の形態では、表示装置の一形態として、有機 EL パネルを用いた表示装置について図 3 及び図 4 を用いて説明する。なお、実施の形態 1 で示す構成と同一の箇所には同一の符号を付し、その詳細な説明は省略する。

【0144】

表示装置の一形態として、表示装置の上面図を図 3 に、表示装置の断面図を図 4 にそれぞれ示す。なお、図 4 は、図 3 における X2-Y2 の断面図に相当する。

【0145】

図 3 に示す表示装置において、第 1 の基板 102 上に設けられた画素領域 142 と、画素領域 142 の外側に隣接し、該画素領域 142 に信号を供給する駆動回路領域であるゲートドライバ回路部 140 及びソースドライバ回路部 144 を囲むようにして、シール材 166 が設けられ、第 2 の基板 152 によって封止されている。また、画素領域 142 と、ゲートドライバ回路部 140 及びソースドライバ回路部 144 が設けられた第 1 の基板 102 と対向するように第 2 の基板 152 が設けられている。よって画素領域 142 と、ゲートドライバ回路部 140 と、ソースドライバ回路部 144 とは、第 1 の基板 102 とシール材 166 と第 2 の基板 152 によって、表示素子と共に封止されている。

【0146】

このように、トランジスタを含む駆動回路の一部または全体を、画素領域 142 と同じ第 1 の基板 102 上に一体形成し、システムオンパネルを形成することができる。

【0147】

次に、図 3 における X2-Y2 の断面図に相当する図 4 を用いて、画素領域 142 、及びゲートドライバ回路部 140 の構成について、以下詳細に説明を行う。

【0148】

画素領域 142 において、第 1 の基板 102 と、第 1 の基板 102 上に形成されたゲート電極 104 と、ゲート電極 104 上に形成されたゲート絶縁膜 106 と、ゲート絶縁膜 106 と接し、ゲート電極 104 と重畳する位置に設けられた半導体層 108 と、ゲート絶縁膜 106 、及び半導体層 108 上に形成されたソース電極 110 及びドレイン電極 112 と、により、第 1 のトランジスタ 101 が形成されている。

【0149】

また、画素領域 142 において、第 1 のトランジスタ 101 上、より詳しくはゲート絶縁膜 106 、及び半導体層 108 、ソース電極 110 、及びドレイン電極 112 上に無機絶縁材料で形成された第 1 の層間絶縁膜 114 と、第 1 の層間絶縁膜 114 上に有機絶縁材料で形成された第 2 の層間絶縁膜 116 と、第 2 の層間絶縁膜 116 上に無機絶縁材料で形成された第 3 の層間絶縁膜 120 と、第 2 の層間絶縁膜 116 、及び第 3 の層間絶縁膜 120 上に形成された隔壁 126 と、第 3 の層間絶縁膜 120 、及び隔壁 126 上に形成された画素電極 122 と、画素電極 122 上に形成された発光層 128 と、発光層 128 上に形成された電極 130 が形成されている。

【0150】

なお、画素電極 122 と、発光層 128 と、電極 130 と、により発光素子 170 が形成されている。

【0151】

また、発光素子 170 上、より詳しくは電極 130 上には、充填材 172 が設けられ、充填材 172 上には、第 2 の基板 152 が設けられている。すなわち、第 1 の基板 102 と、第 2 の基板 152 との間に発光素子 170 、及び充填材 172 が挟持された構造である。

【0152】

また、ゲートドライバ回路部 140 において、第 1 の基板 102 と、第 1 の基板 102 上に形成されたゲート電極 104 と、ゲート電極 104 上に形成されたゲート絶縁膜 106 と、ゲート絶縁膜 106 と接し、ゲート電極 104 と重畳する位置に設けられた半導体層 108 と、ゲート絶縁膜 106 、及び半導体層 108 上に形成されたソース電極 110

10

20

30

40

50

及びドレイン電極 112 と、により、第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 が形成されている。

【0153】

また、ゲートドライバ回路部 140 において、第 2 のトランジスタ 103 及び第 3 のトランジスタ 105 上、より詳しくはゲート絶縁膜 106、及び半導体層 108、ソース電極 110、及びドレイン電極 112 上に無機絶縁材料で形成された第 1 の層間絶縁膜 114 と、第 1 の層間絶縁膜 114 上に有機絶縁材料で形成された第 2 の層間絶縁膜 116 が形成されている。

【0154】

すなわち、第 3 の層間絶縁膜 120 は、画素領域 142 上の一部に設けられ、第 3 の層間絶縁膜 120 の端部が駆動回路領域であるゲートドライバ回路部 140 よりも内側に形成される。

【0155】

このような構成とすることによって、外部から取り込まれる水分、または表示装置内部で生じた水分、水素等のガスをゲートドライバ回路部 140 の第 2 の層間絶縁膜 116 から上部へ放出することができる。したがって、第 1 のトランジスタ 101、第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 内部に水分、水素等のガスが取り込まれるのを抑制することができる。

【0156】

なお、有機絶縁材料により形成される第 2 の層間絶縁膜 116 は、表示装置を構成するトランジスタの凹凸等を低減するために、平坦性の高い有機絶縁材料が必要とされる。しかしながら、該有機絶縁材料は加熱等により、水素、水分、または有機成分をガスとして放出してしまう。

【0157】

しかし、半導体層 108 に、例えば、シリコン系半導体材料であるシリコン膜を用いたトランジスタにおいては、上述の水素、水分、または有機成分のガスが大きな問題になる可能性が低い。しかし、本発明の一態様においては、半導体層 108 に酸化物半導体膜を用いるため、有機絶縁材料により形成される第 2 の層間絶縁膜 116 からのガスを外部に好適に放出させる必要がある。なお、第 3 の層間絶縁膜 120 の端部が駆動回路領域であるゲートドライバ回路部 140 よりも内側に形成される構成は、半導体層 108 を酸化物半導体膜により形成した場合において、優れた効果を奏する。ただし、半導体層 108 に酸化物半導体以外の材料（例えば、シリコン系半導体材料である非晶質シリコン、結晶性シリコンなど）により形成したトランジスタにおいても、同様の効果が得られる。

【0158】

また、第 2 の層間絶縁膜 116 上に形成される第 3 の層間絶縁膜 120 は、本実施の形態においては、第 2 の層間絶縁膜 116 から放出するガスが発光素子 170 側へ入り込むのを抑制するため、及び／または画素電極 122 と、第 2 の層間絶縁膜 116 との密着性を向上させるために形成されている。このような構成とすることで発光素子 170 側へ第 2 の層間絶縁膜 116 からの水素、水分等のガスが入り込むのを抑制することができる。

【0159】

しかしながら、第 3 の層間絶縁膜 120 をゲートドライバ回路部 140 に用いる第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 上の第 2 の層間絶縁膜 116 上に形成すると、第 2 の層間絶縁膜 116 に用いる有機絶縁材料から放出されるガスを外部に拡散することができず、第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 内部に入り込んでしまう。

【0160】

上述したガスがトランジスタの半導体層 108 に用いる酸化物半導体に入り込むと、酸化物半導体膜中で不純物として取り込まれ、該半導体層 108 を用いたトランジスタの特性が変動してしまう。

【0161】

しかし、図 4 に示すように、ゲートドライバ回路部 140 に用いる第 2 のトランジスタ 103、及び第 3 のトランジスタ 105 上の第 3 の層間絶縁膜 120 が開口された構成、すなわち第 3 の層間絶縁膜 120 が、画素領域 142 の一部に設けられ、第 3 の層間絶縁膜 120 の端部がゲートドライバ回路部 140 よりも内側に形成される構成とすることによって、第 2 の層間絶縁膜 116 から放出されるガスを、外部へ拡散できる構造とすることができる。

【0162】

なお、図 4 に示すように、画素領域 142 に用いる第 1 のトランジスタ 101 においても、半導体層 108 の重畳する位置の無機絶縁材料で形成された第 3 の層間絶縁膜 120 が除去された構成が好ましい。このような構成とすることで、有機絶縁材料で形成された第 2 の層間絶縁膜 116 から放出されるガスが、第 1 のトランジスタ 101 への入り込むのを抑制することができる。

【0163】

ここで、図 3 及び図 4 に示す表示装置の他の構成要素について、実施の形態 1 に示す表示装置と異なる構成について、以下詳細な説明を行う。

【0164】

隔壁 126 としては、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、画素電極 122 上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【0165】

充填材 172 としては、窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル系樹脂、ポリイミド系樹脂、エポキシ系樹脂、シリコン系樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。例えば充填材 172 として、窒素を用いればよい。

【0166】

発光素子 170 としては、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。ここでは、有機EL素子を用いて説明する。

【0167】

有機EL素子は、発光素子に電圧を印加することにより、一对の電極（画素電極 122 及び電極 130）から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【0168】

発光素子 170 は発光を取り出すために少なくとも一对の電極（画素電極 122 または電極 130）の一方が透光性であればよい。そして、第 1 の基板 102 とは逆側の面から発光を取り出す上面射出や、第 1 の基板 102 側の面から発光を取り出す下面射出や、第 1 の基板 102 側及び第 1 の基板 102 とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用することができる。

【0169】

また、発光素子 170 に酸素、水素、水分、二酸化炭素等が入り込まないように、電極 130、及び隔壁 126 上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜等を形成することができる。また、第 1 の基板 102、第 2 の基板 152、及びシール材 166 によって封止された空間には充填材 172 が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

10

20

30

40

50

【0170】

また、必要であれば、発光素子170の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0171】

また、発光層128としては、三重項励起エネルギーを発光に変える発光性材料であるゲスト材料と、該ゲスト材料よりも三重項励起エネルギーの準位（T1準位）が高いホスト材料と、を含む有機化合物を用いると好適である。なお、発光層128は、発光層が複数積層された構造（所謂タンデム構造）や、発光層以外の機能層（正孔注入層、正孔輸送層、電子輸送層、電子注入層、電荷発生層など）を含む構成としてもよい。

10

【0172】

また、シール材166としては、実施の形態1に示す材料に加えて、ガラス材料を含む材料、例えば粉末ガラス（フリットガラスともよぶ）を溶解、凝固させて形成されたガラス体を用いてもよい。このような材料は、水分やガスの透過を効果的に抑制することができるため、表示素子として、発光素子170を用いた場合、該発光素子170の劣化を抑制し、極めて信頼性の高い表示装置を実現できる。

【0173】

また、図4に示すシール材166の封止領域においては、第1の基板102と第2の基板152の間に、ゲート絶縁膜106のみを設ける構成を例示したが、これに限定されない。例えば、ゲート絶縁膜106と、第1の層間絶縁膜114を積層した構成としても良い。ただし、図4に示すように、第2の層間絶縁膜116が除去された領域において、シール材166が配置されるような構成が好ましい。

20

【0174】

以上のように本実施の形態に示す表示装置は、画素領域と駆動回路領域のそれぞれに形成されたトランジスタと、該トランジスタ上に形成された第1の層間絶縁膜と、第1の層間絶縁膜上に形成された第2の層間絶縁膜と、第2の層間絶縁膜上に形成された第3の層間絶縁膜と、を有し、第3の層間絶縁膜が画素領域上の一部に設けられ、第3の層間絶縁膜の端部が駆動回路領域よりも内側に形成される構成である。このような構成とすることで、第2の層間絶縁膜からの脱ガスがトランジスタ側へ入り込むのを抑制し、信頼性の高い表示装置とすることができる。また、さらに第1の層間絶縁膜により、第2の層間絶縁膜からの脱ガスがトランジスタ側へ入り込むのを抑制できる。

30

【0175】

本実施の形態に示す構成は、他の実施の形態または実施例に示す構成と適宜組み合わせる用いることができる。

【0176】

（実施の形態3）

本実施の形態では、先の実施の形態で示した表示装置と組み合わせが可能な、イメージセンサについて説明する。

【0177】

図5（A）に、イメージセンサ付の表示装置の一例を示す。図5（A）はイメージセンサ付の表示装置の画素を示す等価回路である。

40

【0178】

フォトダイオード素子4002は、一方の電極がリセット信号線4058に、他方の電極がトランジスタ4040のゲート電極に電氣的に接続されている。トランジスタ4040は、ソース電極またはドレイン電極の一方が電源電位（VDD）に、ソース電極またはドレイン電極の他方がトランジスタ4056のソース電極またはドレイン電極の一方に電氣的に接続されている。トランジスタ4056は、ゲート電極がゲート選択線4057に、ソース電極またはドレイン電極の他方が出力信号線4071に電氣的に接続されている。

50

【0179】

また、第1のトランジスタ4030は、画素スイッチング用のトランジスタであり、ソース電極またはドレイン電極の一方が映像信号線4059に、ソース電極またはドレイン電極の他方が容量素子4032及び液晶素子4034に電氣的に接続されている。また、第1のトランジスタ4030のゲート電極は、ゲート線4036に電氣的に接続されている。

【0180】

なお、第1のトランジスタ4030、容量素子4032、液晶素子4034は、実施の形態1で示した表示装置と同様の構造を適用すればよい。

【0181】

図5(B)は、イメージセンサ付の表示装置の一画素の一部を示す断面図と、駆動回路部の断面図であり、画素領域5042においては、第1の基板4001上に、フォトダイオード素子4002および第1のトランジスタ4030が設けられている。また、駆動回路であるゲートドライバ回路部5040においては、第1の基板4001上に、第2のトランジスタ4060、及び第3のトランジスタ4062が設けられている。

【0182】

なお、画素領域5042におけるフォトダイオード素子4002、及び第1のトランジスタ4030上には、第1の層間絶縁膜4014、第2の層間絶縁膜4016、及び第3の層間絶縁膜4020が形成されている。また、第2の層間絶縁膜4016上に第3の層間絶縁膜4020を誘電体として用いる容量素子4032が形成されている。

【0183】

すなわち、第3の層間絶縁膜4020が、画素領域5042の一部に設けられ、第3の層間絶縁膜4020の端部がゲートドライバ回路部5040よりも内側に形成される構成である。このような構成とすることによって、第2の層間絶縁膜4016から放出されるガスを、外部へ拡散できる構造とすることができる。したがって、第2の層間絶縁膜4016からの脱ガスがトランジスタ側へ入り込むのを抑制し、信頼性の高い表示装置とすることができる。

【0184】

なお、フォトダイオード素子4002は、第1のトランジスタ4030のソース電極及びドレイン電極と同一の工程で形成される下部電極と、液晶素子4034の画素電極と同一工程で形成される上部電極と、を一对の電極とし、該一对の電極間にダイオードを有する構成である。

【0185】

フォトダイオード素子4002に用いることのできるダイオードとしては、p型半導体膜、n型半導体膜の積層を含むpn型ダイオード、p型半導体膜、i型半導体膜、n型半導体膜の積層を含むpin型ダイオード、ショットキー型ダイオードなどを用いればよい。

【0186】

また、フォトダイオード素子4002上には、第1の配向膜4024、液晶層4096、第2の配向膜4084、対向電極4088、有機絶縁膜4086、有色膜4085、第2の基板4052等が設けられている。

【0187】

なお、pin型ダイオードはp型の半導体膜側を受光面とする方が高い光電変換特性を示す。これは、正孔移動度は電子移動度比べて小さいためである。本実施の形態においては、第2の基板4052の面から、有色膜4085、液晶層4096等を介して、フォトダイオード素子4002に入射する光を電気信号に変換する構成について例示しているが、これに限定されない。例えば、有色膜4085を設けない構成としてもよい。

【0188】

本実施の形態で示したフォトダイオード素子4002は、フォトダイオード素子4002に光が入射することで、一对の電極間に電流が流れることを利用する。フォトダイオー

10

20

30

40

50

ド素子４００２が光を検出することによって、被検出物の情報を読み取ることができる。

【０１８９】

本実施の形態で示したイメージセンサ付の表示装置は、トランジスタの作製など、表示装置およびイメージセンサの工程を共通化させることで、生産性を高めることができる。ただし、先の実施の形態で示した表示装置と、本実施の形態で示したイメージセンサを異なる基板上に作製しても構わない。具体的には、先の実施の形態で示した表示装置において、第２の基板上にイメージセンサを作製しても構わない。

【０１９０】

本実施の形態は、他の実施の形態または他の実施例に記載した構成と適宜組み合わせて実施することが可能である。

【０１９１】

（実施の形態４）

本実施の形態では、本発明の一態様の表示装置を用いたタブレット型端末の一例を説明する。

【０１９２】

図６（Ａ）及び図６（Ｂ）は２つ折り可能なタブレット型端末である。図６（Ａ）は、タブレット型端末を開いた状態である。タブレット型端末は、筐体８６３０と、筐体８６３０に設けられた、表示部８６３１ａ、表示部８６３１ｂ、表示モード切り替えスイッチ８０３４、電源スイッチ８０３５、省電力モード切り替えスイッチ８０３６、留め具８０３３および操作スイッチ８０３８と、を有する。

【０１９３】

本発明の一態様である表示装置は、表示部８６３１ａ、表示部８６３１ｂに適用することができる。

【０１９４】

表示部８６３１ａは、一部または全部をタッチパネルとして機能させることができ、表示された操作キーに触れることで入力することができる。例えば、表示部８６３１ａの全面にキーボードボタンを表示し、タッチパネルとして機能させ、表示部８６３１ｂを表示画面として用いても構わない。

【０１９５】

また、表示部８６３１ａと同様に、表示部８６３１ｂの一部または全部をタッチパネルとして機能させることができる。

【０１９６】

また、表示部８６３１ａのタッチパネルの領域と表示部８６３１ｂのタッチパネルの領域を同時にタッチ入力することもできる。

【０１９７】

また、表示モード切り替えスイッチ８０３４は、縦表示または横表示などの表示の向きの切り替え、白黒表示やカラー表示の切り替えなどを選択できる。省電力モード切り替えスイッチ８０３６は、タブレット型端末に内蔵している光センサで検出される外光に応じて表示の輝度を最適なものとすることができる。なお、タブレット型端末は、光センサだけでなく、傾きを検出可能なジャイロ、加速度センサなど、他の検出装置を有してもよい。

【０１９８】

また、図６（Ａ）では、表示部８６３１ｂと表示部８６３１ａの面積が同じ例を示しているが特に限定されない。表示部８６３１ｂと表示部８６３１ａの面積が異なってもよく、表示の品質が異なってもよい。例えば、一方が他方よりも高精細な表示を行える表示パネルとしてもよい。

【０１９９】

図６（Ｂ）は、タブレット型端末を閉じた状態である。タブレット型端末は、筐体８６３０と、筐体８６３０に設けられた、太陽電池８６３３および充放電制御回路８６３４と、を有する。なお、図６（Ｂ）では充放電制御回路８６３４の一例としてバッテリー８６

10

20

30

40

50

35、DCDCコンバータ8636を有する構成について示している。

【0200】

なお、タブレット型端末は2つ折り可能なため、未使用時に筐体8630を閉じた状態にすることができる。従って、表示部8631a、表示部8631bを保護できるため、耐久性に優れ、長期使用の観点からも信頼性に優れる。

【0201】

また、この他にも図6(A)及び図6(B)に示したタブレット型端末は、様々な情報(静止画、動画、テキスト画像など)を表示する機能、カレンダー、日付または時刻などを表示部に表示する機能、表示部に表示した情報をタッチ入力操作または編集するタッチ入力機能、様々なソフトウェア(プログラム)によって処理を制御する機能、などを有することができる。

10

【0202】

タブレット型端末は、太陽電池8633によって得られた電力を、タブレット型端末の動作に用いることができる。または、当該電力をバッテリー8635に蓄積することができる。なお、太陽電池8633は、筐体8630の二面に設ける構成とすることもできる。なおバッテリー8635としては、リチウムイオン電池を用いると、小型化を図れるなどの利点がある。

【0203】

また、図6(B)に示す充放電制御回路8634の構成、及び動作について図6(C)にブロック図を示し説明する。図6(C)には、太陽電池8633と、バッテリー8635と、DCDCコンバータ8636と、コンバータ8637と、スイッチSW1と、スイッチSW2と、スイッチSW3と、表示部8631と、を示している。図6(C)において、バッテリー8635、DCDCコンバータ8636、コンバータ8637、スイッチSW1、スイッチSW2およびスイッチSW3が、図6(B)に示す充放電制御回路8634に対応する。

20

【0204】

太陽電池8633により発電がされる場合、太陽電池で発電した電力は、バッテリー8635を充電するための電圧となるようDCDCコンバータ8636で昇圧または降圧される。次に、スイッチSW1をオンし、コンバータ8637で表示部8631に最適な電圧に昇圧または降圧をする。また、表示部8631での表示を行わない際は、スイッチSW1をオフし、スイッチSW2をオンしてバッテリー8635の充電を行う。

30

【0205】

なお、発電手段の一例として太陽電池8633について示したが、特に限定されず、圧電素子(ピエゾ素子)や熱電変換素子(ペルティエ素子)などの他の発電手段で代替しても構わない。例えば、無線(非接触)で電力を送受信して充電する無接点電力伝送モジュールなど、他の充電手段を組み合わせて行う構成としてもよい。

【0206】

本実施の形態は、他の実施の形態または他の実施例に記載した構成と適宜組み合わせて実施することが可能である。

【0207】

(実施の形態5)

本実施の形態では、先の実施の形態で示した表示装置などを搭載した電子機器の例について説明する。

【0208】

図7(A)は携帯型情報端末である。図7(A)に示す携帯型情報端末は、筐体9300と、ボタン9301と、マイクロフォン9302と、表示部9303と、スピーカ9304と、カメラ9305と、を具備し、携帯型電話機としての機能を有する。表示部9303に先の実施の形態で示した表示装置または／およびイメージセンサ付の表示装置を適用することができる。

【0209】

40

50

図 7 (B) は、ディスプレイである。図 7 (B) に示すディスプレイは、筐体 9 3 1 0 と、表示部 9 3 1 1 と、を具備する。表示部 9 3 1 1 に先の実施の形態で示した表示装置または／およびイメージセンサ付表示装置を適用することができる。

【0 2 1 0】

図 7 (C) は、デジタルスチルカメラである。図 7 (C) に示すデジタルスチルカメラは、筐体 9 3 2 0 と、ボタン 9 3 2 1 と、マイクロフォン 9 3 2 2 と、表示部 9 3 2 3 と、を具備する。表示部 9 3 2 3 に先の実施の形態で示した表示装置または／およびイメージセンサ付表示装置を適用することができる。

【0 2 1 1】

本発明の一態様を用いることで、電子機器の信頼性を高めることができる。

10

【0 2 1 2】

本実施の形態は、他の実施の形態または他の実施例に記載した構成と適宜組み合わせる実施することが可能である。

【実施例 1】

【0 2 1 3】

本実施例においては、表示装置に用いることのできる代表的な有機樹脂であるアクリル樹脂の放出ガスについて調査した。

【0 2 1 4】

試料は、ガラス基板上にアクリル樹脂を塗布し、窒素ガス雰囲気下、2 5 0 °C にて 1 時間の加熱処理を行った。なお、アクリル樹脂は加熱処理後に厚さが 1 . 5 μm となるように形成した。

20

【0 2 1 5】

作製した試料に対し、TDS (Thermal Desorption Spectroscopy : 昇温脱離ガス分光法) による放出ガスの測定を行った。

【0 2 1 6】

図 8 に、基板表面温度 2 5 0 °C のときの、各質量電荷比 (M / z とともいう。) における放出ガスのイオン強度を示す。図 8 において、横軸は質量電荷比を、縦軸は強度 (任意単位) を、それぞれ示す。図 8 より、試料からは、水起因と見られる質量電荷比が 1 8 (H₂O) のガスと、炭化水素起因と見られる質量電荷比が 2 8 (C₂H₄)、4 4 (C₃H₈) および 5 6 (C₄H₈) のガスが検出された。なお、各質量電荷比の近傍には、それぞれのフラグメントイオンが検出された。

30

【0 2 1 7】

同様に、図 9 に、基板表面温度に対する各質量電荷比 (1 8、2 8、4 4 および 5 6) のイオン強度を示す。図 9 において、横軸は基板表面温度 (°C) を、縦軸は強度 (任意単位) を、それぞれ示す。基板表面温度を 5 5 °C から 2 7 0 °C の範囲とした場合、水起因と見られる質量電荷比が 1 8 のイオン強度は、5 5 °C 以上 1 0 0 °C 以下および 1 5 0 °C 以上 2 7 0 °C 以下にピークを有することがわかった。一方、炭化水素起因と見られる質量電荷比が 2 8、4 4 および 5 6 のイオン強度は、1 5 0 °C 以上 2 7 0 °C 以下にピークを有することがわかった。

【0 2 1 8】

40

以上に示したように、有機樹脂からの水、炭化水素などの酸化物半導体膜にとっての不純物が放出されることがわかった。特に、水は 5 5 °C 以上 1 0 0 °C 以下の比較的低温でも放出されることがわかった。即ち、有機樹脂に起因する不純物が酸化物半導体膜に到達した場合、トランジスタの電気特性を劣化させることが示唆された。

【0 2 1 9】

また、有機樹脂を水、炭化水素などの放出ガスを透過しない膜 (窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜など) で覆った場合、有機樹脂からガスが放出されることで水、炭化水素などの放出ガスを透過しない膜への圧力が高まり、最終的に水、炭化水素などの放出ガスを透過しない膜が破壊され、トランジスタの形状不良となることが示唆された。

50

【実施例 2】

【0220】

本実施例では、トランジスタを作製し、断面形状および電気特性を評価した。

【0221】

各試料には、ボトムゲート・トップコンタクト型のチャネルエッチ構造の酸化物半導体膜を用いたトランジスタが設けられている。当該トランジスタは、ガラス基板上に設けられたゲート電極と、ゲート電極上に設けられたゲート絶縁膜と、ゲート絶縁膜を介しゲート電極上に設けられた酸化物半導体膜と、酸化物半導体膜上にあり酸化物半導体膜と接して設けられた一对の電極と、を有する。ここで、ゲート電極はタングステン膜を、ゲート絶縁膜は窒化シリコン膜、および窒化シリコン膜上の酸化窒化シリコン膜を、酸化物半導体膜は In-Ga-Zn 酸化物膜を、一对の電極はタングステン膜、タングステン膜上のアルミニウム膜、およびアルミニウム膜上のチタン膜を、それぞれ用いた。

10

【0222】

一对の電極上には保護絶縁膜（450 nmの厚さの酸化窒化シリコン膜と、酸化窒化シリコン膜上に設けられた50 nmの厚さの窒化シリコン膜）が設けられている。

【0223】

なお、実施例試料は、保護絶縁膜上に2 μm の厚さでアクリル樹脂が設けられており、アクリル樹脂上にはアクリル樹脂の側面の一部を露出するように200 nmの厚さで窒化シリコン膜が設けられている。また、比較例試料は、保護絶縁膜上に1.5 μm の厚さでアクリル樹脂が設けられており、アクリル樹脂上にはアクリル樹脂を覆うように200 nmの厚さで窒化シリコン膜が設けられている。

20

【0224】

図10に、比較例試料の一部を拡大した領域のTEMによる透過電子像（Transmitted Electron：TE像ともいう。）断面形状を示す。断面形状の観察には、株式会社日立ハイテクノロジーズ製「日立超薄膜評価装置HD-2300」を用いた。なお、図10においては、一对の電極の一方の電極のみしか図示していない。図10に示す電極および電極を覆うように設けられた保護絶縁膜に着目すると、電極が形成する段差部から保護絶縁膜に亀裂が生じていることがわかった。なお、観察領域において、実施例試料と比較例試料は概略同様の構造であるため、実施例試料の断面形状は省略する。

【0225】

従って、実施例試料はアクリル樹脂からの放出ガスが実施例試料外部へ抜ける構造であり、比較例試料はアクリル樹脂からの放出ガスが比較例試料外部へ抜けない構造である。即ち、比較例試料において、アクリル樹脂からの放出ガスは、外部へは抜けず、保護絶縁膜に生じた亀裂を介してトランジスタに到達することがわかった。

30

【0226】

次に、各試料のトランジスタの電気特性であるゲート電圧（ V_g ）ードレイン電流（ I_d ）特性を測定した。 V_g ー I_d 特性は、チャネル長が3 μm 、チャネル幅が3 μm のトランジスタを用いて測定した。なお、 V_g ー I_d 特性の測定においては、ドレイン電圧（ V_d ）を1 Vまたは10 Vとし、ゲート電圧（ V_g ）を-20 Vから15 Vへ掃引した。

【0227】

図11に各試料の V_g ー I_d 特性を示す。なお、600 mm×720 mmのガラス基板において、なるべく均等に20個のトランジスタの V_g ー I_d 特性を測定した。なお、図11（A）に実施例試料のトランジスタの V_g ー I_d 特性および電界効果移動度を示し、図11（B）に比較例試料のトランジスタの V_g ー I_d 特性を示す。なお、図11（A）に示す電界効果移動度はドレイン電圧（ V_d ）が10 Vにおける値を示す。また、図11（B）においては、電界効果移動度の算出が困難であったため省略する。

40

【0228】

図11（A）より、実施例試料のトランジスタでは、良好なスイッチング特性が得られることがわかった。また、図11（B）より、比較例試料のトランジスタでは、スイッチング特性が得られず、常時オンであることがわかった。

50

【0229】

実施例試料との比較により、比較例試料のスイッチング特性不良は、アクリル樹脂からの放出ガスがトランジスタに影響を及ぼしたためとわかる。具体的には、アクリル樹脂からの放出ガスの影響で酸化半導体膜のキャリア密度が高まり、ゲート電極からの電界によってトランジスタをオフすることができなかつたためと推察される。

【0230】

本実施例より、有機樹脂を水、炭化水素などの放出ガスを透過しない膜（ここでは厚さが200nmの窒化シリコン膜）で覆うと、有機樹脂からの放出ガスによってトランジスタのスイッチング特性不良が引き起こされることがわかる。また、有機樹脂を覆う、水、炭化水素などの放出ガスを透過しない膜の一部に、放出ガスの試料外部への抜け道を設けることで、当該トランジスタのスイッチング特性不良を回避でき、良好なスイッチング特性を得られることがわかる。

10

【符号の説明】

【0231】

- 101 第1のトランジスタ
- 102 第1の基板
- 103 第2のトランジスタ
- 104 ゲート電極
- 105 第3のトランジスタ
- 106 ゲート絶縁膜
- 107 容量素子
- 108 半導体層
- 110 ソース電極
- 112 ドレイン電極
- 113 電極
- 114 第1の層間絶縁膜
- 116 第2の層間絶縁膜
- 118 容量電極
- 120 第3の層間絶縁膜
- 122 画素電極
- 124 第1の配向膜
- 126 隔壁
- 128 発光層
- 130 電極
- 140 ゲートドライバ回路部
- 142 画素領域
- 144 ソースドライバ回路部
- 146 FPC端子部
- 148 FPC
- 150 液晶素子
- 152 第2の基板
- 153 有色膜
- 154 遮光膜
- 156 有機保護絶縁膜
- 158 対向電極
- 160 スペーサ
- 162 液晶層
- 164 第2の配向膜
- 166 シール材
- 170 発光素子

20

30

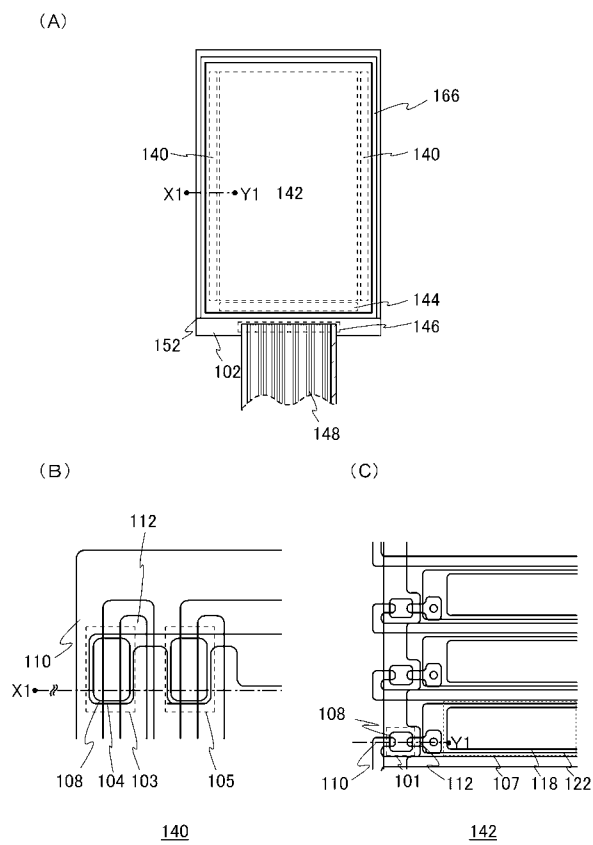
40

50

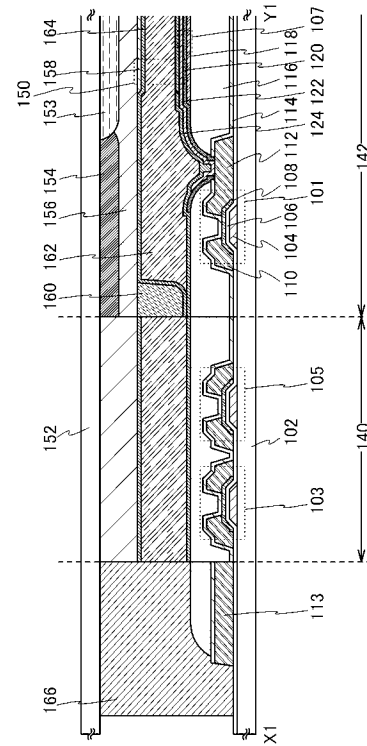
1 7 2	充填材	
4 0 0 1	第 1 の基板	
4 0 0 2	フォトダイオード素子	
4 0 1 4	第 1 の層間絶縁膜	
4 0 1 6	第 2 の層間絶縁膜	
4 0 2 0	第 3 の層間絶縁膜	
4 0 2 4	第 1 の配向膜	
4 0 3 0	第 1 のトランジスタ	
4 0 3 2	容量素子	
4 0 3 4	液晶素子	10
4 0 3 6	ゲート線	
4 0 4 0	トランジスタ	
4 0 5 2	第 2 の基板	
4 0 5 6	トランジスタ	
4 0 5 7	ゲート選択線	
4 0 5 8	リセット信号線	
4 0 5 9	映像信号線	
4 0 6 0	第 2 のトランジスタ	
4 0 6 2	第 3 のトランジスタ	
4 0 7 1	出力信号線	20
4 0 8 4	第 2 の配向膜	
4 0 8 5	有色膜	
4 0 8 6	有機絶縁膜	
4 0 8 8	対向電極	
4 0 9 6	液晶層	
5 0 4 0	ゲートドライバ回路部	
5 0 4 2	画素領域	
8 0 3 3	留め具	
8 0 3 4	スイッチ	
8 0 3 5	電源スイッチ	30
8 0 3 6	スイッチ	
8 0 3 8	操作スイッチ	
8 6 3 0	筐体	
8 6 3 1	表示部	
8 6 3 1 a	表示部	
8 6 3 1 b	表示部	
8 6 3 3	太陽電池	
8 6 3 4	充放電制御回路	
8 6 3 5	バッテリー	
8 6 3 6	D C D C コンバータ	40
8 6 3 7	コンバータ	
9 3 0 0	筐体	
9 3 0 1	ボタン	
9 3 0 2	マイクロフォン	
9 3 0 3	表示部	
9 3 0 4	スピーカ	
9 3 0 5	カメラ	
9 3 1 0	筐体	
9 3 1 1	表示部	
9 3 2 0	筐体	50

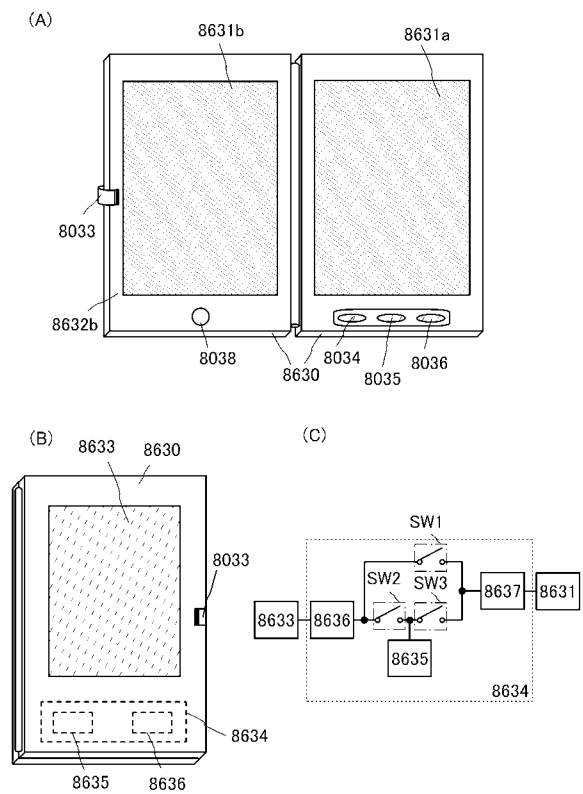
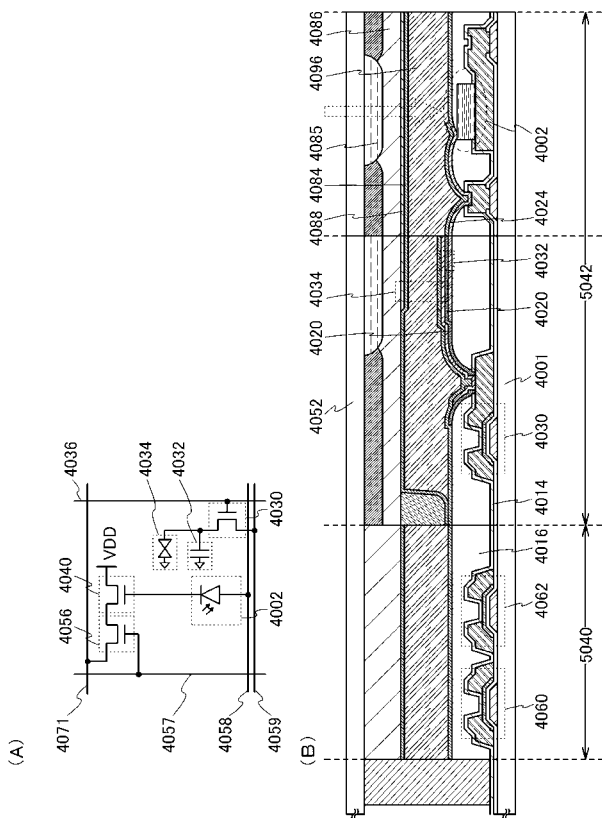
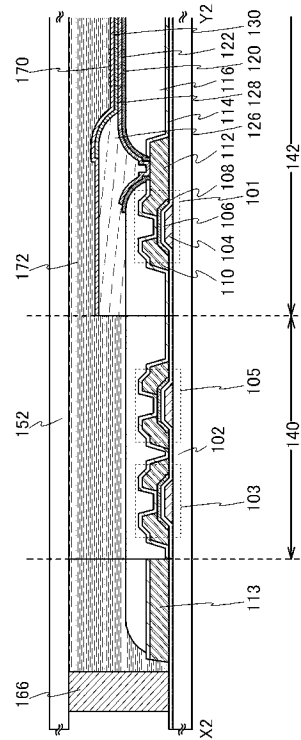
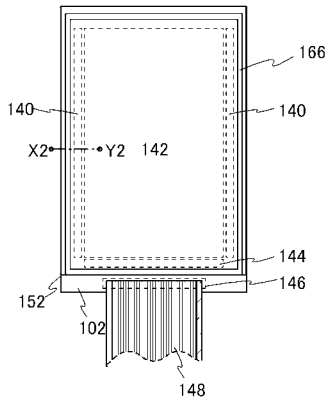
- 9 3 2 1 ボタン
 9 3 2 2 マイクロフォン
 9 3 2 3 表示部

【図 1】

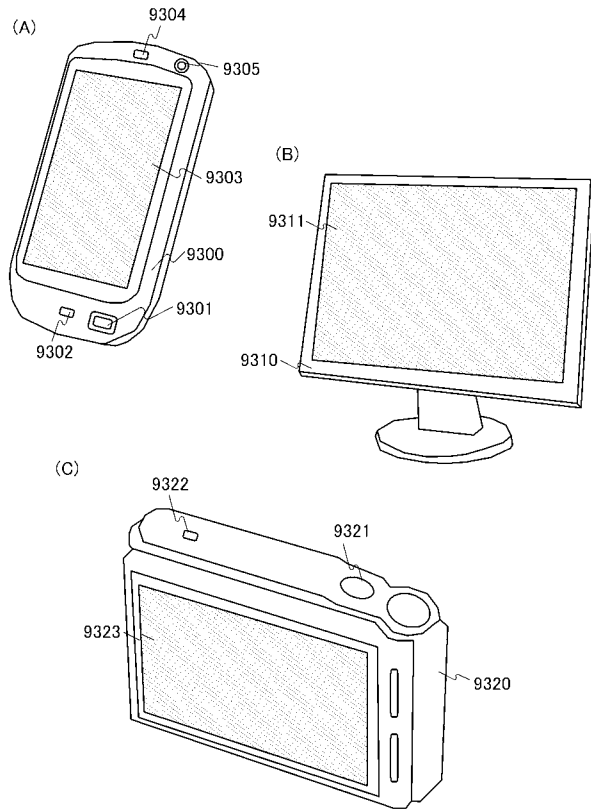


【図 2】

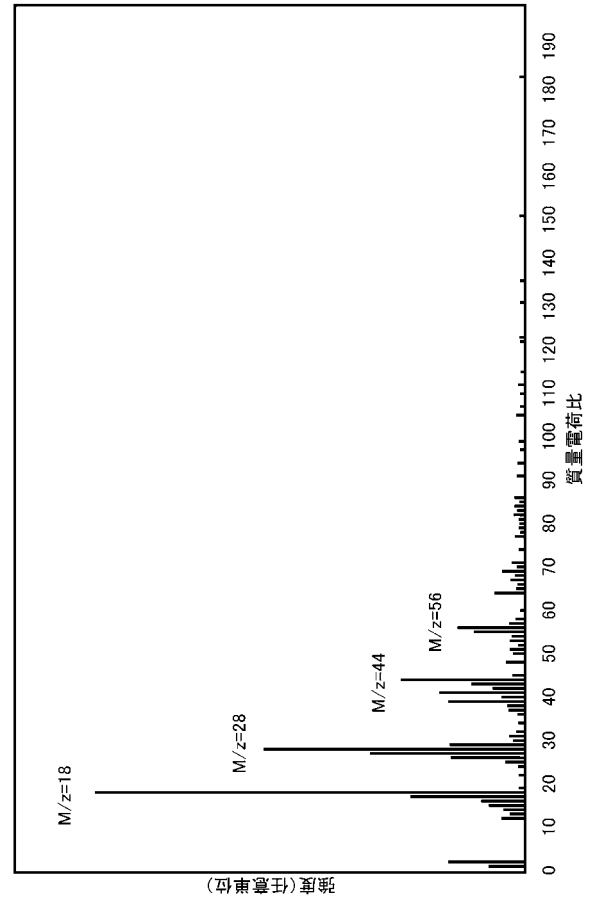




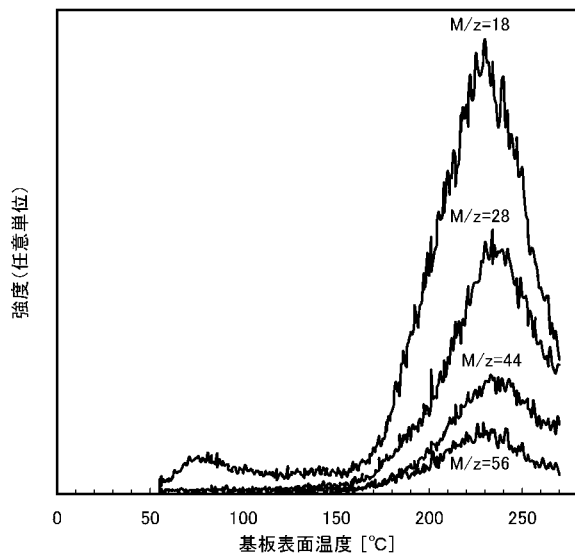
【図 7】



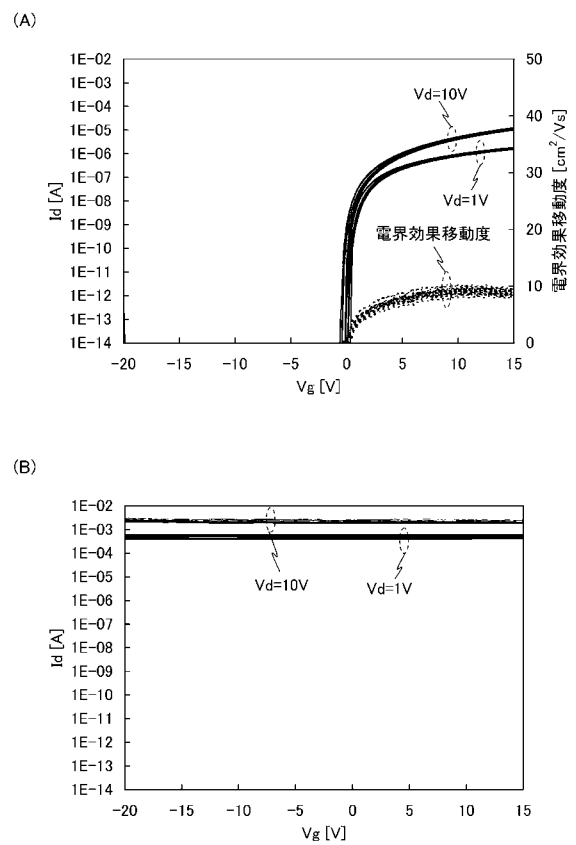
【図 8】



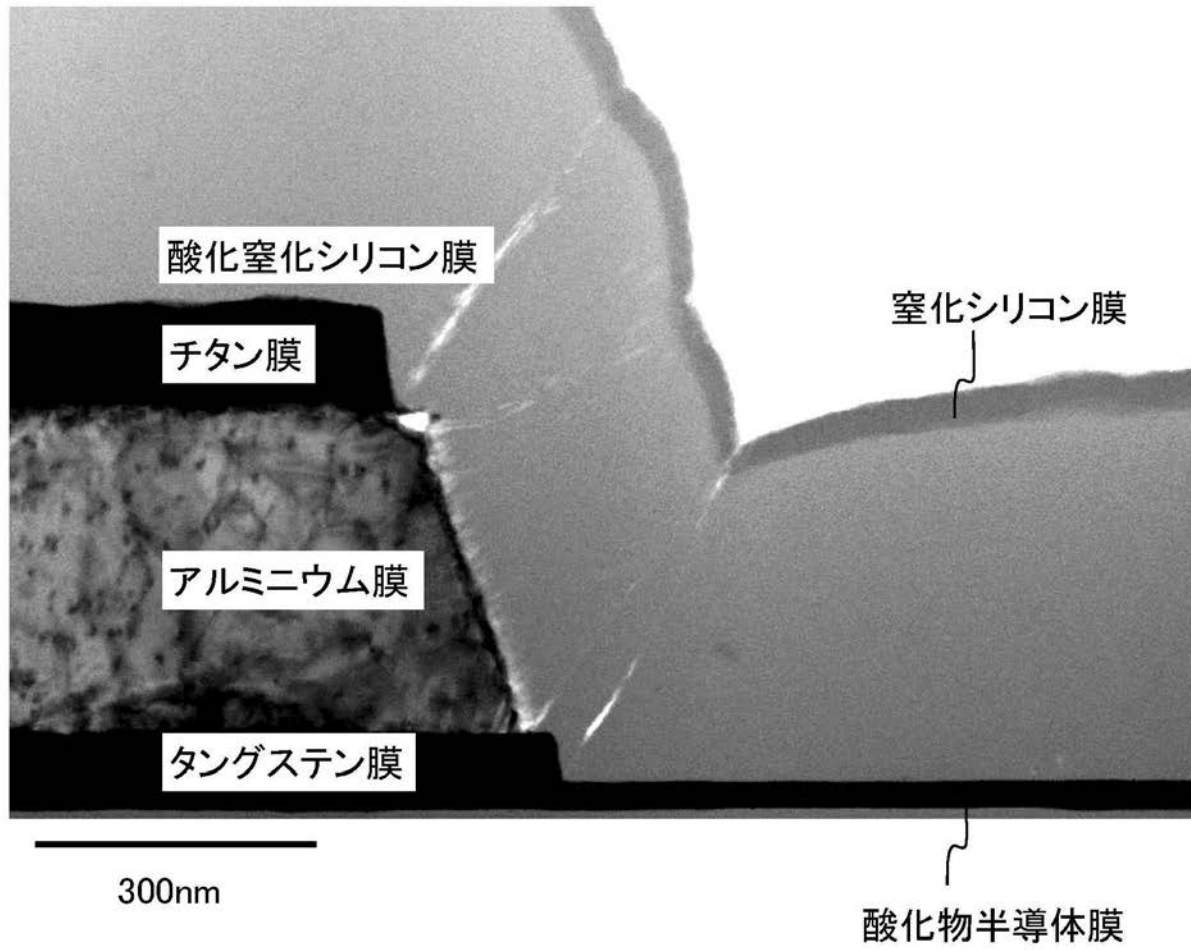
【図 9】



【図 1 1】



【図 10】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
H 0 5 B 33/08 (2006.01) H 0 5 B 33/22 Z
H 0 5 B 33/22 (2006.01)

(72)発明者 山崎 舜平

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

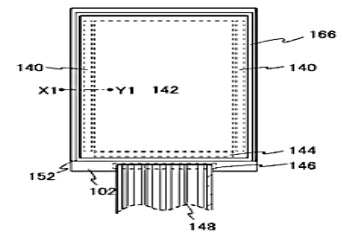
F ターム(参考) 2H092 GA51 GA59 GA60 JA26 JB56 JB69 KB25 LA02 NA21
2H192 AA24 BC31 CB05 CB37 DA12 EA74 FB02 FB22 FB46 GB15
GB16 HA93 JA32 JA64
3K107 AA01 BB01 CC21 CC23 DD90 DD95 EE04 HH04
5F110 AA14 BB02 CC07 DD02 DD12 DD13 DD14 DD15 EE02 EE03
EE04 EE06 EE07 EE15 FF01 FF02 FF03 FF04 FF09 GG01
GG12 GG13 GG14 GG15 GG16 GG17 GG19 GG32 GG34 HK02
HK03 HK04 HK22 NN03 NN05 NN22 NN23 NN24 NN27 NN71
NN72

专利名称(译)	显示装置和具有该显示装置的电子设备		
公开(公告)号	JP2014038323A	公开(公告)日	2014-02-27
申请号	JP2013149240	申请日	2013-07-18
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	保坂泰靖 島行徳 岡崎健一 山崎舜平		
发明人	保坂 泰靖 島 行徳 岡崎 健一 山崎 舜平		
IPC分类号	G02F1/1368 H01L21/336 H01L29/786 G02F1/1345 H01L51/50 H05B33/08 H05B33/22		
CPC分类号	G02F1/13454 H01L27/1225 H01L27/1248 G02F1/133345 G02F1/1368 H01L27/1214 G02F1/133512 G02F1/1337 G02F1/136227		
FI分类号	G02F1/1368 H01L29/78.619.A G02F1/1345 H05B33/14.A H05B33/08 H05B33/22.Z		
F-TERM分类号	2H092/GA51 2H092/GA59 2H092/GA60 2H092/JA26 2H092/JB56 2H092/JB69 2H092/KB25 2H092/LA02 2H092/NA21 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CB37 2H192/DA12 2H192/EA74 2H192/FB02 2H192/FB22 2H192/FB46 2H192/GB15 2H192/GB16 2H192/HA93 2H192/JA32 2H192/JA64 3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC23 3K107/DD90 3K107/DD95 3K107/EE04 3K107/HH04 5F110/AA14 5F110/BB02 5F110/CC07 5F110/DD02 5F110/DD12 5F110/DD13 5F110/DD14 5F110/DD15 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE15 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/GG01 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG16 5F110/GG17 5F110/GG19 5F110/GG32 5F110/GG34 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK22 5F110/NN03 5F110/NN05 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN71 5F110/NN72		
优先权	2012161344 2012-07-20 JP		
其他公开文献	JP2014038323A5 JP6208485B2		
外部链接	Espacenet		

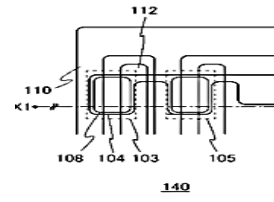
摘要(译)

在具有像素区域中的晶体管 and 驱动电路区域的显示装置中，抑制了电特性的波动并且提高了可靠性。第一基板邻近像素区域的外侧形成，并且包括驱动电路区域，该驱动电路区域包括至少一个第二晶体管，用于将信号提供给包括在像素区域的每个像素中的第一晶体管。并且，第二基板设置为面对第一基板，以及夹在第一基板和第二基板之间的液晶层，以及第一晶体管和第二晶体管。由晶体管上的无机绝缘材料形成的第一层间绝缘膜，在第一层间绝缘膜上由有机绝缘材料形成的第二层间绝缘膜，以及在第二层间绝缘膜上的无机材料并且，第三层间绝缘膜由绝缘材料形成，其中第三层间绝缘膜设置在像素区域的一部分上，第三层间绝缘膜的端部是驱动电路区域。它更多地形成于内部。[选图]图1

(A)



(B)



(C)

