(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

特開2013-80231 (P2013-80231A)

(43) 公開日 平成25年5月2日(2013.5.2)

(51) Int.Cl.			FI			テーマコード	(参考)
G02F	1/1345	(2006.01)	GO2F	1/1345		2HO92	
G02F	1/1335	(2006.01)	GO2F	1/1335	505	2H191	
HO1L	29/786	(2006.01)	HO1L	29/78	612C	5FO33	
HO1L	21/768	(2006.01)	HO1L	29/78	616U	5 F 1 1 O	
HO1L	23/522	(2006.01)	HO1L	21/90	В		
				審	査請求 有	請求項の数 2 OL	(全 11 頁)

(21) 出願番号 特願2012-250866 (P2012-250866) (22) 出願日 平成24年11月15日 (2012.11.15) (62) 分割の表示 特願2010-257428 (P2010-257428) の分割 東出願日 平成22年11月18日 (2010.11.18) (71) 出願人 502356528

株式会社ジャパンディスプレイイースト 千葉県茂原市早野3300番地

(74)代理人 100075959

弁理士 小林 保

(72)発明者 石川 智一

千葉県茂原市早野3300番地 株式会社

ジャパンディスプレイイースト内

(72)発明者 長島 理

千葉県茂原市早野3300番地 株式会社

ジャパンディスプレイイースト内

F ターム (参考) 2H092 GA14 JA26 JA28 JA34 JA41

JA44 JA46 JB22 JB31 JB56 KA05 MA13 MA17 NA27 NA29

PAOS PAOS

最終頁に続く

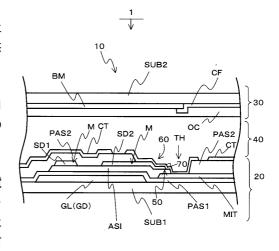
(54) 【発明の名称】液晶表示装置

(57)【要約】

【課題】製造コストを削減するとともに歩留まりを向上し、かつプロセス設計が容易である液晶表示装置を提供すること。

【解決手段】液晶表示装置1において、半導体層ASIと半導体層ASIの液晶材側の面に形成された金属層Mとの積層部分であり、かつ画素電極MITの液晶材側の面に重なる部分である重なり部50を含むソース電極SD2を有し、第2の絶縁層PAS2は、ソース電極SD2の液晶材側の面から重なり部の50端部、及び画素電極MITの一部を開口するように形成されており、ソース電極SD2の液晶材側の面から重なり部50の端部上、及び画素電極MIT上に、ソース電極SD2の液晶材側の面から重なり部50の端部、及び画素電極MITを導通させる導体膜70が形成されている。

【選択図】図3



【特許請求の範囲】

【請求項1】

第1の絶縁基板と第2の絶縁基板との間に液晶材を保持し、該第1の絶縁基板の前記液晶材側の面に形成された走査信号線と、該走査信号線および前記第1の絶縁基板の前記液晶材側の面に形成された第1の絶縁層と、該第1の絶縁層の前記液晶材側の面に形成された半導体層および画素電極と、該画素電極と共通電極との間に形成された第2の絶縁層と、を有する液晶表示装置において、

前記半導体層と該半導体層の前記液晶材側の面に形成された金属層との積層部分であり、かつ前記画素電極の前記液晶材側の面に重なる部分である重なり部を含むソース電極<u>を</u>有し、

前記第2の絶縁層は、前記ソース電極の前記液晶材側の面から該重なり部の端部<u>、及び</u>前記画素電極の一部を開口するように形成されており、

前記ソース電極の前記液晶材側の面から該重なり部の端部上、及び前記画素電極上に、 前記ソース電極の前記液晶材側の面から該重なり部の端部、及び前記画素電極を導通させ る導体膜が形成されていることを特徴とする液晶表示装置。

【請求項2】

請求項1に記載の液晶表示装置において、

前記金属層および前記半導体層の積層部分とを有する映像信号線と、

前記金属層および前記半導体層の積層部分とを有するドレイン電極とを有する

ことを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

[00001]

本発明は、液晶表示装置およびその製造方法に関する。

【背景技術】

[0002]

従来、テレビ等に用いられる液晶表示装置には、画素毎に薄膜トランジスタ等のスイッチング素子を設け、このスイッチング素子のスイッチング動作によって所望の画素の駆動を制御するものがある。このような液晶表示装置は薄膜トランジスタが形成されたTFT基板と、カラーフィルタが形成された対向基板との間に液晶材を保持する液晶表示パネルを有している。

このTFT基板と対向基板のうち、TFT基板は、製造するために通常6~8枚のフォトマスクを用いている。このフォトマスクを用いた露光処理、およびそれに関連する現像、剥膜、エッチング処理は、製造コストを増加させる要因となっている。すなわち、多数のフォトマスクを用いると液晶表示装置の製造コストを増加させてしまうことになる。そこで、製造コストを削減するため、液晶表示装置の製造に用いるフォトマスクを5枚あるいは4枚に削減するようにした液晶表示装置およびその製造方法が望まれている。

[0 0 0 3]

ところで、液晶表示装置には、ソース電極、画素電極および半導体層が同一層に存在し、ソース電極と画素電極とがコンタクトホールを介さずに直接導通接続する構成のものがある。

このような構成の液晶表示装置は、その製造過程で発生する不良のなかで、映像信号線の断線不良が多い。すなわち、映像信号線の断線不良が液晶表示装置の製造における歩留まりを低下させているという問題があった。

[0004]

このような映像信号線の断線不良の要因としては、映像信号線の形成後に画素電極を形成した場合、画素電極を形成する際に用いられるエッチング液の浸み込みによって、映像信号線が溶解されてしまうことがあげられる。そこで上述した問題を解消するため、フォトマスク数を削減し、かつ映像信号線の断線不良を低減させる液晶表示装置およびその製造方法が提案されている(例えば、特許文献 1 参照)。

10

20

30

[0005]

この特許文献 1 に記載された液晶表示装置およびその製造方法は、ハーフ露光技術を用いた一括エッチング処理を行うことでフォトマスク数を削減しつつ、画素電極の形成後に映像信号線を形成することによって、映像信号線の断線不良を低減するようにしている。

【先行技術文献】

【特許文献】

[0006]

【特許文献 1 】特開 2 0 0 5 - 1 5 7 0 1 6 号公報

【発明の概要】

【発明が解決しようとする課題】

[0007]

しかしながら、特許文献1に記載された液晶表示装置およびその製造方法は、半導体層の形成後に走査信号線を形成しているので、半導体層はゲート電極と同一か若干細い幅で形成され、この半導体層上に形成されるソース・ドレイン配線形成時のマスク合わせ精度が厳しいものとなり、結果的にプロセス設計が難しくなってしまうという問題があった。

このような問題には、異方性を強めた酸素プラズマ処理によってレジストパターンの膜厚を減らすこと、あるいはレジストパターンの寸法変化量を見込んだ設計を行うことによって対応することが可能である。しかしながら、この場合であってもプロセス設計が難しいことに変わりない。

[0008]

本発明は、上記に鑑みてなされたものであって、製造コストを削減するとともに歩留まりを向上し、かつプロセス設計が容易である液晶表示装<u>置を</u>提供することを目的とする。

【課題を解決するための手段】

[0009]

上述した課題を解決し、目的を達成するために、本発明にかかる液晶表示装置は、第1の絶縁基板と第2の絶縁基板との間に液晶材を保持し、該第1の絶縁基板の前記液晶材側の面に形成された走査信号線と、該走査信号線および前記第1の絶縁基板の前記液晶材側の面に形成された第1の絶縁層と、該第1の絶縁層の前記液晶材側の面に形成された第2の絶縁層と、を有する液晶表示装置において、前記半導体層と該半導体層の前記液晶材側の面に形成された第2の絶縁層と、を有する液晶表示装置において、前記半導体層と該半導体層の前記液晶材側の面に形成された金属層との積層部分であり、かつ前記画素電極の前記液晶材側の面に重なる部分である即部を含むソース電極を有し、前記第2の絶縁層は、前記ソース電極の前記液晶材側の面から該重なり部の端部上、及び前記画素電極上に、前記以一ス電極の前記液晶材側の面から該重なり部の端部上、及び前記画素電極上に、前記以一ス電極の前記液晶材側の面から該重なり部の端部、及び前記画素電極とに、前記以一ス電極の前記液晶材側の面から該重なり部の端部、及び前記画素電極を導通させる導体膜が形成されていることを特徴とする。

[0010]

また、本発明にかかる液晶表示装置は、<u>請求項1に記載の液晶表示装置</u>において、<u>前記</u>金属層および前記半導体層の積層部分とを有する映像信号線と、前記金属層および前記半 導体層の積層部分とを有するドレイン電極とを有することを特徴とする。

【発明の効果】

[0011]

本発明にかかる液晶表示装置は、半導体層と該半導体層の液晶材側の面に形成された金属層との積層部分であり、かつ前記画素電極の前記液晶材側の面に重なる部分である重なり部を含むソース電極<u>を有し、</u>前記第2の絶縁層は、前記ソース電極の前記液晶材側の面から該重なり部の端部<u>、及び前記画素電極の一部を開口するように</u>形成され<u>ており、前記ソース電極の前記液晶材側の面から該重なり部の端部上、及び前記画素電極上に、前記ソース電極の前記液晶材側の面から該重なり部の端部、及び前記画素電極を導通させる</u>導体膜が形成されているので、前記画素電極を形成した後に、前記映像信号線、前記半導体層、前記ドレイン電極、および前記ソース電極を一括エッチング処理して形成することがで

10

20

30

40

きる。

しかも、前記走査信号線を形成した後に前記半導体層を形成できるので、前記半導体層を形成した後に前記走査信号線を形成する場合に比してマスク合わせ精度が容易となる。 従って、本発明にかかる液晶表示装置は、製造コストを削減するとともに歩留まりを向上し、かつプロセス設計を容易にすることができる。

【図面の簡単な説明】

[0012]

【図1】図1は、本発明の実施の形態にかかる液晶表示装置の構成を示した模式図である

【図2】図2は、図1に示した液晶表示パネルの画素の構成を説明するための等価回路図である。

【 図 3 】 図 3 は、 図 1 に示した液晶表示パネルの要部断面図である。

【 図 4 】 図 4 は 、 図 3 に示 したTFT基 板の 製造工程を示 した図である。

【図5】図5は、図3に示したTFT基板の製造工程を示した図である。

【図6】図6は、本発明の実施の形態にかかる液晶表示装置の変形例を示した図である。

【発明を実施するための形態】

[0013]

以下、図面を参照して、本発明にかかる液晶表示装置およびその製造方法の好適な実施の形態を詳細に説明する。

[0014]

(実施の形態)

図1は、本発明の実施の形態にかかる液晶表示装置1の構成を示した模式図である。 液晶表示装置1は、液晶表示パネル10、映像信号線DL、走査信号線GL、データ駆動回路11、走査駆動回路12、図示しないバックライト、および図示しない制御部を有する。

[0015]

液晶表示パネル10は、図中Y方向に延びる複数本の映像信号線DL(DL₁,…,DLi,…,DLn:ただしi,nは自然数)と、図中X方向に延びる複数本の走査信号線GL(GL₁,…,GLj,…,GLm:ただしj,mは自然数)とを有する。液晶表示パネル10は、中央部を含む領域に表示領域ARが設けられている。

データ駆動回路 1 1 は、複数本の映像信号線 D L のそれぞれに入力する映像信号(階調電圧)を生成するものである。

走査駆動回路12は、複数本の走査信号線GLに走査信号を順次入力するものである。 データ駆動回路11および走査駆動回路12は、液晶表示パネル10の外周部に接続され た図示しないフレキシブル基板等を介して、液晶表示パネル10と電気的に接続している

[0016]

図示しないバックライトは、発光ダイオード等によって実現され、液晶表示パネル 1 0 の背面側から光を照射するものである。

図示しない制御部は、CPU等によって実現され、データ駆動回路11、走査駆動回路12、および図示しないバックライトを含む液晶表示装置10の各部と電気的に接続され、液晶表示装置10全体の動作を制御する。

[0017]

つぎに、液晶表示パネル10の画素の構成を説明する。図2は、図1に示した液晶表示パネル10の画素 P I X の構成を説明するための等価回路図である。

液晶表示パネル10は、図2に示すように、隣接する一対の走査信号線GLと隣接する一対の映像信号線DLとで囲まれる領域が画素PIXとなる。各画素PIXには、薄膜トランジスタTFTが設けられている。また、各画素PIXは、画素電極MITと、共通電極CT(CT₁,…,CT j,…,CTm:ただし j,mは自然数)と、これら電極に挟まれた絶縁層により形成される蓄積容量である容量素子Cstと、液晶層により形成され

10

20

30

.

40

る容量素子C1cと、を有する。

[0018]

ここで、図3を用いて液晶表示パネル10について詳細に説明する。図3は、図1に示した液晶表示パネル10の要部断面図である。

液晶表示パネル10は、図3に示すように、TFT基板20と対向基板30との間に液晶材40を封入している。TFT基板20は、ガラス基板等の絶縁基板SUB1の液晶材40側の面上に走査信号線GLが形成されている。走査信号線GLは、例えば、アルミニウム等の導体膜にフォトリソグラフィー法を用いたエッチング処理を行うことによって形成される。

[0019]

走査信号線GLの上には、ゲート絶縁層としての第1の絶縁層PAS1が形成されている。この第1の絶縁層PAS1は、窒化シリコン(SiN)膜からなる層である。

第 1 の絶縁層 P A S 1 の上には、画素電極 M I T およびアモルファスシリコン(a S i)膜からなる層である半導体層 A S I が形成されている。

[0020]

半導体層ASIの上には、金属層Mおよび半導体層ASIの積層部分からなる映像信号線DL(ドレイン電極SD1)、および映像信号線DL(ドレイン電極SD1)と同様に金属層Mおよび半導体層ASIの積層部分からなるソース電極SD2が形成されている。

画素電極MITは、ITO(Indium Tin Oxide)などの光透過率が高い導体膜をエッチングして形成されている。また、画素電極MITの上方には、第2の絶縁層PAS2を介して共通電極CTが設けられている。画素電極MITは、平面でみて共通電極CTと重なる領域にベタな平面状に形成されている。

[0021]

共通電極CTは、ITOなどの光透過率が高い導体膜からなり、平面でみて画素電極MITと重なる領域に形成された電極である。共通電極CTは、映像信号線DLの延在方向を長手方向とする複数のスリットSLが形成されている。この共通電極CTは、ITOなどの導体膜にフォトリソグラフィー法を用いたエッチング処理を行うことによって形成される。共通電極CTの上には、図示しない配向膜が形成されている。この図示しない配向膜は、ポリイミド系の樹脂等であり、液晶分子を所定の方向に配向させるものである。

[0022]

ここで、画素電極MITとソース電極SD2との導通接続構成について説明する。

TFT基板20は、重なり部50と、つなぎ部60と、コンタクトホールTHとを有している。

重なり部50は、半導体層ASIと、半導体層ASIの液晶材40側の面に形成された金属層Mとの積層部分であり、かつ画素電極MITの液晶材40側の面に重なる部分である。なお、ソース電極SD2は、図3に示すように、この重なり部50を含んで形成されている。

つなぎ部 6 0 は、重なり部 5 0 のソース電極 S D 2 の液晶材 4 0 側の面から重なり部 5 0 の端部を通じて画素電極 M I T の液晶材 4 0 側の面につながる部分である。

コンタクトホールTHは、第2の絶縁層PAS2に形成された四角柱状の開口部であり、つなぎ部60を露出させるものである。

このコンタクトホールTHの全面には、共通電極CTを形成するITOである導体膜70が形成されている。

このため、コンタクトホールTHによって露出されたつなぎ部60に導体膜70が形成され、画素電極MITとソース電極SD2とが導通接続されている。

[0023]

対向基板30は、ガラス基板等の絶縁基板SUB2の表面にブラックマトリクスと呼ばれる遮光膜BMおよびカラーフィルタCFが設けられる。遮光膜BMは、例えば、遮光性を有する導体膜または絶縁膜をエッチングして、各画素PIXを分離するような格子状のパターンを形成する。

10

20

30

40

カラーフィルタCFは、例えば、絶縁膜にフォトリソグラフィー法を用いたエッチング処理を行うことによって形成し、遮光膜BMの開口領域に、R(赤色)の表示を担うフィルタ、G(緑色)の表示を担うフィルタ、B(青色)の表示を担うフィルタが周期配列するように形成する。また、遮光膜BMおよびカラーフィルタCFの上には、例えば、オーバーコート層OCを介して、図示しない配光膜が形成されている。

[0024]

つぎに、図4および図5を用いて、図3に示したTFT基板20の製造工程について説明する。図4および図5は、図3に示したTFT基板20の製造工程を示した図である。なお、図4および図5において、左右に並ぶ図のうち左図がTFT基板20の平面図を示し、右図が左図のA-A'線断面図を示している。なお、このTFT基板20の製造には5枚のフォトマスクが用いられる。

まず、絶縁基板SUB1の液晶材40側の面に走査信号線GLおよびゲート電極GDを 形成する(図4(a)参照)。より具体的には、絶縁基板SUB1の液晶材40側の面に アルミニウム材等からなる金属層を形成した後、フォトリソグラフィー法を用いたエッチ ング処理を行うことによって走査信号線GLおよびゲート電極GDを形成する。

[0025]

つぎに、第1の絶縁層PAS1を形成し、この第1の絶縁層PAS1上に画素電極MITを形成する(図4(b)参照)。この画素電極MITは、第1の絶縁層PAS1上にITO膜を形成した後、フォトリソグラフィー法を用いたエッチング処理を行うことによって形成する。

[0026]

つぎに、映像信号線 D L 、ドレイン電極 S D 1 およびソース電極 S D 2 を形成する(図4 (c)参照)。このドレイン電極 S D 1 およびソース電極 S D 2 は、第 1 の絶縁層 P A S 1 および画素電極 M I T 上に半導体層 A S I を形成し、この半導体層 A S I 上にさらにアルミニウム材等からなる金属層 M を形成し、ハーフ露光技術を用いた半導体層 A S I と 金属層 M との一括エッチング処理によって形成される。ここで、半導体層 A S I とソース電極 S D 2 との積層部分であり画素電極 M I T の上面に重なる部分である重なり部 5 0 が形成される。

ここで半導体層ASIと金属層Mとの一括エッチング処理を行っているため、映像信号線DL、ソース電極SD2、およびドレイン電極SD1が、金属層Mおよび半導体層ASIの積層部分からなっている。このため、この映像信号線DL、ドレイン電極SD1およびソース電極SD2の形成工程では、ソース電極SD2と画素電極MITとの間に半導体層ASIが存在するため、画素電極MITとソース電極SD2とは導通接続されない。

[0027]

つぎに、第2の絶縁層PAS2およびコンタクトホールTHを形成する(図5(d)参照)。より具体的には、第2の絶縁層PAS2を画素電極MITと共通電極CTとの間、すなわち映像信号線DL、ドレイン電極SD1、ソース電極SD2および画素電極MITの上に形成し、フォトリソグラフィー法を用いたエッチング処理を行うことによってコンタクトホールTHを形成する。このコンタクトホールTHによって、つなぎ部60が露出される。

なお、このコンタクトホールTHは、TFT基板20の液晶材40側表面に近い絶縁層である第2の絶縁層に形成されるので、データ駆動回路11、走査駆動回路12への接続に用いられる端子のコンタクトホール(不図示)とともに形成することが可能である。すなわち、このコンタクトホールTHを形成するためだけの工程を設ける必要がない。

[0028]

つぎに、第2の絶縁層PAS2上に共通電極CTを形成する(図5(e)参照)。この共通電極CTの形成では、第2の絶縁層PAS2上にITOによる導体膜70が形成され、フォトリソグラフィー法を用いたエッチング処理を行うことによってスリットSLを有する共通電極CTが形成される。また、コンタクトホールTHの全面は、導体膜70によって成膜されるので、コンタクトホールTHによって露出されたつなぎ部60が導体膜7

10

20

30

40

0によって成膜される。これによって、画素電極 M I T とソース電極 S D 2 とが導通接続される。

[0029]

本発明の実施の形態の液晶表示装置1およびその製造方法は、半導体層ASIと半導体層ASIの液晶材40側の面に形成された金属層Mとの積層部分であり、かつ画素電極MITの液晶材40側の面に重なる部分である重なり部50を含むソース電極SD2と、金属層Mおよび半導体層ASIの積層部分からなる映像信号線DLと、金属層Mおよび半導体層ASIの積層部分からなるドレイン電極SD1とが形成され、第2の絶縁層PAS2は、ソース電極SD2の液晶材40側の面から重なり部50の端部を通じて画素電極MITの液晶材40側の面につながる部分であるつなぎ部60を露出させるコンタクトホールTHが形成され、コンタクトホールTHによって露出されたつなぎ部60に共通電極CTに形成される導体膜70が形成されているので、

画素電極MITを形成した後に、映像信号線DL、半導体層ASI、ドレイン電極SD1、およびソース電極SD2を一括エッチング処理して形成することができる。このため、映像信号線DLの断線不良を低減することができるとともに、フォトマスクの使用枚数を5枚に抑えることができる。

しかも、走査信号線GLを形成した後に半導体層ASIを形成しているので、半導体層ASIを形成した後に走査信号線GLを形成する場合に比してマスク合わせ精度が容易となる。

従って、製造コストを削減するとともに歩留まりを向上し、かつプロセス設計を容易に することができる。

[0030]

また、本発明の実施の形態の液晶表示装置1およびその製造方法は、TFT基板20の液晶材40側表面に近い絶縁層である第2の絶縁層にコンタクトホールTHを形成しているので、コンタクトホールTHは、TFT基板20に形成される端子等その他のコンタクトホールの形成の際に一緒に形成することができる。すなわち、コンタクトホールTHの形成のために工程を設ける必要がなく、結果的にプロセス設計を容易にすることができる

[0031]

また、本発明の実施の形態の液晶表示装置1およびその製造方法は、コンタクトホール THによって露出されたつなぎ部60に共通電極CTに形成される導体膜70を形成しているので、共通電極CTの形成の際に、ソース電極SD2と画素電極MITとを導通接続させることができる。すなわち、ソース電極SD2と画素電極MITとを導通接続させるために工程を設ける必要がなく、結果的にプロセス設計を容易にすることができる。

[0032]

(変形例)

つぎに、図6を用いて本発明の実施の形態にかかる液晶表示装置1の変形例について説明する。図6は、本発明の実施の形態にかかる液晶表示装置1の変形例を示した図である。本発明の実施の形態の液晶表示装置1では、重なり部50が、映像信号線DLの延在方向で画素電極MITと重なり、この重なり部50によって形成されたつなぎ部60を露出させる位置にコンタクトホールTHが形成されるものを例示したが、この変形例の液晶表示装置では、図に示すように、重なり部51が、映像信号線DLの延在方向に直交する方向で画素電極MITと重なり、この重なり部51によって形成されたつなぎ部61の上部を開口させる位置にコンタクトホールTHが形成される。この場合も実施の形態と同様の効果を奏することができる。

[0033]

なお、本発明の実施の形態では、共通電極CTが、映像信号線DLの延在方向を長手方向とするスリットSLを形成されたものを例示したが、スリットSLの形状はこれに限らない。例えば、共通電極CTが映像信号線DLの延在方向に斜めに交わる方向のスリットSLを形成されたものであっても構わない。

10

20

30

40

[0034]

また、本発明の実施の形態では、開口部としてのコンタクトホールTHの全面が導体膜70で覆われるものを例示したが、これに限らない。すなわち、少なくともつなぎ部60が導体膜70で覆われていればよい。

[0 0 3 5]

また、本発明の実施の形態では、開口部として四角柱状のコンタクトホールTHを例示したが、これに限らない。例えば、開口部として円柱状のコンタクトホールを用いてもよい。

[0036]

なお、この実施の形態によってこの発明が限定されるものではない。

【符号の説明】

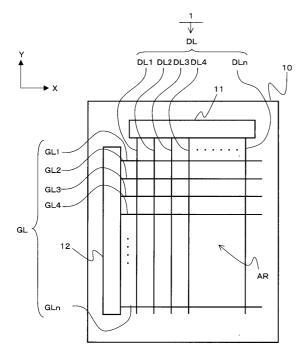
[0 0 3 7]

- 1 液晶表示装置
- 10 液晶表示パネル
- 1 1 データ駆動回路
- 12 走査駆動回路
- 2 0 TFT基板
- 30 対向基板
- 4 0 液晶材
- 50、51 重なり部
- 60、61 つなぎ部
- 7 0 導体膜
- G L 走査信号線
- DL 映像信号線
- MIT 画素電極
- CT 共通電極
- Cst、Clt 容量素子
- SUB1、SUB2 絶縁基板
- PAS1、PAS2 絶縁層
- ASI 半導体層
- M 金属層
- TH コンタクトホール
- B M 遮光膜
- CF カラーフィルタ
- ОС オーバーコート層

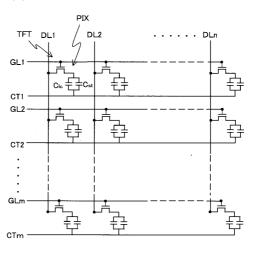
10

20

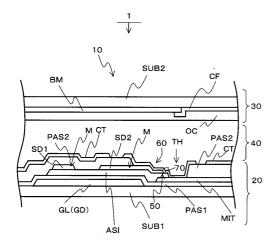
【図1】



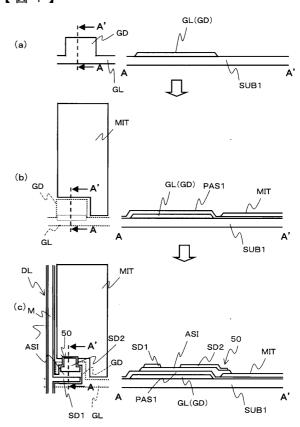
【図2】

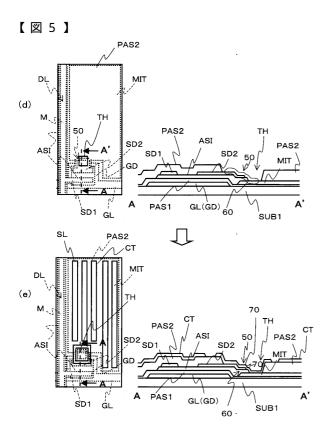


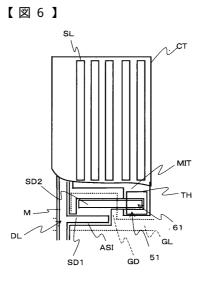
【図3】



【図4】







フロントページの続き

F ターム(参考) 2H191 FA02Y FA14Y GA05 GA19 HA15 LA40

5F033 GG04 HH08 JJ38 KK38 QQ08 QQ09 QQ10 QQ34 RR01 RR06

VV15 XX03 XX34

5F110 AA16 BB01 CC07 DD02 FF03 GG02 GG15 HK08 HK21 NN72

QQ02 QQ08



专利名称(译)	液晶表示装置					
公开(公告)号	<u>JP2013080231A</u>	公开(公告)日	2013-05-02			
申请号	JP2012250866	申请日	2012-11-15			
[标]申请(专利权)人(译)	日本显示器东股份有限公司					
申请(专利权)人(译)	有限公司日本东显示器					
[标]发明人	石川智一長島理					
发明人	石川 智一 長島 理					
IPC分类号	G02F1/1345 G02F1/1335 H01L29/786 H01L21/768 H01L23/522					
FI分类号	G02F1/1345 G02F1/1335.505 H01L29/78.612.C H01L29/78.616.U H01L21/90.B					
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA28 2H092/JA34 2H092/JA41 2H092/JA44 2H092/JA46 2H092 /JB22 2H092/JB31 2H092/JB56 2H092/KA05 2H092/MA13 2H092/MA17 2H092/NA27 2H092/NA29 2H092/PA08 2H092/PA09 2H191/FA02Y 2H191/FA14Y 2H191/GA05 2H191/GA19 2H191/HA15 2H191 /LA40 5F033/GG04 5F033/HH08 5F033/JJ38 5F033/KK38 5F033/QQ08 5F033/QQ09 5F033/QQ10 5F033/QQ34 5F033/RR01 5F033/RR06 5F033/VV15 5F033/XX03 5F033/XX34 5F110/AA16 5F110 /BB01 5F110/CC07 5F110/DD02 5F110/FF03 5F110/GG02 5F110/GG15 5F110/HK08 5F110/HK21 5F110/NN72 5F110/QQ02 5F110/QQ08 2H291/FA02Y 2H291/FA14Y 2H291/GA05 2H291/GA19 2H291/HA15 2H291/LA40					
代理人(译)	小林 保					
外部链接	<u>Espacenet</u>					

摘要(译)

要解决的问题:提供一种能够降低制造成本,提高产量并且便于工艺设计的液晶显示装置。解决方案:液晶显示装置1具有包括重叠部分50的源电极SD2,重叠部分50是层叠部分50。半导体层ASI和形成在半导体层ASI的液晶材料侧表面上的金属层,并且是在像素电极MIT的液晶材料侧表面上重叠的重叠部分。形成第二绝缘层PAS2,以便从源电极SD2的液晶材料侧表面和像素电极MIT的一部分打开重叠部分50的端部。用于从源电极SD2的液晶材料侧表面引导重叠部分50的端部和像素电极MIT的导体膜70形成在重叠部分50的端部上,从液晶材料侧表面开始。源电极SD2和像素电极MIT。

