

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-54124

(P2013-54124A)

(43) 公開日 平成25年3月21日(2013.3.21)

(51) Int.Cl.

G02F 1/1343 (2006.01)

F I

G02F 1/1343

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 3 O L (全 23 頁)

(21) 出願番号 特願2011-190945 (P2011-190945)
 (22) 出願日 平成23年9月1日(2011.9.1)

(71) 出願人 302020207
 株式会社ジャパンディスプレイセントラル
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100159651
 弁理士 高倉 成男
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

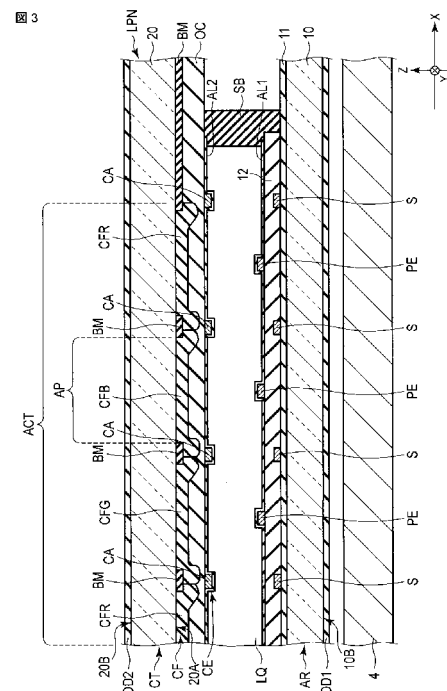
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶分子の配向規制力の強い液晶表示装置を提供する。

【解決手段】液晶表示装置は、主画素電極を含む複数の画素電極PEと、垂直配向性を示す第1配向膜AL1と、を有した第1基板と、複数の主共通電極CAと、垂直配向性を示す第2配向膜AL2と、を有した第2基板と、正の誘電率異方性を有する液晶層LQと、を備える。複数の画素電極PEは、第1方向X及び第2方向Yに間隔を置いて並べられている。複数の主画素電極は、それぞれ第2方向Yに沿って延出して形成されている。複数の主共通電極CAは、第1方向Xに間隔を置いて並べられ、第1方向Xに複数の主画素電極を挟み、それぞれ第2方向Yに沿って延出して形成されている。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

主画素電極を含む複数の画素電極と、前記複数の画素電極上に形成され垂直配向性を示す第 1 配向膜と、を有した第 1 基板と、

複数の主共通電極と、前記複数の主共通電極上に形成され垂直配向性を示す第 2 配向膜と、を有した第 2 基板と、

前記第 1 基板及び第 2 基板間に挟持され、前記第 1 配向膜及び第 2 配向膜に接し、正の誘電率異方性を有する液晶層と、を備え、

前記複数の画素電極は、互いに直交する第 1 方向及び第 2 方向に間隔を置いて並べられ、

10

前記複数の主画素電極は、それぞれ前記第 2 方向に沿って延出して形成され、

前記複数の主共通電極は、前記第 1 方向に間隔を置いて並べられ、前記第 1 方向に前記複数の主画素電極を挟み、それぞれ前記第 2 方向に沿って延出して形成されていることを特徴とする液晶表示装置。

【請求項 2】

前記複数の画素電極は、副画素電極をさらに含み、

前記第 2 基板は、前記複数の主共通電極とともに前記第 2 配向膜で覆われた複数の副共通電極をさらに有し、

前記複数の副画素電極は、それぞれ前記第 1 方向に延出して形成され、前記複数の主画素電極に電氣的に接続され、

20

前記複数の副共通電極は、前記第 2 方向に間隔を置いて並べられ、前記第 2 方向に前記複数の主画素電極を挟み、それぞれ前記第 1 方向に沿って延出して形成され、前記複数の主共通電極に電氣的に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 基板は、前記第 1 方向に間隔を置いて並べられ、前記第 1 方向に前記複数の主画素電極を挟み、前記複数の主共通電極に対向し、それぞれ前記第 2 方向に沿って延出して形成され、前記複数の画素電極とともに前記第 1 配向膜で覆われ、前記複数の主共通電極と等電位に設定された複数の他の主共通電極をさらに有していることを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

30

【技術分野】**【0001】**

本発明の実施形態は、液晶表示装置に関する。

【背景技術】**【0002】**

平型の表示装置としての液晶表示装置は、大画面テレビ、P C (パーソナルコンピュータ)、F A (ファクトリーオートメーション)、O A (オフィス - オートメーション) 機器、カーナビゲーションシステム、携帯電話、スマートフォン、タブレット P C など、多用途に利用されている。液晶表示装置の表示モードとしては M V A (Multi-domain Vertical Alignment) モード及び F F S (Fringe Field Switching) モードが開発され、液晶表示装置の表示性能が改善されている。

40

【0003】

M V A モードの液晶表示装置は、F F S モードの液晶表示装置に比べ、大画面にわたって高コントラストで均一な表示が得やすく、また比較的高透過率である。このため、M V A モードの液晶表示装置は、大画面テレビから携帯電話などの小型モバイル用途まで幅広く利用されている。M V A モードの液晶表示装置において、液晶分子の初期配向は垂直配向となるものである。

【先行技術文献】**【特許文献】****【0004】**

50

【特許文献 1】特開 2 0 0 9 - 1 9 2 8 2 2 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、MVAモードの液晶表示装置は、アレイ基板及び対向基板の平面にほぼ垂直な方向に電界を作用させるため、n型液晶を使用して液晶分子をスイッチングしている。n型液晶は、液晶分子の配向方位を規定する極角及び方位角において、電界によって極角しか規定できない。このため、MVAモードの液晶表示装置では、液晶分子の配向規制力（配向強度）が弱い問題がある。配向規制力が弱いと、例えば外部から圧力が加えられたときにプーリングと呼ばれる液晶分子の配向乱れが発生し易くなってしまう。

10

【0006】

一方、p型液晶において、液晶分子は電界に対して平行な方向に動作し、電界によって極角及び方位角の両方を規定できる。液晶分子の配向規制力は強いいため、プーリングが発生し難い特徴がある。

【0007】

IPS（In-Plane Switching）モード及びFFS（Fringe Field Switching）モードの液晶表示装置は、p型液晶を使用している。しかし、IPSモード及びFFSモードの液晶表示装置は、横電界により、液晶分子をアレイ基板及び対向基板の平面に沿った方向に動作させるため、極角を規定し難い問題がある。このため、配向規制力が弱くなり、例えば外圧が加えられると、プーリングが発生し易くなってしまう。

20

この発明は以上の点に鑑みなされたもので、その目的は、液晶分子の配向規制力の強い液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

一実施形態に係る液晶表示装置は、

主画素電極を含む複数の画素電極と、前記複数の画素電極上に形成され垂直配向性を示す第1配向膜と、を有した第1基板と、

複数の主共通電極と、前記複数の主共通電極上に形成され垂直配向性を示す第2配向膜と、を有した第2基板と、

前記第1基板及び第2基板間に挟持され、前記第1配向膜及び第2配向膜に接し、正の誘電率異方性を有する液晶層と、を備え、

30

前記複数の画素電極は、互いに直交する第1方向及び第2方向に間隔を置いて並べられ、

前記複数の主画素電極は、それぞれ前記第2方向に沿って延出して形成され、

前記複数の主共通電極は、前記第1方向に間隔を置いて並べられ、前記第1方向に前記複数の主画素電極を挟み、それぞれ前記第2方向に沿って延出して形成されていることを特徴としている。

【図面の簡単な説明】

【0009】

【図1】図1は、第1の実施形態に係る液晶表示装置の構成及び等価回路を概略的に示す図である。

40

【図2】図2は、図1に示した液晶表示パネルを対向基板側から見たときの一画素の構造例を概略的に示す平面図である。

【図3】図3は、図2に示した液晶表示パネルをIII-III線で切断したときの断面構造を概略的に示す断面図である。

【図4】図4は、上記液晶表示パネルの一部を示す分解斜視図であり、偏光板の吸収軸及び位相差板の遅相軸を示す図である。

【図5】図5は、上記液晶表示パネルの画素電極及び共通電極を示す平面図であり、液晶層に電圧が印加されていない場合の液晶分子の配向状態を示す概略図である。

【図6】図6は、図5に示した液晶表示パネルをVI-VI線で切断したときの断面構造を概

50

略的に示す断面図である。

【図 7】図 7 は、上記液晶表示パネルの画素電極及び共通電極を示す平面図であり、液晶層に電圧が印加されている場合の液晶分子の配向状態を示す概略図である。

【図 8】図 8 は、図 7 に示した液晶表示パネルをVIII - VIII線で切断したときの断面構造を概略的に示す断面図である。

【図 9】図 9 は、第 2 の実施形態に係る液晶表示装置の液晶表示パネルを対向基板側から見たときの一画素の構造例を概略的に示す平面図である。

【図 10】図 10 は、上記第 2 の実施形態に係る液晶表示装置の液晶表示パネルの画素電極及び共通電極を示す平面図であり、液晶層に電圧が印加されていない場合の液晶分子の配向状態を示す概略図である。

10

【図 11】図 11 は、上記第 2 の実施形態に係る液晶表示装置の液晶表示パネルの画素電極及び共通電極を示す平面図であり、液晶層に電圧が印加されている場合の液晶分子の配向状態を示す概略図である。

【図 12】図 12 は、第 3 の実施形態に係る液晶表示装置の液晶表示パネルを対向基板側から見たときの一画素の構造例を概略的に示す平面図である。

【図 13】図 13 は、図 12 に示した液晶表示パネルをXIII - XIII線で切断したときの断面構造を概略的に示す断面図であり、液晶層に電圧が印加されている場合の液晶分子の配向状態を示す概略図である。

【図 14】図 14 は、第 3 の実施形態に係る液晶表示装置の比較例の液晶表示パネルの断面構造を概略的に示す断面図であり、液晶層に電圧が印加されている場合の液晶分子の配向状態を示す概略図である。

20

【図 15】図 15 は、第 4 の実施形態に係る液晶表示装置を概略的に示す断面図である。

【発明を実施するための形態】

【0010】

以下、図面を参照しながら第 1 の実施形態に係る液晶表示装置について詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0011】

図 1 は、第 1 の実施形態に係る液晶表示装置の構成及び等価回路を概略的に示す図である。

30

図 1 に示すように、液晶表示装置は、アクティブマトリクスタイプの液晶表示パネル L P N を備えている。液晶表示パネル L P N は、第 1 基板であるアレイ基板 A R と、アレイ基板 A R に対向して配置された第 2 基板である対向基板 C T と、これらのアレイ基板 A R 及び対向基板 C T 間に挟持された液晶層 L Q と、を備えている。このような液晶表示パネル L P N は、画像を表示する表示領域 A C T を備えている。この表示領域 A C T には、 $m \times n$ 個のマトリクス状に配置された複数の画素 P X が設けられている（但し、 m 及び n は正の整数である）。

【0012】

液晶表示パネル L P N は、表示領域 A C T において、 n 本のゲート配線 G (G 1 ~ G n)、 n 本の補助容量線 C (C 1 ~ C n)、 m 本のソース配線 S (S 1 ~ S m) などを備えている。ゲート配線 G 及び補助容量線 C は、例えば、第 1 方向 X に沿って略直線的に延出している。これらのゲート配線 G 及び補助容量線 C は、第 1 方向 X に交差する第 2 方向 Y に沿って交互に並列配置されている。ここでは、第 1 方向 X と第 2 方向 Y とは互いに略直交している。ソース配線 S は、ゲート配線 G 及び補助容量線 C と交差している。ソース配線 S は、第 2 方向 Y に沿って略直線的に延出している。なお、ゲート配線 G、補助容量線 C、及び、ソース配線 S は、必ずしも直線的に延出していなくてもよく、それらの一部が屈曲していてもよい。

40

【0013】

各ゲート配線 G は、表示領域 A C T の外側に引き出され、ゲートドライバ G D に接続されている。各ソース配線 S は、表示領域 A C T の外側に引き出され、ソースドライバ S D

50

に接続されている。これらのゲートドライバ G D 及びソースドライバ S D の少なくとも一部は、例えば、アレイ基板 A R に形成され、コントローラを内蔵した駆動 I C チップ 2 と接続されている。

【 0 0 1 4 】

各画素 P X は、スイッチング素子 S W、画素電極 P E、共通電極 C E などを備えている。保持容量 C s は、例えば補助容量線 C と画素電極 P E との間に形成される。補助容量線 C は、補助容量電圧が印加される電圧印加部 V C S と電氣的に接続されている。

【 0 0 1 5 】

なお、本実施形態においては、液晶表示パネル L P N は、画素電極 P E がアレイ基板 A R に形成される一方で共通電極 C E の少なくとも一部が対向基板 C T に形成された構成であり、これらの画素電極 P E と共通電極 C E との間に形成される電界を主に利用して液晶層 L Q の液晶分子をスイッチングする。画素電極 P E と共通電極 C E との間に形成される電界は、第 1 方向 X と第 2 方向 Y とで規定される X - Y 平面あるいは基板主面に対してわずかに傾いた斜め電界（あるいは、基板主面にほぼ平行な横電界）である。

10

【 0 0 1 6 】

スイッチング素子 S W は、例えば、n 型の T F T（薄膜トランジスタ）によって形成されている。このスイッチング素子 S W は、ゲート配線 G 及びソース配線 S と電氣的に接続されている。このようなスイッチング素子 S W は、トップゲート型あるいはボトムゲート型のいずれであっても良い。また、スイッチング素子 S W の半導体層は、例えば、ポリシリコンによって形成されているが、アモルファスシリコンによって形成されていても良い。

20

【 0 0 1 7 】

画素電極 P E は、第 1 方向 X 及び第 2 方向 Y に間隔を置いて並べられている。画素電極 P E は、各画素 P X に配置され、スイッチング素子 S W に電氣的に接続されている。共通電極 C E は、液晶層 L Q を介して複数の画素 P X の画素電極 P E に対して共通に配置されている。このような画素電極 P E 及び共通電極 C E は、例えば、インジウム・ティン・オキサイド（ I T O ）やインジウム・ジंक・オキサイド（ I Z O ）などの光透過性を有する導電材料によって形成されているが、アルミニウムなどの他の金属材料によって形成されても良い。

30

【 0 0 1 8 】

アレイ基板 A R は、共通電極 C E に電圧を印加するための給電部 V S を備えている。この給電部 V S は、例えば、表示領域 A C T の外側に形成されている。共通電極 C E は、表示領域 A C T の外側に引き出され、図示しない導電部材を介して、給電部 V S と電氣的に接続されている。

【 0 0 1 9 】

図 2 は、図 1 に示した液晶表示パネル L P N を対向基板側から見たときの一画素 P X の構造例を概略的に示す平面図である。ここでは、X - Y 平面における平面図を示している。

【 0 0 2 0 】

図 2 に示すように、画素 P X は、破線で示したように、第 1 方向 X に沿った長さが第 2 方向 Y に沿った長さよりも短い長方形形状である。ゲート配線 G 1 及びゲート配線 G 2 は、第 1 方向 X に沿って延出している。補助容量線 C 1 は、隣合うゲート配線 G 1 とゲート配線 G 2 との間に配置され、第 1 方向 X に沿って延出している。ソース配線 S 1 及びソース配線 S 2 は、第 2 方向 Y に沿って延出している。画素電極 P E は、隣合うソース配線 S 1 とソース配線 S 2 との間に配置されている。また、この画素電極 P E は、ゲート配線 G 1 とゲート配線 G 2 との間に位置している。

40

【 0 0 2 1 】

図示した例では、画素 P X において、ソース配線 S 1 は左側端部に配置され、ソース配線 S 2 は右側端部に配置されている。厳密には、ソース配線 S 1 は当該画素 P X とその左側に隣接する画素との境界に跨って配置され、ソース配線 S 2 は当該画素 P X とその右側

50

に隣接する画素との境界に跨って配置されている。また、画素 P X において、ゲート配線 G 1 は上側端部に配置され、ゲート配線 G 2 は下側端部に配置されている。厳密には、ゲート配線 G 1 は当該画素 P X とその上側に隣接する画素との境界に跨って配置され、ゲート配線 G 2 は当該画素 P X とその下側に隣接する画素との境界に跨って配置されている。補助容量線 C 1 は、画素の略中央部に配置されている。

【 0 0 2 2 】

スイッチング素子 S W は、図示した例では、ゲート配線 G 1 及びソース配線 S 1 に電氣的に接続されている。このスイッチング素子 S W は、ゲート配線 G 1 とソース配線 S 1 の交点に設けられ、そのドレイン配線はソース配線 S 1 及び補助容量線 C 1 に沿って延長され、補助容量線 C 1 と重なる領域に形成されたコンタクトホール C H を介して画素電極 P E と電氣的に接続されている。このようなスイッチング素子 S W は、ソース配線 S 1 及び補助容量線 C 1 と重なる領域に設けられ、ソース配線 S 1 及び補助容量線 C 1 と重なる領域からほとんどはみ出すことはなく、表示に寄与する開口部の面積の低減を抑制している。

10

【 0 0 2 3 】

画素電極 P E は、互いに電氣的に接続された主画素電極 P A 及びコンタクト部 P C を備えている。主画素電極 P A は、コンタクト部 P C から画素 P X の上側端部付近及び下側端部付近まで第 2 方向 Y に沿って直線的に延出している。このような主画素電極 P A は、帯状に形成され、第 1 方向 X に沿って略同一の幅を有している。コンタクト部 P C は、補助容量線 C 1 と重なる領域に位置し、コンタクトホール C H を介してスイッチング素子 S W と電氣的に接続されている。このコンタクト部 P C は、主画素電極 P A よりも幅広に形成されている。

20

【 0 0 2 4 】

このような画素電極 P E は、ソース配線 S 1 とソース配線 S 2 との略中間の位置、つまり、画素 P X の中央に配置されている。ソース配線 S 1 と画素電極 P E との第 1 方向 X に沿った間隔は、ソース配線 S 2 と画素電極 P E との第 1 方向 X に沿った間隔と略同等である。

【 0 0 2 5 】

共通電極 C E は、主共通電極 C A を備えている。この主共通電極 C A は、X - Y 平面内において、主画素電極 P A を挟んだ両側で主画素電極 P A と略平行な第 2 方向 Y に沿って直線的に延出している。あるいは、主共通電極 C A は、ソース配線 S とそれぞれ対向するとともに主画素電極 P A と略平行に延出している。このような主共通電極 C A は、帯状に形成され、第 1 方向 X に沿って略同一の幅を有している。

30

【 0 0 2 6 】

図示した例では、主共通電極 C A は、第 1 方向 X に沿って 2 本平行に並んでおり、画素 P X の左右両端部にそれぞれ配置されている。以下では、これらの主共通電極 C A を区別するために、図中の左側の主共通電極を C A L と称し、図中の右側の主共通電極を C A R と称する。主共通電極 C A L はソース配線 S 1 と対向し、主共通電極 C A R はソース配線 S 2 と対向している。これらの主共通電極 C A L 及び主共通電極 C A R は、表示領域 A C T (図 1) 内あるいは表示領域外において互いに電氣的に接続されている。

40

【 0 0 2 7 】

画素 P X において、主共通電極 C A L は左側端部に配置され、主共通電極 C A R は右側端部に配置されている。厳密には、主共通電極 C A L は当該画素 P X とその左側に隣接する画素との境界に跨って配置され、主共通電極 C A R は当該画素 P X とその右側に隣接する画素との境界に跨って配置されている。

【 0 0 2 8 】

画素電極 P E と主共通電極 C A との位置関係に着目すると、画素電極 P E と主共通電極 C A とは、第 1 方向 X に沿って交互に配置されている。これらの画素電極 P E と主共通電極 C A とは、互いに略平行に配置されている。このとき、X - Y 平面内において、主共通電極 C A のいずれも画素電極 P E とは重ならない。

50

【0029】

すなわち、隣接する主共通電極C A L及び主共通電極C A Rの間には、1本の画素電極P Eが位置している。換言すると、主共通電極C A L及び主共通電極C A Rは、画素電極P Eの直上の位置を挟んだ両側に配置されている。あるいは、画素電極P Eは、主共通電極C A Lと主共通電極C A Rとの間に配置されている。このため、主共通電極C A L、主画素電極P A、及び、主共通電極C A Rは、第1方向Xに沿ってこの順に配置されている。

【0030】

これらの画素電極P Eと共通電極C Eとの第1方向Xに沿った間隔は略一定である。すなわち、主共通電極C A Lと主画素電極P Aとの第1方向Xに沿った間隔は、主共通電極C A Rと主画素電極P Aとの第1方向Xに沿った間隔と略同等である。

10

【0031】

図3は、図2に示した液晶表示パネルL P NをIII-III線で切断したときの断面構造を概略的に示す断面図である。なお、ここでは、説明に必要な箇所のみを図示している。

図3に示すように、液晶表示パネルL P Nを構成するアレイ基板A Rの背面側には、バックライトユニット4が配置されている。バックライトユニット4としては、種々の形態が適用可能であり、また、光源として発光ダイオード(L E D)を利用したものや冷陰極管(C C F L)を利用したものなどのいずれでも適用可能であり、詳細な構造については説明を省略する。

【0032】

20

アレイ基板A Rは、光透過性を有する第1絶縁基板10を用いて形成されている。ソース配線Sは、第1層間絶縁膜11の上に形成され、第2層間絶縁膜12によって覆われている。なお、図示しないゲート配線や補助容量線は、例えば、第1絶縁基板10と第1層間絶縁膜11の間に配置されている。画素電極P Eは、第2層間絶縁膜12の上に形成されている。この画素電極P Eは、隣接するソース配線Sのそれぞれの直上の位置よりもそれらの内側に位置している。

【0033】

第1配向膜A L 1は、アレイ基板A Rの対向基板C Tと対向する面に配置され、表示領域A C Tの略全体に亘って延在している。この第1配向膜A L 1は、画素電極P Eなどを覆っており、第2層間絶縁膜12の上にも配置されている。第1配向膜A L 1は、垂直配向性を示すものである。

30

なお、アレイ基板A Rは、さらに、共通電極C Eの一部を備えていても良い。

【0034】

対向基板C Tは、光透過性を有する第2絶縁基板20を用いて形成されている。この対向基板C Tは、ブラックマトリクスB M、カラーフィルタC F、オーバーコート層O C、共通電極C E、第2配向膜A L 2などを備えている。

【0035】

ブラックマトリクスB Mは、各画素P Xを区画し、画素電極P Eと対向する開口部A Pを形成する。すなわち、ブラックマトリクスB Mは、ソース配線S、ゲート配線、補助容量線、スイッチング素子などの配線部に対向するように配置されている。ここでは、ブラックマトリクスB Mは、第2方向Yに沿って延出した部分のみが図示されているが、第1方向Xに沿って延出した部分を備えていても良い。このブラックマトリクスB Mは、第2絶縁基板20のアレイ基板A Rに対向する内面20 Aに配置されている。

40

【0036】

カラーフィルタC Fは、各画素P Xに対応して配置されている。すなわち、カラーフィルタC Fは、第2絶縁基板20の内面20 Aにおける開口部A Pに配置されるとともに、その一部がブラックマトリクスB Mに乗り上げている。第1方向Xに隣接する画素P Xにそれぞれ配置されたカラーフィルタC Fは、互いに色が異なる。例えば、カラーフィルタC Fは、赤色、青色、緑色といった3原色にそれぞれ着色された樹脂材料によって形成されている。赤色に着色された樹脂材料からなる赤色カラーフィルタC F Rは、赤色画素に

50

対応して配置されている。青色に着色された樹脂材料からなる青色カラーフィルタCFBは、青色画素に対応して配置されている。緑色に着色された樹脂材料からなる緑色カラーフィルタCFGは、緑色画素に対応して配置されている。これらのカラーフィルタCF同士の境界は、ブラックマトリクスBMと重なる位置にある。

【0037】

オーバーコート層OCは、カラーフィルタCFを覆っている。このオーバーコート層OCは、カラーフィルタCFの表面の凹凸の影響を緩和する。

共通電極CEは、オーバーコート層OCのアレイ基板ARと対向する側に形成されている。

【0038】

第2配向膜AL2は、対向基板CTのアレイ基板ARと対向する面に配置され、表示領域ACTの略全体に亘って延在している。この第2配向膜AL2は、共通電極CE及びオーバーコート層OCなどを覆っている。このような第2配向膜AL2は、垂直配向性を示すものである。

【0039】

第1配向膜AL1及び第2配向膜AL2は、アレイ基板AR及び対向基板CTを貼り合わせる前でも後でも形成することが可能であり、一般に知られている手法にて形成することができる。例えば、第1配向膜AL1及び第2配向膜AL2は、アレイ基板AR及び対向基板CTを貼り合わせる前に、基板上に垂直配向膜を設けることにより形成することができる。また、液晶材料の中にモノマを添加するなどしてアレイ基板AR及び対向基板CTを貼り合わせた後に、第1配向膜AL1及び第2配向膜AL2を形成することもできる。

【0040】

第1配向膜AL1及び第2配向膜AL2は、液晶層LQの液晶分子を第3方向Zに初期配向させる。ここで、第3方向Zとは、アレイ基板AR及び対向基板CTの平面に垂直な方向であり、第1方向X及び第2方向Yに直交する方向である。

【0041】

上述したようなアレイ基板ARと対向基板CTとは、それぞれの第1配向膜AL1及び第2配向膜AL2が対向するように配置されている。このとき、アレイ基板ARの第1配向膜AL1と対向基板CTの第2配向膜AL2との間には、例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサにより、所定のセルギャップ、例えば2～7μmのセルギャップが形成される。アレイ基板ARと対向基板CTとは、所定のセルギャップが形成された状態で、表示領域ACTの外側のシール材SBによって貼り合わせられている。

【0042】

液晶層LQは、アレイ基板ARと対向基板CTとの間に形成されたセルギャップに保持され、第1配向膜AL1と第2配向膜AL2に接している。このような液晶層LQは、正の誘電率異方性を有し、すなわちp型の液晶材料によって形成されている。液晶層LQは垂直配向型である。

【0043】

なお、ソース配線Sの直上に位置する主共通電極CAは、それぞれブラックマトリクスBMと対向しているが、主共通電極CAは、ブラックマトリクスBMの第1方向Xに沿った幅と同等以下の幅を有しており、ブラックマトリクスBMと重なる位置よりも画素電極PEの側に延在していない。このため、一画素あたり、表示に寄与する開口部は、ブラックマトリクスBMの間もしくはソース配線Sの間の領域のうち、画素電極PEと主共通電極CAとの間の領域に相当する。

【0044】

図4は、上記液晶表示パネルLPNの一部を示す分解斜視図であり、偏光板の吸収軸及び位相差板の遅相軸を示す図である。

図3及び図4に示すように、アレイ基板ARの外表面、つまり、アレイ基板ARを構成する第1絶縁基板10の外表面10Bには、第1光学素子OD1が接着剤などにより貼付され

10

20

30

40

50

ている。この第 1 光学素子 O D 1 は、液晶表示パネル L P N のバックライトユニット 4 と対向する側に位置しており、バックライトユニット 4 から液晶表示パネル L P N に入射する入射光の偏光状態を制御する。

【 0 0 4 5 】

対向基板 C T の外面、つまり、対向基板 C T を構成する第 2 絶縁基板 2 0 の外面 2 0 B には、第 2 光学素子 O D 2 が接着剤などにより貼付されている。この第 2 光学素子 O D 2 は、液晶表示パネル L P N の表示面側に位置しており、液晶表示パネル L P N から出射した出射光の偏光状態を制御する。

【 0 0 4 6 】

第 1 光学素子 O D 1 は、第 1 絶縁基板 1 0 の外面に対向した第 1 偏光板 P L 1 と、第 1 絶縁基板 1 0 及び第 1 偏光板 P L 1 間に位置した第 1 位相差板 P D 1 とで形成されている。第 1 偏光板 P L 1 は第 4 方向 d 4 に吸収軸を有している。第 1 位相差板 P D 1 は第 5 方向 d 5 に遅相軸を有している。

【 0 0 4 7 】

第 2 光学素子 O D 2 は、第 2 絶縁基板 2 0 の外面に対向した第 2 偏光板 P L 2 と、第 2 絶縁基板 2 0 及び第 2 偏光板 P L 2 間に位置した第 2 位相差板 P D 2 とで形成されている。第 2 偏光板 P L 2 は第 5 方向 d 5 に吸収軸を有している。第 2 位相差板 P D 2 は第 4 方向 d 4 に遅相軸を有している。

【 0 0 4 8 】

ここで、第 4 方向 d 4 は、X - Y 平面において、第 1 方向 X 及び第 2 方向 Y から 4 5 ° 傾いた方向である。第 5 方向 d 5 は、X - Y 平面において、第 4 方向 d 4 に直交した方向である。

第 1 偏光板 P L 1 の吸収軸と、第 2 偏光板 P L 2 の吸収軸とは、直交する位置関係にあるため、第 1 偏光板 P L 1 及び第 2 偏光板 P L 2 はクロスニコル配置されている。

【 0 0 4 9 】

第 1 位相差板 P D 1 及び第 1 偏光板 P L 1 は、遅相軸及び吸収軸が直交するように配置されている。第 2 位相差板 P D 2 及び第 2 偏光板 P L 2 は、遅相軸および吸収軸が直交するように配置されている。これにより、第 1 位相差板 P D 1 及び第 2 位相差板 P D 2 は、第 1 偏光板 P L 1 及び第 2 偏光板 P L 2 の視野角依存性を補償することができる。

【 0 0 5 0 】

また、上記の例に限らず、第 1 偏光板 P L 1 が第 5 方向 d 5 に吸収軸を有し、第 1 位相差板 P D 1 が第 4 方向 d 4 に遅相軸を有し、第 2 偏光板 P L 2 が第 4 方向 d 4 に吸収軸を有し、第 2 位相差板 P D 2 が第 5 方向 d 5 に遅相軸を有しているように設定されていてもよい。

なお、偏光板の吸収軸や、位相差板の遅相軸の方向は、液晶分子の挙動に対応付けて設定されていけばよい。

【 0 0 5 1 】

次に、上記構成の液晶表示パネル L P N の動作について説明する。

図 5 は、液晶表示パネル L P N の画素電極 P E 及び共通電極 C E を示す平面図であり、液晶層 L Q に電圧が印加されていない場合の液晶分子 L M の配向状態を示す概略図である。図 6 は、図 5 に示した液晶表示パネル L P N を V I - V I 線で切断したときの断面構造を概略的に示す断面図である。

【 0 0 5 2 】

図 3、図 5 及び図 6 に示すように、液晶層 L Q に電圧が印加されていない状態、つまり、画素電極 P E と共通電極 C E との間に電界が形成されていない状態 (O F F 時) では、第 1 配向膜 A L 1 及び第 2 配向膜 A L 2 は、液晶層 L Q の液晶分子 L M を第 3 方向 Z に配向 (垂直配向) させている。このような O F F 時が初期配向状態に相当し、O F F 時の液晶分子 L M の配向方向が初期配向方向に相当する。

【 0 0 5 3 】

液晶層 L Q は正の屈折率異方性を有しているため、液晶分子 L M が第 3 方向 Z に配向し

10

20

30

40

50

た状態では、液晶層 L Q を正の一軸性フィルムとみなすことができる。第 1 位相差板 P D 1 及び第 2 位相差板 P D 2 は、トータルで負の一軸性フィルムとして機能するように形成されている。これにより、液晶層 L Q、第 1 位相差板 P D 1 及び第 2 位相差板 P D 2 全体では、位相差は 0 となる。液晶層 L Q 及び位相差板 (P D 1、P D 2) の屈折率異方性は互いに補償されるため、良好な黒表示を得ることができる。

【 0 0 5 4 】

図 7 は、液晶表示パネル L P N の画素電極 P E 及び共通電極 C E を示す平面図であり、液晶層 L Q に電圧が印加されている場合の液晶分子 L M の配向状態を示す概略図である。図 8 は、図 7 に示した液晶表示パネル L P N を VIII - VIII 線で切断したときの断面構造を概略的に示す断面図である。

10

【 0 0 5 5 】

図 7 及び図 8 に示すように、一方、液晶層 L Q に電圧が印加されている状態、つまり、画素電極 P E と共通電極 C E との間に電界が形成されている状態 (O N 時) では、画素電極 P E と共通電極 C E との間に基板と略平行な横電界 (あるいは斜め電界) が形成される。液晶分子 L M は、電界の影響を受け、第 3 方向 Z から第 1 方向 X 側に傾斜 (スイッチング) する。

【 0 0 5 6 】

このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、液晶分子 L M の配向方向は、画素電極 P E を境界として複数の方向に分かれ、それぞれの配向方向でドメインを形成する。つまり、一画素 P X には、複数のドメインが形成される。

20

【 0 0 5 7 】

液晶層 L Q 及び位相差板 (P D 1、P D 2) 全体では、位相差は、X - Y 平面でやや減少するもののほぼ一定である。また、第 1 方向 X (液晶分子 L M の傾く方向)、並びに第 4 方向 d 4 (第 1 偏光板 P L 1 の吸収軸の方向) 及び第 5 方向 d 5 (第 2 偏光板 P L 2 の吸収軸の方向) が 4 5 ° となるよう、第 1 偏光板 P L 1 及び第 2 偏光板 P L 2 が配置されている。

このような O N 時には、バックライトユニット 4 から出射されたバックライトは、液晶表示パネル L P N を透過するため、良好な画像表示 (白表示) を行うことができる。

【 0 0 5 8 】

30

上記のように構成された第 1 の実施形態に係る液晶表示装置によれば、液晶表示パネル L P N は、アレイ基板 A R と、対向基板 C T と、液晶層 L Q とを備えている。アレイ基板 A R は、主画素電極 P A を含む複数の画素電極 P E と、垂直配向性を示す第 1 配向膜 A L 1 とを有している。対向基板 C T は、複数の主共通電極 C A と、垂直配向性を示す第 2 配向膜 A L 2 とを有している。液晶層 L Q は、正の誘電率異方性を有している。

【 0 0 5 9 】

複数の画素電極 P E は、第 1 方向 X 及び第 2 方向 Y に間隔を置いて並べられている。複数の主画素電極 P A は、それぞれ第 2 方向 Y に沿って延出して形成されている。複数の主共通電極 C A は、第 1 方向 X に間隔を置いて並べられ、第 1 方向に複数の主画素電極 P A を挟み、それぞれ第 2 方向 Y に沿って延出して形成されている。

40

【 0 0 6 0 】

上記のように、液晶層厚より主画素電極 P A と主共通電極 C A の X 方向の間隔が大きい。具体的には、主画素電極 P A と主共通電極 C A の間隔は液晶層厚の 2 倍以上の間隔を持つ。このため、液晶層 L Q には基板に対して略平行な電界 (横電界) を作用させることができる。これにより、p 型液晶の液晶分子 L M が垂直に初期配向する場合であっても液晶分子 L M の長軸が横電界に沿った方向に配向させることができる。そして、この横電界により、液晶分子 L M の極角及び方位角の両方を規定することができる。

上記のことから、液晶分子の配向規制力 (配向強度) の強い液晶表示装置を得ることができる。

【 0 0 6 1 】

50

また、*n*型の液晶材料より安価な*p*型の液晶材料を利用することができるため、製造コストの低減を図ることができる。第1配向膜AL1及び第2配向膜AL2は、ラビング（配向処理）を施すこと無しに形成することができるため、ラビングによる静電破壊の問題を解消することができる。

【0062】

ここで、本願発明者等が外圧を加えてプーリングの発生について調査した。指押し跡が残るかどうかを調査したところ、上記のように形成された液晶表示装置では、跡は全く残らず、すなわち、プーリングは全く発生しなかった。また、本願発明者等は、比較例として、表示モードを、VA（Vertical Alignment）モード、又はMVA（Multi-domain Vertical Alignment）モードに替えた上記液晶表示装置を作製し、これらの液晶表示装置にプーリングが発生するかどうかについても調査した。同様に調査したところ、MVAモードの液晶表示装置においては、指押し跡が残ってしまい、すなわち、プーリングが発生する結果となった。

10

【0063】

さらに、本願発明者等は、液晶の応答時間についても調査した。MVAモードの液晶表示装置の液晶の応答時間を1.0に規格化すると、本実施形態の液晶表示装置の液晶の応答時間は、0.8であり、MVAモードの液晶表示装置よりも早い結果となった。これは、MVAモードの液晶表示装置では、*n*型液晶を利用しているため、液晶分子の方位角を規定できない分、差が生じたものである。

【0064】

20

また、本実施形態によれば、画素電極PEと共通電極CEとの間の電極間隙において高い透過率が得られるため、一画素あたりの透過率を十分に高くするためには、画素電極PEと主共通電極CAL及び主共通電極CARとの間の電極間距離を拡大することで対応することが可能となる。また、画素ピッチが異なる製品仕様に対しては、電極間距離を変更する（つまり、画素PXの略中央に配置された画素電極PEに対して主共通電極CAの配置位置を変更する）ことで、上述した実施形態と同様の効果を得ることができる。つまり、本実施形態の表示モードにおいては、比較的画素ピッチが大きな低解像度の製品仕様から比較的画素ピッチが小さい高解像度の製品仕様まで、微細な電極加工を必ずしも必要とせず、電極間距離の設定により種々の画素ピッチの製品を提供することが可能となる。したがって、高透過率且つ高解像度の要求を容易に実現することが可能となる。

30

【0065】

また、本実施形態によれば、ブラックマトリクスBMと重なる領域での透過率分布に着目すると、透過率が十分に低下している。これは、共通電極CEの位置よりも当該画素の外側に電界の漏れが発生せず、また、ブラックマトリクスBMを挟んで隣接する画素間で不所望な横電界が生じないため、ブラックマトリクスBMと重なる領域の液晶分子がOFF時（あるいは黒表示時）と同様に初期配向状態を保っているためである。したがって、隣接する画素間でカラーフィルタの色が異なる場合であっても、混色の発生を抑制することが可能となり、色再現性の低下やコントラスト比の低下を抑制することが可能となる。

【0066】

40

また、アレイ基板ARと対向基板CTとの位置合わせにずれが生じた際に、画素電極PEを挟んだ両側の共通電極CEとの水平電極間距離に差が生じることがある。しかしながら、このような合わせずれは、全ての画素PXに共通に生じるため、画素PX間での電界分布に相違はなく、画像の表示に及ぼす影響はきわめて小さい。また、例えばアレイ基板ARと対向基板CTとの間で合わせズレが生じたとしても、隣接する画素への不所望な電界の漏れを抑制することが可能となる。このため、隣接する画素間でカラーフィルタの色が異なる場合であっても、混色の発生を抑制することが可能となり、色再現性の低下やコントラスト比の低下を抑制することが可能となる。

【0067】

また、本実施形態によれば、主共通電極CAは、それぞれソース配線Sと対向している。特に、主共通電極CAL及び主共通電極CARがそれぞれソース配線S1及びソース配

50

線 S 2 の直上に配置されている場合には、主共通電極 C A L 及び主共通電極 C A R がソース配線 S 1 及びソース配線 S 2 よりも画素電極 P E 側に配置された場合と比較して、開口部 A P を拡大することができ、画素 P X の透過率を向上することが可能となる。

【 0 0 6 8 】

また、主共通電極 C A L 及び主共通電極 C A R をそれぞれソース配線 S 1 及びソース配線 S 2 の直上に配置することによって、画素電極 P E と主共通電極 C A L 及び主共通電極 C A R との間の電極間距離を拡大することが可能となり、より水平に近い横電界を形成することが可能となる。このため、従来の構成である I P S モード等の利点である広視野角化も維持することが可能となる。また、上記液晶表示装置は、高速応答性に優れ、上述したように配向安定性にも特化したものである。

10

【 0 0 6 9 】

また、本実施形態によれば、一画素内に複数のドメインを形成することが可能となる。このため、複数の方向で視野角を光学的に補償することができ、広視野角化が可能となる。

【 0 0 7 0 】

なお、O N 時においても、画素電極 P E 上あるいは共通電極 C E 上では、横電界（斜め電界）はほとんど形成されない（あるいは、液晶分子 L M を駆動するのに十分な電界が形成されない）ため、液晶分子 L M は、O F F 時と同様に初期配向方向からほとんど動かない（図 1 3）。このため、画素電極 P E 及び共通電極 C E が I T O などの光透過性の導電材料によって形成されていても、これらの領域ではバックライトがほとんど透過せず、O N 時において表示にほとんど寄与しない。したがって、画素電極 P E 及び共通電極 C E は、必ずしも透明な導電材料によって形成される必要はなく、アルミニウムや銀、銅などの導電材料を用いて形成しても良い。

20

【 0 0 7 1 】

次に、第 2 の実施形態に係る液晶表示装置について詳細に説明する。この実施形態において、上記第 1 の実施形態と同一機能部分には同一符号を付し、その詳細な説明は省略する。図 9 は、第 2 の実施形態に係る液晶表示装置の液晶表示パネル L P N を対向基板側から見たときの一画素 P X の構造例を概略的に示す平面図である。

【 0 0 7 2 】

図 9 に示すように、画素 P X の構造例は、図 2 に示した構造例と比較して、画素電極 P E が十字状に形成された点、及び、共通電極 C E が一画素 P X を取り囲むように格子状に形成された点で相違している。

30

【 0 0 7 3 】

画素電極 P E は、互いに電氣的に接続された主画素電極 P A 及び副画素電極 P B を備えている。主画素電極 P A 及び副画素電極 P B は、第 1 配向膜 A L 1 で覆われている。主画素電極 P A は、副画素電極 P B から画素 P X の上側端部付近及び下側端部付近まで第 2 方向 Y に沿って直線的に延出している。副画素電極 P B は、第 1 方向 X に沿って延出している。この副画素電極 P B は、補助容量線 C 1 と重なる領域に位置し、コンタクトホール C H を介してスイッチング素子と電氣的に接続されている。図示した例では、副画素電極 P B が画素 P X の略中央に設けられており、画素電極 P E は、十字状となっている。

40

【 0 0 7 4 】

共通電極 C E は、上記した主共通電極 C A の他に、第 1 方向 X に沿って延出した複数の副共通電極 C B を含んでいる。複数の副共通電極 C B は、第 2 方向 Y に間隔を置いて並べられ、第 2 方向 Y に複数の主画素電極 P A を挟み、複数の主共通電極 C A に電氣的に接続されている。副共通電極 C B は、主共通電極 C A とともに第 2 配向膜 A L 2 で覆われている。

【 0 0 7 5 】

これらの主共通電極 C A 及び副共通電極 C B は、一体的あるいは連続的に形成されている。副共通電極 C B は、ゲート配線 G の各々と対向している。図示した例では、副共通電極 C B は第 1 方向 X に沿って 2 本平行に並んでおり、以下では、これらを区別するために

50

、図中の上側の副共通電極をC B Uと称し、図中の下側の副共通電極をC B Bと称する。副共通電極C B Uは、画素P Xの上側端部に配置され、ゲート配線G 1と対向している。つまり、副共通電極C B Uは、当該画素P Xとその上側に隣接する画素との境界に跨って配置されている。また、副共通電極C B Bは、画素P Xの下側端部に配置され、ゲート配線G 2と対向している。つまり、副共通電極C B Bは、当該画素P Xとその下側に隣接する画素との境界に跨って配置されている。

【0076】

画素電極P Eと共通電極C Eとの位置関係に着目すると、主画素電極P Aと主共通電極C Aとは第1方向Xに沿って交互に配置され、副画素電極P Bと副共通電極C Bとは第2方向Yに沿って交互に配置されている。すなわち、隣合う主共通電極C A L及び主共通電極C A Rの間には、1本の主画素電極P Aが位置し、第1方向Xに沿って主共通電極C A L、主画素電極P A、及び、主共通電極C A Rの順に並んでいる。また、隣合う副共通電極C B B及び副共通電極C B Uの間には、1本の副画素電極P Bが位置し、第2方向Yに沿って副共通電極C B B、副画素電極P B、及び、副共通電極C B Uの順に並んでいる。

10

【0077】

なお、第2の実施形態において、第1偏光板P L 1は第1方向Xに吸収軸を有している。第1位相差板P D 1は第2方向Yに遅相軸を有している。第2偏光板P L 2は第2方向Yに吸収軸を有している。第2位相差板P D 2は第1方向Xに遅相軸を有している。

【0078】

また、上記の例に限らず、第1偏光板P L 1が第2方向Yに吸収軸を有し、第1位相差板P D 1が第1方向Xに遅相軸を有し、第2偏光板P L 2が第1方向Xに吸収軸を有し、第2位相差板P D 2が第2方向Yに遅相軸を有しているように設定されていてもよい。

20

【0079】

図10は、上記液晶表示パネルL P Nの画素電極P E及び共通電極C Eを示す平面図であり、液晶層L Qに電圧が印加されていない場合の液晶分子L Mの配向状態を示す概略図である。

【0080】

図3及び図10に示すように、第1の実施形態と同様、液晶層L Qに電圧が印加されていない状態、つまり、画素電極P Eと共通電極C Eとの間に電界が形成されていない状態（OFF時）では、第1配向膜A L 1及び第2配向膜A L 2は、液晶層L Qの液晶分子L Mを第3方向Zに配向（垂直配向）させている。このようなOFF時が初期配向状態に相当し、OFF時の液晶分子L Mの配向方向が初期配向方向に相当する。

30

【0081】

液晶層L Qは正の屈折率異方性を有しているため、液晶分子L Mが第3方向Zに配向した状態では、液晶層L Qを正の一軸性フィルムとみなすことができる。第1位相差板P D 1及び第2位相差板P D 2は、トータルで負の一軸性フィルムとして機能するように形成されている。これにより、液晶層L Q、第1位相差板P D 1及び第2位相差板P D 2全体では、位相差は0となる。液晶層L Q及び位相差板（P D 1、P D 2）の屈折率異方性は互いに補償されるため、良好な黒表示を得ることができる。

【0082】

図11は、上記液晶表示パネルL P Nの画素電極P E及び共通電極C Eを示す平面図であり、液晶層L Qに電圧が印加されている場合の液晶分子L Mの配向状態を示す概略図である。

40

【0083】

図11に示すように、一方、液晶層L Qに電圧が印加されている状態、つまり、画素電極P Eと共通電極C Eとの間に電界が形成されている状態（ON時）では、画素電極P Eと共通電極C Eとの間に基板と略平行な横電界（あるいは斜め電界）が形成される。液晶分子L Mは、電界の影響を受け、第3方向Zから概ね第4方向d 4側又は第5方向d 5側に傾斜（スイッチング）する。

【0084】

50

このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、液晶分子 L M の配向方向は、画素電極 P E を境界として複数の方向に分かれ、それぞれの配向方向でドメインを形成する。つまり、一画素 P X には、複数のドメインが形成される。第 1 の実施形態よりも多くのドメインを形成することが可能となり、視野角を拡大することが可能となる。

【 0 0 8 5 】

液晶層 L Q 及び位相差板 (P D 1、P D 2) 全体では、位相差は、X - Y 平面でやや減少するもののほぼ一定である。また、第 4 方向 d 4 及び第 5 方向 d 5 (液晶分子 L M の傾く方向)、並びに第 1 方向 X (第 1 偏光板 P L 1 の吸収軸の方向) 及び第 2 方向 Y (第 2 偏光板 P L 2 の吸収軸の方向) が 4 5 ° となるよう、第 1 偏光板 P L 1 及び第 2 偏光板 P L 2 が配置されている。

10

このような O N 時には、バックライトユニット 4 から出射されたバックライトは、液晶表示パネル L P N を透過するため、良好な画像表示 (白表示) を行うことができる。

【 0 0 8 6 】

上記のように構成された第 2 の実施形態に係る液晶表示装置によれば、液晶表示パネル L P N は、アレイ基板 A R と、対向基板 C T と、液晶層 L Q とを備えている。画素電極 P E 及び共通電極 C E により、液晶層 L Q には横電界を作用させることができるため、液晶分子 L M が垂直に初期配向する場合であっても液晶層 L Q を p 型液晶で形成することができ、液晶分子 L M を長軸が横電界に沿った方向に配向させることができる。そして、横電界により、液晶分子 L M の極角及び方位角の両方を規定することができる。その他、第 1

20

上記のことから、液晶分子の配向規制力 (配向強度) の強い液晶表示装置を得ることができる。

【 0 0 8 7 】

各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、第 1 の実施形態に示した例よりも多くのドメインを形成することが可能となり、視野角を拡大することが可能となり、また、第 1 の実施形態に示した例よりも液晶分子の配向規制力を強くすることができる。

【 0 0 8 8 】

液晶層に電圧を印加した際に液晶分子の配列方向が互いに略 9 0 ° の角度となるよう画素内を 4 つの領域に配向分割できるため、視角特性の対称性改善と反転現象の抑止を実現することができる。

30

【 0 0 8 9 】

次に、第 3 の実施形態に係る液晶表示装置について詳細に説明する。この実施形態において、上記第 2 の実施形態と同一機能部分には同一符号を付し、その詳細な説明は省略する。図 1 2 は、第 3 の実施形態に係る液晶表示装置の液晶表示パネル L P N を対向基板側から見たときの一画素 P X の構造例を概略的に示す平面図である。

【 0 0 9 0 】

図 1 2 に示すように、画素 P X の構造例は、図 9 に示した構造例と比較して、共通電極 C E の一部がアレイ基板 A R 側に形成された点で相違している。共通電極 C E は、アレイ基板 A R 側に形成された他の複数の主共通電極 C C 及び他の複数の副共通電極 C D をさらに備えている。

40

【 0 0 9 1 】

主共通電極 C C は、X - Y 平面内において、第 1 方向 X に間隔を置いて並べられ、第 1 方向 X に主画素電極 P A を挟み、主共通電極 C A に対向し、第 2 方向 Y に沿って直線的に延出して形成されている。あるいは、主共通電極 C C は、ソース配線 S とそれぞれ対向するとともに主画素電極 P A と略平行に延出している。このような主共通電極 C C は、帯状に形成され、第 1 方向 X に沿って略同一の幅を有している。

【 0 0 9 2 】

図示した例では、主共通電極 C C は、第 1 方向 X に沿って 2 本平行に並んでおり、画素

50

P Xの左右両端部にそれぞれ配置されている。以下では、これらの主共通電極C Cを区別するために、図中の左側の主共通電極をC C Lと称し、図中の右側の主共通電極をC C Rと称する。主共通電極C C Lはソース配線S 1と対向し、主共通電極C C Rはソース配線S 2と対向している。

【0093】

画素P Xにおいて、主共通電極C C Lは左側端部に配置され、主共通電極C C Rは右側端部に配置されている。厳密には、主共通電極C C Lは当該画素P Xとその左側に隣接する画素との境界に跨って配置され、主共通電極C C Rは当該画素P Xとその右側に隣接する画素との境界に跨って配置されている。

【0094】

10

画素電極P Eと主共通電極C Cとの位置関係に着目すると、画素電極P Eと主共通電極C Cとは、第1方向Xに沿って交互に配置されている。これらの画素電極P Eと主共通電極C Cとは、互いに略平行に配置されている。このとき、X - Y平面内において、主共通電極C Cのいずれも画素電極P Eとは重ならない。

【0095】

すなわち、隣接する主共通電極C C L及び主共通電極C C Rの間には、1本の画素電極P Eが位置している。換言すると、画素電極P Eは、主共通電極C C Lと主共通電極C C Rとの間に配置されている。このため、主共通電極C C L、主画素電極P A、及び主共通電極C C Rは、第1方向Xに沿ってこの順に配置されている。

【0096】

20

複数の副共通電極C Dは、第1方向Xに沿って延出して形成されている。複数の副共通電極C Bは、第2方向Yに間隔を置いて並べられ、第2方向Yに複数の主画素電極P Aを挟み、複数の主共通電極C Cに電氣的に接続されている。主共通電極C C及び副共通電極C Dは、画素電極P Eと同一の層に同一材料を用いて形成され、画素電極P Eとともに第1配向膜A L 1で覆われている。主共通電極C C及び副共通電極C Dは、主共通電極C A（副共通電極C B）と等電位に設定されている。

【0097】

これらの主共通電極C C及び副共通電極C Dは、一体的あるいは連続的に形成されている。副共通電極C Dは、ゲート配線Gの各々と対向している。図示した例では、副共通電極C Dは第1方向Xに沿って2本平行に並んでおり、以下では、これらを区別するために、図中の上側の副共通電極をC D Uと称し、図中の下側の副共通電極をC D Bと称する。副共通電極C D Uは、画素P Xの上側端部に配置され、ゲート配線G 1と対向している。つまり、副共通電極C D Uは、当該画素P Xとその上側に隣接する画素との境界に跨って配置されている。また、副共通電極C D Bは、画素P Xの下側端部に配置され、ゲート配線G 2と対向している。つまり、副共通電極C D Bは、当該画素P Xとその下側に隣接する画素との境界に跨って配置されている。

30

【0098】

画素電極P Eと共通電極C Eとの位置関係に着目すると、副画素電極P Bと副共通電極C Dとは第2方向Yに沿って交互に配置されている。すなわち、隣合う副共通電極C D B及び副共通電極C D Uの間には、1本の副画素電極P Bが位置し、第2方向Yに沿って副共通電極C D B、副画素電極P B、及び、副共通電極C D Uの順に並んでいる。

40

【0099】

図13は、図12に示した液晶表示パネルL P NをXIII - XIII線で切断したときの断面構造を概略的に示す断面図であり、液晶層L Qに電圧が印加されている場合の液晶分子L Mの配向状態を示す概略図である。

【0100】

図12及び図13に示すように、液晶層L Qに電圧が印加されている状態、つまり、画素電極P Eと共通電極C Eとの間に電界が形成されている状態（ON時）では、画素電極P Eと共通電極C Eとの間に基板と略平行な横電界（あるいは斜め電界）が形成される。液晶分子L Mは、電界の影響を受け、第3方向Zから第4方向d 4側又は第5方向d 5側

50

に傾斜（スイッチング）する。

【0101】

各画素PXにおいて、画素電極PEと共通電極CEとの間に電界が形成された状態では、一画素PXには、複数のドメインが形成される。このようなON時には、バックライトユニット4から出射されたバックライトは、液晶表示パネルLPNを透過するため、良好な画像表示（白表示）を行うことができる。

【0102】

電界は、画素電極PEと、主共通電極CA及び副共通電極CBとの間だけでなく、画素電極PEと、主共通電極CC及び副共通電極CDとの間にも形成される。主共通電極CA及び主共通電極CCの間や、副共通電極CB及び副共通電極CDの間においても、液晶分子LMは、傾斜（スイッチング）するため、光の透過率の向上に寄与することができる。

10

【0103】

また、1画素のX-Y平面で見た場合に、対向基板に配置された共通電極CEの内側にアレイ基板AR上に画素電極PEが配置されている。言い換えれば、1画素PXにおいて画素電極PEは共通電極CEによって囲まれている。このように配置することによって、1画素内で電気力線の始点と終点をもち、自画素の電気力線が隣接画素に漏れることが無い。このため、例えば、第2方向Yに隣接した画素PX間において液晶層LQに印加される電界が互いに影響を受けることが抑制され、隣接画素からの電界の影響によって自画素の液晶分子が動くことが無く表示品位の劣化を抑制することができる。

【0104】

20

ここで、本願発明者等は、本実施形態に係る液晶表示装置の液晶表示パネルLPNの透過率について調査した。また、本願発明者等は、比較例として、主共通電極CC及び副共通電極CD無しに形成した場合（第2の実施形態）の液晶表示パネルLPNの光の透過率についても調査した。

【0105】

図14は、本実施形態に係る液晶表示装置の比較例の液晶表示パネルLPNの断面構造を概略的に示す断面図であり、液晶層LQに電圧が印加されている場合の液晶分子LMの配向状態を示す概略図である。

【0106】

図14に示すように、比較例の液晶表示パネルLPNは、主共通電極CC及び副共通電極CD無しに形成されている以外、本実施形態に係る液晶表示パネルLPNと同様に形成されている。

30

【0107】

光の透過率について調査し、図14に示した例の液晶表示パネルLPNの光の透過率を1.0に規格化した。すると、図13に示した本実施形態の液晶表示パネルLPNの光の透過率は、1.05であり、図14に示した例よりも高い結果となった。これは、図13に示した本実施形態の液晶表示パネルLPNでは、画素PXの開口部の周縁においても液晶分子LMを十分に傾斜（スイッチング）させることができたためである。

【0108】

上記のように構成された第3の実施形態に係る液晶表示装置によれば、液晶表示パネルLPNは、アレイ基板ARと、対向基板CTと、液晶層LQとを備えている。画素電極PE及び共通電極CEにより、液晶層LQには横電界を作用させることができるため、液晶分子LMが垂直に初期配向する場合であっても液晶層LQをp型液晶で形成することができる。液晶分子LMを長軸が横電界に沿った方向に配向させることができる。そして、横電界により、液晶分子LMの極角及び方位角の両方を規定することができる。その他、第2の実施形態と同様の効果が得られることは言うまでもない。

40

上記のことから、液晶分子の配向規制力（配向強度）の強い液晶表示装置を得ることができる。

【0109】

共通電極CEは、アレイ基板AR側に形成された主共通電極CC及び副共通電極CDを

50

さらに備えている。本実施形態の液晶表示パネル L P N は、画素 P X の開口部の周縁においても液晶分子 L M を十分に傾斜（スイッチング）するように液晶層 L Q に電界を作用させることができるため、第 2 の実施形態の液晶表示パネル L P N より高い光の透過率を得ることができる。

【0110】

また、主共通電極 C C を設けたことにより、ソース配線 S からの不所望な電界をシールドすることができる。副共通電極 C D を設けたことにより、ゲート配線 G や補助容量線 C からの不所望な電界をシールドすることができる。このような主共通電極 C C や副共通電極 C D を備えた構成によれば、更なる表示品位の劣化を抑制することが可能である。

【0111】

なお、共通電極 C E は、主共通電極 C C 及び副共通電極 C D の少なくとも一方を備えていてもよい。この場合も、主共通電極 C C 及び副共通電極 C D は、それぞれ上述した効果と同様の効果を発揮することができる。

【0112】

次に、第 4 の実施形態に係る液晶表示装置について詳細に説明する。この実施形態において、上述した実施形態と同一機能部分には同一符号を付し、その詳細な説明は省略する。図 15 は、第 4 の実施形態に係る液晶表示装置を概略的に示す断面図である。

【0113】

図 15 に示すように、液晶表示装置は、液晶表示パネル L P N と、センシング基板 30 と、保護板 40 と、接着材 50、60 と、を備えている。

液晶表示パネル L P N は、上述した第 1 乃至第 3 の実施形態に係る液晶表示パネル L P N の何れかであり、ここでは、第 1 の実施形態に係る液晶表示パネル L P N と同様に形成されている。

【0114】

センシング基板 30 は、液晶表示パネル L P N の表示面に対向している。センシング基板 30 は、表示領域 A C T に重なった入力領域 R を有している。センシング基板 30 は、タッチパネルとしての機能を備え、入力領域 R に入力された個所の位置情報を検出する。

【0115】

接着材 50 は、少なくとも表示領域 A C T 及び入力領域 R に重ねられ、液晶表示パネル L P N 及びセンシング基板 30 間に位置し、液晶表示パネル L P N 及びセンシング基板 30 を接合するものである。上記のように、液晶表示パネル L P N 及びセンシング基板 30 の接合には、スクリーンフィット方式が採用されている。

【0116】

接着材 50 は、少なくとも可視光を透過する材料で形成されている。また、接着材 50 は、紫外線や可視光で硬化するタイプの樹脂や、加熱されることにより硬化するタイプの樹脂で形成することができる。さらに、接着材 50 は、第 2 絶縁基板 20（対向基板 C T）の屈折率と、センシング基板 30 の屈折率の間の屈折率を有していてもよい。これにより、接着材 50 の表面（界面）における光の反射を低減することができる。

【0117】

保護板 40 は、センシング基板 30 に対向している。保護板 40 は、センシング基板 30 の入力面（液晶表示パネル L P N の表示面）側を装飾するものであり、すなわち液晶表示装置の外観を飾るものである。保護板 40 は、平型であり、ガラスやアクリル樹脂などの透明な絶縁材料で形成されている。ここでは、保護板 40 は、さらに矩形状に形成されている。保護板 40 は、表示領域 A C T 及び入力領域 R から外れた額縁領域を有している。保護板 40 の額縁領域には、周辺遮光層が形成されている。周辺遮光層は、黒色の樹脂などを利用して形成することができる。

【0118】

接着材 60 は、表示領域 A C T 及び入力領域 R に重ねられ、センシング基板 30 及び保護板 40 間に位置し、センシング基板 30 及び保護板 40 を接合するものである。接着材 60 は、少なくとも可視光を透過する材料で形成されている。上記のように、センシング

10

20

30

40

50

基板 30 及び保護板 40 の接合には、センシング基板 30 と保護板 40 の間に透明樹脂からなる接着材を充填して両基板を一体化するスクリーンフィット方式が採用されている。

【0119】

また、接着材 60 は、紫外線や可視光で硬化するタイプの樹脂や、加熱されることにより硬化するタイプの樹脂で形成することができる。さらに、接着材 60 は、センシング基板 30 の屈折率と、保護板 40 の屈折率の間の屈折率を有していてもよい。これにより、接着材 60 の表面（界面）における光の反射を低減することができる。

【0120】

センシング基板 30 の位置検出方式としては、静電容量方式、抵抗感圧方式、光検出方式、電磁誘導方式などを利用することができる。入力手段 100 としては、操作者の指や導体などを挙げることができ、位置検出方式に合ったものを選択すればよい。何れの方式においても、保護板 40 の外面に入力手段 100 により外圧が加えられる。保護板 40 の外面は、入力手段 100 で叩かれたり、押されたり、スライドされたりする。上記のように、外圧が加えられることで、センシング基板 30 は入力された個所の位置情報を検出することができる。

10

【0121】

液晶表示装置は、上記のようにスクリーンフィット方式を採用しているため、エアーギャップ方式を採用した場合に比べ、保護板 40 の外面に加えられる外圧は、よりダイレクトに液晶表示パネル LPN に伝えられる。そして、後述する液晶層 LQ の層厚が変化することとなる。しかしながら、上述した液晶表示パネル LPN では、液晶分子の配向規制力は強いものである。このため、プーリング等が発生し難く、表示品位の低下を低減でき、さらに入力している文字、絵等を正常に表示できる液晶表示パネル LPN が得られるものである。

20

【0122】

上記のように構成された第 4 の実施形態に係る液晶表示装置によれば、液晶表示パネル LPN は、アレイ基板 AR と、対向基板 CT と、液晶層 LQ とを備えている。画素電極 PE 及び共通電極 CE により、液晶層 LQ には斜め電界を作用させることができるため、液晶分子 LM が垂直に初期配向する場合であっても液晶層 LQ を p 型液晶で形成することができ、液晶分子 LM を長軸が斜め電界に沿った方向に配向させることができる。そして、斜め電界により、液晶分子 LM の極角及び方位角の両方を規定することができる。その他、第 2 の実施形態と同様の効果が得られることは言うまでもない。

30

上記のことから、液晶分子の配向規制力（配向強度）の強い液晶表示装置を得ることができる。

【0123】

液晶表示パネル LPN 及びセンシング基板 30、並びにセンシング基板 30 及び保護板 40 は、それぞれスクリーンフィット方式にて接合されている。液晶表示パネル LPN、センシング基板 30 及び保護板 40 の外面（界面）における光の反射を低減することができるため、表示画像の見栄えの悪化を低減することができる。

液晶分子の配向規制力の強い液晶表示パネル LPN を得ることができるため、液晶表示パネル LPN に外圧が伝えられても、プーリングの発生を防止することができる。

40

【0124】

本実施形態において、液晶表示装置は、保護板 40 無しに形成されていてもよい。この場合、センシング基板 30 が保護板として機能するように用いることができる。

【0125】

なお、この発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化可能である。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

【0126】

50

例えば、画素 P X の構造は、上述した例に限定されるものではなく、種々変形可能である。

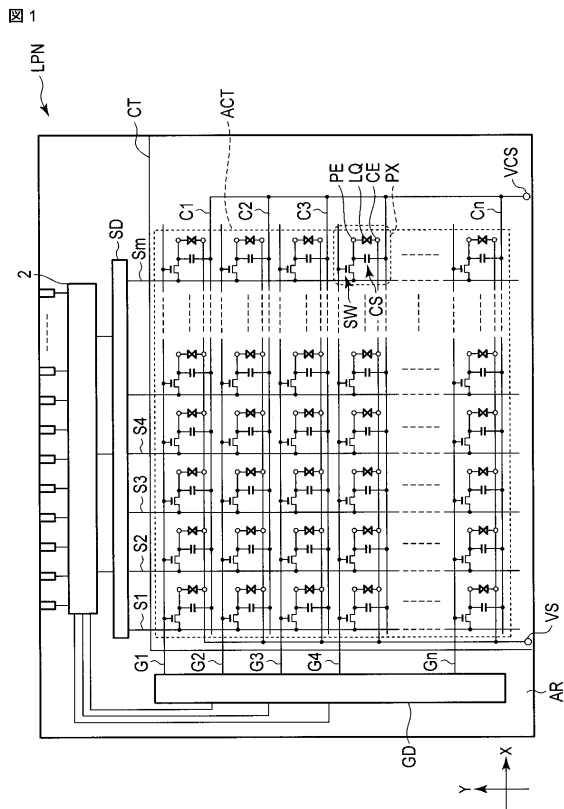
【符号の説明】

【 0 1 2 7 】

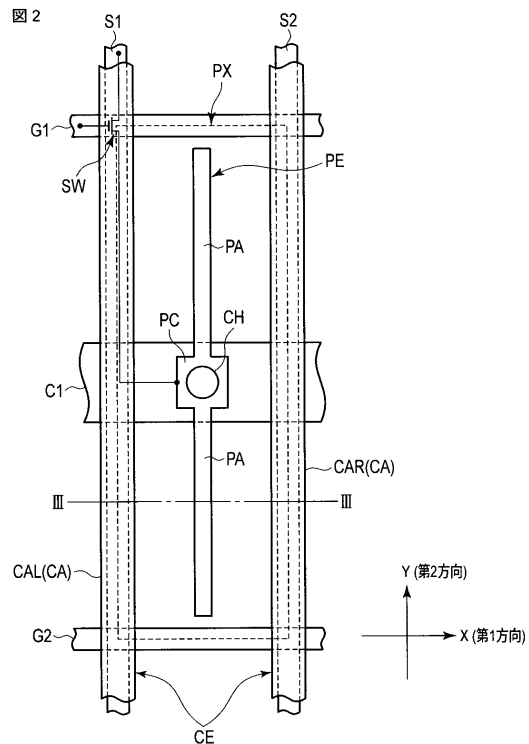
L P N ... 液晶表示パネル、A R ... アレイ基板、C T ... 対向基板、L Q ... 液晶層、L M ... 液晶分子、P X ... 画素、P E ... 画素電極、P A ... 主画素電極、P B ... 副画素電極、C E ... 共通電極、C A , C C ... 主共通電極、C B , C D ... 副共通電極、A L 1 ... 第 1 配向膜、A L 2 ... 第 2 配向膜、O D 1 ... 第 1 光学素子、P L 1 ... 第 1 偏光板、P D 1 ... 第 1 位相差板、O D 2 ... 第 2 光学素子、P L 2 ... 第 2 偏光板、P D 2 ... 第 2 位相差板、A C T ... 表示領域、X ... 第 1 方向、Y ... 第 2 方向。Z ... 第 3 方向、d 4 ... 第 4 方向、d 5 ... 第 5 方向。

10

【 図 1 】

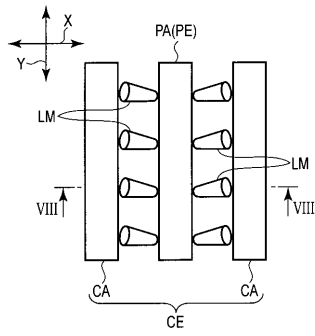


【 図 2 】



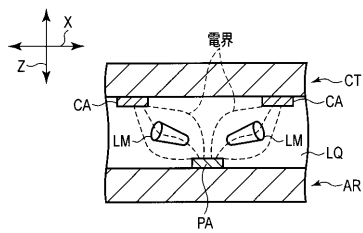
【図 7】

図 7



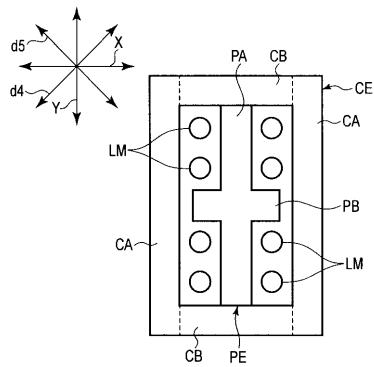
【図 8】

図 8



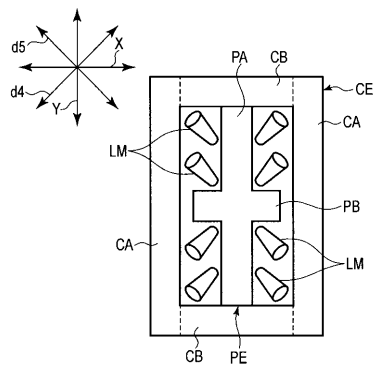
【図 10】

図 10



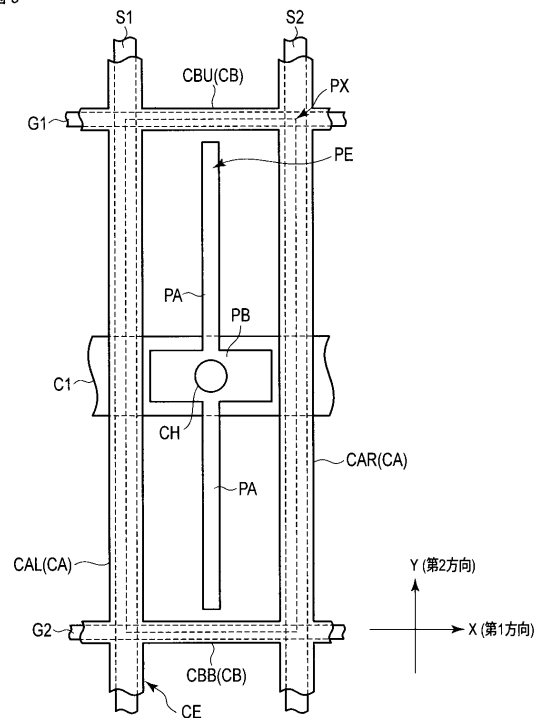
【図 11】

図 11



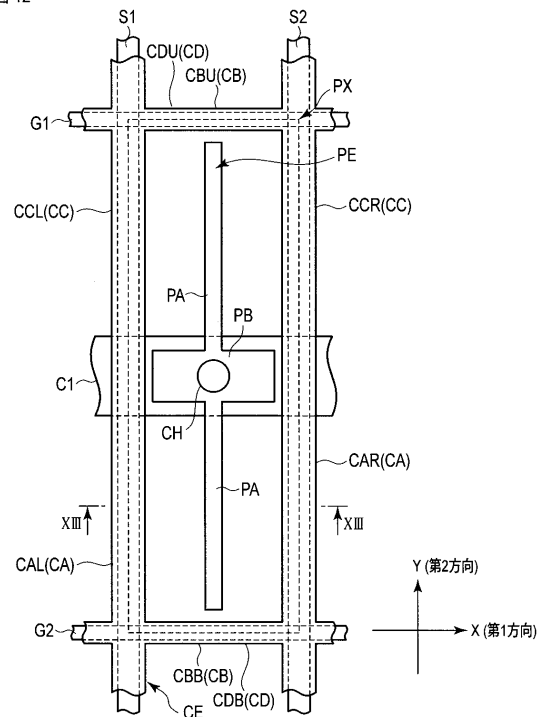
【図 9】

図 9



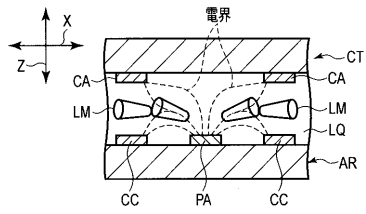
【図 12】

図 12



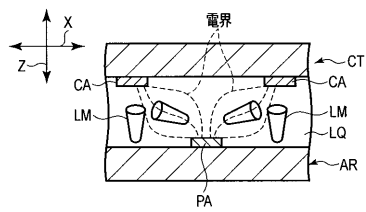
【図 1 3】

図 13



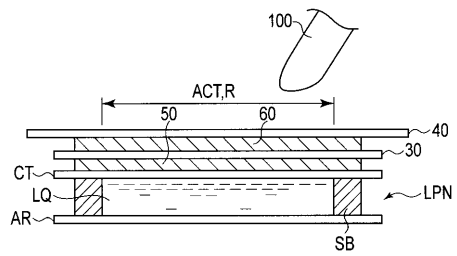
【図 1 4】

図 14



【図 1 5】

図 15



フロントページの続き

(74)代理人 100095441
弁理士 白根 俊郎

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100158805
弁理士 井関 守三

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(72)発明者 高野 啓介
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 廣澤 仁
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 武田 有広
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 森本 浩和
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 GA13 GA14 JA24 JB14 NA01 PA02

专利名称(译)	液晶表示装置		
公开(公告)号	JP2013054124A	公开(公告)日	2013-03-21
申请号	JP2011190945	申请日	2011-09-01
申请(专利权)人(译)	有限公司日本展示中心		
[标]发明人	高野啓介 廣澤仁 武田有広 森本浩和		
发明人	高野 啓介 廣澤 仁 武田 有広 森本 浩和		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F2001/133742 G02F2001/134318 G02F2001/134381		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/JA24 2H092/JB14 2H092/NA01 2H092/PA02		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆		
其他公开文献	JP5906043B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有强的液晶分子取向调节力的液晶显示装置。一种液晶显示装置，包括：第一基板，具有包括主像素电极的多个像素电极PE;具有垂直取向性的第一取向膜AL1;多个主公共电极CA，并且，具有取向性的第二取向膜AL2和具有正介电各向异性的液晶层LQ。多个像素电极PE在第一方向X和第二方向Y上间隔布置。多个主像素电极分别在第二方向Y上延伸。多个主公共电极CA在第一方向X上间隔布置，并且形成成为使得多个主像素电极在第一方向X上并且在第二方向Y上延伸。点域

