

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-154281

(P2011-154281A)

(43) 公開日 平成23年8月11日(2011.8.11)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 12 O L (全 17 頁)

(21) 出願番号 特願2010-16795 (P2010-16795)
 (22) 出願日 平成22年1月28日 (2010.1.28)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100113077
 弁理士 高橋 省吾
 (74) 代理人 100112210
 弁理士 稲葉 忠彦
 (74) 代理人 100108431
 弁理士 村上 加奈子
 (74) 代理人 100128060
 弁理士 中鶴 一隆
 (72) 発明者 永野 慎吾
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内

最終頁に続く

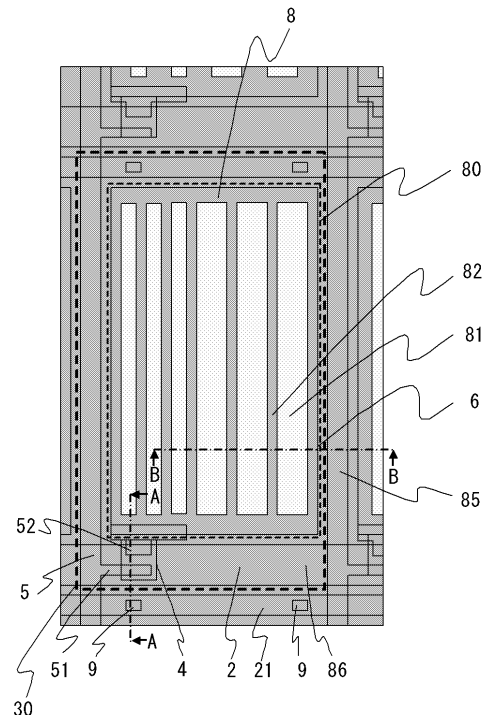
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】従来の F F S 方式の液晶表示装置では、画素の上部電極の隙間部や枝電極部の幅が、液晶層にかかる電界強度に関連し、光透過率に影響を与えた。上部電極の露光やエッチング等のアレイ製造工程の寸法ばらつきが、液晶表示装置の表示ムラとして視認されやすいという問題点があった。

【解決手段】 液晶表示装置 100 の画素 30 は、走査配線 2 と、信号配線 5 と、T F T と、下部電極 6 と、この上層に保護膜 7 を介して配置された上部電極 8 とを有し、上部電極 8 は電氣的に共通に接続された複数の枝電極部 82 と、枝電極部 82 間の隙間部 81 とを有する。上部電極 8 は、隙間部 81 の幅 C と隣接する枝電極部 82 の幅 W に対する比率 $R (= C / W)$ が異なる領域 S を有しており、寸法ばらつきによる比率 R の変化に対して、光透過率 T が増加する領域 S と減少する領域 S の両方を有している。

【選択図】 図 2



【特許請求の範囲】**【請求項 1】**

一対の基板と、前記基板間に封止された液晶層と、
片方の前記基板上に、走査配線と、これに交差して形成される信号配線とによって規定される複数の画素がマトリクス状に配置された表示領域と、
前記画素は、スイッチング素子と、下部電極と、この上層に絶縁膜を介して配置された上部電極とを有し、
前記上部電極は、電氣的に共通に接続された複数の枝電極部と、前記枝電極部間の隙間部とを有すると共に、
前記隙間部の幅と隣接する前記枝電極部の幅との比率が異なる領域を有しており、
前記比率の変化に対して、光透過率が増加する領域および減少する領域の両方を有していることを特徴とする液晶表示装置。

10

【請求項 2】

上部電極は、隙間部の幅と隣接する枝電極部の幅との比率の変化に対して、光透過率が増加する領域の光透過量の増加量と、前記光透過率が減少する領域の前記光透過量の減少量とが略同一であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

上部電極は、少なくとも 1 つの隙間部または枝電極部の幅が一定でなく、前記隙間部の幅と隣接する前記枝電極部の幅との比率が異なる領域を有していることを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

20

【請求項 4】

上部電極は、少なくとも 1 つの隙間部の幅は、他の前記隙間部の幅と異っており、前記隙間部の幅と隣接する前記枝電極部の幅との比率が異なる領域を有することを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の液晶表示装置。

【請求項 5】

上部電極は、少なくとも 1 つの枝電極部の幅は、他の前記枝電極部の幅と異っており、隙間部の幅と隣接する前記枝電極部の幅との比率が異なる領域を有することを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の液晶表示装置。

【請求項 6】

上部電極の複数の隙間部または枝電極部は、平面視において、画素の上下または左右方向に対して交互に対称形状の配置をしていることを特徴とする請求項 1 乃至請求項 5 のいずれかに記載の液晶表示装置。

30

【請求項 7】

上部電極は、平面視において、隙間部の片方の端部が開放された櫛歯形状であることを特徴とする請求項 1 乃至請求項 6 のいずれかに記載の液晶表示装置。

【請求項 8】

上部電極は、基準電位となる対向電極であり、下部電極は、スイッチング素子に接続される画素電極であることを特徴とする請求項 1 乃至請求項 7 のいずれかに記載の液晶表示装置。

【請求項 9】

上部電極に繋がった接続部は、隣接する画素の前記上部電極と、上下または左右方向に接続していることを特徴とする請求項 8 に記載の液晶表示装置。

40

【請求項 10】

上部電極に繋がった接続部は、走査配線または信号配線の略全幅を覆う形状であることを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 11】

上部電極に繋がった接続部は、スイッチング素子の領域を除いて、走査配線および信号配線の略全幅を覆う形状であることを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 12】

上部電極は、各画素において、絶縁膜に設けられたコンタクトホールを介して、走査配

50

線と同一層からなる共通配線に接続されていることを特徴とする請求項 8 乃至請求項 11 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示装置に関するものである。特に詳しくは、フリンジフィールドスイッチング（FFS：Fringe Field Switching）方式の液晶表示装置の電極形状に関するものである。

【背景技術】

【0002】

近年、従来のブラウン管に代わって、液晶、エレクトロルミネセンス等の原理を利用した薄型で平面形状の表示パネルを有する新しい表示装置が多く使用されるようになった。これらの新しい表示装置の代表である液晶表示装置は、薄型、軽量だけでなく、低電圧駆動できる特徴を有している。液晶表示装置は、2枚の基板の間に液晶層を形成する。片方の基板は、複数の画素がマトリクス状に配置されて表示領域を構成するアレイ基板であり、もう片方の基板がカラーフィルタ基板である。

【0003】

特に、薄膜トランジスタ（TFT：Thin Film Transistor）型液晶表示装置は、アレイ基板上の各画素に、スイッチング素子であるTFTが設けられ、各画素が独立して液晶層を駆動する電圧を保持できるので、クロストークの少ない高画質な表示が可能である。また、各画素には、TFTのON、OFFを制御する走査配線（ゲート配線）と、画像データ入力用の信号配線（ソース配線）が設けられている。各画素は、通常は走査配線と信号配線に囲まれた領域が対応する。

【0004】

インプレーンスイッチング（IPS：In-Plane Switching）方式の液晶表示装置は、片側のアレイ基板に複数の画素電極と対向電極（共通電極）を交互に配置して、基板面に対して略横電界を印加して表示を行う方式である。IPS方式は、通常のTN（Twisted Nematic）方式と比較して、視野角特性に優れている利点がある。しかし、従来のIPS方式の液晶表示装置では、通常のTN方式と比べて、光透過率が小さいという欠点がある。

【0005】

この欠点を改善した方式として、フリンジフィールドスイッチング（FFS）方式が提案されている（例えば、特許文献1、2）。FFS方式の液晶表示装置は、液晶層にフリンジ電界（横電界と縦電界の両成分を含む斜め電界）を印加して表示を行う方式である。FFS方式の液晶表示装置では、画素電極と対向電極は、IPS方式と同様に、片側のアレイ基板上に形成されるが、画素電極と対向電極は絶縁膜を介して上下に重ねられる。通常、下部電極は板形状（複数の枝形状の場合もある）で、上部電極は電氣的に共通に接続された複数の枝電極部と、その間の隙間部とを有している。

【0006】

画素電極は、下部電極でも、上部電極でもどちら側の構成も可能である。透過型では、画素電極と対向電極は、共に透明導電膜で形成されている。反射型では、上部電極は透明導電膜で、下部電極は高反射率の導電膜で形成することができる。FFS方式は上下電極間で、フリンジ電界により液晶層を駆動するようにしているため、上部電極の隙間部でない枝電極部上の液晶層も駆動することができる。例えば、透過型では、画素電極と対向電極は透明導電膜で形成されるので、画素電極および対向電極上は殆ど光透過しないIPS方式よりも光透過率が向上する利点がある。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開平11-202356号公報（例えば、図19～図21）

10

20

30

40

50

【特許文献2】特開2008-197343号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、従来のFFS方式では、上部電極の隙間部および枝電極部の幅が、液晶層にかかる電界に関連し、画素の光透過率に影響を与えた。したがって、露光やエッチング等のアレイ製造工程において、上部電極の隙間部または枝電極部の幅の寸法ばらつきが、液晶表示装置の表示ムラとして視認されるという問題点があった。

【0009】

本発明は、上記の様な問題点を解決するためになされたものであり、特に、FFS方式の液晶表示装置において、上部電極の隙間部または枝電極部の幅の寸法ばらつきによる表示ムラの少ない液晶表示装置を提供することを目的としている。

【課題を解決するための手段】

【0010】

本発明の液晶表示装置は、一对の基板と、基板間に封止された液晶層と、片方の前記基板上に、走査配線と、これに交差して形成される信号配線とによって規定される複数の画素がマトリクス状に配置された表示領域と、画素は、スイッチング素子と、下部電極と、この上層に絶縁膜を介して配置された上部電極とを有し、上部電極は、電氣的に共通に接続された複数の枝電極部と、枝電極部間の隙間部とを有すると共に、隙間部の幅と隣接する枝電極部の幅に対する比率が異なる領域を有しており、上記比率の変化に対して、光透過率が増加する領域と減少する領域の両方を有しているものである。

【発明の効果】

【0011】

本発明によれば、FFS方式の液晶表示装置において、上部電極の隙間部または枝電極部の幅の寸法ばらつきによる表示ムラを少なくすることができる。

【図面の簡単な説明】

【0012】

【図1】実施の形態1に係る液晶表示装置を模式的に示す平面図である。

【図2】実施の形態1に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。

【図3】図2のA-A断面図である。

【図4】図2のB-B断面図である。

【図5】実施の形態1に係る液晶表示装置の上部電極の主要部分を示す平面図である。

【図6】実施の形態1に係る液晶表示装置の上部電極の隙間部の幅と隣接する枝電極部の幅との比率と、光透過率との関係の一例を示す計算図である。

【図7】実施の形態1に係る液晶表示装置の上部電極の隙間部の幅と隣接する枝電極部の幅との比率と、光透過率との関係を示す図である。

【図8】図7の比率が変化した場合の光透過率との関係を示す図である。

【図9】実施の形態2に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。

【図10】実施の形態3に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。

【図11】実施の形態4に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。

【図12】実施の形態5に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。

【図13】実施の形態6に係る液晶表示装置の上部電極および下部電極を示す平面図である。

【図14】実施の形態7に係る液晶表示装置の上部電極および下部電極を示す平面図である。

10

20

30

40

50

【発明を実施するための形態】**【0013】**

以下、本発明の表示装置についての実施の形態を図面に基づいて説明する。なお、以下の実施の形態を説明するための各図において、同一符号は、同一または相当部分を示しているので、原則として重複する説明は省略する。

【0014】

実施の形態 1 .

はじめに、液晶表示装置の構成を簡単に説明する。図 1 は、実施の形態 1 に係る液晶表示装置を模式的に示す平面図である。

【0015】

液晶表示装置 100 は、表示領域 50 に複数の画素 30 がマトリクス状に配置されて構成される。そして、画素 30 を構成する走査配線、信号配線、TFT、および画素電極等が形成されたアレイ基板 10 と、アレイ基板 10 上に液晶層を介して対向配置されると共に、カラーフィルタや遮光膜（ブラックマトリクス）等が形成されたカラーフィルタ基板 20 等から構成される。なお、FFS 方式の液晶表示装置 100 では、基準電位の対向電極もアレイ基板 10 上に形成される。

【0016】

アレイ基板 10 は、ガラス、プラスチック等の透明基板 1 上において、表示領域 50 と、表示領域 50 の外周の額縁領域 55 に分けられる。額縁領域 55 には、COG (Chip On Glass) 実装技術により、走査配線駆動回路 60 および信号配線駆動回路 65 が実装されている。また、透明基板 1 の端部には、走査配線駆動回路 60 および信号配線駆動回路 65 に、各種電圧、クロック、画像データ等を供給する外部回路と接続するためのフレキシブル基板 70、75 が接続される複数の端子（図示せず）が設けられている。

【0017】

なお、図 1 では、表示領域 50 から、走査配線駆動回路 60 または信号配線駆動回路 65 の出力部へ延びる走査配線または信号配線の引き出し配線や、走査配線駆動回路 60 および信号配線駆動回路 65 の入力部と、フレキシブル基板 70、75 を接続するための透明基板 1 の端部に設けられた複数の端子とを接続する入力配線が多数本あるが、図の簡略化のためにこれらの多数の配線は図示していない。

【0018】

また、小型パネルでは、配線の総本数が比較的少ないので、走査配線用駆動回路 60 および信号配線用駆動回路 70 を一体化した駆動回路が使用されることが多い。同時に、フレキシブル基板 70、75 も、まとめて 1 枚にすることが多い。

【0019】

図 2 は、実施の形態 1 に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。図 3 は、図 2 の A - A 断面図である。図 4 は、図 2 の B - B 断面図である。

【0020】

図 2、3、4 に示すように、ガラス、プラスチック等の透明基板 1 上に、Al、Cr、Mo、Ti、Ta、W、Ni、Cu、Au、Ag 等の金属や、これらの合金または積層膜からなる走査配線 2 と、これに並行して基準電位を対向電極に供給する共通配線 21 が同一層で形成されている。そして、この上層に酸化膜、窒化膜等からなるゲート絶縁膜 3 が形成されている。走査配線 2 の一部分のゲート絶縁膜 3 上には、半導体膜 4 と、これに不純物が注入されたオーミックコンタクト膜 41 が積層して形成されている。また、走査配線 2 と交差するように、Al、Cr、Mo、Ti、Ta、W、Ni、Cu、Au、Ag 等の金属や、これらの合金または積層膜からなる信号配線 5 が形成されている。また、信号配線 5 と同一層からなるソース電極 51 とドレイン電極 52 が、オーミックコンタクト膜 41 と重なるように形成されている。ソース電極 51 とドレイン電極 52 との間のオーミックコンタクト膜 41 は除去され、チャネル部となる。このチャネル部の下層の走査配線 2 は、ゲート電極として作用し、スイッチング素子である TFT が構成されている。

【0021】

実施の形態1では、板形状の下部電極6は画素電極であり、透過型では、ITO (Indium Tin Oxide) 等の透明導電膜からなり、反射型では、Al、Ag、Pt等の金属や、これらの合金または積層膜からなり、表面が高反射率の導電膜からなっている。下部電極6は、ドレイン電極51上に直接重ねて形成して電氣的に接続されている。なお、下部電極6は、ドレイン電極51下に形成して電氣的に接続することもできる。

【0022】

信号配線5、ソース電極51、ドレイン電極52、および下部電極6の上層には、酸化膜、窒化膜、または有機樹脂膜等の絶縁膜、またはこれらの積層膜からなる保護膜7が形成されている。

10

【0023】

画素電極である下部電極6の領域の保護膜7上には、対向電極となる上部電極8が形成されている。図2に示すように、ITO等の透明導電膜からなる上部電極8は、透明導電膜がない複数の隙間部81と、電氣的に共通に接続された透明導電膜からなる複数の枝電極部82とを有する。上部電極8はスリット形状であり、枝電極部82の間の透明導電膜のない部分が隙間部81となっている。この枝電極部82と、隙間部81の保護膜7を介して露出する下部電極6との間にフリンジ電界を発生させて、液晶層を駆動する。

【0024】

実施の形態1では、詳細は後述するが、上部電極8は、枝電極部82の幅は一定で、走査配線2(左右)方向に、隙間部81の幅が異なる領域を有している。

20

【0025】

また、図2、3に示すように、上部電極8は、コンタクトホール9を介して、共通配線21に接続され、基準電位の対向電極となっている。ITO等の透明導電膜からなる上部電極8は、比抵抗が金属膜からなる走査配線2や信号配線5に比較して大きいので、画素30毎に、走査配線2と同一層からなる共通配線21に接続することで、低抵抗化を図っている。

【0026】

また、実施の形態1では、対向電極となる上部電極8を、信号配線5(上下)方向および走査配線2(左右)方向に、隣接する画素30の上部電極8と、それぞれ上部電極8と同一層で繋がった接続部85、86で接続している。接続部85、86で走査配線2および信号配線5の略全部を覆い、格子(メッシュ)形状とすることで、上部電極8のさらなる低抵抗化を図っている。

30

【0027】

この格子形状により、共通配線21に断線が生じて、上部電極8に共通配線21から基準電位が供給されなくなっても、隣接する画素30の上部電極8から接続部85、86を通じて、上部電極8に基準電位が供給されるので、表示不良にはならず、歩留まりの向上を図ることができる。

【0028】

また、接続部85、86が、走査配線2または信号配線5上を覆うことにより、走査配線2または信号配線5から液晶層への漏れ電界を遮蔽することができるので、走査配線2または信号配線5近傍に発生しやすい漏れ電界による表示不良を抑制することができる。また、カラーフィルタ基板20の走査配線2または信号配線5に沿った遮光膜をなくすることも可能になる。

40

【0029】

なお、接続部85、86は、信号配線5(上下)方向または走査配線2(左右)方向の一方だけとして、隣接する画素30の上部電極8と接続する構成でもよい。

【0030】

次に、実施の形態1の上部電極8の詳細について説明する。図5は、実施の形態1に係る液晶表示装置の上部電極の主要部分を示す平面図である。ここで、上部電極8の主要部分80とは、下部電極6と略同一の大きさの部分である。

50

【0031】

主要部分80で説明する理由は、上部電極8は、上部電極8と同一層で繋がった接続部85、86を介して、隣接する画素30の上部電極8と接続されているため、上部電極8と接続部85、86との境界が明確でないためである。また、表示に主に寄与する電極部分という機能面からも、上部電極8は、主要部分80で説明した方が適切だからである。以下では、上部電極8とは、基本的に下部電極6と略同一の大きさで、表示に主に寄与する電極部分である主要部分80を示すものとする。

【0032】

実施の形態1では、図5より、上部電極8は、外周部を除いた内側にある枝電極部82の幅W2、W3は同一($W2 = W3$)であり、隣接する隙間部81の幅C2、C3が異なる領域S2、S3が、走査配線2(左右)方向に配置されている。それぞれの隙間部81および枝電極部82の幅は一定の直線状である。

【0033】

なお、上部電極8の外周部における枝電極部82の幅については、本発明の構成条件から除外する。

【0034】

これは、上述のように、接続部85があり、上部電極8の外周部の枝電極部82の幅が、明確にならない場合があるからである。または、接続部85がなく、上部電極8が信号配線5に重ならない構成の場合でも、上部電極8と信号配線5との隙間からの光漏れを防止するために、カラーフィルタ基板20の遮光膜との重ね合わせ誤差を考慮して、上部電極8の外周部の枝電極部82の幅だけ、内側にある枝電極部82の幅よりも大きくしている場合があるからである。

【0035】

以上より、実施の形態1では、上部電極8の外周部を除いて、隙間部81の幅Cと隣接する枝電極部82の幅Wに対する比率 $R (= C / W)$ が異なる領域Sを有している。さらに、本発明の構成条件は、以下の特徴を有している。

【0036】

画素30内の上部電極8は、比率Rの変化に対して、光透過率Tが増加する領域Sと、減少する領域Sの両方を有するように構成されていることである。すなわち、画素30内の上部電極8が、アレイ製造工程の寸法ばらつきによる光透過率Tの増加と減少を打ち消し合うように構成されていることである。

【0037】

次に、本発明の作用、効果について、図6、7、8を用いて詳述する。図6は、実施の形態1に係る液晶表示装置の上部電極の隙間部の幅と隣接する枝電極部の幅との比率と、光透過率との関係の一例を示す計算図である。図7は、実施の形態1に係る液晶表示装置の上部電極の隙間部の幅と隣接する枝電極部の幅との比率と、光透過率との関係を示す図である。図8は、図7の比率が変化したときの光透過率の関係を示す図である。

【0038】

なお、光透過率Tは、比率Rの領域S内でも一定ではなく、隙間部81および枝電極部82の位置によっても異なるので、比率Rの領域Sにおける平均値を示すものとする。また、光透過率Tは、最大光透過率を100%として規格化している。

【0039】

図6の計算図に示すように、上部電極8の隙間部81の幅Cと隣接する枝電極部82の幅Wとの比率 $R (= C / W)$ に対して、FFS方式の液晶表示装置100では、光透過率Tは、極大値の光透過率T1になる比率R1が存在する山形状の計算結果となる。図6の計算例では、枝電極部82の幅Wを $3 \mu m$ の一定として、隣接する隙間部81の幅Cを $4.5 \sim 6.75 \mu m$ の間の5点の比率Rの透過率Tを計算したものである。また、図6の計算例では、表示ムラが特に視認されやすい中間階調の光透過率Tが50%程度となる電圧条件で計算している。

【0040】

10

20

30

40

50

この極大値の光透過率 T_1 になる比率 R_1 の値は、表示階調や、液晶層の材料や液晶層厚、保護膜厚や、上部電極 8 の隙間部 8 1 の幅 C や枝電極部 8 2 の幅 W の値等にも依存する。

【0041】

従来の FFS 方式の液晶表示装置 100 では、上部電極 8 の外周部を除いて、複数の隙間部 8 1 の幅 C および枝電極部 8 2 の幅 W はそれぞれ同一として、一つの比率 R で設計するのが一般的であった。

【0042】

しかし、実際には、露光工程やエッチング工程等のアレイ製造工程において、上部電極 8 の隙間部 8 1 の幅 C と隣接する枝電極部 8 2 の幅 W に寸法ばらつきが生じる。その結果、隙間部 8 1 の幅 C と隣接する枝電極部 8 2 の幅 W との比率 R が変化する。図 7 から分かるように、上部電極 8 が、例えば、比率 R が一つだけの設計の場合、寸法ばらつきによって、比率 R が、どちらの側に変化しても、光透過率 T は変化する。

10

【0043】

したがって、表示領域 50 のある部分において、上部電極 8 の隙間部 8 1 の幅 C と隣接する枝電極部 8 2 の幅 W に寸法ばらつきが生じると、この比率 R がばらつくので、光透過率 T が変化して、液晶表示装置 100 の表示ムラとして視認されやすくなる。

【0044】

厳密に言えば、表示ムラは光透過率 T だけで決まるのではなく、光透過率 T に、その光透過率 T の領域 S の面積をかけた光透過量 M のばらつきとして視認される。

20

【0045】

一方、実施の形態 1 では、図 5、7 に示すように、上部電極 8 の枝電極部 8 2 の幅 W_2 、 W_3 は同一 ($W_2 = W_3$) であるが、隣接する隙間部 8 1 の幅 C_2 、 C_3 は 2 種類として、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の 2 種類の領域 S_2 、 S_3 を有している。例えば、図 7 では、比率 R_2 、 R_3 は、 $R_2 < R_1 < R_3$ であり、比率 R_2 、 R_3 にそれぞれ対応した領域 S_2 、 S_3 の光透過率 T_2 、 T_3 は、極大値の光透過率 T_1 より多少小さい値である。

【0046】

次に、図 8 を用いて、アレイ製造工程による寸法ばらつきで、表示領域 50 のある部分において、上部電極 8 の領域 S_2 、 S_3 の比率 R_2 、 R_3 が、それぞれ比率変化量 ΔR_2 、 ΔR_3 だけ大きくなり、比率 R_{2b} 、 R_{3b} となった場合を例に説明する。このようになる場合は、例えば、オーバー露光、またはオーバーエッチング等により、上部電極 8 の隙間部 8 1 の幅 C_2 、 C_3 が大きくなり、枝電極部 8 2 の幅 W_2 、 W_3 が小さくなった場合が該当する。なお、隙間部 8 1 の幅 C_2 、 C_3 、および枝電極部 8 2 の幅 W_2 、 W_3 がそれぞれ同一の寸法変化をしても、比率変化量 ΔR は同一とは限らない。

30

【0047】

図 8 では、比率 R_2 の領域 S_2 は、 $R_{2b} = R_2 + \Delta R_2$ となり、光透過率 T_2 は光透過率 T_{2b} に増加する。一方、比率 R_3 の領域 S_3 は、 $R_{3b} = R_3 + \Delta R_3$ となり、光透過率 T_3 は光透過率 T_{3b} に減少する。このように、上部電極 8 は、比率 R の変化に対して、透過率 T が増加する領域 S_2 と、減少する領域 S_3 の両方を有している。画素 30 の光透過量 M は、光透過率 T_{2b} にその領域 S_2 の面積をかけたものと、光透過率 T_{3b} にその領域 S_3 の面積を合計したものになる。

40

【0048】

画素 30 の光透過量 M の変化は、光透過率 T の増加 ($T_{2b} - T_2$) に領域 S_2 の面積をかけたものと、光透過率 T の減少 ($T_3 - T_{3b}$) に領域 S_3 の面積をかけたものの合計となり、光透過量 M の増加と減少が打ち消しあうように作用するので、画素 30 の光透過量 M の変化を小さくすることができ、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを抑制できる。

【0049】

特に、アレイ製造工程の寸法ばらつきによる画素 30 の光透過量 M の増加量と、減少量

50

とが略同一となるように、比率 R_2 、 R_3 と、その領域 S_2 、 S_3 の面積を設計することが望ましい。このようにすることで、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

【0050】

上記の例では、比率 R が大きくなった場合を取り上げたが、小さくなった場合でも、領域 S_2 、 S_3 の光透過率 T_2 、 T_3 の増加、減少が逆にはなるが、打ち消しあうように作用するので、同様に、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを抑制できる。

【0051】

実施の形態 2 .

10

図 9 は、実施の形態 2 に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。実施の形態 1 では、上部電極 8 の枝電極部 82 の幅 W を同一 ($W_2 = W_3$) としたが、実施の形態 2 では、上部電極 8 の隙間部 81 の幅 C を同一 ($C_2 = C_3$) として、枝電極部 82 の幅 W_2 、 W_3 を異ならせて、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ に対応した 2 種類の領域 S_2 、 S_3 が、走査配線 2 (左右) 方向に配置されている。

【0052】

実施の形態 2 においても、実施の形態 1 と同様に、画素 30 内において、比率 R の変化による光透過率 T が増加する領域 S と減少する領域 S の両方を有している。そして、光透過量 M の増加量と、減少量とが略同一となるように、比率 R_2 、 R_3 と、その領域 S_2 、 S_3 の面積を設計すれば、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

20

【0053】

実施の形態 3 .

図 10 は、実施の形態 3 に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。実施の形態 1、2 では、上部電極 8 のそれぞれの隙間部 81 の幅 C または枝電極部 82 の幅 W は、一定の直線状としたが、実施の形態 3 では、上部電極 8 の枝電極部 82 の幅は同一 ($W_2 = W_3$) であるが、一つの隙間部 81 内において異なる幅 C_2 、 C_3 を有している。また、隙間部 81 の形状は、走査配線 2 (左右) 方向に、交互に上下対称に配置されている。

【0054】

30

実施の形態 3 においても、実施の形態 1、2 と同様に、画素 30 内において、比率 R の変化による光透過率 T が増加する領域 S と減少する領域 S の両方を有している。そして、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の変化による光透過量 M の増加量と、減少量とが略同一となるように、比率 R_2 、 R_3 とその領域 S_2 、 S_3 の面積を設計すれば、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

【0055】

実施の形態 4 .

図 11 は、実施の形態 4 に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。実施の形態 3 では、隙間部 81 の形状は、走査配線 2 (左右) 方向に、交互に上下対称に配置されていたが、実施の形態 4 では、隙間部 81 の形状は、走査配線 2 (左右) 方向に、同一方向に配置されている。

40

【0056】

隙間部 81 の幅 C_2 、 C_3 と、隣接する枝電極部 82 の幅 W_2 、 W_3 はそれぞれ異なっているが、それぞれの領域 S_2 、 S_3 における隙間部 81 の幅 C_2 、 C_3 と、枝電極部 82 の幅 W_2 、 W_3 の和 P は、 $P = C_2 + W_2 = C_3 + W_3$ の一定となっている。

【0057】

また、実施の形態 1 ~ 3 では、上部電極 8 に繋がった接続部 85、86 は、走査配線 2 および信号配線 5 の略全体を覆っていたが、実施の形態 4 では、接続部 85、86 は、TFT 領域 T を除いて、走査配線 2 および信号配線 5 の略全幅を覆うように形成されている

50

。これにより、上部電極 8 に繋がった接続部 8 5、8 6 の電位が、TFT の ON、OFF 特性に与える影響を少なくすることができる。

【0058】

実施の形態 4 においても、実施の形態 1 ~ 3 と同様に、画素 30 内において、比率 R の変化による光透過率 T が増加する領域 S と減少する領域 S の両方を有している。そして、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の変化による光透過量 M の増加量と、減少量とが略同一となるように、比率 R_2 、 R_3 とその領域 S₂、S₃ の面積を設計すれば、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

【0059】

10

実施の形態 5 .

図 12 は、実施の形態 5 に係る液晶表示装置の表示領域の画素を拡大して示す平面図である。実施の形態 5 では、実施の形態 1 と同様に、上部電極 8 の枝電極部 8 2 の幅 W_2 、 W_3 は同一 ($W_2 = W_3$) であるが、隣接する隙間部 8 1 の幅 C_2 、 C_3 は異なっており、隙間部 8 1 の幅 C_2 、 C_3 が、走査配線 2 (左右) 方向に、交互に配置されている。それぞれの隙間部 8 1 および枝電極部 8 2 の幅は一定の直線状である。すなわち、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の領域 S₂、S₃ の一部分が交互に配置されている。

【0060】

また、実施の形態 5 では、上部電極 8 に繋がった接続部 8 5、8 6 は、走査配線 2 および信号配線 5 の一部分だけを覆うように形成されている。この場合、接続部 8 5、8 6 による走査配線 2 または信号配線 5 からの漏れ電界の遮蔽効果は小さくなるが、走査配線 2 または信号配線 5 との寄生容量の増加を抑制できる。また、保護膜 7 の膜欠損による接続部 8 5 と信号配線 5 との短絡、または、ゲート絶縁膜 3 および保護膜 7 の膜欠損による接続部 8 6 と走査配線 2 との短絡の発生を抑制できる。

20

【0061】

実施の形態 5 においても、実施の形態 1 ~ 4 と同様に、画素 30 内において、比率 R の変化による光透過率 T が増加する領域 S と減少する領域 S の両方を有している。そして、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の変化による光透過量 M の増加量と、減少量とが略同一となるように、比率 R_2 、 R_3 とその領域 S₂、S₃ の面積を設計すれば、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

30

【0062】

実施の形態 6 .

図 13 は、実施の形態 6 に係る液晶表示装置の上部電極および下部電極を示す平面図である。実施の形態 6 では、下部電極 6 が対向電極で、上部電極 8 が画素電極である。そして、上部電極 8 の形状を、隙間部 8 1 の少なくとも片方の端部が開放された櫛歯形状としたものである。

【0063】

この場合、上部電極 8 は画素電極であるので、ドレイン電極 (図示せず) と接続し、隣接する画素 30 の上部電極 8 とは分離する。下部電極 6 は基準電位の共通配線 (図示せず) に接続する。

40

【0064】

また、上部電極 8 が櫛歯形状の場合でも、下部電極 6 が画素電極で、上部電極 8 が対向電極とすることもできる。この場合は、実施の形態 1 ~ 5 のように、上部電極 8 は、隣接する画素 30 の上部電極 8 と接続部で接続することができる。

【0065】

実施の形態 6 は、実施の形態 1、5 と同様に、上部電極 8 は、枝電極部 8 2 の幅 W_2 、 W_3 は同一 ($W_2 = W_3$) であるが、隣接する隙間部 8 1 の幅 C_2 、 C_3 は異なっており、隙間部 8 1 の幅 C_2 、 C_3 が、走査配線 2 (左右) 方向に交互に配置されている。それ

50

その隙間部 8 1 および枝電極部 8 2 の幅は一定の直線状である。すなわち、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の領域 S_2 、 S_3 の一部分が交互に配置されている。

【0066】

上部電極 8 をスリット形状から櫛歯形状にすることで、点線の領域 G で示される隙間部 8 1 の片方の端部が開放されるので、この領域 G にも下部電極 6 が露出してフリンジ電界がより有効に作用し、光透過量 M を増加することができる。

【0067】

実施の形態 6 においても、実施の形態 1 ~ 5 と同様に、画素 30 内において、比率 R の変化による光透過率 T が増加する領域 S と減少する領域 S の両方を有している。そして、比率 R_2 、 R_3 の変化による光透過量 M の増加量と、減少量とが略同一となるように、比率 R_2 、 R_3 とその領域 S_2 、 S_3 の面積を設計すれば、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

10

【0068】

実施の形態 7 .

図 1 4 は、実施の形態 7 に係る液晶表示装置の上部電極および下部電極を示す平面図である。実施の形態 7 も、実施の形態 6 と同様に、下部電極 6 が対向電極で、上部電極 8 が画素電極である。また、上部電極 8 は、隙間部 8 1 の少なくとも片方の端部が開放された櫛歯形状としたものである。

20

【0069】

実施の形態 7 は、実施の形態 4 と同様に、一つの隙間部 8 1 内で異なる幅 C_2 、 C_3 の 2 種類を有しており、これに対応した枝電極部 8 2 の幅 W_2 、 W_3 を有する領域 S_2 、 S_3 が信号配線 5 (上下) 方向に配置されている。隙間部 8 1 の幅 C_2 、 C_3 と、枝電極部 8 2 の幅 W_2 、 W_3 はそれぞれ異なっているが、それぞれの領域 S_2 、 S_3 における隙間部 8 1 の幅 C_2 、 C_3 と、枝電極部 8 2 の幅 W_2 、 W_3 の和 P は、 $P = C_2 + W_2 = C_3 + W_3$ の一定となっている。

【0070】

実施の形態 7 においても、実施の形態 1 ~ 6 と同様に、画素 30 内において、比率 R の変化による光透過率 T が増加する領域 S と減少する領域 S の両方を有している。そして、比率 $R_2 (= C_2 / W_2)$ 、 $R_3 (= C_3 / W_3)$ の変化による光透過量 M の増加量と、減少量とが略同一となるように、比率 R_2 、 R_3 とその領域 S_2 、 S_3 の面積を設計すれば、画素 30 の光透過量 M の変化は殆どなくなり、アレイ製造工程の寸法ばらつきによる液晶表示装置 100 の表示ムラを解消できる。

30

【0071】

以上の実施の形態では、上部電極 8 は、比率 $R (= C / W)$ が 2 種類の場合を示したが、3 種類以上でもよい。例えば、比率 R が異なる領域 S が n 種類ある場合でも、比率 R の変化に対して、光透過率 T が増加する領域 S と、減少する領域 S の両方を有するようにして、画素 30 内の光透過量 M の増加量と減少量が略同一になるように n 種類の比率 R と、それぞれの領域 S の面積を設計して配置すればよい。

40

【0072】

また、上部電極 8 の隙間部 8 1 または枝電極部 8 2 の形状は、2 つ以上の幅の変化を有する階段形状や、凹凸形状でもよい。また、連続した幅の変化を有する三角形、台形状としてもよい。また、直線形状でなくても、ジグザグ形状、曲線形状としてもよい。

【0073】

また、以上の実施の形態では、上部電極 8 の隙間部 8 1 および枝電極部 8 2 は、信号配線 5 (上下) 方向に配置されていたが、走査配線 2 (左右) 方向に配置してもよい。または、走査配線 2 (左右) 方向または信号配線 5 (上下) 方向に対して、斜め方向に配置してもよい。

【0074】

50

また、以上の実施の形態では、ＴＦＴはチャネルエッチ逆スタガ型構造の場合を示したが、エッチストップ逆スタガ型、トップゲート型等のＴＦＴを使用した液晶表示装置にも適用できる。

【００７５】

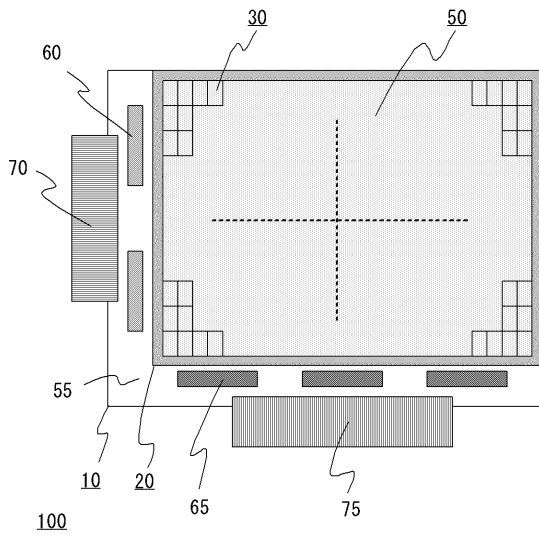
また、以上の実施の形態では、駆動回路がＣＯＧ実装の場合を示したが、ＴＡＢ（Ｔａｐｅ　Ａｕｔｏｍａｔｅｄ　Ｂｏｎｄｉｎｇ）実装や、アレイ基板上に駆動回路もＴＦＴで形成した駆動回路内蔵の液晶表示装置にも適用できる。

【符号の説明】

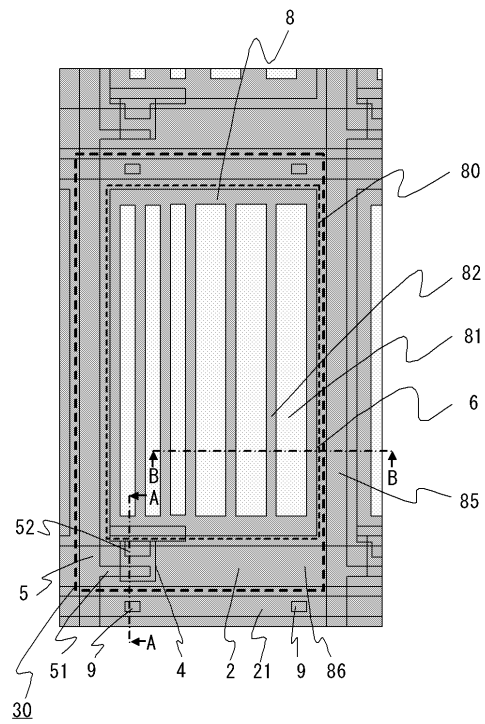
【００７６】

１	透明基板	10
２	走査配線	
３	ゲート絶縁膜	
４	半導体膜	
５	信号配線	
６	下部電極	
７	保護膜	
８	上部電極	
９	コンタクトホール	
１０	アレイ基板	
２０	カラーフィルタ基板	20
２１	共通配線	
３０	画素	
４１	オーミックコンタクト膜	
５０	表示領域	
５１	ソース電極	
５２	ドレイン電極	
５５	額縁領域	
６０	走査配線用駆動回路	
６５	信号配線用駆動回路	
７０、７５	フレキシブル基板	30
８０	上部電極の主要部分	
８１	隙間部	
８２	枝電極部	
８５、８６	接続部	
１００	液晶表示装置	
Ｃ、Ｃ２、Ｃ３	隙間部の幅	
Ｗ、Ｗ２、Ｗ３	枝電極部の幅	
Ｒ、Ｒ２、Ｒ３	比率	
Ｓ、Ｓ２、Ｓ３	領域	
Ｔ、Ｔ２、Ｔ３	光透過率	40
Ｍ	光透過量	

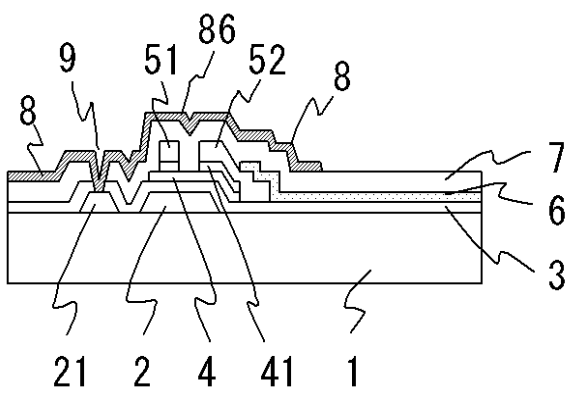
【図 1】



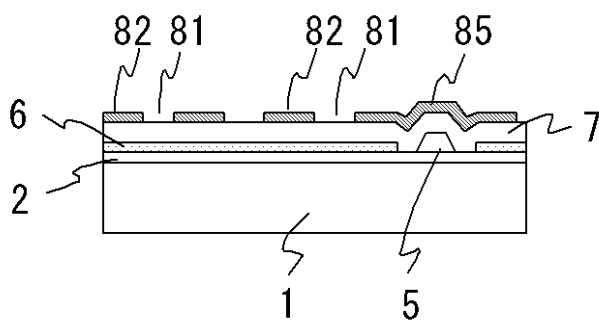
【図 2】



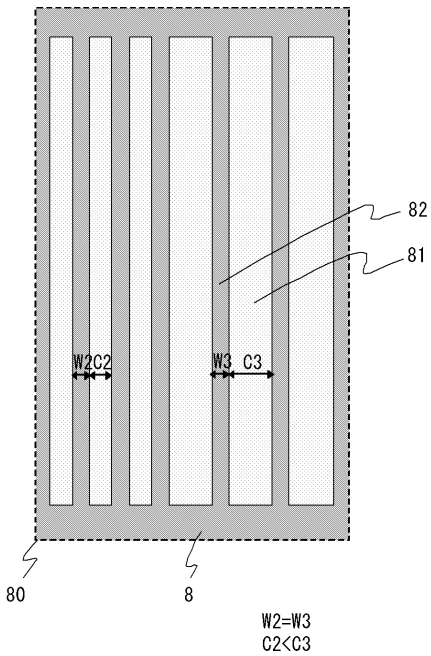
【図 3】



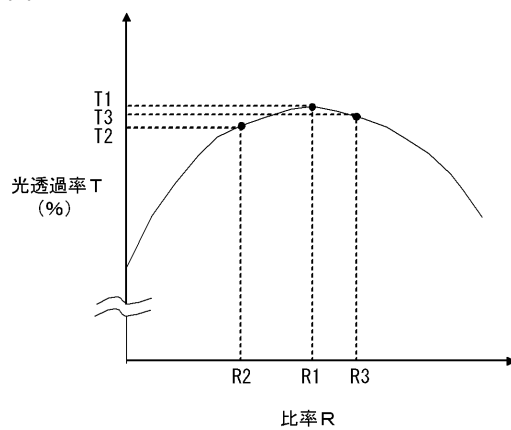
【図 4】



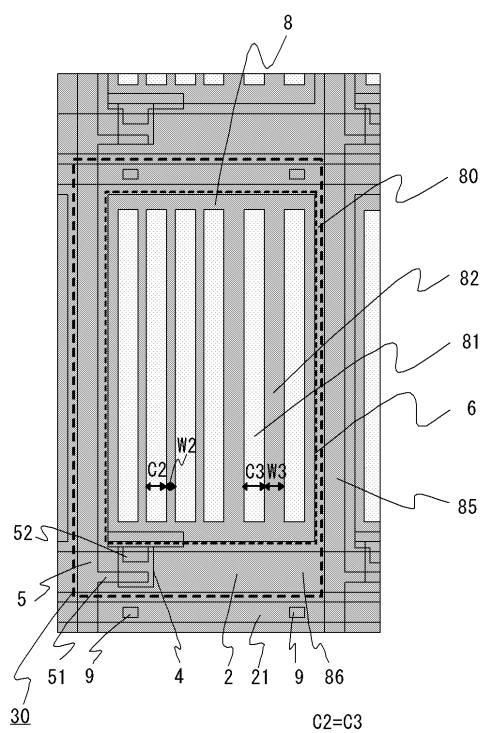
【図 5】



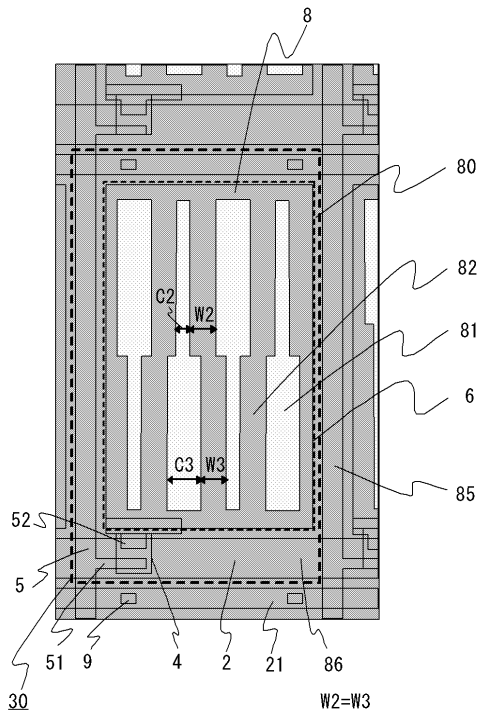
【圖 7】



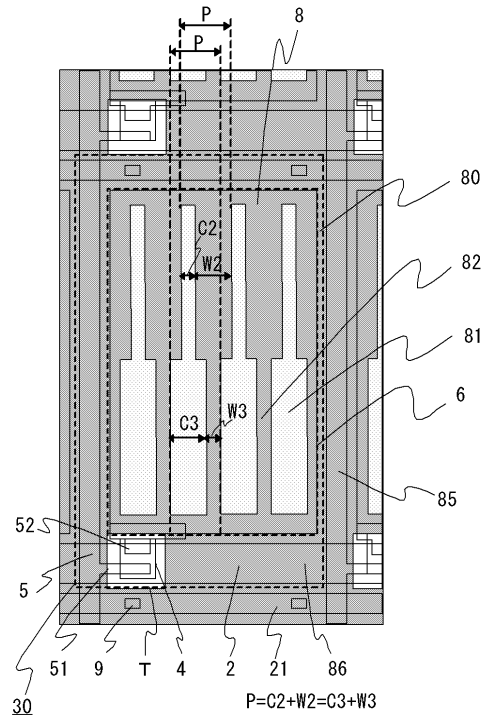
【图 9】



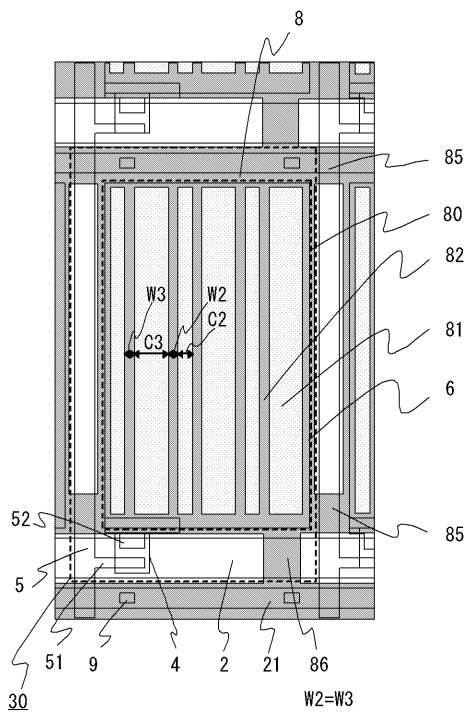
【図 10】



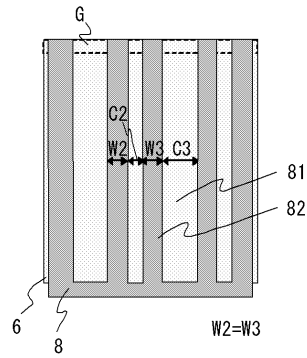
【図 11】



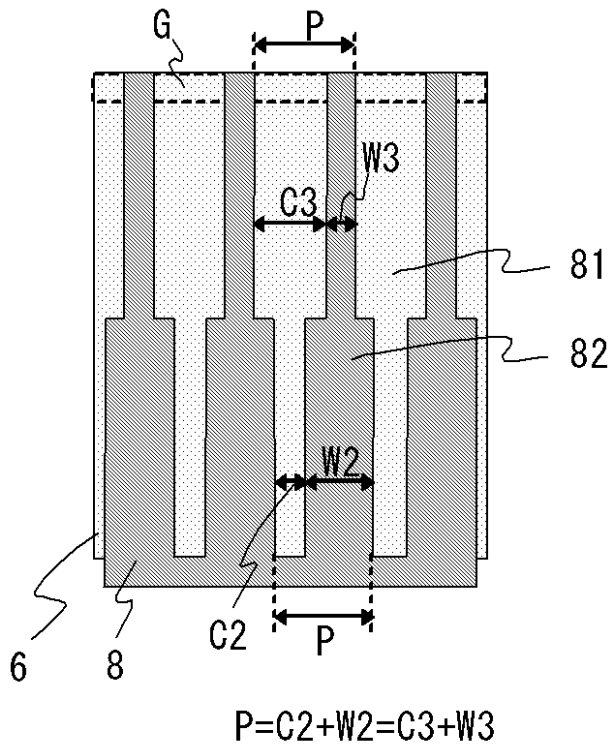
【図 12】



【図 13】



【図 14】



フロントページの続き

F ターム(参考) 2H092 GA14 GA15 GA17 GA25 GA29 GA50 GA60 HA04 HA05 JA26
JA46 JB05 JB06 JB07 JB24 JB33 JB57 KA12 KA13 KA17
KA24 KB03 KB24 MA16 MA17 NA01 NA24 NA29

专利名称(译)	液晶表示装置		
公开(公告)号	JP2011154281A	公开(公告)日	2011-08-11
申请号	JP2010016795	申请日	2010-01-28
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	永野慎吾		
发明人	永野 慎吾		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F2001/134372		
FI分类号	G02F1/1343 G02F1/1368 G02F1/13.101		
F-TERM分类号	2H092/GA14 2H092/GA15 2H092/GA17 2H092/GA25 2H092/GA29 2H092/GA50 2H092/GA60 2H092/HA04 2H092/HA05 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB06 2H092/JB07 2H092/JB24 2H092/JB33 2H092/JB57 2H092/KA12 2H092/KA13 2H092/KA17 2H092/KA24 2H092/KB03 2H092/KB24 2H092/MA16 2H092/MA17 2H092/NA01 2H092/NA24 2H092/NA29 2H192/AA24 2H192/BB12 2H192/BB64 2H192/BC31 2H192/BC61 2H192/CB05 2H192/CB61 2H192/EA22 2H192/EA43 2H192/JA32		
代理人(译)	高桥省吾 稻叶忠彦 村上佳菜子		
其他公开文献	JP5589408B2		
外部链接	Espacenet		

摘要(译)

在常规的FFS型液晶显示装置中，像素的上电极之间的间隙的宽度或分支电极的宽度与施加至液晶层的电场强度有关并且影响光透射率。存在的问题是，容易在视觉上将在阵列制造过程中诸如上电极的曝光和蚀刻的尺寸变化识别为液晶显示装置的显示不均匀。液晶显示装置100的像素30包括扫描配线2，信号配线5，TFT，下部电极6和上部电极8，上部电极8设置在其上层上插入有保护膜7。上电极8具有多个共同电连接的分支电极部分82和在分支电极部分82之间的间隙部分81。上电极8具有区域S，该区域S相对于间隙81的宽度C和相邻的分支电极部82的宽度W具有比率 $R (= C / W)$ ，并且比率R由于尺寸变化而具有不同。并且具有透光率T增加的区域S和透光率T减小的区域S。[选择图]图2

