

【公報種別】 特許公報の訂正

【部門区分】 第 6 部門第 2 区分

【発行日】 令和1年6月12日(2019.6.12)

【特許番号】 特許第6510569号(P6510569)

【登録日】 平成31年4月12日(2019.4.12)

【特許公報発行日】 令和1年5月8日(2019.5.8)

【年通号数】 特許・実用新案公報2019-017

【出願番号】 特願2017-5120(P2017-5120)

【訂正要旨】 発明の名称の誤載により下記のとおり全文を訂正する。

【国際特許分類】

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 2 F 1/133 (2006.01)

【F I】

G 0 9 G 3/36

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 6 0 V

G 0 9 G 3/20 6 6 0 U

G 0 9 G 3/20 6 1 1 A

G 0 2 F 1/133 5 5 0

【記】 別紙のとおり

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6510569号
(P6510569)

(45) 発行日 令和1年5月8日(2019.5.8)

(24) 登録日 平成31年4月12日(2019.4.12)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G09G 3/20 (2006.01)	G09G 3/20 624B
G02F 1/133 (2006.01)	G09G 3/20 660V
	G09G 3/20 660U
	G09G 3/20 611A
請求項の数 10 (全 37 頁) 最終頁に続く	

(21) 出願番号	特願2017-5120 (P2017-5120)	(73) 特許権者	000153878
(22) 出願日	平成29年1月16日(2017.1.16)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2015-78460 (P2015-78460)		神奈川県厚木市長谷398番地
原出願日	平成23年1月13日(2011.1.13)	(72) 発明者	豊高 耕平
(65) 公開番号	特開2017-72863 (P2017-72863A)		神奈川県厚木市長谷398番地 株式会社
(43) 公開日	平成29年4月13日(2017.4.13)		半導体エネルギー研究所内
審査請求日	平成29年2月14日(2017.2.14)	(72) 発明者	楠 紘慈
(31) 優先権主張番号	特願2010-9853 (P2010-9853)		神奈川県厚木市長谷398番地 株式会社
(32) 優先日	平成22年1月20日(2010.1.20)		半導体エネルギー研究所内
(33) 優先権主張国	日本国(JP)	審査官	橘 皇徳
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

液晶素子と、酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって、前記トランジスタは、前記液晶素子と電氣的に接続され、前記酸化物半導体層は、第1の酸化物半導体層と、前記第1の酸化物半導体層上の第2の酸化物半導体層と、を有し、前記第1の酸化物半導体層は、InとGaとZnとを有し、前記第2の酸化物半導体層は、InとGaとZnとを有し、前記第2の酸化物半導体層は、c軸配向した結晶領域を有し、前記第1の酸化物半導体層において占める結晶領域の割合は、前記第2の酸化物半導体層において占める結晶領域の割合よりも低く、前記液晶表示装置が有する前記画素に信号が入力され、前記液晶表示装置は、オフ状態となる前に、前記画素に信号が入力されることで初期状態画像が表示されることを特徴とする液晶表示装置。

【請求項2】

液晶素子と、酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第1の酸化物半導体層と、前記第1の酸化物半導体層上の第2の酸化物半導体層と、を有し、

前記第1の酸化物半導体層は、InとGaとZnとを有し、

前記第2の酸化物半導体層は、InとGaとZnとを有し、

前記第2の酸化物半導体層は、c軸配向した結晶領域を有し、

前記第1の酸化物半導体層において占める結晶領域の割合は、前記第2の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置は、オフ状態となる前に、前記画素に信号が入力されることで黒表示になることを特徴とする液晶表示装置。

【請求項3】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、

前記液晶表示装置は、ノーマリーブラックであり、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第1の酸化物半導体層と、前記第1の酸化物半導体層上の第2の酸化物半導体層と、を有し、

前記第1の酸化物半導体層は、InとGaとZnとを有し、

前記第2の酸化物半導体層は、InとGaとZnとを有し、

前記第2の酸化物半導体層は、c軸配向した結晶領域を有し、

前記第1の酸化物半導体層において占める結晶領域の割合は、前記第2の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置は、オフ状態となる前に、前記画素に信号が入力されることで黒表示になることを特徴とする液晶表示装置。

【請求項4】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第1の酸化物半導体層と、前記第1の酸化物半導体層上の第2の酸化物半導体層と、を有し、

前記第1の酸化物半導体層は、InとGaとZnとを有し、

前記第2の酸化物半導体層は、InとGaとZnとを有し、

前記第1の酸化物半導体層において占める結晶領域の割合は、前記第2の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置に画像を表示する期間として、第1の期間と、第2の期間と、を有し

、

前記第1の期間において前記画素には静止画が表示され、

前記第2の期間において前記画素には動画が表示され、

前記第1の期間において前記画素に画像信号を書き込む頻度は、前記第2の期間において前記画素に画像信号を書き込む頻度よりも低く、

前記液晶表示装置はオフ状態となる前に、前記画素に信号が入力されることで初期状態画像が表示されることを特徴とする液晶表示装置。

【請求項5】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第1の酸化物半導体層と、前記第1の酸化物半導体層上の第2

の酸化物半導体層と、を有し、

前記第 1 の酸化物半導体層は、I n と G a と Z n とを有し、

前記第 2 の酸化物半導体層は、I n と G a と Z n とを有し、

前記第 1 の酸化物半導体層において占める結晶領域の割合は、前記第 2 の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置に画像を表示する期間として、第 1 の期間と、第 2 の期間と、を有し

、

前記第 1 の期間において前記画素には静止画が表示され、

前記第 2 の期間において前記画素には動画が表示され、

前記第 1 の期間において前記画素に画像信号を書き込む頻度は、前記第 2 の期間において前記画素に画像信号を書き込む頻度よりも低く、

前記液晶表示装置はオフ状態となる前に、前記画素に信号が入力されることで黒表示になることを特徴とする液晶表示装置。

【請求項 6】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、

前記液晶表示装置は、ノーマリーブラックであり、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第 1 の酸化物半導体層と、前記第 1 の酸化物半導体層上の第 2 の酸化物半導体層と、を有し、

前記第 1 の酸化物半導体層は、I n と G a と Z n とを有し、

前記第 2 の酸化物半導体層は、I n と G a と Z n とを有し、

前記第 1 の酸化物半導体層において占める結晶領域の割合は、前記第 2 の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置に画像を表示する期間として、第 1 の期間と、第 2 の期間と、を有し

、

前記第 1 の期間において前記画素には静止画が表示され、

前記第 2 の期間において前記画素には動画が表示され、

前記第 1 の期間において前記画素に画像信号を書き込む頻度は、前記第 2 の期間において前記画素に画像信号を書き込む頻度よりも低く、

前記液晶表示装置はオフ状態となる前に、前記画素に信号が入力されることで黒表示になることを特徴とする液晶表示装置。

【請求項 7】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第 1 の酸化物半導体層と、前記第 1 の酸化物半導体層上の第 2 の酸化物半導体層と、を有し、

前記第 1 の酸化物半導体層は、I n と G a と Z n とを有し、

前記第 2 の酸化物半導体層は、I n と G a と Z n とを有し、

前記第 2 の酸化物半導体層は、c 軸配向した結晶領域を有し、

前記第 1 の酸化物半導体層において占める結晶領域の割合は、前記第 2 の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置に画像を表示する期間として、第 1 の期間と、第 2 の期間と、を有し

、

前記第 1 の期間において前記画素には静止画が表示され、

前記第 2 の期間において前記画素には動画が表示され、

前記第 1 の期間において前記画素に画像信号を書き込む頻度は、前記第 2 の期間におい

て前記画素に画像信号を書き込む頻度よりも低く、

前記液晶表示装置はオフ状態となる前に、前記画素に信号が入力されることで初期状態画像が表示されることを特徴とする液晶表示装置。

【請求項 8】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第 1 の酸化物半導体層と、前記第 1 の酸化物半導体層上の第 2 の酸化物半導体層と、を有し、

前記第 1 の酸化物半導体層は、In と Ga と Zn とを有し、

前記第 2 の酸化物半導体層は、In と Ga と Zn とを有し、

前記第 2 の酸化物半導体層は、c 軸配向した結晶領域を有し、

前記第 1 の酸化物半導体層において占める結晶領域の割合は、前記第 2 の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置に画像を表示する期間として、第 1 の期間と、第 2 の期間と、を有し

、前記第 1 の期間において前記画素には静止画が表示され、

前記第 2 の期間において前記画素には動画が表示され、

前記第 1 の期間において前記画素に画像信号を書き込む頻度は、前記第 2 の期間において前記画素に画像信号を書き込む頻度よりも低く、

前記液晶表示装置はオフ状態となる前に、前記画素に信号が入力されることで黒表示になることを特徴とする液晶表示装置。

【請求項 9】

液晶素子と、

酸化物半導体層を有するトランジスタと、を有する画素を有する液晶表示装置であって

、前記液晶表示装置は、ノーマリーブラックであり、

前記トランジスタは、前記液晶素子と電氣的に接続され、

前記酸化物半導体層は、第 1 の酸化物半導体層と、前記第 1 の酸化物半導体層上の第 2 の酸化物半導体層と、を有し、

前記第 1 の酸化物半導体層は、In と Ga と Zn とを有し、

前記第 2 の酸化物半導体層は、In と Ga と Zn とを有し、

前記第 2 の酸化物半導体層は、c 軸配向した結晶領域を有し、

前記第 1 の酸化物半導体層において占める結晶領域の割合は、前記第 2 の酸化物半導体層において占める結晶領域の割合よりも低く、

前記液晶表示装置に画像を表示する期間として、第 1 の期間と、第 2 の期間と、を有し

、前記第 1 の期間において前記画素には静止画が表示され、

前記第 2 の期間において前記画素には動画が表示され、

前記第 1 の期間において前記画素に画像信号を書き込む頻度は、前記第 2 の期間において前記画素に画像信号を書き込む頻度よりも低く、

前記液晶表示装置はオフ状態となる前に、前記画素に信号が入力されることで黒表示になることを特徴とする液晶表示装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか一において、

前記トランジスタは、ゲート電極層と、前記ゲート電極層上のゲート絶縁層と、前記ゲート絶縁層上の前記酸化物半導体層と、前記酸化物半導体層上のソース電極層及びドレイン電極層と、前記ソース電極層上及び前記ドレイン電極層上の無機絶縁層と、を有することを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

液晶表示装置の駆動方法、及び液晶表示装置に関する。

【背景技術】

【0002】

絶縁表面を有する基板上に形成された半導体薄膜を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。

【0003】

薄膜トランジスタを用いた電気デバイスには、携帯電話、ノート型のパーソナルコンピュータなどのモバイル機器などが挙げられるが、このような携帯用の電子デバイスにとって連続動作時間に影響する消費電力の問題は大きい。また大型化が進むテレビジョン装置などにとっても大型化に伴う消費電力の増大を抑制することは重要である。

【0004】

表示装置において、画素に入力された画像データを書き換える際に、連続する期間の画像データが同じ場合であっても、同じ画像データを再度書き込む動作が行われる。結果として、同じ画像データであっても複数回画像データを書き込む動作を行うことで、消費電力が増加してしまう。このような表示装置の消費電力増加を抑制するために、例えば、静止画表示において、画面を一回走査し画像データを書き込んだ後は、非走査期間として走査期間よりも長い休止期間を設ける技術が報告されている（例えば、特許文献1及び非特許文献1参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】米国特許第7321353号明細書

【非特許文献】

【0006】

【非特許文献1】K. Tsudara, IDW'02 Proc., p. 295-298

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、画面を一回走査し、画像データを書き込んだ後に走査期間よりも長い休止期間を設けて静止画を表示し続ける表示方法では、液晶に任意の電圧が印加されたままになってしまうので、液晶が劣化してしまい画像表示機能の低下を招くという問題がある。また、画像データが残存したままであると、表示装置の電源をオフしたにもかかわらず画面に画像データが残ってしまうという恐れがある。

【0008】

従って、液晶表示装置において、上記のような画像表示機能の低下を抑えることを課題の一とする。

【0009】

また、低消費電力化を図ることのできる液晶表示装置、及び液晶表示装置の駆動方法を提供することを課題の一とする。

【課題を解決するための手段】

【0010】

液晶表示装置は、電力の供給の開始により動作し、電力の供給の停止により非動作となる。本明細書では、液晶表示装置において電力が供給されている状態（電源オンの状態）をオン状態、電力の供給が停止されている状態（電源オフの状態）をオフ状態とよび、液晶表示装置をオン状態とする制御信号を開始信号、オフ状態とする制御信号を停止信号とよぶ。

【0011】

液晶表示装置に設けられる液晶素子は、画素電極と共通電極と該電極間に設けられる液晶で構成され、画素電極と共通電極とにそれぞれ異なる電位を与えることで液晶素子に電圧を印加する。液晶素子に電圧を印加すると電界が形成され、液晶に電界がかかり、液晶が応答して画像を表示する。

【0012】

一方、画素電極と共通電極とに同電位を与えると、電極間に電位差が生じないので液晶素子にも電圧が印加されない。よって液晶素子に電界も形成されず、液晶に電界がかからないため、液晶は応答しない。本明細書では、このような電界がかかっていない状態（非応答状態）の液晶を初期状態（液晶初期状態）とよぶ。

【0013】

液晶初期状態であった液晶は、開始信号を受けてオン状態となった表示装置において、電界がかかり応答して画像を表示し、停止信号を受けてオフ状態となった表示装置において初期状態に戻る。

【0014】

本明細書に開示する液晶表示装置は、容量素子に電荷を蓄え、その電荷によって液晶素子に加える電圧を保持して、表示画像を保持する画素構成を有する。このような液晶表示装置のオン状態において、容量素子及び液晶素子に電氣的に接続するスイッチング素子は、オフ状態における電流値（オフ電流値）が低い半導体素子であることが好ましい。

【0015】

オフ電流値が低い半導体素子であると、半導体素子を介して容量素子から電荷が漏れにくく、液晶素子に加える電圧を長時間保持できる。よって、表示画像の保持特性が高い液晶表示装置とすることができる。

【0016】

一方、電力の供給が停止されオフ状態となった画素において、電界がかかり応答状態の液晶が、初期状態に戻るには、容量素子に保持された電荷が半導体素子を介して放出されきる必要がある。容量素子の電荷が放出される間は液晶に電界がかかり続けるため、特にその時間が長いと、液晶の劣化を早めてしまう。また、電荷が放出される間は液晶が応答しており画像も保持されるため、特に外光を光源とする反射型液晶表示装置の場合、画像が電源のオフ後も残ってしまう（人の目には残像として映る）といった表示品質の低下も生じる。

【0017】

このように画像を表示しないオフ状態において液晶に不必要な電界をかけ続けることは、液晶表示装置としての画像表示機能及び信頼性の低下を招いてしまう恐れがある。

【0018】

本明細書に開示する液晶表示装置においては、電源をオフする前に、液晶に電界がかからないように、容量素子に固定電位を入力して容量素子の電極間の電位差をなくし（容量をほぼゼロとし）、液晶を初期状態とする。なお、本明細書において、初期状態の液晶が表示する画像を初期状態画像とよぶ。初期状態画像は例えばノーマリーホワイトの液晶表示装置の場合は全白画面となり、ノーマリーブラックの液晶表示装置の場合は全黒画面となる。ノーマリーホワイトの液晶表示装置の場合はカラーフィルタや光源によって単色画面とすることもできる。

【0019】

初期状態画像を表示した後に電源を停止すれば、液晶はオフ状態において不必要な電界がかかり続けることはなく、安定な初期状態でいることができる。

【0020】

また、全白画面、又は全黒画面といった初期化画像を表示してオフ状態となるので、残像等が画面に表示されることによって電源オフ直前の画像の情報が他者への漏洩することを防止することができる。

【0021】

従って、長く良好な画像表示機能を保ち、かつセキュリティ性も高い液晶表示装置を提供することができる。

【0022】

本明細書に開示する液晶表示装置の駆動方法の一形態は、電源から電源電位を供給し、容量素子、液晶素子、及び半導体素子を含む複数の画素が設けられた画面に、液晶素子の液晶を応答させ画像を表示し、停止手段により停止信号を供給し、停止信号により複数の画素の容量素子へ固定電位を書き込み、応答させた液晶を非応答状態とし画面に初期状態画像を表示し、電源からの電源電位の供給を停止する。

【0023】

本明細書に開示する液晶表示装置の駆動方法の一形態は、電源から駆動回路部へ電源電位を供給し、容量素子、液晶素子、及び半導体素子を含む複数の画素が設けられた画面に、液晶素子の液晶を応答させ画像を表示し、停止手段により停止信号を供給し、停止信号により複数の画素の容量素子へ固定電位を書き込み、応答させた液晶を非応答状態とし画面に初期状態画像を表示し、電源からの駆動回路部への電源電位の供給を停止する。

【0024】

本明細書に開示する液晶表示装置の駆動方法の一形態は、電源から駆動回路部及びバックライト部へ電源電位を供給し、容量素子、液晶素子、及び半導体素子を含む複数の画素が設けられた画面に、液晶素子の液晶を応答させ画像を表示し、停止手段により停止信号を供給し、電源からのバックライト部への電源電位の供給を停止し、停止信号により複数の画素の容量素子へ固定電位を書き込み、応答させた液晶を非応答状態とし画面に初期状態画像を表示し、電源からの駆動回路部への電源電位の供給を停止する。

【0025】

本明細書に開示する液晶表示装置の駆動方法の一形態は、電源から駆動回路部及びバックライト部へ電源電位を供給し、容量素子、液晶素子、及び半導体素子を含む複数の画素が設けられた画面に、液晶素子の液晶を応答させ画像を表示し、停止手段により停止信号を供給し、停止信号により複数の画素の容量素子へ固定電位を書き込み、応答させた液晶を非応答状態とし画面に初期状態画像を表示し、電源からの駆動回路部及びバックライト部への電源電位の供給を停止する。

【0026】

上記構成において、容量素子及び液晶素子と電気的に接続しスイッチング素子として機能する半導体素子として酸化物半導体層を含むトランジスタを用いることができる。

【発明の効果】

【0027】

液晶表示装置をオフ状態とする前に、液晶素子へ電圧が印加されないように固定電位を書き込み、初期化画像を表示する。これにより液晶素子の劣化を防止し、長く良好な画像表示機能を保ち、かつセキュリティ性も高めることができる。

【0028】

従って、液晶表示装置において、より高い信頼性、低消費電力化を達成することが可能となる。

【図面の簡単な説明】

【0029】

【図1】液晶表示装置の一形態を説明する図。

【図2】液晶表示装置の一形態を説明する図。

【図3】液晶表示装置の一形態を説明する図。

【図4】液晶表示装置の駆動方法の一形態を説明するタイミングチャート。

【図5】液晶表示装置の駆動方法の一形態を説明するタイミングチャート。

【図6】液晶表示装置の駆動方法の一形態を説明する図。

【図7】液晶表示装置に適用できるトランジスタの一形態を説明する図。

【図8】液晶表示装置に適用できるトランジスタの作製方法の一形態を説明する図。

【図9】液晶表示装置の一形態を説明する図およびブロック図。

【図 10】電子機器を示す図。

【図 11】液晶表示装置の一形態を説明する図。

【図 12】液晶表示装置による表示画像を示す写真。

【図 13】液晶表示装置による表示画像を示す写真。

【発明を実施するための形態】

【0030】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0031】

（実施の形態 1）

本実施の形態では、液晶表示装置及び液晶表示装置の駆動方法の一形態を図 1 及び図 2 を用いて説明する。

【0032】

本実施の形態の液晶表示装置について、図 1 のフローチャートを参照しながら説明する。

【0033】

図 1 に示すように液晶表示装置の表示画面には画像 A が表示されているとする。新たな画像信号の供給による表示画像を必要としない場合（使用終了時）、停止手段を選択する。停止手段を選択すると、停止信号が入力され、全画素の容量素子に固定電位が書き込まれる。容量素子に固定電位を書き込むことによって、容量素子の電極間の電位差をなくし（容量をほぼゼロとし）、応答状態だった液晶を非応答状態の初期状態とする。よって、表示画面には初期状態の液晶が表示する初期状態画像 S が表示される。初期状態画像 S は例えばノーマリーホワイトの液晶表示装置の場合は全白画面となり、ノーマリーブラックの液晶表示装置の場合は全黒画面となる。また、ノーマリーホワイトの液晶表示装置の場合は、カラーフィルタや光源によって単色画面とすることもできる。

【0034】

初期状態画像 S を表示した後、電源を停止し表示パネルへの電源電位の供給を停止して、液晶表示装置をオフ状態とする。従って、液晶はオフ状態において不必要な電界がかかり続けることはなく、安定な初期状態でいることができる。

【0035】

また、全白画面、又は全黒画面といった初期化画像を表示してからオフ状態となるので、残像等が画面に表示されることによって電源オフ直前の画像の情報が他者へ漏洩することを防止することができる。

【0036】

従って、長く良好な画像表示機能を保ち、かつセキュリティ性も高い液晶表示装置を提供することができる。

【0037】

本実施の形態の液晶表示装置 100 の各構成を、図 2 のブロック図を用いて説明する。液晶表示装置 100 は、電源 116、停止手段 117、表示制御回路 113、表示パネル 120 を有する。透過型液晶表示装置、又は半透過型液晶表示装置の場合は、さらに光源としてバックライト部を設けるとよい。

【0038】

液晶表示装置 100 は、接続された外部機器から画像信号（画像信号 Data）が供給されている。なお、電源電位（高電源電位 Vdd、低電源電位 Vss、及び共通電位 Vcom）は液晶表示装置の電源 116 をオンして電力供給を開始することによって供給され、制御信号（スタートパルス SP、及びクロック信号 CK）は表示制御回路 113 によって供給される。また、電源電位（高電源電位 Vdd、低電源電位 Vss、及び共通電位 Vcom）の供給の停止は、停止手段 117 による制御により行われ、初期状態画像を表示した後、電源 116 をオフし表示パネルへの電源電位の供給を停止する。

【0039】

なお高電源電位 V_{dd} とは、基準電位より高い電位のことであり、低電源電位 V_{ss} とは基準電位以下の電位のことをいう。なお高電源電位 V_{dd} 及び低電源電位 V_{ss} とともに、トランジスタが動作できる程度の電位であることが望ましい。なお高電源電位 V_{dd} 及び低電源電位 V_{ss} の差を、電源電圧と呼ぶこともある。

【0040】

共通電位 V_{com} は、画素電極に供給される画像信号 $Data$ の電位に対して基準となる固定電位であればよく、一例としてはグラウンド電位であってもよい。

【0041】

画像信号 $Data$ は、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等に応じて適宜反転させて液晶表示装置 100 に入力される構成とすればよい。また、画像信号 $Data$ がアナログの信号の場合には、 A/D コンバータ等を介してデジタルの信号に変換して、液晶表示装置 100 に供給する構成とすればよい。

【0042】

本実施の形態では、共通電極 128 及び容量素子 210 の一方の電極には、電源 116 より表示制御回路 113 を介して固定電位である共通電位 V_{com} が与えられている。

【0043】

表示制御回路 113 は、表示パネル 120 に表示パネル画像信号 ($Data$)、並びに制御信号 (具体的にはスタートパルス SP 、及びクロック信号 CK 等)、電源電位 (高電源電位 V_{dd} 、低電源電位 V_{ss} 、及び共通電位 V_{com}) を供給する回路である。

【0044】

表示パネル 120 は液晶素子 215 を一対の基板 (第1の基板と第2の基板) 間に挟持する構成を有し、第1の基板には駆動回路部 121、画素部 122 が設けられている。また、第2の基板には共通接続部 (コモンコンタクトともいう)、及び共通電極 128 (コモン電極、または対向電極ともいう) が設けられている。なお、共通接続部は第1の基板と第2の基板とを電氣的に接続するものであって、共通接続部は第1の基板上に設けられていてもよい。

【0045】

画素部 122 には、複数のゲート線 124 (走査線)、及びソース線 125 (信号線) が設けられており、複数の画素 123 がゲート線 124 及びソース線 125 に環囲されてマトリクス状に設けられている。なお、本実施の形態で例示する表示パネルにおいては、ゲート線 124 はゲート線駆動回路 121A から延在し、ソース線 125 はソース線駆動回路 121B から延在している。

【0046】

また、画素 123 はスイッチング素子としてトランジスタ 214、該トランジスタ 214 に接続された容量素子 210、及び液晶素子 215 を有する。

【0047】

液晶素子 215 は、液晶の光学的変調作用によって光の透過又は非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界によって制御される。液晶にかかる電界方向は液晶材料、駆動方法、及び電極構造によって異なり、適宜選択することができる。例えば、液晶層の厚さ方向 (いわゆる縦方向) に電界をかける駆動方法を用いる場合は液晶を挟持するように第1の基板に画素電極を、第2の基板に共通電極をそれぞれ設ける構造とすればよい。また、液晶に基板面内方向 (いわゆる横電界) に電界をかける駆動方法を用いる場合は、液晶に対して同一面に、画素電極と共通電極を設ける構造とすればよい。また画素電極及び共通電極は、多様な開口パターンを有する形状としてもよい。本実施の形態においては光学的変調作用によって光の透過又は非透過を制御する素子であれば、液晶材料、駆動方法、及び電極構造は特に限定されない。

【0048】

トランジスタ 214 は、画素部 122 に設けられた複数のゲート線 124 のうちのひとつとゲート電極が接続され、ソース電極またはドレイン電極の一方が複数のソース線 125 の

うちのひとつと接続され、ソース電極またはドレイン電極の他方が容量素子 210 の一方の電極、及び液晶素子 215 の一方の電極（画素電極）と接続される。

【0049】

トランジスタ 214 は、オフ電流が低いトランジスタを用いることが好ましい。トランジスタ 214 がオフ状態のとき、オフ電流が低いトランジスタ 214 に接続された液晶素子 215、及び容量素子 210 に蓄えられた電荷は、トランジスタ 214 を介して漏れ難く、トランジスタ 214 がオフ状態になる前に書き込まれた状態を長時間に渡って保持できる。

【0050】

このような構成とすることで、容量素子 210 は液晶素子 215 に加える電圧を保持することができる。また、容量素子 210 の電極は、別途設けた容量線に接続する構成としてもよい。

【0051】

駆動回路部 121 は、ゲート線駆動回路 121A、ソース線駆動回路 121B を有する。ゲート線駆動回路 121A、ソース線駆動回路 121B は、複数の画素を有する画素部 122 を駆動するための駆動回路であり、シフトレジスタ回路（シフトレジスタともいう）を有する。

【0052】

なお、ゲート線駆動回路 121A、及びソース線駆動回路 121B は、画素部 122 と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

【0053】

なお駆動回路部 121 には、表示制御回路 113 によって制御された高電源電位 V_{dd} 、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK 、画像信号 $Data$ が供給される。

【0054】

端子部 126 は、表示制御回路 113 が出力する所定の信号（高電源電位 V_{dd} 、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK 、画像信号 $Data$ 、共通電位 V_{com} 等）等を駆動回路部 121 に供給する入力端子である。

【0055】

共通電極 128 は、表示制御回路 113 に制御された共通電位 V_{com} を与える共通電位線と、共通接続部において電氣的に接続する。

【0056】

共通接続部の具体的な一例としては、絶縁性球体に金属薄膜が被覆された導電粒子を間に介することにより共通電極 128 と共通電位線との電氣的な接続を図ることができる。なお、共通接続部は、表示パネル 120 内に複数箇所設けられる構成としてもよい。

【0057】

また、液晶表示装置は、測光回路を有していてもよい。測光回路を設けた液晶表示装置は当該液晶表示装置がおかれている環境の明るさを検知できる。その結果、測光回路が接続された表示制御回路 113 は、測光回路から入力される信号に応じて、バックライト、サイドライト等の光源の駆動方法を制御することができる。

【0058】

なお、カラー表示を行う場合は、カラーフィルタを組み合わせることで表示が可能である。また、他の光学フィルム（偏光フィルム、位相差フィルム、反射防止フィルムなど）も組み合わせることもできる。透過型液晶表示装置、又は半透過型液晶表示装置の場合に用いられるバックライト等の光源は、液晶表示装置 100 の用途に応じて選択して組み合わせればよく、冷陰極管や発光ダイオード（LED）などを用いることができる。また複数の LED 光源、または複数のエレクトロルミネセンス（EL）光源などを用いて面光源を構成してもよい。面光源として、3 種類以上の LED を用いてもよいし、白色発光の LED を用いてもよい。なお、バックライトに RGB の発光ダイオード等を配置し、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）を採用すると

きには、カラーフィルタを設けない場合もある。

【0059】

以上のように、液晶表示装置が電源オンとなり電力が供給されるオン状態においては、オフ電流が低い半導体素子を用いることで低消費電力化を図ることができる。さらに、オフ状態とする前に液晶素子へ電圧が印加されないように固定電位を書き込み初期化画像を表示することで、液晶素子の劣化を防止し、長く良好な画像表示機能を保ち、かつセキュリティ性も高めることができる。

【0060】

従って、より信頼性の高い低消費電力化が達成された液晶表示装置、及び液晶表示装置の駆動方法を提供することが可能となる。

【0061】

（実施の形態2）

本実施の形態では、実施の形態1に組み合わせることさらに低消費電力化を図れる液晶表示装置の駆動方法を示す。実施の形態1と同一部分又は同様な機能を有する部分、及び工程は、実施の形態1と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0062】

液晶表示装置は動画と静止画を組み合わせる画面に表示する。動画は、複数のフレームに対応した複数の異なる画像を高速に切り替えることで人間の目に動く画像として認識される画像をいう。具体的には、1秒間に60回（60フレーム）以上画像を切り替えることで、人間の目にはちらつきが少なく動画と認識されるものとなる。一方、静止画は、動画及び部分動画と異なり、時分割用の複数のフレーム期間に対応した複数の画像を高速に切り替えて動作させていても、連続するフレーム期間、例えばnフレーム目と、(n+1)フレーム目とで変化しない画像のことをいう。

【0063】

本発明に係る液晶表示装置は、画像が動く動画表示の時と画像が静止している静止画表示の時とにおいて、それぞれ動画表示モード、静止画表示モードという異なる表示モードを用いることができる。なお本明細書では、静止画表示の時に表示される画像を静止画像ともよぶ。

【0064】

連続するフレームの画像信号が異なる（例えば、連続する第1のフレームと第2のフレームにおいて、第1のフレームの第1の画像信号と第2のフレームの第2の画像信号が異なる）動画表示の場合は、フレーム毎に画像信号が書き込まれる表示モードを用いる。一方、連続するフレームの画像信号が同一な（例えば、連続する第1のフレームと第2のフレームにおいて、第1のフレームの第1の画像信号と第2のフレームの第2の画像信号が同一な）静止画表示の場合は、新たに画像信号は書き込まれず、液晶素子に電圧を印加する画素電極及び共通電極の電位を浮遊状態（フローティング）にして液晶素子にかかる電圧を保持し、新たに電位を供給することなく静止画の表示を行う表示モードを用いる。

【0065】

本実施の形態における液晶表示装置、及び液晶表示装置の動画表示モード及び静止画表示モードの切り替えについて、図3乃至図6、及び図11を用いて説明する。

【0066】

本実施の形態の液晶表示装置200の各構成を、図11のブロック図を用いて説明する。液晶表示装置200は、画素において光の透過、非透過を利用して表示を行う透過型液晶表示装置、又は半透過型液晶表示装置の例であり、画像処理回路110、電源116、停止手段117、表示パネル120、及びバックライト部130を有する。反射型液晶表示装置の場合は、光源として外光を用いるため、バックライト部130を省略することができる。

【0067】

液晶表示装置200は、接続された外部機器から画像信号（画像信号Data）が供給さ

れている。なお、電源電位（高電源電位 V_{dd} 、低電源電位 V_{ss} 、及び共通電位 V_{com} ）は液晶表示装置の電源 116 をオンして電力供給を開始することによって供給され、制御信号（スタートパルス SP 、及びクロック信号 CK ）は表示制御回路 113 によって供給される。また、電源電位（高電源電位 V_{dd} 、低電源電位 V_{ss} 、及び共通電位 V_{com} ）の供給の停止は、停止手段 117 による制御により行われ、初期状態画像を表示した後、電源 116 をオフし表示パネルへの電源電位の供給を停止する。

【0068】

また、画像信号 $Data$ がアナログの信号の場合には、 A/D コンバータ等を介してデジタルの信号に変換して、液晶表示装置 200 の画像処理回路 110 に供給する構成とすれば、後に画像信号の差分を検出する際、検出を容易に行うことができ好適である。

【0069】

画像処理回路 110 の構成、及び画像処理回路 110 が信号を処理する手順について説明する。

【0070】

画像処理回路 110 は、記憶回路 111、比較回路 112、表示制御回路 113、及び選択回路 115 を有する。画像処理回路 110 は、入力されたデジタル画像信号 $Data$ から表示パネル画像信号とバックライト信号を生成する。表示パネル画像信号は、表示パネル 120 を制御する画像信号であり、バックライト信号はバックライト部 130 を制御する信号である。また、共通電極 128 を制御する信号をスイッチング素子 127 に出力する。

【0071】

記憶回路 111 は、複数のフレームに関する画像信号を記憶するための複数のフレームメモリを有する。記憶回路 111 が有するフレームメモリの数には特に限定されるものではなく、複数のフレームに関する画像信号を記憶できる素子であればよい。なおフレームメモリは、例えば $DRAM$ ($Dynamic\ Random\ Access\ Memory$)、 $SRAM$ ($Static\ Random\ Access\ Memory$) 等の記憶素子を用いて構成すればよい。

【0072】

なおフレームメモリは、フレーム期間毎に画像信号を記憶する構成であればよく、フレームメモリの数について特に限定されるものではない。またフレームメモリの画像信号は、比較回路 112 及び表示制御回路 113 により選択的に読み出されるものである。なお図中のフレームメモリ 111b は、1 フレーム分のメモリ領域を概念的に図示するものである。

【0073】

このフレームメモリの 1 つに、実施の形態 1 で示した液晶が非応答状態の初期状態となる初期状態画像（例えば全白画面表示、又は全黒画面表示）の画像信号を記憶することができる。該初期状態画像の画像信号は停止信号の入力を受けて、表示制御回路 113 により読み出され、画面に書き込まれる。

【0074】

比較回路 112 は、記憶回路 111 に記憶された連続するフレーム期間の画像信号を選択的に読み出して、当該画像信号の連続するフレーム間での比較を画素毎に行い、差分を検出するための回路である。

【0075】

なお、本実施の形態ではフレーム間の画像信号の差分の有無により、表示制御回路 113 及び選択回路 115 の動作を決定する。当該比較回路 112 がフレーム間のいずれかの画素で差分を検出した場合（差分「有」の場合）、比較回路 112 は画像信号が静止画用の信号ではないと判断し、差分を検出した連続するフレーム期間を動画を表示する期間であると判断する。

【0076】

一方、比較回路 112 での画像信号の比較により、全ての画素で差分が検出されない場合

（差分「無」の場合）、当該差分を検出しなかった連続するフレーム期間は、静止画を表示する期間であると判断する。すなわち比較回路１１２は、連続するフレーム期間の画像信号の差分の有無を検出することによって、動画を表示するための画像信号であるか、または静止画を表示するための画像信号であるかの判断をするものである。

【００７７】

なお、当該比較により「差分が有る」と検出される基準は、差分の大きさが一定のレベルを超えたときに、差分有りとして検出したと判断されるように設定してもよい。なお比較回路１１２の検出する差分は、差分の絶対値によって判断をする設定とすればよい。

【００７８】

また、本実施の形態においては、液晶表示装置２００内部に設けられた比較回路１１２が連続するフレーム期間の画像信号の差分を検出することにより当該画像が動画か又は静止画かであることの判断を行う構成について示したが、外部から動画であるか静止画であるかの信号を供給する構成としてもよい。

【００７９】

選択回路１１５は、例えばトランジスタで形成される複数のスイッチを設ける構成とする。比較回路１１２が連続するフレーム間に差分を検出した場合、すなわち画像が動画の際、記憶回路１１１内のフレームメモリから動画の画像信号を選択して表示制御回路１１３に出力する。

【００８０】

なお選択回路１１５は、比較回路１１２が連続するフレーム間に差分を検出しない場合、すなわち画像が静止画の際、記憶回路１１１内のフレームメモリから表示制御回路１１３に画像信号を出力しない。画像信号をフレームメモリより表示制御回路１１３に出力しない構成とすることにより、液晶表示装置の消費電力を削減できる。

【００８１】

なお、本実施の形態の液晶表示装置において、比較回路１１２が画像信号を静止画表示用の信号と判断しておこなう動作が静止画表示モード、比較回路１１２が画像信号を動画表示用の信号と判断しておこなう動作が動画表示モードとなる。

【００８２】

表示制御回路１１３は、表示パネル１２０に選択回路１１５で選択された画像信号、並びに制御信号（具体的にはスタートパルスＳＰ、及びクロック信号ＣＫ等の制御信号の供給または停止の切り替えを制御するための信号）、電源電位（高電源電位Ｖｄｄ、低電源電位Ｖｓｓ、及び共通電位Ｖｃｏｍ）を供給し、バックライト部１３０にバックライト制御信号（具体的にはバックライト制御回路１３１がバックライトの点灯、及び消灯を制御するための信号）を供給する回路である。

【００８３】

なお、本実施の形態で例示される画像処理回路は、表示モード切り替え機能を有してもよい。表示モード切り替え機能は、当該液晶表示装置の利用者が手動または外部接続機器を用いて当該液晶表示装置の動作モードを選択することで動画表示モードまたは静止画表示モードを切り替える機能である。

【００８４】

選択回路１１５は表示モード切り替え回路から入力される信号に応じて、画像信号を表示制御回路１１３に出力することもできる。

【００８５】

例えば、静止画表示モードで動作している際に、表示モード切り替え回路から選択回路１１５にモード切り替え信号が入力された場合、比較回路１１２が連続するフレーム期間での画像信号の差分を検出していない場合であっても、選択回路１１５は入力される画像信号を順次表示制御回路１１３に出力するモード、すなわち動画表示モードを実行できる。また、動画表示モードで動作している際に、表示モード切り替え回路から選択回路１１５にモード切り替え信号が入力された場合、比較回路１１２が連続するフレーム期間での画像信号の差分を検出している場合であっても、選択回路１１５は選択した１フレームの画

像信号の信号のみを出力するモード、すなわち静止画表示モードを実行できる。そのため、本実施の形態の液晶表示装置は、動画表示モードで動作している際に、時分割用の複数のフレームに対応した画像のうち、1フレームに対応した画像が静止画として表示される。

【0086】

また、液晶表示装置は、測光回路を有していてもよい。測光回路を設けた液晶表示装置は当該液晶表示装置がおかれている環境の明るさを検知できる。その結果、測光回路が接続された表示制御回路113は、測光回路から入力される信号に応じて、バックライト等の光源の駆動方法を制御することができる。

【0087】

例えば、測光回路の検知により、液晶表示装置が薄暗い環境で使用されていることが判明すると表示制御回路113はバックライト132の光の強度を高めるように制御して表示画面の良好な視認性を確保し、反対に液晶表示装置が極めて明るい外光下（例えば屋外の直射日光下）で利用されていることが判明すると、表示制御回路113はバックライト132の光の強度を抑えるように制御しバックライト132が消費する電力を低下させる。

【0088】

バックライト部130はバックライト制御回路131、及びバックライト132を有する。バックライト132は、液晶表示装置200の用途に応じて選択して組み合わせればよく、冷陰極管や発光ダイオード（LED）などを用いることができる。カラー表示を行う場合にはカラーフィルタを組み合わせることで表示が可能である。バックライト132には例えば白色の発光素子（例えばLED）を配置することができる。なお、バックライト132にRGBの発光ダイオード等を配置し、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）を採用するときには、カラーフィルタを設けない場合もある。バックライト制御回路131には、表示制御回路113からバックライトを制御するバックライト信号、及び電源電位が供給される。

【0089】

本実施の形態では、表示パネル120は画素部122の他に、スイッチング素子127を有する。本実施の形態では、表示パネル120は第1の基板と、第2の基板を有し、第1の基板には駆動回路部121、画素部122、及びスイッチング素子127が設けられている。

【0090】

また、画素123はスイッチング素子としてトランジスタ214、該トランジスタ214に接続された容量素子210、及び液晶素子215を有する（図3参照）。

【0091】

トランジスタ214は、オフ電流が低いトランジスタを用いることが好ましい。トランジスタ214がオフ状態のとき、オフ電流が低いトランジスタ214に接続された液晶素子215、及び容量素子210に蓄えられた電荷は、トランジスタ214を介して漏れ難く、トランジスタ214がオフ状態になる前に書き込まれた状態を長時間に渡って保持できる。

【0092】

本実施の形態では、液晶は、第1の基板に設けられた画素電極と対向する第2の基板に設けられた共通電極によって形成された縦方向の電界によって制御される。

【0093】

液晶素子に適用する液晶の一例としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、ディスコチック液晶、サーモトロピック液晶、リオトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDLC）、強誘電液晶、反強誘電液晶、主鎖型液晶、側鎖型高分子液晶、バナナ型液晶などを挙げることができる。

【0094】

また液晶の駆動方法の一例としては、TN（Twisted Nematic）モード、STN（Super Twisted Nematic）モード、OCB（Optica

lly Compensated Birefringence) モード、ECB (Electrically Controlled Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、PDLC (Polymer Dispersed Liquid Crystal) モード、PNLC (Polymer Network Liquid Crystal) モード、ゲストホストモードなどがある。

【0095】

スイッチング素子127は、表示制御回路113が出力する制御信号に応じて、共通電位Vcomを共通電極128に供給する。スイッチング素子127としては、トランジスタを用いることができる。トランジスタのゲート電極及びソース電極またはドレイン電極の一方を表示制御回路113に接続し、ソース電極またはドレイン電極の一方に、端子部126を介して表示制御回路113から共通電位Vcomが供給されるようにし、他方を共通電極128に接続すればよい。なお、スイッチング素子127は駆動回路部121、または画素部122と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

【0096】

スイッチング素子127としてオフ電流が低いトランジスタを用いることにより、液晶素子215の両端子に加わる電圧が経時的に低下する現象を抑制できる。

【0097】

共通接続部は、スイッチング素子127のソース電極またはドレイン電極と接続された端子と、共通電極128を電氣的に接続する。

【0098】

スイッチング素子の一態様であるトランジスタを用いるスイッチング素子127のソース電極またはドレイン電極の一方は、トランジスタ214と接続されていない容量素子210の他方の電極、及び液晶素子215の他方の電極と接続され、スイッチング素子127のソース電極またはドレイン電極の他方は、端子126Bに接続される。また、スイッチング素子127のゲート電極は端子126Aに接続される。

【0099】

次に、画素に供給する信号の様子を、図3に示す液晶表示装置の等価回路図、及び図4に示すタイミングチャートを用いて説明する。

【0100】

図4に、表示制御回路113がゲート線駆動回路121Aに供給するクロック信号GCK、及びスタートパルスGSPを示す。また、表示制御回路113がソース線駆動回路121Bに供給するクロック信号SCK、及びスタートパルスSSPを示す。なお、クロック信号の出力のタイミングを説明するために、図4ではクロック信号の波形を単純な矩形波で示す。

【0101】

また図4に、ソース線(Data line)125の電位、画素電極の電位、端子126Aの電位、端子126Bの電位、並びに共通電極の電位を示す。

【0102】

図4において期間1401は、動画を表示するための画像信号を書き込む期間に相当する。期間1401では画像信号、共通電位が画素部122の各画素、共通電極に供給されるように動作する。

【0103】

また、期間1402は、静止画を表示する期間に相当する。期間1402では、画素部122の各画素への画像信号、共通電極への共通電位を停止することとなる。なお図4に示す期間1402では、駆動回路部の動作を停止するよう各信号を供給する構成について示したが、期間1402の長さ及びリフレッシュレートによって、定期的に画像信号を書き込むことで静止画の画像の劣化を防ぐ構成とすることが好ましい。

【0104】

まず、期間1401におけるタイミングチャートを説明する。期間1401では、クロック信号GCKとして、常時クロック信号が供給され、スタートパルスGSPとして、垂直同期周波数に応じたパルスが供給される。また、期間1401では、クロック信号SCKとして、常時クロック信号が供給され、スタートパルスSSPとして、1ゲート選択期間に応じたパルスが供給される。

【0105】

また、各行の画素に画像信号Dataがソース線125を介して供給され、ゲート線124の電位に応じて画素電極にソース線125の電位が供給される。

【0106】

また、表示制御回路113がスイッチング素子127の端子126Aにスイッチング素子127を導通状態とする電位を供給し、端子126Bを介して共通電極に共通電位を供給する。

【0107】

一方、期間1402は、静止画を表示する期間である。次に、期間1402におけるタイミングチャートを説明する。期間1402では、クロック信号GCK、スタートパルスGSP、クロック信号SCK、及びスタートパルスSSPは共に停止する。また、期間1402において、ソース線125に供給していた画像信号Dataは停止する。クロック信号GCK及びスタートパルスGSPが共に停止する期間1402では、トランジスタ214が非導通状態となり画素電極の電位が浮遊状態となる。

【0108】

また、表示制御回路113がスイッチング素子127の端子126Aにスイッチング素子127を非導通状態とする電位を供給し、共通電極の電位を浮遊状態にする。

【0109】

期間1402では、液晶素子215の両端の電極、即ち画素電極及び共通電極の電位を浮遊状態にして、新たに電位を供給することなく、静止画の表示を行うことができる。

【0110】

また、ゲート線駆動回路121A、及びソース線駆動回路121Bに供給するクロック信号、及びスタートパルスを停止することにより低消費電力化を図ることができる。

【0111】

特に、トランジスタ214及びスイッチング素子127をオフ電流が低いトランジスタを用いることにより、液晶素子215の両端子に加わる電圧が経時的に低下する現象を抑制できる。

【0112】

次に、動画から静止画に切り替わる期間（図4中の期間1403）、及び静止画から動画に切り替わる期間（図4中の期間1404）における表示制御回路の動作を、図5（A）、（B）を用いて説明する。図5（A）、（B）は表示制御回路が出力する、高電源電位Vdd、クロック信号（ここではGCK）、スタートパルス信号（ここではGSP）、及び端子126Aの電位を示す。

【0113】

動画から静止画に切り替わる期間1403の表示制御回路の動作を図5（A）に示す。表示制御回路は、スタートパルスGSPを停止する（図5（A）のE1、第1のステップ）。次いで、スタートパルス信号GSPの停止後、パルス出力がシフトレジスタの最終段まで達した後に、複数のクロック信号GCKを停止する（図5（A）のE2、第2のステップ）。次いで、電源の高電源電位Vddを低電源電位Vssにする（図5（A）のE3、第3のステップ）。次いで、端子126Aの電位を、スイッチング素子127が非導通状態となる電位にする（図5（A）のE4、第4のステップ）。

【0114】

以上の手順をもって、駆動回路部121の誤動作を引き起こすことなく、駆動回路部121に供給する信号を停止できる。動画から静止画に切り替わる際の誤動作はノイズを生じ

、ノイズは静止画として保持されるため、誤動作が少ない表示制御回路を搭載した液晶表示装置は画像の劣化が少ない静止画を表示できる。

【0115】

次に静止画から動画に切り替わる期間1404の表示制御回路の動作を図5（B）に示す。表示制御回路は、端子126Aの電位をスイッチング素子127が導通状態となる電位にする（図5（B）のS1、第1のステップ）。次いで、電源電圧を低電源電位 V_{ss} から高電源電位 V_{dd} にする（図5（B）のS2、第2のステップ）。次いで、クロック信号GCKとし先にハイの電位を与えた後、複数のクロック信号GCKを供給する（図5（B）のS3、第3のステップ）。次いでスタートパルス信号GSPを供給する（図5（B）のS4、第4のステップ）。

【0116】

以上の手順をもって、駆動回路部121の誤動作を引き起こすことなく駆動回路部121に駆動信号の供給を再開できる。各配線の電位を適宜順番に動画表示時に戻すことで、誤動作なく駆動回路部の駆動を行うことができる。

【0117】

また、図6に、動画を表示する期間601、または静止画を表示する期間602における、フレーム期間毎の画像信号の書き込み頻度を模式的に示す。図6中、「W」は画像信号の書き込み期間であることをあらわし、「H」は画像信号を保持する期間であることを示している。また、図6中、期間603は1フレーム期間を表したものであるが、別の期間であってもよい。

【0118】

このように、本実施の形態の液晶表示装置の構成において、期間602で表示される静止画の画像信号は期間604に書き込まれ、期間604で書き込まれた画像信号は、期間602の他の期間で保持される。

【0119】

本実施の形態に例示した液晶表示装置は、静止画を表示する期間において画像信号の書き込み頻度を低減できる。その結果、静止画を表示する際の低消費電力化を図ることができる。

【0120】

また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。本実施の形態の液晶表示装置は、画像信号の書き込み頻度が削減されているため、目の疲労を減らすといった効果もある。

【0121】

特に、本実施の形態の液晶表示装置は、オフ電流が低いトランジスタを各画素、並びに共通電極のスイッチング素子に適用することにより、保持容量で電圧を保持できる期間（時間）を長く取ることができる。その結果、画像信号の書き込み頻度を画期的に低減することが可能になり、静止画を表示する際の低消費電力化、及び目の疲労の低減に、顕著な効果を有する。

【0122】

また、本実施の形態の液晶表示装置200は、停止手段117を選択すると、停止信号が入力され、全画素の容量素子210に固定電位が書き込まれる。容量素子210に固定電位を書き込むことによって、容量素子210の電極間の電位差をなくし、応答状態だった液晶を非応答状態の初期状態とする。よって、表示画面には初期状態の液晶が表示する初期状態画像が表示される。

【0123】

初期状態画像を表示した後、電源116を停止し表示パネル120への電源電位の供給を停止して、液晶表示装置200をオフ状態とする。従って、液晶はオフ状態において必要な電界がかかり続けることはなく、安定な初期状態でいることができる。

【0124】

以上のように、液晶表示装置が電源オンとなり電力が供給されるオン状態においては、連

続するフレームの画像信号によって動画表示モード、静止画表示モードを適宜選択して低消費電力化を図り、かつオフ状態とする前に液晶素子へ電圧が印加されないように固定電位を書き込み初期化画像を表示することで液晶素子の劣化を防止し、長く良好な画像表示機能を保ち、かつセキュリティ性も高めることができる。

【0125】

従って、より信頼性の高い低消費電力化が達成された液晶表示装置、及び液晶表示装置の駆動方法を提供することが可能となる。

【0126】

(実施の形態3)

本実施の形態では、本明細書に開示する液晶表示装置に適用できるトランジスタの例を示す。本明細書に開示する液晶表示装置に適用できるトランジスタの構造は特に限定されず、例えばトップゲート構造、又はボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャンネル形成領域が一つ形成されるシングルゲート構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。また、チャンネル領域の上下にゲート絶縁層を介して配置された2つのゲート電極層を有する、デュアルゲート型でもよい。図7(A)乃至(D)にトランジスタの断面構造の一例を示す。なお、図7(A)乃至(D)に示すトランジスタは、半導体として酸化物半導体を用いるものである。酸化物半導体を用いることのメリットは、比較的簡単かつ低温のプロセスで高い移動度と低いオフ電流が得られることであるが、もちろん、他の半導体を用いてもよい。

【0127】

図7(A)に示すトランジスタ410は、ボトムゲート構造の薄膜トランジスタの一つであり、逆スタガ型薄膜トランジスタともいう。

【0128】

トランジスタ410は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、酸化物半導体層403、ソース電極層405a、及びドレイン電極層405bを含む。また、トランジスタ410を覆い、酸化物半導体層403に積層する絶縁膜407が設けられている。絶縁膜407上にはさらに保護絶縁層409が形成されている。

【0129】

図7(B)に示すトランジスタ420は、チャンネル保護型(チャンネルストップ型ともいう)と呼ばれるボトムゲート構造の一つであり逆スタガ型薄膜トランジスタともいう。

【0130】

トランジスタ420は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、酸化物半導体層403、酸化物半導体層403のチャンネル形成領域を覆うチャンネル保護層として機能する絶縁層427、ソース電極層405a、及びドレイン電極層405bを含む。また、トランジスタ420を覆う保護絶縁層409が形成されている。

【0131】

図7(C)に示すトランジスタ430はボトムゲート型の薄膜トランジスタであり、絶縁表面を有する基板である基板400上に、ゲート電極層401、ゲート絶縁層402、ソース電極層405a、ドレイン電極層405b、及び酸化物半導体層403を含む。また、トランジスタ430を覆い、酸化物半導体層403に接する絶縁膜407が設けられている。絶縁膜407上にはさらに保護絶縁層409が形成されている。

【0132】

トランジスタ430においては、ゲート絶縁層402は基板400及びゲート電極層401上に接して設けられ、ゲート絶縁層402上にソース電極層405a、ドレイン電極層405bが接して設けられている。そして、ゲート絶縁層402、及びソース電極層405a、ドレイン電極層405b上に酸化物半導体層403が設けられている。

【0133】

図7(D)に示すトランジスタ440は、トップゲート構造の薄膜トランジスタの一つである。トランジスタ440は、絶縁表面を有する基板400上に、絶縁層437、酸化物半導体層403、ソース電極層405a、及びドレイン電極層405b、ゲート絶縁層402、ゲート電極層401を含み、ソース電極層405a、ドレイン電極層405bにそれぞれ配線層436a、配線層436bが接して設けられ電氣的に接続している。

【0134】

本実施の形態では、上述のとおり、半導体層として酸化物半導体層403を用いる。酸化物半導体層403に用いる酸化物半導体としては、四元系金属酸化物である In-Sn-Ga-Zn-O 系や、三元系金属酸化物である In-Ga-Zn-O 系、 In-Sn-Zn-O 系、 In-Al-Zn-O 系、 Sn-Ga-Zn-O 系、 Al-Ga-Zn-O 系、 Sn-Al-Zn-O 系や、二元系金属酸化物である In-Zn-O 系、 Sn-Zn-O 系、 Al-Zn-O 系、 Zn-Mg-O 系、 Sn-Mg-O 系、 In-Mg-O 系や、 In-O 系、 Sn-O 系、 Zn-O 系などを用いることができる。また、上記酸化物半導体に SiO_2 を含んでもよい。ここで、例えば、 In-Ga-Zn-O 系酸化物半導体とは、少なくとも In と Ga と Zn を含む酸化物であり、その組成比に特に制限はない。また、 In と Ga と Zn 以外の元素を含んでもよい。

【0135】

また、酸化物半導体層403は、化学式 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) で表記される薄膜を用いることができる。ここで、 M は、 Ga 、 Al 、 Mn および Co から選ばれた一または複数の金属元素を示す。例えば M として、 Ga 、 Ga 及び Al 、 Ga 及び Mn 、または Ga 及び Co などがある。

【0136】

酸化物半導体層403を用いたトランジスタ410、420、430、440は、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0137】

また、酸化物半導体層403を用いたトランジスタ410、420、430、440は、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に該トランジスタを用いることで、高画質な画像を提供することができる。また、該トランジスタは、同一基板上に駆動回路部または画素部に作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0138】

絶縁表面を有する基板400に使用することができる基板に大きな制限はないが、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いる。

【0139】

ボトムゲート構造のトランジスタ410、420、430において、下地膜となる絶縁膜を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0140】

ゲート電極層401の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

【0141】

ゲート絶縁層402は、プラズマCVD法又はスパッタ法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。例えば、第1のゲート絶縁層としてプ

ラズマCVD法により膜厚50nm以上200nm以下の窒化シリコン層(SiN_y ($y > 0$))を形成し、第1のゲート絶縁層上に第2のゲート絶縁層として膜厚5nm以上300nm以下の酸化シリコン層(SiO_x ($x > 0$))を積層して、合計膜厚200nmのゲート絶縁層とする。

【0142】

ソース電極層405a、ドレイン電極層405bに用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cuなどの金属層の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Al膜に生ずるヒロックやウィスカの発生を防止する元素(Si、Nd、Scなど)が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

【0143】

ソース電極層405a、ドレイン電極層405bに接続する配線層436a、配線層436bのような導電膜も、ソース電極層405a、ドレイン電極層405bと同様な材料を用いることができる。

【0144】

また、ソース電極層405a、ドレイン電極層405b(これと同じ層で形成される配線層を含む)となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム(In_2O_3)、酸化スズ(SnO_2)、酸化亜鉛(ZnO)、酸化インジウム酸化スズ合金($\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3-\text{ZnO}$)またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0145】

絶縁膜407、427、437は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

【0146】

保護絶縁層409は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

【0147】

また、保護絶縁層409上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(Low-k材料)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

【0148】

このように、本実施の形態において、オフ電流値が低い酸化物半導体層を含むトランジスタを用いることにより、低消費電力な液晶表示装置を提供することができる。

【0149】

(実施の形態4)

本実施の形態は、酸化物半導体層を含むトランジスタ、及び作製方法の一例を図8を用いて詳細に説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0150】

図8(A)乃至(E)にトランジスタの断面構造の一例を示す。図8(A)乃至(E)に示すトランジスタ510は、図7(A)に示すトランジスタ410と同様なボトムゲート構造の逆スタガ型薄膜トランジスタである。

【0151】

本実施の形態の半導体層に用いる酸化物半導体は、*n*型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより *i* 型（真性）の酸化物半導体、又は *i* 型（真性）に限りなく近い酸化物半導体としたものである。すなわち、不純物を添加して *i* 型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化された *i* 型（真性半導体）又はそれに近づけることを特徴としている。従って、トランジスタ 510 が有する酸化物半導体層は、高純度化及び電氣的に *i* 型（真性）化された酸化物半導体層である。

【0152】

また、高純度化された酸化物半導体中にはキャリアが極めて少なく（ゼロに近い）、キャリア濃度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である。

【0153】

酸化物半導体中にキャリアが極めて少ないため、トランジスタのオフ電流を少なくすることができる。オフ電流は少なければ少ないほど好ましい。

【0154】

具体的には、上述の酸化物半導体層を具備する薄膜トランジスタは、チャネル幅 $1 \mu\text{m}$ あたりのオフ電流密度を室温下において、 $10 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-17} \text{ A} / \mu\text{m}$) 以下にすること、さらには $1 \text{ aA} / \mu\text{m}$ ($1 \times 10^{-18} \text{ A} / \mu\text{m}$) 以下、さらには $10 \text{ zA} / \mu\text{m}$ ($1 \times 10^{-20} \text{ A} / \mu\text{m}$) 以下にすることが可能である。

【0155】

オフ状態における電流値（オフ電流値）が極めて小さいトランジスタを実施の形態 1 の画素部におけるトランジスタとして用いることにより、静止画領域におけるリフレッシュ動作を少ない画像データの書き込み回数で行うことができる。

【0156】

また、上述の酸化物半導体層を具備するトランジスタ 510 はオン電流の温度依存性がほとんど見られず、オフ電流も非常に小さいままである。

【0157】

以下、図 8 (A) 乃至 (E) を用い、基板 505 上にトランジスタ 510 を作製する工程を説明する。

【0158】

まず、絶縁表面を有する基板 505 上に導電膜を形成した後、第 1 のフォトリソグラフィ工程によりゲート電極層 511 を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0159】

絶縁表面を有する基板 505 は、実施の形態 3 に示した基板 400 と同様な基板を用いることができる。本実施の形態では基板 505 としてガラス基板を用いる。

【0160】

下地膜となる絶縁膜を基板 505 とゲート電極層 511 との間に設けてもよい。下地膜は、基板 505 からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0161】

また、ゲート電極層 511 の材料は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【0162】

次いで、ゲート電極層 511 上にゲート絶縁層 507 を形成する。ゲート絶縁層 507 は、プラズマ CVD 法又はスパッタ法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化

窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

【0163】

本実施の形態の酸化物半導体は、不純物を除去され、*i*型化又は実質的に*i*型化された酸化物半導体を用いる。このような高純度化された酸化物半導体は界面準位、界面電荷に対して極めて敏感であるため、酸化物半導体層とゲート絶縁層との界面は重要である。そのため高純度化された酸化物半導体に接するゲート絶縁層は、高品質化が要求される。

【0164】

例えば、 μ 波（例えば周波数2.45GHz）を用いた高密度プラズマCVD法は、緻密で絶縁耐圧の高い高品質な絶縁層を形成できるので好ましい。高純度化された酸化物半導体と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

【0165】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタ法やプラズマCVD法など他の成膜方法を適用することができる。また、成膜後の熱処理によってゲート絶縁層の膜質、酸化物半導体との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化物半導体との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

【0166】

また、ゲート絶縁層507、酸化物半導体膜530に水素、水酸基及び水分がなるべく含まれないようにするために、酸化物半導体膜530の成膜の前処理として、スパッタリング装置の予備加熱室でゲート電極層511が形成された基板505、又はゲート絶縁層507までが形成された基板505を予備加熱し、基板505に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、絶縁層516の成膜前に、ソース電極層515a及びドレイン電極層515bまで形成した基板505にも同様に行ってもよい。

【0167】

次いで、ゲート絶縁層507上に、膜厚2nm以上200nm以下、好ましくは5nm以上30nm以下の酸化物半導体膜530を形成する（図8（A）参照）。

【0168】

なお、酸化物半導体膜530をスパッタ法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層507の表面に付着している粉状物質（パーティクル、ごみともいう）を除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。

【0169】

酸化物半導体膜530に用いる酸化物半導体は、実施の形態3に示した四元系金属酸化物や、三元系金属酸化物や、二元系金属酸化物や、In-O系、Sn-O系、Zn-O系などの酸化物半導体を用いることができる。また、上記酸化物半導体にSiO₂を含んでもよい。本実施の形態では、酸化物半導体膜530としてIn-Ga-Zn-O系酸化物ターゲットを用いてスパッタ法により成膜する。この段階での断面図が図8（A）に相当する。また、酸化物半導体膜530は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、又は希ガスと酸素の混合雰囲気下においてスパッタ法により形成することができる。

【0170】

酸化物半導体膜530をスパッタ法で作製するためのターゲットとしては、例えば、組成比として、In₂O₃:Ga₂O₃:ZnO=1:1:1[mol数比]を用いることができる。また、他にも、In₂O₃:Ga₂O₃:ZnO=1:1:2[mol数比]、

又は $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$ [mol 数比] の組成比を有するターゲットを用いてもよい。酸化物ターゲットの充填率は 90% 以上 100% 以下、好ましくは 95% 以上 99.9% 以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜となる。

【0171】

酸化物半導体膜 530 を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0172】

減圧状態に保持された成膜室内に基板を保持し、基板温度を 100℃ 以上 600℃ 以下好ましくは 200℃ 以上 400℃ 以下とする。基板を加熱しながら成膜することにより、成膜した酸化物半導体膜に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて基板 505 上に酸化物半導体膜 530 を成膜する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水 (H_2O) などを含む化合物（より好ましくは炭素原子を含む化合物も）等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

【0173】

成膜条件の一例としては、基板とターゲットの間との距離を 100 mm、圧力 0.6 Pa、直流 (DC) 電源 0.5 kW、酸素（酸素流量比率 100%）雰囲気下の条件が適用される。なお、パルス直流電源を用いると、成膜時に発生する粉状物質（パーティクル、ごみともいう）が軽減でき、膜厚分布も均一となるために好ましい。

【0174】

次いで、酸化物半導体膜 530 を第 2 のフォトリソグラフィ工程により島状の酸化物半導体層に加工する。また、島状の酸化物半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0175】

また、ゲート絶縁層 507 にコンタクトホールを形成する場合、その工程は酸化物半導体膜 530 の加工時に同時に行うことができる。

【0176】

なお、ここでの酸化物半導体膜 530 のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。例えば、酸化物半導体膜 530 のウェットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液などを用いることができる。また、ITO07N（関東化学社製）を用いてもよい。

【0177】

次いで、酸化物半導体層に第 1 の加熱処理を行う。この第 1 の加熱処理によって酸化物半導体層の脱水化または脱水素化を行うことができる。第 1 の加熱処理の温度は、400℃ 以上 750℃ 以下、または 400℃ 以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下 450℃ において 1 時間の加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層 531 を得る（図 8 (B) 参照）。

【0178】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等の RTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA 装置は、ハロゲンランプ、メタルハライドラ

ンプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性ガスが用いられる。

【0179】

例えば、第1の加熱処理として、650℃以上700℃以下の高温に加熱した不活性ガス中に基板を移動させて入れ、数分間加熱した後、基板を移動させて高温に加熱した不活性ガス中から出すGRTAを行ってもよい。

【0180】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N（99.9999%）以上好ましくは7N（99.99999%）以上（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。

【0181】

また、第1の加熱処理で酸化物半導体層を加熱した後、同じ炉に高純度の酸素ガス、高純度のN₂Oガス、又は超乾燥エア（露点が-40℃以下、好ましくは-60℃以下）を導入してもよい。酸素ガスまたはN₂Oガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスまたはN₂Oガスの純度を、6N以上好ましくは7N以上（即ち、酸素ガスまたはN₂Oガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。酸素ガス又はN₂Oガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸素を供給することによって、酸化物半導体層を高純度化及び電氣的にi型（真性）化する。

【0182】

また、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜530に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0183】

なお、第1の加熱処理は、上記以外にも、酸化物半導体層成膜後であれば、酸化物半導体層上にソース電極層及びドレイン電極層を積層させた後、あるいは、ソース電極層及びドレイン電極層上に絶縁層を形成した後、のいずれで行っても良い。

【0184】

また、ゲート絶縁層507にコンタクトホールを形成する場合、その工程は酸化物半導体膜530に第1の加熱処理を行う前でも行った後でもよい。

【0185】

また、酸化物半導体層を2回に分けて成膜し、2回に分けて加熱処理を行うことで、下部材の材料が、酸化物、窒化物、金属など材料を問わず、膜厚の厚い結晶領域（単結晶領域）、即ち、膜表面に垂直にc軸配向した結晶領域を有する酸化物半導体層を形成してもよい。例えば、3nm以上15nm以下の第1の酸化物半導体膜を成膜し、窒素、酸素、希ガス、または乾燥空気の雰囲気下で450℃以上850℃以下、好ましくは550℃以上750℃以下の第1の加熱処理を行い、表面を含む領域に結晶領域（板状結晶を含む）を有する第1の酸化物半導体膜を形成する。そして、第1の酸化物半導体膜よりも厚い第2の酸化物半導体膜を形成し、450℃以上850℃以下、好ましくは600℃以上700℃以下の第2の加熱処理を行い、第1の酸化物半導体膜を結晶成長の種として、上方に結晶成長させ、第2の酸化物半導体膜の全体を結晶化させ、結果として膜厚の厚い結晶領域を有する酸化物半導体層を形成してもよい。

【0186】

次いで、ゲート絶縁層507、及び酸化物半導体層531上に、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜を形成する。ソース電極

層、及びドレイン電極層に用いる導電膜としては、実施の形態3に示したソース電極層405a、ドレイン電極層405bに用いる材料を用いることができる。

【0187】

第3のフォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層515a、ドレイン電極層515bを形成した後、レジストマスクを除去する（図8（C）参照）。

【0188】

第3のフォトリソグラフィ工程でのレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いるとよい。酸化物半導体層531上で隣り合うソース電極層の下端部とドレイン電極層の下端部との間隔幅によって後に形成されるトランジスタのチャンネル長Lが決定される。なお、チャンネル長Lが25nm未満の露光を行う場合には、数nm以上数10nm以下と極めて波長が短い超紫外線（Extreme Ultraviolet）を用いて第3のフォトリソグラフィ工程でのレジストマスク形成時の露光を行うとよい。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャンネル長Lを10nm以上1000nm以下とすることも可能であり、回路の動作速度を高速化できる。

【0189】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

【0190】

なお、導電膜のエッチングの際に、酸化物半導体層531がエッチングされ、分断することのないようエッチング条件を最適化することが望まれる。しかしながら、導電膜のみをエッチングし、酸化物半導体層531を全くエッチングしないという条件を得ることは難しく、導電膜のエッチングの際に酸化物半導体層531は一部のみがエッチングされ、溝部（凹部）を有する酸化物半導体層となることもある。

【0191】

本実施の形態では、導電膜としてTi膜を用い、酸化物半導体層531にはIn-Ga-Zn-O系酸化物半導体を用いたので、導電膜のエッチャントとしてアンモニア過水（アンモニア、水、過酸化水素水の混合液）を用いる。

【0192】

次いで、N₂O、N₂、またはArなどのガスを用いたプラズマ処理を行い、露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。プラズマ処理を行った場合、大気に触れることなく、酸化物半導体層の一部に接する保護絶縁膜となる絶縁層516を形成する。

【0193】

絶縁層516は、少なくとも1nm以上の膜厚とし、スパッタ法など、絶縁層516に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。絶縁層516に水素が含まれると、その水素の酸化物半導体層への侵入、又は水素による酸化物半導体層中の酸素の引き抜き、が生じ酸化物半導体層のバックチャンネルが低抵抗化（n型化）してしまい、寄生チャンネルが形成されるおそれがある。よって、絶縁層516はできるだけ水素を含まない膜になるように、成膜方法に水素を用いないことが重要である。

【0194】

本実施の形態では、絶縁層516として膜厚200nmの酸化シリコン膜をスパッタ法を用いて成膜する。成膜時の基板温度は、室温以上300℃以下とすればよく、本実施の形

態では100℃とする。酸化シリコン膜のスパッタ法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素を含む雰囲気下でスパッタ法により酸化シリコンを形成することができる。酸化物半導体層に接して形成する絶縁層516は、水分や、水素イオンや、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などを用いる。

【0195】

酸化物半導体膜530の成膜時と同様に、絶縁層516の成膜室内の残留水分を除去するためには、吸着型の真空ポンプ（クライオポンプなど）を用いることが好ましい。クライオポンプを用いて排気した成膜室で成膜した絶縁層516に含まれる不純物の濃度を低減できる。また、絶縁層516の成膜室内の残留水分を除去するための排気手段としては、ターボ分子ポンプにコールドトラップを加えたものであってもよい。

【0196】

絶縁層516を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0197】

次いで、不活性ガス雰囲気下、または酸素ガス雰囲気下で第2の加熱処理（好ましくは200℃以上400℃以下、例えば250℃以上350℃以下）を行う。例えば、窒素雰囲気下で250℃、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物半導体層の一部（チャンネル形成領域）が絶縁層516と接した状態で加熱される。

【0198】

以上の工程を経ることによって、酸化物半導体膜に対して第1の加熱処理を行って水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料の一つである酸素を供給することができる。よって、酸化物半導体層は高純度化及び電気的にi型（真性）化する。

【0199】

以上の工程でトランジスタ510が形成される（図8（D）参照）。

【0200】

また、絶縁層516に欠陥を多く含む酸化シリコン層を用いると、酸化シリコン層形成後の加熱処理によって酸化物半導体層中に含まれる水素、水分、水酸基又は水素化物などの不純物を酸化物絶縁層に拡散させ、酸化物半導体層中に含まれる該不純物をより低減させる効果を奏する。

【0201】

絶縁層516上にさらに保護絶縁層506を形成してもよい。例えば、RFスパッタ法を用いて窒化シリコン膜を形成する。RFスパッタ法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、窒化シリコン膜、窒化アルミニウム膜などを用いる。本実施の形態では、保護絶縁層506を、窒化シリコン膜を用いて形成する（図8（E）参照）。

【0202】

本実施の形態では、保護絶縁層506として、絶縁層516まで形成された基板505を100℃以上400℃以下の温度に加熱し、水素及び水分が除去された高純度窒素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて窒化シリコン膜を成膜する。この場合においても、絶縁層516と同様に、処理室内の残留水分を除去しつつ保護絶縁層506を成膜することが好ましい。

【0203】

保護絶縁層506の形成後、さらに大気中、100℃以上200℃以下、1時間以上30

時間以下での加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、 100°C 以上 200°C 以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。

【0204】

このように、本実施の形態を用いて作製した、高純度化された酸化物半導体層を含むトランジスタを用いることにより、オフ状態における電流値（オフ電流値）をより低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度をより少なくすることができるため、消費電力を抑制する効果を高くできる。

【0205】

また、高純度化された酸化物半導体層を含むトランジスタは、高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に該トランジスタを用いることで、高画質な画像を提供することができる。また、該トランジスタによって、同一基板上に駆動回路部または画素部を作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0206】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0207】

（実施の形態5）

本明細書に開示する液晶表示装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0208】

図9（A）は電子書籍（E-bookともいう）であり、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有することができる。図9（A）に示した電子書籍は、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図9（A）では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ（以下、コンバータと略記）9636を有する構成について示している。実施の形態1乃至4のいずれかで示した液晶表示装置を表示部9631に適用することにより、より長く良好な画像表示機能を保ち、セキュリティ性も高く、かつ低消費電力な電子書籍とすることができる。

【0209】

図9（A）に示す構成とすることにより、表示部9631として半透過型、又は反射型の液晶表示装置を用いる場合、比較的明るい状況下での使用も予想され、太陽電池9633による発電、及びバッテリー9635での充電を効率よく行うことができ、好適である。なお太陽電池9633は、筐体9630の空きスペース（表面や裏面）に適宜設けることができるため、効率的なバッテリー9635の充電を行う構成とすることができ好適である。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0210】

また図9（A）に示す充放電制御回路9634の構成、及び動作について図9（B）にブロック図を示し説明する。図9（B）には、太陽電池9633、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部9631に

ついて示しており、バッテリー 9 6 3 5、コンバータ 9 6 3 6、コンバータ 9 6 3 7、スイッチ SW 1 乃至 SW 3 が充放電制御回路 9 6 3 4 に対応する箇所となる。

【0 2 1 1】

まず外光により太陽電池 9 6 3 3 により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー 9 6 3 5 を充電するための電圧となるようコンバータ 9 6 3 6 で昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作に太陽電池 9 6 3 3 からの電力が用いられる際にはスイッチ SW 1 をオンにし、コンバータ 9 6 3 7 で表示部 9 6 3 1 に必要な電圧に昇圧または降圧をすることとなる。また、表示部 9 6 3 1 での表示を行わない際には、SW 1 をオフにし、SW 2 をオンにしてバッテリー 9 6 3 5 の充電を行う構成とすればよい。

【0 2 1 2】

次いで外光により太陽電池 9 6 3 3 により発電がされない場合の動作の例について説明する。バッテリー 9 6 3 5 に蓄電された電力は、スイッチ SW 3 をオンにすることでコンバータ 9 6 3 7 により昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作にバッテリー 9 6 3 5 からの電力が用いられることとなる。

【0 2 1 3】

なお太陽電池 9 6 3 3 については、充電手段の一例として示したが、他の手段によるバッテリー 9 6 3 5 の充電を行う構成であってもよい。また他の充電手段を組み合わせる構成としてもよい。

【0 2 1 4】

図 1 0 (A) は、ノート型のパーソナルコンピュータであり、本体 3 0 0 1、筐体 3 0 0 2、表示部 3 0 0 3、キーボード 3 0 0 4 などによって構成されている。実施の形態 1 乃至 4 のいずれかで示した液晶表示装置を表示部 3 0 0 3 に適用することにより、より長く良好な画像表示機能を保ち、セキュリティ性も高く、かつ低消費電力なノート型のパーソナルコンピュータとすることができる。

【0 2 1 5】

図 1 0 (B) は、携帯情報端末 (PDA) であり、本体 3 0 2 1 には表示部 3 0 2 3 と、外部インターフェイス 3 0 2 5 と、操作ボタン 3 0 2 4 等が設けられている。また操作用の付属品としてスタイラス 3 0 2 2 がある。実施の形態 1 乃至 4 のいずれかで示した液晶表示装置を表示部 3 0 2 3 に適用することにより、より利便性、セキュリティが高く、低消費電力な携帯情報端末 (PDA) とすることができる。

【0 2 1 6】

図 1 0 (C) は、電子書籍の一例を示している。例えば、電子書籍 2 7 0 0 は、筐体 2 7 0 1 および筐体 2 7 0 3 の 2 つの筐体で構成されている。筐体 2 7 0 1 および筐体 2 7 0 3 は、軸部 2 7 1 1 により一体とされており、該軸部 2 7 1 1 を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

【0 2 1 7】

筐体 2 7 0 1 には表示部 2 7 0 5 が組み込まれ、筐体 2 7 0 3 には表示部 2 7 0 7 が組み込まれている。表示部 2 7 0 5 および表示部 2 7 0 7 は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部 (図 1 0 (C) では表示部 2 7 0 5) に文章を表示し、左側の表示部 (図 1 0 (C) では表示部 2 7 0 7) に画像を表示することができる。実施の形態 1 乃至 4 のいずれかで示した液晶表示装置を表示部 2 7 0 5、表示部 2 7 0 7 に適用することにより、より長く良好な画像表示機能を保ち、セキュリティ性も高く、かつ低消費電力な電子書籍 2 7 0 0 とすることができる。

【0 2 1 8】

また、図 1 0 (C) では、筐体 2 7 0 1 に操作部などを備えた例を示している。例えば、筐体 2 7 0 1 において、電源 2 7 2 1、操作キー 2 7 2 3、スピーカー 2 7 2 5などを備えている。操作キー 2 7 2 3 により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の

裏面や側面に、外部接続用端子（イヤホン端子、U S B端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍2700は、電子辞書としての機能を持たせた構成としてもよい。

【0219】

また、電子書籍2700は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【0220】

図10（D）は、携帯電話であり、筐体2800及び筐体2801の二つの筐体で構成されている。筐体2801には、表示パネル2802、スピーカー2803、マイクロフォン2804、ポインティングデバイス2806、カメラ用レンズ2807、外部接続端子2808などを備えている。また、筐体2800には、携帯型情報端末の充電を行う太陽電池セル2810、外部メモリスロット2811などを備えている。また、アンテナは筐体2801内部に内蔵されている。実施の形態1乃至4のいずれかで示した液晶表示装置を表示パネル2802に適用することにより、より長く良好な画像表示機能を保ち、セキュリティ性も高く、かつ低消費電力な携帯電話とすることができる。

【0221】

また、表示パネル2802はタッチパネルを備えており、図10（D）には映像表示されている複数の操作キー2805を点線で示している。なお、太陽電池セル2810で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。

【0222】

表示パネル2802は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル2802と同一面上にカメラ用レンズ2807を備えているため、テレビ電話が可能である。スピーカー2803及びマイクロフォン2804は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体2800と筐体2801は、スライドし、図10（D）のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

【0223】

外部接続端子2808はA Cアダプタ及びU S Bケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット2811に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。

【0224】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

【0225】

図10（E）は、デジタルビデオカメラであり、本体3051、表示部（A）3057、接眼部3053、操作スイッチ3054、表示部（B）3055、バッテリー3056などによって構成されている。実施の形態1乃至4のいずれかで示した液晶表示装置を表示部（A）3057、表示部（B）3055に適用することにより、より長く良好な画像表示機能を保ち、セキュリティ性も高く、かつ低消費電力なデジタルビデオカメラとすることができる。

【0226】

図10（F）は、テレビジョン装置の一例を示している。テレビジョン装置9600は、筐体9601に表示部9603が組み込まれている。表示部9603により、映像を表示することが可能である。また、ここでは、スタンド9605により筐体9601を支持した構成を示している。実施の形態1乃至4のいずれかで示した液晶表示装置を表示部9603に適用することにより、より長く良好な画像表示機能を保ち、セキュリティ性も高く、かつ低消費電力なテレビジョン装置とすることができる。

【0227】

テレビジョン装置 9600 の操作は、筐体 9601 が備える操作スイッチや、別体のリモコン操作機により行うことができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

【0228】

なお、テレビジョン装置 9600 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

【0229】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【実施例 1】

【0230】

本実施例では、オフ状態とする前に初期化画像を表示した液晶表示装置と、比較例としてオフ状態前の画像を表示したままオフ状態とした液晶表示装置の表示状態を比較した結果を示す。

【0231】

図 12 (A) 及び図 13 (A)（図 12 (A) 及び図 13 (A) は同じ写真である）にオフ状態前のオン状態の画像が表示された画面を示す。なお、図 12 (A) 及び図 13 (A) の画像は白黒の市松模様であり、画素のスイッチング素子としてはオフ電流が低い酸化物半導体層（In-Ga-Zn-O 層）を用いたトランジスタを適用した。本実施例の液晶表示装置は透過型液晶表示装置であり、バックライトにより光が供給されている。本実施例においては液晶表示装置がオフ状態となって駆動回路部及び画素部を含む表示パネルへの電源電位が停止された後も、画面の表示状態が分かるようにバックライトは点灯し続けるようにした。本実施例の液晶表示装置はノーマリーホワイトの液晶表示装置であり、液晶の初期状態はバックライトからの光を透過し白の表示となる。

【0232】

図 12 (B) に表示装置がオフする前に、容量素子へ固定電位を書き込み、液晶を初期状態へ戻した後、駆動回路部及び画素部を含む表示パネルへの電源電位を停止した場合の、オフ状態直後の表示画面を示す。表示画面は液晶の初期状態が表示する全白画面の初期状態画像を表示している。従って液晶はオフ状態において電界のかかっていない安定な初期状態となっていることがわかる。

【0233】

一方、図 13 (B) に比較例として、図 13 (A) に示した格子模様の表示画像を表示したまま、液晶表示装置をオフし表示パネルへの電源電位の供給を停止した場合の、オフ状態直後の表示画面を示す。図 13 (B) においては、オフ直前のオン状態で表示されていた市松模様の画像が薄く確認でき、オフ後も液晶に電界がかかり続けていることがわかる。このような不必要な時間、液晶に電界がかかることは液晶の劣化を招き、液晶表示装置の画像表示機能や信頼性の低下を招く。

【0234】

以上からわかるように、オフ状態とする前に液晶素子へ電圧が印加されないように固定電位を書き込み初期化画像を表示することで液晶素子の劣化を防止し、長く良好な画像表示機能を保ち、かつセキュリティ性も高めることができる。

【0235】

従って、より信頼性の高い低消費電力化が達成された液晶表示装置、及び液晶表示装置の駆動方法を提供することが可能となる。

【符号の説明】

【0236】

100 液晶表示装置

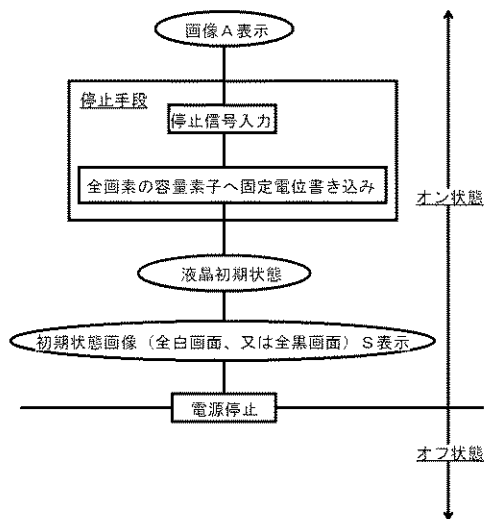
110 画像処理回路

1 1 1	記憶回路
1 1 1 b	フレームメモリ
1 1 2	比較回路
1 1 3	表示制御回路
1 1 5	選択回路
1 1 6	電源
1 1 7	停止手段
1 2 0	表示パネル
1 2 1	駆動回路部
1 2 1 A	ゲート線駆動回路
1 2 1 B	ソース線駆動回路
1 2 2	画素部
1 2 3	画素
1 2 4	ゲート線
1 2 5	ソース線
1 2 6	端子部
1 2 6 A	端子
1 2 6 B	端子
1 2 7	スイッチング素子
1 2 8	共通電極
1 3 0	バックライト部
1 3 1	バックライト制御回路
1 3 2	バックライト
2 0 0	液晶表示装置
2 1 0	容量素子
2 1 4	トランジスタ
2 1 5	液晶素子
4 0 0	基板
4 0 1	ゲート電極層
4 0 2	ゲート絶縁層
4 0 3	酸化物半導体層
4 0 5 a	ソース電極層
4 0 5 b	ドレイン電極層
4 0 7	絶縁膜
4 0 9	保護絶縁層
4 1 0	トランジスタ
4 2 0	トランジスタ
4 2 7	絶縁層
4 3 0	トランジスタ
4 3 6 a	配線層
4 3 6 b	配線層
4 3 7	絶縁層
4 4 0	トランジスタ
5 0 5	基板
5 0 6	保護絶縁層
5 0 7	ゲート絶縁層
5 1 0	トランジスタ
5 1 1	ゲート電極層
5 1 5 a	ソース電極層
5 1 5 b	ドレイン電極層

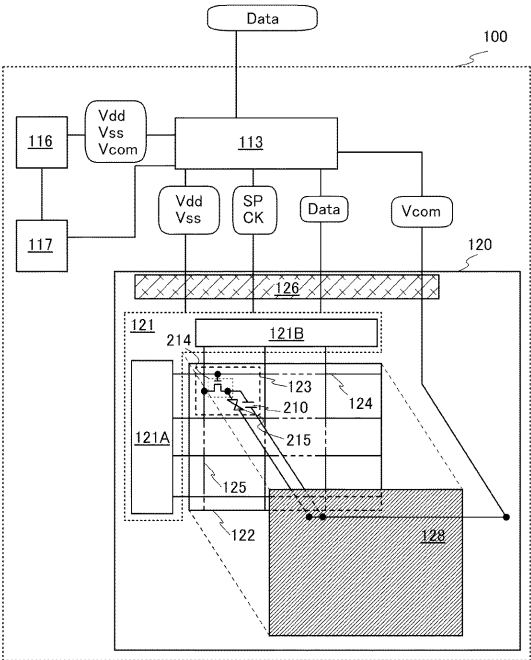
5 1 6	絶縁層
5 3 0	酸化物半導体膜
5 3 1	酸化物半導体層
6 0 1	期間
6 0 2	期間
6 0 3	期間
6 0 4	期間
1 4 0 1	期間
1 4 0 2	期間
1 4 0 3	期間
1 4 0 4	期間
2 7 0 0	電子書籍
2 7 0 1	筐体
2 7 0 3	筐体
2 7 0 5	表示部
2 7 0 7	表示部
2 7 1 1	軸部
2 7 2 1	電源
2 7 2 3	操作キー
2 7 2 5	スピーカー
2 8 0 0	筐体
2 8 0 1	筐体
2 8 0 2	表示パネル
2 8 0 3	スピーカー
2 8 0 4	マイクロフォン
2 8 0 5	操作キー
2 8 0 6	ポインティングデバイス
2 8 0 7	カメラ用レンズ
2 8 0 8	外部接続端子
2 8 1 0	太陽電池セル
2 8 1 1	外部メモリスロット
3 0 0 1	本体
3 0 0 2	筐体
3 0 0 3	表示部
3 0 0 4	キーボード
3 0 2 1	本体
3 0 2 2	スタイラス
3 0 2 3	表示部
3 0 2 4	操作ボタン
3 0 2 5	外部インターフェイス
3 0 5 1	本体
3 0 5 3	接眼部
3 0 5 4	操作スイッチ
3 0 5 5	表示部 (B)
3 0 5 6	バッテリー
3 0 5 7	表示部 (A)
9 6 0 0	テレビジョン装置
9 6 0 1	筐体
9 6 0 3	表示部
9 6 0 5	スタンド

- 9 6 3 0 筐体
- 9 6 3 1 表示部
- 9 6 3 2 操作キー
- 9 6 3 3 太陽電池
- 9 6 3 4 充放電制御回路
- 9 6 3 5 バッテリー
- 9 6 3 6 コンバータ
- 9 6 3 7 コンバータ

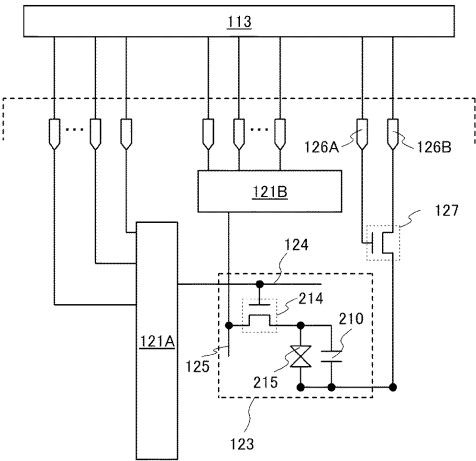
【図 1】



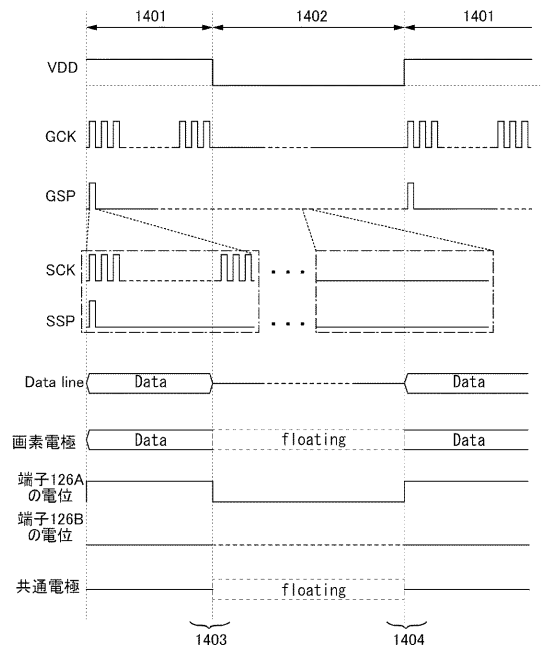
【図 2】



【図 3】

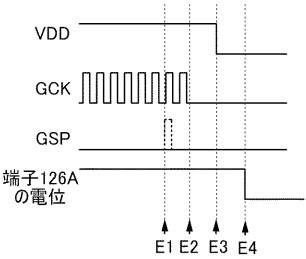


【図 4】

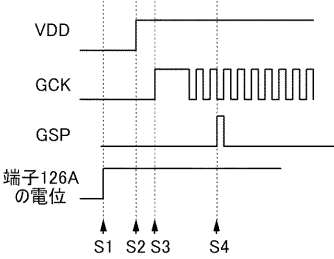


【図 5】

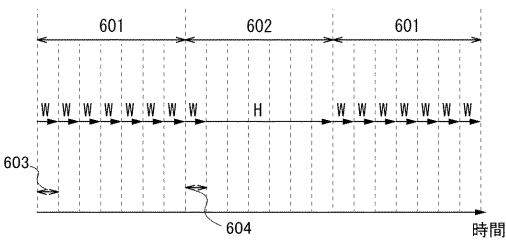
(A)



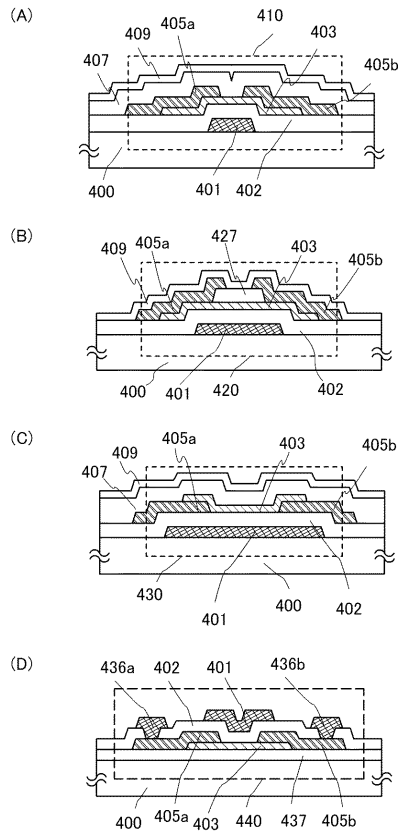
(B)



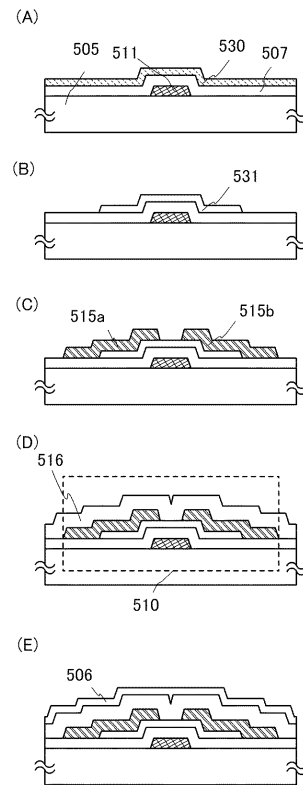
【図 6】



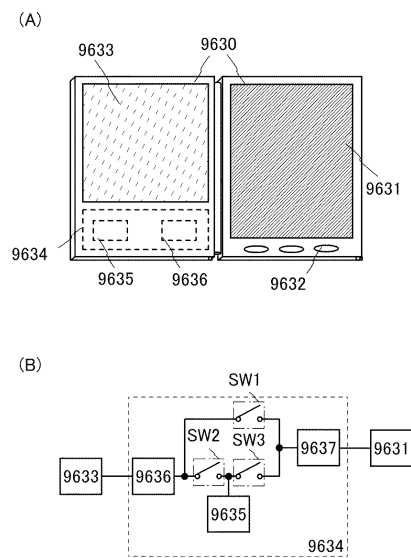
【図 7】



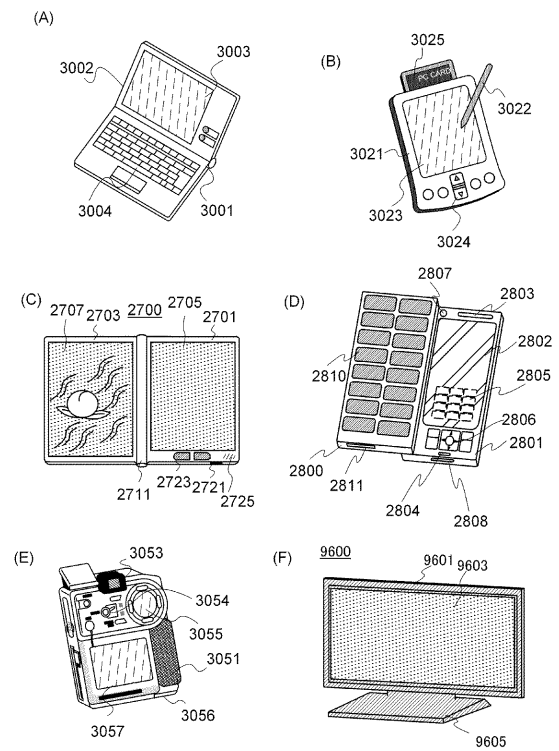
【図 8】



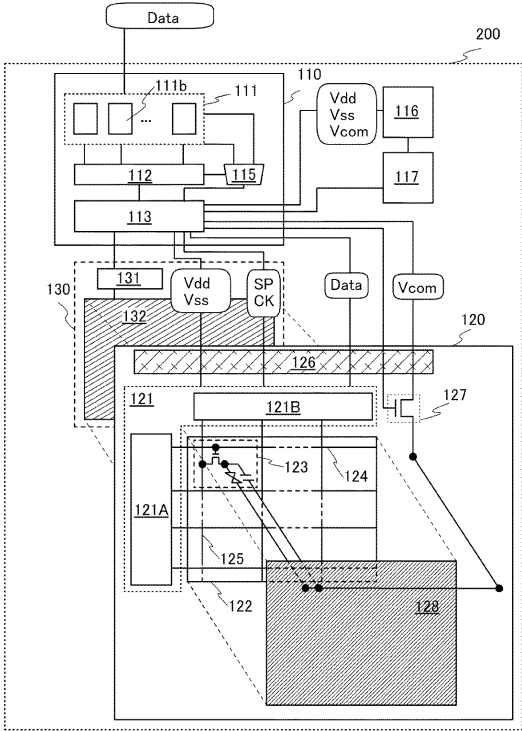
【図 9】



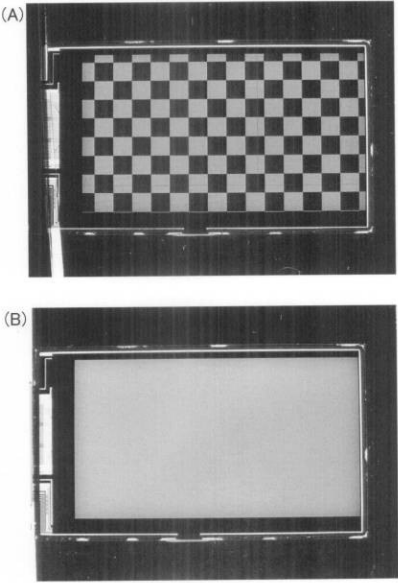
【図 10】



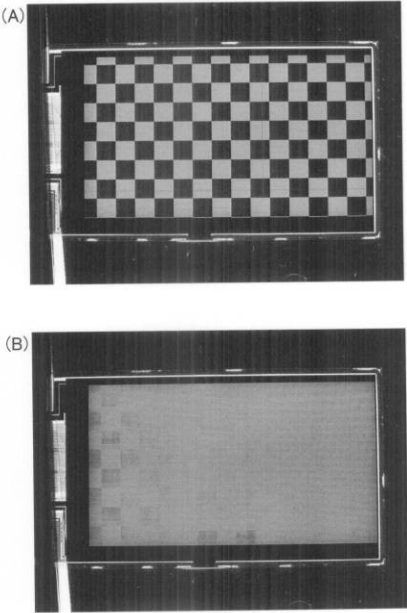
【図 1 1】



【図 1 2】



【図 1 3】



フロントページの続き

(51)Int.Cl.

F I

G 0 2 F

1/133

5 5 0

(56)参考文献 特開 2 0 0 6 - 0 4 7 5 0 0 (J P, A)

特開 2 0 0 7 - 2 2 0 8 1 8 (J P, A)

特開 2 0 0 9 - 1 6 7 0 8 7 (J P, A)

特開 2 0 0 2 - 2 7 8 5 2 3 (J P, A)

特開 2 0 0 7 - 1 2 3 8 6 1 (J P, A)

特開平 0 5 - 2 2 4 6 2 6 (J P, A)

特開 2 0 0 3 - 2 9 5 8 4 3 (J P, A)

特開 2 0 0 8 - 2 6 8 6 7 1 (J P, A)

特開 2 0 0 3 - 2 6 3 1 3 7 (J P, A)

特開 2 0 0 3 - 2 9 5 8 2 9 (J P, A)

特開 2 0 0 6 - 1 0 6 0 1 9 (J P, A)

特開平 0 8 - 0 6 2 5 7 7 (J P, A)

特開 2 0 0 2 - 1 8 2 6 1 9 (J P, A)

特開 2 0 0 0 - 2 6 7 0 6 6 (J P, A)

特開 2 0 0 9 - 2 1 2 4 7 6 (J P, A)

T. KAWAMURA et al, "1.5-V Operating fully-depleted amorphous oxide thin film transistors achieved by 63-mV/dec subthre, 2008 International Electron Devices Meeting TECHNICAL DIGEST, IEEE International, 2 0 0 8 年 1 2 月, DOI: 10.1109/IEDM.2008.4796618

Hiromichi GODO et al, "Modeling and Measurement of Ultra-low Leakage Current of IGZO TFTs and New Driving Method of LCDs, Proceedings of The 17th International Display Workshops, 2 0 1 0 年 1 2 月 1 日, pp. 235-238

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 2 0 - 3 / 3 8

G 0 2 F 1 / 1 3 3

专利名称(译)	液晶表示装置		
公开(公告)号	JP6510569B6	公开(公告)日	2019-05-08
申请号	JP2017005120	申请日	2017-01-16
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	豊高耕平 楠 紘慈		
发明人	豊高 耕平 楠 紘慈		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.624.B G09G3/20.660.V G09G3/20.660.U G09G3/20.611.A G02F1/133.550 G09G3/20.621.K G09G3/20.624.C G09G3/20.642.A G09G3/20.660.R G09G3/20.670.D G09G3/20.670.K		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB14 2H193/ZC36 2H193/ZE21 2H193/ZE37 2H193/ZE38 5C006/AA02 5C006/AA21 5C006/AC25 5C006/AC26 5C006/AC27 5C006/AC28 5C006/AF01 5C006/AF19 5C006/AF45 5C006/AF53 5C006/AF63 5C006/AF67 5C006/AF68 5C006/AF81 5C006/BA01 5C006/BA12 5C006/BA13 5C006/BA15 5C006/BA16 5C006/BA19 5C006/BB16 5C006/BF02 5C006/BF03 5C006/BF14 5C006/BF34 5C006/BF39 5C006/BF45 5C006/BF46 5C006/FA04 5C006/FA25 5C006/FA36 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD09 5C080/DD17 5C080/DD18 5C080/DD26 5C080/DD29 5C080/EE17 5C080/EE19 5C080/EE30 5C080/FF09 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/JJ07 5C080/KK02 5C080/KK07 5C080/KK43 5C080/KK47		
优先权	2010009853 2010-01-20 JP		
其他公开文献	JP2017072863A JP2017072863A5 JP6510569B2		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示装置和液晶显示装置的驱动方法，在每种液晶显示装置和液晶显示装置的驱动方法中，可以抑制图像显示功能的劣化并且可以充分降低功耗。在液晶显示装置中，在电源关闭之前将固定电位输入到电容器，使得电容器的电极之间的电位差消失（电容几乎为零），使得电场不施加到液晶上。因此，液晶处于初始状态。当在显示初始状态图像之后停止供应电源时，在关闭状态下不会对液晶连续施加不必要的电场，从而液晶可以处于稳定的初始状态。因此，可以防止液晶劣化。