

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B1)

(11) 特許番号

特許第6197983号
(P6197983)

(45) 発行日 平成29年9月20日 (2017. 9. 20)

(24) 登録日 平成29年9月1日 (2017. 9. 1)

(51) Int. Cl.

F I

GO2F 1/133 (2006.01)
 GO2F 1/139 (2006.01)
 GO2F 1/1343 (2006.01)
 GO2F 1/1368 (2006.01)

GO2F 1/133 505
 GO2F 1/139
 GO2F 1/1343
 GO2F 1/1368

請求項の数 6 (全 21 頁)

(21) 出願番号 特願2017-534854 (P2017-534854)
 (86) (22) 出願日 平成28年12月6日 (2016. 12. 6)
 (86) 国際出願番号 PCT/JP2016/086164
 審査請求日 平成29年6月28日 (2017. 6. 28)
 (31) 優先権主張番号 特願2015-239365 (P2015-239365)
 (32) 優先日 平成27年12月8日 (2015. 12. 8)
 (33) 優先権主張国 日本国 (JP)

早期審査対象出願

(73) 特許権者 000002886
 D I C株式会社
 東京都板橋区坂下3丁目35番58号
 (74) 代理人 100124970
 弁理士 河野 通洋
 (74) 代理人 100159293
 弁理士 根岸 真
 (72) 発明者 丸山 和則
 埼玉県北足立郡伊奈町大字小室4472-1
 D I C株式会
 社 埼玉工場内
 (72) 発明者 佐々木 剛
 埼玉県北足立郡伊奈町大字小室4472-1
 D I C株式会
 社 埼玉工場内

最終頁に続く

(54) 【発明の名称】 液晶表示素子

(57) 【特許請求の範囲】

【請求項 1】

第1の透明基板と、

前記第1の透明基板と対向配置された第2の透明基板と、

前記第1の透明基板と第2の透明基板との間に設けられた液晶組成物を含有する液晶層と、

前記第1の透明基板上に配置される画素電極と、

前記画素電極への画像信号のフレーム周波数を60Hz以下0.1Hz以上の範囲に制御し、前記画像信号のフレーム周波数を延縮自在にする表示処理部と、を有し、

前記液晶組成物中のポラー化合物から構成されるポラー成分のうち、 $\varepsilon \times \Delta n$ が
 1.7以下のポラー化合物を80質量%以上含有することを特徴とする、液晶表示素子

10

【請求項 2】

第1のフレーム周波数で駆動する第1の駆動モードと、

間欠駆動による休止期間が設けられた第2の駆動モードと、を有し、前記第1の駆動モードと第2の駆動モードとを前記表示処理部で切り替える、請求項1に記載の液晶表示素子

【請求項 3】

第1のフレーム周波数で駆動する第1の駆動モードと、

前記第1のフレーム周波数より低い第3のフレーム周波数で駆動する第3の駆動モードと、を有し、前記第1の駆動モードと第3の駆動モードとを前記表示処理部で切り替える、

20

請求項 1 または 2 に記載の液晶表示素子。

【請求項 4】

前記液晶層と、前記第 1 の透明基板と前記第 2 の透明基板のそれぞれの間にホモジニアス配向を誘起する配向膜層を有し、前記第 1 の透明基板上に共通電極が配置されることを特徴とする、請求項 1 ~ 3 のいずれか 1 項に記載の液晶表示素子。

【請求項 5】

前記画素電極と共通電極との間の電極間距離：R が前記第 1 の透明基板と第 2 の透明基板との距離：G より小さく、前記画素電極と共通電極との電極間にフリンジ電界を形成することを特徴とする、請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示素子。

【請求項 6】

前記液晶層と、前記第 1 の透明基板と前記第 2 の透明基板のそれぞれの間に配向膜層を有し、前記第 2 の透明基板上に共通電極が配置されることを特徴とする、請求項 1 に記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示素子に関する。

【背景技術】

【0002】

時計、電卓、各種測定機器、自動車用パネル、プリンター、コンピューター、テレビ、時計および広告表示板等に用いられるようになっている液晶表示素子の表示方式としては、代表的なものに TN（ツイステッド・ネマチック）型、STN（スーパー・ツイステッド・ネマチック）型、TFT（薄膜トランジスタ）を用いた VA（以下、垂直配向とも称する）型や IPS（イン・プレーン・スイッチング）型、FFS（フリンジ・フィールド・スイッチング）型等がある。PC モニターなどで広く用いられている液晶表示素子としては、TN 型、STN 型が挙げられ、液晶 TV などでも広く用いられる液晶表示素子の表示方式としては、VA 型、IPS 型が挙げられ、スマートフォンやタブレットなどで広く用いられる液晶表示素子の表示方式としては、IPS 型、FFS 型が挙げられる。これら全ての駆動方式において低電圧駆動、高速応答、広い動作温度範囲を示す液晶表示素子が求められている。

【0003】

なかでも低電圧駆動の一つテーマとして、低消費電力で駆動する液晶表示素子が昨今の省エネルギー推進の社会事情やスマートフォンなどの普及から注目されている。現在のところ、低消費電力化を図る手段として、液晶表示素子の駆動周波数を標準状態より低減する低周波駆動や、1 フレーム期間の書き込みを行った後に休止期間を設ける間欠駆動が提案されている。しかしながら、書き込み期間から休止期間への切り替わり時に電圧が大きく変化して画素電位が大きく変動するため、休止期間における表示輝度と次フレーム期間の書き込み期間における表示輝度との差が大きくなることに起因して、特にフレーム期間の切り替わり時にフリッカーが生じ、表示品位が低下する問題が生じることが確認されている。人のフリッカー視覚感知は、周波数に依存し、同振幅の輝度変動でも周波数が低くなるほどフリッカーが視認され易いことが知られているため、低消費電力駆動と、フリッカー低減とはトレードオフの関係になる。このようなフリッカーの原因としては、液晶分子のフレクソ分極に起因するフリッカーやリーク電流に起因するフリッカーなど種々の要因が複雑に関係していると考えられている。

【0004】

例えば、フレクソ分極に起因するフリッカーを例に説明すると、液晶表示素子は、液晶層に長時間直流電圧を印加すると、チャージアップにより表示特性に経時的変化が生じるため、1 フレーム毎に正負極性を反転させるフレーム駆動が採用されている。画素電極と対向電極との間の電位差だけで液晶分子の配向状態を制御することが理想的ではあるが、実際には、画素電極の端部に強電界が作用するため液晶分子が逆分極し、電界の極性を反

10

20

30

40

50

転したときこの分極（フレクソ分極）が瞬時に反応するため輝度変動によりフリッカーが発生する。

【 0 0 0 5 】

フレクソ分極に起因したフリッカーを低減する技術として、特許文献 1 がある。当該特許文献 1 では、液晶表示素子に使用される液晶のフレクソ係数（ e_{11} 、 e_{33} ）の絶対値を 1.6 pC/m 以下にすることで対称成分、反対称成分の双方の輝度振幅を低減することでフリッカーを低減できると開示されている。

【 0 0 0 6 】

また、リーク電流に起因するフリッカーを例に説明すると、液晶表示素子に対する駆動電力を供給する時間が短くなると、外部からの電力の供給が無い期間（休止期間または低周波数の谷の状態）に、画素電極や TFT のチャンネルをリーク電流が流れるため、液晶に印加している画素電圧が経時的に低下する。その結果、液晶分子の配向方向が経時的に変化するため輝度が低下し、1 フレームごとに輝度が低下する状態で画像を再生すると、フリッカーが発生する。

【 0 0 0 7 】

TFT のリーク電流に起因したフリッカーを低減する技術として、特許文献 2 がある。当該特許文献 2 では、オフリーク電流の数値範囲、液晶表示素子に使用される液晶や配向膜の抵抗率の数値範囲をそれぞれ規定し、かつ当該数値範囲が所定の関係で成立すると、1 フレーム内の輝度変動を低減できると開示されている。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 8 】

【 特許文献 1 】 特開 2 0 1 5 - 3 1 8 7 7 号

【 特許文献 2 】 特開 2 0 1 5 - 7 5 7 2 3 号

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 9 】

上記特許文献 1 では、フリッカーの原因として液晶分子のフレクソ係数（ e_{11} 、 e_{33} ）に着目しているが、フリッカーの原因は種々の要因が複雑に関係するだけでなく、一般に液晶層に使用される液晶組成物は、誘電率異方性が負の化合物（ポーラー成分）と、誘電率異方性が中性の化合物（ノンポーラー成分）との 2 つの成分が混在し、かつ液晶組成物全体として数種類から数十種類の液晶化合物が含まれている。フレクソ分極に直接寄与する液晶化合物は、液晶組成物の一部の誘電率異方性が負の化合物（ポーラー成分）が主であるため、上記特許文献 1 のように液晶層を構成する液晶分子の分極を理論通り平均化できず、フリッカーの低減・抑制に効果が発揮されないのが現状である。

【 0 0 1 0 】

一方、上記特許文献 2 では、1 フレーム内の輝度変化率の絶対値を 0.03 以下に低減するとフリッカーが視認されないとして、液晶及び配向膜のインピーダンス不整合による輝度の増加によって補償するとしている。しかしながら、上記特許文献 2 のフリッカー低減手段は、液晶の抵抗と容量、配向膜の抵抗と容量の関係だけを着目しており、液晶層自体の電圧保持率の低下などを考慮していないため、フリッカーの発生を効果的に低減・抑制されていない。

【 0 0 1 1 】

また、液晶表示装置は、その構成上バックライトから常に光が照射されていることから液晶層の経時的な劣化による電圧保持率の低下による問題も生じることが確認されたが、上記特許文献 1、2 では、フリッカーの原因がフレクソ分極やオフリーク電流以外の種々の要因が複雑に関係する点を考慮されていないため、フリッカーの発生を効果的に低減・抑制できていない。

【 0 0 1 2 】

そこで、本発明は、液晶層の誘電率と屈折率異方性との関係に着目して、フリッカーが

10

20

30

40

50

低減・抑制され、かつ低消費電力で駆動する液晶表示素子を提供することを目的とする。

【発明の効果】

【0013】

本発明に係る液晶表示素子によれば、フリッカーが低減・抑制され、かつ消費電力を低減することができる。

【図面の簡単な説明】

【0014】

【図1】本発明の液晶表示素子（液晶表示部）の構成の一例を模式的に示す図である。

【図2】液晶表示部の電極層3の構造を模式的に示す図であり、画素部分を等価回路で示した模式図である。

【図3】液晶表示部の電極層3の構造を模式的に示す図であり、画素電極の形状の一例を示す模式図である。

【図4】液晶表示部の電極層3の構造を模式的に示す図であり、画素電極の形状の一例を示す模式図である。

【図5】液晶表示部の電極層3の構造を模式的に示す図であり、画素電極の形状の一例を示す模式図である。

【図6】図3または図4におけるIII-III線方向に図1に示す液晶表示素子を切断した断面図の他の例である。

【図7】図5におけるIII-III線方向に図1に示すIPS型の液晶表示部を切断した断面図である。

【図8】垂直配向型の液晶表示素子の液晶表示部の構成を模式的に示す図である。

【図9】図8における基板上に形成された薄膜トランジスタを含む電極層3（または薄膜トランジスタ層3とも称する。）のII線で囲まれた領域を拡大した平面図である。

【図10】図10は、図9におけるIII-III線方向に図8に示す液晶表示素子を切断した断面図である。

【図11】図11(A)は、2m行2n列の画素電極における画像信号の書き換えの経時的変化を表す図である。図11(B)は、2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化の一形態を表す図である。

【図12】図12(A)は、2m行2n列の画素電極における画像信号の書き換えの経時的変化を表す図である。図12(B)は、2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化の一形態を表す図である。

【図13】図13(A)は、2m行2n列の画素電極における画像信号の書き換えの経時的変化を表す図である。図13(B)は、2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化の一形態を表す図である。

【図14】 Δn と ε との積の値と、バックライト照射後表示のちらつき（フリッカー）との関係を示すグラフである。

【図15】負の誘電率異方性を示す液晶成分にける $\Delta n \times \varepsilon$ が1.7以下となる負の誘電率異方性を示す化合物の含有量と、バックライト照射後表示のちらつき（フリッカー）との関係を示すグラフである。

【発明を実施するための形態】

【0015】

本発明の第一は、第1の透明基板と、前記第1の透明基板と対向配置された第2の透明基板と、前記第1の透明基板と第2の透明基板との間に充填された液晶組成物を含有する液晶層と、前記第1の透明基板上に配置される画素電極と、前記画素電極への画像信号のフレーム周波数を60Hz以下0.1Hz以上の範囲に制御し、前記画像信号の書き換え周期を延縮自在にする表示処理部と、を有し、前記液晶組成物中のポラー化合物から構成されるポラー成分のうち、 $\varepsilon \times \Delta n$ が1.7以下のポラー化合物を80%以上含有することを特徴とする、液晶表示素子である。

【0016】

本発明に係る液晶表示素子は、液晶表示部（いわゆる液晶パネル）と、表示処理部とを

10

20

30

40

50

有することが好ましい。前記液晶表示部は、後述の図１～７などで説明するように、画素毎に画素電極および薄膜トランジスタを含む駆動回路が配設された駆動基板と、対向基板との間に液晶層を封止したものである。

【００１７】

また、表示処理部は、映像信号に対してフレームレート変換などの処理を行い、その処理結果に応じてバックライトおよび液晶表示部を制御するものである。

【００１８】

以下、本発明に係る液晶表示素子の液晶表示部の説明を行った後、図面に基づいて表示処理部の動作および作用を説明する。

【００１９】

本発明に係る液晶表示素子の液晶表示部の一実施形態を説明する。図１は、液晶表示素子の液晶表示部の構成を模式的に示す図である。図１では、説明のために便宜上各構成要素を離間して記載している。本発明に係る液晶表示素子１０は、図１に記載するように、対向に配置された第１の（透明絶縁）基板（透明基板とも称する）２と、第２の（透明絶縁）基板７との間に挟持された液晶組成物（または液晶層５）を有する液晶表示素子である。第１の（透明絶縁）基板２は、液晶層５側の面に電極層３が形成されている。また、液晶層５と、第１の（透明絶縁）基板２及び第２の（透明絶縁）基板７のそれぞれの間に、配向膜４が設けられており、当該配向膜４により電圧無印加時に該液晶組成物中の液晶分子が記基板２，７に対して所定方向に配向することができる。さらに図１では、電極層３として画素電極と共通電極とが第１の基板２側に設けられているが、画素電極を第１の基板２に設け、共通電極を第２の基板７に設けてもよい。

【００２０】

図１では、一对の偏光板１，８により前記第２の基板７および前記第１の基板２を挟持した形態を記載しているが、偏光板１，８を設ける位置はこの図に限定される訳ではない。さらに、図１では、前記第２の基板７と配向膜４との間にカラーフィルタ６が設けられている。なお、本発明に係る液晶表示素子の形態としては、いわゆるカラーフィルタオンアレイ（ＣＯＡ）であってもよく、電極層３と液晶相５の間にカラーフィルタ６を設けても、または当該電極層３と第１の基板２との間にカラーフィルタを設けてもよい。また、必要により、オーバコート層（図示せず）を、カラーフィルタ層６を覆って設けることで、カラーフィルタ層に含まれる物質が液晶層へ流出することを防止してもよい。

【００２１】

図１～１０では説明上、本発明の液晶表示素子の好適な実施形態として、液晶層５と第１の基板２との間および液晶層５と前記第２の基板７との間にそれぞれの第１の基板および第２の基板上に配向膜４が形成された例を記載しているが、本発明の液晶表示素子は、第１の基板２または第２の基板７上の少なくとも一方に配向膜４が形成されていればよい。例えば、液晶層５と第１の基板２との間に配向膜４が前記第１の基板２上に液晶層５と当接するように形成されている場合、他方の液晶層５と第２の基板７との間には、配向膜を設けなくてもよい。

【００２２】

すなわち、本発明に係る液晶表示素子１０は、第１の基板２と、電極層３と、配向膜４と、液晶組成物を含む液晶層５と、配向膜４と、カラーフィルタ６と、第２の基板７と、が順次積層された構成を含むことが好ましい。

【００２３】

第１の基板２と第２の基板７はガラス又はプラスチックの如き柔軟性をもつ材料を用いることができ、少なくとも一方は透明な材料であり、他方は透明な材料であっても、金属やシリコン等の不透明な材料でも良い。２枚の基板は、周辺領域に配置されたエポキシ系熱硬化性組成物等のシール材及び封止材によって貼り合わされていて、その間には基板間距離を保持するために、例えば、ガラス粒子、プラスチック粒子、アルミナ粒子等の粒状スペーサーまたはフォトリソグラフィにより形成された樹脂からなるスペーサー柱が配置されていてもよい。

【 0 0 2 4 】

図 2 ~ 図 5 は、液晶表示部の電極層 3 の構造図の模式図を表し、より詳細には図 2 は、画素部分を等価回路で示した模式図であり、図 3 および図 4 は画素電極の形状の一例を示す模式図である。また、図 3 ~ 図 4 では、本実施形態の一例として、網目状に配置された画素を含む液晶表示部を備える F F S 型の液晶表示素子である。当該液晶表示部に対して背面側から照明する照明手段としてバックライトを設けることで液晶表示装置として駆動する。当該バックライトの光源としては、発光ダイオードや冷陰極管を利用したものが挙げられる。

【 0 0 2 5 】

当該図 2 において、本発明に係る電極層 3 は、共通電極および複数の画素電極を備えている。画素電極は、絶縁層（例えば、窒化シリコン（ SiN ）など）を介して共通電極上に配置されている。画素電極は表示画素毎に配置され、スリット状の開口部が形成されている。共通電極と画素電極とは、例えば ITO （ Indium Tin Oxide ）によって形成された透明電極であり、電極層 3 は、表示部において、複数の表示画素が配列する行に沿って延びるゲートバスライン GBL （ GBL1 、 GBL2 ・・・ GBLm ）と、複数の表示画素が配列する列に沿って延びるソースバスライン SBL （ SBL1 、 SBL2 ・・・ SBLm ）と、ゲートバスラインとソースバスラインとが交差する位置近傍に画素スイッチとして薄膜トランジスタを備えている。また、当該薄膜トランジスタのゲート電極は対応するゲートバスライン GBL と電氣的に接続されており、当該薄膜トランジスタのソース電極は対応する信号線 SBL と電氣的に接続されている。さらに、薄膜トランジスタのドレイン電極は、対応する画素電極と電氣的に接続されている。

【 0 0 2 6 】

電極層 3 は、複数の表示画素を駆動する駆動手段として、ゲートドライバとソースドライバとを備えており、前記ゲートドライバおよび前記ソースドライバは、液晶表示部の周囲に配置されている。また、複数のゲートバスラインはゲートドライバの出力端子と電氣的に接続され、複数のソースバスラインはソースドライバの出力端子と電氣的に接続されている。

【 0 0 2 7 】

ゲートドライバは複数のゲートバスラインにオン電圧を順次印加して、選択されたゲートバスラインに電氣的に接続された薄膜トランジスタのゲート電極にオン電圧を供給する。ゲート電極にオン電圧が供給された薄膜トランジスタのソース - ドレイン電極間が導通する。ソースドライバは、複数のソースバスラインのそれぞれに対応する出力信号を供給する。ソースバスラインに供給された信号は、ソース - ドレイン電極間が導通した薄膜トランジスタを介して対応する画素電極に印加される。ゲートドライバおよびソースドライバは、液晶表示素子の外部に配置された表示処理部（制御回路とも称する）により動作を制御される。

【 0 0 2 8 】

本発明に係る表示処理部は、通常駆動のほかに駆動電力低減のために低周波駆動の機能と間欠駆動の機能とを備えており、 TFT 液晶パネルのゲートバスラインを駆動するための LSI であるゲートドライバの動作および TFT 液晶パネルのソースバスラインを駆動するための LSI であるソースドライバの動作を制御するものである。また、共通電極に共通電圧 V_{COM} を供給し、バックライトの動作も制御している。

【 0 0 2 9 】

図 3 は、画素電極の形状の一例として楕形の画素電極を示した図であり、図 1 における基板 2 上に形成された電極層 3 の II 線で囲まれた領域を拡大した平面図である。図 3 に示すように、第 1 の基板 2 の表面に形成されている薄膜トランジスタを含む電極層 3 は、走査信号を供給するための複数のゲートバスライン 26 と表示信号を供給するための複数のソースバスライン 25 とが、互いに交差してマトリクス状に配置されている。当該複数のゲートバスライン 26 と当該複数のソースバスライン 25 とにより囲まれた領域により、液晶表示装置の単位画素が形成され、該単位画素内には、画素電極 21 及び共通電極 2

2 が形成されている。ゲートバスライン 2 6 とソースバスライン 2 5 が互いに交差している交差部近傍には、ソース電極 2 7、ドレイン電極 2 4 およびゲート電極 2 8 を含む薄膜トランジスタが設けられている。この薄膜トランジスタは、画素電極 2 1 に表示信号を供給するスイッチ素子として、画素電極 2 1 と連結している。また、ゲートバスライン 2 6 と並行して、共通ライン 2 9 が設けられる。この共通ライン 2 9 は、共通電極 2 2 に共通信号を供給するために、共通電極 2 2 と連結している。

【 0 0 3 0 】

画素電極 2 1 の背面には絶縁層 1 8 (図示せず) を介して共通電極 2 2 が一面に形成されている。そして、隣接する共通電極と画素電極との最短離間距離は配向層同士の最短離間距離より短い。前記画素電極の表面には保護絶縁膜及び配向膜層によって被覆されていることが好ましい。なお、前記複数のゲートバスライン 2 6 と複数のソースバスライン 2 5 とに囲まれた領域にはソースバスライン 2 5 を介して供給される表示信号を保存するストレージキャパシタ 2 3 を設けてもよい。

10

【 0 0 3 1 】

また、図 4 は、図 3 の変形例であり、画素電極の形状の一例としてスリット状の画素電極を示した図である。当該図 4 に示す画素電極 2 1 は、略長方形の平板体の電極を、当該平板体の中央部および両端部が三角形の切欠き部でくり抜かれ、その他の部分は略矩形棒状の切欠き部でくり抜かれた形状である。なお、切欠き部の形状は特に制限されるものではなく、楕円、円形、長方形、菱形、三角形、または平行四辺形など公知の形状の切欠き部を使用できる。

20

【 0 0 3 2 】

なお、図 3 および図 4 には、一画素における一对のゲートバスライン 2 6 及び一对のソースバスライン 2 5 のみが示されている。

【 0 0 3 3 】

図 6 は、図 3 または図 4 における I I I - I I I 線方向に図 1 に示す液晶表示素子を切断した断面図の他の例である。配向層 4 および薄膜トランジスタを含む電極層 3 が表面に形成された第 1 の基板 2 と、配向層 4 が表面に形成された第 2 の基板 8 とが所定の間隔 G で配向層同士向かい合うよう離間しており、この空間に液晶組成物を含む液晶層 5 が充填されている。第 1 の基板 2 の表面の一部にゲート絶縁膜 1 2、共通電極 2 2、絶縁膜 1 8、画素電極 2 1 および配向層 4 の順で積層されている。

30

【 0 0 3 4 】

薄膜トランジスタの構造の好適な一態様は、例えば、図 6 で示すように、基板 2 表面に形成されたゲート電極 1 1 と、当該ゲート電極 1 1 を覆い、且つ前記基板 2 の略全面を覆うように設けられたゲート絶縁層 1 2 と、前記ゲート電極 1 1 と対向するよう前記ゲート絶縁層 1 2 の表面に形成された半導体層 1 3 と、前記半導体層 1 3 の表面の一部を覆うように設けられた保護膜 1 4 と、前記保護膜 1 4 および前記半導体層 1 3 の一方の側端部を覆い、かつ前記基板 2 表面に形成された前記ゲート絶縁層 1 2 と接触するように設けられたドレイン電極 1 6 と、前記保護膜 1 4 および前記半導体層 1 3 の他方の側端部を覆い、かつ前記基板 2 表面に形成された前記ゲート絶縁層 1 2 と接触するように設けられたソース電極 1 7 と、前記ドレイン電極 1 6 および前記ソース電極 1 7 を覆うように設けられた絶縁保護層 1 8 と、を有している。ゲート電極 1 1 の表面にゲート電極との段差を無くす等の理由により陽極酸化被膜 (図示せず) を形成してもよい。

40

【 0 0 3 5 】

図 3 及び図 4 に示す実施の形態では、共通電極 2 2 はゲート絶縁層 1 2 上のほぼ全面に形成された平板状の電極であり、一方、画素電極 2 1 は共通電極 2 2 を覆う絶縁保護層 1 8 上に形成された楕形の電極である。すなわち、共通電極 2 2 は画素電極 2 1 よりも第 1 の基板 2 に近い位置に配置され、これらの電極は絶縁保護層 1 8 を介して互いに重なりあって配置される。画素電極 2 1 と共通電極 2 2 は、例えば、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide)、IZTO (Indium Zinc Tin Oxide) 等の透明導電性材料により形成される。画素電

50

極 2 1 と共通電極 2 2 が透明導電性材料により形成されるため、単位画素面積で開口される面積が大きくなり、開口率及び透過率が増加する。

【 0 0 3 6 】

また、画素電極 2 1 と共通電極 2 2 とは、これらの電極間にフリンジ電界を形成するために、画素電極 2 1 と共通電極 2 2 との間の電極間距離（最小離間距離とも称する） R が、第 1 の基板 2 と第 2 の基板 7 との間の液晶層 5 の厚さ G より小さくなるように形成される。ここで、電極間距離 R は各電極間の基板に水平方向の距離を表す。図 3 では、平板状の共通電極 2 2 と櫛形の画素電極 2 1 とが重なり合っているため、最小離間距離（または電極間距離）： $R = 0$ となる例が示されており、最小離間距離 R が第 1 の基板 2 と第 2 の基板 7 との間の液晶層の厚さ（セルギャップとも称される）： G よりも小さくなるため、フリンジの電界 E が形成される。したがって、FFS 型の液晶表示素子は、画素電極 2 1 の櫛形を形成するラインに対して垂直な方向に形成される水平方向の電界と、放物線状の電界を利用することができる。画素電極 2 1 の櫛状部分の電極幅： l 、及び、画素電極 2 1 の櫛状部分の間隙の幅： m は、発生する電界により液晶層 5 内の液晶分子が全て駆動され得る程度の幅に形成することが好ましい。また、画素電極と共通電極との最小離間距離 R は、ゲート絶縁膜 1 2 の（平均）膜厚として調整することができる。

10

【 0 0 3 7 】

本発明に係る液晶表示素子の液晶表示部の FFS 型の変形例である IPS 型の液晶表示素子の例を図 1、図 5、図 7 を用いて説明する。IPS 型の液晶表示素子の構成は、上記図 1 の FFS 型と同様に片側の基板上に電極層 3（共通電極と画素電極と TFT を含む）が設けられた構造であり、第 1 の偏光板 1 と、第 1 の基板 2 と、電極層 3 と、配向膜 4 と、液晶組成物を含む液晶層 5 と、配向膜 4 と、カラーフィルタ 6 と、第 2 の基板 7 と、第 2 の偏光板 8 と、が順次積層された構成である。

20

【 0 0 3 8 】

図 5 は、IPS 型の液晶表示部における図 1 の第 1 の基板 2 上に形成された電極層 3 の II 線で囲まれた領域の一部を拡大した平面図である。図 5 に示すように、走査信号を供給するための複数のゲートバスライン 2 6 と表示信号を供給するための複数のデータバスライン 2 5 とにより囲まれた領域内（単位画素内）で、櫛歯形の第 1 の電極（例えば、画素電極）2 1 と櫛歯形の第 2 の電極（例えば、共通電極）2 2 とが互いに遊嵌した状態（両電極が一定距離を保った状態で離間して噛み合った状態）で設けられている。該単位画素内には、ゲートバスライン 2 6 とソースバスライン 2 5 が互いに交差している交差点近傍には、ソース電極 2 7、ドレイン電極 2 4 およびゲート電極 2 8 を含む薄膜トランジスタが設けられている。この薄膜トランジスタは、第 1 の電極 2 1 に表示信号を供給するスイッチ素子として、第 1 の電極 2 1 と連結している。また、ゲートバスライン 2 6 と並行して、共通ライン（ V_{com} ）2 9 が設けられる。この共通ライン 2 9 は、第 2 の電極 2 2 に共通信号を供給するために、第 2 の電極 2 2 と連結している。

30

【 0 0 3 9 】

図 7 は、図 5 における III - III 線方向に図 1 に示す IPS 型の液晶表示部を切断した断面図である。第 1 の基板 2 上には、ゲートバスライン 2 6（図示せず）を覆い、且つ第 1 の基板 2 の略全面を覆うように設けられたゲート絶縁層 3 2 と、ゲート絶縁層 3 2 の表面に形成された絶縁保護層 3 1 とが設けられ、絶縁保護膜 3 1 上に、第 1 の電極（画素電極）2 1 及び第 2 の電極（共通電極）2 2 が離間して設けられる。絶縁保護層 3 1 は、絶縁機能を有する層であり、窒化ケイ素、二酸化ケイ素、ケイ素酸窒化膜等で形成される。

40

【 0 0 4 0 】

図 5 及び図 7 に示す実施の形態では、第 1 の電極 2 1 及び第 2 の電極 2 2 は、絶縁保護層 3 1 上に、すなわち同一の層上に形成された櫛形の電極であり、互いに離間して噛み合った状態で設けられている。IPS 型の液晶表示部では、第 1 の電極 2 1 と第 2 の電極 2 2 との間の電極間距離 G と、第 1 の基板 2 と第 2 の基板 7 との間の液晶層の厚さ（セルギャップ）： H は、 $G = H$ の関係を満たす。電極間距離： G とは、第 1 の電極 2 1 と第 2 の電

50

極 2 2 との間の、基板に水平方向の最短距離を表し、図 5 及び図 7 で示す例においては、第 1 の電極 2 1 と第 2 の電極 2 2 とが遊嵌して交互に形成されたラインに対して、垂直方向の距離を表す。第 1 の基板 2 と第 2 の基板 7 との距離：H とは、第 1 の基板 2 と第 2 の基板 7 との間の液晶層の厚さを表し、具体的には、第 1 の基板 2 及び第 2 の基板 7 のそれぞれに設けられた配向膜 4（最表面）間の距離（すなわちセルギャップ）、液晶層の厚みを表す。

【 0 0 4 1 】

一方、先述の F F S 型の液晶表示部では、第 1 の基板 2 と第二の基板 7 との間の液晶層の厚さが、第 1 の電極 2 1 と第 2 の電極 2 2 との間の、基板に水平方向の最短距離未満であり、I P S 型の液晶表示部は、第 1 の基板 2 と第二の基板 7 との間の液晶層の厚さが、第 1 の電極 2 1 と第 2 の電極 2 2 との間の、基板に水平方向の最短距離以上である。したがって、I P S と F F S の違いは、第 1 の電極 2 1 及び第 2 の電極 2 2 の厚み方向の位置関係に依存しない。

10

【 0 0 4 2 】

I P S 型の液晶表示素子は、第 1 の電極 2 1 及び第 2 の電極 2 2 間に形成される基板面に対して水平方向の電界を利用して液晶分子を駆動させる。第 1 の電極 2 1 の電極幅：Q、及び第 2 の電極 2 2 の電極幅：R は、発生する電界により液晶層 5 内の液晶分子が全て駆動され得る程度の幅に形成することが好ましい。

【 0 0 4 3 】

本発明の好ましい他の実施形態は、垂直配向型の液晶表示素子である。図 8 は、垂直配向型の液晶表示素子の液晶表示部の構成を模式的に示す図である。また、図 8 では、説明のために便宜上各構成要素を離間して記載している。図 9 は、当該図 8 における基板上に形成された薄膜トランジスタを含む電極層 3（または薄膜トランジスタ層 3 とも称する。）の I I 線で囲まれた領域を拡大した平面図である。図 10 は、図 9 における I I I - I I I 線方向に図 1 に示す液晶表示素子を切断した断面図である。以下、図 8 ~ 10 を参照して、本発明に係る垂直配向型の液晶表示部を説明する。

20

【 0 0 4 4 】

本発明に係る液晶表示素子 10 の構成は、図 8 に記載するように透明導電性材料からなる透明電極（層）3'（または共通電極 3' とも称する。）を具備した第 2 の基板 7 と、画素電極および各画素に具備した前記画素電極を制御する薄膜トランジスタを形成した電極層 3 を含む第 1 の基板 2 と、前記第 1 の基板 2 と第 2 の基板 7 との間に挟持された液晶組成物（または液晶層 5）を有し、該液晶組成物中の液晶分子の電圧無印加時の配向が前記基板 2，7 に対して略垂直である液晶表示素子であって、該液晶組成物として前記本発明の液晶組成物を用いたことに特徴を有するものである。また図 8 および図 10 に示すように、前記第 1 の基板 2 および前記第 2 の基板 7 は、一対の偏光板 1，8 により挟持されてもよい。さらに、図 8 では、前記第 2 の基板 7 と共通電極 3' との間にカラーフィルタ 6 が設けられている。またさらに、本発明に係る液晶層 5 と隣接し、かつ当該液晶層 5 を構成する液晶組成物と直接当接するよう一対の配向膜 4 を透明電極（層）3，3' 表面に形成してもよい。

30

【 0 0 4 5 】

図 9 は、画素電極 2 1 の形状の一例として逆 L 字型の画素電極を示した図であり、図 8 における基板 2 上に形成された電極層 3 の I I 線で囲まれた領域を拡大した平面図である。前記画素電極 2 1 は、上記図 3、4 と同様に、ゲートバスライン 2 6 とソースバスライン 2 5 とに囲まれた領域の略全面に逆 L 字型に形成されているが、画素電極の形状は限定されるものではない。

40

【 0 0 4 6 】

垂直配向型の液晶表示素子の液晶表示部は、上記の I P S 型や F F S 型とは異なり、共通電極 2 2（図示せず）が画素電極 2 1 と対向離間して形成されている。換言すると、画素電極 2 1 と、共通電極 2 2 とは別の基板上に形成されている。一方、先述の F F S や I P S 型の液晶表示素子は、画素電極 2 1 および共通電極 2 2 が同一基板上に形成されてい

50

る。

【0047】

また、当該カラーフィルタ6は、光の漏れを防止する観点で、薄膜トランジスタおよびストレイジキャパシタ23に対応する部分にブラックマトリックス（図示せず）を形成することが好ましい。

【0048】

図10は、図9におけるIII-III線方向に図8に示す液晶表示素子を切断した断面図である。すなわち、本発明に係る液晶表示素子10は、第1の偏光板1と、第1の基板2と、薄膜トランジスタを含む電極層（又は薄膜トランジスタ層とも称する）3と、配向膜4と、液晶組成物を含む層5と、配向膜4と、共通電極3'と、カラーフィルタ6と、第2の基板7と、第1の偏光板8と、が順次積層された構成である。本発明に係る液晶表示素子の薄膜トランジスタの構造（図10のIVの領域）の好適な一態様は、上述した通りであるためここでは省略する。

10

【0049】

続いて、以下本発明の好適な液晶表示素子の表示処理部の動作および作用に関して以下説明する。

【0050】

本発明に係る表示処理部は、通常駆動の他に駆動電力低減のために低周波駆動の機能と間欠駆動の機能とを備えており、TFT液晶パネルのゲートバスラインを駆動するためのLSIであるゲートドライバおよびTFT液晶パネルのソースバスラインを駆動するためのLSIであるソースドライバを制御する機能を備える。また、共通電極に共通電圧 V_{COM} を供給し、バックライトの動作を制御する機能を備えてもよい。

20

【0051】

当該表示処理部において、上記液晶表示部の駆動を行っており、画素電極への画像信号のフレーム周波数を60Hz以下0.1Hz以上の範囲に制御し、前記画素電極への画像信号を書き換える周期（＝書き換え周期）を延縮自在にする。すなわち、画素電極に画像信号（電圧）を印加した後、次に当該画素電極に画像信号（電圧）を印加するまでの時間を当該表示処理部により延縮自在に制御される。そのため、単位秒あたり一画面を走査する（書き換える）回数であるフレーム周波数が表示処理部により延縮自在に制御される。換言すると、当該表示処理部は、前記画素電極への画像信号のフレーム周波数を60Hz以下0.1Hz以上の範囲に制御し、前記画像信号のフレーム周波数を延縮自在にする。

30

【0052】

画素電極への画像信号を書き換える周期を長くする態様（＝画像信号のフレーム周波数を長くする）としては、第1のフレーム周波数で駆動する第1の駆動モードから前記第1のフレーム周波数より低い第2のフレーム周波数で駆動する第2の駆動モードが挙げられる。例えば、フレーム周波数が30～60Hzの範囲の通常駆動（第1の駆動モード）から、フレーム周波数が0.1～15Hzの低周波駆動（第3の駆動モード）へ切り替えする例が挙げられる。その他としては、フレーム周波数が30～60Hzの範囲の通常駆動（第1の駆動モード）から、1フレーム超に相当する休止期間を設ける間欠駆動（第2の駆動モード）へ切り替えする例が挙げられる。

40

【0053】

画像信号の書き換え周期を短くする態様（＝画像信号のフレーム周波数を短くする）としては、上記第2または第3の駆動モードである低周波駆動または間欠駆動から上記の通常駆動へ切り替えする例が挙げられる。

【0054】

本発明の駆動方法は、上記の駆動モードを組み合わせることで消費電力を低減することができる。以下、本発明の画素の駆動方法について詳細に説明する。

【0055】

「第1の駆動モードと第2の駆動モードとの切り替え」
（通常駆動と間欠駆動との切り替え）

50

通常駆動（第1の駆動モード）の画素電極への画像信号のフレーム周波数が、例えば50 Hzの場合は、全画面を（1 / 50）秒かけて走査するため、画素電極への画像信号の書き換えは0.02秒ごとに1回行っている（画像信号の書き換え周期は1 / 50）。この1 / 50秒をかけた書き換え動作の後、例えば、2フレーム、10フレームまたは100フレーム相当のドライバまたは表示処理部が動作しない休止期間を設けて、画素電極への画像信号の書き換えを再開すると、最後に画素電極への画像信号の書き換えたときから画素電極への画像信号の書き換えを再開するまでの間の画素電極への画像信号の書き換え期間（第2の駆動モード）の周期は、1 / 50秒より長くなる。

【0056】

ドライバまたは表示処理部が動作しない休止期間の間は、制御回路などの動作が停止するため、その間の回路消費電力が無くなり消費電力を低減することができる。

10

【0057】

したがって、ドライバまたは表示処理部が動作しない休止期間を設けることで、画素電極への画像信号の書き換えタイミングを表示処理部がコントロールして、画像信号の書き換え周期を変えることができる。換言すると、表示処理部において画素電極への画像信号のフレーム周波数を60 Hz以下0.1 Hz以上の範囲に制御し、かつ前記画像信号の書き換え周期を延縮自在にすることで、消費電力を低減することができる。

【0058】

本発明に係る液晶表示素子の駆動方法の一例を、図11を参照して以下説明する。

図11（A）は、2m行2n列の画素電極における画像信号の書き換えの経時的変化を表す図である。また、図11（B）は、2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化を表す図である。さらに、図11の例を、第1の駆動モード（通常駆動）の画素電極への画像信号のフレーム周波数を60 Hzとした場合について説明する。

20

【0059】

液晶表示素子の標準的なフレーム周波数が60 Hzにおいて、1フレーム（1 / 60秒）ごとに液晶に印加する電圧の極性が反転する。図11では、極性判定方法として、カラム反転駆動の一例を示すが、本発明はこれに限定されることはない。例えば、ドット反転駆動の場合は、図11（A）を、2m行2n列の画素電極および2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化を表す図とし、図11（B）を、2m

30

【0060】

図11（A）において、第1の駆動モード（通常駆動）のフレーム周波数が60 Hzであると、全画面を（1 / 60）秒かけて走査するため、画素への画像信号の書き換えは1 / 60秒ごとに1回行っており（画像信号の書き換え周期 1 / 60）、列方向（2n）に並んだ画素電極へ印加する画像信号が各フレームで同じ極性の1フレーム毎に反転するよう、ゲートドライバおよびソースドライバの動作を表示処理部が制御する。またカラム反転駆動の一例を示すため、図11（B）は、図11（A）とは逆極性の電圧が印加された状態を示すものであり、図11（A）と同様に画素電極への画像信号の書き換えは1 / 60秒ごとに1回行っており（画像信号の書き換え周期 1 / 60）、列方向（2n+1）に並んだ画素電極へ印加する画像信号が各フレームで同じ極性の1フレーム毎に反転するよう、ゲートドライバおよびソースドライバの動作を表示処理部が制御する。

40

【0061】

図11（A）、（B）において、1 / 60秒をかけた書き換え動作の後、表示処理部、ソースドライバまたはゲートドライバの書き換え動作が停止する所定時間の休止期間が設けられた第2の駆動モード（間欠駆動状態）に切り替えると、休止期間中の回路消費電力が0になるため、回路電力を低減することができる。その後、前記休止期間を終了させて通常駆動（第1の駆動モード）に切り替えると、画素電極への画像信号の書き換え動作が実行されるため、休止期間より前に画素への画像信号の書き換えた後次の書き換える時

50

での間（すなわち第1の駆動モードの画像信号の書き換え周期）と、休止期間直前に画素への画像信号の書き換えの時から休止期間の終了後に画素への画像信号の書き換えの時点までの間（すなわち第2の駆動モードの画像信号の書き換え周期）と、は異なる（第2の駆動モードの画素電極への画像信号の書き換え周期は、第1の駆動モードの画素電極への画像信号の書き換え期間より長くなる。）。

【0062】

なお、画素電極には休止期間直前に書き込まれた画像信号（電圧信号）は次の画像信号（電圧信号）が書き込まれるまでこの画像信号は保持されている。

【0063】

「第1の駆動モードと第3の駆動モードとの切り替え」

10

（通常駆動と低周波駆動との切り替え）

通常駆動（第1の駆動モード）の画素電極への画像信号のフレーム周波数が、例えば50Hzの場合は、全画面を（1/50）秒かけて走査するため、画素電極への画像信号の書き換えは0.02秒ごとに1回行っている（画像信号の書き換え周期）。この状態から、第1の駆動モードより低いフレーム周波数で画素への画像信号の書き換えを行う第3の駆動モードへ切り替えた場合、すなわち、例えば、画像信号のフレーム周波数が1Hzの低周波駆動状態へ切り替えると、全画面を（1/1）秒かけて走査するため、画素への画像信号の書き換えは1秒ごとに1回行う（画像信号の書き換え周期は1/1）ため、回路の消費電力を低減することができる。また、低周波駆動状態（第3の駆動モード）から通常駆動（第1の駆動モード）へ切り替えると、前述の画素への画像信号の書き換えは0.02秒ごとに1回行う状態に戻る。

20

【0064】

したがって、画素電極への画像信号のフレーム周波数自体を表示処理部で変えることで、画像信号の書き換え周期を変えることができる。換言すると、表示処理部において画素電極への画像信号のフレーム周波数を60Hz以下0.1Hz以上の範囲に制御し、画像信号の波長を伸ばしたり縮めたりする切り替えができることで、前記画像信号の書き換え周期を延縮自在にする。

【0065】

例えば、図12を参照して本発明に係る好ましい駆動方法の一例を説明する。図12（A）は、2m行2n列の画素電極における画像信号の書き換えの経時的変化を表す図である。また、図12（B）は、2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化を表す図である。

30

【0066】

また、図12の例を、第1の駆動モード（通常駆動）の画素電極への画像信号のフレーム周波数を60Hz、第3の駆動モード（低周波駆動）の画素電極への画像信号のフレーム周波数を6Hzとした場合について説明する。さらに、液晶表示素子の標準的なフレーム周波数が60Hzにおいて、1フレーム（1/60秒）ごとに、液晶に印加する電圧の極性が反転するため、図12では、カラム反転駆動の一例を示すが、本発明はこれに限定されることはない。例えば、ドット反転駆動の場合は、図12（A）を、2m行2n列の画素電極および2m+1行2n+1列の画素電極における画像信号の書き換えの経時的変化を表す図とし、図12（B）を、2m行2n+1列の画素電極における画像信号の書き換えの経時的変化を表す図とすれば足りうる。

40

【0067】

図12（A）において、第1の駆動モード（通常駆動）のフレーム周波数が60Hzであると、全画面を（1/60）秒かけて走査するため、画素への画像信号の書き換えは1/60秒ごとに1回行っており（画像信号の書き換え周期）、列方向（2n）に並んだ画素電極へ印加する画像信号が各フレームで同じ極性の1フレーム毎に反転するよう、ゲートドライバおよびソースドライバの動作を表示処理部が制御する。

【0068】

印加する極性を反転しながら画素電極への画像信号の書き換えを1/60秒ごとに1回

50

行う第1の駆動モード（通常駆動）から、前記第1のフレーム周波数より低い第3のフレーム周波数（例えば、6 Hz）で駆動する第3の駆動モード（低周波状態）に切り替えると、全画面を（1/6）秒かけて走査するため、印加する極性は（1/6）ごとに反転され、画素電極への画像信号の書き換えは（1/6）秒ごとに1回行う。

【0069】

そのため、第3の駆動モードにおける画像信号の書き換え周期が、第1の駆動モードにおける画像信号の書き換え周期より長くなる。これにより、画像信号の書き換え回数が低減するため消費電力を低減することができる。

【0070】

例えば、静止画像を表示する場合や動画であっても視認性が乏しい画像などを表示する場合は、表示処理部が低周波駆動または間欠駆動を実行することで消費電力を低減することができる。

10

【0071】

本発明に係る好ましい駆動方法の他の一例として、図13を参照して説明する。図13（A）は、2m行2n列の画素電極における画像信号の書き換えの経時的变化を表す図である。また、図13（B）は、2m+1行2n+1列の画素電極における画像信号の書き換えの経時的变化を表す図であり、極性反転やフレーム周波数は上記の図7および8と同じである。

【0072】

図13（A）、（B）において、印加する極性を反転しながら画素電極への画像信号の書き換えを1/60秒ごとに1回行う第1の駆動モード（通常駆動）から、前記第1のフレーム周波数より低い第3のフレーム周波数（例えば、6 Hz）で駆動する第3の駆動モード（低周波状態）に切り替えると、全画面を（1/6）秒かけて走査するため、印加する極性は（1/6）ごとに反転され、画素電極への画像信号の書き換えは（1/6）秒ごとに1回行う。その後、書き換え動作の後、表示処理部、ソースドライバまたはゲートドライバの書き換え動作が停止する所定時間の休止期間が設けられた第2の駆動モード（間欠駆動状態）に切り替えると、休止期間中の回路消費電力が0になるため、回路電力を低減することができる。さらにその後、前記休止期間を終了させて低周波状態（第3の駆動モード）に切り替えると、画素電極への画像信号の書き換え動作が実行されるため、休止期間より前に画素への画像信号の書き換えた後次の書き換える時までの間（すなわち第3の駆動モードの画像信号の書き換え周期）と、休止期間直前に画素への画像信号の書き換えた時から休止期間の終了後に画素への画像信号の書き換えた時までの間（すなわち第2の駆動モードの画像信号の書き換え周期）と、が相違する。そしてさらにその後、低周波駆動状態（第3の駆動モード）から通常駆動（第1の駆動モード）へ切り替えると、前述の画素への画像信号の書き換えは1/60回行う状態に戻る。

20

30

【0073】

なお、画素電極には休止期間直前に書き込まれた画像信号（電圧信号）は次の画像信号（電圧信号）が書き込まれるまでこの画像信号は保持されている。

【0074】

図13など実施形態のように低周波駆動と間欠駆動とを組み合わせることでさらなる消費電力を低減することができる。

40

【0075】

以下、本発明の液晶表示素子における誘電率と Δn との関係などについて説明する。

【0076】

周波数が低くなるほどフリッカーが視認され易いため、間欠駆動や低周波駆動といった低消費電力駆動とフリッカー低減とは人の視認性の観点からトレードオフの関係になるが、本発明では、液晶層の誘電率と Δn との関係が特定の範囲であれば、上記に説明した間欠駆動や低周波駆動といった低消費電力駆動とフリッカー低減とを両立できることを明らかにした。

【0077】

50

本発明に係る液晶層を構成する液晶組成物は、誘電率異方性 ($\Delta \epsilon$) の絶対値が 2 超のポラー化合物と、誘電率異方性 ($\Delta \epsilon$) の絶対値が 0 以上 2 以下のノンポラー化合物とを含むことが好ましい。また、本発明に係る液晶組成物は、負の誘電率異方性を示し、ネマチック液晶組成物であることが好ましい。

【0078】

したがって、本発明に係る液晶層を構成する液晶組成物は、誘電率異方性 ($\Delta \epsilon$ が - 2 未満) を示すポラー化合物を含む液晶成分と、中性の誘電率異方性 ($\Delta \epsilon$ が - 2 以上 ~ 2 以下の範囲) を示すノンポラー化合物を含む液晶成分と、を有するネマチック液晶組成物であることが好ましい。

【0079】

本発明に係る液晶層を構成する液晶組成物は、液晶組成物中のポラー化合物から構成されるポラー成分のうち、 $\epsilon \times \Delta n$ が 1.7 以下のポラー化合物が 80% 以上含有するものである。

【0080】

したがって、本発明に係る液晶組成物の好適な実施形態は、液晶組成物における負の誘電率異方性を示す液晶成分のうち $\Delta n \times \epsilon$ が 1.7 以下の特性を示す負の誘電率異方性を示す化合物が 80% 以上含有するものである。

【0081】

すなわち、 Δn と ϵ との乗じた値が 1.7 以下である特性を示す液晶化合物が、本発明の液晶層に含まれる負の誘電率異方性を示す液晶成分中 80% 以上占有することを意味している。

【0082】

実際の液晶表示素子に使用されている負の液晶組成物は、誘電率異方性が負の化合物 (ポラー成分) と、誘電率異方性が中性の化合物 (ノンポラ成分) との 2 つの成分が混在し、かつ液晶組成物全体として数種類から数十種類の液晶化合物が含まれている。そのため、フレクソエレクトリック効果 (フレクソ分極) に直接的に関与するのは、主にポラー成分の液晶化合物の分極であるため、本発明の駆動方法のように 1 フレーム毎に正負極性を反転させる駆動で反応した分極の位置変化による輝度変動もポラー成分の液晶化合物の分極や含有量に依存する。

【0083】

また、 ϵ の大きな化合物は、分子内にフッ素、塩素、シアノ等の極性の大きな分子が多く存在するため、電圧保持率が低下する傾向が確認され、 Δn の大きい化合物は、紫外線領域の光吸収において、長波長側にも存在するため、バックライト (BL) 等の光を吸収しやすくなり、長波長側に吸収のない化合物に比較して、光による化合物の分解等が起こりやすくなることから、 Δn の大きい化合物は経時的に電圧保持率が低下しやすくなる。したがって、化合物の $\Delta n \times \epsilon$ の値は、電圧保持率の低下が起こりやすい指標の一つとなる。そこで、本願発明の液晶表示素子の駆動を例にとると、本発明の間欠駆動状態や低周波駆動状態といった駆動状態 (第 2 の駆動モードおよび / または第 3 の駆動モード) は、外部から電力の供給が無いまたは少ない期間を備えているため、画素電圧が経時的に低下しやすい駆動形態である。そのため、本発明の間欠駆動状態や低周波駆動状態といった駆動状態様に、 ϵ と Δn と積が大きい化合物を含む液晶層を使用するとさらに、電圧保持率が低下するため、間欠駆動状態や低周波駆動状態では極端に画素電圧が低下して、液晶分子の配向方向が変化するため輝度変動が生じる。そして、本発明の液晶表示素子は、上述したように、反転駆動を 1 フレーム毎に行っているため、分極の位置変化による輝度変動の項もさらに加味すると、非常に輝度変動が大きくなりフリッカーが生じ、表示品位が低下する。

【0084】

しかしながら、本発明では、 ϵ と Δn と積が小さい化合物を含む液晶層を使用するだけでなく、1 フレーム毎の反転駆動で反応する分極の位置変化による輝度変動に係るポラー成分の液晶化合物の分極や含有量も考慮に入れているため、フリッカーを低減・

10

20

30

40

50

抑制することができると考えられる。

【 0 0 8 5 】

図 1 4 は、 Δn と ε との積の値と、バックライト照射後表示のちらつき（フリッカー）との関係を示すグラフである。図 1 4 より、 $\Delta n \times \varepsilon$ が 1.5 以下、および $\Delta n \times \varepsilon$ が 1.7 以下の負の誘電率異方性を示す化合物を、組成物中に含まれる負の誘電率異方性を示すポーラー成分の内、80%以上使用した各組成物による液晶パネルは、1秒間に6回書き換える低周波駆動において、フリッカーが発生しにくく、良好な表示品質を示した。一方、 $\Delta n \times \varepsilon$ が 1.9 以下の化合物を 80%以上ポーラー成分中に含まれる組成物による液晶パネルは、フリッカーにより表示品質が低下した表示が得られた。 $\Delta n \times \varepsilon$ の下限値は、実用範囲の組成物を製作するため、0.1以上が好ましく、0.2以上が

10

尚、当該グラフの算出方法は以下の通りである。

【 0 0 8 6 】

基準液晶組成物 A に負の誘電率異方性を示す化合物 X を、5%、10%、20%添加した各組成物 B、C、D を製作し、各組成物 A、B、C、D の誘電率異方性、屈折率異方性を測定した。その各組成物の物性の外挿値より、化合物 X が 100%の時の Δn 、 ε を 3 種類算出し、3 種類を平均して化合物 X の Δn 、 ε を算出した。その値を用いて化合物 X の $\Delta n \times \varepsilon$ を導出した。

【 0 0 8 7 】

このようにして、 $\Delta n \times \varepsilon$ が 1.5 以下、 $\Delta n \times \varepsilon$ が 1.7 以下、 $\Delta n \times \varepsilon$ が 1.9 以下となる負の誘電率異方性を示す化合物を用意した。

20

【 0 0 8 8 】

$\Delta n \times \varepsilon$ が 1.5 以下となる負の誘電率異方性を示す化合物を、組成物中に使用する負の誘電率異方性を示すポーラー成分の内、80%以上使用して組成物 E を製作した。同様に、 $\Delta n \times \varepsilon$ が 1.7 以下、 $\Delta n \times \varepsilon$ が 1.9 以下となる負の誘電率異方性を示す化合物を、組成物中に使用する負の誘電率異方性を示すポーラー成分の内、80%以上使用した組成物 F、G を製作した。組成物 E、F、G をそれぞれ FFS セルへ注入し、FFS 素子を得た。各液晶素子へ、白色 LED を使用したバックライト（光度：25000cd）を、1000時間照射した後、フレーム周波数 6（Hz）で駆動を行い、以下のフリッカー評価基準により評価した。図 1 4 および図 1 5 の縦軸が以下のフリッカー評価基準の結果である。

30

【 0 0 8 9 】

【表 1】

各種の ND フィルターを通したパネルを目視で評価した。1～4 の 4 段階の基準で評価した。1 が最もフリッカーが良好で、数値が大きくなるほどフリッカーは悪化する。

- 1：ND100 フィルターを通して観察したパネルにおいてフリッカーが目視で確認出来無い
- 2：ND75 でフィルターを通して観察したパネルにおいてフリッカーが目視で確認出来無い
- 3：ND50 でフィルターを通して観察したパネルにおいてフリッカーが目視で確認出来無い
- 4：ND25 でフィルターを通して観察したパネルにおいてフリッカーが目視で確認出来無い

40

【 0 0 9 0 】

図 1 5 は、負の誘電率異方性を示す液晶成分にける $\Delta n \times \varepsilon$ が 1.7 以下となる負の誘電率異方性を示す化合物の含有量と、バックライト照射後表示のちらつき（フリッカー）との関係を示すグラフである。

【 0 0 9 1 】

図 1 5 から、 $\Delta n \times \varepsilon$ が 1.7 以下の化合物を、ポーラー成分（負の誘電率異方性を示す液晶成分）中に 80%以上含む液晶層を使用した FFS 素子は、フリッカーが発生しにくく、良好な表示品質を示すことが確認できた。また、この結果から、液晶組成物にお

50

ける負の誘電率異方性を示す液晶成分（ポラー成分）のうち $\Delta n \times \varepsilon = 1.7$ 以下の特性を示す負の誘電率異方性を示す化合物が好ましくは 85% 以上、より好ましくは 90% 以上含有すると、フリッカーが発生しにくく、良好な表示品質を示すことが確認できる。また、液晶組成物における負の誘電率異方性を示す液晶成分（ポラー成分）における $\Delta n \times \varepsilon = 1.7$ 以下の特性を示す負の誘電率異方性を示す化合物の含有量の上限值としては、95%、100% が好ましい。尚、当該グラフの算出方法は以下の通りである。

【0092】

$\Delta n \times \varepsilon$ が 1.7 以下となる負の誘電率異方性を示す化合物を、組成物中に使用する負の誘電率異方性を示す化合物に対する比率において、20%、50%、65%、85%、90%、95%、100% と変えて組成物を製作した後、各組成物をそれぞれ FFS セルへ注入し、FFS 素子を得た。各 FFS 素子へ、白色 LED を使用したバックライト（光度：25000 cd）を、1000 時間照射した後、フレーム周波数 6（Hz）で駆動を行い、同様にフリッカーを評価した。

【0093】

なお、液晶化合物の誘電率異方性（ $\Delta \varepsilon$ ）は、「液晶分子の長軸方向の誘電率（ $\varepsilon_{\parallel}$ ）」 - 「液晶分子の短軸方向の誘電率（ $\varepsilon_{\perp}$ ）」で表される。したがって、液晶分子の短軸方向の誘電率（ $\varepsilon_{\perp}$ ）が大きいまたは液晶分子の長軸方向の誘電率（ $\varepsilon_{\parallel}$ ）が小さいほど、液晶分子の負の誘電率異方性が小さくなる。

【0094】

なお、一軸性の物質を例にとると、屈折率異方性（ Δn ）は、「 Δn 光軸方向に偏光した光に対する屈折率を n_e 」 - 「光軸と垂直方向に偏光した光に対する屈折率は n_o 」で表され、ネマチック液晶では $n_e > n_o$ を示す。

【0095】

本発明は、VA、PSVA、FFS および / または IPS 等の液晶表示部を備えている液晶表示素子に適用できる。電圧保持率の低下に起因するフリッカーを低減する方法は、VA、PSVA、FFS および / または IPS 等のアクティブ駆動、特に低周波駆動において望まれている。さらに FFS や IPS の駆動形式は、通称の VA モードに比較し、電圧印加時に液晶へ強電場がかかるため、フレクソ分極が起こりやすく、フリッカーが発生しやすい。そのため、FFS や IPS の駆動形式は、VA や PSVA モードに比較し、電圧保持率の低下に起因するフリッカーのみならず、フレクソ分極に起因するフリッカーも低減する方法が望まれている。

【0096】

したがって、本発明の液晶表示部の好ましい態様は、液晶層と、第 1 の基板と第 2 の基板のそれぞれの間にホモニアス配向を誘起する配向膜層を有し、前記第 1 の基板上に共通電極が配置されるものである。

【0097】

特に、FFS 型の表示素子は、電極のエッジ部分近傍でフリンジ電界を発生するため、本発明の液晶表示部の特に好ましい態様は、画素電極と共通電極との間の電極間距離：R が前記第 1 の基板と第 2 の基板との距離：G より小さく、前記画素電極と共通電極との電極間にフリンジ電界を形成するものである。

【符号の説明】

【0098】

- 1, 8 偏光板
- 2 第 1 の基板
- 3 電極層（第 1 の電極）
- 3' 共通電極（第 2 の電極）
- 4 配向膜
- 5 液晶層
- 6 カラーフィルタ
- 7 第 2 の基板

10

20

30

40

50

- 1 1 ゲート電極
- 1 2 ゲート絶縁膜
- 1 3 半導体層
- 1 4 絶縁層
- 1 5 オーミック接触層
- 1 6 ドレイン電極
- 1 7 ソース電極
- 1 8 絶縁保護層
- 1 9 b ソース電極
- 2 1 画素電極
- 2 2 共通電極
- 2 3 ストレイジキャパシタ
- 2 4 ドレイン電極
- 2 5 ソースバスライン
- 2 6 ゲートバスライン
- 2 7 ソース電極
- 2 8 ゲート電極
- 2 9 共通ライン

10

【要約】

[課題] 本発明は、液晶層の誘電率と屈折率異方性との関係に着目して、フリッカーが低減・抑制され、かつ低消費電力で駆動する液晶表示素子を提供することを目的とする。

20

[解決手段] 第1の透明基板と、

前記第1の透明基板と対向配置された第2の透明基板と、

前記第1の透明基板と第2の透明基板との間に設けられた液晶組成物を含有する液晶層と、前記第1の透明基板上に配置される画素電極と、

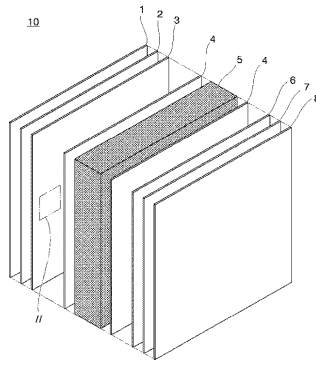
前記画素電極への画像信号のフレーム周波数を60Hz以下0.1Hz以上の範囲に制御し、前記画像信号のフレーム周波数を延縮自在にする表示処理部と、を有し、

前記液晶組成物中のポラー化合物から構成されるポラー成分のうち、 $\varepsilon \times \Delta n$ が1.7以下のポラー化合物を80質量%以上含有することを特徴とする、液晶表示素子

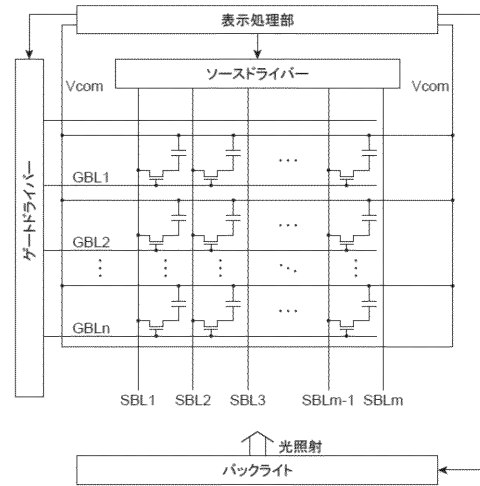
。

30

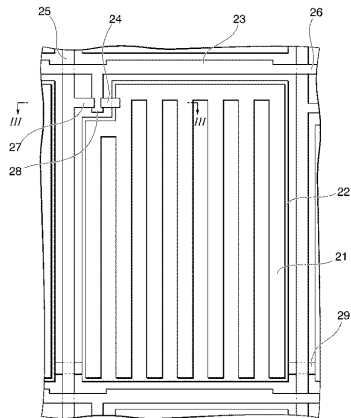
【図 1】



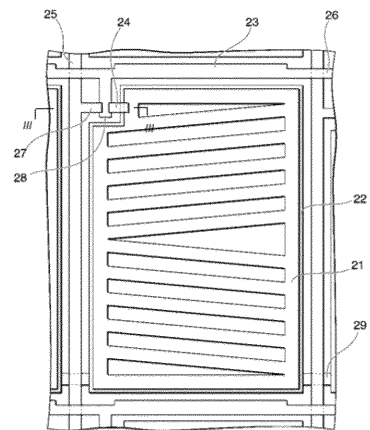
【図 2】



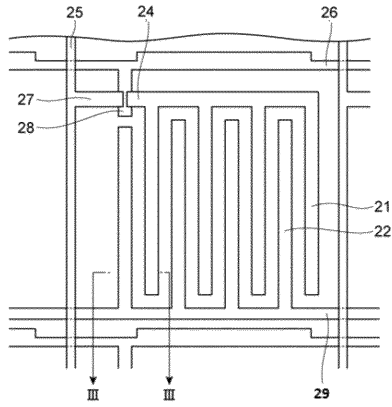
【図 3】



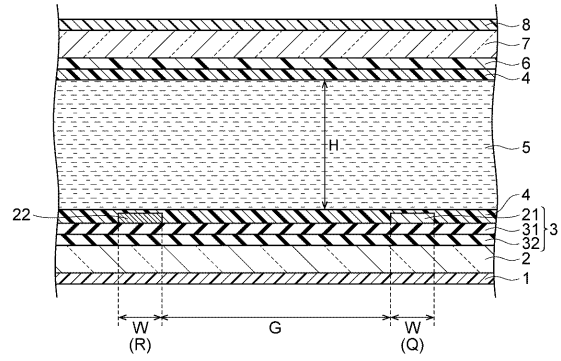
【図 4】



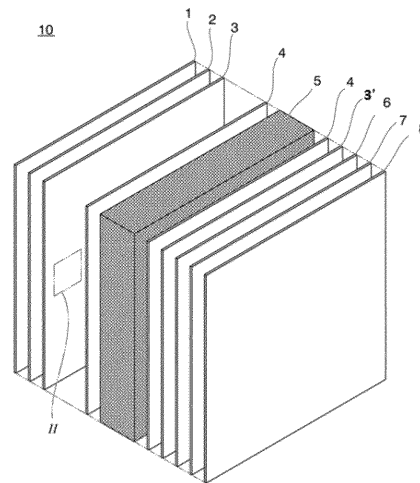
【図 5】



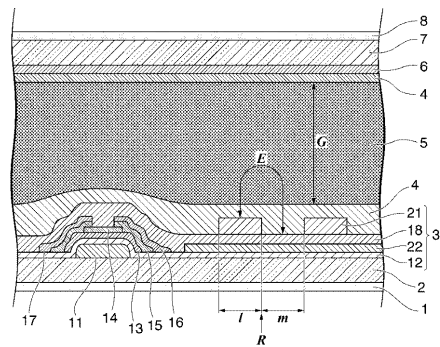
【図 7】



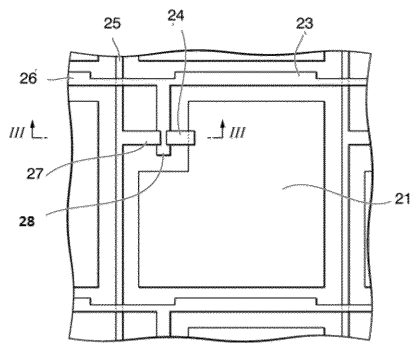
【図 8】



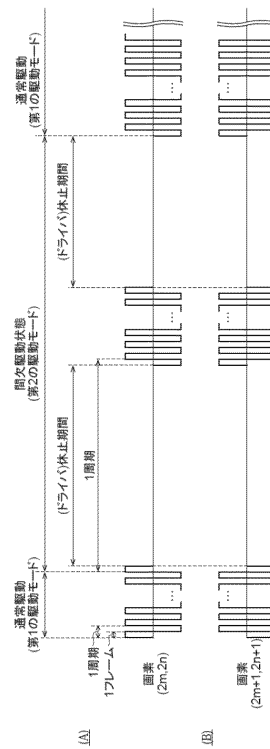
【図 6】



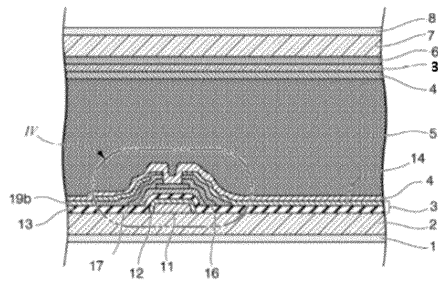
【図 9】



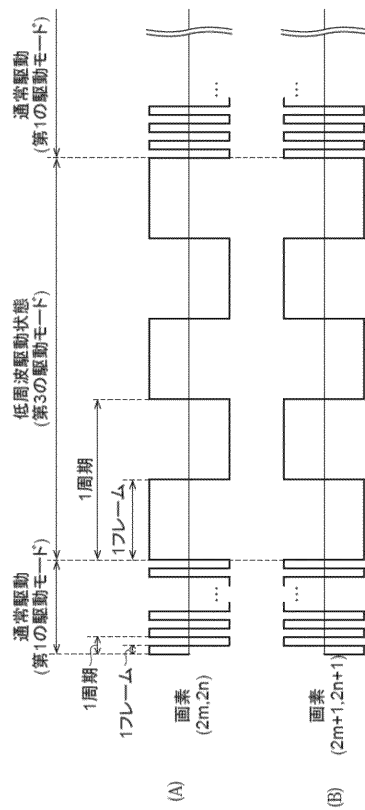
【図 1 1】



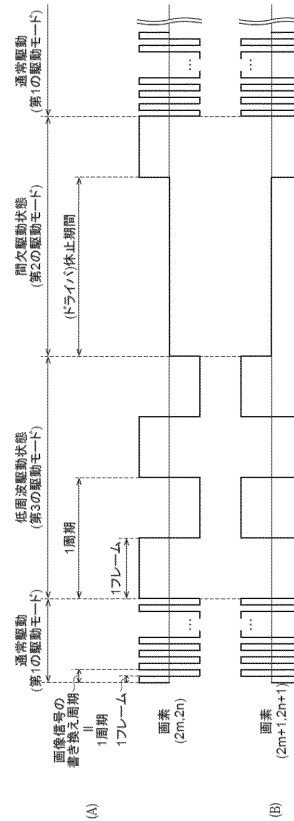
【図 1 0】



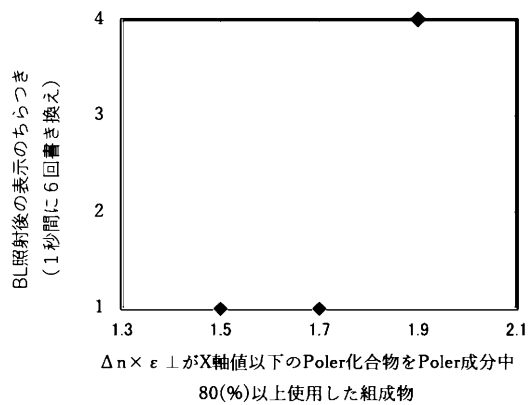
【図 1 2】



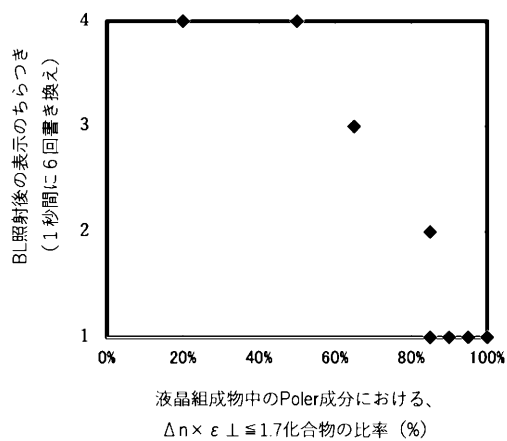
【図 1 3】



【図 1 4】



【図 1 5】



フロントページの続き

(72)発明者 小川 真治

埼玉県北足立郡伊奈町大字小室4 4 7 2 - 1
内

D I C 株式会社 埼玉工場

審査官 佐藤 洋允

(56)参考文献 国際公開第2 0 1 4 / 1 0 3 9 1 1 (W O , A 1)

国際公開第2 0 0 9 / 0 8 1 9 8 9 (W O , A 1)

特開2 0 1 5 - 5 2 6 3 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 3

G 0 2 F 1 / 1 3 9

G 0 2 F 1 / 1 3 4 3 - 1 / 1 3 4 5

G 0 2 F 1 / 1 3 5 - 1 / 1 3 6 8

专利名称(译)	液晶显示元件		
公开(公告)号	JP6197983B1	公开(公告)日	2017-09-20
申请号	JP2017534854	申请日	2016-12-06
[标]申请(专利权)人(译)	大日本油墨化学工业株式会社		
申请(专利权)人(译)	DIC公司		
当前申请(专利权)人(译)	DIC公司		
[标]发明人	丸山和則 佐々木剛 小川真治		
发明人	丸山 和則 佐々木 剛 小川 真治		
IPC分类号	G02F1/133 G02F1/139 G02F1/1343 G02F1/1368		
CPC分类号	G02F1/133 G02F1/1368 G02F1/139		
FI分类号	G02F1/133.505 G02F1/139 G02F1/1343 G02F1/1368		
代理人(译)	河野 通洋 根岸 信		
优先权	2015239365 2015-12-08 JP		
其他公开文献	JPWO2017099054A1		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示元件，其着眼于液晶层的介电常数与折射率各向异性之间的关系，从而减少并抑制了闪烁并以低功耗进行驱动。要做。[解决方案]第一透明基板，布置成面对第一透明基板的第二透明基板，液晶层，其包含设置在第一透明基板和第二透明基板之间的液晶组合物，以及设置在第一透明基板上的像素电极，一种显示处理单元，用于将到达像素电极的图像信号的帧频控制在60Hz以下且0.1Hz以上的范围内，并使图像信号的帧频自由伸缩。液晶显示装置，在液晶组合物中，在由极性化合物构成的极性成分中，包含80质量%以上的 $\epsilon_{\perp} \times \Delta n$ 为1.7以下的极性化合物。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B1)	(11) 特許番号 特許第6197983号 (P6197983)
(45) 発行日 平成29年9月20日 (2017. 9. 20)	(24) 登録日 平成29年9月1日 (2017. 9. 1)	
(51) Int. Cl. G 0 2 F 1 / 1 3 3 (2 0 0 6 . 0 1) G 0 2 F 1 / 1 3 9 (2 0 0 6 . 0 1) G 0 2 F 1 / 1 3 4 3 (2 0 0 6 . 0 1) G 0 2 F 1 / 1 3 6 8 (2 0 0 6 . 0 1)	F I G 0 2 F 1 / 1 3 3 5 0 5 G 0 2 F 1 / 1 3 9 G 0 2 F 1 / 1 3 4 3 G 0 2 F 1 / 1 3 6 8	
請求項の数 6 (全 21 頁)		
(21) 出願番号 特願2017-534854 (P2017-534854) (86) (22) 出願日 平成28年12月6日 (2016. 12. 6) (86) 国際出願番号 PCT/JP2016/086164 審査請求日 平成29年6月28日 (2017. 6. 28) (31) 優先権主張番号 特願2015-239365 (P2015-239365) (32) 優先日 平成27年12月8日 (2015. 12. 8) (33) 優先権主張国 日本国 (JP) 早期審査対象出願	(73) 特許権者 000002886 D I C 株式会社 東京都板橋区坂下3丁目3番58号 100124970 (74) 代理人 弁理士 河野 通洋 100159293 (74) 代理人 弁理士 根岸 真 (72) 発明者 丸山 和則 埼玉県北足立郡伊奈町大字小室4-4-72-1 D I C 株式会 社 埼玉工場内 (72) 発明者 佐々木 剛 埼玉県北足立郡伊奈町大字小室4-4-72-1 D I C 株式会 社 埼玉工場内	最終頁に続く
(54) 【発明の名称】 液晶表示素子		