

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5647955号
(P5647955)

(45) 発行日 平成27年1月7日(2015.1.7)

(24) 登録日 平成26年11月14日(2014.11.14)

(51) Int.Cl.

F I

GO2F 1/1343 (2006.01)

GO2F 1/1333 (2006.01)

GO2F 1/1337 (2006.01)

GO2F 1/1343

GO2F 1/1333

GO2F 1/1337 525

請求項の数 6 (全 25 頁)

(21) 出願番号	特願2011-182897 (P2011-182897)	(73) 特許権者	502356528
(22) 出願日	平成23年8月24日 (2011.8.24)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2013-44955 (P2013-44955A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成25年3月4日 (2013.3.4)	(74) 代理人	110001737
審査請求日	平成24年10月2日 (2012.10.2)		特許業務法人スズエ国際特許事務所
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

画素電極を有した第1基板と、共通電極を有した第2基板と、前記第1基板及び第2基板間に挟持された液晶層と、前記第1基板、第2基板及び液晶層に重なった表示領域と、前記表示領域に設けられ第1方向に沿った長さが第1方向に直交する第2方向に沿った長さよりも短く前記画素電極及び共通電極で形成された画素と、を具備し、前記画素電極は前記第2方向に長手方向を持つ主画素電極を有し十字状又はI字状に形成され、前記共通電極は前記第1方向に前記主画素電極を挟んで位置し前記第2方向に長手方向を持つ一対の主共通電極を有した液晶表示パネルと、

前記表示領域に重なった入力領域を有し、前記入力領域に入力された個所の位置情報を検出するセンシング基板と、

前記表示領域及び入力領域に重ねられ、前記液晶表示パネル及びセンシング基板間に位置し、前記液晶表示パネル及びセンシング基板を接合する接着材と、を備え、

前記画素電極が前記十字状に形成されている場合、前記画素電極は前記第1方向に延出して形成された副画素電極をさらに有し、前記共通電極は前記第2方向に前記副画素電極を挟んで位置し前記第1方向に延出して形成された一対の副共通電極をさらに有し、

前記画素電極が前記I字状に形成されている場合、前記画素電極は前記主画素電極の一端部に位置し前記第1方向に延出して形成された第1副画素電極と前記主画素電極の他端部に位置し前記第1方向に延出して形成された第2副画素電極とをさらに有し、前記共通電極は前記第1副画素電極と前記第2副画素電極との間に位置し前記第1方向に延出して

10

20

形成された副共通電極をさらに有していることを特徴とする液晶表示装置。

【請求項 2】

前記液晶層は、正の誘電率異方性を有していることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 基板には前記画素電極を覆う第 1 配向膜を備え、前記第 2 基板には前記共通電極を覆う第 2 配向膜を備え、前記第 1 配向膜に配向処理した第 1 配向処理方向は前記画素電極の対称軸に対して平行であり、前記第 2 配向膜に配向処理した第 2 配向処理方向は前記共通電極の対称軸に対して平行であることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

10

【請求項 4】

前記液晶層は、負の誘電率異方性を有していることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記接着材は、可視光を透過する材料で形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記センシング基板に対向した保護板と、

前記表示領域及び入力領域に重ねられ、前記センシング基板及び保護板間に位置し、前記センシング基板及び保護板を接合する他の接着材と、をさらに備えたことを特徴とする請求項 1 に記載の液晶表示装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

【背景技術】

【0002】

平型の表示装置としての液晶表示装置は、大画面テレビ、P C (パーソナルコンピュータ)、F A (ファクトリーオートメーション)、O A (オフィス - オートメーション) 機器、カーナビゲーションシステム、携帯電話、スマートフォン、タブレット P C など、多用途に利用されている。液晶表示装置の表示モードとしては M V A (Multi-domain Vertical Alignment) モード及び F F S (Fringe Field Switching) モードが開発され、液晶表示装置の表示性能が改善されている。

30

【0003】

M V A モードの液晶表示装置は、F F S モードの液晶表示装置に比べ、大画面にわたって高コントラストで均一な表示が得やすく、また比較的高透過率である。このため、M V A モードの液晶表示装置は、大画面テレビから携帯電話などの小型モバイル用途まで幅広く利用されている。

【0004】

液晶表示装置は、液晶表示パネルと、センシング基板と、保護板とを有している。液晶表示パネル及びセンシング基板の接合、並びにセンシング基板及び保護板の接合には、反射による見栄えの悪化が起こるエアーギャップ方式ではなく、スクリーンフィット方式を採用することが検討されている。例えば、液晶表示パネル及びセンシング基板間において、エアーギャップ方式では空気の層が存在するのに対し、スクリーンフィット方式では接着剤が介在されることになる。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2 0 0 8 - 2 6 5 8 4 号公報

【特許文献 1】特開 2 0 0 9 - 1 9 2 8 2 2 号公報

50

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、MVAモードの液晶表示装置は、n型液晶を使用し、電圧を印加させて電界の法線方向に液晶を動作させている。n型液晶は、液晶分子の配向方位を規定する極角及び方位角において、電界によって極角しか規定できない。液晶分子の配向規制力（配向強度）は弱いため、保護板に押し圧を加えたときにプーリングと呼ばれる液晶分子の配向乱れが発生し易い問題がある。

【0007】

一方、p型液晶において、液晶分子は電界に対して平行な方向に動作し、電界によって極角及び方位角の両方を規定できる。液晶分子の配向規制力は強いため、プーリングが発生し難い特徴がある。

【0008】

IPS（In-Plane Switching）モード及びFFS（Fringe Field Switching）モードの液晶表示装置は、p型液晶を使用している。しかし、IPSモード及びFFSモードの液晶表示装置は、横電界により、液晶分子を基板の平面に沿った方向に動作させるため、極角を規定し難い問題がある。このため、外圧が加えられても、プーリングの発生し難い液晶表示装置が求められている。

この発明は以上の点に鑑みなされたもので、その目的は、プーリングの発生し難い液晶表示装置を提供することにある。

【課題を解決するための手段】

【0009】

一実施形態に係る液晶表示装置は、

画素電極を有した第1基板と、共通電極を有した第2基板と、前記第1基板及び第2基板間に挟持された液晶層と、前記第1基板、第2基板及び液晶層に重なった表示領域と、前記表示領域に設けられ第1方向に沿った長さが第1方向に直交する第2方向に沿った長さよりも短く前記画素電極及び共通電極で形成された画素と、を具備し、前記画素電極は前記第2方向に長手方向を持つ主画素電極を有し、前記共通電極は前記第1方向に前記主画素電極を挟んで位置し前記第2方向に長手方向を持つ一対の主共通電極を有した液晶表示パネルと、

前記表示領域に重なった入力領域を有し、前記入力領域に入力された個所の位置情報を検出するセンシング基板と、

前記表示領域及び入力領域に重ねられ、前記液晶表示パネル及びセンシング基板間に位置し、前記液晶表示パネル及びセンシング基板を接合する接着材と、を備えたことを特徴としている。

【図面の簡単な説明】

【0010】

【図1】図1は、一実施形態に係る液晶表示装置を概略的に示す分解斜視図である。

【図2】図2は、上記液晶表示装置を概略的に示す断面図である。

【図3】図3は、上記液晶表示装置が入力手段により押圧されている状態を示す図である。

【図4】図4は、上記液晶表示装置の液晶表示パネルの構成及び等価回路を概略的に示す図である。

【図5】図5は、上記液晶表示パネルを対向基板側から見たときの画素の構造例を概略的に示す平面図である。

【図6】図6は、図5の線VI-VIで切断したときの断面構造を概略的に示す液晶表示パネルの断面図である。

【図7】図7は、図5に示した液晶表示パネルにおける画素電極と共通電極との間に形成される電界、及び、この電界による液晶分子のダイレクタと透過率との関係を説明するための図である。

【図 8】図 8 は、図 1 乃至 3 に示したセンシング基板の一部を示す拡大平面図である。

【図 9】図 9 は、図 8 の線 I X - I X に沿って示すセンシング基板の一部を示す断面図である。

【図 10】図 10 は、図 4 に示した液晶表示パネルを対向基板側から見たときの一画素の他の構造例を概略的に示す平面図である。

【図 11】図 11 は、図 4 に示した液晶表示パネルを対向基板側から見たときの一画素の他の構造例を概略的に示す平面図である。

【図 12】図 12 は、図 4 に示した液晶表示パネルを対向基板側から見たときの一画素の他の構造例を概略的に示す平面図である。

【図 13】図 13 は、図 4 に示した液晶表示パネルを対向基板側から見たときの一画素の他の構造例を概略的に示す平面図である。

10

【発明を実施するための形態】

【0011】

以下、図面を参照しながら一実施形態に係る液晶表示装置について詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0012】

図 1 は、一実施形態に係る液晶表示装置を概略的に示す分解斜視図である。図 2 は、上記液晶表示装置を概略的に示す断面図である。図 3 は、上記液晶表示装置が入力手段により押圧されている状態を示す図である。

20

【0013】

図 1 及び図 2 に示すように、液晶表示装置は、液晶表示パネル L P N と、センシング基板 30 と、保護板 40 と、接着材 50、60 と、を備えている。

液晶表示パネル L P N は、画像を表示する表示領域 R 1 を有している。センシング基板 30 は、液晶表示パネル L P N の表示面に対向している。センシング基板 30 は、表示領域 R 1 に重なった入力領域 R 2 を有している。センシング基板 30 は、タッチパネルとしての機能を備え、入力領域 R 2 に入力された個所の位置情報を検出する。

【0014】

接着材 50 は、少なくとも表示領域 R 1 及び入力領域 R 2 に重ねられ、液晶表示パネル L P N 及びセンシング基板 30 間に位置し、液晶表示パネル L P N 及びセンシング基板 30 を接合するものである。上記のように、液晶表示パネル L P N とセンシング基板 30 の間に透明樹脂からなる接着材を充填して基板を一体化するスクリーンフィット方式が採用されている。

30

【0015】

接着材 50 は、少なくとも可視光を透過する材料で形成されている。また、接着材 50 は、紫外線や可視光で硬化するタイプの樹脂や、加熱されることにより硬化するタイプの樹脂で形成することができる。さらに、接着材 50 は、後述する第 2 絶縁基板 20（対向基板 C T）の屈折率と、後述するガラス基板 30 S（センシング基板 30）の屈折率の間の屈折率を有していてもよい。これにより、接着材 50 の表面（界面）における光の反射を低減することができる。

40

【0016】

保護板 40 は、センシング基板 30 に対向している。保護板 40 は、センシング基板 30 の入力面（液晶表示パネル L P N の表示面）側を装飾するものであり、すなわち液晶表示装置の外観を飾るものである。保護板 40 は、平型であり、ガラスやアクリル樹脂などの透明な絶縁材料で形成されている。ここでは、保護板 40 は、さらに矩形状に形成されている。保護板 40 は、表示領域 R 1 及び入力領域 R 2 から外れた額縁領域を有している。保護板 40 の額縁領域には、周辺遮光層が形成されている。周辺遮光層は、黒色の樹脂などを利用して形成することができる。

【0017】

接着材 60 は、表示領域 R 1 及び入力領域 R 2 に重ねられ、センシング基板 30 及び保

50

護板 40 間に位置し、センシング基板 30 及び保護板 40 を接合するものである。接着材 60 は、少なくとも可視光を透過する材料で形成されている。上記のように、センシング基板 30 及び保護板 40 の接合には、スクリーンフィット方式が採用されている。

【0018】

また、接着材 60 は、紫外線や可視光で硬化するタイプの樹脂や、加熱されることにより硬化するタイプの樹脂で形成することができる。さらに、接着材 60 は、ガラス基板 30 S (センシング基板 30) の屈折率と、保護板 40 の屈折率の間の屈折率を有していてもよい。これにより、接着材 60 の表面 (界面) における光の反射を低減することができる。

【0019】

図 2 及び図 3 に示すように、センシング基板 30 の位置検出方式としては、静電容量方式、抵抗感圧方式、光検出方式、電磁誘導方式などを利用することができる。入力手段 100 としては、操作者の指や導体などを挙げることができ、位置検出方式に合ったものを選択すればよい。何れの方式においても、保護板 40 の外面に入力手段 100 により外圧が加えられる。保護板 40 の外面は、入力手段 100 で叩かれたり、押されたり、スライドされたりする。上記のように、外圧が加えられることで、センシング基板 30 は入力された個所の位置情報を検出することができる。

【0020】

液晶表示装置は、上記のようにスクリーンフィット方式を採用しているため、エアーギャップ方式を採用した場合に比べ、保護板 40 の外面に加えられる外圧は、よりダイレクトに液晶表示パネル L P N に伝えられる。そして、後述する液晶層 L Q の層厚が変化することとなる。しかしながら、後述するように液晶表示パネル L P N を構成することにより、プーリング等が発生し難く、表示品位の低下を低減でき、さらに入力している文字、絵等を正常に表示できる液晶表示パネル L P N が得られるものである。

【0021】

図 4 は、上記液晶表示装置の液晶表示パネル L P N の構成及び等価回路を概略的に示す図である。

図 4 に示すように、液晶表示パネル L P N は、アクティブマトリクスタイプの液晶表示パネルである。液晶表示パネル L P N は、第 1 基板であるアレイ基板 A R と、アレイ基板 A R に対向して配置された第 2 基板である対向基板 C T と、これらのアレイ基板 A R と対向基板 C T との間に保持された液晶層 L Q と、を備えている。このような液晶表示パネル L P N は、アレイ基板 A R、対向基板 C T 及び液晶層 L Q に重なり、画像を表示する表示領域 R 1 を備えている。この表示領域 R 1 には、 $m \times n$ 個のマトリクス状に配置された複数の画素 P X が設けられている (但し、 m 及び n は正の整数である)。

【0022】

液晶表示パネル L P N は、表示領域 R 1 において、 n 本のゲート配線 G ($G_1 \sim G_n$)、 n 本の補助容量線 C ($C_1 \sim C_n$)、 m 本のソース配線 S ($S_1 \sim S_m$)などを備えている。ゲート配線 G 及び補助容量線 C は、例えば、第 1 方向 X に沿って略直線的に延出している。これらのゲート配線 G 及び補助容量線 C は、第 1 方向 X に交差する第 2 方向 Y に沿って交互に並列配置されている。ここでは、第 1 方向 X と第 2 方向 Y とは互いに略直交している。ソース配線 S は、ゲート配線 G 及び補助容量線 C と直交している。ソース配線 S は、第 2 方向 Y に沿って略直線的に延出している。なお、ゲート配線 G、補助容量線 C、及び、ソース配線 S は、必ずしも直線的に延出していなくても良く、それらの一部が屈曲していてもよい。

【0023】

各ゲート配線 G は、表示領域 R 1 の外側に引き出され、ゲートドライバ G D に接続されている。各ソース配線 S は、表示領域 R 1 の外側に引き出され、ソースドライバ S D に接続されている。これらのゲートドライバ G D 及びソースドライバ S D の少なくとも一部は、例えば、アレイ基板 A R に形成され、コントローラを内蔵した駆動 I C チップ 2 と接続されている。

10

20

30

40

50

【 0 0 2 4 】

各画素 P X は、スイッチング素子 S W、画素電極 P E、共通電極 C E などで形成されている。保持容量 C s は、例えば補助容量線 C と画素電極 P E との間に形成される。補助容量線 C は、補助容量電圧が印加される電圧印加部 V C S と電氣的に接続されている。

【 0 0 2 5 】

なお、本実施形態においては、液晶表示パネル L P N は、画素電極 P E がアレイ基板 A R に形成される一方で共通電極 C E の少なくとも一部が対向基板 C T に形成された構成であり、これらの画素電極 P E と共通電極 C E との間に形成される電界を主に利用して液晶層 L Q の液晶分子をスイッチングする。画素電極 P E と共通電極 C E との間に形成される電界は、第 1 方向 X と第 2 方向 Y とで規定される X - Y 平面あるいは基板主面に対してわずかに傾いた斜め電界の成分がある横電界である。

10

【 0 0 2 6 】

スイッチング素子 S W は、例えば、n チャンネル薄膜トランジスタ (T F T) によって構成されている。このスイッチング素子 S W は、ゲート配線 G 及びソース配線 S と電氣的に接続されている。このようなスイッチング素子 S W は、トップゲート型あるいはボトムゲート型のいずれであっても良い。また、スイッチング素子 S W の半導体層は、例えば、ポリシリコンによって形成されているが、アモルファスシリコンによって形成されていても良い。

【 0 0 2 7 】

画素電極 P E は、各画素 P X に配置され、スイッチング素子 S W に電氣的に接続されている。共通電極 C E は、液晶層 L Q を介して複数の画素 P X の画素電極 P E に対して共通に配置されている。このような画素電極 P E 及び共通電極 C E は、例えば、インジウム・ティン・オキサイド (I T O) やインジウム・ジंक・オキサイド (I Z O) などの光透過性を有する導電材料によって形成されているが、アルミニウムなどの他の金属材料によって形成されても良い。

20

【 0 0 2 8 】

アレイ基板 A R は、共通電極 C E に電圧を印加するための給電部 V S を備えている。この給電部 V S は、例えば、表示領域 R 1 の外側に形成されている。共通電極 C E は、表示領域 R 1 の外側に引き出され、図示しない導電部材を介して、給電部 V S と電氣的に接続されている。

30

【 0 0 2 9 】

図 5 は、上記液晶表示パネル L P N を対向基板側から見たときの一画素 P X の構造例を概略的に示す平面図である。ここでは、X - Y 平面における平面図を示している。

図 5 に示すように、画素 P X は、破線で示したように、第 1 方向 X に沿った長さが第 2 方向 Y に沿った長さよりも短い長形状である。ゲート配線 G 1 及びゲート配線 G 2 は、第 1 方向 X に沿って延出している。補助容量線 C 1 は、隣合うゲート配線 G 1 とゲート配線 G 2 との間に配置され、第 1 方向 X に沿って延出している。ソース配線 S 1 及びソース配線 S 2 は、第 2 方向 Y に沿って延出している。画素電極 P E は、隣合うソース配線 S 1 とソース配線 S 2 との間に配置されている。また、この画素電極 P E は、ゲート配線 G 1 とゲート配線 G 2 との間に位置している。

40

【 0 0 3 0 】

図示した例では、画素 P X において、ソース配線 S 1 は左側端部に配置され、ソース配線 S 2 は右側端部に配置されている。厳密には、ソース配線 S 1 は当該画素 P X とその左側に隣接する画素との境界に跨って配置され、ソース配線 S 2 は当該画素 P X とその右側に隣接する画素との境界に跨って配置されている。また、画素 P X において、ゲート配線 G 1 は上側端部に配置され、ゲート配線 G 2 は下側端部に配置されている。厳密には、ゲート配線 G 1 は当該画素 P X とその上側に隣接する画素との境界に跨って配置され、ゲート配線 G 2 は当該画素 P X とその下側に隣接する画素との境界に跨って配置されている。補助容量線 C 1 は、画素の略中央部に配置されている。

【 0 0 3 1 】

50

スイッチング素子SWは、図示した例では、ゲート配線G1及びソース配線S1に電氣的に接続されている。このスイッチング素子SWは、ゲート配線G1とソース配線S1の交点に設けられ、そのドレイン配線はソース配線S1及び補助容量線C1に沿って延長され、補助容量線C1と重なる領域に形成されたコンタクトホールCHを介して画素電極PEと電氣的に接続されている。このようなスイッチング素子SWは、ソース配線S1及び補助容量線C1と重なる領域に設けられ、ソース配線S1及び補助容量線C1と重なる領域からほとんどはみ出すことはなく、表示に寄与する開口部の面積の低減を抑制している。

【0032】

画素電極PEは、互いに電氣的に接続された主画素電極PA及びコンタクト部PDを備えている。主画素電極PAは、第2方向Yに沿った長手方向を持っている。主画素電極PAは、コンタクト部PDから画素PXの上側端部付近及び下側端部付近まで第2方向Yに沿って直線的に延出している。このような主画素電極PAは、第1方向Xに沿って略同一の幅を有する帯状に形成されている。コンタクト部PDは、補助容量線C1と重なる領域に位置し、コンタクトホールCHを介してスイッチング素子SWと電氣的に接続されている。このコンタクト部PDは、主画素電極PAよりも幅広に形成されている。

10

【0033】

このような画素電極PEは、ソース配線S1とソース配線S2との略中間の位置、つまり、画素PXの中央に配置されている。ソース配線S1と画素電極PEとの第1方向Xに沿った間隔は、ソース配線S2と画素電極PEとの第1方向Xに沿った間隔と略同等である。

20

【0034】

共通電極CEは、主共通電極CAを備えている。画素PXは、一对の主共通電極CAを有している。一对の主共通電極CAは、X-Y平面内において、第1方向Xに主画素電極PAを挟んで位置し、第2方向Yに長手方向を持っている。ここでは、主共通電極CAは、第2方向Yに沿って直線的に延出している。あるいは、主共通電極CAは、ソース配線Sとそれぞれ対向するとともに主画素電極PAと略平行に延出している。このような主共通電極CAは、第1方向Xに沿って略同一の幅を有する帯状に形成されている。

【0035】

図示した例では、主共通電極CAは、第1方向Xに沿って2本平行に並んでおり、画素PXの左右両端部にそれぞれ配置されている。以下では、これらの主共通電極CAを区別するために、図中の左側の主共通電極をCALと称し、図中の右側の主共通電極をCARと称する。主共通電極CALはソース配線S1と対向し、主共通電極CARはソース配線S2と対向している。これらの主共通電極CAL及び主共通電極CARは、表示領域R1内あるいは表示領域R1外において互いに電氣的に接続されている。

30

【0036】

画素PXにおいて、主共通電極CALは左側端部に配置され、主共通電極CARは右側端部に配置されている。厳密には、主共通電極CALは当該画素PXとその左側に隣接する画素との境界に跨って配置され、主共通電極CARは当該画素PXとその右側に隣接する画素との境界に跨って配置されている。

40

【0037】

画素電極PEと主共通電極CAとの位置関係に着目すると、画素電極PEと主共通電極CAとは、第1方向Xに沿って交互に配置されている。これらの画素電極PEと主共通電極CAとは、互いに略平行に配置されている。このとき、X-Y平面内において、主共通電極CAのいずれも画素電極PEとは重ならない。

【0038】

すなわち、隣接する主共通電極CAL及び主共通電極CARの間には、1本の画素電極PEが位置している。換言すると、主共通電極CAL及び主共通電極CARは、画素電極PEの直上の位置を挟んだ両側に配置されている。あるいは、画素電極PEは、主共通電極CALと主共通電極CARとの間に配置されている。このため、主共通電極CAL、主

50

画素電極 P A、及び、主共通電極 C A R は、第 1 方向 X に沿ってこの順に配置されている。

【 0 0 3 9 】

これらの画素電極 P E と共通電極 C E との第 1 方向 X に沿った間隔は略一定である。すなわち、主共通電極 C A L と主画素電極 P A との第 1 方向 X に沿った間隔は、主共通電極 C A R と主画素電極 P A との第 1 方向 X に沿った間隔と略同等である。

【 0 0 4 0 】

図 6 は、図 5 の線 V I - V I で切断したときの断面構造を概略的に示す液晶表示パネル L P N の断面図である。なお、ここでは、説明に必要な箇所のみを図示している。

図 6 に示すように、液晶表示パネル L P N を構成するアレイ基板 A R の背面側には、バックライトユニット 4 が配置されている。バックライトユニット 4 としては、種々の形態が適用可能であり、また、光源として発光ダイオード (L E D) を利用したものや冷陰極管 (C C F L) を利用したものなどのいずれでも適用可能であり、詳細な構造については説明を省略する。

【 0 0 4 1 】

アレイ基板 A R は、光透過性を有する第 1 絶縁基板 1 0 を用いて形成されている。ソース配線 S は、第 1 層間絶縁膜 1 1 の上に形成され、第 2 層間絶縁膜 1 2 によって覆われている。なお、図示しないゲート配線や補助容量線は、例えば、第 1 絶縁基板 1 0 と第 1 層間絶縁膜 1 1 の間に配置されている。画素電極 P E は、第 2 層間絶縁膜 1 2 の上に形成されている。この画素電極 P E は、隣合うソース配線 S のそれぞれの直上の位置よりもそれらの内側に位置している。

【 0 0 4 2 】

第 1 配向膜 A L 1 は、アレイ基板 A R の対向基板 C T と対向する面に配置され、表示領域 R 1 の略全体に亘って延在している。この第 1 配向膜 A L 1 は、画素電極 P E などを覆っており、第 2 層間絶縁膜 1 2 の上にも配置されている。このような第 1 配向膜 A L 1 は、水平配向性を示す材料によって形成されている。

なお、アレイ基板 A R は、さらに、共通電極 C E の一部を備えていても良い。

【 0 0 4 3 】

対向基板 C T は、光透過性を有する第 2 絶縁基板 2 0 を用いて形成されている。この対向基板 C T は、ブラックマトリクス B M、カラーフィルタ C F、オーバーコート層 O C、共通電極 C E、第 2 配向膜 A L 2 などを備えている。

【 0 0 4 4 】

ブラックマトリクス B M は、各画素 P X を区画し、画素電極 P E と対向する開口部 A P を形成する。すなわち、ブラックマトリクス B M は、ソース配線 S、ゲート配線、補助容量線、スイッチング素子などの配線部に対向するように配置されている。ここでは、ブラックマトリクス B M は、第 2 方向 Y に沿って延出した部分のみが図示されているが、第 1 方向 X に沿って延出した部分を備えていても良い。このブラックマトリクス B M は、第 2 絶縁基板 2 0 のアレイ基板 A R に対向する内面 2 0 A に配置されている。

【 0 0 4 5 】

カラーフィルタ C F は、各画素 P X に対応して配置されている。すなわち、カラーフィルタ C F は、第 2 絶縁基板 2 0 の内面 2 0 A における開口部 A P に配置されるとともに、その一部がブラックマトリクス B M に乗り上げている。第 1 方向 X に隣接する画素 P X にそれぞれ配置されたカラーフィルタ C F は、互いに色が異なる。例えば、カラーフィルタ C F は、赤色、青色、緑色といった 3 原色にそれぞれ着色された樹脂材料によって形成されている。赤色に着色された樹脂材料からなる赤色カラーフィルタ C F R は、赤色画素に対応して配置されている。青色に着色された樹脂材料からなる青色カラーフィルタ C F B は、青色画素に対応して配置されている。緑色に着色された樹脂材料からなる緑色カラーフィルタ C F G は、緑色画素に対応して配置されている。これらのカラーフィルタ C F 同士の境界は、ブラックマトリクス B M と重なる位置にある。

【 0 0 4 6 】

オーバーコート層OCは、カラーフィルタCFを覆っている。このオーバーコート層OCは、カラーフィルタCFの表面の凹凸の影響を緩和する。

【0047】

共通電極CEは、オーバーコート層OCのアレイ基板ARと対向する側に形成されている。この共通電極CEと画素電極PEとの第3方向Zに沿った間隔は略一定である。第3方向Zとは、第1方向X及び第2方向Yに直交する方向、あるいは、液晶表示パネルLPNの法線方向である。

【0048】

第2配向膜AL2は、対向基板CTのアレイ基板ARと対向する面に配置され、表示領域R1の略全体に亘って延在している。この第2配向膜AL2は、共通電極CE及びオーバーコート層OCなどを覆っている。このような第2配向膜AL2は、水平配向性を示す材料によって形成されている。

【0049】

これらの第1配向膜AL1及び第2配向膜AL2には、液晶層LQの液晶分子を初期配向させるための配向処理（例えば、ラビング処理や光配向処理）がなされている。第1配向膜AL1が液晶分子を初期配向させる第1配向処理方向PD1、及び、第2配向膜AL2が液晶分子を初期配向させる第2配向処理方向PD2は、互いに平行であって、互いに逆向きあるいは同じ向きである。例えば、これらの第1配向処理方向PD1及び第2配向処理方向PD2は、図5に示したように、第2方向Yと略平行であって、同じ向きである。

【0050】

上述したようなアレイ基板ARと対向基板CTとは、それぞれの第1配向膜AL1及び第2配向膜AL2が対向するように配置されている。このとき、アレイ基板ARの第1配向膜AL1と対向基板CTの第2配向膜AL2との間には、例えば、樹脂材料によって一方の基板に一体的に形成された柱状スペーサが配置され、これにより、所定のセルギャップ、例えば2～7μmのセルギャップが形成される。アレイ基板ARと対向基板CTとは、所定のセルギャップが形成された状態で、表示領域R1の外側のシール材SBによって貼り合わせられている。

【0051】

液晶層LQは、アレイ基板ARと対向基板CTとの間に形成されたセルギャップに保持され、第1配向膜AL1と第2配向膜AL2との間に配置されている。このような液晶層LQは、例えば正の誘電率異方性を有し、すなわちp型液晶で形成されている。

【0052】

アレイ基板ARの外表面、つまり、アレイ基板ARを構成する第1絶縁基板10の外表面10Bには、第1光学素子OD1が接着剤などにより貼付されている。この第1光学素子OD1は、液晶表示パネルLPNのバックライトユニット4と対向する側に位置しており、バックライトユニット4から液晶表示パネルLPNに入射する入射光の偏光状態を制御する。この第1光学素子OD1は、第1偏光軸（あるいは第1吸収軸）AX1を有する第1偏光板PL1を含んでいる。

【0053】

対向基板CTの外表面、つまり、対向基板CTを構成する第2絶縁基板20の外表面20Bには、第2光学素子OD2が接着剤などにより貼付されている。この第2光学素子OD2は、液晶表示パネルLPNの表示面側に位置しており、液晶表示パネルLPNから出射した出射光の偏光状態を制御する。この第2光学素子OD2は、第2偏光軸（あるいは第2吸収軸）AX2を有する第2偏光板PL2を含んでいる。

【0054】

例えば、第1偏光板PL1及び第2偏光板PL2はクロスニコル配置され、第1偏光軸AX1と第2偏光軸AX2とは直交する位置関係にある。このとき、一方の偏光板は、例えば、その偏光軸が液晶分子の初期配向方向つまり第1配向処理方向PD1あるいは第2配向処理方向PD2と平行または直交するように配置されている。初期配向方向が第2方

10

20

30

40

50

向 Y と平行である場合、一方の偏光板の偏光軸は、第 2 方向 X と平行、あるいは、第 1 方向 X と平行である。

【 0 0 5 5 】

図 5 において、(a) で示した例では、第 1 偏光板 P L 1 は、その第 1 偏光軸 A X 1 が液晶分子 L M の初期配向方向 (第 2 方向 Y) に対して直交する (つまり、第 1 方向 X に平行となる) ように配置され、また、第 2 偏光板 P L 2 は、その第 2 偏光軸 A X 2 が液晶分子 L M の初期配向方向に対して平行となる (つまり、第 2 方向 Y と平行となる) ように配置されている。

【 0 0 5 6 】

また、図 5 において、(b) で示した例では、第 2 偏光板 P L 2 は、その第 2 偏光軸 A X 2 が液晶分子 L M の初期配向方向 (第 2 方向 Y) に対して直交する (つまり、第 1 方向 X に平行となる) ように配置され、また、第 1 偏光板 P L 1 は、その第 1 偏光軸 A X 1 が液晶分子 L M の初期配向方向に対して平行となる (つまり、第 2 方向 Y と平行となる) ように配置されている。

【 0 0 5 7 】

次に、上記構成の液晶表示パネル L P N の動作について説明する。

図 5 及び図 6 に示すように、液晶層 L Q に電圧が印加されていない状態、つまり、画素電極 P E と共通電極 C E との間に電位差 (あるいは電界) が形成されていない状態 (O F F 時) には、液晶層 L Q の液晶分子 L M は、その長軸が第 1 配向膜 A L 1 の第 1 配向処理方向 P D 1 及び第 2 配向膜 A L 2 の第 2 配向処理方向 P D 2 を向くように配向している。このような O F F 時が初期配向状態に相当し、O F F 時の液晶分子 L M の配向方向が初期配向方向に相当する。

【 0 0 5 8 】

なお、厳密には、液晶分子 L M は、X - Y 平面に平行に配向しているとは限らず、プレチルトしている場合が多い。このため、ここでの液晶分子 L M の初期配向方向とは、O F F 時の液晶分子 L M の長軸を X - Y 平面に正射影した方向である。以下では、説明を簡略にするために、液晶分子 L M は、X - Y 平面に平行に配向しているものとし、X - Y 平面と平行な面内で回転するものとして説明する。

【 0 0 5 9 】

ここでは、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 は、ともに第 2 方向 Y と略平行な方向である。O F F 時においては、液晶分子 L M は、図 5 に破線で示したように、その長軸が第 2 方向 Y と略平行な方向に初期配向する。つまり、液晶分子 L M の初期配向方向は、第 2 方向 Y と平行 (あるいは、第 2 方向 Y に対して 0°) である。

【 0 0 6 0 】

図示した例のように、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 が平行且つ同じ向きである場合、液晶層 L Q の断面において、液晶分子 L M は、液晶層 L Q の中間部付近で略水平 (プレチルト角が略ゼロ) に配向し、ここを境界として第 1 配向膜 A L 1 の近傍及び第 2 配向膜 A L 2 の近傍において対称となるようなプレチルト角を持って配向する (スプレイ配向) 。

【 0 0 6 1 】

ここで、第 1 配向膜 A L 1 に第 1 配向処理方向 P D 1 に沿って配向処理を施した結果、第 1 配向膜 A L 1 の近傍における液晶分子 L M は第 1 配向処理方向 P D 1 に初期配向され、第 2 配向膜 A L 2 に第 2 配向処理方向 P D 2 に沿って配向処理を施した結果、第 2 配向膜 A L 2 の近傍における液晶分子 L M は第 2 配向処理方向 P D 1 に初期配向される。そして、第 1 配向処理方向 P D 1 と第 2 配向処理方向 P D 2 が互いに平行で且つ同じ向きである場合には、上述のように液晶分子 L M はスプレイ配向になり、上記したように液晶層 L Q の中間部を境界として、アレイ基板 A R 上の第 1 配向膜 A L 1 の近傍での液晶分子 L M の配向と対向基板 C T 上の第 2 配向膜 A L 2 の近傍での液晶分子 L M の配向は、上下で対称となる。このため、基板の法線方向から傾いた方向においても光学的に補償される。したがって、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 が互いに平行、且つ、同

じ向きである場合には、黒表示の場合に光漏れが少なく、高コントラスト比を実現することができ、表示品位を向上することが可能となる。

【 0 0 6 2 】

なお、第 1 配向処理方向 P D 1 及び第 2 配向処理方向 P D 2 が互いに平行且つ逆向きである場合、液晶層 L Q の断面において、液晶分子 L M は、第 1 配向膜 A L 1 の近傍、第 2 配向膜 A L 2 の近傍、及び、液晶層 L Q の中間部において略均一なプレチルト角を持って配向する（ホモジニアス配向）。

【 0 0 6 3 】

バックライトユニット 4 からのバックライトは、その一部が第 1 偏光板 P L 1 を透過し、液晶表示パネル L P N に入射する。液晶表示パネル L P N に入射した光の偏光状態は、液晶層 L Q を通過する際に液晶分子 L M の配向状態によって異なる。O F F 時には、液晶層 L Q を通過した光は、第 2 偏光板 P L 2 によって吸収される（黒表示）。

【 0 0 6 4 】

一方、液晶層 L Q に電圧が印加された状態、つまり、画素電極 P E と共通電極 C E との間に電位差（あるいは電界）が形成された状態（O N 時）では、画素電極 P E と共通電極 C E との間に基板と略平行な横電界が形成される。液晶分子 L M は、電界の影響を受け、その長軸が図中の実線で示したように X - Y 平面と略平行な平面内で回転する。

【 0 0 6 5 】

図 5 に示した例では、画素電極 P E と主共通電極 C A L との間の領域内の液晶分子 L M は、第 2 方向 Y に対して時計回りに回転し、図中の左下を向くように配向する。画素電極 P E と主共通電極 C A R との間の領域内の液晶分子 L M は、第 2 方向 Y に対して反時計回りに回転し、図中の右下を向くように配向する。

【 0 0 6 6 】

このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、液晶分子 L M の配向方向は、画素電極 P E と重なる位置を境界として複数の方向に分かれ、それぞれの配向方向でドメインを形成する。つまり、一画素 P X には、複数のドメインが形成される。

【 0 0 6 7 】

上記のように、液晶層 L Q は p 型液晶で形成されているため、液晶分子 L M の長軸は斜め電界に沿った方向に配向する。また、X - Y 平面内において X 軸からの角度を方位角とし、X - Y 平面に対して法線方向を Z 軸とすると、この Z 軸からの角度を極角とする。そして、電極間に電圧が印加されると画素電極 P E と共通電極 C E 間に横電界が生じ、この横電界は、例えば図 5 においては、画素電極 P A に対して左右対称に生じる。また、画素電極 P E の延出方向である第 2 方向に平行な第 1 配向処理方向と共通電極 C E の延出方向である第 2 方向に平行な第 2 配向処理方向により、上記横電界が生じた場合に液晶分子は画素電極 P A に対して左右対称に配向する。すなわち、画素電極と共通電極との間にある液晶分子は、電界が生じた場合に常に一義的に配向方向が定まる。これにより、液晶分子 L M の極角及び方位角の両方を規定することができることから、液晶分子の配向規制力（配向強度）は強いものである。尚、画素電極、あるいは、共通電極の任意の対称軸に対して第 1 配向処理方向、第 2 配向処理方向が平行である場合には、上記と同様に液晶分子 L M の極角及び方位角の両方を規定することができる。

【 0 0 6 8 】

ここで、本願発明者等が保護板 4 0 の外面に外圧を加えてプーリングの発生について調査したところ、上記のように形成された液晶表示装置では、プーリングは全く発生しなかった。

【 0 0 6 9 】

また、本願発明者等は、比較例として、表示モードを、V A (Vertical Alignment) モード、M V A (Multi-domain Vertical Alignment) モード、I P S (In-Plane Switching) モード及び F F S (Fringe Field Switching) モードに替えた上記液晶表示装置を作製し、これらの液晶表示装置にプーリングが発生するかどうかについても調査した。調査し

10

20

30

40

50

たところ、何れの表示モードの液晶表示装置においても、外圧を加えるとプーリングが発生する結果となった。

【 0 0 7 0 】

上記のような ON 時には、バックライトユニット 4 から液晶表示パネル L P N に入射したバックライトは、その一部が第 1 偏光板 P L 1 を透過し、液晶表示パネル L P N に入射する。液晶層 L Q に入射したバックライトは、その偏光状態が変化する。このような ON 時には、液晶層 L Q を通過した少なくとも一部の光は、第 2 偏光板 P L 2 を透過する（白表示）。

【 0 0 7 1 】

図 7 は、図 5 に示した液晶表示パネル L P N における画素電極 P E と共通電極 C E との間に形成される電界、及び、この電界による液晶分子 L M のダイレクタと透過率との関係を説明するための図である。

10

【 0 0 7 2 】

図 7 に示すように、OFF 状態では、液晶分子 L M は、第 2 方向 Y に略平行な方向に初期配向している。画素電極 P E と共通電極 C E との間に電位差が形成された ON 状態では、液晶分子 L M のダイレクタ（あるいは液晶分子 L M の長軸方向）が、X - Y 平面内で、第 1 偏光板 P L 1 の第 1 偏光軸 A X 1 及び第 2 偏光板 P L 2 の第 2 偏光軸 A X 2 に対して概ね 45° ずれた状態となったときに、液晶の光学的な変調率が最も高くなる（つまり、開口部での透過率が最大となる）。

【 0 0 7 3 】

20

図示した例では、ON 状態となったとき、主共通電極 C A L と画素電極 P E との間の液晶分子 L M のダイレクタは X - Y 平面内で 45° - 225° の方位と略平行となり、主共通電極 C A R と画素電極 P E との間の液晶分子 L M のダイレクタは X - Y 平面内で 135° - 315° の方位と略平行となり、ピーク透過率が得られる。このとき、一画素あたりの透過率分布に着目すると、画素電極 P E 上及び共通電極 C E 上においては透過率が略ゼロとなる一方で、画素電極 P E と共通電極 C E との間の電極間隙では、略全域に亘って高い透過率が得られる。

【 0 0 7 4 】

なお、ソース配線 S 1 の直上に位置する主共通電極 C A L 及びソース配線 S 2 の直上に位置する主共通電極 C A R は、それぞれブラックマトリクス B M と対向しているが、これらの主共通電極 C A L 及び主共通電極 C A R は、ともにブラックマトリクス B M の第 1 方向 X に沿った幅と同等以下の幅を有しており、ブラックマトリクス B M と重なる位置よりも画素電極 P E の側に延在していない。このため、一画素あたり、表示に寄与する開口部は、ブラックマトリクス B M の間もしくはソース配線 S 1 とソース配線 S 2 との間の領域のうち、画素電極 P E と主共通電極 C A L 及び主共通電極 C A R との間の領域に相当する。

30

【 0 0 7 5 】

図 8 は、上記センシング基板 30 の一部を示す拡大平面図である。図 9 は、図 8 の線 I X - I X に沿って示すセンシング基板 30 の一部を示す断面図である。

図 3、図 8 及び図 9 に示すように、センシング基板 30 の位置検出方式としては、静電容量方式を利用している。センシング基板 30 は、保護板 40 の表面側からの入力手段 100 による入力位置情報を検出するものである。センシング基板 30 は、透明な絶縁基板としてガラス基板 30 S を備えている。

40

【 0 0 7 6 】

センシング基板 30 は、入力手段 100 による入力により静電容量が変化する検知電極として、複数の第 1 検知電極 31 と、複数の第 2 検知電極 32 とを有している。センシング基板 30 の電極パターンは、複数の第 1 検知電極 31 及び複数の第 2 検知電極 32 の他、複数の接続配線 36 及び複数の接続配線 37 も含んでいる。

【 0 0 7 7 】

第 1 検知電極 31、第 2 検知電極 32、接続配線 36 及び接続配線 37 は、入力領域 R

50

2 内のガラス基板 3 0 S 上に配置され、保護板 4 0 と対向し、透明な導電材料として、例えば I T O (インジウム・ティン・オキサイド) で形成されている。

【 0 0 7 8 】

複数の第 1 検知電極 3 1 は、第 1 方向 X 及び第 2 方向 Y に並べられている。第 1 検知電極 3 1 は、それぞれ第 1 方向 X 及び第 2 方向 Y に沿った対角線を持つ正方形である。第 1 検知電極 3 1 は、第 1 方向 X に沿って対向し合う第 1 角部を有している。第 1 方向 X において、隣合う第 1 角部同士は接続されている。

【 0 0 7 9 】

この実施形態において、第 1 検知電極 3 1 の正方形の第 1 角部は潰れ第 1 短辺 3 3 を有している。このため、第 1 検知電極 3 1 は、第 1 短辺 3 3 を有した六角形である。また、隣合う第 1 短辺 3 3 同士は、接続配線 3 6 を介して接続されている。接続配線 3 6 は、ガラス基板 3 0 S 上に島状に配置されている。

10

【 0 0 8 0 】

互いに接続された複数の第 1 検知電極 3 1 及び複数の接続配線 3 6 は、第 1 方向 X に延出した第 1 配線 W 1 を形成している。複数の第 1 配線 W 1 は、第 2 方向 Y に並べられている。複数の第 1 検知電極 3 1 及び複数の接続配線 3 6 は、互いに異なる製造工程で形成されている。第 1 配線 W 1 を利用して静電容量の変化を検出することにより、入力位置の X 座標を検出することができる。

【 0 0 8 1 】

複数の第 2 検知電極 3 2 は、複数の第 1 検知電極 3 1 に隙間を置いて第 1 方向 X 及び第 2 方向 Y に並べられている。第 2 検知電極 3 2 は、それぞれ第 1 方向 X 及び第 2 方向 Y に沿った対角線を持つ正方形である。第 2 検知電極 3 2 は、第 2 方向 Y に沿って対向し合う第 2 角部を有している。第 2 方向 Y において、隣合う第 2 角部同士は接続されている。

20

【 0 0 8 2 】

この実施形態において、第 2 検知電極 3 2 の正方形の第 2 角部は潰れ第 2 短辺 3 4 を有している。このため、第 2 検知電極 3 2 は、第 2 短辺 3 4 を有した六角形である。また、隣合う第 2 短辺 3 4 同士は、接続配線 3 7 を介して接続されている。接続配線 3 7 は、ガラス基板 3 0 S 上に島状に配置されている。

【 0 0 8 3 】

互いに接続された複数の第 2 検知電極 3 2 及び複数の接続配線 3 7 は、第 2 方向 Y に延出した第 2 配線 W 2 を形成している。複数の第 2 配線 W 2 は、第 1 方向 X に並べられている。第 2 配線 W 2 の複数の第 2 検知電極 3 2 及び複数の接続配線 3 7 は、同一の製造工程で一体に形成されている。第 2 配線 W 2 を利用して静電容量の変化を検出することにより、入力位置の Y 座標を検出することができる。

30

【 0 0 8 4 】

第 1 検知電極 3 1 及び第 2 検知電極 3 2 間に、格子状のスリット 3 9 が形成されている。

ガラス基板 3 0 S 上には、複数の絶縁膜 3 8 が島状に配置されている。複数の絶縁膜 3 8 は、ガラス基板 3 0 S 上の複数の第 1 配線 W 1 及び複数の第 2 配線 W 2 の複数の交差部に配置され、複数の第 1 配線 W 1 及び複数の第 2 配線 W 2 間に介在されている。絶縁膜 3 8 は、第 1 配線 W 1 及び第 2 配線 W 2 間の短絡を防止するものである。この実施形態において、絶縁膜 3 8 は、有機絶縁材料で形成されている。

40

【 0 0 8 5 】

接続配線 3 6 及び接続配線 3 7 は、絶縁膜 3 8 を介して対向している。ここで、第 1 配線 W 1 (接続配線 3 6) は、第 1 配線 W 1 及び第 2 配線 W 2 の交差部上方に位置している。上記のことから、接続配線 3 6 をブリッジ配線と言うことができる。

【 0 0 8 6 】

第 1 配線 W 1 及び第 2 配線 W 2 は、図示しない制御部に接続されている。制御部は、第 1 配線 W 1 (第 1 検知電極 3 1) 及び第 2 配線 W 2 (第 2 検知電極 3 2) における静電容量の変化を取得することにより、入力位置情報 (入力位置座標) を取得することができる。

50

。

【 0 0 8 7 】

以上のように構成された液晶表示装置によれば、液晶表示装置は、液晶表示パネル L P N、センシング基板 3 0、保護板 4 0、接着材 5 0、6 0 を備えている。液晶表示パネル L P N は、画素電極 P E を有するアレイ基板 A R と、共通電極 C E を有した対向基板 C T と、液晶層 L Q と、表示領域 R 1 と、画素 P X と、を具備している。画素電極 P E は第 2 方向 Y に長手方向を持つ主画素電極 P A を有している。共通電極 C E は第 1 方向 X に主画素電極 P A を挟んで位置し第 2 方向 Y に長手方向を持つ一対の主共通電極 C A を有している。

【 0 0 8 8 】

液晶表示パネル L P N 及びセンシング基板 3 0、並びにセンシング基板 3 0 及び保護板 4 0 は、それぞれスクリーンフィット方式にて接合されている。液晶表示パネル L P N、センシング基板 3 0 及び保護板 4 0 の外面（界面）における光の反射を低減することができるため、表示画像の見栄えの悪化を低減することができる。

【 0 0 8 9 】

液晶層 L Q は p 型液晶で形成され、液晶層 L Q には斜め電界の成分をもつ横電界が印加される。液晶分子 L M の極角及び方位角の両方を規定することができ、液晶分子の配向規制力（配向強度）は強いものであるから、プーリングの発生を防止することができる。

上記のことから、プーリングの発生し難い液晶表示装置を得ることができる。

【 0 0 9 0 】

対向基板 C T の外面側には、センシング基板 3 0 の導電パターンが形成されている。この導電パターンにより、対向基板 C T の外面側における帯電を低減することができる。このため、対向基板 C T の外面側（第 2 絶縁基板 2 0 の表面又は第 2 光学素子 O D 2 の表面）に、I T O などの材料で導電膜を形成するなどの帯電対策を施すこと無しに、上記帯電を低減することができる。

【 0 0 9 1 】

また、本実施形態によれば、画素電極 P E と共通電極 C E との間の電極間隙において高い透過率が得られるため、一画素あたりの透過率を十分に高くするためには、画素電極 P E と主共通電極 C A L 及び主共通電極 C A R との間の電極間距離を拡大することで対応することが可能となる。また、画素ピッチが異なる製品仕様に対しては、電極間距離を変更（つまり、画素 P X の略中央に配置された画素電極 P E に対して主共通電極 C A の配置位置を変更する）ことで、図 7 に示したような透過率分布のピーク条件を利用することが可能となる。つまり、本実施形態の表示モードにおいては、比較的画素ピッチが大きな低解像度の製品仕様から比較的画素ピッチが小さい高解像度の製品仕様まで、微細な電極加工を必ずしも必要とせず、電極間距離の設定により種々の画素ピッチの製品を提供することが可能となる。したがって、高透過率且つ高解像度の要求を容易に実現することが可能となる。

【 0 0 9 2 】

また、本実施形態によれば、図 7 に示したように、ブラックマトリクス B M と重なる領域での透過率分布に着目すると、透過率が十分に低下している。これは、共通電極 C E の位置よりも当該画素の外側に電界の漏れが発生せず、また、ブラックマトリクス B M を挟んで隣接する画素間で不所望な横電界が生じないため、ブラックマトリクス B M と重なる領域の液晶分子が O F F 時（あるいは黒表示時）と同様に初期配向状態を保っているためである。したがって、隣接する画素間でカラーフィルタの色が異なる場合であっても、混色の発生を抑制することが可能となり、色再現性の低下やコントラスト比の低下を抑制することが可能となる。

【 0 0 9 3 】

また、アレイ基板 A R と対向基板 C T との合わせずれが生じた際に、画素電極 P E を挟んだ両側の共通電極 C E との水平電極間距離に差が生じることがある。しかしながら、このような合わせずれは、全ての画素 P X に共通に生じるため、画素 P X 間での電界分布に

10

20

30

40

50

相違はなく、画像の表示に及ぼす影響はきわめて小さい。また、例えばアレイ基板 A R と対向基板 C T との間で合わせズレが生じたとしても、隣接する画素への不所望な電界の漏れを抑制することが可能となる。このため、隣接する画素間でカラーフィルタの色が異なる場合であっても、混色の発生を抑制することが可能となり、色再現性の低下やコントラスト比の低下を抑制することが可能となる。

【 0 0 9 4 】

また、本実施形態によれば、主共通電極 C A は、それぞれソース配線 S と対向している。特に、主共通電極 C A L 及び主共通電極 C A R がそれぞれソース配線 S 1 及びソース配線 S 2 の直上に配置されている場合には、主共通電極 C A L 及び主共通電極 C A R がソース配線 S 1 及びソース配線 S 2 よりも画素電極 P E 側に配置された場合と比較して、開口部 A P を拡大することができ、画素 P X の透過率を向上することが可能となる。

10

【 0 0 9 5 】

また、主共通電極 C A L 及び主共通電極 C A R をそれぞれソース配線 S 1 及びソース配線 S 2 の直上に配置することによって、画素電極 P E と主共通電極 C A L 及び主共通電極 C A R との間の電極間距離を拡大することが可能となり、より水平に近い横電界を形成することが可能となる。このため、従来の構成である I P S モード等の利点である広視野角化も維持することが可能となる。また、上記液晶表示装置は、高速応答性に優れ、上述したように配向安定性にも特化したものである。

【 0 0 9 6 】

また、本実施形態によれば、一画素内に複数のドメインを形成することが可能となる。このため、複数の方向で視野角を光学的に補償することができ、広視野角化が可能となる。

20

【 0 0 9 7 】

なお、O N 時においても、画素電極 P E 上あるいは共通電極 C E 上では、横電界（斜め電界）はほとんど形成されない（あるいは、液晶分子 L M を駆動するのに十分な電界が形成されない）ため、液晶分子 L M は、O F F 時と同様に初期配向方向からほとんど動かない。このため、画素電極 P E 及び共通電極 C E が I T O などの光透過性の導電材料によって形成されていても、これらの領域ではバックライト光がほとんど透過せず、O N 時において表示にほとんど寄与しない。したがって、画素電極 P E 及び共通電極 C E は、必ずしも透明な導電材料によって形成される必要はなく、アルミニウムや銀、銅などの導電材料を用いて形成しても良い。

30

【 0 0 9 8 】

なお、この発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化可能である。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。

【 0 0 9 9 】

例えば、上記の例では、液晶分子 L M の初期配向方向が第 2 方向 Y と平行である場合について説明したが、液晶分子 L M の初期配向方向は、図 5 に示したように、第 2 方向 Y を斜めに交差する斜め方向 D であっても良い。ここで、第 2 方向 Y に対する初期配向方向 D のなす角度 $\theta 1$ は、 0° より大きく 45° より小さい角度である。なお、角度 $\theta 1$ については、 $5^\circ \sim 30^\circ$ 程度、より望ましくは 20° 以下とすることが液晶分子 L M の配向制御の観点で極めて有効である。つまり、液晶分子 L M の初期配向方向は、第 2 方向 Y に対して 0° 乃至 20° の範囲内の方向と略平行であることが望ましい。

40

【 0 1 0 0 】

また、上記の例では、液晶層 L Q が正（ポジ型）の誘電率異方性を有する液晶材料によって構成された場合について説明したが、液晶層 L Q は、負の誘電率異方性を有し、すなわち n 型液晶で形成されていてもよい。この場合、少なくとも画素電極 P E が、第 1 方向 X に延出して形成された副画素電極を有することにより、電界によって極角及び方位角の両方を規定でき、液晶分子の配向規制力を強くすることができるため、プーリングの発生

50

を抑えることができる。但し、詳しい説明は省略するが、誘電率異方性が正負逆となる関係上、n型液晶の場合、上記角度 θ_1 が $45^\circ \sim 90^\circ$ 、望ましくは 70° 以上とすることが好ましい。

【0101】

本実施形態において、画素PXの構造は、図5に示した例に限定されるものではなく、種々変形可能である。

図10は、図4に示した液晶表示パネルLPNを対向基板側から見たときの一画素PXの他の構造例を概略的に示す平面図である。

【0102】

図10に示すように、この構造例は、図5に示した構造例と比較して、画素電極PEが十字状に形成された点、及び、共通電極CEが一画素PXを取り囲むように格子状に形成された点で相違している。

10

【0103】

すなわち、画素電極PEは、互いに電氣的に接続された主画素電極PA及び副画素電極PBを備えている。主画素電極PAは、第2方向Yに長手方向を持ち、副画素電極PBから画素PXの上側端部付近及び下側端部付近まで第2方向Yに沿って直線的に延出している。副画素電極PBは、第1方向Xに沿って延出している。この副画素電極PBは、補助容量線C1と重なる領域に位置し、コンタクトホールCHを介してスイッチング素子と電氣的に接続されている。図示した例では、副画素電極PBが画素PXの略中央に設けられ、画素電極PEは十字状に形成されている。

20

【0104】

共通電極CEは、上記した主共通電極CAの他に、第2方向Yに副画素電極PBを挟んで位置し第1方向Xに延出して形成された一对の副共通電極CBを有している。これらの主共通電極CA及び副共通電極CBは、一体的あるいは連続的に形成されている。副共通電極CBは、ゲート配線Gの各々と対向している。図示した例では、副共通電極CBは第1方向Xに沿って2本平行に並んでおり、以下では、これらを区別するために、図中の上側の副共通電極をCBUと称し、図中の下側の副共通電極をCBBと称する。副共通電極CBUは、画素PXの上側端部に配置され、ゲート配線G1と対向している。つまり、副共通電極CBUは、当該画素PXとその上側に隣接する画素との境界に跨って配置されている。また、副共通電極CBBは、画素PXの下側端部に配置され、ゲート配線G2と対向している。つまり、副共通電極CBBは、当該画素PXとその下側に隣接する画素との境界に跨って配置されている。

30

【0105】

画素電極PEと共通電極CEとの位置関係に着目すると、主画素電極PAと主共通電極CAとは第1方向Xに沿って交互に配置され、副画素電極PBと副共通電極CBとは第2方向Yに沿って交互に配置されている。すなわち、隣接する主共通電極CAL及び主共通電極CARの間には、1本の主画素電極PAが位置し、第1方向Xに沿って主共通電極CAL、主画素電極PA、及び、主共通電極CARの順に並んでいる。また、隣接する副共通電極CBB及び副共通電極CBUの間には、1本の副画素電極PBが位置し、第2方向Yに沿って副共通電極CBB、副画素電極PB、及び、副共通電極CBUの順に並んでいる。液晶層LQはp型液晶で形成されている。

40

【0106】

このような構造例によれば、OFF時において第2方向Yに初期配向していた液晶分子LMは、ON時に画素電極PEと共通電極CEとの間に形成される電界の影響を受け、その長軸が図中の実線で示したようにX-Y平面と略平行な平面内で回転する。画素電極PEと主共通電極CAL及び副共通電極CBBとで囲まれた領域内の液晶分子LMは、第2方向Yに対して時計回りに回転し、図中の左下を向くように配向する。画素電極PEと主共通電極CAR及び副共通電極CBBとで囲まれた領域内の液晶分子LMは、第2方向Yに対して反時計回りに回転し、図中の右下を向くように配向する。画素電極PEと主共通電極CAL及び副共通電極CBUとで囲まれた領域内の液晶分子LMは、第2方向Yに対

50

して反時計回りに回転し、図中の左上を向くように配向する。画素電極 P E と主共通電極 C A R 及び副共通電極 C B U とで囲まれた領域内の液晶分子 L M は、第 2 方向 Y に対して時計回りに回転し、図中の右上を向くように配向する。

【 0 1 0 7 】

このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、図 5 に示した例よりも多くのドメインを形成することが可能となり、視野角を拡大することが可能となり、また、図 5 に示した例よりも液晶分子の配向規制力を強くすることができる。

また、図 1 0 に示した画素 P X の構成では、液晶層 L Q を n 型液晶で形成してもよく、この場合も、十分に強い液晶分子の配向規制力を得ることができる。

10

【 0 1 0 8 】

図 1 1 は、図 4 に示した液晶表示パネル L P N を対向基板側から見たときの一画素 P X の他の構造例を概略的に示す平面図である。

図 1 1 に示すように、画素電極 P E は、主画素電極 P A、第 1 副画素電極 P B、及び、第 2 副画素電極 P C を有している。これらの主画素電極 P A、第 1 副画素電極 P B、及び、第 2 副画素電極 P C は、互いに電氣的に接続されている。本実施形態においては、画素電極 P E の全体がアレイ基板 A R に備えられている。

【 0 1 0 9 】

主画素電極 P A は、第 2 方向 Y に長手方向を持っている。第 1 副画素電極 P B 及び第 2 副画素電極 P C は、第 1 方向 X に沿って延出している。第 2 副画素電極 P C は、第 1 副画素電極 P B から離間している。

20

【 0 1 1 0 】

図示した例では、画素電極 P E は、I 字状に形成されている。より具体的には、主画素電極 P A は、略画素中央部において第 2 方向 Y に沿って直線的に延出した帯状に形成されている。第 1 副画素電極 P B 及び第 2 副画素電極 P C は、それぞれ画素 P X の上側端部及び下側端部において第 1 方向 X に沿って直線的に延出した帯状に形成されている。

【 0 1 1 1 】

なお、第 1 副画素電極 P B 及び第 2 副画素電極 P C は、上下画素間に配置されても良い。つまり、第 1 副画素電極 P B は図示した当該画素 P X とその下側の画素（図示せず）との境界に跨って配置されても良いし、第 2 副画素電極 P C は図示した当該画素 P X とその上側の画素（図示せず）との境界に跨って配置されてもよい。

30

【 0 1 1 2 】

第 1 副画素電極 P B は、主画素電極 P A の一端部に結合し、主画素電極 P A からその両側に向かって延出している。第 2 副画素電極 P C は主画素電極 P A の他端部に結合し、主画素電極 P A からその両側に向かって延出している。これらの第 1 副画素電極 P B 及び第 2 副画素電極 P C は、主画素電極 P A と略直交している。なお、第 1 副画素電極 P B は主画素電極 P A の一端部よりもわずかに他端部寄りに結合していても良いし、同様に、第 2 副画素電極 P C は主画素電極 P A の他端部よりもわずかに一端部寄りに結合していても良い。画素電極 P E は、例えば、第 2 副画素電極 P C において図示を省略したスイッチング素子と電氣的に接続されている。

40

【 0 1 1 3 】

共通電極 C E は、主共通電極 C A 及び副共通電極 C B を有している。これらの主共通電極 C A 及び副共通電極 C B は、互いに電氣的に接続されている。このような共通電極 C E は、画素電極 P E とは電氣的に絶縁されている。本実施形態においては、共通電極 C E において、主共通電極及び副共通電極の少なくとも一部は、対向基板 C T に備えられている。

【 0 1 1 4 】

一对の主共通電極 C A は、第 1 方向 X に主画素電極 P A を挟んで位置し第 2 方向 Y に長手方向を持っている。X - Y 平面内において、主共通電極 C A のいずれも主画素電極 P A とは重ならず、主共通電極 C A のそれぞれと主画素電極 P A との間には略等しい間隔が形

50

成されている。

【0115】

副共通電極 C B は、第 1 方向 X に沿って延出している。副共通電極 C B は、第 1 副画素電極 P B と第 2 副画素電極 P C との間に配置されている。X - Y 平面内において、第 1 副画素電極 P B 及び第 2 副画素電極 P C のいずれも副共通電極 C B とは重ならず、第 1 副画素電極 P B 及び第 2 副画素電極 P C のそれぞれと副共通電極 C B との間には略等しい間隔が形成されている。

【0116】

図示した例では、主共通電極 C A は、第 2 方向 Y に沿って直線的に延出した帯状に形成されている。副共通電極 C B は、第 1 方向 X に沿って直線的に延出した帯状に形成されている。なお、主共通電極 C A は第 1 方向 X に沿って 2 本平行に並んでおり、以下では、これらを区別するために、図中の左側の主共通電極を C A L と称し、図中の右側の主共通電極を C A R と称する。主共通電極 C A L 及び主共通電極 C A R は、副共通電極 C B とそれぞれ繋がっている。

10

【0117】

主共通電極 C A L 及び主共通電極 C A R は左右画素間に配置されている。すなわち、主共通電極 C A L は図示した当該画素 P X とその左側の画素（図示せず）との境界に跨って配置され、主共通電極 C A R は図示した当該画素 P X とその右側の画素（図示せず）との境界に跨って配置されている。

【0118】

20

隣接する主共通電極 C A L 及び主共通電極 C A R の間には、1 本の主画素電極 P A が位置している。このため、主共通電極 C A L、主画素電極 P A、及び、主共通電極 C A R は、第 1 方向 X に沿ってこの順に配置されている。つまり、主画素電極 P A と主共通電極 C A とは第 1 方向 X に沿って交互に配置されている。これらの主画素電極 P A と、主共通電極 C A L 及び主共通電極 C A R とは、互いに略平行に配置されている。また、主共通電極 C A L と主画素電極 P A との距離は、主共通電極 C A R と主画素電極 P A との距離と略同等である。

【0119】

隣接する第 1 副画素電極 P B 及び第 2 副画素電極 P C の間には、1 本の副共通電極 C B が位置している。このため、第 1 副画素電極 P B、副共通電極 C B、及び、第 2 副画素電極 P C は、第 2 方向 Y に沿ってこの順に配置されている。つまり、第 1 副画素電極 P B 及び第 2 副画素電極 P C と副共通電極 C B とは第 2 方向 Y に沿って交互に配置されている。これらの第 1 副画素電極 P B、副共通電極 C B、及び、第 2 副画素電極 P C は、互いに略平行に配置されている。また、第 1 副画素電極 P B と副共通電極 C B との距離は、第 2 副画素電極 P C と副共通電極 C B との距離と略同等である。

30

【0120】

つまり、図示した例では、一画素 P X において、画素電極 P E と共通電極 C E とで区画された 4 つの領域（主として表示に寄与する開口部あるいは透過部）が形成される。

ここに示した例では、液晶分子 L M の初期配向方向は、例えば、第 2 方向 Y と略平行な方向である。

40

【0121】

なお、ここでは詳述しないが、主共通電極 C A の少なくとも 1 つは、主共通電極 C A と略平行に（あるいは第 2 方向 Y に沿って）延出するソース配線 S と対向していてもよい。また、第 1 副画素電極 P B、第 2 副画素電極 P C、及び、副共通電極 C B のいずれか 1 つは、これらと略平行に（あるいは第 1 方向 X に沿って）延出するゲート配線 G や補助容量線 C と対向していてもよい。

【0122】

液晶層 L Q は p 型液晶で形成されている。このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、図 5 に示した例よりも多くのドメインを形成することが可能となり、視野角を拡大することが可能となり、また、図 5 に

50

示した例よりも液晶分子の配向規制力を強くすることができる。

また、図 1 1 に示した画素 P X の構成では、液晶層 L Q を n 型液晶で形成してもよく、この場合も、十分に強い液晶分子の配向規制力を得ることができる。

【 0 1 2 3 】

図 1 2 は、図 4 に示した液晶表示パネル L P N を対向基板側から見たときの一画素 P X の他の構造例を概略的に示す平面図である。

図 1 2 に示すように、画素 P X は、画素電極 P E 以外、図 1 0 に示した画素と同様に形成されている。画素電極 P E は、主画素電極 P A 及び副画素電極 P C を有している。これらの主画素電極 P A 及び副画素電極 P C は、互いに電氣的に接続されている。本実施形態においては、画素電極 P E の全体がアレイ基板 A R に備えられている。

10

【 0 1 2 4 】

主画素電極 P A は、第 2 方向 Y に長手方向を持っている。副画素電極 P C は、第 1 方向 X に沿って延出している。より具体的には、主画素電極 P A は、略画素中央部において第 2 方向 Y に沿って直線的に延出した帯状に形成されている。副画素電極 P C は、画素 P X の上側端部において第 1 方向 X に沿って直線的に延出した帯状に形成されている。なお、副画素電極 P C は、上下画素間に配置されても良い。つまり、副画素電極 P C は、図示した当該画素 P X とその上側の画素（図示せず）との境界に跨って配置されても良い。

【 0 1 2 5 】

この副画素電極 P C は、主画素電極 P A の一端部に結合し、主画素電極 P A からその両側に向かって延出している。このような副画素電極 P C は、主画素電極 P A と略直交している。なお、副画素電極 P C は、主画素電極 P A の一端部よりも他端部寄りに結合していても良い。画素電極 P E は、例えば、この副画素電極 P C において図示を省略したスイッチング素子と電氣的に接続されている。図示した例では、画素電極 P E は、T 字状に形成されている。

20

【 0 1 2 6 】

上記のように構成された画素 P X では、画素 P X の右側に 2 つのドメイン（図 1 0 で言う右上のドメイン及び左下のドメイン）を持つことができ、画素 P X の左側に 2 つのドメイン（図 1 0 で言う左上のドメイン及び右下のドメイン）を持つことができる。

【 0 1 2 7 】

液晶層 L Q は n 型液晶で形成されている。このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、図 5 に示した例よりも多くのドメインを形成することが可能となり、視野角を拡大することが可能となり、また、図 5 に示した例よりも液晶分子の配向規制力を強くすることができる。なお、図 1 2 に示した画素 P X の構成では、液晶層 L Q を p 型液晶で形成してもよく、この場合は、さらに強い液晶分子の配向規制力を得ることができる。

30

【 0 1 2 8 】

図 1 3 は、図 4 に示した液晶表示パネル L P N を対向基板側から見たときの一画素 P X の他の構造例を概略的に示す平面図である。

図 1 3 に示すように、画素電極 P E は、第 1 主画素電極 P F 及び第 2 主画素電極 P G を含んでいる。画素電極 P E は第 2 方向 Y に長手方向を持っている。

40

【 0 1 2 9 】

以下に、より具体的に説明する。ここでは、初期配向方向が第 1 方向 X に相当し、初期配向方向に対して左回りに鋭角に交差する第 1 交差線方向が第 3 方向 D 3 に相当し、初期配向方向に対して右回りに鋭角に交差する第 2 交差線方向が第 4 方向 D 4 に相当する場合を例に説明する。

【 0 1 3 0 】

第 1 主画素電極 P F は、第 1 交差線方向つまり第 3 方向 D 3 に沿って延出した帯状である。第 2 主画素電極 P G は、第 2 交差線方向つまり第 4 方向 D 4 に沿って延出した帯状である。これらの第 1 主画素電極 P F 及び第 2 主画素電極 P G は、それぞれの端部で繋がっている。このため、画素電極 P E は、くの字状（V 字状）に形成されている。

50

【0131】

共通電極 C E は、第 1 方向 X 及び第 2 方向 Y とは異なる方向に延出した第 1 主共通電極 C F 及び第 2 主共通電極 C G を含んでいる。第 1 主共通電極 C F は、第 1 交差線方向つまり第 3 方向 D 3 に沿って延出した帯状である。第 2 主共通電極 C G は、第 2 交差線方向つまり第 4 方向 D 4 に沿って延出した帯状である。これらの第 1 主共通電極 C F 及び第 2 主共通電極 C G は、それぞれの端部で繋がっている。このため、共通電極 C E は、画素電極 P E と同様、くの字状 (V 字状) に形成されている。

【0132】

なお、図示した第 1 主共通電極 C F は第 1 方向 X に沿って 2 本並んでおり、以下では、これらを区別するために、図中の左側の第 1 主共通電極を C F 1 と称し、図中の右側の第 1 主共通電極を C F 2 と称する。同様に、第 2 主共通電極 C G も第 1 方向 X に沿って 2 本並んでおり、以下では、これらを区別するために、図中の左側の第 2 主共通電極を C G 1 と称し、図中の右側の第 2 主共通電極を C G 2 と称する。第 1 主共通電極 C F 1 と第 2 主共通電極 C G 1 とが繋がっており、第 1 主共通電極 C F 2 と第 2 主共通電極 C G 2 とが繋がっている。これらの第 1 主共通電極 C F 1 及び C F 2、及び、第 2 主共通電極 C G 1 及び C G 2 は、すべて電氣的に接続されている。つまり、共通電極 C E は、櫛歯状に形成されている。

10

【0133】

隣合う第 1 主共通電極 C F 1 及び C F 2 の間には、1 本の第 1 主画素電極 P F が位置している。つまり、第 1 主共通電極 C F 1 及び C F 2 は、1 本の第 1 主画素電極 P F を挟んで両側に配置されている。このため、第 1 方向 X に沿って、第 1 主共通電極 C F 1、第 1 主画素電極 P F、及び、第 1 主共通電極 C F 2 と交互に配置されている。これらの第 1 主画素電極 P F 及び第 1 主共通電極 C F 1 及び C F 2 は、互いに平行に配置されている。また、第 1 主共通電極 C F 1 と第 1 主画素電極 P F との距離は、第 1 主共通電極 C F 2 と第 1 主画素電極 P F との距離と略同等である。

20

【0134】

隣合う第 2 主共通電極 C G 1 及び C G 2 の間には、1 本の第 2 主画素電極 P G が位置している。つまり、第 2 主共通電極 C G 1 及び C G 2 は、1 本の第 2 主画素電極 P G を挟んで両側に配置されている。このため、第 1 方向 X に沿って、第 2 主共通電極 C G 1、第 2 主画素電極 P G、及び、第 2 主共通電極 C G 2 と交互に配置されている。これらの第 2 主画素電極 P G 及び第 2 主共通電極 C G 1 及び C G 2 は、互いに平行に配置されている。また、第 2 主共通電極 C G 1 と第 2 主画素電極 P G との距離は、第 2 主共通電極 C G 2 と第 2 主画素電極 P G との距離と略同等である。

30

【0135】

ここで、初期配向方向と第 1 交差線方向とのなす角度、つまり、第 1 方向 X と第 3 方向 D 3 とのなす角度 θ_2 、及び、初期配向方向と第 2 交差線方向とのなす角度、つまり、第 1 方向 X と第 4 方向 D 4 とのなす角度 θ_3 は、 0° より大きく 45° より小さい角度であることが望ましい。また、角度 θ_2 が角度 θ_3 と同一角度であっても良い。この場合、第 1 主画素電極 P F の長さ第 2 主画素電極 P G の長さが同一であるとき、画素電極 P E は、第 1 方向 X に沿った第 1 主画素電極 P F と第 2 主画素電極 P G との境界線に対して線対称の形状となる。また、この場合、第 1 主共通電極 C F 1 の長さ第 2 主共通電極 C G 1 の長さが同一であり、また、第 1 主共通電極 C F 2 の長さ第 2 主共通電極 C G 2 の長さが同一であるとき、共通電極 C E は、第 1 方向 X に沿った第 1 主共通電極 C F と第 2 主共通電極 C G との境界線に対して線対称の形状となる。

40

【0136】

また、この初期配向方向は、画素電極 P T の線対称軸及び共通電極 C E の線対称軸と平行である。このように配向処理方向を電極の対称軸と平行にすることにより、電圧印加時に液晶分子が電極の対称軸に対して対称に配向するため、液晶分子の配向が一義的に定まり上述のようにプーリングの発生を抑制することが出来る。

【0137】

50

液晶層 L Q は p 型液晶で形成されている。このように、各画素 P X において、画素電極 P E と共通電極 C E との間に電界が形成された状態では、図 5 に示した例よりも多くのドメインを形成することが可能となり、視野角を拡大することが可能となり、また、図 5 に示した例よりも液晶分子の配向規制力を強くすることができる。

【 0 1 3 8 】

共通電極 C E は、さらに電極を備えていてもよい。例えば、図 5 及び図 6 に示す画素 P X を例に説明すると、共通電極 C E は、対向基板 C T に備えられた主共通電極 C A に加えて、アレイ基板 A R に備えられ主共通電極 C A と対向する（あるいはソース配線 S と対向する）第 2 主共通電極（シールド電極）を備えていても良い。この第 2 主共通電極は、主共通電極 C A と略平行に延出し、しかも、主共通電極 C A と同電位である。このような第 2 主共通電極を設けることにより、ソース配線 S からの不所望な電界をシールドすることが可能である。

【 0 1 3 9 】

また、共通電極 C E は、対向基板 C T に備えられた主共通電極 C A に加えて、アレイ基板 A R に備えられゲート配線 G や補助容量線 C と対向する副共通電極（シールド電極）を備えていても良い。この副共通電極は、主共通電極 C A と交差する方向に延出し、しかも、主共通電極 C A と同電位である。このような副共通電極を設けたことにより、ゲート配線 G や補助容量線 C からの不所望な電界をシールドすることが可能である。このような第 2 主共通電極や副共通電極を備えた構成によれば、更なる表示品位の劣化を抑制することが可能となる。

【 0 1 4 0 】

液晶表示装置は、保護板 4 0 無しに形成されていてもよい。この場合、センシング基板 3 0（ガラス基板 3 0 S）が保護板として機能するように用いることができる。

以下に、本願出願の当初の特許請求の範囲に記載された発明を付記する。

〔 1 〕画素電極を有した第 1 基板と、共通電極を有した第 2 基板と、前記第 1 基板及び第 2 基板間に挟持された液晶層と、前記第 1 基板、第 2 基板及び液晶層に重なった表示領域と、前記表示領域に設けられ第 1 方向に沿った長さが第 1 方向に直交する第 2 方向に沿った長さよりも短く前記画素電極及び共通電極で形成された画素と、を具備し、前記画素電極は前記第 2 方向に長手方向を持つ主画素電極を有し、前記共通電極は前記第 1 方向に前記主画素電極を挟んで位置し前記第 2 方向に長手方向を持つ一対の主共通電極を有した液晶表示パネルと、

前記表示領域に重なった入力領域を有し、前記入力領域に入力された個所の位置情報を検出するセンシング基板と、

前記表示領域及び入力領域に重ねられ、前記液晶表示パネル及びセンシング基板間に位置し、前記液晶表示パネル及びセンシング基板を接合する接着材と、を備えたことを特徴とする液晶表示装置。

〔 2 〕前記液晶層は、正の誘電率異方性を有していることを特徴とする〔 1 〕に記載の液晶表示装置。

〔 3 〕前記第 1 基板には前記画素電極を覆う第 1 配向膜を備え、前記第 2 基板には前記共通電極を覆う第 2 配向膜を備え、前記第 1 配向膜に配向処理した第 1 配向処理方向は前記画素電極の対称軸に対して平行であり、前記第 2 配向膜に配向処理した第 2 配向処理方向は前記共通電極の対称軸に対して平行であることを特徴とする〔 1 〕または〔 2 〕に記載の液晶表示装置。

〔 4 〕前記画素電極は、前記第 1 方向に延出して形成された副画素電極を有し、前記共通電極は、前記第 2 方向に前記副画素電極を挟んで位置し前記第 1 方向に延出して形成された一対の副共通電極を有していることを特徴とする〔 2 〕または〔 3 〕に記載の液晶表示装置。

〔 5 〕前記液晶層は、負の誘電率異方性を有し、前記画素電極は、前記第 1 方向に延出して形成された副画素電極を有し、前記共通電極は、前記第 2 方向に前記副画素電極を挟んで位置し前記第 1 方向に延出し

て形成された一対の副共通電極を有していることを特徴とする〔１〕に記載の液晶表示装置。

〔６〕前記接着材は、可視光を透過する材料で形成されていることを特徴とする〔１〕に記載の液晶表示装置。

〔７〕前記センシング基板に対向した保護板と、

前記表示領域及び入力領域に重ねられ、前記センシング基板及び保護板間に位置し、前記センシング基板及び保護板を接合する他の接着材と、をさらに備えたことを特徴とする〔１〕に記載の液晶表示装置。

【符号の説明】

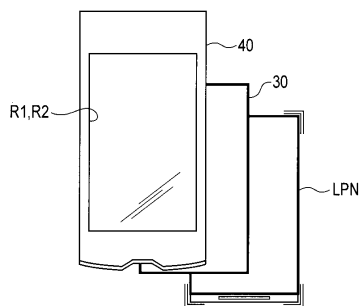
【０１４１】

ＬＰＮ…液晶表示パネル、ＡＲ…アレイ基板、ＣＴ…対向基板、ＬＱ…液晶層、ＬＭ…液晶分子、ＰＸ…画素、ＰＥ…画素電極、ＰＡ，ＰＦ，ＰＧ…主画素電極、ＰＢ，ＰＣ…副画素電極、ＣＥ…共通電極、ＣＡ…主共通電極、ＣＢ…副共通電極、ＣＦ，ＣＧ…主共通電極、Ｒ１…表示領域、３０…センシング基板、３０Ｓ…ガラス基板、３１…第１検知電極、３２…第２検知電極、Ｒ２…入力領域、４０…保護板、５０，６０…接着材、１００…入力手段、Ｘ…第１方向、Ｙ…第２方向。

10

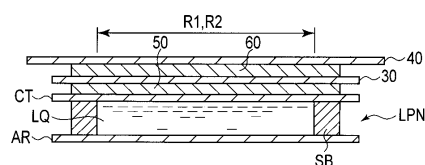
【図１】

図１



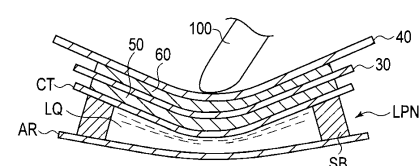
【図２】

図２



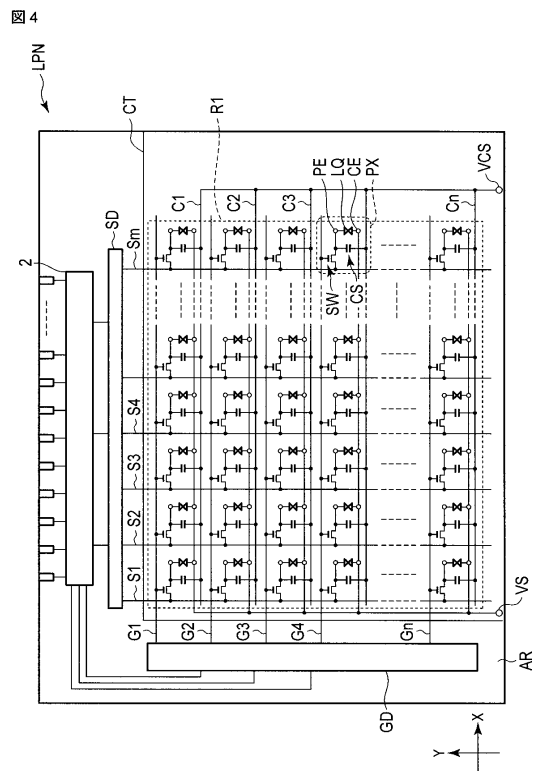
【図３】

図３

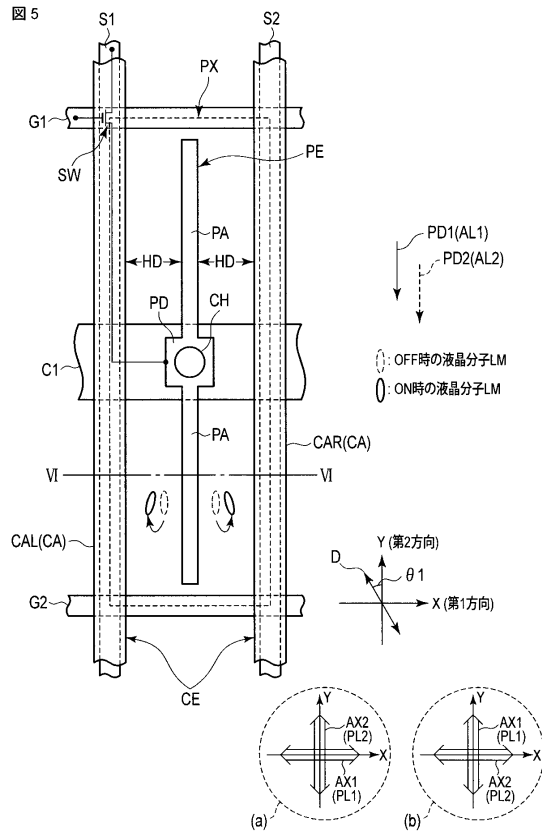


【図４】

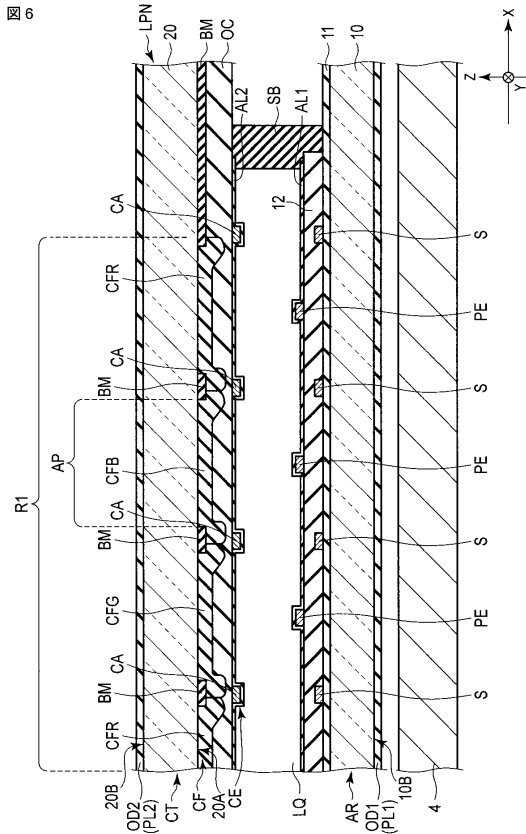
図４



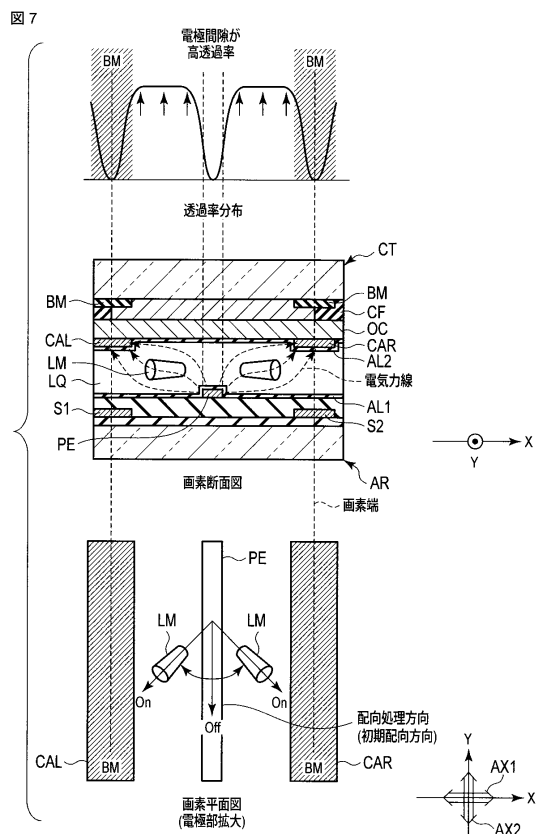
【 図 5 】



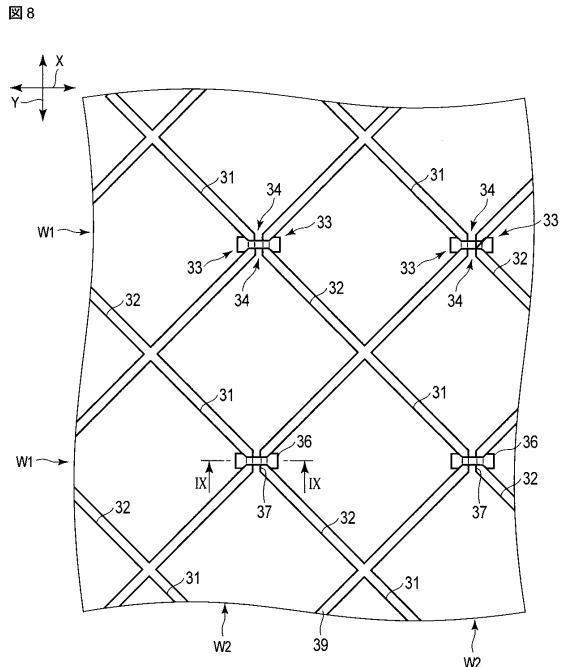
【 図 6 】



【圖 7】

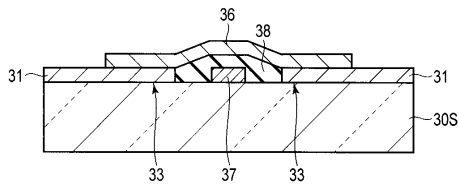


【 図 8 】



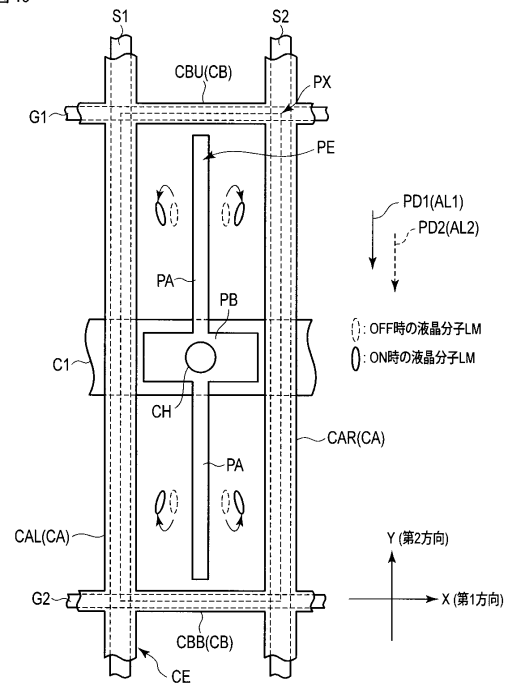
【図 9】

図 9



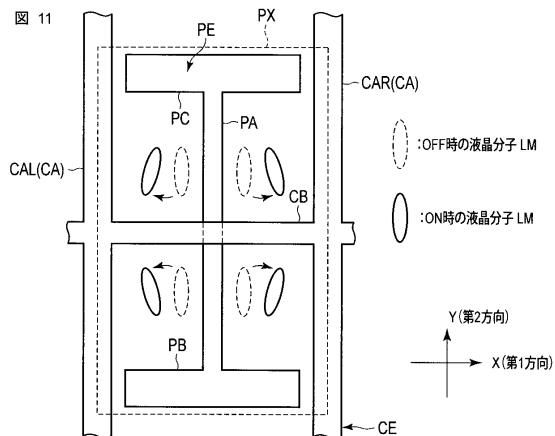
【図 10】

図 10



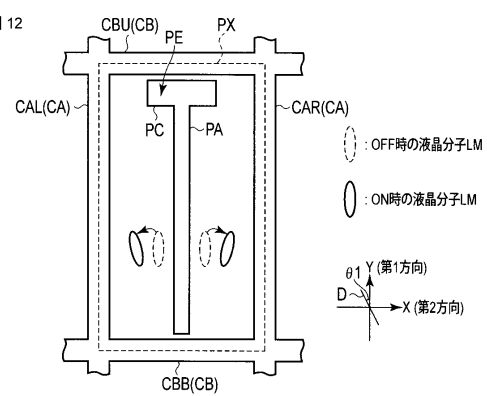
【図 11】

図 11



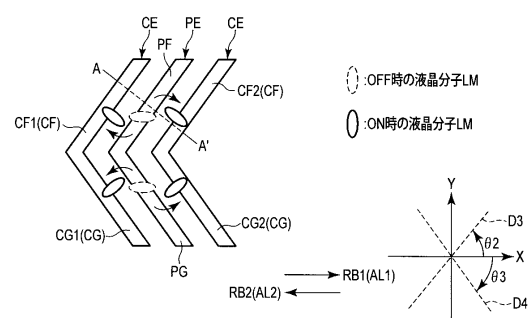
【図 12】

図 12



【図 13】

図 13



フロントページの続き

- (74)代理人 100075672
弁理士 峰 隆司
- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (72)発明者 高野 啓介
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内
- (72)発明者 福岡 暢子
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内
- (72)発明者 武田 有広
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

審査官 鈴木 俊光

- (56)参考文献 特開 2009-192822 (JP, A)
特開 2011-059155 (JP, A)
特開平 10-003092 (JP, A)
特開 2008-009054 (JP, A)
特開 2003-280017 (JP, A)
特開 2011-128932 (JP, A)
特開 2008-083491 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F 1 / 1 3 4 3
G 0 2 F 1 / 1 3 3 3
G 0 2 F 1 / 1 3 3 7

专利名称(译)	液晶表示装置		
公开(公告)号	JP5647955B2	公开(公告)日	2015-01-07
申请号	JP2011182897	申请日	2011-08-24
申请(专利权)人(译)	有限公司日本展示中心		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	高野啓介 福岡暢子 武田有広		
发明人	高野 啓介 福岡 暢子 武田 有広		
IPC分类号	G02F1/1343 G02F1/1333 G02F1/1337		
CPC分类号	G02F1/13338 G02F1/1337 G02F2001/134381 G02F2202/28		
FI分类号	G02F1/1343 G02F1/1333 G02F1/1337.525		
F-TERM分类号	2H090/HB08Y 2H090/HC05 2H090/KA07 2H090/LA01 2H090/LA04 2H090/LA09 2H090/LA15 2H090/LA16 2H090/MA02 2H090/MA07 2H092/GA14 2H092/JA24 2H092/JB69 2H092/PA02 2H092/PA08 2H092/PA09 2H092/PA11 2H092/PA13 2H092/QA09 2H092/RA10 2H189/JA10 2H189/LA03 2H189/LA07 2H189/LA10 2H189/LA14 2H189/LA15 2H189/LA17 2H189/LA20 2H189/LA27 2H189/LA28 2H189/LA30 2H290/AA04 2H290/AA05 2H290/BA04 2H290/BA07 2H290/BB63 2H290/BB84 2H290/BB85 2H290/BC01 2H290/BF13 2H290/BF23 2H290/CA42 2H290/CA46 2H290/CA61		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆		
审查员(译)	铃木俊光		
其他公开文献	JP2013044955A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种几乎不会发生喷射的液晶显示装置。一种液晶显示装置，包括液晶显示面板，传感基板和用于粘合液晶显示面板和传感基板的粘合剂。液晶显示面板包括具有像素电极PE的第一基板，具有公共电极CE的第二基板，液晶层，显示区域，以及由像素电极和公共电极形成的像素PX是的。像素电极PE具有主像素电极PA，其具有沿第二方向Y的纵向方向。公共电极CE具有一对主公共电极CA，它们在第一方向X上插入主像素电极PA并且在第二方向Y上具有纵向方向。点域5

【图4】

