

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5220921号
(P5220921)

(45) 発行日 平成25年6月26日 (2013. 6. 26)

(24) 登録日 平成25年3月15日 (2013. 3. 15)

(51) Int. Cl.

F I

GO 2 F 1/1343 (2006. 01)

GO 2 F 1/1343

GO 2 F 1/133 (2006. 01)

GO 2 F 1/133 5 5 0

GO 2 F 1/133 5 7 5

GO 2 F 1/133 5 7 0

請求項の数 13 (全 21 頁)

(21) 出願番号 特願2011-515844 (P2011-515844)
 (86) (22) 出願日 平成22年3月2日 (2010. 3. 2)
 (86) 国際出願番号 PCT/JP2010/001416
 (87) 国際公開番号 W02010/137209
 (87) 国際公開日 平成22年12月2日 (2010. 12. 2)
 審査請求日 平成23年4月11日 (2011. 4. 11)
 (31) 優先権主張番号 特願2009-131555 (P2009-131555)
 (32) 優先日 平成21年5月29日 (2009. 5. 29)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 櫻井 猛久
 日本国大阪府大阪市阿倍野区長池町 2 2 番
 2 2 号 シャープ株式会社内
 (72) 発明者 神崎 修一
 日本国大阪府大阪市阿倍野区長池町 2 2 番
 2 2 号 シャープ株式会社内
 (72) 発明者 石原 將市
 日本国大阪府大阪市阿倍野区長池町 2 2 番
 2 2 号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示素子、液晶表示装置、及び、液晶表示素子の表示方法

(57) 【特許請求の範囲】

【請求項 1】

対向する 2 枚の基板と、上記基板に挟持された液晶層とを備え、絵素がマトリクス状に配置されている液晶表示素子であって、

上記 2 枚の基板のうちの一方の基板に、絵素電極と共通電極とが設けられており、

上記絵素は、複数のサブ絵素に分割されており、

上記サブ絵素の間で、絵素電極と共通電極との間隔が異なり、

上記サブ絵素の中の少なくとも 2 個のサブ絵素には、スイッチング素子が設けられており、

表示における全階調領域を、低階調領域と中階調領域と高階調領域とに分けた場合、

低階調領域では、主に、スイッチング素子が設けられた上記サブ絵素の中で上記間隔の小さいサブ絵素で表示が行われ、

中階調領域では、主に、スイッチング素子が設けられた上記サブ絵素の中で上記間隔の大きいサブ絵素で表示が行われ、

高階調領域では、スイッチング素子が設けられた、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素で表示が行われることを特徴とする液晶表示素子。

【請求項 2】

上記低階調領域は、最小階調値から、上記間隔の小さいサブ絵素と上記間隔の大きいサブ絵素とに同電位を印加した場合に、上記間隔の大きいサブ絵素の輝度が、上記間隔の小さいサブ絵素の輝度よりも高くなる印加電圧に対応する階調値までの階調領域であり、

10

20

上記中階調領域は、上記低階調領域に続く階調領域で、かつ、上記間隔の大きいサブ絵素のみで、階調値に応じた輝度を得ることができる階調値までの階調領域であり、

上記高階調領域は、上記中階調領域に続く階調領域で、かつ、最高階調値までの階調領域であることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 3】

上記中階調領域は、最大階調値の 30 % 以上 45 % 以下の階調値から、最大階調値の 55 % 以上 70 % 以下の階調値までの階調領域であり、

上記低階調領域は、最小階調値から、上記中階調領域の下限の階調値までの階調領域であり、

上記高階調領域は、上記中階調領域の上限の階調値から、最高階調値までの階調領域であることを特徴とする請求項 1 又は 2 に記載の液晶表示素子。

10

【請求項 4】

低階調領域では、上記間隔の小さいサブ絵素のみで表示を行い、

中階調領域では、上記間隔の大きいサブ絵素のみで表示を行うことを特徴とする請求項 1 から 3 のいずれか 1 項に記載の液晶表示素子。

【請求項 5】

上記絵素は、少なくとも 3 個のサブ絵素に分割されており、

上記サブ絵素の中の少なくとも 3 個のサブ絵素には、スイッチング素子が設けられており、

スイッチング素子が設けられた上記サブ絵素の中で、上記間隔が、上記間隔が小さいサブ絵素と上記間隔が大きいサブ絵素との間に位置するサブ絵素を、間隔の中のサブ絵素とした場合、

20

中階調領域では、主に、上記間隔の大きいサブ絵素に加えて、上記間隔の小さいサブ絵素で表示が行われ、

高階調領域では、主に、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素に加えて、上記間隔の中のサブ絵素で表示が行われることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 6】

上記絵素には、上記各サブ絵素に異なる電圧を供給することが可能なように、複数本の信号電極線が設けられていることを特徴とする請求項 1 から 5 のいずれか 1 項に記載の液晶表示素子。

30

【請求項 7】

上記絵素には、上記各サブ絵素について共通の、上記共通電極に接続された共通信号線が設けられていることを特徴とする請求項 6 に記載の液晶表示素子。

【請求項 8】

上記絵素電極及び上記共通電極が、櫛歯状に形成されていることを特徴とする請求項 1 から 7 のいずれか 1 項に記載の液晶表示素子。

【請求項 9】

上記櫛歯状の、絵素電極及び共通電極の櫛歯の延伸方向が、上記各サブ絵素の間で異なることを特徴とする請求項 8 に記載の液晶表示素子。

40

【請求項 10】

上記低階調領域の上限の階調値、及び、上記中階調領域の上限の階調値は、表示が上記低階調領域から上記中階調領域に切り替わった後、及び、表示が上記中階調領域から上記高階調領域に切り替わった後に、応答速度が所望の値以下となるように定められていることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の液晶表示素子。

【請求項 11】

上記共通電極に印加される対向電圧が、フレーム駆動におけるフレーム毎に反転するとともに、

上記対向電圧が、上記絵素電極に印加される電圧と逆位相であることを特徴とする請求項 1 から 10 のいずれか 1 項に記載の液晶表示素子。

50

【請求項 1 2】

請求項 1 から 1 1 のいずれか 1 項に記載の液晶表示素子が表示部として用いられていることを特徴とする液晶表示装置。

【請求項 1 3】

対向する 2 枚の基板と、上記基板に挟持された液晶層とを備え、絵素がマトリクス状に配置されている液晶表示素子の表示方法であって、

上記 2 枚の基板のうちの一方の基板に、絵素電極と共通電極とが設けられており、

上記絵素は、複数のサブ絵素に分割されており、

上記サブ絵素の間で、絵素電極と共通電極との間隔が異なり、

低階調領域では、主に上記間隔の小さいサブ絵素で表示を行い、

中階調領域では、主に上記間隔の大きいサブ絵素で表示を行い、

高階調領域では、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素で表示を行うことを特徴とする液晶表示素子の表示方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、応答速度が改善された液晶表示素子、液晶表示装置、及び、液晶表示素子の表示方法に関するものである。

【背景技術】**【0002】**

従来から、液晶表示装置では、応答速度の改善と視野角特性の改善について種々の試みが行われてきた。そして、上記試みに関連して、液晶分子の配向方向を制御するための電界の発生させ方や、それに関連する画素電極の形状についても種々の提案が行われてきた。以下、その代表例を示す。

【0003】

(特許文献 1)

例えば下記特許文献 1 には、応答速度の改善等を目的として、現在フレームのデータ電圧と以前フレームのデータ電圧とを比較考慮して補正データ電圧を求め、その補正データ電圧をデータラインに印加する技術について記載されている。

【0004】

(特許文献 2)

また、下記特許文献 2 には、視野角特性の改善等を目的として、液晶分子の配向方向を制御するための電界を、横方向に発生させる技術について記載されている。

【0005】

具体的には、一方の基板に一对の信号配線が設けられ、その電位差に従い生じた電界により、液晶分子が上記基板に平行に移動可能な液晶表示装置について記載されている。

【0006】

(特許文献 3)

また、特許文献 3 には、視野角特性の改善等を目的として、一画素内に印加電圧の異なる領域を設ける技術について記載されている。具体的には、画素内に電圧分断手段を設けて、液晶素子に印加される電圧を異ならせる技術について記載されている。

【先行技術文献】**【特許文献】****【0007】**

【特許文献 1】日本国公開特許公報「特開 2001 - 265298 号公報（公開日：2001 年 9 月 28 日）」

【特許文献 2】日本国公開特許公報「特開平 6 - 148596 号公報（公開日：1994 年 5 月 27 日）」

【特許文献 3】日本国公開特許公報「特開 2008 - 287115 号公報（公開日：2008 年 11 月 27 日）」

10

20

30

40

50

【特許文献４】日本国公開特許公報「特開平１０－３１９３６９号公報（公開日：１９９８年１２月４日）」

【特許文献５】日本国公開特許公報「特開２００６－１３３７２４号公報（公開日：２００６年５月２５日）」

【特許文献６】日本国公開特許公報「特開２００６－２０１５９４号公報（公開日：２００６年８月３日）」

【発明の概要】

【発明が解決しようとする課題】

【０００８】

しかしながら、上記のような従来技術には下記の問題点がある。

10

【０００９】

（特許文献１）

まず、上記特許文献１に記載の技術には、以前フレームの表示データを記憶するためのメモリが必要となるという問題点がある。

【００１０】

また、応答速度の改善に加えて視野角特性を改善するために、例えばサブ画素を設けて画素を分割した場合、サブ画素毎にデータラインに印加する電圧を制御することが容易ではないという問題点がある。

【００１１】

（特許文献２）

20

また、上記特許文献２に記載の技術には、視野角特性をより改善するためにサブ画素を設けて画素を分割すると、それに伴い信号配線の数が増加して開口率が低下しやすいという問題点がある。

【００１２】

また、視野角特性の改善に加えて応答速度を改善するために、例えば上記信号配線の間隔を狭くすると、上記開口率がより低下しやすいという問題点がある。

【００１３】

（特許文献３）

また、上記特許文献３に記載の技術には、印加される電圧の最大値が異なるのみで、応答速度の改善効果が低いとの問題点がある。

30

【００１４】

以上のように、従来技術では、簡易な構成で応答速度が改善された液晶表示装置を得ることは困難である。

【００１５】

また、上記各技術には上述のような問題点があるため、例えば上記各技術を組み合わせても、視野角特性を改善しながら、併せて応答特性が改善された液晶表示装置を得ることは困難である。

【００１６】

そこで本発明は、上記課題を解決するためになされたものであり、その目的は、簡易な構成で応答速度が改善された液晶表示素子、液晶表示素子の表示方法、及び液晶表示装置を提供することにある。より詳しくは、広い輝度領域で応答速度が速い液晶表示素子、液晶表示素子の表示方法、及び液晶表示装置を提供することにある。

40

【課題を解決するための手段】

【００１７】

本発明の液晶表示素子は、上記課題を解決するために、

対向する２枚の基板と、上記基板に挟持された液晶層とを備え、絵素がマトリクス状に配置されている液晶表示素子であって、

上記２枚の基板のうちの一方の基板に、絵素電極と共通電極とが設けられており、

上記絵素は、複数のサブ絵素に分割されており、

上記サブ絵素の間で、絵素電極と共通電極との間隔が異なっており、

50

上記サブ絵素の中の少なくとも２個のサブ絵素には、スイッチング素子が設けられており、

表示における全階調領域を、低階調領域と中階調領域と高階調領域とに分けた場合、

低階調領域では、主に、スイッチング素子が設けられた上記サブ絵素の中で上記間隔の小さいサブ絵素で表示が行われ、

中階調領域では、主に、スイッチング素子が設けられた上記サブ絵素の中で上記間隔の大きいサブ絵素で表示が行われ、

高階調領域では、スイッチング素子が設けられた、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素で表示が行われることを特徴とする。

【００１８】

10

上記構成によれば、低階調領域では、電極間隔の小さいサブ絵素で表示が行われ、中階調領域では、電極間隔の大きいサブ絵素で表示が行われ、高階調領域では、上記両サブ絵素で表示が行われる。

【００１９】

同一基板に設けられた電極対である絵素電極と共通電極との間の電界を用いて液晶層に含まれる液晶分子の配向を制御する液晶表示素子では、上記電極対における電極間隔が小さい絵素では応答速度が速くなり、上記電極間隔が大きい絵素では応答速度が遅くなる。また、上記電極間隔が大きい絵素では、特に印加電圧が小さい場合にその応答速度がより遅くなる。

【００２０】

20

ここで、上記構成では、印加電圧が低くなる領域である低階調領域では、主として、上記電極間隔が小さいサブ絵素で表示が行われる。すなわち、応答速度が遅いサブ絵素である、上記電極間隔の大きいサブ絵素をほとんど用いることなく、表示が行われる。そのため、上記低階調領域において、応答速度の速い表示を行うことができる。

【００２１】

また、上記構成では、低階調領域に続く中階調領域では、上記電極間隔の大きいサブ絵素で表示が行われる。この中階調領域では、上記低階調領域よりも印加電圧が高くなるので、上記電極間隔の大きいサブ絵素でも、その応答速度が比較的速くなる。そして、主に上記電極間隔の大きいサブ絵素のみを用いることで（上記電極間隔の小さいサブ絵素をほとんど用いないことで）、上記電極間隔の大きいサブ絵素に対する印加電圧をより高くすることができ、そのため、上記サブ絵素の応答速度をより早くすることができる。以上より、上記中階調領域において、応答速度の速い表示を行うことができる。

30

【００２２】

また、上記構成では、高い輝度が要求される領域である上記高階調領域では、上記両サブ絵素を用いて表示が行われるので、所望の輝度を得ることができる。

【００２３】

以上より、上記の構成によれば、表示するサブ絵素を切り替えるのみの簡易な構成で、応答速度が改善された液晶表示素子を得ることができる。

【００２４】

40

また、本発明の液晶表示素子の表示方法は、上記課題を解決するために、対向する２枚の基板と、上記基板に挟持された液晶層とを備え、絵素がマトリクス状に配置されている液晶表示素子の表示方法であって、

上記２枚の基板のうちの一方の基板に、絵素電極と共通電極とが設けられており、

上記絵素は、複数のサブ絵素に分割されており、

上記サブ絵素の間で、絵素電極と共通電極との間隔が異なり、

低階調領域では、主に上記間隔の小さいサブ絵素で表示を行い、

中階調領域では、主に上記間隔の大きいサブ絵素で表示を行い、

高階調領域では、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素で表示を行うことを特徴とする。

【発明の効果】

50

【 0 0 2 5 】

本発明の液晶表示素子は、以上のように、2枚の基板のうちの一方の基板に、絵素電極と共通電極とが設けられており、絵素は、複数のサブ絵素に分割されており、上記サブ絵素の間で、絵素電極と共通電極との間隔が異なっており、上記サブ絵素の中の少なくとも2個のサブ絵素には、スイッチング素子が設けられており、表示における全階調領域を、低階調領域と中階調領域と高階調領域とに分けた場合、低階調領域では、主に、スイッチング素子が設けられた上記サブ絵素の中で上記間隔の小さいサブ絵素で表示が行われ、中階調領域では、主に、スイッチング素子が設けられた上記サブ絵素の中で上記間隔の大きいサブ絵素で表示が行われ、高階調領域では、スイッチング素子が設けられた、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素で表示が行われるものである。

10

【 0 0 2 6 】

また、本発明の液晶表示素子の表示方法は、以上のように、2枚の基板のうちの一方の基板に、絵素電極と共通電極とが設けられており、絵素は、複数のサブ絵素に分割されており、サブ絵素の間で、絵素電極と共通電極との間隔が異なっており、低階調領域では、主に上記間隔の小さいサブ絵素で表示を行い、中階調領域では、主に上記間隔の大きいサブ絵素で表示を行い、高階調領域では、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素で表示を行う方法である。

【 0 0 2 7 】

それゆえ、簡易な構成で応答速度が改善された液晶表示素子、及び液晶表示素子の表示方法を提供することができるという効果を奏する。

20

【図面の簡単な説明】

【 0 0 2 8 】

【図1】本発明の実施の形態を示すものであり、液晶表示素子の概略構成を示す図である。

【図2】本発明の実施の形態を示すものであり、液晶表示素子を構成する絵素の概略構成を示す図である。

【図3】本発明の実施の形態を示すものであり、印加電圧と応答時間との関係を示す図である。

【図4】本発明の実施の形態を示すものであり、印加電圧と明るさとの関係を示す図である。

30

【図5】本発明の実施の形態を示すものであり、本実施の形態を示すものであり、明るさと印加電圧との関係を示す図である。

【図6】本発明の実施の形態を示すものであり、明るさと応答時間との関係を示す図である。

【図7】本発明の他の実施の形態を示すものであり、液晶表示素子の概略構成を示す図である。

【図8】本発明の他の実施の形態を示すものであり、印加電圧と応答時間との関係を示す図である。

【図9】本発明の他の実施の形態を示すものであり、印加電圧と明るさとの関係を示す図である。

40

【図10】本発明の他の実施の形態を示すものであり、明るさと印加電圧との関係を示す図である。

【図11】本発明の他の実施の形態を示すものであり、明るさと応答時間との関係を示す図である。

【図12】本発明の実施の形態を示すものであり、印加する波形を示す図である。

【図13】本発明の実施の形態を示すものであり、液晶表示素子の全体構成を示す図である。

【発明を実施するための形態】

【 0 0 2 9 】

以下、本発明の実施の形態について、詳細に説明する。

50

【 0 0 3 0 】

〔 実施の形態 1 〕

本発明の一実施の形態について図 1 から図 6 に基づいて説明すると以下の通りである。

【 0 0 3 1 】

図 1 は、本実施の形態の液晶表示素子 1 0 の概略構成を示す図である。詳しくは、上記図 1 は、マトリクス状に配置された複数個の絵素 2 0 のうちの 1 個の絵素 2 0 について、特にその電極及び配線の概略構成を示している。

【 0 0 3 2 】

上記図 1 に示すように、本実施の形態の液晶表示素子 1 0 は、絵素 2 0 が 2 個の領域（サブ絵素 2 2）に分かれている。そして、各領域には櫛歯状の電極が形成されており、その櫛歯の間隔が、上記領域間で相違している。以下具体的に説明する。

10

【 0 0 3 3 】

（ 配線構成 ）

本実施の形態の液晶表示素子 1 0 には、およそ長方形の絵素 2 0 が複数個マトリクス状に配置されている。そして、上記絵素 2 0 は、互いに直交する方向に設けられている走査信号線 4 0 と信号電極線 4 2 とに囲まれた領域が 1 個の絵素 2 0 となっている。

【 0 0 3 4 】

具体的には、上記液晶表示素子 1 0 は、液晶分子を含む液晶層（図示せず）を挟持する 2 枚の基板（図示せず）を備えている。そして、上記 2 枚の基板のうちの一方の基板（以下、アレイ基板とする）に、上記走査信号線 4 0 と信号電極線 4 2 とが設けられている。図 1 に示す例では、横方向（図 1 に示す両矢印 X 方向）に、上記走査信号線 4 0 が設けられており、縦方向（図 1 に示す両矢印 Y 方向）に、上記信号電極線 4 2 が設けられている。

20

【 0 0 3 5 】

詳しくは、本実施の形態の液晶表示素子 1 0 には、1 個の絵素 2 0 について、上記信号電極線 4 2 が 2 本設けられている。具体的には、絵素 2 0 の横方向における一方の端辺に沿って第 1 信号電極線 4 2 a が設けられており、絵素 2 0 の横方向における他方の端辺に沿って第 2 信号電極線 4 2 b が設けられている。

【 0 0 3 6 】

また、上記アレイ基板には、横方向に走査信号線 4 0 とともに、共通信号線 4 4 が設けられている。

30

【 0 0 3 7 】

以上より、本実施の形態の絵素 2 0 は、上記図 1 に示すように、走査信号線 4 0、共通信号線 4 4、第 1 信号電極線 4 2 a 及び第 2 信号電極線 4 2 b で囲まれた領域となっている。

【 0 0 3 8 】

そして、本実施の形態における絵素 2 0 は、上記のように 2 個の領域、具体的には、第 1 サブ絵素 2 2 a と第 2 サブ絵素 2 2 b との 2 個のサブ絵素 2 2 に分かれている。

【 0 0 3 9 】

そして、上記各サブ絵素 2 2 は、各々異なるスイッチング素子としての TFT 5 0 で制御されている。具体的には、上記第 1 信号電極線 4 2 a と上記走査信号線 4 0 との交差点近傍に第 1 TFT 5 0 a が設けられており、他方、上記第 2 信号電極線 4 2 b と上記走査信号線 4 0 との交差点近傍に第 2 TFT 5 0 b が設けられている。そして、上記第 1 サブ絵素 2 2 a は上記第 1 TFT 5 0 a でスイッチングされ、上記第 2 サブ絵素 2 2 b は上記第 2 TFT 5 0 b でスイッチングされている。

40

【 0 0 4 0 】

（ 電極構成 ）

つぎに、上記絵素 2 0 における絵素電極などの構成について説明する。本実施の形態の液晶表示素子 1 0 では、対向する 2 枚の基板のうちの一方の基板であるアレイ基板上に絵素電極 3 0 と、共通電極 3 6 とが設けられている。そして、上記絵素電極 3 0 と共通電極

50

36とは、櫛歯状に形成されている。

【0041】

まず上記絵素電極30について説明する。上記絵素電極30は、上記第1サブ絵素22aに対応する第1絵素電極30aと、上記第2サブ絵素22bに対応する第2絵素電極30bとから構成されている。

【0042】

そして、上記第1絵素電極30aは、上記第1TF T50aのドレイン電極（図示せず）に接続されており、他方、上記第2絵素電極30bは、上記第2TF T50bのドレイン電極（図示せず）に接続されている。

【0043】

つぎに、上記共通電極36について説明する。上記共通電極36は、上記共通信号線44から延設されている。具体的には、上記絵素20の上記横方向の中央位置から、上記縦方向に延設されている。

【0044】

そして、上記絵素電極30と上記共通電極36とは、いずれも櫛歯状に形成されている。

【0045】

具体的には、上記第1絵素電極30a及び上記第2絵素電極30bは、各々、上記第1TF T50a及び上記第2TF T50bから上記縦方向に延伸された絵素電極幹線部34と、この絵素電極幹線部34から上記横方向に延伸された櫛歯部分である、第1絵素電極櫛歯部32a及び第2絵素電極櫛歯部32bとを有している。

【0046】

他方、上記共通電極36は、上記共通信号線44から上記縦方向に延設されている共通電極幹線部39と、この共通電極幹線部39から上記横方向に延伸された櫛歯部分である、第1共通電極櫛歯部38a及び第2共通電極櫛歯部38bとを有している。

【0047】

そして、各々のサブ絵素22において、上記絵素電極30及び共通電極36の櫛歯が、組み合わせられた配置となっている。具体的には、上記第1サブ絵素22aでは、上記第1絵素電極櫛歯部32aと上記第1共通電極櫛歯部38aとが組み合わせられ、他方、上記第2サブ絵素22bでは、上記第2絵素電極櫛歯部32bと上記第2共通電極櫛歯部38bとが組み合わせられて構成となっている。

【0048】

（駆動の概要）

以上のように、本実施の形態の液晶表示素子10では、一方の基板上に形成される1組以上の電極対（絵素電極30と共通電極36）により横電界を発生させ、対向側の基板との間に挟持される液晶層を駆動するものである。具体的には、上記液晶表示素子10では、上記電極対は同一基板上の同一層に形成された透明な導電体からなり、各電極間に印加される電圧の強さ、引いてはそれにより発生する電界の強さに応じて、上記液晶層に含まれる液晶分子の向きを変えて表示を制御する。

【0049】

また、上記液晶表示素子10は、ゲートとしての走査信号線40と、ソースとしての第1信号電極線42a及び第2信号電極線42bとで構成される絵素20を単位として構成されている。すなわち、上記液晶表示素子10は、いわゆるダブルソースの構成となっている。そして、上記各信号電極線からの信号電圧を、上記櫛歯状の上記絵素電極30に印加し、これらと共通電極36との間（上記電極対間）でそれぞれ形成される電界により液晶層を駆動している。

【0050】

（電極間隔）

つぎに、上記櫛歯状の電極における、電極の間隔について説明する。

【0051】

本実施の形態の液晶表示素子 10 では、上記第 1 サブ絵素 22 a と上記第 2 サブ絵素 22 b とで、上記電極の間隔が異なっている。具体的には、上記第 1 サブ絵素 22 a における上記第 1 絵素電極櫛歯部 32 a と上記第 1 共通電極櫛歯部 38 a との間隔である第 1 間隔 d1 と、上記第 2 サブ絵素 22 b における上記第 2 絵素電極櫛歯部 32 b と上記第 2 共通電極櫛歯部 38 b との間隔である第 2 間隔 d2 とが相違している。

【0052】

上記図 1 に示すように、本実施の形態の液晶表示素子 10 では、上記第 1 間隔 d1 の方が、上記第 2 間隔 d2 よりも広い構成を例示している。

【0053】

そして、本実施の形態の液晶表示素子 10 では、サブ絵素 22 の間で電極の上記間隔が異なるため、応答速度を向上させることができる。

10

【0054】

(電極間隔と応答速度)

まず、電極間隔と応答速度との関係について説明する。図 2 は、電極間隔と応答速度との関係を説明するための液晶表示素子 10 の概略構成を示す図である。詳しくは、絵素 20 における、絵素電極 30 と共通電極 36 との配置の概略を示している。

【0055】

図 2 に示す構成では、1 個の絵素内に、上記電極間隔の大きい領域である領域 a (図 2 に示す領域 Ra) と、上記電極間隔の小さい領域である領域 b (図 2 に示す領域 Rb) とが設けられている。

20

【0056】

具体的には、上記領域 a における第 1 絵素電極櫛歯部 32 a と第 1 共通電極櫛歯部 38 a との間隔である間隔 a と、上記領域 b における第 2 絵素電極櫛歯部 32 b と第 2 共通電極櫛歯部 38 b との間隔である間隔 b とを比較すると、上記間隔 a の方が大きくなっている。

【0057】

上記図 1 及び図 2 に示すような、いわゆる櫛歯状の電極を用いた横電界駆動による液晶表示素子 10 の駆動においては、1 個の絵素 20 内に 2 個以上のサブ絵素を設けて視野角特性の向上を図る構成が考えられる。そして、サブ絵素の間で、櫛歯状の電極の電極幅 (Line、L)・間隔 (Space、S) を変える構成が考えられる。すなわち、例えば上記図 2 に示すように、1 個の絵素 20 内に、電極間隔の大きい領域 a と、電極間隔の小さい領域 b とを設ける構成である。

30

【0058】

ここで、1 個の絵素 20 の中に複数個のサブ絵素 22 を設け、そのサブ絵素 22 間で上記電極間隔を異ならせた場合、全体として応答速度が遅くなる場合がある。これは、特に印加電圧が小さい低階調領域での応答速度が遅くなるためである。以下、説明する。

【0059】

図 3 は、印加電圧 (V)、以下同様) と応答速度との関係を示す図である。上記図 3 において、白ひし形印は上記電極間隔が大きい領域 (Ra) を示し、黒四角印は上記電極間隔が小さい領域 (Rb) を示している。

40

【0060】

上記図 3 に示すように、印加電圧が小さい領域では、電極間隔が大きい領域 (Ra) での応答時間と、電極間隔が小さい領域 (Rb) での応答時間との間の差が大きく、上記電極間隔が大きい領域 (Ra) での応答時間が、上記電極間隔が小さい領域 (Rb) での応答時間よりも長くなっている。

【0061】

これに対して印加電圧が大きい領域では、電極間隔が大きい領域 (Ra) での応答時間と、電極間隔が小さい領域 (Rb) での応答時間との間の差は小さくなっている。

【0062】

そのため、1 個の絵素 20 内に複数個のサブ絵素 22 を設け、サブ絵素 22 に電極間隔

50

が大きい領域 (R a) と電極間隔が小さい領域 (R b) とを割り当てた場合、例えば全階調領域において上記両領域で表示を行うと、特に低階調領域で電極間隔が大きい領域 (R a) での応答時間が長いため、全体として応答時間が遅くなる場合がある。

【 0 0 6 3 】

(本実施の形態での駆動)

つぎに、本実施の形態における液晶表示素子 1 0 の駆動について説明する。

【 0 0 6 4 】

本実施の形態の液晶表示素子 1 0 においては、各サブ絵素 2 2 に独立した信号電圧を印加し、応答速度の低下がないような駆動を行なう。

【 0 0 6 5 】

具体的には、低い明るさを得たい場合 (低階調領域) には電極間隔が小さいサブ絵素 2 2 のみを駆動する。

【 0 0 6 6 】

そして、電極間隔が小さいサブ絵素 2 2 の最大明るさを上回る明るさを得たい場合 (中階調領域) には、電極間隔が小さいサブ絵素 2 2 を駆動せずに、電極間隔の大きいサブ絵素 2 2 を駆動する。

【 0 0 6 7 】

さらに、電極間隔の大きいサブ絵素 2 2 の最大明るさを上回る明るさを得たい場合 (高階調領域) には、両方のサブ絵素 2 2 を駆動する。

【 0 0 6 8 】

これにより、電極間隔の大きいサブ絵素 2 2 における、遅い応答時間の領域を使用しないため、すべての階調領域 (輝度領域) で応答速度を向上させることができる。

【 0 0 6 9 】

なお、上記低階調領域、上記中階調領域、及び、上記高階調領域は、種々の定め方があ
るが、例えば、上記中階調領域を、最大階調値の 3 0 % 以上 4 5 % 以下の階調値から、最
大階調値の 5 5 % 以上 7 0 % 以下の階調値までの階調領域とし、上記低階調領域を、最
小階調値から、上記中階調領域の下限の階調値までの階調領域とし、上記高階調領域を、
上記中階調領域の上限の階調値から、最高階調値までの階調領域とすることもできる。

【 0 0 7 0 】

(印加電圧と明るさ)

図 4 は、印加電圧と明るさとの関係を示す図である。詳しくは、図 4 は、電極間隔が大
きい領域 (白ひし形印) と電極間隔が小さい領域 (黒四角印) とにおける上記関係を示し
ており、また図 4 における白丸印は、電極間隔の大きい領域と電極間隔の小さい領域との
値を加えた値を示している。上記電極間隔が大きい領域では、 L i n e / S p a c e = 4
/ 1 2 μ m であり、上記電極間隔が小さい領域では、 L i n e / S p a c e = 4 / 4 μ m
である。

【 0 0 7 1 】

上記図 4 に示すように、上記構成の液晶表示素子 1 0 では、6 V を印加した場合に、上
記電極間隔が大きい領域と電極間隔が小さい領域とで同じ 0 . 6 の明るさを得ることがで
きる。

【 0 0 7 2 】

この結果と、先に図 3 に基づいて説明した印加電圧と応答時間との関係とを用いて、本
実施の形態の液晶表示素子 1 0 では、図 5 に示すような電圧を印加する。

【 0 0 7 3 】

図 5 は、明るさ (階調) と印加電圧との関係、及び、本実施の形態における駆動の概略
を示す図であり、最小階調値から最大階調値までの全階調領域を示している。また、図 5
では、上記各図と同様に、白ひし形印が電極間隔の大きい領域を示し、黒四角印が電極間
隔の小さい領域を示している。言い換えると、上記白ひし形印は、絵素 2 0 内に設けられ
たサブ絵素 2 2 において、上記電極間隔の大きい領域に対応したサブ絵素 2 2 (以下第 1
サブ絵素 2 2 a) における駆動を示し、同様に上記黒四角印は、絵素 2 0 内に設けられた

10

20

30

40

50

サブ絵素 2 2 において、上記電極間隔の小さい領域に対応したサブ絵素 2 2 (以下第 2 サブ絵素 2 2 b) における駆動を示している。

【 0 0 7 4 】

上記図 5 に示すように、本実施の形態の液晶表示素子 1 0 では、明るさが 0 . 6 未満の表示を行いたい場合 (低階調領域) には、電極間隔の大きい領域対応する第 1 サブ絵素 2 2 a はその応答が遅いことから用いず、応答の速い領域である、電極間隔の小さい領域対応する第 2 サブ絵素 2 2 b のみに電圧を印加し、このサブ絵素のみを駆動することで表示を行う。

【 0 0 7 5 】

そして、明るさが 0 . 6 以上 1 . 0 未満の表示を行いたい場合 (中階調領域) には、上記第 2 サブ絵素 2 2 b のみではその表示を行うことができないため、上記第 1 サブ絵素 2 2 a を用いる。ここで、上記第 2 サブ絵素 2 2 b を点灯させた状態では、上記第 1 サブ絵素 2 2 a の遅い応答速度の領域 (印加電圧範囲) を用いることになるため、上記第 2 サブ絵素 2 2 b は点灯させずに、上記第 1 サブ絵素 2 2 a のみを用いて表示を行う。

【 0 0 7 6 】

そして、明るさが 1 . 0 以上の表示を行いたい場合 (高階調領域) には、上記第 1 サブ絵素 2 2 a を最大の明るさにしたまま、上記第 2 サブ絵素 2 2 b への印加電圧を変えることで表示を行う。

【 0 0 7 7 】

以上のような波形を印加して駆動を行うことで、最小の応答速度を得ることができる。

【 0 0 7 8 】

図 6 は、明るさと応答速度との関係を示す図である。詳しくは、図 6 における黒四角印は本実施の形態の液晶表示素子 1 0 を示し、白ひし形印は従来の液晶表示素子を示している。

【 0 0 7 9 】

上記図 6 に示すように、上記図 5 に基づいて説明した駆動を用いることで、本実施の形態の液晶表示素子 1 0 では、すべての明るさ領域 (全輝度領域) において従来の液晶表示素子よりも速い応答特性を得ることができた。

【 0 0 8 0 】

これは、先に説明した駆動を用いることで、各サブ絵素 2 2 の最も応答速度の速い領域を用いることができるためである。

【 0 0 8 1 】

以上のように、本実施の形態の液晶表示素子 1 0 では、全輝度領域、言い換えると全階調領域において、応答速度を改善することができる。そして、本実施の形態の液晶表示素子 1 0 の駆動は以下の考え方に基づくものである。

【 0 0 8 2 】

すなわち、例えば各絵素に、視角特性を異ならせるためにサブ絵素 2 2 を設け、サブ絵素 2 2 間で、異なった電圧 - 透過率の関係を形成する構成がある。そして、この異なる電圧 - 透過率の関係を実現する方法として、櫛歯状の電極における電極間隔を変える方法がある。

【 0 0 8 3 】

ここで、上記電極間隔の大きい部分では透過率は大きくなるが、応答時間が長くなりやすい。この電極間隔の大きい部分では、高い電圧を印加する場合には、その応答時間が早いため、電極間隔の小さい部分と同じ信号電圧で駆動しても問題は生じにくい。これに対してこの電極間隔の大きい部分で、低い電圧を印加すると応答時間が非常に遅くなる。そこでこの応答時間が遅い領域で、上記電極間隔の大きい部分を用いなければ、早い応答時間のままで、上記電極間隔の大きい部分を駆動することができる。

【 0 0 8 4 】

そこで、表示したい明るさに応じて、電極間隔の小さいサブ絵素と、電極間隔の大きいサブ絵素に供給する電圧を独立に変化させることで、応答速度を制御する。その際、各サ

10

20

30

40

50

ブ絵素 2 2 に印加する電圧は、各サブ絵素 2 2 で表示すべき明るさに応じた電圧を駆動回路に設けた信号発生源で生成し、各絵素に配している複数の信号電極線 4 2 (第 1 信号電極線 4 2 a、第 2 信号電極線 4 2 b) を通じて各サブ絵素 2 2 に印加することで、表示すべき明るさに応じた各々異なった電圧を印加する。

【 0 0 8 5 】

より具体的には、各絵素 2 0 に 2 本の信号電極線 4 2 を設け、櫛歯の間隔 (電極間隔) の狭いサブ絵素 2 2 と、広いサブ絵素 2 2 に異なる信号電圧を印加する。これにより、間隔の狭いサブ絵素 2 2 と広いサブ絵素 2 2 とに印加する電圧を独立に設定して応答速度が最小になるような電圧を各サブ絵素 2 2 に印加することができる。そして、各サブ絵素 2 2 に上記のように電圧を印加することで、特に中間調の明るさ近傍での応答速度の向上を図ることができる。

10

【 0 0 8 6 】

〔実施の形態 2〕

つぎに、本発明の液晶表示素子 1 0 に関する他の実施の形態について、図 7 から図 1 1 に基づいて説明すれば、以下のとおりである。

【 0 0 8 7 】

なお、説明の便宜上、上記実施の形態 1 で説明した図面と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

【 0 0 8 8 】

図 7 は、本実施の形態の液晶表示素子 1 0 の概略構成を示す図である。本実施の形態の液晶表示素子 1 0 は、上記実施の形態 1 の液晶表示素子 1 0 と比べ、絵素 2 0 が 3 個のサブ絵素 2 2 に分かれていることを特徴とする。

20

【 0 0 8 9 】

(電極間隔が大・小の構成)

すなわち、上記図 1 に示したように、実施の形態 1 の液晶表示素子 1 0 は、1 個の絵素 2 0 が、電極間隔の大きい第 1 サブ絵素 2 2 a と、電極間隔の小さい第 2 サブ絵素 2 2 b とに分かれていた。

【 0 0 9 0 】

これに対して本実施の形態の液晶表示素子 1 0 は、上記図 7 に示すように、1 個の絵素 2 0 が、電極間隔の大きい第 1 サブ絵素 2 2 a 及び第 3 サブ絵素 2 2 c、並びに、電極間隔の小さい第 2 サブ絵素 2 2 b に分けられている。そして、上記第 1 サブ絵素 2 2 a と第 3 サブ絵素 2 2 c とでは、電極間隔の大きさが同じである。

30

【 0 0 9 1 】

詳しくは、上記第 3 サブ絵素 2 2 c は、実施の形態 1 の液晶表示素子 1 0 において、第 1 サブ絵素 2 2 a が設けられていた領域に設けられている。すなわち、上記第 1 サブ絵素 2 2 a の大きさが小さくなり、それにより生じた領域に上記第 3 サブ絵素 2 2 c が設けられている。

【 0 0 9 2 】

以下、上記第 3 サブ絵素 2 2 c における電極の構成について説明する。上記第 3 サブ絵素 2 2 c における絵素電極 3 0 である第 3 絵素電極 3 0 c は、上記第 1 絵素電極 3 0 a と同様に、上記第 1 T F T 5 0 a のドレイン電極から延伸された絵素電極幹線部 3 4 から延伸されている。そして、上記第 3 絵素電極 3 0 c は、上記第 1 絵素電極 3 0 a などと同様に櫛歯状に形成されており、縦方向に延伸する第 3 絵素電極櫛歯部 3 2 c を有している。

40

【 0 0 9 3 】

また、第 3 サブ絵素 2 2 c における共通電極 3 6 は、上記第 3 絵素電極 3 0 c と同様に櫛歯状に形成されている。具体的には、上記第 3 サブ絵素 2 2 c には、上記共通信号線 4 4 から縦方向に櫛歯状に延伸された櫛歯部である第 3 共通電極櫛歯部 3 8 c が、上記共通電極 3 6 として設けられている。

【 0 0 9 4 】

そして、上記第 3 サブ絵素 2 2 c における電極間隔は、上記第 3 絵素電極櫛歯部 3 2 c

50

と、上記第3共通電極櫛歯部38cとの間隔(図7に示す第3間隔d3)となる。本実施の形態の液晶表示素子10では、この第3間隔d3の大きさが、先に説明した第1間隔d1と同じである。

【0095】

上記の構成とすることで、液晶表示素子10の視野角特性を向上させることができる。これは、1個の絵素20内に、電極の方向が90度異なる領域(第1サブ絵素22a及び第2サブ絵素22bと、第3サブ絵素22c)が設けられているためである。

【0096】

(電極間隔が大・中・小の構成)

つぎに、本実施の形態における他の構成例について説明する。

10

【0097】

すなわち、上記図7に示した液晶表示素子10では、上記第1サブ絵素22aにおける電極間隔である第1間隔d1と、上記第3サブ絵素22cにおける電極間隔である第3間隔d3とが同じであった。

【0098】

ここで、上記第3間隔d3は、上記第1間隔d1と同じである必要はなく、異なる間隔とすることもできる。例えば、第3サブ絵素22cにおける電極間隔を、上記第1サブ絵素22aでの電極間隔と上記第2サブ絵素22bでの電極間隔との間に位置する(以下電極間隔が中とする場合あり)ように構成することもできる。すなわち、第3間隔d3の大きさを、先に説明した第1間隔d1と第2間隔d2との間の大きさにすることができる。

20

【0099】

具体的には、例えば上記第1間隔d1を12 μ m(第1サブ絵素22aにおけるLine/Space=4/12 μ m)、上記第2間隔d2を4 μ m(第2サブ絵素22bにおけるLine/Space=4/4 μ m)とした場合、例えば上記第3間隔d3を8 μ m(第3サブ絵素22cにおけるLine/Space=4/8 μ m)等とすることができる。

【0100】

そして、上記のように1個の絵素20の中に、第1サブ絵素22a及び第2サブ絵素22bに加えて第3サブ絵素22cを設け、その電極間隔を互いに異ならせる場合には、上記第3サブ絵素22cを、上記第1サブ絵素22a及び第2サブ絵素22bと独立して駆動させるために、新たなTF T50、例えば上記第3サブ絵素22cを駆動するための第3TF T等を設けることが好ましい。それにより、上記第3サブ絵素22cに印加すべき電圧を、別個に制御することができるためである。

30

【0101】

以下、図8から図11に基づいて、上記構成の液晶表示素子10の特性について説明する。以下の説明では、第1サブ絵素22a、第2サブ絵素22b及び第3サブ絵素22cが独立に制御可能である場合の特性について説明する。

【0102】

上記図8から図11は、各々上記図3から図6に対応するものであり、図8は印加電圧と応答時間との関係を示し、図9は印加電圧と明るさとの関係を示し、図10は明るさと印加電圧との関係を示し、図11は明るさと応答時間との関係を示す図である。

40

【0103】

上記図8から図11の凡例の中で、先に説明したものと異なるものについて説明すると以下の通りである。図8から図10における白三角は、電極間隔が中である場合を示し、図9における白丸印は、電極間隔の大きい領域と、電極間隔の中の領域と、電極間隔の小さい領域との値を加えた値を示している。

【0104】

上記構成の液晶表示素子10では、図10に示すように、上記第1サブ絵素22a、第2サブ絵素22b及び第3サブ絵素22cについて、明るさが低い順から、第2サブ絵素22b(電極間隔小)、第3サブ絵素22c(電極間隔中)、第1サブ絵素22a(電極

50

間隔大)、第1サブ絵素22a(電極間隔大)と第2サブ絵素22b(電極間隔小)との併用、第1サブ絵素22a(電極間隔大)と第3サブ絵素22c(電極間隔中)との併用、最後に第1サブ絵素22a(電極間隔大)と第2サブ絵素22b(電極間隔小)と第3サブ絵素22c(電極間隔中)との併用の順に表示に用いるサブ絵素22を切り替える。

【0105】

上記構成の液晶表示素子10では、上記図11に示すように、先に図6に基づいて説明した実施の形態1の液晶表示素子10と同様に中間の明るさ近傍での応答時間の短縮効果を得ることができる。

【0106】

(波形例)

つぎに、本発明の液晶表示素子10に関する波形例について図12に基づいて説明する。図12は、上記液晶表示素子10に印加される波形例を示す図であり、対向電圧を交流駆動する場合の波形例を示している。

【0107】

上記液晶表示素子10では、共通信号線44に印加する信号である、対向電圧信号を、各サブ絵素22に印加する電圧と逆位相になるように交流駆動することで、各サブ絵素22に印加される信号電圧を増加させることができる。そして、このような駆動をすることで、液晶表示素子10の応答速度をより向上させることができる。以下、上記図12に基づいて説明する。

【0108】

上記図12は、より詳しくは、上記信号電極線42に印加される信号信号電圧(V_s)、共通信号線44(共通電極36)に印加される対向電圧(V_{com})、及び、走査信号線40に印加される走査信号(V_g 、 V_{gh} :ハイ、 V_{gl} :ロウ)を示している。なお、上記図12には、フレーム駆動において、3ラインで画面(フレーム)が形成される例を示した。

【0109】

液晶表示素子10では、液晶に印加される直流成分をなくすため、2回目の書き込みでは1回目の反対極性で同じ振幅の電圧を印加する。ここで、上記図12に示す波形例では、対向電圧を交流駆動して、対向電圧信号を、各サブ絵素22に印加される電圧と逆位相としている。

【0110】

そのため、液晶に印加される電圧は、 V_s と V_{com} との差($A+B$)となる。これにより、液晶に印加される電圧を大きくすることができるので、液晶表示素子10の応答速度をより向上させることができる。

【0111】

なお、上記各電圧の値は特には限定されず、例えば、上記 $V_g = 15V$ 、 $V_s \pm 5V$ 、 $V_{com} \pm 5V$ 等とすることができる。

【0112】

(全体構成)

つぎに、上記液晶表示素子10の全体構成の概略について、図13に基づいて説明する。図13は、液晶表示素子10の全体構成を示す概略図である。

【0113】

上記図13に示すように、本実施の形態の液晶表示素子10は、絵素20がマトリクス状に配置された液晶表示パネル12と、表示制御部60と、ゲートドライバとしての走査信号制御部62と、ソースドライバとしての信号電極制御部64と、共通電極制御部66とを有している。上記表示制御部60は、上記走査信号制御部62と上記信号電極制御部64とを制御している。そして、例えば上記図5などに基づいて説明した各サブ絵素22の点灯制御は、上記表示制御部60及び共通電極制御部66、特には、上記信号電極制御部64を介して行われる。

【0114】

10

20

30

40

50

また、例えば上記図 1 2 などに基づいて説明した駆動方法は、上記表示制御部 6 0 及び共通電極制御部 6 6、特に、上記共通電極制御部 6 6 を介して行われる。

【 0 1 1 5 】

本発明は上記した各実施の形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施の形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施の形態についても本発明の技術的範囲に含まれる。

【 0 1 1 6 】

例えば、上記実施の形態 1 の液晶表示素子 1 0 において、明るさの低い領域、例えば、1 . 0 までの領域において、上記電極間隔の大きい領域に対応する第 1 サブ絵素 2 2 a と、上記電極間隔の小さい領域に対応する第 2 サブ絵素 2 2 b とを併用することもできる。例えば、各サブ絵素 2 2 の出力比を、特に限定されないが、1 : 9 や 9 : 1 などとすることで、応答速度を向上させながらも、良好な視野角特性を得ることができる。

10

【 0 1 1 7 】

すなわち、応答速度が使用に支障とならない範囲で、電極間隔の大きいサブ絵素 2 2 にも電圧を印加することで、電極間隔の大きいサブ絵素 2 2 からの明るさの寄与を得て、視野角特性を向上させる構成とすることができる。

【 0 1 1 8 】

また、上記液晶表示素子 1 0 における各サブ絵素 2 2 の面積比率や、各サブ絵素 2 2 における上記 Line / Space は特に限定されず、種々変更が可能である。

【 0 1 1 9 】

20

また、上記液晶表示素子 1 0 に用いられる液晶モードは特に限定されず、例えば、IPS 等に対しても、用いることができる。

【 0 1 2 0 】

また、上記各液晶表示素子を表示部として用いて、液晶テレビやモバイル端末等、種々の液晶表示装置を構成することもできる。

【 0 1 2 1 】

また、本発明の液晶表示素子は、

上記低階調領域は、最小階調値から、上記間隔の小さいサブ絵素と上記間隔の大きいサブ絵素とに同電位を印加した場合に、上記間隔の大きいサブ絵素の輝度が、上記間隔の小さいサブ絵素の輝度よりも高くなる印加電圧に対応する階調値までの階調領域であり、

30

上記中階調領域は、上記低階調領域に続く階調領域で、かつ、上記間隔の大きいサブ絵素のみで、階調値に応じた輝度を得ることができる階調値までの階調領域であり、

上記高階調領域は、上記中階調領域に続く階調領域で、かつ、最高階調値までの階調領域であることを特徴とする。

【 0 1 2 2 】

単位面積あたりの光度である輝度について、上記電極間隔が大きい絵素と上記電極間隔が小さい絵素とを比較すると、印加電圧が小さい領域では、上記電極間隔の小さい絵素の方が輝度が高く、印加電圧が大きい領域では、上記電極間隔の大きい絵素の方が輝度が高くなる。

【 0 1 2 3 】

40

ここで、上記構成によれば、同電位を印加した場合に、上記電極間隔の小さいサブ絵素の輝度の方が、上記電極間隔の大きいサブ絵素の輝度よりも高くなる印加電圧に対応する階調領域を低階調領域としている。そのため、応答速度の速い上記電極間隔の小さいサブ絵素で表示が可能な低電圧領域を、確実に低階調領域とすることができる。

【 0 1 2 4 】

また、上記低階調領域に続く階調領域で、上記電極間隔の大きいサブ絵素のみで、十分な輝度を得ることができる階調領域を中階調領域としている。

【 0 1 2 5 】

以上より、中間の明るさ近傍の領域において、より確実に応答速度が改善された液晶表示素子を得ることができる。

50

【 0 1 2 6 】

また、本発明の液晶表示素子は、

上記中階調領域は、最大階調値の 3 0 % 以上 4 5 % 以下の階調値から、最大階調値の 5 5 % 以上 7 0 % 以下の階調値までの階調領域であり、

上記低階調領域は、最小階調値から、上記中階調領域の下限の階調値までの階調領域であり、

上記高階調領域は、上記中階調領域の上限の階調値から、最高階調値までの階調領域であることを特徴とする。

【 0 1 2 7 】

上記構成によれば、階調値に基づいて、各階調領域を容易に設定することができる。具体的には、階調値に基づいて、印加電圧が低いために上記電極間隔の大きいサブ絵素の応答速度が遅い領域を低階調領域とすることができる。また、階調値に基づいて、印加電圧が比較的高いために上記電極間隔の大きいサブ絵素の応答速度が速くなるとともに、上記電極間隔の大きいサブ絵素のみで所望の輝度を得ることができる領域を中階調領域とすることができる。

10

【 0 1 2 8 】

また、本発明の液晶表示素子は、

低階調領域では、上記間隔の小さいサブ絵素のみで表示を行い、

中階調領域では、上記間隔の大きいサブ絵素のみで表示を行うことを特徴とする。

【 0 1 2 9 】

上記構成によれば、各階調領域で、応答速度を速くするために適したサブ絵素のみで表示が行われる。そのため、応答速度をより速くすることができる。

20

【 0 1 3 0 】

また、本発明の液晶表示素子は、

上記絵素は、少なくとも 3 個のサブ絵素に分割されており、

上記サブ絵素の中の少なくとも 3 個のサブ絵素には、スイッチング素子が設けられており、

スイッチング素子が設けられた上記サブ絵素の中で、上記間隔が、上記間隔が小さいサブ絵素と上記間隔が大きいサブ絵素との間に位置するサブ絵素を、間隔の中のサブ絵素とした場合、

30

中階調領域では、主に、上記間隔の大きいサブ絵素に加えて、上記間隔の小さいサブ絵素で表示が行われ、

高階調領域では、主に、上記間隔の小さいサブ絵素及び上記間隔の大きいサブ絵素に加えて、上記間隔の中のサブ絵素で表示が行われることを特徴とする。

【 0 1 3 1 】

また、本発明の液晶表示素子は、

上記絵素には、上記各サブ絵素に異なる電圧を供給することが可能なように、複数本の信号電極線が設けられていることを特徴とする。

【 0 1 3 2 】

上記構成によれば、各サブ絵素を異なる印加電圧で独立に駆動することが容易になる。

40

【 0 1 3 3 】

また、本発明の液晶表示素子は、

上記絵素には、上記各サブ絵素について共通の、上記共通電極に接続された共通信号線が設けられていることを特徴とする。

【 0 1 3 4 】

上記構成によれば、各サブ絵素で、絵素電極と共通電極との間で駆動する構成が容易に実現でき、各サブ絵素において、絵素電極と共通電極との電位差を異ならせることが容易になる。

【 0 1 3 5 】

また、本発明の液晶表示素子は、

50

上記絵素電極及び上記共通電極が、櫛歯状に形成されていることを特徴とする。

【0136】

上記構成によれば、上記電極間隔の設定が容易になるとともに、電極間隔を小さくすることが容易になるため、応答速度を速くすることが容易になる。

【0137】

また、本発明の液晶表示素子は、

上記櫛歯状の、絵素電極及び共通電極の櫛歯の延伸方向が、上記各サブ絵素の間で異なることを特徴とする。

【0138】

上記構成によれば、サブ絵素の間で、櫛歯の延伸方向が相違する。そのため、画素内に液晶分子の配向方向が異なる領域が形成される。

10

【0139】

したがって、液晶表示素子の視野角特性を改善することができる。

【0140】

また、本発明の液晶表示素子は、

上記低階調領域の上限の階調値、及び、上記中階調領域の上限の階調値は、表示が上記低階調領域から上記中階調領域に切り替わった後、及び、表示が上記中階調領域から上記高階調領域に切り替わった後に、応答速度が所望の値以下となるように定められていることを特徴とする。

【0141】

20

上記構成によれば、例えば製品スペックなどから定められる所望の応答速度に関して、全階調領域において、所望の応答速度を満足することができる。

【0142】

そして、複数のサブ絵素を同時に駆動する明るさ範囲が増加し、視野角特性を向上させることができる。

【0143】

また、本発明の液晶表示素子は、

上記共通電極に印加される対向電圧が、フレーム駆動におけるフレーム毎に反転するとともに、

上記対向電圧が、上記絵素電極に印加される電圧と逆位相であることを特徴とする。

30

【0144】

上記構成によれば、液晶分子に印加される電圧を増加させることができるので、応答速度をより向上させることができる。

【0145】

また、本発明の液晶表示装置は、上記液晶表示素子を表示部として備えている。

【産業上の利用可能性】

【0146】

本発明は、速い応答速度が要求される表示装置、例えば液晶テレビなどに好適に利用することができる。

【符号の説明】

40

【0147】

- 10 液晶表示素子
- 12 液晶表示パネル
- 20 絵素
- 22 サブ絵素
- 22 a 第1サブ絵素 (サブ絵素)
- 22 b 第2サブ絵素 (サブ絵素)
- 22 c 第3サブ絵素 (サブ絵素)
- 30 絵素電極
- 30 a 第1絵素電極 (絵素電極)

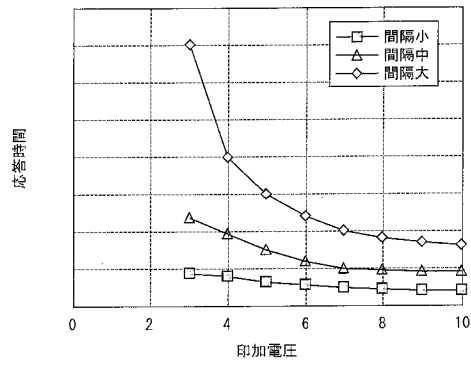
50

- 3 0 b 第 2 絵素電極 (絵素電極)
- 3 0 c 第 3 絵素電極 (絵素電極)
- 3 2 a 第 1 絵素電極櫛歯部 (絵素電極の櫛歯)
- 3 2 b 第 2 絵素電極櫛歯部 (絵素電極の櫛歯)
- 3 2 c 第 3 絵素電極櫛歯部 (絵素電極の櫛歯)
- 3 4 絵素電極幹線部 (絵素電極)
- 3 6 共通電極
- 3 8 a 第 1 共通電極櫛歯部 (共通電極の櫛歯)
- 3 8 b 第 2 共通電極櫛歯部 (共通電極の櫛歯)
- 3 8 c 第 3 共通電極櫛歯部 (共通電極の櫛歯)
- 3 9 共通電極幹線部 (共通電極)
- 4 0 走査信号線
- 4 2 信号電極線
- 4 2 a 第 1 信号電極線
- 4 2 b 第 2 信号電極線
- 4 4 共通信号線
- 5 0 T F T (スイッチング素子)
- 5 0 a 第 1 T F T (スイッチング素子)
- 5 0 b 第 2 T F T (スイッチング素子)
- 6 0 表示制御部
- 6 2 走査信号制御部
- 6 4 信号電極制御部
- 6 6 共通電極制御部
- d 1 第 1 間隔 (絵素電極と共通電極との間隔)
- d 2 第 2 間隔 (絵素電極と共通電極との間隔)
- d 3 第 3 間隔 (絵素電極と共通電極との間隔)

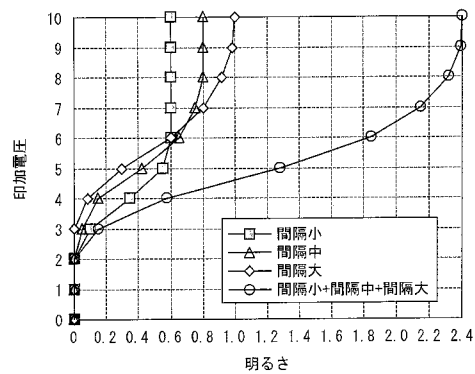
10

20

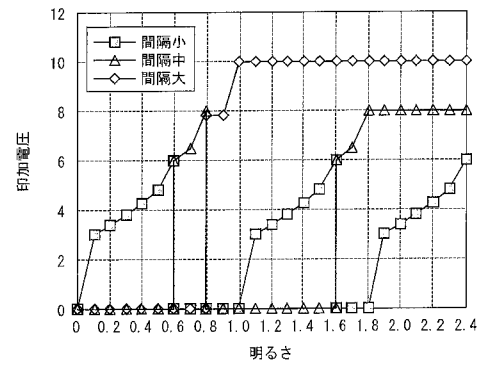
【図 8】



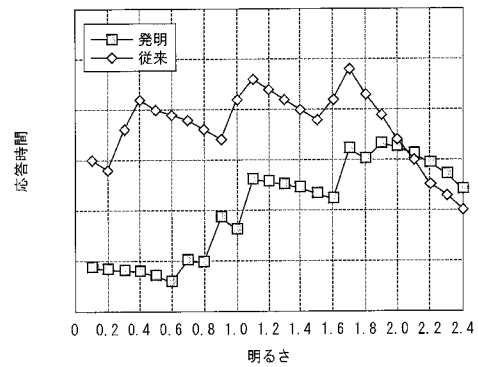
【図 9】



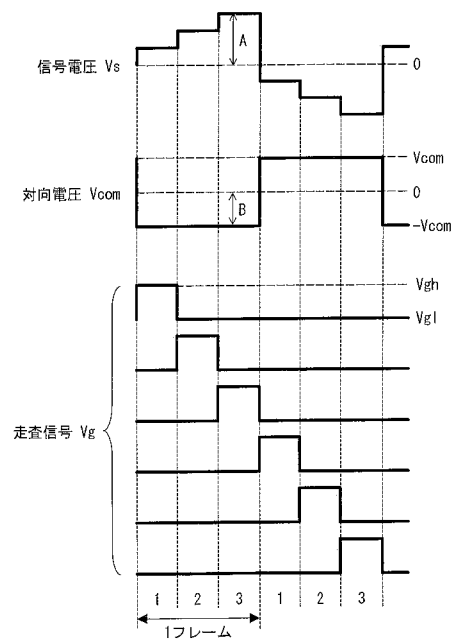
【図 10】



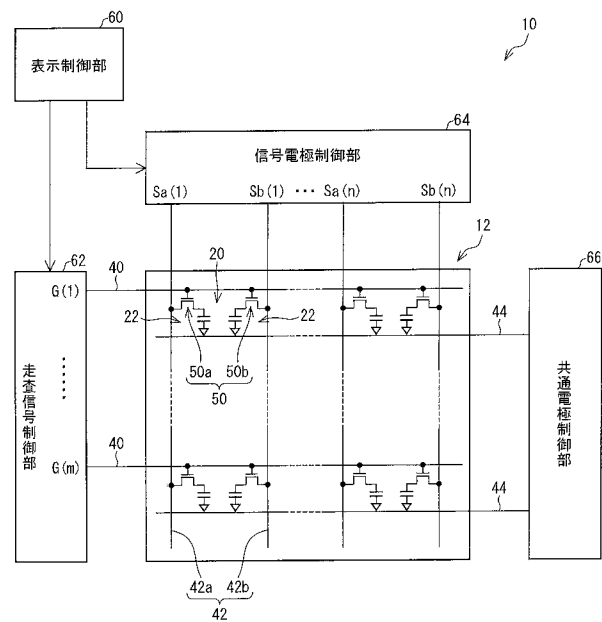
【図 11】



【図 12】



【図 13】



フロントページの続き

- (72)発明者 中村 正子
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 村田 充弘
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 大竹 忠
日本国大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 福田 知喜

- (56)参考文献 特開 2 0 0 3 - 2 0 7 7 9 5 (J P , A)
特開 2 0 0 1 - 3 3 7 3 3 9 (J P , A)
特開平 1 1 - 3 2 6 9 5 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 3
G 0 9 G	3 / 2 0
G 0 9 G	3 / 3 6

专利名称(译)	液晶显示装置，液晶显示装置和液晶显示装置的显示方法		
公开(公告)号	JP5220921B2	公开(公告)日	2013-06-26
申请号	JP2011515844	申请日	2010-03-02
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	櫻井猛久 神崎修一 石原將市 中村正子 村田充弘 大竹忠		
发明人	櫻井 猛久 神崎 修一 石原 將市 中村 正子 村田 充弘 大竹 忠		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G09G3/3648 G02F1/13624 G02F2001/134345 G02F2201/124 G09G3/2074 G09G3/3607		
FI分类号	G02F1/1343 G02F1/133.550 G02F1/133.575 G02F1/133.570		
审查员(译)	福田 知喜		
优先权	2009131555 2009-05-29 JP		
其他公开文献	JPWO2010137209A1		
外部链接	Espacenet		

摘要(译)

提供像素电极（30）和公共电极（36），并且像素电极（30）与子像素（22）之间的公共电极（36）之间的距离（第一距离d1，第二）在低灰度区域中，利用作为小子图像元素（22）的第一子图像元素（22a）和在中间灰度区域中的子图像元素执行显示。在高灰度区域中，利用第一子图像元素（22a）和第二子图像元素（22b）执行显示。

図 5】

