

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-79077

(P2019-79077A)

(43) 公開日 令和1年5月23日(2019.5.23)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H192
HO1L 29/786 (2006.01)	HO1L 29/78 612C	5F110
	HO1L 29/78 618B	
	HO1L 29/78 618E	

審査請求 有 請求項の数 3 O L (全 54 頁)

(21) 出願番号	特願2019-24423 (P2019-24423)	(71) 出願人	000153878
(22) 出願日	平成31年2月14日 (2019.2.14)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2014-168107 (P2014-168107)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	初見 亮
原出願日	平成26年8月21日 (2014.8.21)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2013-177345 (P2013-177345)		半導体エネルギー研究所内
(32) 優先日	平成25年8月28日 (2013.8.28)	(72) 発明者	久保田 大介
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2014-47301 (P2014-47301)		半導体エネルギー研究所内
(32) 優先日	平成26年3月11日 (2014.3.11)	(72) 発明者	三宅 博之
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		Fターム (参考)	2H092 GA14 JA26 JA47 KA08 KA12
			KA19 KB05 KB14 NA25
			2H192 AA24 BB12 BB53 CB05 CC04
			最終頁に続く

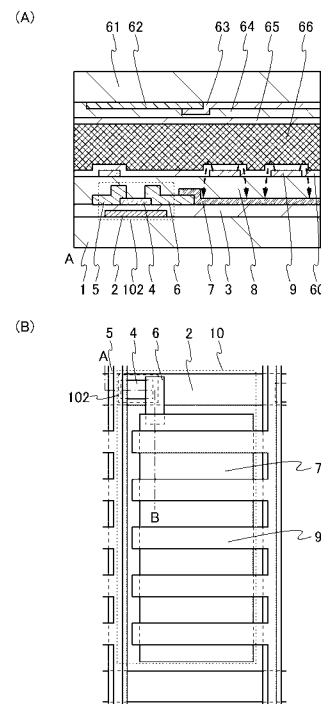
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】光漏れが少なく、コントラストの優れた表示装置を提供する。または、開口率が高く、且つ電荷容量を増大させることが可能な容量素子を有する表示装置を提供する。または、寄生容量による配線遅延が低減された表示装置を提供する。

【解決手段】基板上のトランジスタと、トランジスタと接続する画素電極と、トランジスタと電気的に接続される信号線と、トランジスタと電気的に接続され、且つ信号線と交差する走査線と、画素電極及び信号線上に絶縁膜を介して設けられるコモン電極とを有し、コモン電極は、信号線と交差する方向に延伸した縞状の領域を有する表示装置である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板上の走査線と、
前記走査線上の第 1 の絶縁膜と、
前記第 1 の絶縁膜上の、前記走査線と重なる領域を有する半導体膜と、
前記第 1 の絶縁膜上に接する領域を有する画素電極と、
前記半導体膜と電氣的に接続された、導電膜及び信号線と、
前記導電膜上及び前記信号線上の第 2 の絶縁膜と、
前記第 2 の絶縁膜上に接する領域を有するコモン電極と、を有し、
前記画素電極は、前記コモン電極と重なる領域を有し、
前記コモン電極は、開口部を有し、
平面視において、前記開口部は、前記画素電極と前記信号線との間に位置する領域を有し、
前記開口部の前記領域は、第 1 の方向に延伸する部分と、前記第 1 の方向と交差する第 2 の方向に延伸する部分と、を有し、
平面視において、前記走査線の端部は、前記半導体層の端部の外側に位置し、
前記導電膜は、前記半導体層上に接する第 1 の領域と、前記画素電極上に接する第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を有し、
前記第 2 の領域は、前記走査線と平行又は略平行な第 3 の方向に延伸し、
前記第 3 の領域は、前記 3 の方向と交差する第 4 の方向に延伸することを特徴とする液晶表示装置。

【請求項 2】

基板上の走査線と、
前記走査線上の第 1 の絶縁膜と、
前記第 1 の絶縁膜上の、前記走査線と重なる領域を有する半導体膜と、
前記第 1 の絶縁膜上に接する領域を有する画素電極と、
前記半導体膜と電氣的に接続された、導電膜及び信号線と、
前記導電膜上及び前記信号線上の第 2 の絶縁膜と、
前記第 2 の絶縁膜上に接する領域を有するコモン電極と、を有し、
前記画素電極は、前記コモン電極と重なる領域を有し、
前記コモン電極は、開口部を有し、
前記開口部は、平面視における前記画素電極と前記信号線との間に位置する領域において、屈曲部を有する形状を有し、
平面視において、前記走査線の端部は、前記半導体層の端部の外側に位置し、
前記導電膜は、前記半導体層上に接する第 1 の領域と、前記画素電極上に接する第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を有し、
前記第 2 の領域は、前記走査線と平行又は略平行な第 1 の方向に延伸し、
前記第 3 の領域は、前記 1 の方向と交差する第 2 の方向に延伸することを特徴とする液晶表示装置。

【請求項 3】

基板上の走査線と、
前記走査線上の第 1 の絶縁膜と、
前記第 1 の絶縁膜上の、前記走査線と重なる領域を有する半導体膜と、
前記第 1 の絶縁膜上に接する領域を有する画素電極と、
前記半導体膜と電氣的に接続された、導電膜及び信号線と、
前記導電膜上及び前記信号線上の第 2 の絶縁膜と、
前記第 2 の絶縁膜上に接する領域を有するコモン電極と、を有し、
前記画素電極は、前記コモン電極と重なる領域を有し、
前記コモン電極は、開口部を有し、
前記開口部は、第 1 の方向に延伸する第 1 の領域と、前記第 1 の方向と交差する第 2 の

方向に延伸する第 2 の領域とを有し、

前記開口部は、平面視における前記画素電極と前記信号線との間の領域において、前記第 1 の領域と前記第 2 の領域とが接続する部分を有し、

平面視において、前記走査線の端部は、前記半導体層の端部の外側に位置し、

前記導電膜は、前記半導体層上に接する第 3 の領域と、前記画素電極上に接する第 4 の領域と、前記第 3 の領域と前記第 4 の領域との間の第 5 の領域と、を有し、

前記第 4 の領域は、前記走査線と平行又は略平行な第 3 の方向に延伸し、

前記第 5 の領域は、前記 3 の方向と交差する第 4 の方向に延伸することを特徴とする液晶表示装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、物、方法、または、製造方法に関する。または、本発明は、プロセス、マシン、マニファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、本発明の一態様は、半導体装置、表示装置、発光装置、蓄電装置、それらの駆動方法、または、それらの製造方法に関する。特に、本発明の一態様は、表示装置及びその作製方法に関する。

【背景技術】

【0002】

近年、液晶は多様なデバイスに利用されており、特に薄型、軽量の特徴を持つ液晶表示装置（液晶ディスプレイ）は幅広い分野のディスプレイにおいて用いられている。

20

【0003】

液晶表示装置に含まれる液晶分子に電界を印加する方法として、縦電界方式または横電界方式がある。横電界方式の液晶表示パネルとしては、画素電極及びコモン電極が同一絶縁膜上に設けられる IPS（In - Plane Switching）モードと、絶縁膜を介して画素電極及びコモン電極が重なる FFS（Fringe Field Switching）モードとがある。

【0004】

FFS モードの液晶表示装置は、画素電極にスリット状の開口部を有し、該開口部において画素電極及びコモン電極の間で生じる電界を液晶分子に印加することで、液晶分子の配向を制御する。

30

【0005】

FFS モードの液晶表示装置は、高開口率であり、広い視野角を得ることができると共に画像コントラストを改善できるという効果があり、近年、多く用いられるようになってきている（特許文献 1 参照。）。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2000 - 89255 号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0007】

本発明の一態様は、寄生容量による配線遅延が低減された表示装置を提供する。または、本発明の一態様は、光漏れが少なく、コントラストの優れた表示装置を提供する。または、本発明の一態様は、開口率が高く、且つ電荷容量を増大させることが可能な容量素子を有する表示装置を提供する。または、本発明の一態様は、消費電力が低減された表示装置を提供する。または、本発明の一態様は、電気特性の優れたトランジスタを有する表示装置を提供する。または、本発明の一態様は、新規な表示装置を提供する。または、本発明の一態様は、少ない工程数で、高開口率であり、広い視野角が得られる表示装置の作製方法を提供する。または、本発明の一態様は、新規な表示装置の作製方法を提供する。

50

【 0 0 0 8 】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

【課題を解決するための手段】

【 0 0 0 9 】

本発明の一態様は、絶縁表面上のトランジスタと、トランジスタと接続する画素電極と、トランジスタと接続する信号線と、トランジスタと接続し、且つ信号線と交差する走査線と、画素電極及び信号線上に絶縁膜を介して設けられるコモン電極とを有し、コモン電極は、信号線と交差する方向に延伸した縞状の領域を有する表示装置である。

10

【 0 0 1 0 】

なお、トランジスタは、走査線と電氣的に接続されるゲート電極と、ゲート電極と重なる半導体膜と、ゲート電極及び半導体膜の間のゲート絶縁膜と、信号線及び半導体膜に電氣的に接続される第1の導電膜と、画素電極及び半導体膜に電氣的に接続される第2の導電膜と、を有し、第2の導電膜は、走査線及びコモン電極の縞状の領域と平行な領域を有する。

【 0 0 1 1 】

本発明の一態様は、絶縁表面上に、信号線、走査線、トランジスタ、画素電極、コモン電極、及び容量素子を有する表示装置である。トランジスタは、走査線と電氣的に接続されるゲート電極と、ゲート電極と重なる半導体膜と、ゲート電極及び半導体膜の間のゲート絶縁膜と、信号線及び半導体膜に電氣的に接続される第1の導電膜と、画素電極及び半導体膜に電氣的に接続される第2の導電膜と、を有する。容量素子は、画素電極と、コモン電極と、画素電極及びコモン電極の間に設けられる窒化物絶縁膜と、を有する。コモン電極は、信号線と交差する方向に延伸した縞状の領域を有する。

20

【 0 0 1 2 】

なお、第2の導電膜は、走査線及びコモン電極の縞状の領域と平行な領域を有する。

【 0 0 1 3 】

また、コモン電極は、縞状の領域のそれぞれが、走査線と平行に配置された複数の画素電極に、またがって延伸していてもよい。

30

【 0 0 1 4 】

また、コモン電極と信号線とが交差する角度は、 70° 以上 110° 以下であることが好ましい。

【 0 0 1 5 】

また、画素電極は、マトリクス状に設けられている。また、コモン電極は、走査線と交差し、且つ縞状の領域と接続される領域を有する。また、半導体膜及び画素電極は、ゲート絶縁膜と接する。

【 0 0 1 6 】

また、半導体膜及び画素電極は、 $In-Ga$ 酸化物、 $In-Zn$ 酸化物、または $In-M-Zn$ 酸化物（ M は Al 、 Ga 、 Y 、 Zr 、 La 、 Ce 、または Nd ）を有する。

40

【 0 0 1 7 】

また、半導体膜及び画素電極は、第1の膜及び第2の膜を含む多層構造であり、第1の膜は、第2の膜と金属元素の原子数比が異なる。

【発明の効果】

【 0 0 1 8 】

本発明の一態様により、寄生容量による配線遅延が低減された表示装置を提供することができる。または、本発明の一態様により、光漏れが少なく、コントラストの優れた表示装置を提供することができる。または、本発明の一態様により、開口率が高く、且つ電荷容量を増大させることが可能な容量素子を有する表示装置を提供することができる。または、本発明の一態様により、消費電力が低減された表示装置を提供することができる。本

50

発明の一態様により、電気特性の優れたトランジスタを有する表示装置を提供することができる。または、本発明の一態様により、少ない工程数で、高開口率であり、広い視野角が得られる表示装置を作製することができる。

【図面の簡単な説明】

【0019】

【図1】表示装置の一形態を説明する断面図及び上面図である。

【図2】表示装置の一形態を説明する上面図である。

【図3】表示装置の一形態を説明するブロック図及び回路図である。

【図4】表示装置の一形態を説明する上面図である。

【図5】トランジスタの一形態を説明する断面図である。

10

【図6】トランジスタの作製方法の一形態を説明する断面図である。

【図7】トランジスタの作製方法の一形態を説明する断面図である。

【図8】トランジスタの作製方法の一形態を説明する断面図である。

【図9】表示装置の一形態を説明する上面図及び断面図である。

【図10】表示装置の一形態を説明する上面図である。

【図11】表示装置の一形態を説明する上面図である。

【図12】トランジスタの一形態を説明する断面図である。

【図13】トランジスタの作製方法の一形態を説明する断面図である。

【図14】トランジスタの一形態を説明する断面図である。

【図15】表示モジュールを説明する図である。

20

【図16】実施の形態に係る、電子機器の外観図を説明する図である。

【図17】試料1及び試料2の上面図及び透過率の分布を示す図。

【図18】試料3及び試料4の上面図及び透過率の分布を示す図。

【図19】表示装置の一形態を説明する上面図である。

【図20】トランジスタの一形態を説明する断面図である。

【図21】トランジスタの一形態を説明する断面図である。

【図22】トランジスタの一形態を説明する断面図である。

【図23】トランジスタの一形態を説明する断面図である。

【図24】表示装置の一形態を説明する上面図である。

【図25】表示装置の一形態を説明する上面図である。

30

【図26】導電率の温度依存性を説明する図。

【発明を実施するための形態】

【0020】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は、以下に示す実施の形態及び実施例の記載内容に限定して解釈されるものではない。また、以下に説明する実施の形態及び実施例において、同一部分または同様の機能を有する部分には、同一の符号または同一のハッチパターンを異なる図面間で共通して用い、その繰り返しの説明は省略する。

40

【0021】

なお、本明細書で説明する各図において、各構成の大きさ、膜の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

【0022】

また、本明細書にて用いる第1、第2、第3などの用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。そのため、例えば、「第1の」を「第2の」または「第3の」などと適宜置き換えて説明することができる。

【0023】

また、「ソース」や「ドレイン」の機能は、回路動作において電流の方向が変化する場

50

合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

【0024】

また、電圧とは2点間における電位差のことをいい、電位とはある一点における静電場の中にある単位電荷が持つ静電エネルギー（電気的な位置エネルギー）のことをいう。ただし、一般的に、ある一点における電位と基準となる電位（例えば接地電位）との電位差のことを、単に電位もしくは電圧と呼び、電位と電圧が同義語として用いられることが多い。このため、本明細書では特に指定する場合を除き、電位を電圧と読み替えてもよいし、電圧を電位と読み替えてもよいこととする。

【0025】

なお、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

【0026】

（実施の形態1）

本実施の形態では、本発明の一態様である表示装置について、図面を用いて説明する。

【0027】

図1（A）はFFSモードの液晶表示装置の断面図であり、図1（B）は、該液晶表示装置に含まれる表示部の一画素10の上面図である。なお、図1（A）は、図1（B）の一点鎖線A-Bの断面図に相当する。また、図1（B）において、基板1、絶縁膜3、絶縁膜8、絶縁膜60、基板61、遮光膜62、着色膜63、絶縁膜64、絶縁膜65、及び液晶層66を省略する。

【0028】

図1に示すように、FFSモードの液晶表示装置は、アクティブマトリクス型の液晶表示装置であり、表示部に設けられる画素10ごとにトランジスタ102及び画素電極7を有する。

【0029】

図1（A）に示すように、液晶表示装置は、基板1上のトランジスタ102と、トランジスタ102に接続する画素電極7と、トランジスタ102及び画素電極7に接する絶縁膜8と、絶縁膜8に接するコモン電極9と、絶縁膜8及びコモン電極9に接し、且つ配向膜として機能する絶縁膜60と、を有する。

【0030】

また、基板61に接する遮光膜62及び着色膜63と、基板61、遮光膜62、及び着色膜63に接する絶縁膜64と、絶縁膜64に接し、且つ配向膜として機能する絶縁膜65とを有する。また、絶縁膜60及び絶縁膜65の間に液晶層66を有する。なお、図示しないが、基板1及び基板61の外側に偏光板が設けられる。

【0031】

トランジスタ102は、順スタガ型、逆スタガ型、コブレナー型等のトランジスタを適宜用いることができる。また、逆スタガ型の場合、チャンネルエッチ構造、チャンネル保護構造等を適宜用いることができる。

【0032】

本実施の形態に示すトランジスタ102は、逆スタガ型であり、且つチャンネルエッチ構造のトランジスタである。トランジスタ102は、基板1上の、ゲート電極として機能する導電膜2と、基板1及び導電膜2上のゲート絶縁膜として機能する絶縁膜3と、絶縁膜3を介して導電膜2と重なる半導体膜4と、半導体膜4と接する導電膜5及び導電膜6と、を有する。なお、導電膜2は、ゲート電極と共に、走査線として機能する。即ち、ゲート電極は走査線の一部である。また、導電膜5は、信号線として機能する。また、導電膜

10

20

30

40

50

5、6はソース電極及びドレイン電極として機能する。即ち、ソース電極及びドレイン電極の一方は、信号線の一部である。これらのため、トランジスタ102は、走査線及び信号線と電氣的に接続される。なお、ここでは、導電膜2は、ゲート電極と共に走査線として機能するが、ゲート電極及び走査線を、別々に形成してもよい。また、導電膜5は、ソース電極及びドレイン電極の一方、並びに信号線として機能するが、ソース電極及びドレイン電極の一方、並びに信号線を、別々に形成してもよい。

【0033】

なお、トランジスタ102において、半導体膜4は、シリコン、シリコンゲルマニウム、酸化物半導体等の半導体材料を適宜用いることができる。また、半導体膜4は適宜、非晶質構造、微結晶構造、多結晶構造、単結晶構造等とすることができる。

10

【0034】

図1(B)に示すように、画素電極7は、画素10において、矩形状である。また、本実施の形態に示す表示装置は、アクティブマトリクス型の液晶表示装置であるため、画素電極7がマトリクス状に配置される。画素電極7及びコモン電極9は透光性を有する膜で形成される。

【0035】

なお、画素電極7の形状は、矩形状に限定されず、画素10の形状に合わせて適切な形状とすることができる。なお、画素電極7は、画素10において、走査線として機能する導電膜2及び信号線として機能する導電膜5に囲まれる領域において、広く形成されることが好ましい。この結果、画素10における開口率を高めることができる。

20

【0036】

コモン電極9は、信号線として機能する導電膜5と交差する方向に延伸する領域(第1の領域)を複数有する。すなわち、信号線として機能する導電膜5と交差する方向に延伸した縞状の領域(複数の第1の領域)を有する。なお、該縞状の領域は、信号線として機能する導電膜5と平行または略平行な方向に延伸した領域(第2の領域)と接続する。すなわち、コモン電極9は、縞状の領域(複数の第1の領域)と、該縞状の領域に接続する接続領域(第2の領域)とで構成される。

【0037】

言い換えると、コモン電極9は、画素電極7上に、走査線として機能する導電膜2と平行または略平行な方向に延伸する領域(第1の領域)を複数有する。すなわち、走査線として機能する導電膜2と平行または略平行な方向に延伸した縞状の領域(複数の第1の領域)を有する。なお、該縞状の領域は、走査線として機能する導電膜2と交差する方向に延伸した領域(第2の領域)と接続する。

30

【0038】

コモン電極9における縞状の領域(複数の第1の領域)が延伸する方向と、信号線として機能する導電膜5が延伸する方向とが交差する角度は、 70° 以上 110° 以下が好ましい。このような角度で交差することで、光漏れを低減することが可能である。また、基板1において全面のコモン電極9が形成されず、縞状の領域(複数の第1の領域)を有するため、走査線として機能する導電膜2及び信号線として機能する導電膜5と、コモン電極9との間に発生する寄生容量を低減することが可能である。

40

【0039】

また、コモン電極9において縞状の領域(複数の第1の領域)は、直線状とすることができる。または、コモン電極9において縞状の領域(複数の第1の領域)は、ジグザグ状の折れ線、波状等の曲線が繰り返された形状とすることができる。コモン電極9において、縞状の領域(複数の第1の領域)が、折れ線または曲線が繰り返された形状の場合、液晶分子の配向状態がマルチドメイン化し視野角改善効果が得られる。

【0040】

コモン電極9は縞状であるため、画素電極7に電圧が印加されると、画素電極7及びコモン電極9の間において、図1(A)の破線矢印で示すように、放物線状の電界が発生する。この結果、液晶層66に含まれる液晶分子を配向させることができる。

50

【 0 0 4 1 】

なお、画素電極 7 及びコモン電極 9 が重なる領域において、画素電極 7、絶縁膜 8、及びコモン電極 9 が容量素子として機能する。画素電極 7 及びコモン電極 9 は透光性を有する膜で形成されるため、開口率が高まるとともに、容量素子に蓄積される電荷容量を高めることができる。また、画素電極 7 及びコモン電極 9 の間の絶縁膜 8 を比誘電率の高い材料を用いて形成することで、容量素子において、大きな電荷容量を蓄積させることが可能である。比誘電率の高い材料としては、窒化シリコン、酸化アルミニウム、酸化ガリウム、酸化イットリウム、酸化ハフニウム、ハフニウムシリケート (HfSiO_x)、窒素が添加されたハフニウムシリケート ($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート ($\text{HfAl}_x\text{O}_y\text{N}_z$) 等がある。

10

【 0 0 4 2 】

遮光膜 6 2 は、ブラックマトリクスとして機能する。着色膜 6 3 は、カラーフィルタとして機能する。なお、着色膜 6 3 は、必ずしも設ける必要はなく、例えば、液晶表示装置が白黒表示の場合は、着色膜 6 3 を設けない構成としてもよい。

【 0 0 4 3 】

着色膜 6 3 としては、特定の波長帯域の光を透過する着色膜であればよく、例えば、赤色の波長帯域の光を透過する赤色 (R) の膜、緑色の波長帯域の光を透過する緑色 (G) の膜、青色の波長帯域の光を透過する青色 (B) の膜などを用いることができる。

【 0 0 4 4 】

遮光膜 6 2 としては、特定の波長帯域の光を遮光する機能を有していればよく、金属膜または黒色顔料等を含んだ有機絶縁膜などを用いることができる。

20

【 0 0 4 5 】

絶縁膜 6 5 は、平坦化層としての機能、または着色膜 6 3 が含有しうる不純物を液晶素子側へ拡散するのを抑制する機能を有する。

【 0 0 4 6 】

なお、図示しないが、基板 1 及び基板 6 1 の間には、シール材が設けられており、基板 1、基板 6 1、及びシール材により液晶層 6 6 を封止している。また、絶縁膜 6 0 及び絶縁膜 6 4 の間に液晶層 6 6 の厚さ (セルギャップともいう) を維持するスペーサを設けてもよい。

【 0 0 4 7 】

次に、本実施の形態に示す液晶表示装置の駆動方法について、図 2 を用いて説明する。

30

【 0 0 4 8 】

図 2 は、F F S モードの液晶表示装置の画素部に含まれる画素の上面図であり、隣り合う 2 つの画素 1 0 a、1 0 b を示す。図 2 (A) 及び図 2 (B) において、コモン電極 9 は、走査線として機能する導電膜 2 と平行または略平行な方向に延伸している。すなわち、画素 1 0 a、1 0 b にまたがっている。

【 0 0 4 9 】

図 2 (A) 及び図 2 (B) は、信号線として機能する導電膜 5 a、5 b と交差する方向に延伸する縞状の領域を有するコモン電極 9 を設けた画素 1 0 a、1 0 b であり、図 2 (C) 及び図 2 (D) は、走査線として機能する導電膜 2 と交差する方向に延伸する縞状の領域を有するコモン電極 9 を設けた画素 1 0 a、1 0 b である。各画素において、初期状態を黒表示とし、画素電極に電圧を印加することで白表示とする画素における表示素子の駆動方法、すなわちノーマリー・ブラックモードの表示素子の駆動方法について説明する。なお、ここで、表示素子とは、画素電極 7、コモン電極 9、及び液晶層に含まれる液晶分子のことをいう。なお、本実施の形態では、ノーマリー・ブラックモードの駆動方法を用いて説明するが、適宜ノーマリー・ホワイトモードの駆動方法を用いることもできる。

40

【 0 0 5 0 】

なお、黒表示の場合は、トランジスタをオン状態とする電圧を走査線に印加し、信号線及びコモン電極に 0 V 印加する。この結果、画素電極に 0 V 印加される。すなわち、画素電極及びコモン電極の間に電界が発生せず、液晶分子は動作しない。

50

【 0 0 5 1 】

白表示の場合は、トランジスタをオン状態とする電圧を走査線に印加し、信号線に液晶分子を動作させる電圧、たとえば6 V印加し、コモン電極に0 V印加する。この結果、画素電極に6 V印加される。すなわち、画素電極及びコモン電極の間に電界が発生し、液晶分子が動作する。

【 0 0 5 2 】

また、ここでは、ネガ型の液晶材料を用いて説明するため、初期状態において、液晶分子はコモン電極と直交する方向に配向させる。このように、初期状態における液晶分子の配向を初期配向という。また、画素電極及びコモン電極間に電圧を印加することで、基板に対して平行な面内において、液晶分子を回転動作させる。なお、本実施の形態では、ネガ型の液晶材料を用いて説明するが、適宜ポジ型の液晶材料を用いることもできる。

10

【 0 0 5 3 】

また、図1(A)に示す基板1及び基板61の外側に偏光板が設けられる。基板1の外側に設けられる偏光板に含まれる偏光子と、基板61の外側に設けられる偏光板に含まれる偏光子は互いに直交するように配置されたクロスニコルである。このため、走査線として機能する導電膜2または信号線として機能する導電膜5a、5bと平行な方向に、液晶分子が配向すると、偏光板において光が吸収され、黒表示となる。なお、本実施の形態では、偏光子の位置をクロスニコルとして説明するが、適宜パラレルニコルとすることもできる。

【 0 0 5 4 】

20

図2において、走査線として機能する導電膜2、半導体膜4a、信号線として機能する導電膜5a、導電膜6a、画素電極7a、及びコモン電極9を有する画素を画素10aとし、走査線として機能する導電膜2、半導体膜4b、信号線として機能する導電膜5b、導電膜6b、画素電極7b、及びコモン電極9を有する画素を画素10bとする。また、図2(A)及び図2(C)は、初期状態を示し、図2(B)及び図2(D)は、画素10bを白表示とする状態を示す。

【 0 0 5 5 】

図2(C)及び図2(D)に示す画素10a、10bは、コモン電極9が信号線として機能する導電膜5a、5bと平行または略平行な方向に延伸するため、図2(C)に示す初期状態(黒表示)では、液晶分子Lは、信号線として機能する導電膜5a、5bと垂直な方向に配向する。

30

【 0 0 5 6 】

図2(D)に示すように、画素10aを黒表示、画素10bを白表示とする場合について説明する。信号線として機能する導電膜5a及びコモン電極9に0 V印加する。また、信号線として機能する導電膜5bに6 V印加する。この結果、画素10bにおいて、画素電極7bに6 V印加され、図の矢印で示すように、画素電極7b及びコモン電極9の間に電界が発生し、それに合わせて液晶分子Lが配向する。ここでは、液晶分子Lが45°回転した状態を示す。

【 0 0 5 7 】

なお、画素10aにおいて、画素電極7aの電位は0 Vであり、画素電極7aの近傍に設けられる信号線として機能する導電膜5bの電位は6 Vである。このため、画素10aにおいても、図の矢印で示すように、画素電極7a及び信号線として機能する導電膜5bの間に電界が発生し、それに合わせて液晶分子Lが配向してしまう。この結果、黒表示すべき画素10aにおいて、一部液晶分子Lの配向状態が変化し、光漏れが生じてしまう。

40

【 0 0 5 8 】

一方、図2(A)及び図2(B)に示す画素10a、10bは、コモン電極9が信号線として機能する導電膜5a、5bと直交する方向に延伸するため、初期状態(黒表示)では、液晶分子Lは、信号線として機能する導電膜5a、5bと平行または略平行な方向に配向する。

50

【 0 0 5 9 】

図 2 (B) に示すように、画素 1 0 a を黒表示、画素 1 0 b を白表示とする場合について説明する。信号線として機能する導電膜 5 a 及びコモン電極 9 に 0 V 印加する。また、信号線として機能する導電膜 5 b に 6 V 印加する。この結果、画素 1 0 b において、画素電極 7 b に 6 V 印加され、図の矢印で示すように、画素電極 7 b 及びコモン電極 9 の間に電界が発生し、それに合わせて液晶分子 L が配向する。ここでは、液晶分子 L が - 4 5 ° 回転した状態を示す。

【 0 0 6 0 】

なお、画素 1 0 a において、画素電極 7 a の電位が 0 V であり、画素電極 7 a の近傍に設けられる信号線として機能する導電膜 5 b の電位が 6 V である。しかしながら、信号線として機能する導電膜 5 b 及びコモン電極 9 が交差するため、画素電極 7 a 及び信号線として機能する導電膜 5 b の間に発生する第 1 の電界 F 1 が液晶分子 L の長軸と直交する。この結果、液晶分子 L はネガ型液晶であるため、液晶分子 L が動作せず、光漏れを抑制することができる。

10

【 0 0 6 1 】

以上のことから、F F S モードの液晶表示装置において、信号線と交差する方向に延伸したコモン電極を設けることで、コントラストの優れた表示装置を作製することができる。

【 0 0 6 2 】

また、本実施の形態に示すコモン電極 9 は、基板上において全面に形成されない。このため、信号線として機能する導電膜 5 a 、 5 b と重なる領域を減らすことが可能であり、信号線とコモン電極 9 の間に発生する寄生容量を低減することが可能である。この結果、大面積基板を用いて形成される表示装置において、配線遅延を低減することが可能である。

20

【 0 0 6 3 】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【 0 0 6 4 】

(実施の形態 2)

本実施の形態では、本発明の一態様である表示装置について、図面を用いて説明する。また、本実施の形態では、トランジスタに含まれる半導体膜として酸化物半導体膜を用いて説明する。

30

【 0 0 6 5 】

図 3 (A) に示す表示装置は、画素部 1 0 1 と、走査線駆動回路 1 0 4 と、信号線駆動回路 1 0 6 と、各々が平行または略平行に配設され、且つ走査線駆動回路 1 0 4 によって電位が制御される m 本の走査線 1 0 7 と、各々が平行または略平行に配設され、且つ信号線駆動回路 1 0 6 によって電位が制御される n 本の信号線 1 0 9 と、を有する。さらに、画素部 1 0 1 はマトリクス状に配設された複数の画素 1 0 3 を有する。また、信号線 1 0 9 に沿って、各々が平行または略平行に配設されたコモン線 1 1 5 を有する。また、走査線駆動回路 1 0 4 及び信号線駆動回路 1 0 6 をまとめて駆動回路部という場合がある。

40

【 0 0 6 6 】

各走査線 1 0 7 は、画素部 1 0 1 において m 行 n 列に配設された画素 1 0 3 のうち、いずれかの行に配設された n 個の画素 1 0 3 と電氣的に接続される。また、各信号線 1 0 9 は、m 行 n 列に配設された画素 1 0 3 のうち、いずれかの列に配設された m 個の画素 1 0 3 に電氣的と接続される。m、n は、ともに 1 以上の整数である。また、各コモン線 1 1 5 は、m 行 n 列に配設された画素 1 0 3 のうち、いずれかの列に配設された m 個の画素 1 0 3 と電氣的に接続される。

【 0 0 6 7 】

図 3 (B) は、図 3 (A) に示す表示装置の画素 1 0 3 に用いることができる回路構成の一例を示している。

50

【 0 0 6 8 】

図 3 (B) に示す画素 1 0 3 は、液晶素子 1 2 1 と、トランジスタ 1 0 2 と、容量素子 1 0 5 と、を有する。

【 0 0 6 9 】

液晶素子 1 2 1 の一対の電極の一方は、トランジスタ 1 0 2 と接続し、電位は、画素 1 0 3 の仕様に依りて適宜設定される。液晶素子 1 2 1 の一対の電極の他方は、コモン線 1 1 5 と接続し、電位は共通の電位 (コモン電位) が与えられる。液晶素子 1 2 1 は、トランジスタ 1 0 2 に書き込まれるデータにより、液晶分子の配向状態が制御される。

【 0 0 7 0 】

なお、液晶素子 1 2 1 は、液晶分子の光学的変調作用によって光の透過または非透過を制御する素子である。なお、液晶分子の光学的変調作用は、液晶分子にかかる電界 (横方向の電界、縦方向の電界又は斜め方向の電界を含む) によって制御される。なお、液晶素子 1 2 1 に用いる液晶材料としては、ネマチック液晶、コレステリック液晶、スメクチック液晶、サーモトロピック液晶、ライオトロピック液晶、強誘電液晶、反強誘電液晶等が挙げられる。

10

【 0 0 7 1 】

液晶素子 1 2 1 を有する表示装置の駆動方法としては、 F F S モードを用いる。

【 0 0 7 2 】

また、ブルー相 (B l u e P h a s e) を示す液晶材料とカイラル剤とを含む液晶組成物により液晶素子を構成してもよい。ブルー相を示す液晶は、応答速度が 1 m s e c 以下と短く、光学的等方性であるため、配向処理が不要であり、視野角依存性が小さい。

20

【 0 0 7 3 】

図 3 (B) に示す画素 1 0 3 の構成において、トランジスタ 1 0 2 のソース電極及びドレイン電極の一方は、信号線 1 0 9 に電氣的に接続され、他方は液晶素子 1 2 1 の一対の電極の一方に電氣的に接続される。また、トランジスタ 1 0 2 のゲート電極は、走査線 1 0 7 に電氣的に接続される。トランジスタ 1 0 2 は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

【 0 0 7 4 】

図 3 (B) に示す画素 1 0 3 の構成において、容量素子 1 0 5 の一対の電極の一方は、トランジスタ 1 0 2 に接続される。容量素子 1 0 5 の一対の電極の他方は、コモン線 1 1 5 に電氣的に接続される。コモン線 1 1 5 の電位の値は、画素 1 0 3 の仕様に依りて適宜設定される。容量素子 1 0 5 は、書き込まれたデータを保持する保持容量としての機能を有する。なお、本実施の形態において、容量素子 1 0 5 の一対の電極の一方は、液晶素子 1 2 1 の一対の電極の一方である。また、容量素子 1 0 5 の一対の電極の他方は、液晶素子 1 2 1 の一対の電極の他方である。

30

【 0 0 7 5 】

次に、表示装置に含まれる素子基板の具体的な構成について説明する。ここでは、複数の画素 1 0 3 a、1 0 3 b、1 0 3 c の上面図を図 4 に示す。

【 0 0 7 6 】

図 4 において、走査線として機能する導電膜 1 3 は、信号線に略直交する方向 (図中左右方向) に延伸して設けられている。信号線として機能する導電膜 2 1 a は、走査線に略直交する方向 (図中上下方向) に延伸して設けられている。なお、走査線として機能する導電膜 1 3 は、走査線駆動回路 1 0 4 (図 3 を参照。) と電氣的に接続されており、信号線として機能する導電膜 2 1 a は、信号線駆動回路 1 0 6 (図 3 (A) を参照。) に電氣的に接続されている。

40

【 0 0 7 7 】

トランジスタ 1 0 2 は、走査線及び信号線が交差する領域に設けられている。トランジスタ 1 0 2 は、ゲート電極として機能する導電膜 1 3、ゲート絶縁膜 (図 4 に図示せず。)、ゲート絶縁膜上に形成されたチャネル領域が形成される酸化物半導体膜 1 9 a、ソース電極及びドレイン電極として機能する導電膜 2 1 a、2 1 b により構成される。なお、

50

導電膜 13 は、走査線としても機能し、酸化物半導体膜 19a と重畳する領域がトランジスタ 102 のゲート電極として機能する。また、導電膜 21a は、信号線としても機能し、酸化物半導体膜 19a と重畳する領域がトランジスタ 102 のソース電極またはドレイン電極として機能する。また、図 4 において、走査線は、上面形状において端部が酸化物半導体膜 19a の端部より外側に位置する。このため、走査線はバックライトなどの光源からの光を遮る遮光膜として機能する。この結果、トランジスタに含まれる酸化物半導体膜 19a に光が照射されず、トランジスタの電気特性の変動を抑制することができる。

【0078】

また、導電膜 21b は、画素電極 19b と電氣的に接続されている。また、画素電極 19b 上において、絶縁膜を介してコモン電極 29 が設けられている。画素電極 19b 上に設けられる絶縁膜には、一点鎖線で示す開口部 40 が設けられている。開口部 40 において、画素電極 19b は、窒化物絶縁膜（図 4 に図示せず。）と接する。

10

【0079】

コモン電極 29 は、信号線と交差する方向に延伸した縞状の領域（複数の第 1 の領域）を有する。また、該複数の第 1 の領域は、信号線と平行または略平行な方向に延伸した第 2 の領域と接続される。このため、縞状の領域（複数の第 1 の領域）を有するコモン電極 29 は、複数の第 1 の領域のそれぞれが同電位である。

【0080】

容量素子 105 は、画素電極 19b 及びコモン電極 29 が重なる領域で形成される。画素電極 19b 及びコモン電極 29 は透光性を有する。即ち、容量素子 105 は透光性を有する。

20

【0081】

図 4 に示すように、本実施の形態に示す液晶表示装置は、FFS モードであり、さらに信号線と交差する方向に延伸した縞状の領域を有するコモン電極 29 が設けられるため、コントラストの優れた表示装置を作製することができる。

【0082】

また、容量素子 105 は透光性を有するため、画素 103 内に容量素子 105 を大きく（大面積に）形成することができる。従って、開口率を高めつつ、代表的には 50% 以上、好ましくは 60% 以上とすることが可能であると共に、電荷容量を増大させた表示装置を得ることができる。例えば、解像度の高い表示装置、例えば液晶表示装置においては、画素の面積が小さくなり、容量素子の面積も小さくなる。このため、解像度の高い表示装置において、容量素子に蓄積される電荷容量が小さくなる。しかしながら、本実施の形態に示す容量素子 105 は透光性を有するため、当該容量素子を画素に設けることで、各画素において十分な電荷容量を得つつ、開口率を高めることができる。代表的には、画素密度が 200 p p i 以上、さらには 300 p p i 以上、更には 500 p p i 以上である高解像度の表示装置に好適に用いることができる。

30

【0083】

また、液晶表示装置において、容量素子の容量値を大きくするほど、電界を加えた状況において、液晶素子の液晶分子の配向を一定に保つ期間を長くすることができる。静止画を表示させる場合、当該期間を長くできるため、画像データを書き換える回数を削減することが可能であり、消費電力を低減することができる。また、本実施の形態に示す構造により、高解像度の表示装置においても、開口率を高めることができるため、バックライトなどの光源の光を効率よく利用することができ、表示装置の消費電力を低減することができる。

40

【0084】

なお、本発明の実施形態の一態様の上面図は、これに限定されない。様々な構成をとることができる。例えば、図 19 のように、コモン電極 29 において、接続領域が各信号線として機能する導電膜上に形成されてもよい。

【0085】

次いで、図 4 の一点鎖線 A - B、C - D における断面図を図 5 に示す。図 5 に示すトラ

50

ンジスタ 102 は、チャンネルエッチ型のトランジスタである。なお、一点鎖線 A - B は、トランジスタ 102 のチャンネル長方向、及び容量素子 105 の断面図であり、C - D における断面図は、トランジスタ 102 のチャンネル幅方向の断面図である。

【0086】

図 5 に示すトランジスタ 102 は、シングルゲート構造のトランジスタであり、基板 11 上に設けられるゲート電極として機能する導電膜 13 を有する。また、基板 11 及びゲート電極として機能する導電膜 13 上に形成される窒化物絶縁膜 15 と、窒化物絶縁膜 15 上に形成される酸化物絶縁膜 17 と、窒化物絶縁膜 15 及び酸化物絶縁膜 17 を介して、ゲート電極として機能する導電膜 13 と重なる酸化物半導体膜 19a と、酸化物半導体膜 19a に接する、ソース電極及びドレイン電極として機能する導電膜 21a、21b とを有する。また、酸化物絶縁膜 17、酸化物半導体膜 19a、及びソース電極及びドレイン電極として機能する導電膜 21a、21b 上には、酸化物絶縁膜 23 が形成され、酸化物絶縁膜 23 上には酸化物絶縁膜 25 が形成される。酸化物絶縁膜 23、酸化物絶縁膜 25、導電膜 21b 上には窒化物絶縁膜 27 が形成される。また、画素電極 19b が、酸化物絶縁膜 17 上に形成される。画素電極 19b は、ソース電極及びドレイン電極として機能する導電膜 21a、21b の一方、ここでは導電膜 21b に接続する。また、コモン電極 29 が、窒化物絶縁膜 27 上に形成される。

10

【0087】

また、画素電極 19b と、窒化物絶縁膜 27 と、コモン電極 29 とが重なる領域が容量素子 105 として機能する。

20

【0088】

なお、本発明の実施形態の一態様の断面図は、これに限定されない。様々な構成をとることができる。例えば、画素電極 19b は、スリットを有してもよい。または、画素電極 19b は櫛歯形状でもよい。その場合の断面図の例を、図 20 に示す。または、図 21 に示すように、窒化物絶縁膜 27 の上に、絶縁膜 26b が設けられてもよい。例えば、絶縁膜 26b として、有機樹脂膜を設けてもよい。これにより、絶縁膜 26b の表面を平坦にすることができる。つまり、絶縁膜 26b は、一例としては、平坦化膜としての機能を有することができる。または、コモン電極 29 と、導電膜 21b とが重なるようにして、容量素子 105b を形成してもよい。その場合の断面図の例を、図 22、図 23 に示す。

【0089】

30

以下に、表示装置の構成の詳細について説明する。

【0090】

基板 11 の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板 11 として用いてもよい。また、シリコンや炭化シリコンなどを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を適用することも可能であり、これらの基板上に半導体素子が設けられたものを、基板 11 として用いてもよい。なお、基板 11 として、ガラス基板を用いる場合、第 6 世代 (1500mm × 1850mm)、第 7 世代 (1870mm × 2200mm)、第 8 世代 (2200mm × 2400mm)、第 9 世代 (2400mm × 2800mm)、第 10 世代 (2950mm × 3400mm) 等の大面積基板を用いることで、大型の表示装置を作製することができる。

40

【0091】

また、基板 11 として、可撓性基板を用い、可撓性基板上に直接、トランジスタ 102 を形成してもよい。または、基板 11 とトランジスタ 102 の間に剥離層を設けてもよい。剥離層は、その上に表示装置を一部あるいは全部完成させた後、基板 11 より分離し、他の基板に転載するのに用いることができる。その際、トランジスタ 102 は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0092】

ゲート電極として機能する導電膜 13 は、アルミニウム、クロム、銅、タンタル、チタ

50

ン、モリブデン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属元素を用いてもよい。また、ゲート電極として機能する導電膜 13 は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、チタン膜上にアルミニウム膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜上に銅膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた 1 または複数の元素を組み合わせた合金膜、もしくは窒化膜を用いてもよい。

10

【0093】

また、ゲート電極として機能する導電膜 13 は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属元素の積層構造とすることもできる。

20

【0094】

窒化物絶縁膜 15 は、酸素の透過性の低い窒化物絶縁膜を用いることが可能である。更には、酸素、水素、及び水の透過性の低い窒化物絶縁膜を用いることが可能である。酸素の透過性の低い窒化物絶縁膜、酸素、水素、及び水の透過性の低い窒化物絶縁膜としては、窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、窒化酸化アルミニウム膜等がある。また、酸素の透過性の低い窒化物絶縁膜、酸素、水素、及び水の透過性の低い窒化物絶縁膜の代わりに、酸化アルミニウム膜、酸化窒化アルミニウム膜、酸化ガリウム膜、酸化窒化ガリウム膜、酸化イットリウム膜、酸化窒化イットリウム膜、酸化ハフニウム膜、酸化窒化ハフニウム膜等の酸化物絶縁膜を用いることができる。

【0095】

窒化物絶縁膜 15 の厚さは、5 nm 以上 100 nm 以下、より好ましくは 20 nm 以上 80 nm 以下とするとよい。

30

【0096】

酸化物絶縁膜 17 は、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga - Zn 系金属酸化物などを用いればよく、積層または単層で設ける。

【0097】

また、酸化物絶縁膜 17 として、ハフニウムシリケート (HfSiO_x)、窒素が添加されたハフニウムシリケート ($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート ($\text{HfAl}_x\text{O}_y\text{N}_z$)、酸化ハフニウム、酸化イットリウムなどの比誘電率の高い材料を用いることでトランジスタのゲートリークを低減できる。

40

【0098】

酸化物絶縁膜 17 の厚さは、5 nm 以上 400 nm 以下、より好ましくは 10 nm 以上 300 nm 以下、より好ましくは 50 nm 以上 250 nm 以下とするとよい。

【0099】

酸化物半導体膜 19a は、代表的には、In - Ga 酸化物、In - Zn 酸化物、In - M - Zn 酸化物 (M は Al、Ga、Y、Zr、La、Ce、または Nd) がある。

【0100】

なお、酸化物半導体膜 19a が In - M - Zn 酸化物膜であるとき、In および M の和を 100 atomic % としたとき、In と M の原子数比率は、In が 25 atomic % より高く、M が 75 atomic % 未満、好ましくは In が 34 atomic % より高

50

く、Mが66 atomic %未満とする。

【0101】

酸化物半導体膜19aは、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタ102のオフ電流を低減することができる。

【0102】

酸化物半導体膜19aの厚さは、3 nm以上200 nm以下、好ましくは3 nm以上100 nm以下、さらに好ましくは3 nm以上50 nm以下とする。

【0103】

酸化物半導体膜19aがIn-M-Zn酸化物膜(MはAl、Ga、Y、Zr、La、Ce、またはNd)の場合、In-M-Zn酸化物膜を成膜するために用いるスパッタリングターゲットの金属元素の原子数比は、In M、Zn Mを満たすことが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=3:1:2が好ましい。なお、成膜される酸化物半導体膜19aの原子数比はそれぞれ、誤差として上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。

10

【0104】

酸化物半導体膜19aとしては、キャリア密度の低い酸化物半導体膜を用いる。例えば、酸化物半導体膜19aは、キャリア密度が 1×10^{17} 個/cm³以下、好ましくは 1×10^{15} 個/cm³以下、さらに好ましくは 1×10^{13} 個/cm³以下、より好ましくは 1×10^{11} 個/cm³以下の酸化物半導体膜を用いる。

20

【0105】

なお、これらに限られず、必要とするトランジスタの半導体特性及び電気特性(電界効果移動度、しきい値電圧等)に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体膜19aのキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとすることが好ましい。

【0106】

なお、酸化物半導体膜19aとして、不純物濃度が低く、欠陥準位密度の低い酸化物半導体膜を用いることで、さらに優れた電気特性を有するトランジスタを作製することができ好ましい。ここでは、不純物濃度が低く、欠陥準位密度の低い(酸素欠損量の少ない)ことを高純度真性または実質的に高純度真性とよぶ。高純度真性または実質的に高純度真性である酸化物半導体は、キャリア発生源が少ないため、キャリア密度を低くすることができる場合がある。従って、当該酸化物半導体膜にチャネル領域が形成されるトランジスタは、しきい値電圧がマイナスとなる電気特性(ノーマリーオンともいう。)になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、オフ電流が著しく小さく、チャネル幅が 1×10^6 μmでチャネル長Lが10 μmの素子であっても、ソース電極とドレイン電極間の電圧(ドレイン電圧)が1 Vから10 Vの範囲において、オフ電流が、半導体パラメータアナライザの測定限界以下、すなわち 1×10^{-13} A以下という特性を得ることができる。従って、当該酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる場合がある。不純物としては、水素、窒素、アルカリ金属、またはアルカリ土類金属等がある。

30

40

【0107】

酸化物半導体膜に含まれる水素は金属原子と結合する酸素と反応して水になると共に、酸素が脱離した格子(または酸素が脱離した部分)に酸素欠損が形成される。当該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合することで、キャリアである電子を生成する場合がある

50

。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。

【0108】

このため、酸化物半導体膜19aは酸素欠損と共に、水素ができる限り低減されていることが好ましい。具体的には、酸化物半導体膜19aにおいて、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)により得られる水素濃度を、 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とする。

10

【0109】

酸化物半導体膜19aにおいて、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜19aにおいて酸素欠損が増加し、n型化してしまう。このため、酸化物半導体膜19aにおけるシリコンや炭素の濃度(二次イオン質量分析法により得られる濃度)を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

【0110】

また、酸化物半導体膜19aにおいて、二次イオン質量分析法により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流が増大してしまうことがある。このため、酸化物半導体膜19aのアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。

20

【0111】

また、酸化物半導体膜19aに窒素が含まれていると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。従って、当該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、二次イオン質量分析法により得られる窒素濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下にすることが好ましい。

30

【0112】

また、酸化物半導体膜19aは、例えば非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)、多結晶構造、後述する微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC-OSは最も欠陥準位密度が低い。

【0113】

酸化物半導体膜19aは、例えば非晶質構造でもよい。非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。

【0114】

なお、酸化物半導体膜19aが、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域の二種以上の領域を有する混合膜であってもよい。混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域のいずれか二種以上の領域を有する単層構造の場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、単結晶構造の領域のいずれか二種以上の領域の積層構造を有する場合がある。

40

【0115】

画素電極19bは、酸化物半導体膜19aと同時に形成された酸化物半導体膜を加工して形成される。このため、画素電極19bは、酸化物半導体膜19aと同様の金属元素を

50

有する膜である。また、酸化物半導体膜 19 a と同様の結晶構造、または異なる結晶構造を有する膜である。しかしながら、酸化物半導体膜 19 a と同時に形成された酸化物半導体膜に、不純物または酸素欠損を有せしめることで、導電性を有する膜となり、画素電極 19 b として機能する。酸化物半導体膜に含まれる不純物としては、水素がある。なお、水素の代わりに不純物として、ホウ素、リン、スズ、アンチモン、希ガス元素、アルカリ金属、アルカリ土類金属等が含まれていてもよい。または、画素電極 19 b は、酸化物半導体膜 19 a と同時に形成された膜であり、プラズマダメージ等により酸素欠損が形成され、導電性が高められた膜である。または、画素電極 19 b は、酸化物半導体膜 19 a と同時に形成された膜であり、且つ不純物を含むと共に、プラズマダメージ等により酸素欠損が形成され、導電性が高められた膜である。

10

【0116】

このため、酸化物半導体膜 19 a 及び画素電極 19 b は共に、酸化物絶縁膜 17 上に形成されるが、不純物濃度が異なる。具体的には、酸化物半導体膜 19 a と比較して、画素電極 19 b の不純物濃度が高い。例えば、酸化物半導体膜 19 a に含まれる水素の濃度は、 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下であり、画素電極 19 b に含まれる水素の濃度は、 $8 \times 10^{19} \text{ atoms/cm}^3$ 以上、好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、より好ましくは $5 \times 10^{20} \text{ atoms/cm}^3$ 以上である。また、酸化物半導体膜 19 a と比較して、画素電極 19 b に含まれる水素の濃度は 2 倍、好ましくは 10 倍以上である。

20

【0117】

また、酸化物半導体膜 19 a と同時に形成された酸化物半導体膜をプラズマに曝すことにより、酸化物半導体膜にダメージを与え、酸素欠損を形成することができる。例えば、酸化物半導体膜上に、プラズマ CVD 法またはスパッタリング法で膜を成膜すると、酸化物半導体膜がプラズマに曝され、酸素欠損が生成される。または、酸化物絶縁膜 23 及び酸化物絶縁膜 25 を形成するためのエッチング処理において酸化物半導体膜がプラズマに曝されることで、酸素欠損が生成される。または、酸化物半導体膜が、酸素及び水素の混合ガス、水素、希ガス、アンモニア等のプラズマに曝されることで、酸素欠損が生成される。この結果、酸化物半導体膜は導電性が高くなり、画素電極 19 b として機能する。

30

【0118】

即ち、画素電極 19 b は、導電性の高い酸化物半導体膜で形成されともいえる。また、画素電極 19 b は、導電性の高い金属酸化物膜で形成されともいえる。

【0119】

また、窒化物絶縁膜 27 として、窒化シリコン膜を用いる場合、窒化シリコン膜は水素を含む。このため、窒化物絶縁膜 27 の水素が酸化物半導体膜 19 a と同時に形成された酸化物半導体膜に拡散すると、該酸化物半導体膜において水素は酸素と結合し、キャリアである電子が生成される。また、窒化シリコン膜をプラズマ CVD 法またはスパッタリング法で成膜すると、酸化物半導体膜がプラズマに曝され、酸素欠損が生成される。当該酸素欠損に、窒化シリコン膜に含まれる水素が入ることで、キャリアである電子が生成される。これらの結果、酸化物半導体膜は導電性が高くなり、画素電極 19 b となる。

40

【0120】

酸素欠損が形成された酸化物半導体に水素を添加すると、酸素欠損サイトに水素が入り伝導帯近傍にドナー準位が形成される。この結果、酸化物半導体は、導電性が高くなり、導電体化する。導電体化された酸化物半導体を酸化物導電体とすることができる。すなわち、画素電極 19 b は、酸化物導電体膜で形成されともいえる。一般に、酸化物半導体は、エネルギーギャップが大きいので、可視光に対して透光性を有する。一方、酸化物導電体は、伝導帯近傍にドナー準位を有する酸化物半導体である。したがって、該ドナー準位による吸収の影響は小さく、可視光に対して酸化物半導体と同程度の透光性を

50

有する。

【0121】

画素電極19bは、酸化物半導体膜19aより抵抗率が低い。画素電極19bの抵抗率が、酸化物半導体膜19aの抵抗率の 1×10^{-8} 倍以上 1×10^{-1} 倍未満であることが好ましく、代表的には $1 \times 10^{-3} \Omega \text{cm}$ 以上 $1 \times 10^{-4} \Omega \text{cm}$ 未満、さらに好ましくは、抵抗率が $1 \times 10^{-3} \Omega \text{cm}$ 以上 $1 \times 10^{-1} \Omega \text{cm}$ 未満であるとよい。

【0122】

ソース電極及びドレイン電極として機能する導電膜21a、21bは、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンからなる単体金属、またはこれを主成分とする合金を単層構造または積層構造として用いる。例えば、シリコンを含むアルミニウム膜の単層構造、チタン膜上にアルミニウム膜を積層する二層構造、タングステン膜上にアルミニウム膜を積層する二層構造、銅-マグネシウム-アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層する二層構造、タングステン膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

10

20

【0123】

酸化物絶縁膜23または酸化物絶縁膜25として、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いることが好ましい。ここでは、酸化物絶縁膜23として、酸素を透過する酸化物絶縁膜を形成し、酸化物絶縁膜25として、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を形成する。

【0124】

酸化物絶縁膜23は、酸素を透過する酸化物絶縁膜である。このため、酸化物絶縁膜23上に設けられる、酸化物絶縁膜25から脱離する酸素を、酸化物絶縁膜23を介して酸化物半導体膜19aに移動させることができる。また、酸化物絶縁膜23は、後に形成する酸化物絶縁膜25を形成する際の、酸化物半導体膜19aへのダメージ緩和膜としても機能する。

30

【0125】

酸化物絶縁膜23としては、厚さが5nm以上150nm以下、好ましくは5nm以上50nm以下の酸化シリコン膜、酸化窒化シリコン膜等を用いることができる。なお、本明細書中において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

【0126】

また、酸化物絶縁膜23は、欠陥量が少ないことが好ましく、代表的には、ESR測定により、 $g = 2.001$ に現れる信号のスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。なお、 $g = 2.001$ に現れる信号はシリコンのダングリングボンドに由来する。これは、酸化物絶縁膜23に含まれる欠陥密度が多いと、当該欠陥に酸素が結合してしまい、酸化物絶縁膜23における酸素の透過量が減少してしまうためである。

40

【0127】

また、酸化物絶縁膜23と酸化物半導体膜19aとの界面における欠陥量が少ないことが好ましく、代表的には、ESR測定により、酸化物半導体膜19aの欠陥に由来する $g = 1.93$ に現れる信号のスピン密度が $1 \times 10^{17} \text{ spins/cm}^3$ 以下、さらには検出下限以下であることが好ましい。

【0128】

50

なお、酸化物絶縁膜 23 においては、外部から酸化物絶縁膜 23 に入った酸素が全て酸化物絶縁膜 23 の外部に移動する場合がある。または、外部から酸化物絶縁膜 23 に入った酸素の一部が、酸化物絶縁膜 23 にとどまる場合もある。また、外部から酸化物絶縁膜 23 に酸素が入ると共に、酸化物絶縁膜 23 に含まれる酸素が酸化物絶縁膜 23 の外部へ移動することで、酸化物絶縁膜 23 において酸素の移動が生じる場合もある。

【0129】

酸化物絶縁膜 23 に接するように酸化物絶縁膜 25 が形成されている。酸化物絶縁膜 25 は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いて形成する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により酸素の一部が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、TDS 分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物絶縁膜である。なお、上記 TDS 分析時における膜の表面温度としては 100 以上 700 以下、または 100 以上 500 以下の範囲が好ましい。

10

【0130】

酸化物絶縁膜 25 としては、厚さが 30 nm 以上 500 nm 以下、好ましくは 50 nm 以上 400 nm 以下の、酸化シリコン膜、酸化窒化シリコン膜等を用いることができる。

【0131】

また、酸化物絶縁膜 25 は、欠陥量が少ないことが好ましく、代表的には、ESR 測定により、 $g = 2.001$ に現れる信号のスピン密度が $1.5 \times 10^{18} \text{ spins/cm}^3$ 未満、更には $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。なお、酸化物絶縁膜 25 は、酸化物絶縁膜 23 と比較して酸化物半導体膜 19a から離れているため、酸化物絶縁膜 23 より、欠陥密度が多くともよい。

20

【0132】

窒化物絶縁膜 27 は、窒化物絶縁膜 15 と同様に酸素の透過性の低い窒化物絶縁膜を用いることが可能である。更には、酸素、水素、及び水の透過性の低い窒化物絶縁膜を用いることが可能である。

【0133】

窒化物絶縁膜 27 としては、厚さが 50 nm 以上 300 nm 以下、好ましくは 100 nm 以上 200 nm 以下の、窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、窒化酸化アルミニウム膜等がある。

30

【0134】

酸化物絶縁膜 23 または酸化物絶縁膜 25 において、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜が含まれると、酸化物絶縁膜 23 または酸化物絶縁膜 25 に含まれる酸素の一部を酸化物半導体膜 19a に移動させ、酸化物半導体膜 19a に含まれる酸素欠損量を低減することが可能である。

【0135】

酸化物半導体膜中に酸素欠損が含まれている酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナス方向に変動しやすく、ノーマリーオン特性となりやすい。これは、酸化物半導体膜に含まれる酸素欠損に起因して電荷が生じ、低抵抗化するためである。トランジスタがノーマリーオン特性を有すると、動作時に動作不良が発生しやすくなる、または非動作時の消費電力が高くなるなどの、様々な問題が生じる。また、経時変化やストレス試験により、トランジスタの電気特性、代表的にはしきい値電圧の変動量が増大するという問題がある。

40

【0136】

しかしながら、本実施の形態に示すトランジスタ 102 は、酸化物半導体膜 19a 上に設けられる酸化物絶縁膜 23 または酸化物絶縁膜 25 が、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜である。この結果、酸化物絶縁膜 23 または酸化物絶縁膜 25 に含まれる酸素が、効率よく酸化物半導体膜 19a に移動し、酸化物半導体膜 19a の酸素欠損量を低減することが可能である。この結果、ノーマリーオフ特性を有する

50

トランジスタとなる。また、経時変化やストレス試験による、トランジスタの電気特性、代表的にはしきい値電圧の変動量を低減することができる。

【0137】

コモン電極29は、透光性を有する導電膜を用いる。透光性を有する導電膜は、酸化タングステンを含むインジウム酸化物膜、酸化タングステンを含むインジウム亜鉛酸化物膜、酸化チタンを含むインジウム酸化物膜、酸化チタンを含むインジウム錫酸化物膜、インジウム錫酸化物（以下、ITOと示す。）膜、インジウム亜鉛酸化物膜、酸化ケイ素を添加したインジウム錫酸化物膜等がある。

【0138】

コモン電極29は、信号線として機能する導電膜21aと交差する方向に、縞状に延伸する領域を有する。このため、画素電極19b及び導電膜21a近傍において、液晶分子の意図しない配向を防ぐことが可能であり、光漏れを抑制することができる。この結果、コントラストの優れた表示装置を作製することができる。

10

【0139】

また、本実施の形態に示す表示装置の素子基板は、トランジスタの酸化物半導体膜と同時に、画素電極が形成される。画素電極は容量素子の一方の電極として機能する。また、コモン電極は容量素子の他方の電極として機能する。これらのため、容量素子を形成するために、新たに導電膜を形成する工程が不要であり、作製工程を削減できる。また、容量素子は透光性を有する。この結果、容量素子の占有面積を大きくしつつ、画素の開口率を高めることができる。

20

【0140】

次に、図5に示すトランジスタ102及び容量素子105の作製方法について、図6乃至図8を用いて説明する。

【0141】

図6(A)に示すように、基板11上に導電膜13となる導電膜12を形成する。導電膜12は、スパッタリング法、化学気相堆積(CVD)法(有機金属化学気相堆積(MOCVD)法、メタル化学気相堆積法、原子層成膜(ALD)法あるいはプラズマ化学気相堆積(PECVD)法を含む。)、蒸着法、パルスレーザー堆積(PLD)法等により形成する。有機金属化学気相堆積(MOCVD)法、メタル化学気相堆積法、原子層成膜(ALD)法を用いることで、プラズマによるダメージの少ない導電膜を形成することができる。

30

【0142】

ここでは、基板11としてガラス基板を用いる。また、導電膜12として、厚さ100nmのタングステン膜をスパッタリング法により形成する。

【0143】

次に、導電膜12上に、第1のフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて導電膜12の一部をエッチングして、図6(B)に示すように、ゲート電極として機能する導電膜13を形成する。この後、マスクを除去する。

40

【0144】

なお、ゲート電極として機能する導電膜13は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

【0145】

ここでは、ドライエッチング法によりタングステン膜をエッチングして、ゲート電極として機能する導電膜13を形成する。

【0146】

次に、図6(C)に示すように、ゲート電極として機能する導電膜13上に、窒化物絶縁膜15と、後に酸化物絶縁膜17となる酸化物絶縁膜16を形成する。次に、酸化物絶縁膜16上に、後に酸化物半導体膜19a、画素電極19bとなる酸化物半導体膜18を形成する。

50

【 0 1 4 7 】

窒化物絶縁膜 1 5 及び酸化物絶縁膜 1 6 は、スパッタリング法、化学気相堆積 (C V D) 法 (有機金属化学気相堆積 (M O C V D) 法、メタル化学気相堆積法、原子層成膜 (A L D) 法あるいはプラズマ化学気相堆積 (P E C V D) 法を含む。)、蒸着法、パルスレーザー堆積 (P L D) 法、塗布法、印刷法等により形成する。有機金属化学気相堆積 (M O C V D) 法、メタル化学気相堆積法、原子層成膜 (A L D) 法を用いることで、プラズマによるダメージの少ない窒化物絶縁膜 1 5 及び酸化物絶縁膜 1 6 を形成することができる。また、原子層成膜 (A L D) 法を用いることで、窒化物絶縁膜 1 5 及び酸化物絶縁膜 1 6 の被覆性を高めることが可能である。

【 0 1 4 8 】

10

ここでは、シラン、窒素、及びアンモニアを原料ガスとしたプラズマ C V D 法を用いて、窒化物絶縁膜 1 5 として、厚さ 3 0 0 n m の窒化シリコン膜を形成する。

【 0 1 4 9 】

酸化物絶縁膜 1 6 として酸化シリコン膜、酸化窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【 0 1 5 0 】

酸化物絶縁膜 1 6 として酸化ガリウム膜を形成する場合、M O C V D 法を用いて形成することができる。

20

【 0 1 5 1 】

ここでは、シラン及び一酸化二窒素を原料ガスとしたプラズマ C V D 法を用いて、酸化物絶縁膜 1 6 として、厚さ 5 0 n m の酸化窒化シリコン膜を形成する。

【 0 1 5 2 】

酸化物半導体膜 1 8 は、スパッタリング法、化学気相堆積 (C V D) 法 (有機金属化学気相堆積 (M O C V D) 法、原子層成膜 (A L D) 法あるいはプラズマ化学気相堆積 (P E C V D) 法を含む)、パルスレーザー蒸着法、レーザーアブレーション法、塗布法等を用いて形成することができる。有機金属化学気相堆積 (M O C V D) 法、原子層成膜 (A L D) 法を用いることで、プラズマによるダメージの少ない酸化物半導体膜 1 8 を形成することができるとともに、酸化物絶縁膜 1 6 へのダメージを低減することができる。また、原子層成膜 (A L D) 法を用いることで、酸化物半導体膜 1 8 の被覆性を高めることが可能である。

30

【 0 1 5 3 】

スパッタリング法で酸化物半導体膜を形成する場合、プラズマを発生させるための電源装置は、R F 電源装置、A C 電源装置、D C 電源装置等を適宜用いることができる。

【 0 1 5 4 】

スパッタリングガスは、希ガス (代表的にはアルゴン)、酸素ガス、希ガス及び酸素の混合ガスを適宜用いる。なお、希ガス及び酸素の混合ガスの場合、希ガスに対して酸素のガス比を高めることが好ましい。

40

【 0 1 5 5 】

また、ターゲットは、形成する酸化物半導体膜の組成にあわせて、適宜選択すればよい。

【 0 1 5 6 】

高純度真性または実質的に高純度真性である酸化物半導体膜を得るためには、チャンバー内を高真空排気するのみならずスパッタガスの高純度化も必要である。スパッタガスとして用いる酸素ガスやアルゴンガスは、露点が - 4 0 以下、好ましくは - 8 0 以下、より好ましくは - 1 0 0 以下、より好ましくは - 1 2 0 以下にまで高純度化したガスを用いることで酸化物半導体膜に水分等が取り込まれることを可能な限り防ぐことができる。

50

【 0 1 5 7 】

ここでは、In - Ga - Zn 酸化物ターゲット (In : Ga : Zn = 1 : 1 : 1) を用いたスパッタリング法により、酸化物半導体膜として厚さ 3 5 n m の In - Ga - Zn 酸化物膜を形成する。

【 0 1 5 8 】

次に、酸化物半導体膜 1 8 上に、第 2 のフォトマスクを用いたフォトリソグラフィ工程によりマスクを形成した後、該マスクを用いて酸化物半導体膜の一部をエッチングすることで、図 6 (D) に示すような、素子分離された酸化物半導体膜 1 9 a 、 1 9 c を形成する。この後、マスクを除去する。

【 0 1 5 9 】

ここでは、酸化物半導体膜 1 8 上にマスクを形成し、ウエットエッチング法により酸化物半導体膜 1 8 の一部を選択的にエッチングすることで、酸化物半導体膜 1 9 a 、 1 9 c を形成する。

【 0 1 6 0 】

次に、図 7 (A) に示すように、のちに導電膜 2 1 a 、 2 1 b となる導電膜 2 0 を形成する。

【 0 1 6 1 】

導電膜 2 0 は、導電膜 1 2 と同様の方法を適宜用いて形成することができる。

【 0 1 6 2 】

ここでは、厚さ 5 0 n m のタングステン膜及び厚さ 3 0 0 n m の銅膜を順にスパッタリング法により積層する。

【 0 1 6 3 】

次に、導電膜 2 0 上に第 3 のフォトマスクを用いたフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて導電膜 2 0 をエッチングして、図 7 (B) に示すように、ソース電極及びドレイン電極として機能する導電膜 2 1 a 、 2 1 b を形成する。この後、マスクを除去する。

【 0 1 6 4 】

ここでは、銅膜上にフォトリソグラフィ工程によりマスクを形成する。次に、当該マスクを用いてタングステン膜及び銅膜をエッチングして、導電膜 2 1 a 、 2 1 b を形成する。なお、ウエットエッチング法を用いて銅膜をエッチングする。次に、S F ₆ を用いたドライエッチング法により、タングステン膜をエッチングすることで、該エッチングにおいて、銅膜の表面にフッ化物が形成される。該フッ化物により、銅膜からの銅元素の拡散が低減され、酸化物半導体膜 1 9 a における銅濃度を低減することができる。

【 0 1 6 5 】

次に、図 7 (C) に示すように、酸化物半導体膜 1 9 a 、 1 9 c 、及び導電膜 2 1 a 、 2 1 b 上に、後に酸化物絶縁膜 2 3 となる酸化物絶縁膜 2 2 、及び後に酸化物絶縁膜 2 5 となる酸化物絶縁膜 2 4 を形成する。酸化物絶縁膜 2 2 及び酸化物絶縁膜 2 4 は、窒化物絶縁膜 1 5 及び酸化物絶縁膜 1 6 と同様の方法を適宜用いて形成することができる。

【 0 1 6 6 】

なお、酸化物絶縁膜 2 2 を形成した後、大気に曝すことなく、連続的に酸化物絶縁膜 2 4 を形成することが好ましい。酸化物絶縁膜 2 2 を形成した後、大気開放せず、原料ガスの流量、圧力、高周波電力及び基板温度の一以上を調整して、酸化物絶縁膜 2 4 を連続的に形成することで、酸化物絶縁膜 2 2 及び酸化物絶縁膜 2 4 における界面の大気成分由来の不純物濃度を低減することができると共に、酸化物絶縁膜 2 4 に含まれる酸素を酸化物半導体膜 1 9 a に移動させることが可能であり、酸化物半導体膜 1 9 a の酸素欠損量を低減することができる。

【 0 1 6 7 】

酸化物絶縁膜 2 2 としては、プラズマ C V D 装置の真空排気された処理室内に載置された基板を 2 8 0 以上 4 0 0 以下に保持し、処理室に原料ガスを導入して処理室内における圧力を 2 0 P a 以上 2 5 0 P a 以下、さらに好ましくは 1 0 0 P a 以上 2 5 0 P a 以

10

20

30

40

50

下とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【0168】

酸化物絶縁膜22の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0169】

上記条件を用いることで、酸化物絶縁膜22として酸素を透過する酸化物絶縁膜を形成することができる。また、酸化物絶縁膜22を設けることで、後に形成する酸化物絶縁膜25の形成工程において、酸化物半導体膜19aへのダメージ低減が可能である。

10

【0170】

当該成膜条件において、基板温度を上記温度とすることで、シリコン及び酸素の結合力が強くなる。この結果、酸化物絶縁膜22として、酸素が透過し、緻密であり、且つ硬い酸化物絶縁膜、代表的には、25において0.5重量%のフッ酸を用いた場合のエッチング速度が10nm/分以下、好ましくは8nm/分以下である酸化シリコン膜または酸化窒化シリコン膜を形成することができる。

【0171】

また、加熱をしながら酸化物絶縁膜22を形成するため、当該工程において酸化物半導体膜19aに含まれる水素、水等を脱離させることができる。酸化物半導体膜19aに含まれる水素は、プラズマ中で発生した酸素ラジカルと結合し、水となる。酸化物絶縁膜22の成膜工程において基板が加熱されているため、酸素及び水素の結合により生成された水は、酸化物半導体膜から脱離する。即ち、プラズマCVD法によって酸化物絶縁膜22を形成することで、酸化物半導体膜19aに含まれる水及び水素の含有量を低減することができる。

20

【0172】

また、酸化物絶縁膜22を形成する工程において加熱するため、酸化物半導体膜19aが露出された状態での加熱時間が少なく、加熱処理による酸化物半導体膜からの酸素の脱離量を低減することができる。即ち、酸化物半導体膜中に含まれる酸素欠損量を低減することができる。

30

【0173】

なお、シリコンを含む堆積性気体に対する酸化性気体量を100倍以上とすることで、酸化物絶縁膜22に含まれる水素含有量を低減することが可能である。この結果、酸化物半導体膜19aに混入する水素量を低減できるため、トランジスタのしきい値電圧のマイナスシフトを抑制することができる。

【0174】

ここでは、酸化物絶縁膜22として、流量30sccmのシラン及び流量4000sccmの一酸化二窒素を原料ガスとし、処理室の圧力を200Pa、基板温度を220とし、27.12MHzの高周波電源を用いて150Wの高周波電力を平行平板電極に供給したプラズマCVD法により、厚さ50nmの酸化窒化シリコン膜を形成する。当該条件により、酸素が透過する酸化窒化シリコン膜を形成することができる。

40

【0175】

酸化物絶縁膜24としては、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上280以下、さらに好ましくは200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm²以上0.5W/cm²以下、さらに好ましくは0.25W/cm²以上0.35W/cm²以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

【0176】

50

酸化物絶縁膜 24 の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

【0177】

酸化物絶縁膜 24 の成膜条件として、上記圧力の処理室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、酸化物絶縁膜 24 中における酸素含有量が化学量論比よりも多くなる。一方、基板温度が、上記温度で形成された膜では、シリコンと酸素の結合力が弱いため、後の工程の加熱処理により膜中の酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。また、酸化物半導体膜 19 a 上に酸化物絶縁膜 22 が設けられている。このため、酸化物絶縁膜 24 の形成工程において、酸化物絶縁膜 22 が酸化物半導体膜 19 a の保護膜となる。この結果、酸化物半導体膜 19 a へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて酸化物絶縁膜 24 を形成することができる。

10

【0178】

ここでは、酸化物絶縁膜 24 として、流量 200 sccm のシラン及び流量 4000 sccm の一酸化二窒素を原料ガスとし、処理室の圧力を 200 Pa、基板温度を 220 とし、27.12 MHz の高周波電源を用いて 1500 W の高周波電力を平行平板電極に供給したプラズマ CVD 法により、厚さ 400 nm の酸化窒化シリコン膜を形成する。なお、プラズマ CVD 装置は電極面積が 6000 cm² である平行平板型のプラズマ CVD 装置であり、供給した電力を単位面積あたりの電力（電力密度）に換算すると 0.25 W/cm² である。

20

【0179】

また、ソース電極及びドレイン電極として機能する導電膜 21 a、21 b を形成する際、導電膜のエッチングによって、酸化物半導体膜 19 a はダメージを受け、酸化物半導体膜 19 a のバックチャネル（酸化物半導体膜 19 a において、ゲート電極として機能する導電膜 13 と対向する面と反対側の面）側に酸素欠損が生じる。しかし、酸化物絶縁膜 24 に化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を適用することで、加熱処理によって当該バックチャネル側に生じた酸素欠損を修復することができる。これにより、酸化物半導体膜 19 a に含まれる欠陥を低減することができるため、トランジスタ 102 の信頼性を向上させることができる。

30

【0180】

次に、酸化物絶縁膜 24 上に、第 4 のフォトリソマスクを用いたフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて酸化物絶縁膜 22 及び酸化物絶縁膜 24 の一部をエッチングして、図 7 (D) に示すように、開口部 40 を有する酸化物絶縁膜 23 及び酸化物絶縁膜 25 を形成する。この後、マスクを除去する。

【0181】

当該工程において、ドライエッチング法により、酸化物絶縁膜 22 及び酸化物絶縁膜 24 をエッチングすることが好ましい。この結果、酸化物半導体膜 19 c はエッチング処理においてプラズマに曝されるため、酸化物半導体膜 19 c の酸素欠損量を増加させることが可能である。

40

【0182】

次に、加熱処理を行う。該加熱処理の温度は、代表的には、150 以上 400 以下、好ましくは 300 以上 400 以下、好ましくは 320 以上 370 以下とする。

【0183】

該加熱処理は、電気炉、RTA 装置等を用いることができる。RTA 装置を用いることで、短時間に限り、基板の歪み点以上の温度で熱処理を行うことができる。そのため加熱処理時間を短縮することができる。

50

【 0 1 8 4 】

加熱処理は、窒素、酸素、超乾燥空気（水の含有量が 20 ppm 以下、好ましくは 1 ppm 以下、好ましくは 10 ppb 以下の空気）、または希ガス（アルゴン、ヘリウム等）の雰囲気下で行えばよい。なお、上記窒素、酸素、超乾燥空気、または希ガスに水素、水等が含まれないことが好ましい。

【 0 1 8 5 】

当該加熱処理により、酸化物絶縁膜 25 に含まれる酸素の一部を酸化物半導体膜 19a に移動させ、酸化物半導体膜 19a に含まれる酸素欠損量を低減することができる。

【 0 1 8 6 】

また、酸化物絶縁膜 23 及び酸化物絶縁膜 25 に水、水素等が含まれる場合であって、窒化物絶縁膜 26 が、さらに水、水素等に対するバリア性を有する場合、窒化物絶縁膜 26 を後に形成し、加熱処理を行うと、酸化物絶縁膜 23 及び酸化物絶縁膜 25 に含まれる水、水素等が、酸化物半導体膜 19a に移動し、酸化物半導体膜 19a に欠陥が生じてしまう。しかしながら、当該加熱により、酸化物絶縁膜 23 及び酸化物絶縁膜 25 に含まれる水、水素等を脱離させることが可能であり、トランジスタ 102 の電気特性のばらつきを低減すると共に、しきい値電圧の変動を抑制することができる。

10

【 0 1 8 7 】

なお、加熱しながら酸化物絶縁膜 24 を、酸化物絶縁膜 22 上に形成することで、酸化物半導体膜 19a に酸素を移動させ、酸化物半導体膜 19a に含まれる酸素欠損量を低減することが可能であるため、当該加熱処理を行わなくともよい。

20

【 0 1 8 8 】

また、当該加熱処理は、酸化物絶縁膜 22 及び酸化物絶縁膜 24 を形成した後に行ってもよいが、酸化物絶縁膜 23 及び酸化物絶縁膜 25 を形成した後の加熱処理の方が、酸化物半導体膜 19c への酸素の移動が生じないと共に、酸化物半導体膜 19c が露出されているため酸化物半導体膜 19c から酸素が脱離し、酸素欠損が形成されるため、より導電性を有する膜を形成でき、好ましい。

【 0 1 8 9 】

ここでは、窒素及び酸素雰囲気で、350、1時間の加熱処理を行う。

【 0 1 9 0 】

次に、図 8（A）に示すように、窒化物絶縁膜 26 を形成する。

30

【 0 1 9 1 】

窒化物絶縁膜 26 は、窒化物絶縁膜 15 及び酸化物絶縁膜 16 と同様の方法を適宜用いて形成することができる。窒化物絶縁膜 26 をスパッタリング法、CVD 法等により形成することで、酸化物半導体膜 19c がプラズマに曝されるため、酸化物半導体膜 19c の酸素欠損量を増加させることができる。

【 0 1 9 2 】

また、酸化物半導体膜 19c は導電性が向上し、画素電極 19b となる。なお、窒化物絶縁膜 26 として、プラズマ CVD 法により窒化シリコン膜を形成すると、窒化シリコン膜に含まれる水素が酸化物半導体膜 19c に拡散するため、画素電極 19b の導電性を高めることができる。

40

【 0 1 9 3 】

窒化物絶縁膜 26 としてプラズマ CVD 法で窒化シリコン膜を形成する場合、プラズマ CVD 装置の真空排気された処理室内に載置された基板を 300 以上 400 以下、さらに好ましくは 320 以上 370 以下に保持することで、緻密な窒化シリコン膜を形成できるため好ましい。

【 0 1 9 4 】

窒化シリコン膜を形成する場合、シリコンを含む堆積性気体、窒素、及びアンモニアを原料ガスとして用いることが好ましい。原料ガスとして、窒素と比較して少量のアンモニアを用いることで、プラズマ中でアンモニアが解離し、活性種が発生する。当該活性種が、シリコンを含む堆積性気体に含まれるシリコン及び水素の結合、及び窒素の三重結合を

50

切断する。この結果、シリコン及び窒素の結合が促進され、シリコン及び水素の結合が少なく、欠陥が少なく、緻密な窒化シリコン膜を形成することができる。一方、原料ガスにおいて、窒素に対するアンモニアの量が多いと、シリコンを含む堆積性気体及び窒素それぞれの分解が進まず、シリコン及び水素結合が残存してしまい、欠陥が増大した、且つ粗な窒化シリコン膜が形成されてしまう。これらのため、原料ガスにおいて、アンモニアに対する窒素の流量比を5以上50以下、好ましくは10以上50以下とすることが好ましい。

【0195】

ここでは、プラズマCVD装置の処理室に、流量50 sccmのシラン、流量5000 sccmの窒素、及び流量100 sccmのアンモニアを原料ガスとし、処理室の圧力を100 Pa、基板温度を350 とし、27.12 MHzの高周波電源を用いて1000 Wの高周波電力を平行平板電極に供給したプラズマCVD法により、窒化物絶縁膜26として、厚さ50 nmの窒化シリコン膜を形成する。なお、プラズマCVD装置は電極面積が6000 cm²である平行平板型のプラズマCVD装置であり、供給した電力を単位面積あたりの電力（電力密度）に換算すると $1.7 \times 10^{-1} \text{ W/cm}^2$ である。

10

【0196】

次に、加熱処理を行ってもよい。該加熱処理の温度は、代表的には、150 以上400 以下、好ましくは300 以上400 以下、好ましくは320 以上370 以下とする。この結果、しきい値電圧のマイナスシフトを低減することができる。また、しきい値電圧の変動量を低減することができる。

20

【0197】

次に、図示しないが、窒化物絶縁膜26上に第5のフォトリソグラフィ工程によりマスクを形成した後、該マスクを用いて、窒化物絶縁膜26をエッチングして、導電膜21a、21bと同時に形成される導電膜を露出させると共に窒化物絶縁膜27を形成する。該導電膜は、後に形成されるコモン電極29と接続される。

【0198】

次に、図8(B)に示すように、窒化物絶縁膜27上に、後にコモン電極29となる導電膜28を形成する。

【0199】

導電膜28は、スパッタリング法、CVD法、蒸着法等により導電膜を形成する。

30

【0200】

次に、導電膜28上に、第6のフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて導電膜28の一部をエッチングして、図8(C)に示すように、コモン電極29を形成する。なお、図示しないが、コモン電極29は、導電膜13と同時に形成された接続端子、または導電膜21a、21bと同時に形成された接続端子と接続する。この後、マスクを除去する。

【0201】

以上の工程により、トランジスタ102を作製すると共に、容量素子105を作製することができる。

【0202】

本実施の形態に示す表示装置の素子基板は、信号線と交差する方向に縞状に延伸した領域を有するコモン電極が形成される。このため、コントラストの優れた表示装置を作製することができる。

40

【0203】

また、本実施の形態に示す表示装置の素子基板は、トランジスタの酸化物半導体膜と同時に、画素電極が形成されるため、6枚のフォトリソグラフィを用いてトランジスタ102及び容量素子105を作製することが可能である。画素電極は容量素子の一方の電極として機能する。また、コモン電極は、容量素子の他方の電極として機能する。これらのため、容量素子を形成するために、新たに導電膜を形成する工程が不要であり、作製工程を削減できる。また、容量素子は透光性を有する。この結果、容量素子の占有面積を大きくしつつ

50

、画素の開口率を高めることができる。

【0204】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0205】

<変形例1>

実施の形態1に示す表示装置において、コモン電極に接続するコモン線を有する構造について、図9を用いて説明する。

【0206】

図9(A)は、表示装置に含まれる画素103a、103b、103cの上面図であり、図9(A)の一点鎖線A-B、C-Dの断面図を図9(B)に示す。

10

【0207】

図9(A)に示すように、信号線として機能する導電膜21aと平行または略平行な方向に延伸するコモン線21cが形成される。ここで、コモン電極29の構成を分かりやすくするため、ハッチングを用いてコモン電極29の形状を説明する。コモン電極29は、左下がりハッチングで示した複数の第1の領域と、右下がりハッチングで示した第2の領域とを有する。なお、複数の第1の領域は、縞状の領域である。第2の領域は、信号線として機能する導電膜21aと平行または略平行な方向に延伸する。また、第2の領域は、複数の第1の領域(縞状の領域)と接続するため、接続領域ともいえる。コモン線21cは、コモン電極29の接続領域(第2の領域)と重なる。

20

【0208】

コモン線21cは、1画素ごとに設けてもよい。または、コモン線21cは、複数の画素ごとに設けてもよい。たとえば、図9(A)に示すように、3つの画素に対して1本のコモン線21cを設けることで、表示装置においてコモン線の専有面積を低減することが可能である。この結果、画素の面積及び画素の開口率を高めることが可能である。

【0209】

また、画素電極19b及びコモン電極29が重なる領域において、画素電極19bと、コモン電極29の接続領域(第2の領域)との間で発生する電界では、液晶分子が駆動されにくい。このため、コモン電極29の接続領域において、画素電極19bと重なる領域を低減することで、液晶分子が駆動される領域を増加させることが可能となり、開口率を向上することができる。例えば、図9(A)に示すように、コモン電極29の接続領域を、画素電極19bと重ならない位置に設けることで、画素電極19bとコモン電極29の接続領域との重なる面積を低減することが可能であり、画素の開口率を高めることが可能である。

30

【0210】

なお、図9(A)において、3つの画素103a、103b、103cに対して1本のコモン線21cを設けているが、2つの画素に対して1本のコモン線を設けてもよい。または、4以上の画素に対して1本のコモン線を設けてもよい。

【0211】

図9(B)に示すように、コモン線21cは、信号線として機能する導電膜21aと同時に形成することができる。また、コモン電極29は、酸化物絶縁膜23、酸化物絶縁膜25、及び窒化物絶縁膜27に形成される開口部42において、コモン線21cと接続する。

40

【0212】

コモン電極29を形成する材料と比較して、導電膜21aを形成する材料の抵抗率が低いため、コモン電極29及びコモン線21cの抵抗を低減することが可能である。

【0213】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0214】

50

(実施の形態 3)

本実施の形態では、実施の形態 2 と異なる表示装置及びその作製方法について図面を参照して説明する。本実施の形態では、高精細な表示装置に含まれるトランジスタにおいて、光漏れを低減することが可能なソース電極及びドレイン電極を有する点が、実施の形態 2 と異なる。なお、実施の形態 2 と重複する構成は説明を省略する。

【0215】

図 10 は、本実施の形態に示す表示装置の上面図である。ソース電極及びドレイン電極の一方として機能する導電膜 21b の上面形状が L 字であることを特徴とする。すなわち、導電膜 21b は、走査線として機能する導電膜 13 と垂直な方向に延伸する領域 21b __ 1 と、該導電膜 13 と平行または略平行な方向に延伸する領域 21b __ 2 とが接続した平面形状を有し、且つ該領域 21b __ 2 が、上面図において、導電膜 13、画素電極 19b、及びコモン電極 29 の一以上と重なることを特徴とする。または、導電膜 21b は、該導電膜 13 と平行または略平行な方向に延伸する領域 21b __ 2 を有し、該領域 21b __ 2 が、上面図において、導電膜 13 と、画素電極 19b またはコモン電極 29 との間に位置することを特徴とする。

10

【0216】

高精細な表示装置において、画素の面積が縮小されるため、走査線として機能する導電膜 13 及びコモン電極 29 の間隔が狭まる。黒表示の画素において、トランジスタがオン状態となる電圧が、走査線として機能する導電膜 13 に印加されると、画素電極 19b 及び走査線として機能する導電膜 13 との間に、電界が発生してしまう。この結果、液晶分子が意図しない方向に回転してしまい、光漏れの原因となる。

20

【0217】

しかしながら、本実施の形態に示す表示装置に含まれるトランジスタにおいて、ソース電極及びドレイン電極の一方として機能する導電膜 21b において、導電膜 13、画素電極 19b、及びコモン電極 29 の一以上と重なる領域 21b __ 2 を有する、または、上面図において、導電膜 13 と、画素電極 19b またはコモン電極 29 との間に位置する領域 21b __ 2 を有する。この結果、領域 21b __ 2 が、走査線として機能する導電膜 13 の電界を遮蔽するため、該導電膜 13 及び画素電極 19b の間に発生する電界を抑制することが可能であり、光漏れを低減することが可能である。

30

【0218】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0219】

(実施の形態 4)

本実施の形態では、実施の形態 2 及び実施の形態 3 と異なる表示装置及びその作製方法について図面を参照して説明する。本実施の形態では、高精細な表示装置において、光漏れを低減することが可能なコモン電極を有する点が実施の形態 2 と異なる。なお、実施の形態 2 と重複する構成は説明を省略する。

【0220】

図 11 は、本実施の形態に示す表示装置の上面図である。コモン電極 29a は、信号線として機能する導電膜 21a と交差する方向に延伸する縞状の領域 29a __ 1 と、該縞状の領域と接続し、且つ走査線として機能する導電膜 13 と重なる領域 29a __ 2 を有することを特徴とする。

40

【0221】

高精細な表示装置において、画素の面積が縮小されるため、走査線として機能する導電膜 13 及び画素電極 19b の間隔が狭まる。走査線として機能する導電膜 13 に電圧が印加されると、該導電膜 13 及び画素電極 19b の間に電界が発生してしまう。この結果、液晶分子が意図しない方向に動作してしまい、光漏れの原因となる。

【0222】

しかしながら、本実施の形態に示す表示装置は、走査線として機能する導電膜 13 と交

50

差する領域 29 a __ 2 を有するコモン電極 29 a を有する。この結果、走査線として機能する導電膜 13 とコモン電極 29 a の間に発生する電界を抑制することが可能であり、光漏れを低減することが可能である。

【0223】

なお、本発明の実施形態の一態様の上面図は、これに限定されない。様々な構成をとることができる。例えば、コモン電極 29 a は、図 24 や図 25 のように、走査線として機能する導電膜 13 の一部と重なる領域を有してもよい。トランジスタの酸化物半導体膜 19 a に形成されるチャネル領域は、コモン電極 29 a と重ならない。この結果、チャネル領域へコモン電極 29 a の電界が加わらないため、トランジスタのリーク電流を低減することができる。また、図 25 に示すコモン電極 29 a は、走査線として機能する導電膜 13 及び信号線として機能する導電膜 21 a と重なる領域を有するため、導電膜 13 及び導電膜 21 a の電界をコモン電極 29 a で遮蔽することができるため、液晶分子の配向乱れを低減することができる。

10

【0224】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0225】

(実施の形態 5)

本実施の形態では、実施の形態 2 と異なる表示装置及びその作製方法について図面を参照して説明する。本実施の形態では、トランジスタにおいて異なるゲート電極の間に酸化物半導体膜が設けられている構造、即ちデュアルゲート構造のトランジスタである点が実施の形態 2 と異なる。なお、実施の形態 2 と重複する構成は説明を省略する。

20

【0226】

表示装置に含まれる素子基板の具体的な構成について説明する。本実施の形態に示す素子基板は、図 12 に示すように、ゲート電極として機能する導電膜 13、酸化物半導体膜 19 a、導電膜 21 a、21 b、及び酸化物絶縁膜 25 それぞれの一部または全部に重なるゲート電極として機能する導電膜 29 b を有する点が実施の形態 2 と異なる。ゲート電極として機能する導電膜 29 b は、開口部 41 a 及び 41 b において、ゲート電極として機能する導電膜 13 と接続する。

30

【0227】

次いで、図 12 に示すトランジスタ 102 a は、チャネルエッチ型のトランジスタである。なお、A - B は、トランジスタ 102 a のチャネル長方向、及び容量素子 105 a の断面図であり、C - D における断面図は、トランジスタ 102 a のチャネル幅方向、及びゲート電極として機能する導電膜 13 及びゲート電極として機能する導電膜 29 b の接続部における断面図である。

【0228】

図 12 に示すトランジスタ 102 a は、デュアルゲート構造のトランジスタであり、基板 11 上に設けられるゲート電極として機能する導電膜 13 を有する。また、基板 11 及びゲート電極として機能する導電膜 13 上に形成される窒化物絶縁膜 15 と、窒化物絶縁膜 15 上に形成される酸化物絶縁膜 17 と、窒化物絶縁膜 15 及び酸化物絶縁膜 17 を介して、ゲート電極として機能する導電膜 13 と重なる酸化物半導体膜 19 a と、酸化物半導体膜 19 a に接する、ソース電極及びドレイン電極として機能する導電膜 21 a、21 b とを有する。また、酸化物絶縁膜 17、酸化物半導体膜 19 a、及びソース電極及びドレイン電極として機能する導電膜 21 a、21 b 上には、酸化物絶縁膜 23 が形成され、酸化物絶縁膜 23 上には酸化物絶縁膜 25 が形成される。窒化物絶縁膜 15、酸化物絶縁膜 23、酸化物絶縁膜 25、導電膜 21 b 上には窒化物絶縁膜 27 が形成される。また、画素電極 19 b が、酸化物絶縁膜 17 上に形成される。画素電極 19 b は、ソース電極及びドレイン電極として機能する導電膜 21 a、21 b の一方、ここでは導電膜 21 b に接続する。また、コモン電極 29、及びゲート電極として機能する導電膜 29 b が窒化物絶縁膜 27 上に形成される。

40

50

【0229】

C - Dにおける断面図に示すように、窒化物絶縁膜15及び窒化物絶縁膜27に設けられる開口部41a及び41bにおいて、ゲート電極として機能する導電膜29bは、ゲート電極として機能する導電膜13と接続する。即ち、ゲート電極として機能する導電膜13及びゲート電極として機能する導電膜29bは同電位である。

【0230】

このため、トランジスタ102aの各ゲート電極に同電位の電圧を印加することで、初期特性バラツキの低減、-GBTストレス試験の劣化の抑制及び異なるドレイン電圧におけるオン電流の立ち上がり電圧の変動の抑制が可能である。また、酸化物半導体膜19aにおいてキャリアの流れる領域が膜厚方向においてより大きくなるため、キャリアの移動量が增加する。この結果、トランジスタ102aのオン電流が大きくなると共に、電界効果移動度が高くなり、代表的には電界効果移動度が $20\text{ cm}^2/\text{V}\cdot\text{s}$ 以上となる。

10

【0231】

本実施の形態に示すトランジスタ102a上には分離された酸化物絶縁膜23、25が形成される。分離された酸化物絶縁膜23、25が酸化物半導体膜19aと重畳する。また、チャネル幅方向の断面図において、酸化物半導体膜19aの外側に酸化物絶縁膜23及び酸化物絶縁膜25の端部が位置する。また、図12に示すチャネル幅方向において、ゲート電極として機能する導電膜29bは、酸化物絶縁膜23及び酸化物絶縁膜25を介して、酸化物半導体膜19aの側面と対向する。

【0232】

20

エッチング等で加工された酸化物半導体膜の端部においては、加工におけるダメージにより欠陥が形成されると共に、不純物付着などにより汚染される。このため、電界などのストレスが与えられることによって活性化しやすく、それによりn型（低抵抗）となりやすい。そのため、ゲート電極として機能する導電膜13と重なる酸化物半導体膜19aの端部において、n型化しやすくなる。当該n型化された端部が、ソース電極及びドレイン電極として機能する導電膜21a、21bの間に設けられると、n型化された領域がキャリアのパスとなってしまう、寄生チャネルが形成される。しかしながら、C - Dの断面図に示すように、チャネル幅方向において、ゲート電極として機能する導電膜29bが、酸化物絶縁膜23、25を介して、酸化物半導体膜19aの側面と対向すると、ゲート電極として機能する導電膜29bの電界の影響により、酸化物半導体膜19aの側面、または側面及びその近傍を含む領域における寄生チャネルの発生が抑制される。この結果、しきい値電圧におけるドレイン電流の上昇が急峻である、電気特性の優れたトランジスタとなる。

30

【0233】

コモン電極は、信号線と交差する方向に縞状に延伸した領域を有する。このため、画素電極19b及び導電膜21a近傍において、液晶分子の意図しない配向を防ぐことが可能であり、光漏れを抑制することができる。この結果、コントラストの優れた表示装置を作製することができる。

【0234】

また、容量素子105aにおいて、画素電極19bは、酸化物半導体膜19aと同時に形成された膜であり、且つ不純物を含むことにより導電性が高められた膜である。または、画素電極19bは、酸化物半導体膜19aと同時に形成された膜であり、プラズマダメージ等により酸素欠損が形成され、導電性が高められた膜である。または、画素電極19bは、酸化物半導体膜19aと同時に形成された膜であり、且つ不純物を含むと共に、プラズマダメージ等により酸素欠損が形成され、導電性が高められた膜である。

40

【0235】

本実施の形態に示す表示装置の素子基板は、トランジスタの酸化物半導体膜と同時に、画素電極が形成される。画素電極は容量素子の一方の電極として機能する。また、コモン電極は容量素子の他方の電極として機能する。これらのため、容量素子を形成するために、新たに導電膜を形成する工程が不要であり、作製工程を削減できる。また、容量素子は

50

透光性を有する。この結果、容量素子の占有面積を大きくしつつ、画素の開口率を高めることができる。

【0236】

以下に、トランジスタ102aの構成の詳細について説明する。なお、実施の形態2と同じ符号の構成については、説明を省略する。

【0237】

ゲート電極として機能する導電膜29bは、実施の形態2に示すコモン電極29と同様の材料を適宜用いることができる。

【0238】

次に、図12に示すトランジスタ102a及び容量素子105aの作製方法について、10

【0239】

実施の形態2と同様に、図6乃至図8(A)の工程を経て、基板11上にゲート電極として機能する導電膜13、窒化物絶縁膜15、酸化物絶縁膜16、酸化物半導体膜19a、画素電極19b、ソース電極及びドレイン電極として機能する導電膜21a、21b、酸化物絶縁膜22、酸化物絶縁膜24、及び窒化物絶縁膜26をそれぞれ形成する。当該工程においては、第1のフォトリソグラフィ工程を用いたフォトリソグラフィ工程を行う。

【0240】

次に、窒化物絶縁膜26上に第5のフォトリソグラフィ工程によりマスクを形成した後、該マスクを用いて窒化物絶縁膜26の一部をエッチングして、図13(A)に示すように、開口部41a及び41bを有する窒化物絶縁膜27を形成する。20

【0241】

次に、図13(B)に示すように、ゲート電極として機能する導電膜13、導電膜21b、及び窒化物絶縁膜27上に、後にコモン電極29、ゲート電極として機能する導電膜29bとなる導電膜28を形成する。

【0242】

次に、導電膜28上に、第6のフォトリソグラフィ工程によりマスクを形成する。次に、該マスクを用いて導電膜28の一部をエッチングして、図13(C)に示すように、コモン電極29及びゲート電極として機能する導電膜29bを形成する。この後、マスクを除去する。30

【0243】

以上の工程により、トランジスタ102aを作製すると共に、容量素子105aを作製することができる。

【0244】

本実施の形態に示すトランジスタでは、チャネル幅方向において、ゲート電極として機能するコモン電極29が、酸化物絶縁膜23、25を介して、酸化物半導体膜19aの側面と対向するため、ゲート電極として機能する導電膜29bの電界の影響により、酸化物半導体膜19aの側面、または側面及びその近傍を含む領域における寄生チャネルの発生が抑制される。この結果、しきい値電圧におけるドレイン電流の上昇が急峻である、電気特性の優れたトランジスタとなる。40

【0245】

本実施の形態に示す表示装置の素子基板は、信号線と交差する方向に縞状に延伸した領域を有するコモン電極が形成される。このため、コントラストの優れた表示装置を作製することができる。

【0246】

また、本実施の形態に示す表示装置の素子基板は、トランジスタの酸化物半導体膜と同時に、画素電極が形成される。画素電極は容量素子の一方の電極として機能する。また、コモン電極は、容量素子の他方の電極として機能する。これらのため、容量素子を形成す50

るために、新たに導電膜を形成する工程が不要であり、作製工程を削減できる。また、容量素子は透光性を有する。この結果、容量素子の占有面積を大きくしつつ、画素の開口率を高めることができる。

【0247】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0248】

(実施の形態6)

実施の形態2乃至実施の形態5に示すトランジスタに設けられるソース電極及びドレイン電極として機能する導電膜21a、21bとして、タングステン、チタン、アルミニウム、銅、モリブデン、クロム、またはタンタル単体若しくはこれらの合金等の酸素と結合しやすい導電材料を用いることができる。この結果、酸化物半導体膜19aに含まれる酸素とソース電極及びドレイン電極として機能する導電膜21a、21bに含まれる導電材料とが結合し、酸化物半導体膜19aにおいて、酸素欠損領域が形成される。また、酸化物半導体膜19aにソース電極及びドレイン電極として機能する導電膜21a、21bを形成する導電材料の構成元素の一部が混入する場合もある。これらの結果、酸化物半導体膜19aにおいて、ソース電極及びドレイン電極として機能する導電膜21a、21bと接する領域近傍に、低抵抗領域が形成される。低抵抗領域は、ソース電極及びドレイン電極として機能する導電膜21a、21bに接し、且つ酸化物絶縁膜17と、ソース電極及びドレイン電極として機能する導電膜21a、21bの間に形成される。低抵抗領域は、導電性が高いため、酸化物半導体膜19aとソース電極及びドレイン電極として機能する導電膜21a、21bとの接触抵抗を低減することが可能であり、トランジスタのオン電流を増大させることが可能である。

【0249】

また、ソース電極及びドレイン電極として機能する導電膜21a、21bを、上記酸素と結合しやすい導電材料と、窒化チタン、窒化タンタル、ルテニウム等の酸素と結合しにくい導電材料との積層構造としてもよい。このような積層構造とすることで、ソース電極及びドレイン電極として機能する導電膜21a、21bと酸化物絶縁膜23との界面において、ソース電極及びドレイン電極として機能する導電膜21a、21bの酸化を防ぐことが可能であり、ソース電極及びドレイン電極として機能する導電膜21a、21bの高抵抗化を抑制することが可能である。

【0250】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0251】

(実施の形態7)

本実施の形態では、実施の形態2乃至実施の形態5と比較して、酸化物半導体膜の欠陥量をさらに低減することが可能なトランジスタを有する表示装置について図面を参照して説明する。本実施の形態で説明するトランジスタは、実施の形態2乃至実施の形態5と比較して、複数の酸化物半導体膜を有する多層膜を有する点異なる。ここでは、実施の形態2を用いて、トランジスタの詳細を説明する。

【0252】

図14に、表示装置が有する素子基板の断面図を示す。図14は、図4の一点鎖線A-B、C-D間の断面図に相当する。

【0253】

図14(A)に示すトランジスタ102bは、窒化物絶縁膜15及び酸化物絶縁膜17を介して、ゲート電極として機能する導電膜13と重なる多層膜37aと、多層膜37aに接するソース電極及びドレイン電極として機能する導電膜21a、21bとを有する。また、窒化物絶縁膜15及び酸化物絶縁膜17、多層膜37a、及びソース電極及びドレイン電極として機能する導電膜21a、21b上には、酸化物絶縁膜23、酸化物絶縁膜

25、及び窒化物絶縁膜27が形成される。

【0254】

図14(A)に示す容量素子105bは、窒化物絶縁膜17上に形成される多層膜37bと、多層膜37bに接する窒化物絶縁膜27と、窒化物絶縁膜27に接する共通電極29とを有する。多層膜37bは、窒化物半導体膜19f及び窒化物半導体膜39bを有する。即ち、多層膜37bは2層構造である。また、多層膜37bは画素電極として機能する。

【0255】

本実施の形態に示すトランジスタ102bにおいて、多層膜37aは、窒化物半導体膜19a及び窒化物半導体膜39aを有する。即ち、多層膜37aは2層構造である。また、窒化物半導体膜19aの一部がチャネル領域として機能する。また、窒化物半導体膜39aに接するように、窒化物絶縁膜23が形成されており、窒化物絶縁膜23に接するように窒化物絶縁膜25が形成されている。即ち、窒化物半導体膜19aと窒化物絶縁膜23との間に、窒化物半導体膜39aが設けられている。

【0256】

窒化物半導体膜39aは、窒化物半導体膜19aを構成する元素の一種以上から構成される窒化物膜である。このため、窒化物半導体膜19aと窒化物半導体膜39aとの界面において、界面散乱が起こりにくい。従って、該界面においてはキャリアの動きが阻害されないため、トランジスタの電界効果移動度が高くなる。

【0257】

窒化物半導体膜39aは、代表的には、In-Ga窒化物膜、In-Zn窒化物膜、In-M-Zn窒化物膜(Mは、Al、Ga、Y、Zr、La、Ce、またはNd)であり、且つ窒化物半導体膜19aよりも伝導帯の下端のエネルギーが真空準位に近く、代表的には、窒化物半導体膜39aの伝導帯の下端のエネルギーと、窒化物半導体膜19aの伝導帯の下端のエネルギーとの差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下である。即ち、窒化物半導体膜39aの電子親和力と、窒化物半導体膜19aの電子親和力との差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下である。

【0258】

窒化物半導体膜39aは、Inを含むことで、キャリア移動度(電子移動度)が高くなるため好ましい。

【0259】

窒化物半導体膜39aとして、Al、Ga、Y、Zr、La、Ce、またはNdをInより高い原子数比で有することで、以下の効果を有する場合がある。(1)窒化物半導体膜39aのエネルギーギャップを大きくする。(2)窒化物半導体膜39aの電子親和力を小さくする。(3)外部からの不純物の拡散を低減する。(4)窒化物半導体膜19aと比較して、絶縁性が高くなる。(5)Al、Ga、Y、Zr、La、Ce、またはNdは、酸素との結合力が強い金属元素であるため、酸素欠損が生じにくくなる。

【0260】

窒化物半導体膜39aがIn-M-Zn窒化物膜であるとき、InおよびMの和を100atomic%としたとき、InとMの原子数比率は、好ましくは、Inが50atomic%未満、Mが50atomic%以上、さらに好ましくは、Inが25atomic%未満、Mが75atomic%以上とする。

【0261】

また、窒化物半導体膜19a及び窒化物半導体膜39aが、In-M-Zn窒化物膜(Mは、Al、Ga、Y、Zr、La、Ce、またはNd)の場合、窒化物半導体膜19aと比較して、窒化物半導体膜39aに含まれるM(Al、Ga、Y、Zr、La、Ce、またはNd)の原子数比が大きく、代表的には、窒化物半導体膜19aに含まれる上記原

10

20

30

40

50

子と比較して、1.5倍以上、好ましくは2倍以上、さらに好ましくは3倍以上高い原子数比である。

【0262】

また、酸化物半導体膜19a及び酸化物半導体膜39aが、In-M-Zn酸化物膜(MはAl、Ga、Y、Zr、La、Ce、またはNd)の場合、酸化物半導体膜39aを $\text{In}:\text{M}:\text{Zn} = x_1:y_1:z_1$ [原子数比]、酸化物半導体膜19aを $\text{In}:\text{M}:\text{Zn} = x_2:y_2:z_2$ [原子数比]とすると、 y_1/x_1 が y_2/x_2 よりも大きく、好ましくは、 y_1/x_1 が y_2/x_2 よりも1.5倍以上である。さらに好ましくは、 y_1/x_1 が y_2/x_2 よりも2倍以上大きく、より好ましくは、 y_1/x_1 が y_2/x_2 よりも3倍以上大きい。

10

【0263】

酸化物半導体膜19aがIn-M-Zn酸化物膜(Mは、Al、Ga、Y、Zr、La、Ce、またはNd)の場合、酸化物半導体膜19aを成膜するために用いるターゲットにおいて、金属元素の原子数比を $\text{In}:\text{M}:\text{Zn} = x_1:y_1:z_1$ とすると、 x_1/y_1 は、1/3以上6以下、さらには1以上6以下であって、 z_1/y_1 は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、 z_1/y_1 を1以上6以下とすることで、酸化物半導体膜19aとしてCAAC-OS膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、 $\text{In}:\text{M}:\text{Zn} = 1:1:1$ 、 $\text{In}:\text{M}:\text{Zn} = 1:1:1.2$ 、 $\text{In}:\text{M}:\text{Zn} = 3:1:2$ 等がある。

20

【0264】

酸化物半導体膜39aがIn-M-Zn酸化物膜(Mは、Al、Ga、Y、Zr、La、Ce、またはNd)の場合、酸化物半導体膜39aを成膜するために用いるターゲットにおいて、金属元素の原子数比を $\text{In}:\text{M}:\text{Zn} = x_2:y_2:z_2$ とすると、 $x_2/y_2 < x_1/y_1$ であって、 z_2/y_2 は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、 z_2/y_2 を1以上6以下とすることで、酸化物半導体膜39aとしてCAAC-OS膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、 $\text{In}:\text{M}:\text{Zn} = 1:3:2$ 、 $\text{In}:\text{M}:\text{Zn} = 1:3:4$ 、 $\text{In}:\text{M}:\text{Zn} = 1:3:6$ 、 $\text{In}:\text{M}:\text{Zn} = 1:3:8$ 、 $\text{In}:\text{M}:\text{Zn} = 1:4:4$ 、 $\text{In}:\text{M}:\text{Zn} = 1:4:5$ 、 $\text{In}:\text{M}:\text{Zn} = 1:6:8$ 等がある。

30

【0265】

なお、酸化物半導体膜19a及び酸化物半導体膜39aの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス40%の変動を含む。

【0266】

酸化物半導体膜39aは、後に形成する酸化物絶縁膜25を形成する際の、酸化物半導体膜19aへのダメージ緩和膜としても機能する。

【0267】

酸化物半導体膜39aの厚さは、3nm以上100nm以下、好ましくは3nm以上50nm以下とする。

【0268】

また、酸化物半導体膜39aは、酸化物半導体膜19aと同様に、例えば非単結晶構造でもよい。非単結晶構造は、例えば、後述するCAAC-OS(C Axis Aligned-Crystalline Oxide Semiconductor)、多結晶構造、後述する微結晶構造、または非晶質構造を含む。

40

【0269】

酸化物半導体膜39aは、例えば非晶質構造でもよい。非晶質構造の酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。

【0270】

なお、酸化物半導体膜19a及び酸化物半導体膜39aそれぞれにおいて、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、CAAC-OSの領域、及び単結晶構造の領域の二種以上の領域を有する混合膜を構成してもよい。混合膜は、例えば、非晶質構

50

造の領域、微結晶構造の領域、多結晶構造の領域、C A A C - O S の領域、単結晶構造の領域のいずれか二種以上の領域を有する単層構造の場合がある。また、混合膜は、例えば、非晶質構造の領域、微結晶構造の領域、多結晶構造の領域、C A A C - O S の領域、単結晶構造の領域のいずれか二種以上の領域が積層した積層構造を有する場合がある。

【 0 2 7 1 】

ここでは、酸化物半導体膜 1 9 a 及び酸化物絶縁膜 2 3 の間に、酸化物半導体膜 3 9 a が設けられている。このため、酸化物半導体膜 3 9 a と酸化物絶縁膜 2 3 の間において、不純物及び欠陥によりキャリアトラップが形成されても、当該キャリアトラップと酸化物半導体膜 1 9 a との間には隔たりがある。この結果、酸化物半導体膜 1 9 a を流れる電子がキャリアトラップに捕獲されにくく、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。また、キャリアトラップに電子が捕獲されると、該電子がマイナスの固定電荷となってしまう。この結果、トランジスタのしきい値電圧が変動してしまう。しかしながら、酸化物半導体膜 1 9 a とキャリアトラップとの間に隔たりがあるため、キャリアトラップにおける電子の捕獲を削減することが可能であり、しきい値電圧の変動量を低減することができる。

10

【 0 2 7 2 】

また、酸化物半導体膜 3 9 a は、外部からの不純物を遮蔽することが可能であるため、外部から酸化物半導体膜 1 9 a へ移動する不純物量を低減することが可能である。また、酸化物半導体膜 3 9 a は、酸素欠損を形成しにくい。これらのため、酸化物半導体膜 1 9 a における不純物濃度及び酸素欠損量を低減することが可能である。

20

【 0 2 7 3 】

なお、酸化物半導体膜 1 9 a 及び酸化物半導体膜 3 9 a は、各膜を単に積層するのではなく連続接合（ここでは特に伝導帯の下端のエネルギーが各膜の間で連続的に変化する構造）が形成されるように作製する。すなわち、各膜の界面にトラップ中心や再結合中心のような欠陥準位を形成する不純物が存在しないような積層構造とする。仮に、積層された酸化物半導体膜 1 9 a 及び酸化物半導体膜 3 9 a の間に不純物が混在していると、エネルギーバンドの連続性が失われ、界面でキャリアがトラップされ、あるいは再結合して、消滅してしまう。

【 0 2 7 4 】

連続接合を形成するためには、ロードロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。スパッタリング装置における各チャンバーは、酸化物半導体膜にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて高真空排気（ 5×10^{-7} Pa 乃至 1×10^{-4} Pa 程度まで）することが好ましい。または、ターボ分子ポンプとコールドトラップを組み合わせることで排気系からチャンバー内に気体、特に炭素または水素を含む気体が逆流しないようにしておくことが好ましい。

30

【 0 2 7 5 】

なお、多層膜 3 7 a の代わりに、図 1 4 (B) に示すトランジスタ 1 0 2 c のように、多層膜 3 8 a を有してもよい。

40

【 0 2 7 6 】

また、多層膜 3 7 b の代わりに、図 1 4 (B) に示す容量素子 1 0 5 c のように、多層膜 3 8 b を有してもよい。

【 0 2 7 7 】

多層膜 3 8 a は、酸化物半導体膜 4 9 a 、酸化物半導体膜 1 9 a 、及び酸化物半導体膜 3 9 a を有する。即ち、多層膜 3 8 a は 3 層構造である。また、酸化物半導体膜 1 9 a がチャネル領域として機能する。

【 0 2 7 8 】

酸化物半導体膜 4 9 a は、酸化物半導体膜 3 9 a と同様の材料及び形成方法を適宜用いることができる。

50

【0279】

多層膜38bは、酸化物半導体膜49b、酸化物半導体膜19f、及び酸化物半導体膜39bを有する。即ち、多層膜38bは3層構造である。また、多層膜38bは画素電極として機能する。

【0280】

酸化物半導体膜19fは、画素電極19bと同様の材料及び形成方法を適宜用いることができる。酸化物半導体膜49bは、酸化物半導体膜39bと同様の材料及び形成方法を適宜用いることができる。

【0281】

また、酸化物絶縁膜17及び酸化物半導体膜49aが接する。即ち、酸化物絶縁膜17と酸化物半導体膜19aとの間に、酸化物半導体膜49aが設けられている。

10

【0282】

また、多層膜38a及び酸化物絶縁膜23が接する。また、酸化物半導体膜39a及び酸化物絶縁膜23が接する。即ち、酸化物半導体膜19aと酸化物絶縁膜23との間に、酸化物半導体膜39aが設けられている。

【0283】

酸化物半導体膜49aは、酸化物半導体膜19aより膜厚が小さいと好ましい。酸化物半導体膜49aの厚さを1nm以上5nm以下、好ましくは1nm以上3nm以下とすることで、トランジスタのしきい値電圧の変動量を低減することが可能である。

【0284】

本実施の形態に示すトランジスタは、酸化物半導体膜19a及び酸化物絶縁膜23の間に、酸化物半導体膜39aが設けられている。このため、酸化物半導体膜39aと酸化物絶縁膜23の間において、不純物及び欠陥によりキャリアトラップが形成されても、当該キャリアトラップと酸化物半導体膜19aの間には隔りがある。この結果、酸化物半導体膜19aを流れる電子がキャリアトラップに捕獲されにくく、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。また、キャリアトラップに電子が捕獲されると、該電子がマイナスの固定電荷となってしまう。この結果、トランジスタのしきい値電圧が変動してしまう。しかしながら、酸化物半導体膜19aとキャリアトラップとの間に隔りがあるため、キャリアトラップにおける電子の捕獲を削減することが可能であり、しきい値電圧の変動量を低減することができる。

20

30

【0285】

また、酸化物半導体膜39aは、外部からの不純物を遮蔽することが可能であるため、外部から酸化物半導体膜19aへ移動する不純物量を低減することが可能である。また、酸化物半導体膜39aは、酸素欠損を形成しにくい。これらのため、酸化物半導体膜19aにおける不純物濃度及び酸素欠損量を低減することが可能である。

【0286】

また、酸化物絶縁膜17と酸化物半導体膜19aとの間に、酸化物半導体膜49aが設けられており、酸化物半導体膜19aと酸化物絶縁膜23との間に、酸化物半導体膜39aが設けられているため、酸化物半導体膜49aと酸化物半導体膜19aとの界面近傍におけるシリコンや炭素の濃度、酸化物半導体膜19aにおけるシリコンや炭素の濃度、または酸化物半導体膜39aと酸化物半導体膜19aとの界面近傍におけるシリコンや炭素の濃度を低減することができる。これらの結果、多層膜38aにおいて、一定光電流測定法で導出される吸収係数は、 $1 \times 10^{-3} / \text{cm}$ 未満、好ましくは $1 \times 10^{-4} / \text{cm}$ 未満となり、局在準位が極めて少ない。

40

【0287】

このような構造を有するトランジスタ102cは、多層膜38aにおいて欠陥が極めて少ないため、トランジスタの電気特性を向上させることが可能であり、代表的には、オン電流の増大及び電界効果移動度の向上が可能である。また、ストレス試験の一例であるBTストレス試験及び光BTストレス試験におけるしきい値電圧の変動量が少なく、信頼性が高い。

50

【0288】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0289】

(実施の形態8)

本実施の形態では、上記実施の形態で説明した表示装置に含まれているトランジスタにおいて、酸化物半導体膜に適用可能な一態様について説明する。

【0290】

酸化物半導体膜は、単結晶構造の酸化物半導体(以下、単結晶酸化物半導体という。)、多結晶構造の酸化物半導体(以下、多結晶酸化物半導体という。)、微結晶構造の酸化物半導体(以下、微結晶酸化物半導体という。)、及び非晶質構造の酸化物半導体(以下、非晶質酸化物半導体という。)-以上で構成されてもよい。また、酸化物半導体膜は、CAAC-OS膜で構成されていてもよい。また、酸化物半導体膜は、非晶質酸化物半導体及び結晶粒を有する酸化物半導体で構成されていてもよい。以下に、代表例として、CAAC-OS及び微結晶酸化物半導体について説明する。

【0291】

<CAAC-OS>

CAAC-OS膜は、複数の結晶部を有する酸化物半導体膜の一つである。また、CAAC-OS膜に含まれる結晶部は、c軸配向性を有する。平面TEM像において、CAAC-OS膜に含まれる結晶部の面積が 2500nm^2 以上、さらに好ましくは $5\mu\text{m}^2$ 以上、さらに好ましくは $1000\mu\text{m}^2$ 以上である。また、断面TEM像において、該結晶部を50%以上、好ましくは80%以上、さらに好ましくは95%以上有することで、単結晶に近い物性の薄膜となる。

【0292】

CAAC-OS膜を透過型電子顕微鏡(TEM: Transmission Electron Microscope)によって観察すると、結晶部同士の明確な境界、即ち結晶粒界(グレインバウンダリーともいう。)を確認することが困難である。そのため、CAAC-OS膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0293】

CAAC-OS膜を、試料面と概略平行な方向からTEMによって観察(断面TEM観察)すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS膜の膜を形成する面(被形成面ともいう。)または上面の凹凸を反映した形状であり、CAAC-OS膜の被形成面または上面と平行に配列する。なお、本明細書において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

【0294】

一方、CAAC-OS膜を、試料面と概略垂直な方向からTEMによって観察(平面TEM観察)すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0295】

なお、CAAC-OS膜に対し、電子線回折を行うと、配向性を示すスポット(輝点)が観測される。

【0296】

断面TEM観察及び平面TEM観察より、CAAC-OS膜の結晶部は配向性を有していることがわかる。

【0297】

CAAC-OS膜に対し、X線回折(XRD: X-Ray Diffraction)

装置を用いて構造解析を行うと、C A A C - O S 膜の o u t - o f - p l a n e 法による解析では、回折角 (2θ) が 31° 近傍にピークが現れる場合がある。このピークは、I n - G a - Z n 酸化物の結晶の ($00x$) 面 (x は整数) に帰属されることから、C A A C - O S 膜の結晶が c 軸配向性を有し、 c 軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【0298】

一方、C A A C - O S 膜に対し、 c 軸に概略垂直な方向から X 線を入射させる i n - p l a n e 法による解析では、 2θ が 56° 近傍にピークが現れる場合がある。このピークは、I n - G a - Z n 酸化物の結晶の (110) 面に帰属される。I n - G a - Z n 酸化物の単結晶酸化物半導体膜であれば、 2θ を 56° 近傍に固定し、試料面の法線ベクトルを軸 (ϕ 軸) として試料を回転させながら分析 (ϕ スキャン) を行うと、(110) 面と等価な結晶面に帰属されるピークが 6 本観察される。これに対し、C A A C - O S 膜の場合は、 2θ を 56° 近傍に固定して ϕ スキャンした場合でも、明瞭なピークが現れない。

10

【0299】

以上のことから、C A A C - O S 膜では、異なる結晶部間では a 軸及び b 軸の配向は不規則であるが、 c 軸配向性を有し、かつ c 軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面 T E M 観察で確認された層状に配列した金属原子の各層は、結晶の $a - b$ 面に平行な面である。

【0300】

なお、結晶は、C A A C - O S 膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶の c 軸は、C A A C - O S 膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、C A A C - O S 膜の形状をエッチングなどによって変化させた場合、結晶の c 軸が C A A C - O S 膜の被形成面または上面の法線ベクトルと平行にならないこともある。

20

【0301】

また、C A A C - O S 膜中の結晶化度が均一でなくてもよい。例えば、C A A C - O S 膜の結晶部が、C A A C - O S 膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなることがある。また、C A A C - O S 膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

30

【0302】

なお、C A A C - O S 膜の o u t - o f - p l a n e 法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、C A A C - O S 膜中の一部に、 c 軸配向性を有さない結晶部が含まれることを示している。C A A C - O S 膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

【0303】

C A A C - O S 膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径 (または分子半径) が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

40

【0304】

また、C A A C - O S 膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となることがある。

【0305】

50

不純物濃度が低く、欠陥準位密度が低い（酸素欠損量の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

10

【0306】

また、CAAC-OS膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0307】

<微結晶酸化物半導体>

微結晶酸化物半導体膜は、TEMによる観察像では、明確に結晶部を確認することが困難な場合がある。微結晶酸化物半導体膜に含まれる結晶部は、1nm以上100nm以下、または1nm以上10nm以下の大きさであることが多い。特に、1nm以上10nm以下、または1nm以上3nm以下の微結晶であるナノ結晶（nc:nanocrystal）を有する酸化物半導体膜を、nc-OS（nanocrystalline Oxide Semiconductor）膜と呼ぶ。また、nc-OS膜は、例えば、TEMによる観察像では、結晶粒界を明確に確認することが困難な場合がある。

20

【0308】

nc-OS膜は、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。また、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、nc-OS膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-OS膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-OS膜に対し、結晶部よりも大きいプローブ径（例えば50nm以上）の電子線を用いる電子線回折（制限視野電子線回折ともいう。）を行うと、ハローパターンのような回折パターンが観測される。一方、nc-OS膜に対し、結晶部の大きさと近い結晶部より小さいプローブ径（例えば1nm以上30nm以下）の電子線を用いる電子線回折（ナノビーム電子線回折ともいう。）を行うと、スポットが観測される。また、nc-OS膜に対しナノビーム電子線回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、nc-OS膜に対しナノビーム電子線回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

30

【0309】

nc-OS膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-OS膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-OS膜は、CAAC-OS膜と比べて欠陥準位密度が高くなる。

40

【0310】

<酸化物半導体膜及び酸化物導電体膜について>

次に、酸化物半導体で形成される膜（以下、酸化物半導体膜（OS）という。）及び画素電極19bとして用いることが可能な酸化物導電体で形成される膜（以下、酸化物導電体膜（OC）という。）それぞれにおける、導電率の温度依存性について、図26を用いて説明する。図26において、横軸に測定温度（下横軸は1/T、上横軸はT）を示し

50

、縦軸に導電率 ($1/\rho$) を示す。また、酸化物半導体膜 (OS) の測定結果を三角印で示し、酸化物導電体膜 (OC) の測定結果を丸印で示す。

【0311】

なお、酸化物半導体膜 (OS) を含む試料は、ガラス基板上に、原子数比が $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ のスパッタリングターゲットを用いたスパッタリング法により厚さ 35 nm の $\text{In}-\text{Ga}-\text{Zn}$ 酸化物膜を形成し、原子数比が $\text{In}:\text{Ga}:\text{Zn}=1:4:5$ のスパッタリングターゲットを用いたスパッタリング法により厚さ 20 nm の $\text{In}-\text{Ga}-\text{Zn}$ 酸化物膜を形成し、 450 の窒素雰囲気中で加熱処理した後、 450 の窒素及び酸素の混合ガス雰囲気中で加熱処理し、さらにプラズマ CVD 法で酸化窒化シリコン膜を形成して、作製された。

10

【0312】

また、酸化物導電体膜 (OC) を含む試料は、ガラス基板上に、原子数比が $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ のスパッタリングターゲットを用いたスパッタリング法により厚さ 100 nm の $\text{In}-\text{Ga}-\text{Zn}$ 酸化物膜を形成し、 450 の窒素雰囲気中で加熱処理した後、 450 の窒素及び酸素の混合ガス雰囲気中で加熱処理し、プラズマ CVD 法で窒化シリコン膜を形成して、作製された。

【0313】

図 26 からわかるように、酸化物導電体膜 (OC) における導電率の温度依存性は、酸化物半導体膜 (OS) における導電率の温度依存性より小さい。代表的には、 80 K 以上 290 K 以下における酸化物導電体膜 (OC) の導電率の変化率は、 $\pm 20\%$ 未満である。または、 150 K 以上 250 K 以下における導電率の変化率は、 $\pm 10\%$ 未満である。即ち、酸化物導電体は、縮退半導体であり、伝導帯下端とフェルミ準位とが一致または略一致していると推定される。このため、酸化物導電体膜 (OC) を、抵抗素子、配線、電極、画素電極、コモン電極等に用いることが可能である。

20

【0314】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0315】

(実施の形態 9)

上記実施の形態に示すトランジスタの作製方法において、ソース電極及びドレイン電極として機能する導電膜 21a、21b を形成した後、酸化物半導体膜 19a を酸化雰囲気中で発生させたプラズマに曝し、酸化物半導体膜 19a に酸素を供給することができる。酸化雰囲気としては、酸素、オゾン、一酸化二窒素、二酸化窒素等の雰囲気がある。さらに、当該プラズマ処理において、基板 11 側にバイアスを印加しない状態で発生したプラズマに酸化物半導体膜 19a を曝すことが好ましい。この結果、酸化物半導体膜 19a にダメージを与えず、且つ酸素を供給することが可能であり、酸化物半導体膜 19a に含まれる酸素欠損量を低減することができる。また、エッチング処理により酸化物半導体膜 19a の表面に残存する不純物、例えば、フッ素、塩素等のハロゲン等を除去することができる。また、当該プラズマ処理を 300 以上で加熱しながら行うことが好ましい。プラズマ中の酸素と酸化物半導体膜 19a に含まれる水素が結合し、水となる。基板が加熱されているため、当該水は酸化物半導体膜 19a から脱離する。この結果、酸化物半導体膜 19a に含まれる水素及び水の含有量を低減することができる。

30

40

【0316】

なお、本実施の形態に示す構成及び方法などは、他の実施の形態に示す構成及び方法などと適宜組み合わせる用いることができる。

【0317】

(実施の形態 10)

本実施の形態では、本発明の一態様の表示装置が適用された電子機器の構成例について説明する。また、本実施の形態では、本発明の一態様の表示装置を適用した表示モジュールについて、図 15 を用いて説明を行う。

50

【0318】

図15に示す表示モジュール8000は、上部カバー8001と下部カバー8002との間に、FPC8003に接続されたタッチパネル8004、FPC8005に接続された表示パネル8006、バックライトユニット8007、フレーム8009、プリント基板8010、バッテリー8011を有する。なお、バックライトユニット8007、バッテリー8011、タッチパネル8004などは、設けられない場合もある。

【0319】

本発明の一態様の表示装置は、例えば、表示パネル8006に用いることができる。

【0320】

上部カバー8001及び下部カバー8002は、タッチパネル8004及び表示パネル8006のサイズに合わせて、形状や寸法を適宜変更することができる。 10

【0321】

タッチパネル8004は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル8006に重畳して用いることができる。また、表示パネル8006の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。または、表示パネル8006の各画素内に光センサを設け、光学式のタッチパネルとすることも可能である。または、表示パネル8006の各画素内にタッチセンサ用電極を設け、静電容量方式のタッチパネルとすることも可能である。

【0322】

バックライトユニット8007は、光源8008を有する。光源8008をバックライトユニット8007の端部に設け、光拡散板を用いる構成としてもよい。 20

【0323】

フレーム8009は、表示パネル8006の保護機能の他、プリント基板8010の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム8009は、放熱板としての機能を有していてもよい。

【0324】

プリント基板8010は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー8011による電源であってもよい。バッテリー8011は、商用電源を用いる場合には、省略可能である。 30

【0325】

また、表示モジュール8000には、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

【0326】

図16は、本発明の一態様の表示装置を含む電子機器の外観図である。

【0327】

電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。 40

【0328】

図16(A)は、携帯型の情報端末であり、本体1001、筐体1002、表示部1003a、1003bなどによって構成されている。表示部1003bはタッチパネルとなっており、表示部1003bに表示されるキーボードボタン1004を触れることで画面操作や、文字入力を行うことができる。勿論、表示部1003aをタッチパネルとして構成してもよい。上記実施の形態で示したトランジスタをスイッチング素子として液晶パネルや有機発光パネルを作製して表示部1003a、1003bに適用することにより、信頼性の高い携帯型の情報端末とすることができる。

【0329】

図 1 6 (A) に示す携帯型の情報端末は、様々な情報 (静止画、動画、テキスト画像など) を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、等を有することができる。また、筐体の裏面や側面に、外部接続用端子 (イヤホン端子、U S B 端子など)、記録媒体挿入部などを備える構成としてもよい。

【 0 3 3 0 】

また、図 1 6 (A) に示す携帯型の情報端末は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

【 0 3 3 1 】

図 1 6 (B) は、携帯音楽プレイヤーであり、本体 1 0 2 1 には表示部 1 0 2 3 と、耳に装着するための固定部 1 0 2 2 と、スピーカー、操作ボタン 1 0 2 4、外部メモリスロット 1 0 2 5 等が設けられている。上記実施の形態で示したトランジスタをスイッチング素子として液晶パネルや有機発光パネルを作製して表示部 1 0 2 3 に適用することにより、より信頼性の高い携帯音楽プレイヤーとすることができる。

【 0 3 3 2 】

さらに、図 1 6 (B) に示す携帯音楽プレイヤーにアンテナやマイク機能や無線機能を持たせ、携帯電話と連携させれば、乗用車などを運転しながらワイヤレスによるハンズフリーでの会話も可能である。

【 0 3 3 3 】

図 1 6 (C) は、携帯電話であり、筐体 1 0 3 0 及び筐体 1 0 3 1 の二つの筐体で構成されている。筐体 1 0 3 1 には、表示パネル 1 0 3 2、スピーカー 1 0 3 3、マイクロフォン 1 0 3 4、ポインティングデバイス 1 0 3 6、カメラ 1 0 3 7、外部接続端子 1 0 3 8 などを備えている。また、筐体 1 0 3 0 には、携帯電話の充電を行う太陽電池 1 0 4 0、外部メモリスロット 1 0 4 1 などを備えている。また、アンテナは筐体 1 0 3 1 内部に内蔵されている。上記実施の形態で説明するトランジスタを表示パネル 1 0 3 2 に適用することにより、信頼性の高い携帯電話とすることができる。

【 0 3 3 4 】

また、表示パネル 1 0 3 2 はタッチパネルを備えており、図 1 6 (C) には映像表示されている複数の操作キー 1 0 3 5 を点線で示している。なお、太陽電池 1 0 4 0 で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。

【 0 3 3 5 】

表示パネル 1 0 3 2 は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル 1 0 3 2 と同一面上にカメラ 1 0 3 7 を備えているため、テレビ電話が可能である。スピーカー 1 0 3 3 及びマイクロフォン 1 0 3 4 は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体 1 0 3 0 と筐体 1 0 3 1 は、スライドし、図 1 6 (C) のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

【 0 3 3 6 】

外部接続端子 1 0 3 8 は A C アダプタ及び U S B ケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット 1 0 4 1 に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。

【 0 3 3 7 】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

【 0 3 3 8 】

図 1 6 (D) は、テレビジョン装置の一例を示している。テレビジョン装置 1 0 5 0 は、筐体 1 0 5 1 に表示部 1 0 5 3 が組み込まれている。表示部 1 0 5 3 により、映像を表示することが可能である。また、筐体 1 0 5 1 を支持するスタンド 1 0 5 5 に C P U が内

10

20

30

40

50

蔵されている。上記実施の形態で説明するトランジスタを表示部 1053 及び CPU に適用することにより、信頼性の高いテレビジョン装置 1050 とすることができる。

【0339】

テレビジョン装置 1050 の操作は、筐体 1051 が備える操作スイッチや、別体のリモートコントローラにより行うことができる。また、リモートコントローラに、当該リモートコントローラから出力する情報を表示する表示部を設ける構成としてもよい。

【0340】

なお、テレビジョン装置 1050 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

10

【0341】

また、テレビジョン装置 1050 は、外部接続端子 1054 や、記憶媒体再生録画部 1052、外部メモリスロットを備えている。外部接続端子 1054 は、USB ケーブルなどの各種ケーブルと接続可能であり、パーソナルコンピュータなどとのデータ通信が可能である。記憶媒体再生録画部 1052 では、ディスク状の記録媒体を挿入し、記録媒体に記憶されているデータの読み出し、記録媒体への書き込みが可能である。また、外部メモリスロットに差し込まれた外部メモリ 1056 にデータ保存されている画像や映像などを表示部 1053 に映し出すことも可能である。

20

【0342】

また、上記実施の形態で説明するトランジスタのオフリーク電流が極めて小さい場合は、当該トランジスタを外部メモリ 1056 や CPU に適用することにより、消費電力が十分に低減された信頼性の高いテレビジョン装置 1050 とすることができる。

【0343】

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【実施例 1】

【0344】

本実施例では、本発明の一態様に係る液晶表示装置の画素における透過率の分布について、計算により評価した。

30

【0345】

まずは、本実施例で用いた試料について説明する。

【0346】

図 17 (A) に、比較例である試料 1 の上面図を示す。試料 1 に示す画素は、横方向に延伸した走査線 201 及びコモン線 203 と、縦方向（走査線及びコモン線と直交する方向）に延伸した信号線 205 と、その内側の領域である。画素 1 つの大きさは、縦 84 μ m、横 28 μ m である。

【0347】

試料 1 は、上述した配線、及び横方向に隣接する画素の信号線に囲まれた領域の内側に配置され、且つコモン線 203 と電氣的に接続されたコモン電極 207 と、コモン電極 207 上に配置されたくし歯状の画素電極 209 と、を有する。なお、画素電極 209 において信号線 205 と交差する方向に歯が延伸している。また、試料 1 において、走査線 201 と電氣的に接続されたゲート電極と、ゲート絶縁膜を介して該ゲート電極と重なり、コモン電極 207 と同一工程を経て形成された半導体膜 211 と、該半導体膜 211 と電氣的に接続し、信号線 205 と電氣的に接続するソース電極及び画素電極 209 と電氣的に接続するドレイン電極 213 と、を有するトランジスタが、画素に設けられる。

40

【0348】

次に、図 17 (B) に、本発明の一形態である試料 2 の上面図を示す。試料 2 に示す画素は、横方向に延伸した走査線 221 と、縦方向に延伸した信号線 225 と、その内側の

50

領域である。画素 1 つの大きさは、縦 $84\ \mu\text{m}$ 、横 $28\ \mu\text{m}$ である。

【0349】

試料 2 は、上述した配線、横方向に隣接する画素の信号線、及び縦方向に隣接する画素の走査線に囲まれた領域の内側に配置された画素電極 229 と、画素電極 229 上に配置された、コモン電極 227 と、を有する。コモン電極 227 は、信号線 225 と交差する方向に縞状に延伸する。また、試料 2 において、走査線 221 と電氣的に接続されたゲート電極と、ゲート絶縁膜を介して該ゲート電極と重なり、画素電極 229 と同一工程を経て形成された半導体膜 231 と、該半導体膜 231 と電氣的に接続し、信号線 225 と電氣的に接続するソース電極及び画素電極 229 と電氣的に接続するドレイン電極 233 と、を有するトランジスタが、画素に設けられる。なお、トランジスタの断面形状は、実施の形態 2 及び図 5 に示すトランジスタ 102 を参照することができる。

10

【0350】

以上のようにして、試料 1 及び試料 2 を準備した。試料 1 及び試料 2 に示す画素は、画素電極とコモン電極との間に印加される横電界によって、液晶の透過率を制御することができる。

【0351】

次に、試料 1 及び試料 2 の透過率を計算した。計算には、Shintech 社製 LCD Master 3-D を用い、FEM-Static モードにて行った。なお、計算では、サイズを縦 $84\ \mu\text{m}$ 、横 $28\ \mu\text{m}$ 、奥行（高さ） $4\ \mu\text{m}$ とし、境界条件を periodic としている。また、ゲート電極の厚さを $200\ \text{nm}$ 、ゲート絶縁膜の厚さを $400\ \text{nm}$ 、信号線の厚さを $300\ \text{nm}$ 、層間絶縁膜の厚さを $500\ \text{nm}$ とした。また、試料 1 は、コモン電極の厚さを $0\ \text{nm}$ 、コモン電極と画素電極との間の窒化物絶縁膜の厚さを $100\ \text{nm}$ 、画素電極の厚さを $100\ \text{nm}$ とした。また、試料 2 は、画素電極の厚さを $0\ \text{nm}$ 、画素電極とコモン電極との間の窒化物絶縁膜の厚さを $100\ \text{nm}$ 、コモン電極の厚さを $100\ \text{nm}$ とした。また、液晶のラビング方向を 85° 、ツイスト角を 0° 、プレチルト角を 3° とした。なお、計算の負荷を軽くするために、試料 1 のコモン電極、試料 2 の画素電極の厚さを $0\ \text{nm}$ とした。該条件において、走査線に $-9\ \text{V}$ 、コモン線に $0\ \text{V}$ 、信号線及び画素電極に $6\ \text{V}$ を印加した際の透過率の分布を評価した。

20

【0352】

透過率の分布は、グレースケールで表し、白ほど透過率が高いことを示す。試料 1 の透過率の分布を図 17 (C) に、試料 2 の透過率の分布を図 17 (D) に、それぞれ示す。

30

【0353】

試料 1 及び試料 2 において、透過率の高い領域が形成されることがわかった。また、特に試料 2 において、画素内の広い範囲で透過率の高い領域が形成されることがわかった。これは、試料 2 に形成されるコモン電極において、信号線と平行な方向に延伸する領域を有さず、試料 2 が試料 1 と比べて、画素電極及びコモン電極の間において電界が発生する領域が広いためである。

【0354】

したがって、試料 2 は、消費電力の小さい液晶表示装置を作製するために効果的な構造であることがわかる。

40

【実施例 2】

【0355】

本実施例では、本発明の一態様に係る液晶表示装置の隣接する画素において、白及び黒を表示した際の黒表示領域における光漏れについて計算により評価した。

【0356】

まずは、本実施例で用いた試料について説明する。

【0357】

図 18 (A) に試料 3 の上面図を示す。試料 3 に示す画素は、横方向に延伸した走査線 241 と、縦方向に延伸した信号線 243 と、その内側の領域である。横方向に隣接する画素 2 つを併せた大きさは、縦 $49.5\ \mu\text{m}$ 、横 $30\ \mu\text{m}$ である。

50

【0358】

試料3は、上述した配線、横方向に隣接する画素の信号線、及び縦方向に隣接する画素の走査線に囲まれた領域の内側に配置された画素電極249と、画素電極249上に配置された、コモン電極247と、を有する。なお、コモン電極247は信号線243と交差する方向に縞状に延伸している。また、試料3において、走査線241と電氣的に接続されたゲート電極と、ゲート絶縁膜を介して該ゲート電極と重なり、画素電極249と同一工程を経て形成された半導体膜251と、該半導体膜251と電氣的に接続し、信号線243と電氣的に接続するソース電極、及び画素電極と電氣的に接続するドレイン電極253と、を有するトランジスタが、画素に設けられる。なお、トランジスタの断面形状は、実施の形態2及び図5に示すトランジスタ102を参照することができる。

10

【0359】

図18(B)に試料4の上面図を示す。試料4は、試料3に類似した構造を有するが、ドレイン電極及びコモン電極の形状が異なる。具体的には、試料4では、ドレイン電極263はL字型であり、画素電極249の端部と重なる領域を有することで、走査線241及び画素電極249間における電界の影響を抑制している。同様に、コモン電極267を、走査線241上をまたいで、縦方向に隣接する画素と繋がる形状とすることで、走査線241及び画素電極249間における電界の影響を抑制している。

【0360】

以上のようにして、試料3及び試料4を準備した。試料3及び試料4に示す画素は、画素電極とコモン電極との間に印加される横電界によって、液晶素子の透過率を制御することができる。

20

【0361】

次に、試料3及び試料4の透過率を計算した。計算には、Shintech社製LCD Master 3-Dを用い、FEM-Staticモードにて行った。なお、計算では、サイズを縦 $49.5\mu\text{m}$ 、横 $30\mu\text{m}$ 、奥行(高さ) $4\mu\text{m}$ とし、境界条件をperiodicとしている。また、ゲート電極の厚さを 200nm 、ゲート絶縁膜の厚さを 400nm 、画素電極の厚さを 0nm 、信号線の厚さを 300nm 、層間絶縁膜の厚さを 500nm 、コモン電極の厚さを 100nm とした。また、画素電極とコモン電極との間の窒化物絶縁膜の厚さを 100nm とした。また、液晶のラビング方向を 90° 、ツイスト角を 0° 、プレチルト角を 3° とした。なお、計算の負荷を軽くするために、画素電極の厚さを 0nm とした。該条件において、走査線に -9V 、コモン線に 0V を印加した状態で、左側の画素の信号線及び画素電極には 6V を、右側の画素の信号線及び画素電極には 0V を印加した際の透過率の分布を評価した。

30

【0362】

透過率の分布は、グレースケールで表し、白ほど透過率が高いことを示す。試料3の透過率の分布を図18(C)に、試料4の透過率の分布を図18(D)に、それぞれ示す。

【0363】

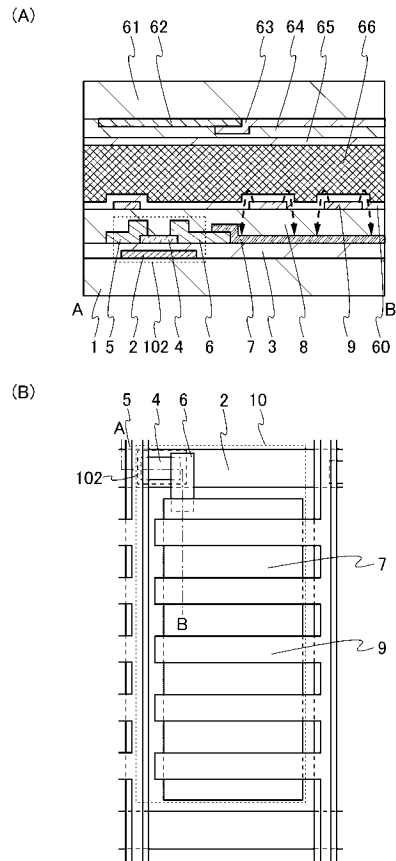
試料3及び試料4において、左側の画素に白表示、右側の画素に黒表示が確認できた。また、試料3の黒表示では、一部に透過率の高い領域(光漏れ)が確認された。一方、試料4の黒表示では、画素全体に渡って透過率の高い領域は確認されなかった。試料4において、ドレイン電極263がL字型であり、画素電極249の端部と重なる領域を有することで、試料3と比べて、走査線及び画素電極間における電界が発生しにくく、黒表示における光漏れが低減していることがわかる。

40

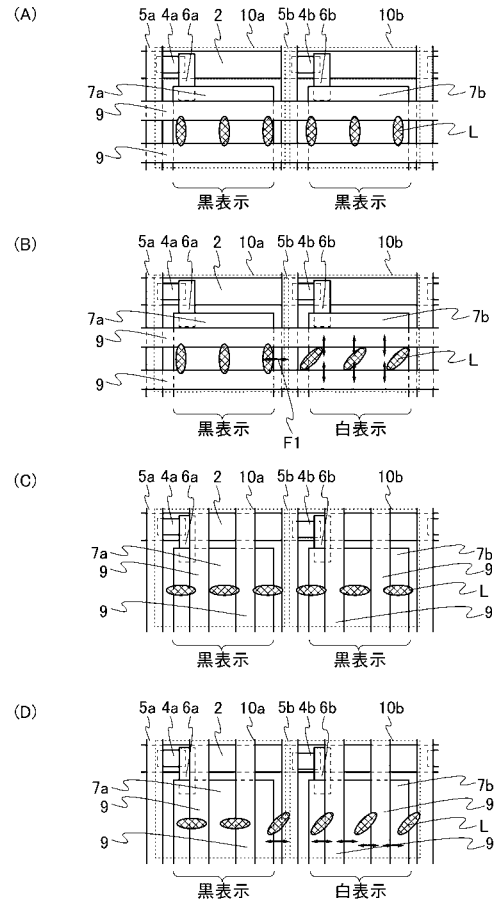
【0364】

したがって、試料4は、コントラストの高い液晶表示装置を作製するために効果的な構造であることがわかる。

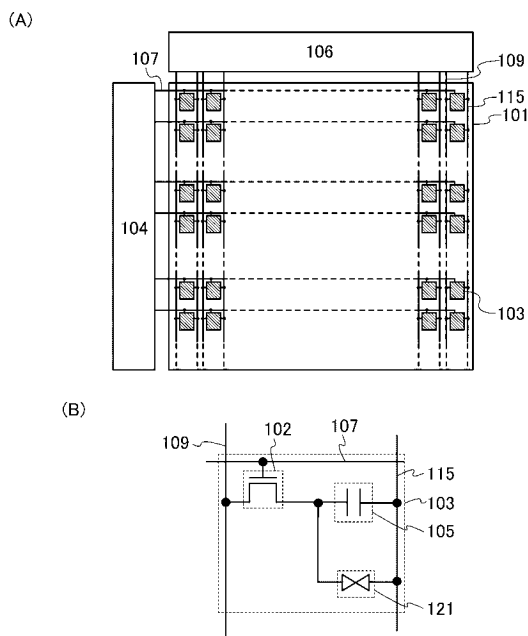
【図 1】



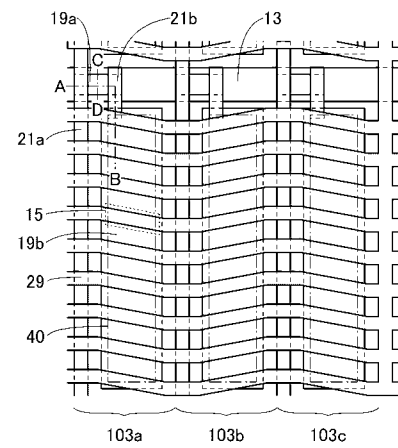
【図 2】



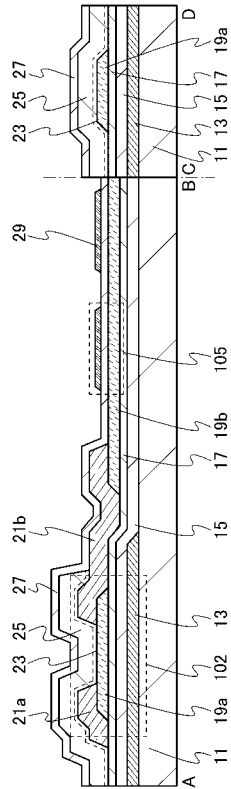
【図 3】



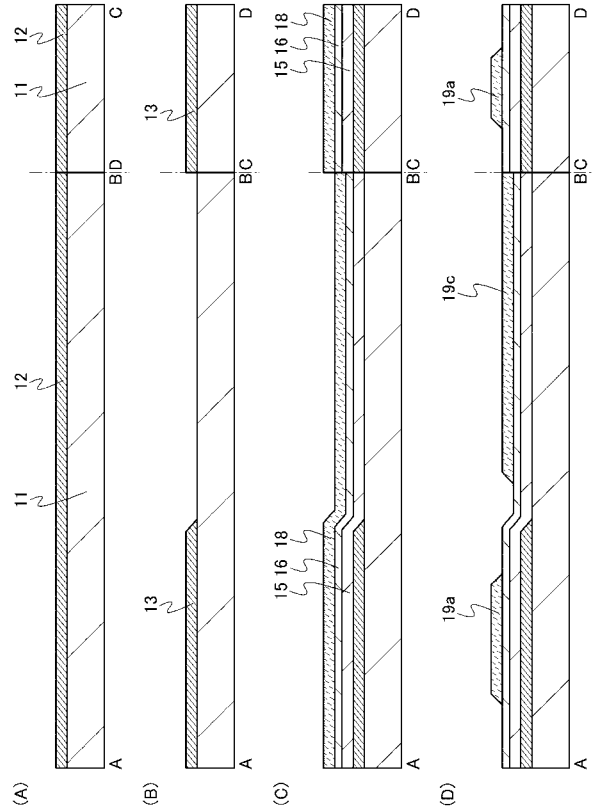
【図 4】



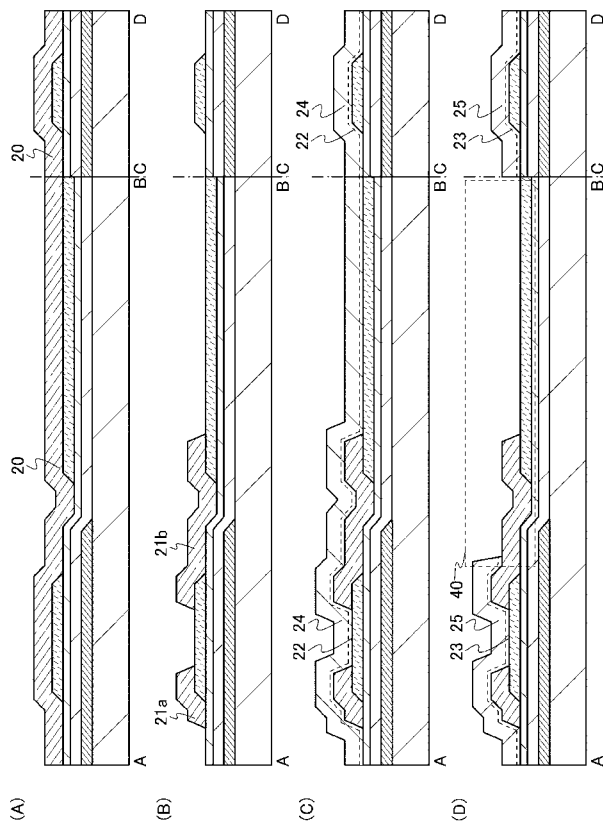
【図 5】



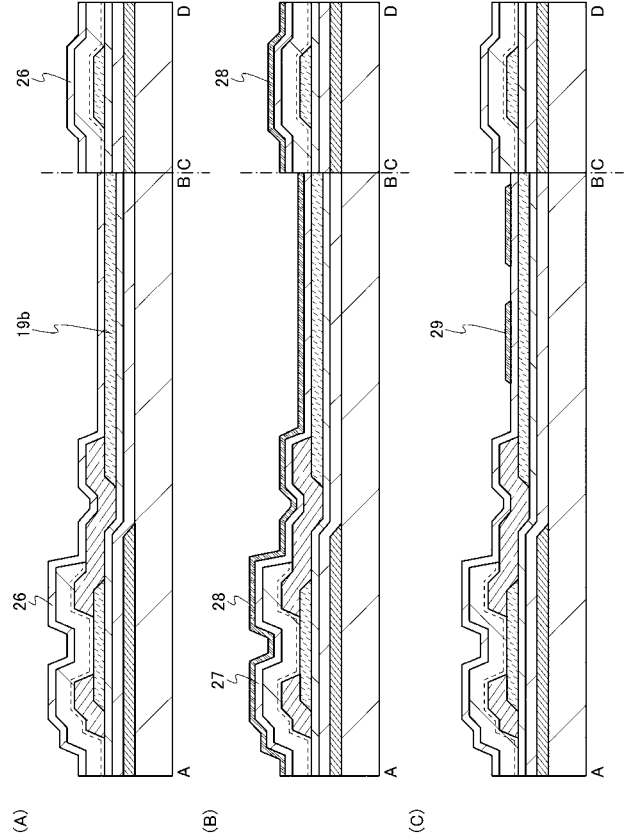
【図 6】



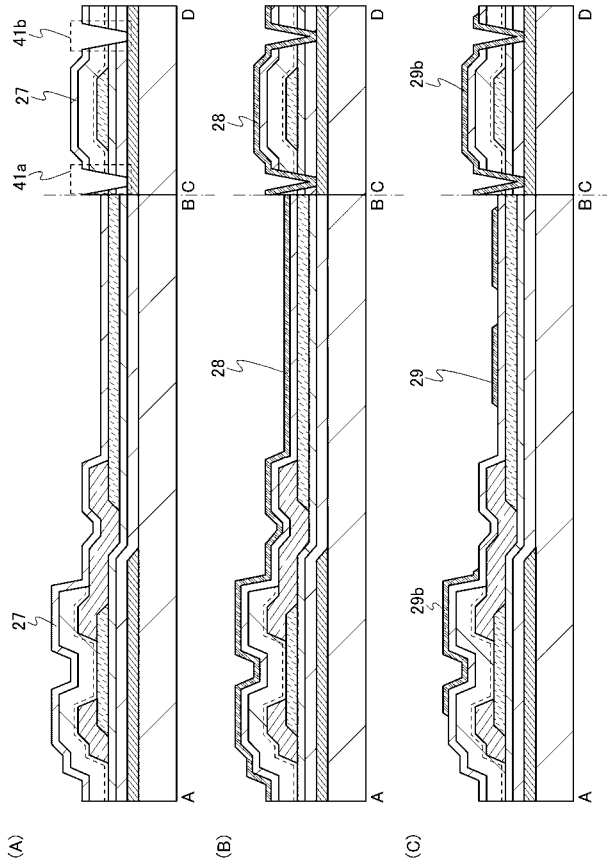
【図 7】



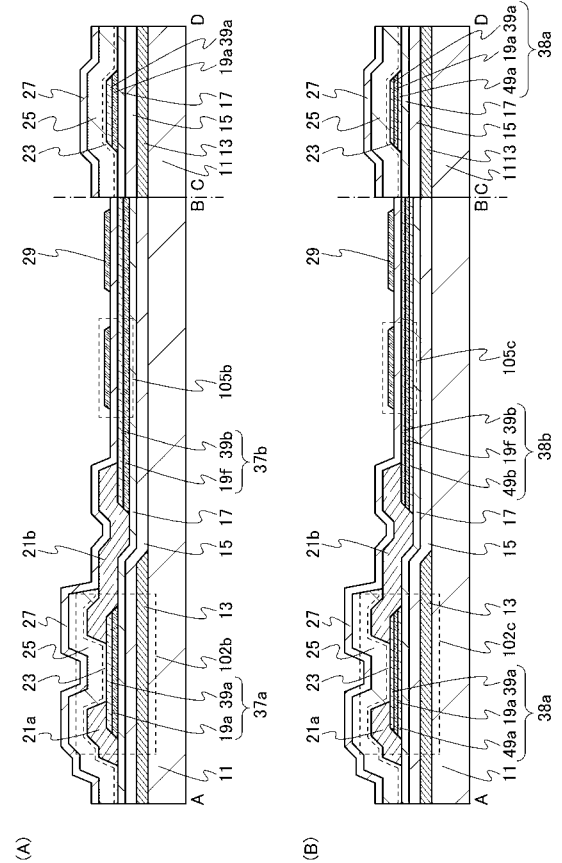
【図 8】



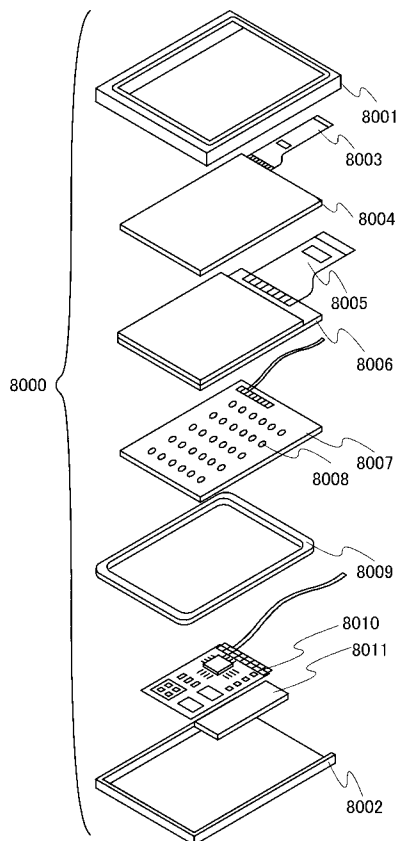
【図 13】



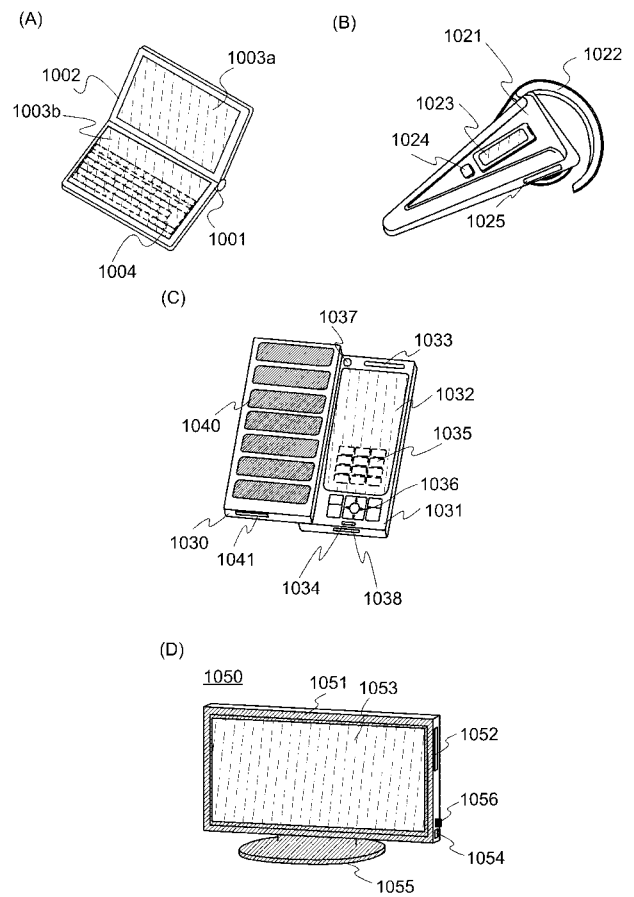
【図 14】



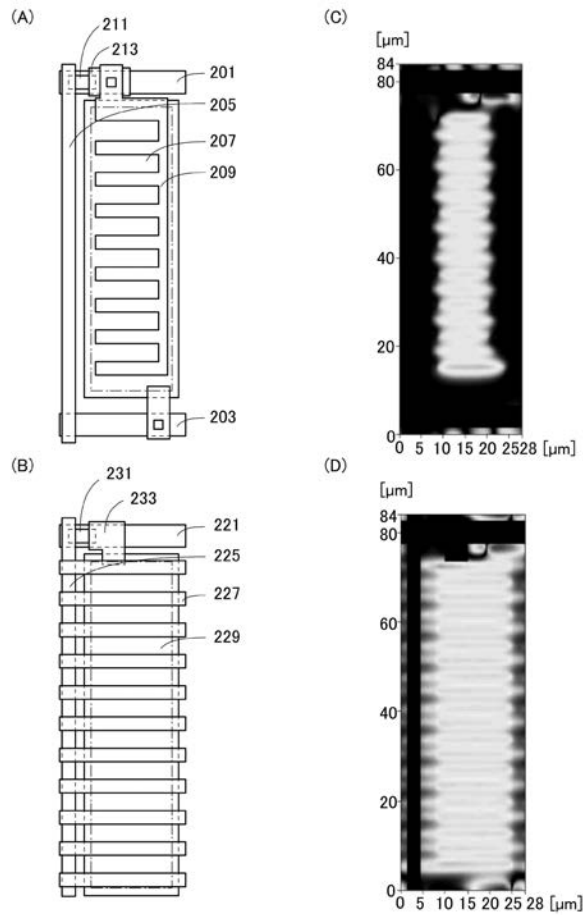
【図 15】



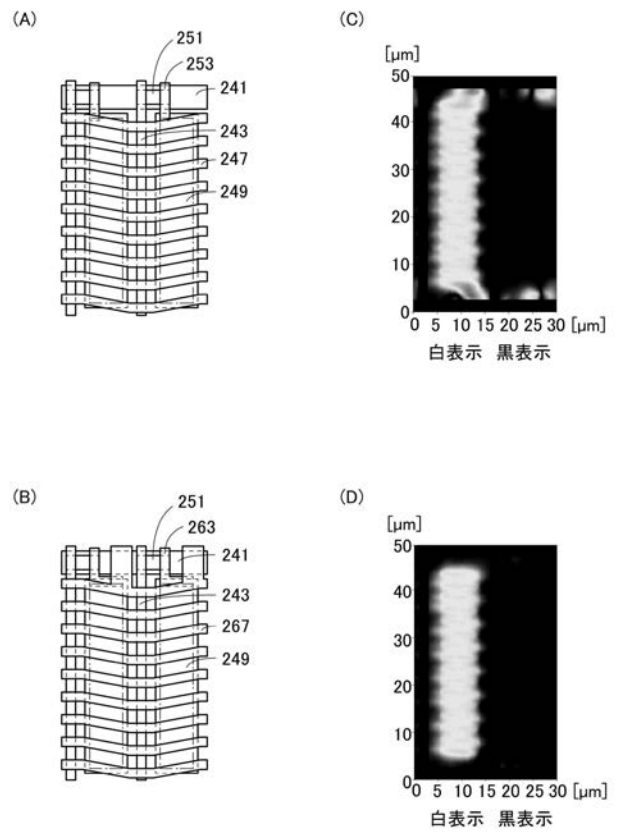
【図 16】



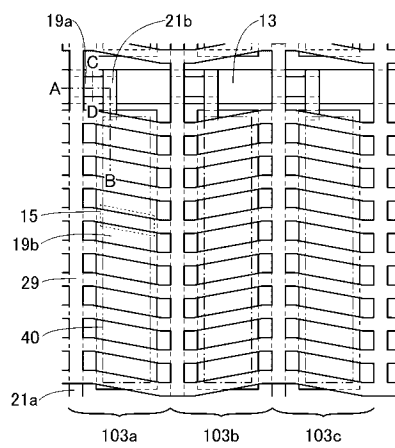
【図 17】



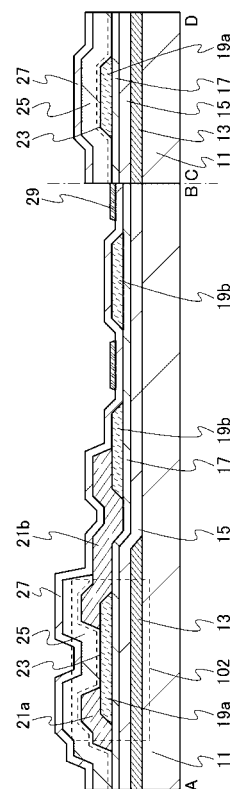
【図 18】



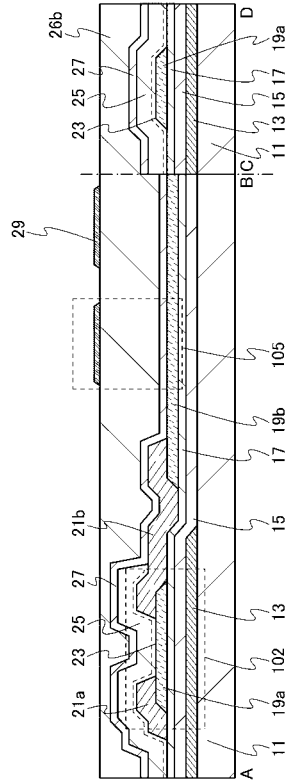
【図 19】



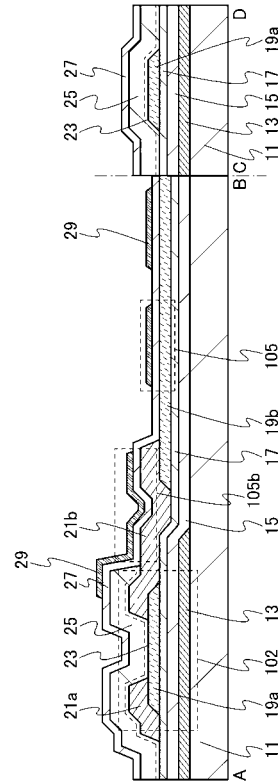
【図 20】



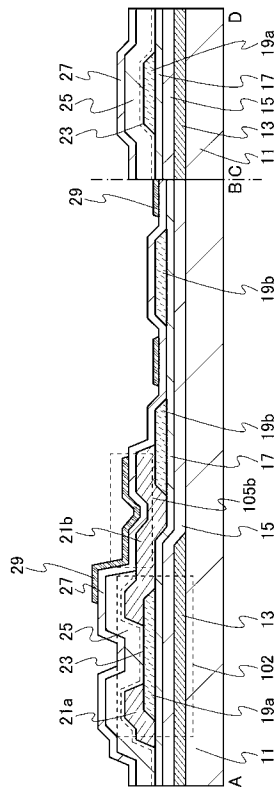
【図 2 1】



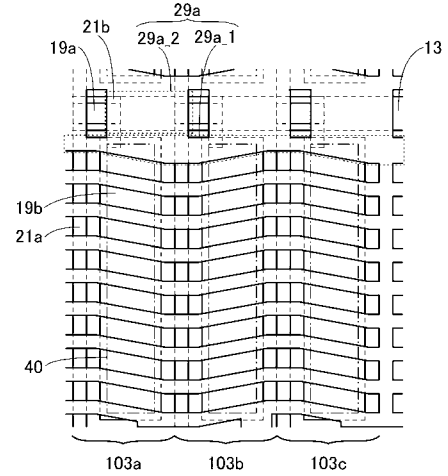
【図 2 2】



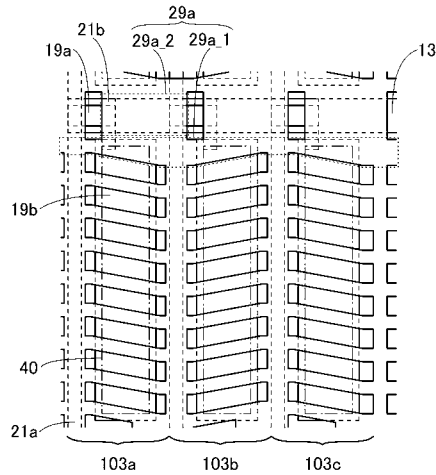
【図 2 3】



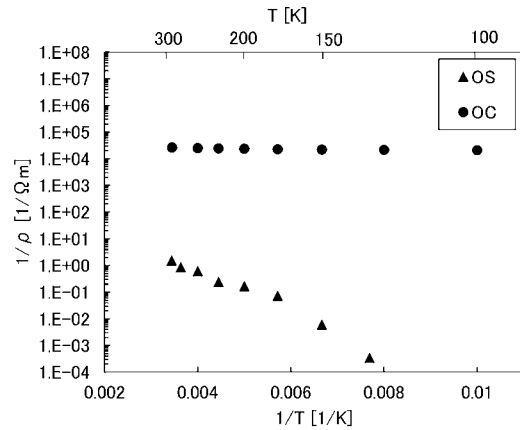
【図 2 4】



【図 25】



【図 26】



【手続補正書】

【提出日】平成31年3月15日(2019.3.15)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上の走査線と、
 前記走査線上の第1の絶縁膜と、
 前記第1の絶縁膜上の、前記走査線と重なる領域を有する半導体膜と、
 前記第1の絶縁膜上に接する領域を有する画素電極と、
 前記半導体膜と電氣的に接続された、導電膜及び信号線と、
 前記導電膜上及び前記信号線上の第2の絶縁膜と、
 前記第2の絶縁膜上に接する領域を有する共通電極と、を有し、
 前記画素電極は、前記共通電極と重なる領域を有し、
 前記共通電極は、開口部を有し、
 平面視において、前記開口部は、前記画素電極と前記信号線との間に位置する領域を有し、
 前記開口部の前記領域は、第1の方向に延伸する部分と、前記第1の方向と交差する第2の方向に延伸する部分と、を有し、
 平面視において、前記走査線の端部は、前記半導体膜の端部の外側に位置し、
 前記導電膜は、前記半導体膜上に接する第1の領域と、前記画素電極上に接する第2の領域と、前記第1の領域と前記第2の領域との間の第3の領域と、を有し、

前記第 2 の領域は、前記走査線と平行又は略平行な第 3 の方向に延伸し、

前記第 3 の領域は、前記 3 の方向と交差する第 4 の方向に延伸することを特徴とする液晶表示装置。

【請求項 2】

基板上の走査線と、

前記走査線上の第 1 の絶縁膜と、

前記第 1 の絶縁膜上の、前記走査線と重なる領域を有する半導体膜と、

前記第 1 の絶縁膜上に接する領域を有する画素電極と、

前記半導体膜と電氣的に接続された、導電膜及び信号線と、

前記導電膜上及び前記信号線上の第 2 の絶縁膜と、

前記第 2 の絶縁膜上に接する領域を有するコモン電極と、を有し、

前記画素電極は、前記コモン電極と重なる領域を有し、

前記コモン電極は、開口部を有し、

前記開口部は、平面視における前記画素電極と前記信号線との間に位置する領域において、屈曲部を有する形状を有し、

平面視において、前記走査線の端部は、前記半導体膜の端部の外側に位置し、

前記導電膜は、前記半導体膜上に接する第 1 の領域と、前記画素電極上に接する第 2 の領域と、前記第 1 の領域と前記第 2 の領域との間の第 3 の領域と、を有し、

前記第 2 の領域は、前記走査線と平行又は略平行な第 1 の方向に延伸し、

前記第 3 の領域は、前記 1 の方向と交差する第 2 の方向に延伸することを特徴とする液晶表示装置。

【請求項 3】

基板上の走査線と、

前記走査線上の第 1 の絶縁膜と、

前記第 1 の絶縁膜上の、前記走査線と重なる領域を有する半導体膜と、

前記第 1 の絶縁膜上に接する領域を有する画素電極と、

前記半導体膜と電氣的に接続された、導電膜及び信号線と、

前記導電膜上及び前記信号線上の第 2 の絶縁膜と、

前記第 2 の絶縁膜上に接する領域を有するコモン電極と、を有し、

前記画素電極は、前記コモン電極と重なる領域を有し、

前記コモン電極は、開口部を有し、

前記開口部は、第 1 の方向に延伸する第 1 の領域と、前記第 1 の方向と交差する第 2 の方向に延伸する第 2 の領域とを有し、

前記開口部は、平面視における前記画素電極と前記信号線との間の領域において、前記第 1 の領域と前記第 2 の領域とが接続する部分を有し、

平面視において、前記走査線の端部は、前記半導体膜の端部の外側に位置し、

前記導電膜は、前記半導体膜上に接する第 3 の領域と、前記画素電極上に接する第 4 の領域と、前記第 3 の領域と前記第 4 の領域との間の第 5 の領域と、を有し、

前記第 4 の領域は、前記走査線と平行又は略平行な第 3 の方向に延伸し、

前記第 5 の領域は、前記 3 の方向と交差する第 4 の方向に延伸することを特徴とする液晶表示装置。

フロントページの続き

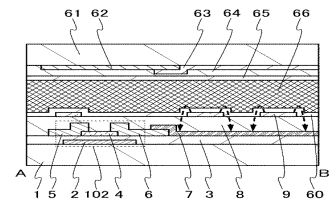
F ターム(参考) 5F110 AA06 AA07 AA09 AA14 BB01 CC03 CC07 DD01 DD02 DD03
DD04 DD05 EE01 EE02 EE03 EE04 EE06 EE07 EE08 EE14
EE15 EE30 EE42 EE44 FF01 FF02 FF03 FF04 FF09 FF27
FF28 FF29 FF30 GG01 GG02 GG06 GG12 GG13 GG14 GG15
GG17 GG19 GG25 GG33 GG34 GG35 GG42 GG43 GG44 GG45
HK01 HK02 HK03 HK04 HK06 HK21 HK22 HK33 NN04 NN22
NN23 NN24 NN28 NN34 NN35 NN40 NN72 QQ06 QQ08 QQ09

专利名称(译)	液晶表示装置		
公开(公告)号	JP2019079077A	公开(公告)日	2019-05-23
申请号	JP2019024423	申请日	2019-02-14
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	初見亮 久保田大介 三宅博之		
发明人	初見 亮 久保田 大介 三宅 博之		
IPC分类号	G02F1/1368 G02F1/1343 H01L29/786		
CPC分类号	G02F1/133345 G02F1/133707 G02F1/134363 G02F2001/134372 G02F2001/13606 G02F1/13624 G02F2001/134318 G02F2001/134345 G02F2201/121		
FI分类号	G02F1/1368 G02F1/1343 H01L29/78.612.C H01L29/78.618.B H01L29/78.618.E		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA47 2H092/KA08 2H092/KA12 2H092/KA19 2H092/KB05 2H092/KB14 2H092/NA25 2H192/AA24 2H192/BB12 2H192/BB53 2H192/CB05 2H192/CC04 5F110/AA06 5F110/AA07 5F110/AA09 5F110/AA14 5F110/BB01 5F110/CC03 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD04 5F110/DD05 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE08 5F110/EE14 5F110/EE15 5F110/EE30 5F110/EE42 5F110/EE44 5F110/FF01 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF27 5F110/FF28 5F110/FF29 5F110/FF30 5F110/GG01 5F110/GG02 5F110/GG06 5F110/GG12 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG17 5F110/GG19 5F110/GG25 5F110/GG33 5F110/GG34 5F110/GG35 5F110/GG42 5F110/GG43 5F110/GG44 5F110/GG45 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK21 5F110/HK22 5F110/HK33 5F110/NN04 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN28 5F110/NN34 5F110/NN35 5F110/NN40 5F110/NN72 5F110/QQ06 5F110/QQ08 5F110/QQ09		
优先权	2013177345 2013-08-28 JP 2014047301 2014-03-11 JP		
外部链接	Espacenet		

摘要(译)

提供一种具有较少漏光和优异对比度的显示装置。或者孔径比 提供一种具有高电容器元件并且可以增加其充电容量的显示装置。或 本发明还提供一种显示装置，其由寄生电容引起的布线延迟减小。基板上的晶体管，连接到晶体管的像素电极和晶体管 信号线电连接到晶体管，电连接到晶体管，并与信号线相交 扫描线，以及通过绝缘膜设置在像素电极和信号线上的公共电极，公共电极是具有在与信号线交叉的方向上延伸的条纹区域的显示装置。[选图]图1

(A)



(B)

