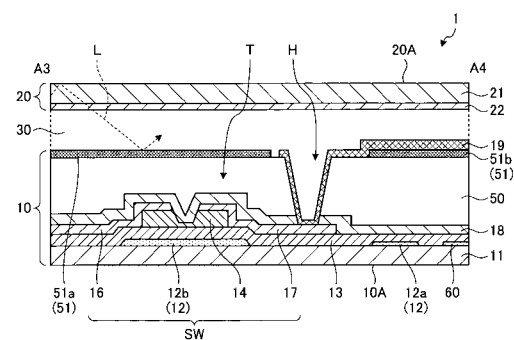




## 【特許請求の範囲】

## 【請求項 1】

画素電極と画素スイッチング回路部とを有する第一の基板と、  
前記第一の基板と対向配置された第二の基板と、  
前記第一の基板と前記第二の基板との間に配置され、前記第一の基板と前記第二の基板との間を反射しながら伝播する光を変調する液晶層と、  
前記画素スイッチング回路部の前記液晶層側に配置され、前記画素スイッチング回路部と部分的に重畳し、前記画素電極と電氣的に接続された反射層と、  
を有し、  
前記反射層は、前記画素スイッチング回路部に含まれるいずれの部材よりも前記光の反射率が高い、  
表示装置。

## 【請求項 2】

前記画素電極は、前記反射層の表面全体を覆っている  
請求項 1 に記載の表示装置。

## 【請求項 3】

前記画素スイッチング回路部は、薄膜トランジスタ、ゲート線、およびデータ線を有する、  
請求項 1 または 2 に記載の表示装置。

## 【請求項 4】

前記第一の基板は、前記画素スイッチング回路部上に配置された平坦化膜を有し、  
前記反射層は、前記平坦化膜上に配置される、  
請求項 1 乃至請求項 3 のいずれか一項に記載の表示装置。

## 【請求項 5】

前記第一の基板及び前記第二の基板の少なくとも一つの端面に配置された光源部を有し、  
前記光源部から入射した光が、前記第一の基板と前記第二の基板との間を反射しながら伝播する、  
請求項 1 乃至請求項 4 のいずれか一項に記載の表示装置。

## 【請求項 6】

前記液晶層は、高分子分散型の液晶層である、  
請求項 1 乃至請求項 5 のいずれか一項に記載の表示装置。

## 【請求項 7】

前記第二の基板は、共通電極を有し、  
前記画素電極と前記共通電極との間に印加される電圧により、前記液晶層の散乱状態が制御される、  
請求項 1 乃至請求項 6 のいずれか一項に記載の表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、表示装置に関する。

## 【背景技術】

## 【0002】

表示パネルの背面にバックライトを備えた表示装置が知られている（例えば、特許文献 1 参照）。しかし、最近では、バックライトを持たずに、表示パネルの側面から直接光を入射させる表示装置が開発されている。この表示装置では、表示パネルの内部に高分子分散型の液晶層が設けられ、表示パネルの内部を伝播した光を液晶層で散乱させることにより表示が行われる。この種の表示装置は、画面の向こう側が透けて見える態様で用いられるため、透明ディスプレイと呼ばれる。

## 【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2003-140566号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

表示パネルの側面から入射した光は、表示パネルの内部を伝播する過程で減衰する。そのため、光源から遠い位置ほど画像が暗くなり、表示画面内に輝度むらが発生する。減衰の理由の一つとして、薄膜トランジスタに使用されているアモルファスシリコンや、メタル配線に使用されているMoやTiなどの光吸収率が高いことが考えられる。薄膜トランジスタに入射した光は、光リークの原因ともなる。

10

【0005】

本発明の目的は、光の減衰を抑止し、輝度の均一性を高めることが可能な表示装置を提供することにある。

【課題を解決するための手段】

【0006】

本発明の一態様に係る表示装置は、画素電極と画素スイッチング回路部とを有する第一の基板と、前記第一の基板と対向配置された第二の基板と、前記第一の基板と前記第二の基板との間に配置され、前記第一の基板と前記第二の基板との間を反射しながら伝播する光を変調する液晶層と、前記画素スイッチング回路部の前記液晶層側に配置され、前記画素スイッチング回路部と部分的に重畳し、前記画素電極と電氣的に接続された反射層と、を有し、前記反射層は、前記画素スイッチング回路部に含まれるいずれの部材よりも前記光の反射率が高い。

20

【図面の簡単な説明】

【0007】

【図1】図1は、第一の実施形態に係る表示装置の断面図である。

【図2】図2は、表示装置の平面図である。

【図3】図3は、液晶層の構成を示す断面図である。

【図4】図4は、非散乱状態の液晶層を示す断面図である。

【図5】図5は、散乱状態の液晶層を示す断面図である。

30

【図6】図6は、反射層を除く一画素の平面図である。

【図7】図7は、反射層を含む一画素の平面図である。

【図8】図8は、図7のA3-A4線に沿う断面図である。

【図9】図9は、光源部と光入射面との間に隙間が存在する場合の入射光の挙動を説明する図である。

【図10】図10は、光源部と光入射面との間に隙間が存在しない場合の入射光の挙動を説明する図である。

【図11】図11は、第二の実施形態に係る表示装置の断面図である。

【図12】図12は、表示装置の平面図である。

【図13】図13は、第三の実施形態に係る表示装置の断面図である。

40

【図14】図14は、表示装置の平面図である。

【図15】図15は、薄膜トランジスタのバリエーションを示す断面図である。

【図16】図16は、薄膜トランジスタのバリエーションを示す断面図である。

【図17】図17は、画素スイッチング回路部のバリエーションを示す断面図である。

【図18】図18は、光源部の配置のバリエーションを示す断面図である。

【発明を実施するための形態】

【0008】

発明を実施するための形態（実施形態）につき、図面を参照しつつ詳細に説明する。以下の実施形態に記載した内容により本発明が限定されるものではない。また、以下に記載した構成要素には、当業者が容易に想定できるもの、実質的に同一のものが含まれる。さ

50

らに、以下に記載した構成要素は適宜組み合わせることが可能である。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保っての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

#### 【0009】

##### 〔第一の実施形態〕

図1は、第一の実施形態に係る表示装置100の断面図である。図2は、表示装置100の平面図である。図1は、図2のA1-A2線に沿う断面図である。図3は、液晶層30の構成を示す断面図である。図4は、非散乱状態の液晶層30を示す断面図である。図5は、散乱状態の液晶層30を示す断面図である。図6および図7は、表示装置100の一画素PXの平面図である。図6は、反射層51を除く一画素Pの平面図であり、図7は、反射層51を含む一画素PXの平面図である。図8は、図7のA3-A4線に沿う断面図である。以下、液晶層30の層厚方向から見た状態を平面視といい、液晶層30の層厚方向と直交する方向から見た状態を断面視という。

#### 【0010】

図1および図2に示すように、表示装置100は、表示パネル1と、光源部40と、を有する。表示パネル1は、第一の基板10と、第二の基板20と、液晶層30と、を有する。表示パネル1には、複数の画素PXが設けられている。平面視において、第一の基板10と第二の基板20とが重畳する領域が表示領域1Aである。表示領域1Aに複数の画素PXがマトリクス状に設けられている。平面視において、第一の基板10は、第二の基板20の外側に張り出す端子部TMを有する。端子部TMには、複数のフレキシブル回路基板FSが電氣的に接続されている。

#### 【0011】

図6および図8に示すように、第一の基板10は、画素PXごとに、画素電極19と薄膜トランジスタTとを有する。第二の基板20は、各画素PXに共通の共通電極22を有する。画素電極19と共通電極22との間には、液晶層30が配置されている。画素電極19と共通電極22との間に印加される電圧により、画素PXごとに、液晶層30の散乱状態が制御される。

#### 【0012】

図1に示すように、断面視において、表示パネル1の端部には、光源部40が設けられている。光源部40は、第一の基板10及び第二の基板20の少なくとも一つの端面に配置されている。光源部40は、例えば、表示パネル1の第一の端面1aに光Lを照射する。光源部40と対向する表示パネル1の第一の端面1aは、光入射面SEである。光源部40と光入射面SEとの間には、隙間が設けられている。隙間は、空気層Gとなっている。

#### 【0013】

光源部40から照射された光Lは、断面視において、第一の基板10の外表面（液晶層30側とは反対側の面）10Aおよび第二の基板20の外表面20Aで反射しながら、光入射面SEから遠ざかる方向に伝播する。表示パネル1の内部を伝播した光Lは、液晶層30が散乱状態となっている画素PXで散乱され、表示パネル1の外部に放射される。表示パネル1の外部に放射された光Lは、画像光として観察者に観察される。

#### 【0014】

図3に示すように、液晶層30は、高分子によって形成されたバルク31と、バルク31内に分散された複数の微粒子32と、を有する。微粒子32は、液晶によって形成されている。バルク31および微粒子32は、それぞれ光学異方性を有している。

#### 【0015】

液晶層30は、例えば、次の方法により形成される。まず、高分子のモノマー中に液晶

10

20

30

40

50

を分散させた溶液を第一の基板 10 と第二の基板 20 との間に封入する。第一の基板 10 には、第一の配向膜 61 が設けられている。第二の基板 20 には、第二の配向膜 62 が設けられている。第一の配向膜 61 および第二の配向膜 62 は、例えば、垂直配向膜である。

#### 【0016】

次に、モノマーおよび液晶を第一の配向膜 61 および第二の配向膜 62 によって配向させた状態で、紫外線または熱によってモノマーを重合させ、バルク 31 を形成する。これにより、網目状に形成された高分子のネットワークの隙間に液晶が分散されたりバースモードの高分子分散型の液晶層 30 が形成される。

#### 【0017】

微粒子 32 に含まれる液晶の配向は、画素電極 19 と共通電極 22 との間に印加される電圧によって制御される。液晶の配向が変化することにより、光 L の散乱の度合が変化する。液晶層 30 は、光 L の散乱の度合を変化させることにより、光 L を変調する。表示パネル 1 から外部に放射される光 L の明るさは、光 L の散乱の度合によって変化する。

#### 【0018】

例えば、図 4 に示すように、画素電極 19 と共通電極 22 との間に電圧が印加されていない状態では、バルク 31 の光軸  $Ax1$  と微粒子 32 の光軸  $Ax2$  の向きは互いに等しい。微粒子 32 の光軸  $Ax2$  は、液晶層 30 の層厚方向と平行である。バルク 32 の光軸  $Ax1$  は、電圧の有無に関わらず、液晶層 30 の層厚方向と平行である。

#### 【0019】

バルク 31 と微粒子 32 の常光屈折率は互いに等しい。バルク 31 と微粒子 32 の異常光屈折率は互いに等しい。画素電極 19 と共通電極 22 との間に電圧が印加されていない状態では、あらゆる方向においてバルク 31 と微粒子 32 との間の屈折率差がゼロになる。液晶層 30 は、光 L を散乱しない非散乱状態となる。光 L は、第一の基板 10 と第二の基板 20 との間を反射しながら、光源部 40 から遠ざかる方向に伝播する。

#### 【0020】

図 5 に示すように、画素電極 19 と共通電極 22 との間に電圧が印加された状態では、微粒子 32 の光軸  $Ax2$  は、画素電極 19 と共通電極 22 との間に発生する電界によって傾く。バルク 31 の光軸  $Ax1$  は、電界によって変化しないため、バルク 31 の光軸  $Ax1$  と微粒子 32 の光軸  $Ax2$  の向きは互いに異なる。液晶層 30 は、光 L を散乱する散乱状態となる。光 L は、第一の基板 10 と第二の基板 20 との間を反射しながら伝播し、散乱状態となった画素 PX において散乱される。散乱された光 L は、表示パネル 1 の外部に放射され、画像光として観察される。

#### 【0021】

なお上記には、第一の配向膜 61 および第二の配向膜 62 が垂直配向膜である例について述べたが、第一の配向膜 61 および第二の配向膜 62 はそれぞれ水平配向膜であってもよい。第一の配向膜 61 および第二の配向膜 62 は、モノマーを高分子化する際に、モノマーを所定の方向に配向させる機能を有していれば良い。これにより、モノマーは、所定の方向に配向した状態で高分子化したポリマーとなる。第一の配向膜 61 および第二の配向膜 62 が水平配向膜の場合は、画素電極 19 と共通電極 22 との間に電圧が印加されていない状態で、バルク 31 の光軸  $Ax1$  と微粒子 32 の光軸  $Ax2$  の向きは互いに等しく、膜厚方向と直交する方向となる。当該膜厚方向と垂直な方向とは、平面視で第一の基板 10 の辺に沿った方向に該当する。

#### 【0022】

図 6 に示すように、第一の基板 10 には、複数のゲート線（走査線ともいう）12 と複数のデータ線（信号線ともいう）16 とが平面視において格子状に設けられている。複数のゲート線 12 と複数のデータ線 16 との各交差部に対応して、画素 PX が設けられている。画素 PX には、画素電極 19 と薄膜トランジスタ T とが設けられている。薄膜トランジスタ T は、ボトムゲート型の薄膜トランジスタである。薄膜トランジスタ T は、ゲート線 12 の一部と平面視において重畳する半導体層 14 を有する。

10

20

30

40

50

## 【0023】

ゲート線12は、直線的に延びる本線部12aと、本線部12aから分岐した分岐部12bと、を有する。半導体層14は、ゲート線12、例えば、分岐部12bの中央部と重畳する。半導体層14は、平面視において、ゲート線12からはみ出さないように設けられている。これにより、ゲート線12側から半導体層14に向かう光Lが反射され、半導体層14に光リークが生じにくくなる。ゲート線12で反射された光Lは、表示パネル1の内部を伝播し、画像表示に寄与する。半導体層14と平面視において重畳するゲート線12の一部は、薄膜トランジスタTのゲート電極として機能する。

## 【0024】

データ線16は、直線的に延びる本線部16aと、本線部16aから分岐した分岐部16bと、を有する。分岐部16bは、平面視において、半導体層14の一端部と重畳している。半導体層14と重畳する部分の分岐部16bは、薄膜トランジスタTのソース電極として機能する。

## 【0025】

平面視において、半導体層14の中央部を挟んで分岐部16bと隣り合う位置には、電極17が設けられている。電極17は、平面視において、半導体層14の他端部と重畳している。分岐部16bおよび電極17と重畳しない部分の半導体層14は、薄膜トランジスタTのチャネル形成部として機能する。電極17の端部は、画素電極19と電氣的に接続されている。

## 【0026】

第一の基板10には、平面視において、各ゲート線12と隣接する位置に補助容量線60が設けられている。ゲート線12と補助容量線60は、互いに平行に延びている。補助容量線60は、平面視において、画素電極19のエッジ部と重畳して配置されている。画素電極19と補助容量線60とが重畳する部分が補助容量Cとして機能する。

## 【0027】

画素PXの駆動は、薄膜トランジスタTを含む画素スイッチング回路部SWによって制御される。画素スイッチング回路部SWは、例えば、画素PX内に配置された薄膜トランジスタT、ゲート線12、データ線16および補助容量線60を有する。

## 【0028】

図7に示すように、断面視において、画素スイッチング回路部SWの液晶層30側には、反射層51が配置されている。反射層51は、画素PXごとに分離して配置されている。反射層51は、対応する画素PXの画素スイッチング回路部SWと平面視において部分的に重畳する。

## 【0029】

反射層51は、例えば、データ線16の延在方向に沿って延びる第一の遮光部51aと、ゲート線12の延在方向に沿って延びる第二の遮光部51bと、を有する。半導体層14は、平面視において、第一の遮光部51aからはみ出さないように設けられている。データ線16とゲート線12の大部分は、平面視において、第一の遮光部51aおよび第二の遮光部51bによって覆われている。画素電極19は、平面視において、第二の遮光部51bの一部と重畳して配置されている。画素電極19と第二の遮光部51bとが重畳する部分で、第二の遮光部51bが画素電極19と電氣的に接続されている。

## 【0030】

図8に示すように、第一の基板10は、ガラスやプラスチックなどの透明絶縁部材からなる第一の基材11を有する。第一の基材11上には、ゲート線12と補助容量線60とが設けられている。ゲート線12と補助容量線60は、例えば、モリブデン層とアルミニウム層とモリブデン層とが順に積層された構造を有する。第一の基材11上には、ゲート線12と補助容量線60を覆ってゲート絶縁層13が設けられている。ゲート絶縁層13は、例えば、窒化シリコンなどの透明な無機絶縁部材によって形成されている。

## 【0031】

ゲート絶縁層13上には、半導体層14が積層されている。半導体層14は、例えば、

10

20

30

40

50

アモルファスシリコンによって形成されているが、ポリシリコンによって形成されていてもよい。

#### 【0032】

ゲート絶縁層13上には、半導体層14の一部を覆うデータ線16と、半導体層14の一部を覆うドレイン電極17と、が設けられている。データ線16と電極17は、例えば、モリブデン層とアルミニウム層とモリブデン層とが順に積層された構造を有する。半導体層14、データ線16および電極17上には、パッシベーション層18が設けられている。パッシベーション層18は、例えば、窒化シリコンなどの透明な無機絶縁部材によって形成されている。

#### 【0033】

パッシベーション層18上には、絶縁層50が設けられている。絶縁層50は、例えば、アクリルなどの有機絶縁部材によって形成されている。絶縁層50は、画素スイッチング回路部SWによって形成された凹凸形状を平坦化する平坦化膜である。

#### 【0034】

絶縁層50上には、反射層51と画素電極19とが設けられている。反射層51は、画素スイッチング回路部SWと部分的に重畳する位置に配置されている。反射層51は、画素スイッチング回路部SWに含まれるいずれの部材よりも光Lの反射率が高い導電部材によって形成されている。本実施形態では、例えば、半導体層14がアモルファスシリコンによって形成され、ゲート線12、データ線16および補助容量線60の最表面がモリブデンによって形成されている。そのため、反射層51の形成材料としては、アルミニウムや銀などの光反射率の高い金属部材が好適である。

#### 【0035】

画素電極19は、ITO (Indium Tin Oxide) などの透明導電部材によって形成されている。画素電極19は、絶縁層50およびパッシベーション層18に設けられたコンタクトホールHを介してドレイン電極17と電氣的に接続されている。画素電極19は、平面視において、反射層51の一部に乗り上げるように配置されている。画素電極19と反射層51とが接触する部分で、反射層51が画素電極19と電氣的に接続されている。

#### 【0036】

第二の基板20は、ガラスやプラスチックなどの透明絶縁部材からなる第二の基材21を有する。第二の基材21上には、共通電極22が設けられている。共通電極22は、ITOなどの透明導電部材によって形成されている。第二の基板20は、第一の基板10と対向配置されている。第一の基板10と第二の基板20との間には、液晶層30が配置されている。液晶層30は、第一の基板10と第二の基板20との間を反射しながら伝播する光Lを変調する。

#### 【0037】

以上説明した本実施形態の表示装置100では、断面視において、画素スイッチング回路部SWの上部が光反射率の高い反射層51によって覆われている。そのため、光Lが第一の基板10と第二の基板20との間を反射しながら伝播する際に、画素スイッチング回路部SWに向かう光は反射層51によって反射され、画素スイッチング回路部SWに侵入しない。そのため、光Lが画素スイッチング回路部SWで吸収されることによって生じる光Lの減衰が起きにくくなる。また、画素スイッチング回路部SWに含まれる半導体層14に光Lが入射しにくくなるので、薄膜トランジスタの光リークが抑制される。また、反射層51は、画素電極19と電氣的に接続されているため、反射層51の電位が安定する。よって、表示不良が発生しにくい。

#### 【0038】

また、本実施形態では、図9に示すように、光源部40と表示パネル1の光入射面SEとの間には空気層Gが設けられている。光源部40から照射された光Lは、空気層Gを介して表示パネル1の光入射面SEに入射する。光Lは、光入射面SEで屈折し、第二の基板20の外面20Aに浅い角度で入射する。そのため、外面20Aから表示パネル1の外

10

20

30

40

50

部に漏れにくい。例えば、図10に示すように、光源部40と光入射面SEとが接触している場合には、光源部40から照射された光Lは、光入射面SEで屈折することなく、そのまま外面20Aに入射する。そのため、外面20Aに入射する角度が大きくなる。よって、光Lは、外面20Aで全反射せずに表示パネル1の外部に漏れだす可能性がある。本実施形態では、表示パネル1の外部に漏れだす光Lが少ないため、明るい画像が得られる。

#### 【0039】

##### [第二の実施形態]

図11は、第二の実施形態に係る表示装置200の断面図である。図12は、表示装置200の平面図である。図11は、図12のA5-A6線に沿う断面図である。本実施形態において第一の実施形態と共通する構成要素については、同じ符号を付し、詳細な説明は省略する。

10

#### 【0040】

本実施形態において第一の実施形態と異なる点は、平面視において、表示パネル1の周囲に複数の光源部40が設けられている点である。例えば、表示装置200には、複数の光源部40として、第一の光源部41と第二の光源部42とが設けられている。第一の光源部41と第二の光源部42は、断面視において、表示パネル1を挟んで対向する位置に配置されている。第一の光源部41は、表示パネル1の第一の端面1aに第一の光L1を照射する。第二の光源部42は、表示パネル1の第二の端面1bに第二の光L2を照射する。

20

#### 【0041】

第一の光L1は、第一の端面1aにおいて最も強度が高く、第二の端面1bにおいて最も強度が小さくなる強度分布を持つ。第二の光L2は、第二の端面1bにおいて最も強度が高く、第一の端面1aにおいて最も強度が小さくなる強度分布を持つ。第一の光L1の強度分布と第二の光L2の強度分布とが補い合うことによって、表示領域1A全体で均一な強度分布が実現される。また、複数の光源部40から表示パネル1に光Lが入射することによって、明るい画像が得られる。

#### 【0042】

##### [第三の実施形態]

図13は、第三の実施形態に係る表示装置300の断面図である。図14は、表示装置300の平面図である。図13は、図14のA7-A8線に沿う断面図である。本実施形態において第一の実施形態と共通する構成要素については、同じ符号を付し、詳細な説明は省略する。

30

#### 【0043】

本実施形態において第一の実施形態と異なる点は、平面視において、表示パネル1の周囲に複数の光源部40が設けられている点と、断面視において、光源部40が、表示パネル1の厚みと同程度の高さを有する点である。

#### 【0044】

例えば、表示装置300には、複数の光源部40として、第一の光源部41と第三の光源部43とが設けられている。第一の光源部41は、表示パネル1の第一の端面1aに第一の光L1を照射する。第三の光源部43は、表示パネル1の第三の端面1cに第三の光L3を照射する。第三の端面1cは、平面視において、表示領域1Aのコーナー部を挟んで第一の端面1aと隣り合う位置に設けられている。光源部40は、第一の基板10と第二の基板20の双方に対向して配置されている。光源部40は、第一の基板10の端面と第二の基板20の端面の双方に同時に光Lを入射させる。

40

#### 【0045】

この構成においても、複数の光源部40から表示パネル1に光Lが入射するため、明るい画像が得られる。

#### 【0046】

##### [第四の実施形態]

50



図 1 5 および図 1 6 は、薄膜トランジスタ T のバリエーションを示す断面図である。本実施形態において第一の実施形態と共通する構成要素については、同じ符号を付し、詳細な説明は省略する。

#### 【0047】

第一の実施形態では、薄膜トランジスタ T として、アモルファスシリコンを用いたボトムゲート型の薄膜トランジスタが用いられた。しかし、薄膜トランジスタ T の構成はこれに限られない。例えば、図 1 5 および図 1 6 に示すような種々の薄膜トランジスタ T を用いることができる。

#### 【0048】

図 1 5 は、断面視において、データ線 1 6 および電極 1 7 と半導体層 1 4 との間に高濃度不純物半導体層 1 5 を設けたボトムゲート型の薄膜トランジスタを示す図である。

#### 【0049】

ゲート絶縁層 1 3 上には、断面視において、半導体層 1 4 と、高濃度不純物半導体層 1 5 と、が順に積層されている。半導体層 1 4 は、例えば、アモルファスシリコンによって形成されている。高濃度不純物半導体層 1 5 は、例えば、n+アモルファスシリコンによって形成されている。高濃度不純物半導体層 1 5 は、分離溝 T I (チャンネルエッチ部) によってソース部 S とドレイン部 D とに分離されている。分離溝 T I の底面に露出した半導体層 1 4 が、薄膜トランジスタ T のチャンネル形成部として機能する。ゲート絶縁層 1 3 上には、ソース部 S を覆うデータ線 1 6 と、ドレイン部 D を覆うドレイン電極 1 7 と、が設けられている。

#### 【0050】

図 1 5 では、半導体層 1 4 に分離溝 T I を形成したチャンネルエッチ型薄膜トランジスタの例が示されているが、半導体層 1 4 上にソース領域とドレイン領域を分離する絶縁層を形成する、チャンネルストッパ型薄膜トランジスタが用いられてもよい。

#### 【0051】

図 1 6 は、トップゲート型の薄膜トランジスタ T を示す図である。第一の基材 1 1 上には、断面視において、半導体層 1 4、ゲート絶縁層 1 3、ゲート線 1 2 および層間絶縁層 6 2 が順に積層されている。平面視においてゲート線 1 2 と重畳する部分の半導体層 1 4 はチャンネル形成部として機能する。半導体層 1 4 は、例えば、LTPS (Low Temperature Poly Silicon) で形成されている。しかし、例えば、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn) の酸化物を含む酸化物半導体によって半導体層 1 4 を形成してもよい。

#### 【0052】

層間絶縁層 6 5 上には、データ線 1 6 および電極 1 7 が設けられている。データ線 1 6 は、層間絶縁層 6 5 に設けられたコンタクトホールを介して半導体層 1 4 と電氣的に接続されている。電極 1 7 は、層間絶縁層 6 5 に設けられたコンタクトホールを介して半導体層 1 4 と電氣的に接続されている。

#### 【0053】

図 1 5 および図 1 6 に示した薄膜トランジスタ T の構成は一例である。図 1 5 および図 1 6 に示した構成以外の構成を有する薄膜トランジスタ T を適用することも可能である。

#### 【0054】

##### [第五の実施形態]

図 1 7 は、画素スイッチング回路部 SW のバリエーションを示す断面図である。本実施形態において第一の実施形態と共通する構成要素については、同じ符号を付し、詳細な説明は省略する。

#### 【0055】

第一の実施形態では、各ゲート線 1 2 と隣接する位置に補助容量線 6 0 が設けられたが、設計によっては、補助容量線が必要とされない場合もある。図 1 7 は、補助容量線を設けない例を示している。この構成では、補助容量線で光 L が吸収されないので、光 L の減衰が起きにくい。

10

20

30

40

50

## 【0056】

## [第六の実施形態]

図18は、光源部40の配置のバリエーションを示す断面図である。

## 【0057】

第一の実施形態では、光入射面SEに入射した光Lが直接表示パネル1を通り抜けて外部に漏れだすことを抑制するために、光源部40と光入射面SEとの間に空気層Gが設けられた。本実施形態では、光源部40と光入射面SEとの間に空気層Gが設けられるかわりに、光漏れが生じる位置に反射層70が設けられている。反射層70が設けられる範囲は、第二の基板20の屈折率および光Lの広がり角によって決まる。光Lが臨界角よりも小さな角度で外面20Aに入射する範囲に反射層70が設けられる。

10

## 【0058】

この構成によれば、光入射面SEと光源部40との距離が短くなるため、端子部TMを小さくすることができる。よって、表示パネル1からの光漏れを抑制しながら、表示装置の小型化を図ることができる。

## 【0059】

以上、本発明の好適な実施の形態を説明したが、本発明はこのような実施の形態に限定されるものではない。実施の形態で開示された内容はあくまで一例にすぎず、本発明の趣旨を逸脱しない範囲で種々の変更が可能である。本発明の趣旨を逸脱しない範囲で行われた適宜の変更についても、当然に本発明の技術的範囲に属する。上述した発明を基にして当業者が適宜設計変更して実施しうる全ての発明も、本発明の要旨を包含する限り、本発明の技術的範囲に属する。

20

## 【0060】

例えば、上記の実施形態では、反射層51の一部のみが画素電極19によって覆われたが、画素電極19の構成はこれに限定されない。例えば、画素電極19は、反射層51の表面全体を覆っていてもよい。反射層51がアルミニウムなどの金属部材で形成されている場合には、画素電極19によって覆われることで、反射層51の表面が酸化されることが抑制される。

## 【0061】

本発明は、以下の態様に係る表示装置に広く適用可能である。

## 【0062】

30

(1) 画素電極と画素スイッチング回路部とを有する第一の基板と、

前記第一の基板と対向配置された第二の基板と、

前記第一の基板と前記第二の基板との間に配置され、前記第一の基板と前記第二の基板との間を反射しながら伝播する光を変調する液晶層と、

前記画素スイッチング回路部の前記液晶層側に配置され、前記画素スイッチング回路部と部分的に重畳し、前記画素電極と電氣的に接続された反射層と、

を有し、

前記反射層は、前記画素スイッチング回路部に含まれるいずれの部材よりも前記光の反射率が高い、

表示装置。

40

## 【0063】

(2) 前記画素電極は、前記反射層の表面全体を覆っている

(1)に記載の表示装置。

## 【0064】

(3) 前記画素スイッチング回路部は、薄膜トランジスタ、ゲート線、およびデータ線を有する

(1)または(2)に記載の表示装置。

## 【0065】

(4) 前記第一の基板は、前記画素スイッチング回路部上に配置された平坦化膜を有し、前記反射層は、前記平坦化膜上に配置される

50

(1) 乃至 (3) のいずれか一つに記載の表示装置。

【0066】

(5) 前記第一の基板及び前記第二の基板の少なくとも一つの端面に配置された光源部を有し、

前記光源部から入射した光が前記第一の基板と前記第二の基板との間を反射しながら伝播する

(1) 乃至 (4) のいずれか一つに記載の表示装置。

【0067】

(6) 前記液晶層は、高分子分散型の液晶層である

(1) 乃至 (5) のいずれか一つに記載の表示装置。

10

【0068】

(7) 前記第二の基板は、共通電極を有し、

前記画素電極と前記共通電極との間に印加される電圧により、前記液晶層の散乱状態が制御される

(1) 乃至 (6) のいずれか一つに記載の表示装置。

【符号の説明】

【0069】

10 第一の基板

12 ゲート線

16 データ線

19 画素電極

20 第二の基板

30 液晶層

51 反射層

60 補助容量線

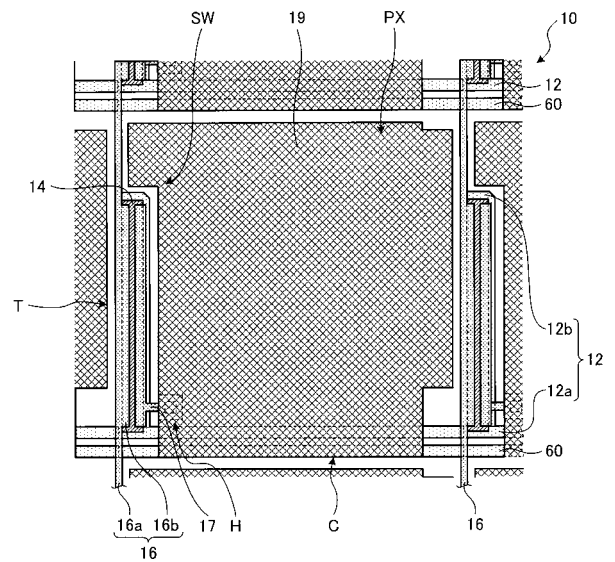
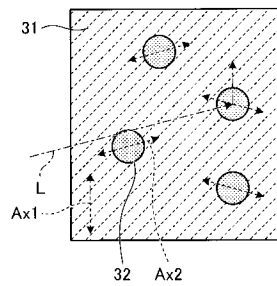
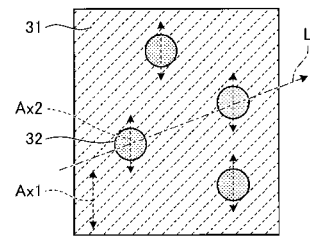
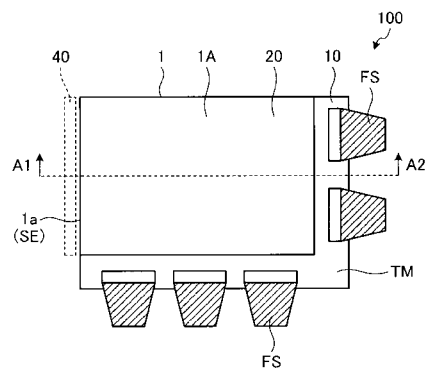
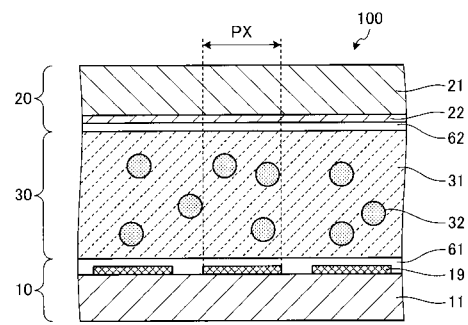
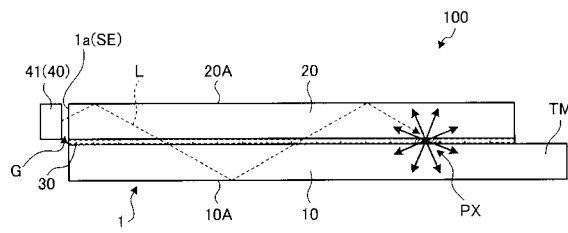
100 表示装置

L 光

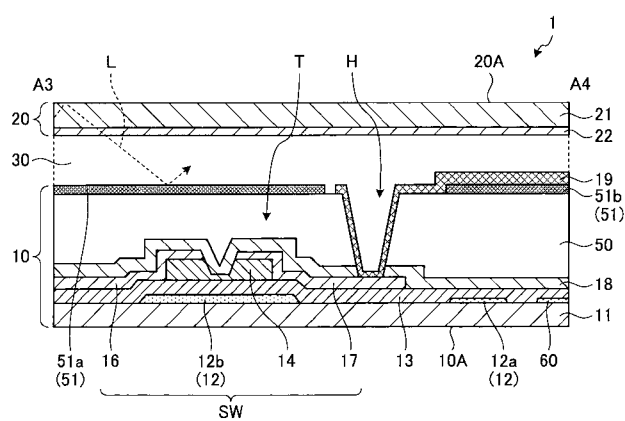
SW 画素スイッチング回路部

T 薄膜トランジスタ

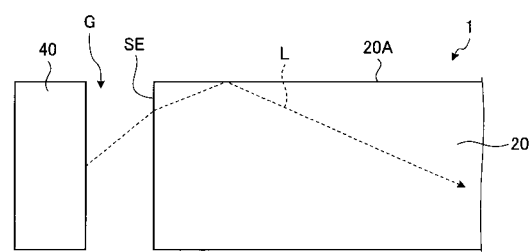
20



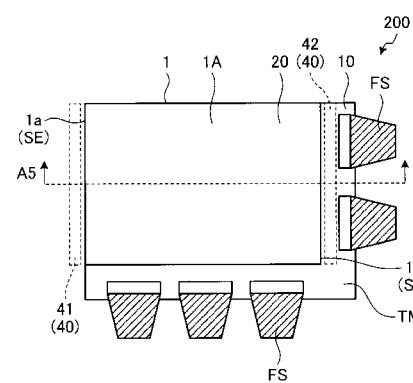
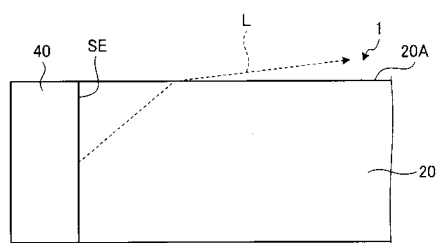
【图 8】



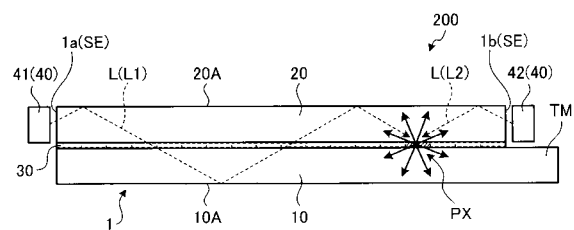
【图 9】



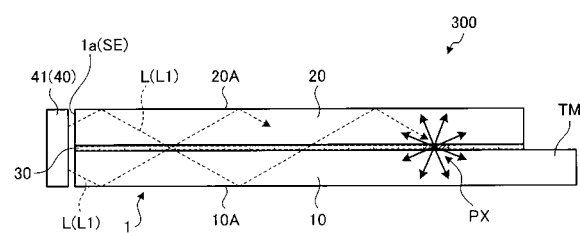
【図 1 2】



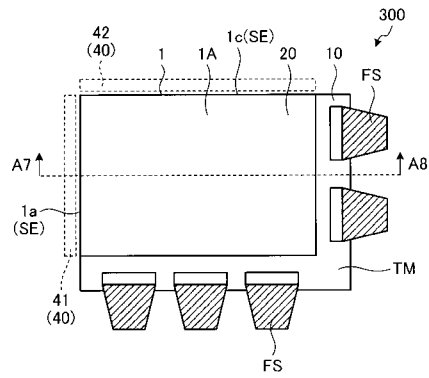
【図 1 1】



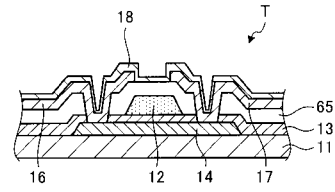
【图 1 3】



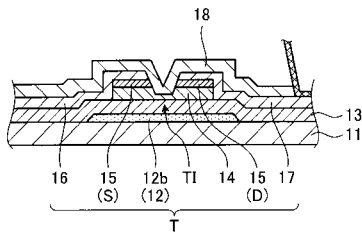
【図 14】



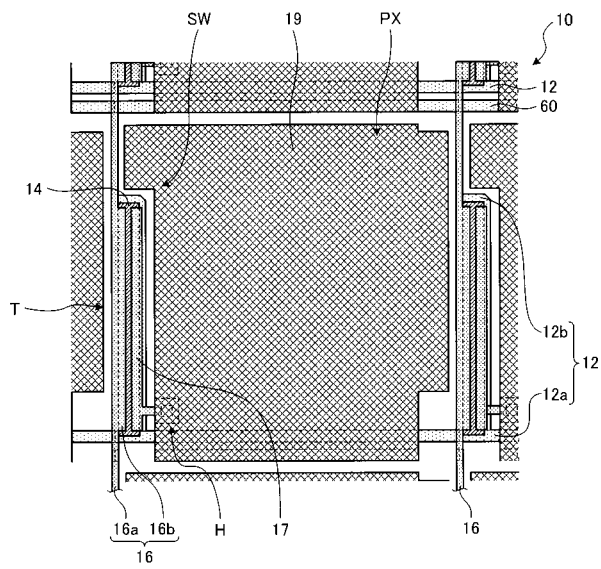
【図 16】



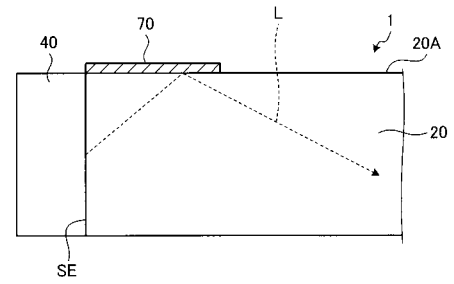
【図 15】



【図 17】



【図 18】



---

フロントページの続き

(72)発明者 金子 英樹

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

(72)発明者 杉山 裕紀

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

Fターム(参考) 2H191 FA71Y FA81X FA81Z JA02 LA24 NA43 NA48

|                |                                                                                                                                                                                               |         |            |
|----------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 表示装置                                                                                                                                                                                          |         |            |
| 公开(公告)号        | <a href="#">JP2017167214A</a>                                                                                                                                                                 | 公开(公告)日 | 2017-09-21 |
| 申请号            | JP2016049962                                                                                                                                                                                  | 申请日     | 2016-03-14 |
| [标]申请(专利权)人(译) | 株式会社日本显示器                                                                                                                                                                                     |         |            |
| 申请(专利权)人(译)    | 有限公司日本显示器                                                                                                                                                                                     |         |            |
| [标]发明人         | 水野学<br>奥山健太郎<br>稻村弘<br>金子英樹<br>杉山裕紀                                                                                                                                                           |         |            |
| 发明人            | 水野 学<br>奥山 健太郎<br>稻村 弘<br>金子 英樹<br>杉山 裕紀                                                                                                                                                      |         |            |
| IPC分类号         | G02F1/13357                                                                                                                                                                                   |         |            |
| CPC分类号         | G02F1/1334 G02F1/133553 G02F2001/133616 G02F1/136286 G02F1/1368 G02F1/137 G02F2201/121 G02F2201/123                                                                                           |         |            |
| FI分类号          | G02F1/13357 G02F1/1334                                                                                                                                                                        |         |            |
| F-TERM分类号      | 2H191/FA71Y 2H191/FA81X 2H191/FA81Z 2H191/JA02 2H191/LA24 2H191/NA43 2H191/NA48 2H189/AA04 2H189/LA10 2H189/LA19 2H391/AA16 2H391/AA25 2H391/AC32 2H391/AD24 2H391/CA15 2H391/EA23 2H391/FA02 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                     |         |            |

#### 摘要(译)

要解决的问题：提供一种能够抑制光的衰减并且提高亮度的均匀性的显示装置。根据本发明一个实施例的显示装置包括：第一基板，具有像素电极和像素开关电路部分；第二基板，与第一基板相对设置，液晶层30设置在第一基板10和第二基板20之间，用于调制在第一基板10和第二基板20之间反射时传播的光L，切换时间并且反射层51设置在路径部分SW的液晶层30侧并且部分地与像素切换电路部分SW重叠并且电连接到像素电极19。反射层51通过像素切换形成光L的反射率高于包括在电路部分SW中的任何构件。

