

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-167773

(P2013-167773A)

(43) 公開日 平成25年8月29日(2013.8.29)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G O 2 F 1/1343	2 H O 9 2
G02F 1/1368 (2006.01)	G O 2 F 1/1368	

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号	特願2012-31221 (P2012-31221)	(71) 出願人	506087819
(22) 出願日	平成24年2月16日 (2012.2.16)		
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	桶 隆太郎
			兵庫県姫路市飾磨区妻鹿日田町1-6
			パナソニック液晶ディスプレイ株式会社内
		Fターム(参考)	2H092 JA24 JB32 JB34 JB52 NA01 NA04 PA06 PA09

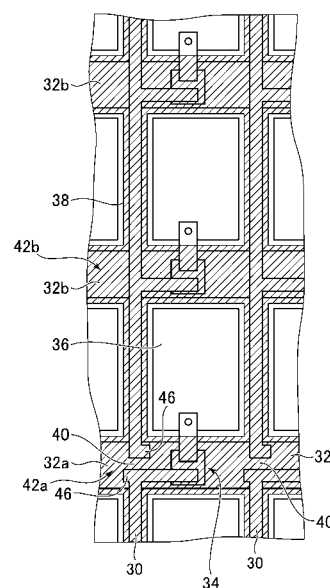
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 水平分割駆動する液晶表示装置において、画面内でのソース線の分断は、分断個所の近傍の画素行と他の画素行とで表示状態に差異を生じる。

【解決手段】 上側の表示領域のソース線30uと下側の表示領域のソース線30dとの分断個所40は、ソース線30とゲート線32との交差部分に配置される。ソース線30のうち分断個所40を配置されているゲート線32aに重なる部分は、分断個所40を配置されていないゲート線32bに重なる部分と対比して、分断個所40にて除去された部分と同じ面積の拡張部分46(突起部46a, 46b)を付加された平面形状とされる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

相互間に液晶を挟んで対向配置された一对の基板の一方に、行列配置された画素の各行に沿って延在され当該画素行へ画素信号の書き込みを可能とする選択電圧を印加する走査配線と、前記画素の各列に沿って延在され前記選択信号を印加された前記画素行に前記画素信号を供給する映像配線と、を備え、画面を水平分割した複数の表示領域ごとに垂直走査を行う分割駆動方式の液晶表示装置であって、

前記各映像配線は前記表示領域ごとに分断され、

前記映像配線の分断個所は前記走査配線との交差部分に配置され、

前記映像配線のうち前記分断個所を配置されている前記走査配線に重なる部分は、前記分断個所を配置されていない前記走査配線に重なる部分と対比して、前記分断個所にて除去された部分と同じ面積の拡張部分を付加された平面形状とされること、

を特徴とする液晶表示装置。

10

【請求項 2】

相互間に液晶を挟んで対向配置された一对の基板の一方に、行列配置される画素の各行に沿って延在され当該画素行へ画素信号の書き込みを可能とする選択電圧を印加する走査配線と、前記画素の各列に沿って延在され前記選択信号を印加された前記画素行に前記画素信号を供給する映像配線と、を備え、画面を水平分割した複数の表示領域ごとに垂直走査を行う分割駆動方式の液晶表示装置であって、

水平方向に隣接する前記画素間に設けられた画素分離領域を覆う遮光膜を有し、

前記各映像配線は、前記画素分離領域を通して垂直方向に延びると共に、当該画素分離領域内にて分断個所を設けて前記表示領域ごとに分断され、

前記遮光膜は、前記分断個所に隣接する前記画素において、当該分断個所の近傍に水平方向に突き出た凸部を有した平面形状とされると共に、前記分断個所に隣接しない前記画素においても前記平面形状とされ、前記各画素における画素開口率を均等にするこ

と、を特徴とする液晶表示装置。

20

【請求項 3】

請求項 2 に記載の液晶表示装置において、

前記遮光膜の前記凸部は、前記分断個所の近傍に生じる液晶の配向を制御できない領域を覆うこと、を特徴とする液晶表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に、画面を複数の表示領域に水平分割し、それらを並列に垂直走査する技術に関する。

【背景技術】

【0002】

液晶表示装置は薄型テレビ、パソコン、タブレット端末、スマートフォンなどの製品に用いられている。特に薄型テレビに代表される大型パネルのアプリケーションでは、高精細な画像表示、三次元表示及び動画質向上のため、4K解像度(4K2K)など画素数の増大や、倍速、4倍速といった高フレームレートでの駆動への要求がある。これらの要求は、画面の垂直走査において各水平走査線に割り当てられるデータ書き込み時間を短くし、通常の駆動方法では画素へのデータ書き込み不足という問題を生じ得る。この問題の解決策の一つとして、画面を複数の表示領域に分割し、データ書き込みを各表示領域に対して並列して行う分割駆動方式が知られている。例えば、下記特許文献1, 2には画面を上下2つの表示領域に水平分割する分割駆動方式の液晶表示装置が示されている。

40

【0003】

例えば、画面を上下2つの表示領域 A_U , A_D に水平分割する分割駆動方式では、上半分の表示領域 A_U のゲート線(走査配線)を順次選択する垂直走査と下半分の表示領域 A_D のゲート線を順次選択する垂直走査とが並列して行われる。各表示領域 A_U , A_D にて

50

選択された画素行に並列して映像信号を書き込むために、ソース線（映像配線）は領域 A_U 、 A_D 間の境界にて、領域 A_U に配置されるソース線と領域 A_D に配置されるソース線とに分断される。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開平9 - 258163号公報

【特許文献2】特開平10 - 48595号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0005】

画面内でのソース線の分断は、分断個所の近傍の画素行の動作に影響を与え、当該画素行と他の画素行とで表示状態に差異を生じるという問題があった。その影響の1つとして、配向膜のラビング処理に係るものがある。図4は水平分割駆動を行う従来の液晶表示装置における、ソース線の分断個所の近傍の模式的な部分平面図である。TFT基板には、薄膜トランジスタ（Thin Film Transistor：TFT）1、ソース線2、ゲート線3が形成され、その上に配向膜が積層される。当該配向膜はその下に形成されたソース線2の段差の影響を受けて、その表面に起伏を生じる。ソース線2の近傍領域での当該起伏は、ソース線2の分断個所4の近傍とソース線2のそれ以外の近傍領域とで異なる。その結果、配向膜に対するラビングが十分になされず液晶の配向を制御できない領域は、分断個所4の近傍領域ではそれ以外の近傍領域に比べて画素の有効領域（開口領域）側へ広がり得る。例えば、図4に示すように、分断個所4の近傍に生じる配向制御不能な領域5は、画素電極6が配置された画素の有効領域内にまで広がり得る。電圧印加により液晶を非透過状態に制御する際に、配向制御できない領域では液晶は透過状態に留まる。よって、分断個所4に有効領域が隣接する画素とそれ以外の画素とでは同じ画素データに対する輝度に差異が生じるという問題があった。

20

【0006】

本発明は上記問題を解決するためになされたものであり、水平分割駆動する液晶表示装置において、ソース線の分断個所に隣接する画素と、それ以外の画素とで表示状態に差異が生じることを防止して、画質向上を図ることを目的とする。

30

【課題を解決するための手段】

【0007】

本発明に係る液晶表示装置は、相互間に液晶を挟んで対向配置された一对の基板の一方に、行列配置された画素の各行に沿って延在され当該画素行へ画素信号の書き込みを可能とする選択電圧を印加する走査配線と、前記画素の各列に沿って延在され前記選択信号を印加された前記画素行に前記画素信号を供給する映像配線と、を備え、画面を水平分割した複数の表示領域ごとに垂直走査を行う分割駆動方式の液晶表示装置であって、前記各映像配線は前記表示領域ごとに分断され、前記映像配線の分断個所は前記走査配線との交差部分に配置され、前記映像配線のうち前記分断個所を配置されている前記走査配線に重なる部分は、前記分断個所を配置されていない前記走査配線に重なる部分と対比して、前記分断個所にて除去された部分と同じ面積の拡張部分を付加された平面形状とされる。

40

【0008】

他の本発明に係る液晶表示装置は、相互間に液晶を挟んで対向配置された一对の基板の一方に、行列配置される画素の各行に沿って延在され当該画素行へ画素信号の書き込みを可能とする選択電圧を印加する走査配線と、前記画素の各列に沿って延在され前記選択信号を印加された前記画素行に前記画素信号を供給する映像配線と、を備え、画面を水平分割した複数の表示領域ごとに垂直走査を行う分割駆動方式の液晶表示装置であって、水平方向に隣接する前記画素間に設けられた画素分離領域を覆う遮光膜を有し、前記各映像配線は、前記画素分離領域を通して垂直方向に延びると共に、当該画素分離領域内にて分断個所を設けて前記表示領域ごとに分断され、前記遮光膜は、前記分断個所に隣接する前記

50

画素において、当該分断個所の近傍に水平方向に突き出た凸部を有した平面形状とされると共に、前記分断個所に隣接しない前記画素においても前記平面形状とされ、前記各画素における画素開口率を均等にする。

【 0 0 0 9 】

上記発明の好適な態様においては、前記遮光膜の前記凸部は、前記分断個所の近傍に生じる液晶の配向を制御できない領域を覆う。

【発明の効果】

【 0 0 1 0 】

本発明によれば、水平分割駆動する液晶表示装置において、ソース線の分断個所に隣接する画素と、それ以外の画素とで表示状態に差異が生じることを防止して、画質向上を図ることができる。

10

【図面の簡単な説明】

【 0 0 1 1 】

【図 1】本発明の実施形態に係る液晶表示装置の構成を示す模式図である。

【図 2】本発明の第 1 の実施形態に係る液晶表示装置における、ソース線の分断個所の近傍の模式的な部分平面図である。

【図 3】本発明の第 2 の実施形態に係る液晶表示装置における、ソース線の分断個所の近傍の模式的な部分平面図である。

【図 4】水平分割駆動を行う従来の液晶表示装置における、ソース線の分断個所の近傍の模式的な部分平面図である。

20

【発明を実施するための形態】

【 0 0 1 2 】

以下、本発明の実施の形態（以下実施形態という）について、図面に基づいて説明する。

【 0 0 1 3 】

[第 1 の実施形態]

図 1 は、第 1 の実施形態に係る液晶表示装置 1 0 の構成を示す模式図である。液晶表示装置 1 0 は、液晶パネル 2 0、走査線駆動回路 2 2 u、2 2 d、映像線駆動回路 2 4 u、2 4 d、制御装置 2 6、バックライトユニット（不図示）及びバックライト駆動回路（不図示）を備える。

30

【 0 0 1 4 】

液晶表示装置 1 0 は、例えば、IPS（In Plane Switching）方式、かつアクティブマトリクス駆動方式である。液晶パネル 2 0 は、間隙を設けて対向配置されたカラーフィルタ基板と TFT 基板とを備え、それらの間隙に液晶が充填される。

【 0 0 1 5 】

TFT 基板の液晶側の面には、TFT、ソース線、ゲート線、画素電極及び共通電極などが形成されている。具体的には、画素電極及び TFT がそれぞれ画素配列に対応してマトリクス状に配置される。各画素には画素電極と同様、透明電極材からなる共通電極も配置される。ソース線 3 0 は TFT の列（垂直方向の並び）ごとに設けられ、当該列の複数の TFT のソースに共通に接続される。ゲート線 3 2 は TFT の行（水平方向の並び）ごとに設けられ、当該行の複数の TFT のゲート電極に共通に接続される。ソース線 3 0 は、画素列間に設けられる画素分離領域に沿って配置され、ゲート線 3 2 は、画素行間に設けられる画素分離領域に沿って配置され、複数のソース線 3 0 と複数のゲート線 3 2 とは互いに概ね直交して配置される。各 TFT のドレインには当該 TFT に対応する画素電極が接続される。

40

【 0 0 1 6 】

カラーフィルタ基板の液晶側の面には、ブラックマトリクス及びカラーフィルタが形成される。ブラックマトリクスは遮光膜であり画素分離領域に形成される。

【 0 0 1 7 】

TFT 基板及びカラーフィルタ基板はそれぞれ液晶に面する配向膜を備える。配向膜は

50

ラビング処理を施される。

【0018】

各TFTはゲート線32に印加される走査パルスに応じて行単位で導通状態を制御される。オン状態とされたTFTを介して画素電極はソース線30に接続され、ソース線30から画素値に応じた信号電圧（画素電圧）を印加される。共通電極は共通電極配線を介して各画素に共通な所定のコモン電位を印加される。液晶は画素電極と共通電極との電位差に応じて生じる電界により画素ごとに配向を制御されて、バックライトユニットから入射した光に対する透過率を変化させ、これにより表示面に画像が形成される。

【0019】

液晶表示装置10は画面を上下2つの表示領域A_U、A_Dに水平分割した分割駆動方式であり、領域A_Uと領域A_Dとは並列して垂直走査される。

10

【0020】

分割駆動を行うため、ソース線30は領域A_Uに配置されるソース線30_uと領域A_Dに配置されるソース線30_dとに分断され、ソース線30_u、30_dはそれぞれ映像線駆動回路24_u、24_dに接続される。また、領域A_Uのゲート線32は走査線駆動回路22_uに接続され、領域A_Dのゲート線32は走査線駆動回路22_dに接続される。

【0021】

制御装置26は、不図示のチューナやアンテナで受信した映像信号や、映像再生装置など別の装置が生成した映像信号を入力される。制御装置26は入力された映像信号に基づいて、各画素の階調値を示す画素データを生成し映像線駆動回路24_u、24_dへ出力したり、液晶表示装置10の各部へのタイミング信号を生成したりする。

20

【0022】

走査線駆動回路22_u、22_dは領域A_U及び領域A_Dそれぞれのゲート線32を順番に選択し、選択したゲート線32に走査パルスを出力する。これにより、選択された画素行のTFTがオンされる。

【0023】

映像線駆動回路24_u、24_dはそれぞれ走査線駆動回路22_u、22_dによるゲート線32の選択に同期して、当該行の各画素データに応じた電圧をソース線30_u、30_dへ出力する。

【0024】

30

図2はソース線30の分断個所の近傍における液晶表示装置10の模式的な部分平面図であり、TFT34、ソース線30、ゲート線32、画素電極36及びブラックマトリクス38の形状、配置が模式的に示されている。特に、画素電極36は液晶の配向が制御される画素の有効領域を表すために描いており、実際の画素電極のパターンとは異なり得る。ソース線30_u、30_dの境目となるソース線30の分断個所40はソース線30とゲート線32との交差部分に配置される。ソース線30のうち、分断個所40が配置されるゲート線32a上に重なる部分（重複部分42a）と、分断個所40が配置されないゲート線32b上に重なる部分（重複部分42b）との平面形状を対比すると、重複部分42aは分断個所40に配線材を有さないだけでなく、重複部分42aの面積を拡張する拡張部分46を付加されている点でも重複部分42bと相違する。

40

【0025】

拡張部分46の面積は、分断個所40の削除されている配線の面積と同じになるようにする。これにより、ソース線30とゲート線32との重複部分に起因するゲート線32の負荷容量の増加量は、分断個所40が配置されるゲート線32aとそれ以外のゲート線32bとで同じになり、各ゲート線32の配線負荷を同一にすることができる。

【0026】

本願発明は上述したように、ソース線30の分断個所40の近傍の画素行とそれ以外の画素行とで表示状態に差異を生じるという問題を解決することを目的としている。この点に関し、本実施形態では分断個所40を画素列間の画素分離領域ではなく、ゲート線32の上に配置したことにより、分断個所40に起因するラビング不良領域（図4の領域5）

50

が画素の有効領域に生じることが防止される。従って、上下の表示領域 A_U , A_D の境界部分の画素行にて配向制御不能な領域が画素開口内に生じ、他の画素行と比べて表示状態に違いが生じるという上述の問題が解決される。

【0027】

その一方で、ゲート線 32 の上に重なるソース線 30 のうち単に分断箇所 40 を除去するだけでは、分断箇所 40 が配置されるゲート線 32 a とそれ以外のゲート線 32 b との配線負荷に違いが生じる。具体的には、ゲート線 32 a の配線負荷はゲート線 32 b より小さくなる。その結果、ゲート線 32 a に印加される走査パルスの波形鈍りはゲート線 32 b における波形鈍りより小さくなり、画素電極への画素電圧の書き込み動作の状態・条件が、ゲート線 32 a で選択される画素行だけ他の画素行とは異なる。すなわち、ゲート線 32 a で選択される画素行と他の画素行とで表示状態に違いが生じるという問題が発生する。

10

【0028】

具体的には、ゲート線 32 a で選択される画素行では、走査パルスの立ち上がりが他の画素行に比べて迅速となるので、ソース線 30 に印加された画素電圧が他の行と比較して良好に書き込まれる。よって、ゲート線 32 a で選択される画素行とその隣接行とで画素値が同じであっても、ゲート線 32 a による選択行は隣接行より明るく表示されるという問題が生じる。

【0029】

また、ゲート線 32 a による選択行と他の画素行とで表示状態に違いが生じるという上記問題は、走査パルスの波形に応じて画素電極の電圧 V_p の変動（フィードスルー）が異なることによって生じる。以下、この点について説明する。フレーム反転駆動では、画素電圧は共通電極の電位 V_{COM} に対する極性を 1 フレームごとに反転され、画素電圧が正極性の場合には、走査パルスの印加時に選択行にて V_p は上昇し、一方、画素電圧が負極性の場合には V_p は下降する。走査パルスの立ち下がり時には、TF T のドレイン（又は画素電極）とゲート線 32 との間の寄生容量に起因して V_p はやや低下する。この走査パルス立ち下がり時の電圧 V_p の変動がフィードスルー電圧であり、 ΔV で表す。

20

【0030】

ΔV はフレーム反転によって極性は変わらず、また走査パルスの立ち下がり急峻であるほど大きくなるので、正極性の画素電圧を印加したときに設定される V_p と、負極性の画素電圧を印加したときに設定される V_p との中心電圧 V_{CNT} は、ゲート線 32 a による選択行とそれ以外の行とで差を生じる。具体的には、ゲート線 32 a による選択行での V_{CNT} は他の行より低くなる。ここで、 V_{CNT} と V_{COM} との間に差が存在すると、直流電圧（DC オフセット）が持続的に液晶に印加され、画像の焼き付きを生じ得る。そこで、 V_{COM} は V_{CNT} に対する差を小さくするように調整される。その際、 V_{COM} は V_{CNT} が画素電圧に応じて変化し得ることを考慮に入れて好適な値に調整される。しかし、ゲート線 32 a に対応する行での V_{CNT} のシフトの影響まで含めて、 V_{COM} を好適に調整することは困難である。例えば、分断箇所 40 が配置されない行において V_{COM} を好適に調整しても、ゲート線 32 a に対応する行では当該 V_{COM} と V_{CNT} との差を十分には小さくできない。そのため、例えば、全体が白表示となる画像を 1 フレーム期間表示した後に、中間調の画像を表示すると、ゲート線 32 a に対応する行での残像が他の行より目立ち、ゲート線 32 a に対応する行とそれ以外の行との間に表示状態の違いが生じる。

30

40

【0031】

そこで、本実施形態では上述したように重複部分 42 a に拡張部分 46 を設けて各ゲート線 32 の配線負荷を均等にするることにより、分断箇所 40 をゲート線 32 上に配置したことによって生じる上述の問題の解決を図っている。

【0032】

図 2 では拡張部分 46 の一例として、分断箇所 40 の両側のソース線 30、つまりソース線 30 u , 30 d それぞれの端部から水平方向に突き出た突起部が設けられている。拡

50

張部分 4 6 はソース線 3 0 u 及びソース線 3 0 d のいずれか一方だけに設けることもできる。

【 0 0 3 3 】

[第 2 の実施形態]

第 2 の実施形態に係る液晶表示装置の概略の構成は図 1 に示した上記実施形態の液晶表示装置 1 0 と基本的に同じである。以下の説明では、第 1 の実施形態と同様の構成要素には同一の符号を付して説明の簡素化を図る。本実施形態が第 1 の実施形態と異なる点は、ソース線 3 0 の分断個所の近傍の画素行とそれ以外の画素行とで表示状態に差異を生じるという問題を解決する構成にある。以下、第 1 の実施形態との相違点を説明する。

【 0 0 3 4 】

図 3 はソース線 3 0 の分断個所の近傍における液晶表示装置 1 0 の模式的な部分平面図であり、T F T 3 4、ソース線 3 0、ゲート線 3 2、画素電極 3 6 及びブラックマトリクス 6 0 の形状、配置が模式的に示されている。本実施形態ではソース線 3 0 u、3 0 d の境目となるソース線 3 0 の分断個所 6 2 はゲート線 3 2 上ではなく、画素列間の画素分離領域に配置される。ブラックマトリクス 6 0 は、分断個所 6 2 に隣接する画素において、分断個所 6 2 の近傍に水平方向に突き出た凸部 6 4 a を有した平面形状とされる。凸部 6 4 a は、ラビング不良に起因して分断個所 6 2 の近傍に生じると考えられる液晶の配向制御不能な領域（図 4 の領域 5）を覆う大きさ・形状に形成される。分断個所 6 2 の左右両側に画素が存在する場合には、凸部 6 4 a も左右両側に形成される。

【 0 0 3 5 】

また、分断個所 6 2 に隣接していない画素におけるブラックマトリクス 6 0 は、分断個所 6 2 に隣接する画素における凸部 6 4 a と同じ大きさ・形状の凸部 6 4 b を有した平面形状とされる。これにより、各画素における画素開口率が均等とされる。

【 0 0 3 6 】

本願発明は上述したように、ソース線 3 0 の分断個所 6 2 の近傍の画素行とそれ以外の画素行とで表示状態に差異を生じるという問題を解決することを目的としている。この点に関し、本実施形態では分断個所 6 2 の近傍に生じる配向制御不能な領域を凸部 6 4 a で覆ったことにより、配向制御不能な領域にて液晶を透過した光が画素の輝度に寄与することが阻止される。よって、例えば、全体が黒表示となる画像において、分断個所 6 2 の近傍画素をその他の画素と同様の黒表示とすることができる。

【 0 0 3 7 】

また、分断個所 6 2 の近傍以外の画素に凸部 6 4 b を設け、各画素の開口率を同じにしたことにより、画素データが黒以外の輝度を示す場合においても、分断個所 6 2 の近傍画素とその他の画素とが同じ輝度で表示される。

【 0 0 3 8 】

従って、上下の表示領域 A_U、A_D の境界部分の画素行と他の画素行との間に表示状態に違いが生じるという問題が解決される。

【 符号の説明 】

【 0 0 3 9 】

1 0 液晶表示装置、2 0 液晶パネル、2 2 u、2 2 d 走査線駆動回路、2 4 u、2 4 d 映像線駆動回路、2 6 制御装置、3 0、3 0 u、3 0 d ソース線、3 2 ゲート線、3 4 T F T、3 6 画素電極、3 8、6 0 ブラックマトリクス、4 0、6 2 分断個所、4 2 a、4 2 b 重複部分、4 6 拡張部分、6 4 a、6 4 b 凸部。

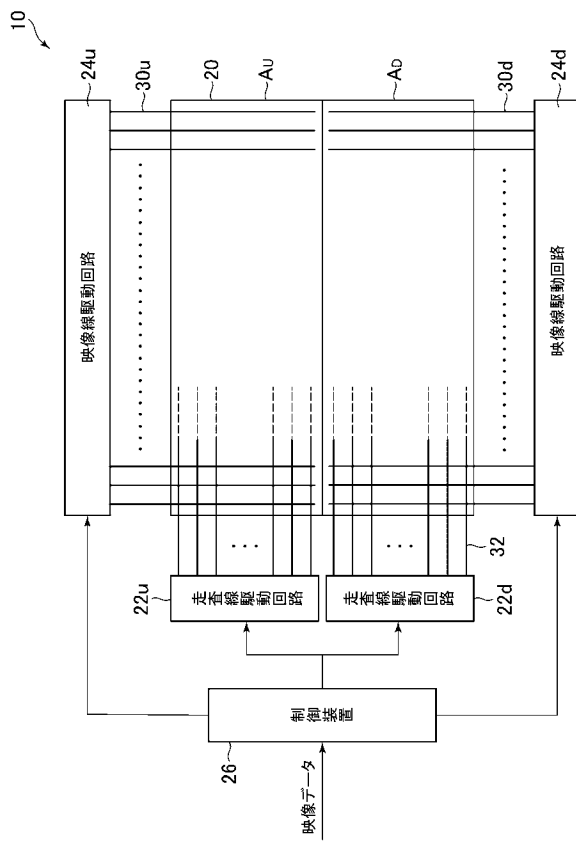
10

20

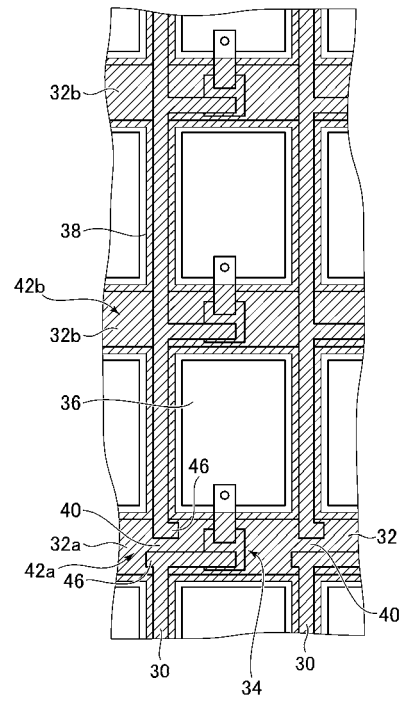
30

40

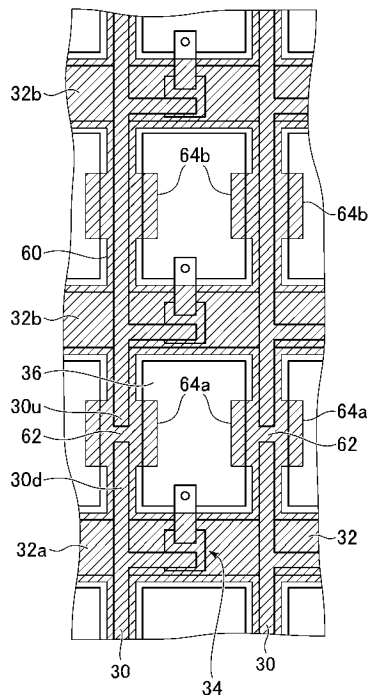
【図 1】



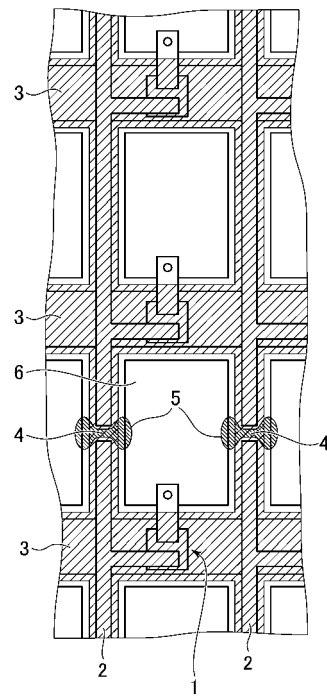
【図 2】



【図 3】



【図 4】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2013167773A	公开(公告)日	2013-08-29
申请号	JP2012031221	申请日	2012-02-16
申请(专利权)人(译)	松下液晶显示器有限公司		
[标]发明人	桶隆太郎		
发明人	桶 隆太郎		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/13306 G02F1/133512 G02F1/1345 G02F1/136209 G02F1/136286 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/JA24 2H092/JB32 2H092/JB34 2H092/JB52 2H092/NA01 2H092/NA04 2H092/PA06 2H092/PA09 2H192/AA24 2H192/AA32 2H192/CB05 2H192/CC07 2H192/EA22 2H192/EA43 2H192/JA33		
外部链接	Espacenet		

摘要(译)

在以水平分割驱动的液晶显示装置中，屏幕中的源极线的划分导致与分割点相邻的像素行与另一像素行之间的显示状态的差异。上显示区域的源极线30u与下显示区域的源极线30d之间的分割部分40设置在源极线30和栅极线32的交叉点处。与布置有分割点40的栅极线32a重叠的源极线30的一部分是在分割点40处去除的部分，与未布置分割点40的栅极线32b重叠的部分形成对比。设定为增加相同面积的延伸部46（突出部46a，46b）的平面形状。[选择图]图2

