

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-128658

(P2011-128658A)

(43) 公開日 平成23年6月30日(2011.6.30)

(51) Int.Cl.

G02F 1/1343 (2006.01)

F I

G02F 1/1343

テーマコード (参考)

2H092

審査請求 有 請求項の数 1 O L (全 14 頁)

(21) 出願番号 特願2011-74527 (P2011-74527)
 (22) 出願日 平成23年3月30日 (2011. 3. 30)
 (62) 分割の表示 特願2005-2372 (P2005-2372)
 の分割
 原出願日 平成17年1月7日 (2005. 1. 7)
 (31) 優先権主張番号 2004-016641
 (32) 優先日 平成16年3月11日 (2004. 3. 11)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046
 エルジー ディスプレイ カンパニー リ
 ミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100104352
 弁理士 朝日 伸光
 (72) 発明者 アン ジヨン
 大韓民国 キョンギド アニヤン ドンア
 ング ビョンチョンドン インドクウォン
 テウ アパート 103-1901
 最終頁に続く

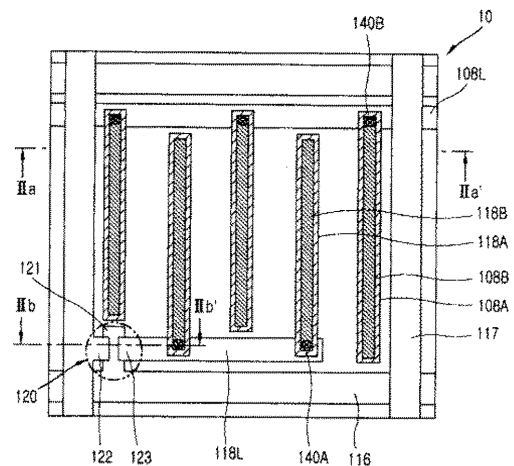
(54) 【発明の名称】 横電界方式液晶表示装置及びその製造方法

(57) 【要約】

【課題】本発明は、共通電極及び画素電極を透明電極と不透明電極の二重層によって形成することで、抵抗を低減させると共に、画面のコントラスト比及び輝度を向上させる横電界方式液晶表示装置及びその製造方法を提供する。

【解決手段】横電界方式液晶表示装置は、相互対向する第1及び第2の基板と、前記第1の基板に配列されて複数の画素領域を定義する複数のゲートライン及びデータラインと、前記画素領域に交互に配置されて水平電界を発生させ、少なくとも1つが多層構造を有する少なくとも1つの共通電極及び画素電極と、前記第1の基板と第2の基板との間に形成された液晶層と、を含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

相互対向する第 1 及び第 2 の基板と、

前記第 1 の基板に配列されて複数の画素領域を定義する複数のゲートライン及びデータラインと、

前記画素領域に交互に配置されて水平電界を発生させ、少なくとも 1 つが多層構造を有する少なくとも 1 つの共通電極及び画素電極と、

前記第 1 の基板と第 2 の基板との間に形成された液晶層と、
を含むことを特徴とする液晶表示装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、横電界 (IPS) 方式液晶表示装置に関し、より詳しくは、共通電極及び画素電極を透明電極と不透明電極の二重層から形成した横電界方式液晶表示装置及びその製造方法に関する。

【背景技術】

【0002】

最近、情報ディスプレイに対する関心が高くなり、携帯可能な情報媒体の要求が増加するにつれて、既存の表示装置であるブラウン管 (CRT) を代替する軽量薄膜型平板表示装置 (FPD) に対する研究及び商業化が重点的に進行されている。特に、このような平板表示装置中、液晶表示装置 (LCD) は、液晶の光学的異方性を利用してイメージを表現する装置で、解像度、カラー表示及び画質が優秀であるため、ノートブックやデスクトップモニタなどに活発に適用されている。

20

【0003】

前記液晶表示装置に一般的に使用される駆動方式としては、ネマティック上の液晶分子を基板に対して垂直方向に駆動させるツイストネマティック (TN) 方式があるが、この方式による液晶表示装置は、視野角が 90 度程度で狭いという短所がある。これは、液晶分子の屈折率異方性 (refractive anisotropy) に起因することで、基板と水平に配向された液晶分子が、液晶表示パネルに電圧が印加される時に基板とほぼ垂直方向に配向されるためである。

30

【0004】

これに対して、液晶分子を基板に対して水平方向に駆動させて視野角を 170 度以上に向上させた横電界方式があり、以下、前記横電界方式に関して詳細に説明する。

【0005】

図 8 は、一般的な横電界方式液晶表示装置のアレイ基板の一部を示す平面図で、実際の液晶表示装置では、N 個のゲートラインと M 個のデータラインが交差して N × M 個の画素が存在するが、説明の便宜のために、1 つの画素のみを図示する。

【0006】

図示されたように、透明なガラス基板 10 上に縦横に配列されて画素領域を定義するゲートライン 16 とデータライン 17 が形成され、ゲートライン 16 とデータライン 17 の交差領域には、スイッチング素子である薄膜トランジスタ (TFT) 20 が形成されている。

40

【0007】

薄膜トランジスタ 20 は、ゲートライン 16 に連結されたゲート電極 21 と、データライン 17 に連結されたソース電極 22 と、画素電極ライン 18 L に連結されたドレイン電極 23 と、から構成される。また、薄膜トランジスタ 20 は、ゲート電極 21 とソース/ドレイン電極 22、23 の絶縁のための絶縁膜 (図示せず) と、ゲート電極 21 に供給されるゲート電圧によってソース電極 22 とドレイン電極 23 間に伝導チャネルを形成するアクティブ層 (図示せず)、即ち、チャネル層と、を含む。

【0008】

50

前記画素領域内には、横電界を発生させるための共通電極 8 と画素電極 18 がデータライン 17 の長さ方向に交互に配置されている。このとき、画素電極 18 は、ドレイン電極 23 に連結された画素電極ライン 18 L と第 1 のコンタクトホール 40 A を通して電氣的に接続され、共通電極 8 は、ゲートライン 16 と平行に配置された共通電極ライン 8 L と第 2 のコンタクトホール 40 B を通して電氣的に接続されている。

【0009】

また、共通電極 8 及び画素電極 18 は、インジウムスズ酸化物(Indium Tin Oxide: ITO)のような透明な導電物質によって同一平面上に形成されている。

【0010】

一方、前述したように画素電極及び共通電極が全て透明電極によって形成される 2 ITO 構造の横電界方式液晶表示装置は、画像表示領域である画素領域内に電極が全て透明電極によって形成されるので、開口率が増加し、さらに、前記 2 種類の電極が同一層に形成されるので、電極間隔が均一に形成され、よって、臨界寸法(CD: critical dimension)均一性確保による応答速度及び残像に有利であるという長所がある。

【0011】

しかしながら、このような 2 ITO 構造の横電界方式液晶表示装置の場合、前述したように、電極が全て透明な物質から形成されるため、ノーマリーブラックモードで完全なブラック輝度を表さないの、画面のコントラスト比の面で不利であるという短所がある。

【0012】

一方、液晶表示パネル製造において、パネルが大型化すると、電極の抵抗が画質に影響を及ぼすようになるが、電極の材質の変更または既存設計構造の変更によっては、前記抵抗の問題を解決することは難しい。特に、2 ITO 構造の横電界方式液晶表示装置は、透明電極の抵抗が大きい問題になり、電極の抵抗を低減させるために電極の厚さを厚くすると、前記電極の厚さによる段差により液晶分子の動き挙動に異常が発生し、その結果、光漏れなどの画質問題が発生する。

【発明の概要】

【発明が解決しようとする課題】

【0013】

本発明は、前述したような問題点を解決するために提案されたもので、本発明の目的は、共通電極及び画素電極を透明電極と不透明電極の二重層によって形成することで、抵抗を低減させると共に、画面のコントラスト比を向上させる横電界方式液晶表示装置及びその製造方法を提供することにある。

【課題を解決するための手段】

【0014】

このような目的を達成するために、本発明による横電界方式液晶表示装置は、相互対向する第 1 及び第 2 の基板と、前記第 1 の基板に配列されて複数の画素領域を定義する複数のゲートライン及びデータラインと、前記画素領域に交互に配置されて水平電界を発生させ、少なくとも 1 つが多層構造を有する少なくとも 1 つの共通電極及び画素電極と、前記第 1 の基板と第 2 の基板との間に形成された液晶層と、を含むことを特徴とする。

【0015】

このような目的を達成するために、本発明による横電界方式液晶表示装置の製造方法は、第 1 の基板及び第 2 の基板を提供する段階と、前記第 1 の基板の上にゲート電極及びゲートラインを形成する段階と、前記基板の上に第 1 の絶縁膜を形成する段階と、前記第 1 の基板の所定領域にアクティブ層を形成する段階と、前記アクティブ層の上にソース/ドレイン電極を形成し、前記ゲートラインと交差して画素領域を定義するデータラインを形成する段階と、前記基板の上に第 2 の絶縁膜を形成する段階と、前記第 2 の絶縁膜の上に交互に配置されて水平電界を形成し、少なくとも 1 つが多層構造を有する少なくとも 1 つの共通電極及び画素電極を形成する段階と、前記基板の上に第 3 の絶縁膜を形成する段階と、前記第 1 の基板と第 2 の基板を合着する段階と、を含むことを特徴とする。さらに、本発明による横電界方式液晶表示装置の製造方法は、相互対向する第 1 の基板及び第 2 の

10

20

30

40

50

基板を形成する段階と、前記第 1 の基板に配列されて複数の画素領域を定義する複数のゲートライン及びデータラインを形成する段階と、前記画素領域に交互に配置されて水平電界を発生させ、少なくとも 1 つが多層構造を有する少なくとも 1 つの共通電極及び画素電極を形成する段階と、前記第 1 の基板と第 2 の基板との間に形成された液晶層を形成する段階と、を含むことを特徴とする。

【発明の効果】

【0016】

本発明による横電界方式液晶表示装置は、透明電極及び不透明電極の二重層構造に共通電極及び画素電極を形成することによって、画面のコントラスト比及び輝度を同時に改善して画質が向上するという効果がある。

10

【0017】

また、本発明の横電界方式液晶表示装置は、不透明電極を追加的に構成することによって、2ITO構造で発生するチャックむらを防止して画質を向上させるという効果がある。

【0018】

また、共通電極及び画素電極の抵抗が低くなるため、前記電極等の厚さを薄くすることが可能になり、よって、前記電極による段差が低くなることで、光漏れなどの画質低下を防止することができるという効果がある。

【図面の簡単な説明】

【0019】

20

【図 1】本発明の第 1 実施形態による横電界方式液晶表示装置のアレイ基板の一部を示す平面図である。

【図 2】図 1 の液晶表示装置の I I a - I I a ' 線に沿う断面を示す例示図である。

【図 3 A】電極構造による透過度特性を示すグラフである。

【図 3 B】電極構造による透過度特性を示すグラフである。

【図 4 A】図 1 のアレイ基板の I I a - I I a ' 線に沿う製造工程を順次示す例示図である。

。

【図 4 B】図 1 のアレイ基板の I I a - I I a ' 線に沿う製造工程を順次示す例示図である。

。

【図 4 C】図 1 のアレイ基板の I I a - I I a ' 線に沿う製造工程を順次示す例示図である。

30

。

【図 4 D】図 1 のアレイ基板の I I a - I I a ' 線に沿う製造工程を順次示す例示図である。

。

【図 5 A】図 1 の I I b - I I b ' 線に沿う製造工程を順次示す例示図である。

【図 5 B】図 1 の I I b - I I b ' 線に沿う製造工程を順次示す例示図である。

【図 5 C】図 1 の I I b - I I b ' 線に沿う製造工程を順次示す例示図である。

【図 5 D】図 1 の I I b - I I b ' 線に沿う製造工程を順次示す例示図である。

【図 5 E】図 1 の I I b - I I b ' 線に沿う製造工程を順次示す例示図である。

【図 6 A】本発明の第 2 実施形態による横電界方式液晶表示装置のアレイ基板の一部を示す平面図である。

40

【図 6 B】図 6 A のアレイ基板の V I I - V I I ' 線に沿う断面を示す例示図である。

【図 7】本発明の第 3 実施形態による横電界方式液晶表示装置のアレイ基板の一部を示す平面図である。

【図 8】一般的な横電界方式液晶表示装置のアレイ基板の一部を示す平面図である。

【発明を実施するための形態】

【0020】

以下、このように構成される本発明の横電界方式液晶表示装置及びその製造方法を実施形態を通して詳細に説明する。

【0021】

図 1 は、本発明の第 1 実施形態による横電界方式液晶表示装置のアレイ基板の一部を示

50

す平面図で、実際の液晶表示装置では、N個のゲートラインとM個のデータラインが交差してN×M個の画素が存在するが、説明の便宜のために、1つの画素のみを図示する。

【0022】

図示されたように、透明なガラス基板110上に縦横に配列されて画素領域を定義するゲートライン116とデータライン117が形成され、ゲートライン116とデータライン117の交差領域には、スイッチング素子である薄膜トランジスター120が形成されている。

【0023】

薄膜トランジスター120は、ゲートライン116に連結されたゲート電極121と、データライン117に連結されたソース電極122と、画素電極ライン118Lに連結されたドレイン電極123と、から構成される。さらに、薄膜トランジスター120は、ゲート電極121とソース/ドレイン電極122、123の絶縁のための絶縁膜(図示せず)と、ゲート電極121に供給されるゲート電圧によってソース電極122とドレイン電極123間に伝導チャンネルを形成するアクティブ層(図示せず)、即ち、チャンネル層と、を含む。

10

【0024】

一方、前記画素領域内には、横電界を発生させるための二重層の共通電極108A、108Bと画素電極118A、118Bが交互に配置されている。このとき、画素電極118A、118Bは、ドレイン電極123と連結された画素電極ライン118Lに第1のコンタクトホール140Aを通して電氣的に接続され、共通電極108A、108Bは、ゲートライン116と平行に配置された共通電極ライン108Lに第2のコンタクトホール140Bを通して電氣的に接続されている。

20

【0025】

このとき、図面を参照すると、共通電極108A、108B及び画素電極118A、118Bが全て二重層の導電性物質から構成されているが、本発明は、これに限定されず、共通電極108A、108B及び画素電極118A、118Bが全て三重層以上の導電性物質から構成されるか、共通電極108A、108Bまたは画素電極118A、118Bのうちいずれか1つの電極のみが二重層(または、三重層以上)の導電性物質から構成されることもできる。

【0026】

また、共通電極108A、108B及び画素電極118A、118Bを構成する導電性物質のうち少なくとも一種は、不透明な物質から構成されることができ、少なくとも一種は、表面が露出されても酸化されづらいインジウムスズ酸化物のような透明な導電性物質から構成されることができ、また、前記二重層以上の導電性物質のうち少なくとも一種は、画素電極または共通電極として使用するために比抵抗が十分低い導電性物質から構成することができる。

30

【0027】

このとき、図面には、下部に位置する第1の共通電極108A及び第1の画素電極118Aとして透明電極を使用し、上部に位置する第2の共通電極108B及び第2の画素電極118Bとして不透明電極を使用し、不透明電極108B、118Bの幅が透明電極108A、118Aの幅より狭く形成された二重層構造を例として示しているが、前述したように本発明は、これに限定されるものではない。

40

【0028】

以下、上記のように構成される二重層構造の共通電極108A、108B及び画素電極118A、118Bを前記液晶表示装置の断面を通して詳細に説明する。

【0029】

図2は、図1に示す液晶表示装置のIIa-IIa'線に沿う断面を示す例示図で、図1のアレイ基板及び前記アレイ基板に対応するカラーフィルタ基板を共に示している。

【0030】

図示されたように、液晶表示装置は、カラーフィルタ基板105と、アレイ基板110

50

と、カラーフィルタ基板 105 とアレイ基板 110 間に形成された液晶層 150 と、から構成される。

【0031】

カラーフィルタ基板 105 の上部には、色相を具現する赤色 (R)、緑色 (G)、青色 (B) のサブカラーフィルタから構成されるカラーフィルタ 107 と、前記サブカラーフィルタ間を区分し、液晶層 150 を透過する光を遮断するブラックマトリックス 106 と、が形成されている。

【0032】

また、アレイ基板 110 の上部全面には、第 1 の絶縁膜 115 A が形成されており、第 1 の絶縁膜 115 A の上にデータライン 117 がカラーフィルタ基板 105 のブラックマトリックス 106 の領域に対応する位置に形成されている。

【0033】

また、データライン 117 を含んで第 1 の絶縁膜 115 A の上には、第 2 の絶縁膜 115 B が形成されており、前記第 2 の絶縁膜 115 B 上の画像表示領域には、本実施形態の二重層構造の共通電極 108 A、108 B と画素電極 118 A、118 B が交互に配置されている。また、共通電極 108 A、108 B 及び画素電極 118 A、118 B の上には、基板 110 の全面にかけて第 3 の絶縁膜 115 C が形成されている。

【0034】

このとき、共通電極 108 A、108 B 及び画素電極 118 A、118 B は、透明な導電性物質からなる下部電極である第 1 の電極 108 A、118 A と不透明な導電性物質からなる上部電極の第 2 の電極 108 B、118 B の二重層から構成され、第 2 の電極 108 B、118 B は、第 1 の電極 108 A、118 A より幅が狭く形成されているため、画面のコントラスト比及び輝度の面で有利であり、以下、これを図面を参照して詳細に説明する。

【0035】

図 3 A 及び図 3 B は、電極構造による透過度特性を示すグラフで、標準ブラックモードにおけるブラック輝度及びホワイト輝度をそれぞれ示す。

【0036】

図 3 A は、共通電極及び画素電極が全て透明電極または不透明電極から構成された横電界方式液晶表示装置の透過度特性を示す。

【0037】

即ち、実線のグラフは、前述した 2 I T O 構造の横電界方式液晶表示装置の透過度特性を示し、点線のグラフは、画素電極及び共通電極が全て不透明物質からなる 2 メタル構造の横電界方式液晶表示装置の透過度特性を示す。

【0038】

図示されたように、2 I T O 構造では、共通電極 8 及び画素電極 18 が位置しているか否かに関係なく、全体領域で完全なブラック輝度を表すことができないが、2 メタル構造では、電極 8、18 が不透明であるため、電極 8、18 の位置で完全なブラック輝度を表している。

【0039】

また、2 メタル構造では、電極 8、18 が形成されている領域は、光が透過できないため、ホワイト輝度が 0 を示すが、2 I T O 構造では、多少光が透過するため、図示されたように透過度特性を示している。

【0040】

このようなブラック輝度及びホワイト輝度の透過度特性によって 2 I T O 構造は、2 メタル構造に比べて輝度面で有利であることが分かる。

【0041】

一方、画面のコントラスト比は、画面上で像がどれくらい明確に見えるかを判断するする尺度で、輝度の差が大きいほどよく見えるようになり、前記コントラスト比は、パネルの正面中央でホワイト輝度の値をブラック状態での輝度によって割った値として定義する

10

20

30

40

50

。

【0042】

このとき、ブラック状態での輝度は、ホワイト状態での輝度より小さい値を有するので、前記コントラスト比の値は、主にブラック輝度による影響を大きく受けるようになり、その結果、2ITO構造は、2メタル構造に比べてコントラスト比面で不利になる。

【0043】

一方、図示された W_D は、2ITO構造における透明電極がホワイト輝度の増加に主に影響を及ぼす領域を示し、前記幅 W_D 以上の透明電極領域(即ち、透明電極の中央領域)は、輝度増加に影響を及ぼすことができないということが分かる。

【0044】

次に、図3Bは、本発明の二重層電極構造の横電界方式液晶表示装置の透過度特性を示すグラフで、図示されたように、ブラック輝度は、不透明電極108B、118Bが形成されている領域(即ち、不透明電極108B、118Bの幅 W_N だけ)において透過度が0を示し、ホワイト輝度は、前述した2メタル構造のホワイト輝度及びその幅 W_N を除いては同一形態を示している。

【0045】

即ち、本発明の二重層電極構造は、2ITO構造の輝度面の長所と2メタル構造の画面コントラスト比面の長所を全て有するように透明電極108A、118Aと不透明電極108B、118Bの二重層構造から構成し、特に、不透明電極108B、118Bを透明電極108A、118Aより狭い幅 W_N を有するように形成する。これは、2ITO構造の長所であるホワイト輝度の増加は、透明電極108A、118Aの縁部から所定の幅(即ち、 W_T)までの領域でのみ影響を及ぼすので、幅 W_T 以上の中央領域には、画面コントラスト比向上のための不透明電極108B、118Bを構成するようになる。

【0046】

このように、本発明の二重層電極構造は、共通電極及び画素電極を透明電極と不透明電極の二重層によって同一層に形成することによって、2ITO構造の横電界方式液晶表示装置の長所と共に画面コントラスト比及び輝度が向上する効果を提供する。

【0047】

また、不透明電極の追加によって、2ITO構造で発生するチャックむら不良を防止し得るようになる。ここで、前記チャックむらは、透明電極パターンニングのための感光膜露光工程から、基板を固定する金属材質のチャック部分に露光された光が反射されて前記チャックが位置する透明電極パターンにチャックの跡が見えるむらが発生する不良である。

【0048】

また、前述した2ITO構造に比べて低い抵抗を有する不透明電極の追加によって電極部抵抗が減少する長所を有し、これによって、電極部の厚さを薄くすることができ、段差による画質不良を防止し得るようになる。

【0049】

以下、前記のような本発明の二重層構造の横電界方式液晶表示装置の製造工程を図5及び図6を通して詳細に説明する。

【0050】

図4Aないし図4Dは、図1のアレイ基板のIIa-IIa'線に沿う製造工程を順次示す例示図で、下部電極として透明な導電性物質を使用し、上部電極として不透明な導電性物質を使用して二重層を構成した場合を例として示す。

【0051】

また、図5Aないし図5Eは、図1のIIb-IIb'線に沿う製造工程を順次示す例示図で、スイッチング素子の薄膜トランジスタの製造工程を示す。

【0052】

まず、図4Aに示すように、ガラスのような透明な絶縁物質からなる基板110の上に第1の絶縁膜115Aを形成する。このとき、第1の絶縁膜115Aは、ゲート絶縁膜で、図5Aに示すように、基板110の上にゲート電極121を形成した後、ゲート電極1

10

20

30

40

50

2 1 を含んで基板 1 1 0 の全面に形成される。

【 0 0 5 3 】

次に、図 5 B に示すように、第 1 の絶縁膜 1 1 5 A が形成された基板 1 1 0 の全面に順次に非晶質シリコン薄膜及び n + 非晶質シリコン薄膜を蒸着した後、フォトリソグラフィ工程を利用して前記 n + 非晶質シリコン薄膜及び非晶質シリコン薄膜をパターニングすることにより、素子領域にアクティブパターン 1 2 4 を形成する。このとき、前記 n + 非晶質シリコン薄膜もパターニングされることで、後述するソース/ドレイン電極とアクティブパターン 1 2 4 のソース/ドレイン領域とのオーミック接触層 1 2 5 を形成する。

【 0 0 5 4 】

また、図 5 C に示すように、基板 1 1 0 の全面に導電性金属物質を蒸着した後、フォトリソグラフィ工程を利用して前記導電性金属物質をパターニングすることにより、素子領域にソース電極 1 2 2 及びドレイン電極 1 2 3 を形成する。以後、ソース/ドレイン電極 1 2 2、1 2 3 をマスクとして使用することで、チャンネル部のオーミック接触層 1 2 5 を除去することにより、アクティブパターン 1 2 4 の一部を露出させる。

【 0 0 5 5 】

このとき、ソース電極 1 2 2 の一部は、延長されてデータライン 1 1 7 を構成し、ドレイン電極 1 2 3 の一部は、画素領域に延長されて画素電極ライン 1 1 8 L を構成する。

【 0 0 5 6 】

次に、図 5 D に示すように、基板 1 1 0 の全面に第 2 の絶縁膜 1 1 5 B を蒸着した後、フォトリソグラフィ工程を利用して第 2 の絶縁膜 1 1 5 B の一部を除去することによって、画素電極ライン 1 1 8 L の一部を露出させる第 1 のコンタクトホール 1 4 0 A を形成する。

【 0 0 5 7 】

このように素子領域に薄膜トランジスターを形成した後、横電界を発生させるための二重層の電極を形成するために、図 5 B に示すように、第 2 の絶縁膜 1 1 5 B が形成されている基板全面に順次に第 1 の導電性金属層 1 3 0 A 及び第 2 の導電性金属層 1 3 0 B を形成する。

【 0 0 5 8 】

このとき、本実施形態では、第 1 の導電性金属層 1 3 0 A として、インジウムスズ酸化物、インジウム亜鉛酸化物 (I Z O) またはインジウムスズ亜鉛酸化物 (Indium Tin Zinc Oxide: I T Z O) のような透明な導電性物質を利用し、第 2 の導電性金属層 1 3 0 B として、モリブデン (M o)、アルミニウム (A l)、アルミニウム-ネオジム (A l N d)、銅 (C u)、クロム (C r)、タングステン (W)、チタニウム (T i) またはこれらの合金またはこれらの多層から構成された不透明な導電性物質を利用したが、本発明がこれに限定されるものではなく、第 1 の導電性金属層 1 3 0 A 及び第 2 の導電性金属層 1 3 0 B を相互変えて形成することもできる。

【 0 0 5 9 】

次に、図 4 C 及び図 5 E に示すように、フォトリソグラフィ工程を利用して第 2 の導電性金属層 1 3 0 B 及び第 1 の導電性金属層 1 3 0 A をパターニングすることにより、画素領域に交互に配置されるように共通電極 1 0 8 A、1 0 8 B 及び画素電極 1 1 8 A、1 1 8 B を形成する。

【 0 0 6 0 】

このとき、共通電極 1 0 8 A、1 0 8 B 及び画素電極 1 1 8 A、1 1 8 B は、導電性物質の二重層から構成されるが、下部層としてそれぞれ第 1 の共通電極 1 0 8 A 及び第 1 の画素電極 1 1 8 A が構成され、上部層としてはそれぞれ第 2 の共通電極 1 0 8 B 及び第 2 の画素電極 1 1 8 B が構成される。

【 0 0 6 1 】

前述したように、第 1 の共通電極 1 0 8 A 及び第 1 の画素電極 1 1 8 A は、透明な導電性物質から構成され、第 2 の共通電極 1 0 8 B 及び第 2 の画素電極 1 1 8 B は、不透明な導電性物質から構成され、第 2 の電極 1 0 8 B、1 1 8 B は、画面のコントラスト比及び

10

20

30

40

50

輝度を同時に向上させるために、第1の電極108A、118Aより狭い幅 W_N を有するように形成する。即ち、前記不透明な第2の電極108B、118Bの幅 W_N が透明な第1の電極108A、118Aの幅 W_T より狭くなるようにパターニングするが、第1の電極108A、118Aと第2の電極108B、118Bの幅間隔 W_D が透明電極、即ち、第1の電極108A、118Aにおいてホワイト輝度増加に影響を及ぼす幅 W_D になるように構成できる。

【0062】

このとき、前記二重層の共通電極108A、108B及び画素電極118A、118Bの総厚さは、抵抗を考慮して最大限薄い厚さになるように構成し得るが、このとき、前記透明な第1の電極108A、118Aは、厚さを100～2000程度にすることができ、前記不透明な第2の電極108B、118Bは、透明電極108A、118Aの中央領域における異常光を遮断するように厚さを100～3000程度にすることができる。

10

【0063】

一方、画素電極118A、118Bの一端部は、第1のコンタクトホール140Aを通して画素電極ライン118Lに電氣的に接続して画素電圧の供給を受け、共通電極108A、108Bの一端部は、第2のコンタクトホール140Bを通して共通電極ライン108Lに電氣的に接続して共通電圧の供給を受ける。

【0064】

次に、図4Dに示すように、共通電極108A、108B及び画素電極118A、118Bを含む基板110の全面に平坦化膜である第3の絶縁膜115Cを形成する。

20

【0065】

このように、本実施形態では、共通電極及び画素電極を透明電極及び不透明電極の二重層構造から構成したが、不透明電極の幅が透明電極の幅より狭いだけならば三重層以上に構成しても関係ない。また、前記共通電極または画素電極のうち1つの電極のみを二重層または三重層以上に構成することもできる。

【0066】

また、二重層以上の導電性物質から構成された前記共通電極及び画素電極は、同一工程で積層されてパターニングされるが、このように、同一層に同時に形成されるため、前記電極間に均一の間隔が形成されるので、画質に有利になる。

30

【0067】

一方、本実施形態では、前述したように、下部電極である第1の電極として透明電極を使用し、上部電極である第2の電極として不透明電極を使用することを例として説明しているが、本発明はこれに限定されるものではなく、下部電極として不透明電極を使用し、上部電極として透明電極を使用することもできる。これを第2実施形態を参照して詳細に説明する。

【0068】

図6Aは、本発明の第2実施形態による横電界方式液晶表示装置のアレイ基板の一部を示す平面図で、図6Bは、図6Aのアレイ基板のVII-VII'線に沿う断面を示す例示図である。

40

【0069】

このとき、本実施形態は、共通電極及び画素電極の構成を除いて、図1の第1実施形態のアレイ基板の構成と同様である。従って、図1のアレイ基板と同一の構成に対しては説明を省略し、共通電極及び画素電極の構成に対してのみ説明する。

【0070】

図6Aに示すように、透明なガラス基板210の上に縦横に配列されて画素領域を定義するゲートライン216とデータライン217が形成されており、ゲートライン216とデータライン217の交差領域には、スイッチング素子である薄膜トランジスタ220が形成されている。

【0071】

50

前記画素領域内には、横電界を発生させるための二重層の共通電極 208 A、208 B と画素電極 218 A、218 B が交互に配置されている。このとき、画素電極 218 A、218 B は、ドレイン電極 223 に連結された画素電極ライン 218 L と第 1 のコンタクトホール 240 A を通して電氣的に接続し、共通電極 208 A、208 B は、ゲートライン 216 と平行に配置された共通電極ライン 208 L と第 2 のコンタクトホール 240 B を通して電氣的に接続されている。

【0072】

このとき、共通電極 208 A、208 B 及び画素電極 218 A、218 B は、下部に位置する第 1 の共通電極 208 A 及び第 1 の画素電極 218 A として不透明電極を使用し、上部に位置する第 2 の共通電極 208 B 及び第 2 の画素電極 218 B として透明電極を使用した二重層構造から形成することができ、不透明電極 208 A、218 A は、透明電極 208 B、218 B より狭い幅を有するように形成することができる。

10

【0073】

以下、このように構成される二重層構造の共通電極 208 A、208 B 及び画素電極 218 A、218 B を前記アレイ基板の断面を参照して詳細に説明する。

【0074】

図 6 B に示すように、アレイ基板 210 の上部には、第 1 の絶縁膜 215 A が基板 210 の全面に形成されており、第 1 の絶縁膜 215 A の上にデータライン 217 が形成されている。

【0075】

また、データライン 217 を含んで第 1 の絶縁膜 215 A の上には、第 2 の絶縁膜 215 B が形成されており、第 2 の絶縁膜 215 B 上の画像表示領域には、本実施形態の二重層構造の共通電極 208 A、208 B と画素電極 218 A、218 B が交互に配置されている。また、共通電極 208 A、208 B 及び画素電極 218 A、218 B 上には、基板 210 の全体にかけて第 3 の絶縁膜 215 C が形成されている。

20

【0076】

このとき、共通電極 208 A、208 B 及び画素電極 218 A、218 B は、不透明な導電性物質からなる下部電極である第 1 の電極 208 A、218 A と透明な導電性物質からなる上部電極である第 2 の電極 208 B、218 B との二重層から構成され、第 1 の電極 208 A、218 A は、第 2 の電極 208 B、218 B より狭い幅を有するように形成

30

【0077】

一方、本発明は、第 1 実施形態または第 2 実施形態の共通電極及び画素電極の構造にジグザグ形状を適用することができ、以下、これに関して説明する。

【0078】

図 7 は、本発明の第 3 実施形態による横電界方式液晶表示装置のアレイ基板の一部を示す平面図である。

【0079】

図示されたように、画素領域内に横電界を発生させるための二重層の共通電極 308 A、308 B と画素電極 318 A、318 B が交互に配置されている。

40

【0080】

このとき、下部に位置する第 1 の共通電極 308 A 及び第 1 の画素電極 318 A として透明電極を使用し、上部に位置する第 2 の共通電極 308 B 及び第 2 の画素電極 318 B として不透明電極を使用し、不透明電極 308 B、318 B が透明電極 308 A、318 A より狭い幅を有するように形成された二重層構造を有する。

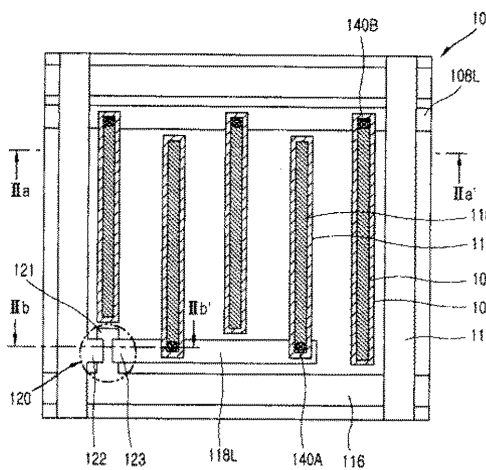
【0081】

一方、共通電極 308 A、308 B 及び画素電極 318 A、318 B は、ジグザグ(または、ヘリングボーン)構造であるが、このような共通電極 308 A、308 B 及び画素電極 318 A、318 B のジグザグ形状の構造は、一画素に位置する液晶が全て一方向に配列されずに相異なる方向に配列されるようにすることによって、マルチドメインを誘導

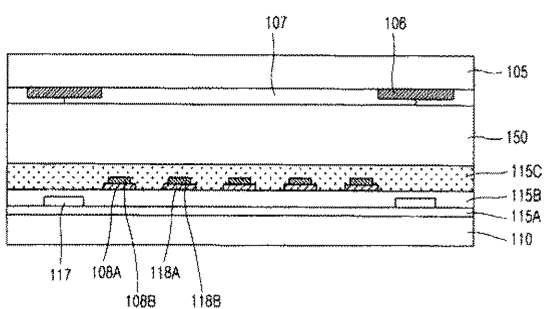
50

し得るようになる。即ち、マルチドメイン構造によって液晶の複屈折特性による異常光を相互相殺させるので、カラーシフト現象を最小化し得るといふ長所を有する。このとき、前記ジグザグ構造の曲がった角度は、液晶の配向方向に対して1～30度程度にすることができる。

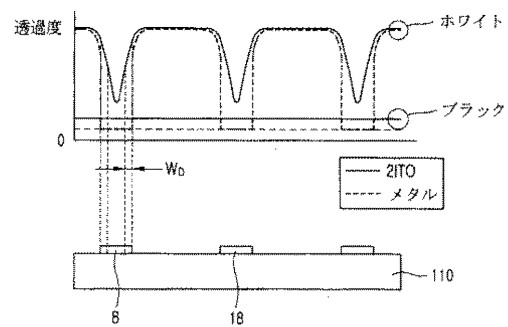
【図1】



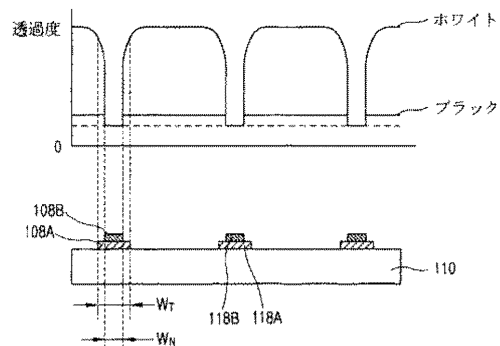
【図2】



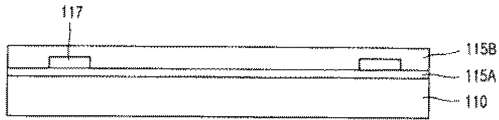
【図3A】



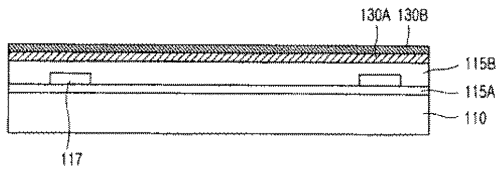
【図3B】



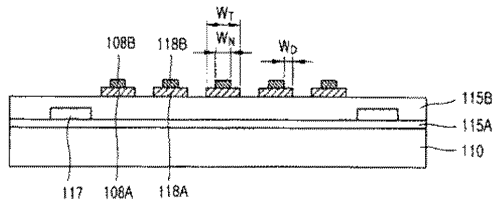
【図 4 A】



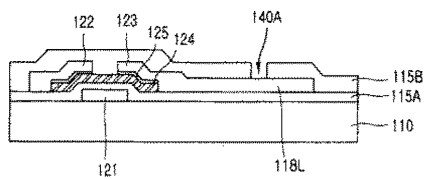
【図 4 B】



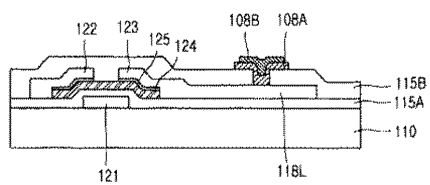
【図 4 C】



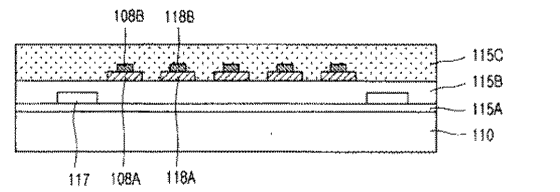
【図 5 D】



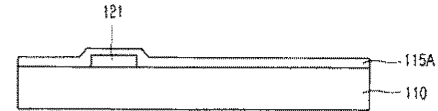
【図 5 E】



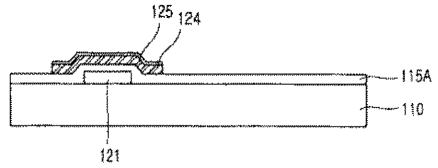
【図 4 D】



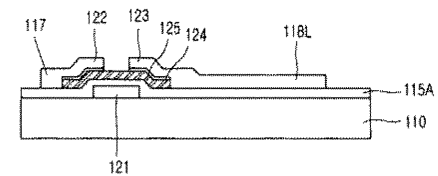
【図 5 A】



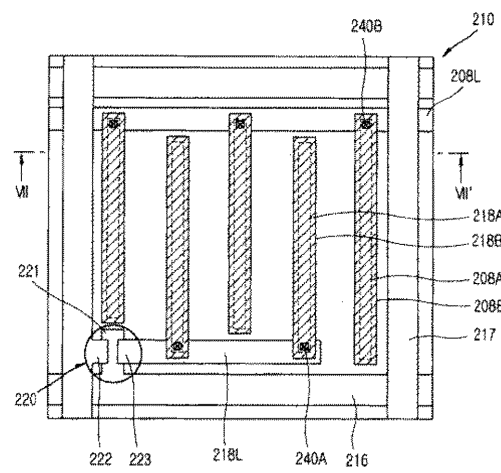
【図 5 B】



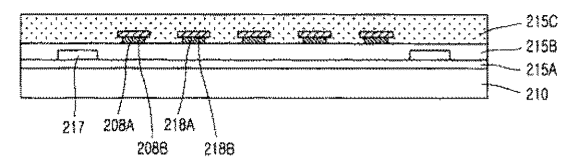
【図 5 C】



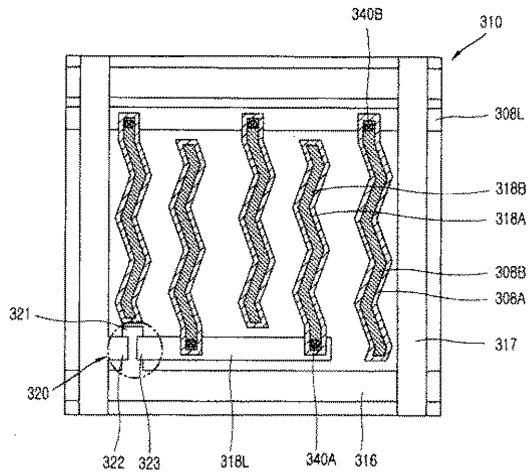
【図 6 A】



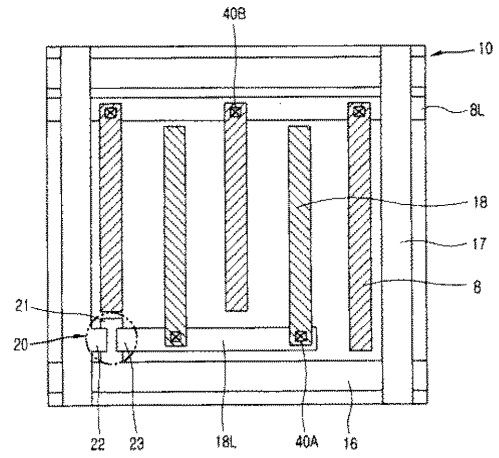
【図 6 B】



【図 7】



【図 8】



フロントページの続き

F ターム(参考) 2H092 GA14 GA29 JA24 JA46 JA47 JB04 JB05 JB16 KA05 KA07
MA04 MA13 MA17 NA01 NA28 QA09

专利名称(译)	横向电场型液晶显示装置及其制造方法		
公开(公告)号	JP2011128658A	公开(公告)日	2011-06-30
申请号	JP2011074527	申请日	2011-03-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	アンジヨン		
发明人	アン ジヨン		
IPC分类号	G02F1/1343 G02F1/133 G02F1/136		
CPC分类号	G02F1/134363 G02F1/13439 B43K21/02 B43K24/08		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/GA29 2H092/JA24 2H092/JA46 2H092/JA47 2H092/JB04 2H092/JB05 2H092/JB16 2H092/KA05 2H092/KA07 2H092/MA04 2H092/MA13 2H092/MA17 2H092/NA01 2H092/NA28 2H092/QA09		
代理人(译)	朝日 伸光		
优先权	1020040016641 2004-03-11 KR		
外部链接	Espacenet		

摘要(译)

本发明涉及一种横向电场液晶显示装置，其通过由透明电极和不透明电极的双层形成公共电极和像素电极来降低电阻并提高屏幕的对比度和亮度，并且提供制造方法。面内切换模式液晶显示装置包括彼此面对的第一和第二基板，布置在第一基板上的多条栅极线和数据线，以限定多个像素区域，以及在第一基板和第二基板之间交替形成的液晶层，其中至少一个公共电极和至少一个具有多层结构的像素电极交替地布置在像素区域中以产生水平电场。并且，包括。[选图]图1

