

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02018/198710

発行日 令和2年3月5日 (2020. 3. 5)

(43) 国際公開日 平成30年11月1日 (2018. 11. 1)

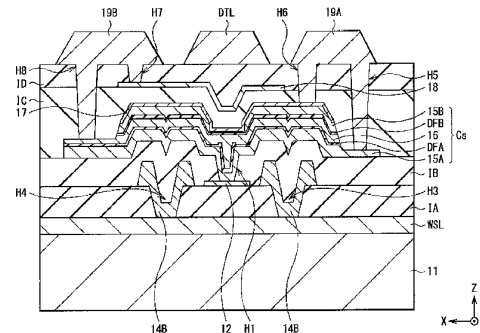
(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H192
G09F 9/30 (2006.01)	G09F 9/30 338	5C094
H01L 21/336 (2006.01)	H01L 29/78 619B	5F110
H01L 29/786 (2006.01)	H01L 29/78 616A	
	H01L 29/78 617M	
審査請求 未請求 予備審査請求 未請求 (全 22 頁)		

出願番号 特願2019-515199 (P2019-515199)	(71) 出願人 000002185
(21) 国際出願番号 PCT/JP2018/014584	ソニー株式会社
(22) 国際出願日 平成30年4月5日 (2018. 4. 5)	東京都港区港南1丁目7番1号
(31) 優先権主張番号 特願2017-87947 (P2017-87947)	(71) 出願人 316005926
(32) 優先日 平成29年4月27日 (2017. 4. 27)	ソニーセミコンダクタソリューションズ株
(33) 優先権主張国・地域又は機関 日本国 (JP)	式会社
	神奈川県厚木市旭町四丁目14番1号
	(74) 代理人 110001357
	特許業務法人つばき国際特許事務所
	(72) 発明者 徳増 広大
	熊本県菊池郡菊陽町大字原水4000番地
	1 ソニーセミコンダクタマニュファク
	チャリング株式会社内
最終頁に続く	

(54) 【発明の名称】 液晶表示パネルおよび電子機器

(57) 【要約】

液晶層と、チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第1電極と、前記第1電極に対向する第2電極と、前記第2電極を間にして前記第1電極に対向するとともに、前記第1電極に電氣的に接続された第3電極と、平面視で、前記第3電極に重なる位置に配置されるとともに、前記第3電極を間にして前記半導体膜に対向する配線と、前記配線と前記第3電極との間に設けられ、前記第2電極に電氣的に接続された遮蔽電極とを備えた液晶表示パネル。



【特許請求の範囲】**【請求項 1】**

液晶層と、

チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、

前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第 1 電極と、

前記第 1 電極に対向する第 2 電極と、

前記第 2 電極を間にして前記第 1 電極に対向するとともに、前記第 1 電極に電氣的に接続された第 3 電極と、

平面視で、前記第 3 電極に重なる位置に配置されるとともに、前記第 3 電極を間にして前記半導体膜に対向する配線と、

前記配線と前記第 3 電極との間に設けられ、前記第 2 電極に電氣的に接続された遮蔽電極と

を備えた液晶表示パネル。

【請求項 2】

前記遮蔽電極は、遮光性材料により構成されている

請求項 1 に記載の液晶表示パネル。

【請求項 3】

更に、前記遮蔽電極および前記第 2 電極を接続する接続配線を含む

請求項 1 に記載の液晶表示パネル。

【請求項 4】

前記接続配線は、前記配線と同層に設けられている

請求項 3 に記載の液晶表示パネル。

【請求項 5】

前記配線は信号線電位に保持され、

前記接続配線には共通電位が供給される

請求項 3 に記載の液晶表示パネル。

【請求項 6】

更に、前記トランジスタに設けられたゲート電極と、

前記半導体膜を間にして、前記ゲート電極に対向する走査線とを含む

請求項 1 に記載の液晶表示パネル。

【請求項 7】

前記半導体膜は、前記チャネル領域に隣接する L D D (Lightly Doped Drain) 領域を有する

請求項 1 に記載の液晶表示パネル。

【請求項 8】

前記ゲート電極は、前記半導体膜に近い位置から順に、ポリシリコンを含む第 1 導電膜と、遮光性を有する第 2 導電膜とを有する

請求項 6 に記載の液晶表示パネル。

【請求項 9】

更に、前記第 1 電極と前記第 2 電極との間の第 1 誘電体膜と、

前記第 2 電極と前記第 3 電極との間の第 2 誘電体膜とを含む

請求項 1 に記載の液晶表示パネル。

【請求項 10】

更に、前記第 3 電極を覆う遮光膜を含む

請求項 1 に記載の液晶表示パネル。

【請求項 11】

前記第 1 電極、前記第 2 電極および前記第 3 電極はポリシリコンを含む

請求項 1 に記載の液晶表示パネル。

10

20

30

40

50

【請求項 12】

液晶表示パネルを備え、
前記液晶表示パネルは、
液晶層と、
チャンネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、
前記半導体膜の前記チャンネル領域を覆うとともに、前記半導体膜に電氣的に接続された第1電極と、
前記第1電極に対向する第2電極と、
前記第2電極を間にして前記第1電極に対向するとともに、前記第1電極に電氣的に接続された第3電極と、
平面視で、前記第3電極に重なる位置に配置されるとともに、前記第3電極を間にして前記半導体膜に対向する配線と、
前記配線と前記第3電極との間に設けられ、前記第2電極に電氣的に接続された遮蔽電極とを含む
電子機器。

10

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、トランジスタおよび保持容量を有する液晶表示パネルおよび電子機器に関する。

20

【背景技術】

【0002】

例えばプロジェクタ（投射型表示装置）等には、光変調素子（ライトバルブ）として液晶表示パネルが用いられている。液晶表示パネルは、画素電極と対向基板との間に液晶層を有しており、画素電極の電位が、保持容量に一時的に保持されるようになっている（例えば、特許文献1、2）。

【先行技術文献】

【特許文献】

【0003】

30

【特許文献1】特開2013-80040号公報

【特許文献2】特開2010-237687号公報

【発明の概要】

【0004】

このような液晶表示パネルでは、複数の配線間でのカップリングに起因して画質不良が発生するおそれがある。

【0005】

したがって、画質不良の発生を抑えることが可能な液晶表示パネルおよび電子機器を提供することが望ましい。

【0006】

40

本技術の一実施の形態の液晶表示パネルは、液晶層と、チャンネル領域が設けられた半導体膜を有し、液晶層を画素毎に駆動するトランジスタと、半導体膜のチャンネル領域を覆うとともに、半導体膜に電氣的に接続された第1電極と、第1電極に対向する第2電極と、第2電極を間にして第1電極に対向するとともに、第1電極に電氣的に接続された第3電極と、平面視で、第3電極に重なる位置に配置されるとともに、第3電極を間にして半導体膜に対向する配線と、配線と第3電極との間に設けられ、第2電極に電氣的に接続された遮蔽電極とを備えたものである。

【0007】

本技術の一実施の形態の電子機器は、上記本技術の一実施の形態の液晶表示パネルを備えたものである。

50

【 0 0 0 8 】

本技術の一実施の形態の液晶表示パネルおよび電子機器では、互いに平面視で重なる位置に配置された第 1 電極、第 2 電極および第 3 電極により保持容量が構成される。ここで、所定の電位が供給される配線と、保持容量を構成する第 3 電極との間に遮蔽電極が設けられているので、配線から第 3 電極へのカップリングの影響が抑えられる。

【 0 0 0 9 】

本技術の一実施の形態の液晶表示パネルおよび電子機器によれば、第 3 電極と配線との間に遮蔽電極を設けるようにしたので、配線から第 3 電極へのカップリングの影響を抑えることができる。よって、画質不良の発生を抑えることが可能となる。

【 0 0 1 0 】

尚、上記内容は本開示の一例である。本開示の効果は、上述したものに限らず、他の異なる効果であってもよいし、更に他の効果を含んでいてもよい。

【 図面の簡単な説明 】

【 0 0 1 1 】

【 図 1 】 本技術の一実施の形態に係る液晶表示パネルの概略構成を表す断面模式図である。

【 図 2 】 図 1 に示した駆動基板の概略構成を表す平面模式図である。

【 図 3 】 図 2 に示した I I I - I I I 線に沿った断面模式図である。

【 図 4 】 図 2 に示した I V - I V 線に沿った断面模式図である。

【 図 5 】 図 2 に示した遮蔽電極の平面構成を信号線とともに表す平面模式図である。

【 図 6 】 比較例 1 に係る駆動基板の概略構成を表す断面模式図である。

【 図 7 】 比較例 2 に係る駆動基板の概略構成を表す断面模式図である。

【 図 8 】 図 2 に示した保持容量と図 6 に示した保持容量のリーク電流を表す図である。

【 図 9 A 】 図 2 に示した駆動基板と図 7 に示した駆動基板の縦クロストークを表す図である。

【 図 9 B 】 図 9 A に示したクロストーク値について説明するための図である。

【 図 1 0 】 図 1 に示した液晶表示パネルが適用される投射型表示装置の構成を表す図である。

【 図 1 1 】 図 1 0 に示した光変調素子の全体構成を表す模式図である。

【 図 1 2 】 図 1 1 に示した画素の画素回路の一例を表す図である。

【 発明を実施するための形態 】

【 0 0 1 2 】

以下、本技術の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1 . 実施の形態

第 3 電極と信号線（配線）との間に遮蔽電極を有する液晶パネル

2 . 適用例

投射型表示装置

【 0 0 1 3 】

〔 実施の形態 〕

（ 構成 ）

図 1 は、本技術の一実施の形態に係る液晶表示パネル 1 の模式的な断面構成を表したものである。この液晶表示パネル 1 は、例えば、投射型表示装置（後述の図 1 0 の投射型表示装置 2 0 0）の光変調素子として用いられるものである。液晶表示パネル 1 は、互に対向する駆動基板 1 0 および対向基板 2 0 の間に液晶層 3 0 を有している。

【 0 0 1 4 】

駆動基板 1 0 と液晶層 3 0 との間には、駆動基板 1 0 に近い位置から、平坦化層 1 0 P、画素電極 1 0 E、保護層 1 0 C および配向膜 1 0 A F がこの順に設けられている。対向基板 2 0 と液晶層 3 0 との間には、対向基板 2 0 に近い位置から、対向電極 2 0 E および配向膜 2 0 A F がこの順に設けられている。駆動基板 1 0 および対向基板 2 0 の互いの対

10

20

30

40

50

向面と反対の面には、それぞれ偏光板 10PZ, 20PZ が貼り合わされている。

【0015】

図2は、駆動基板10の模式的な平面構成を表したものであり、図3は、図2に示したIII-III線に沿った断面構成、図4は、図2に示したIV-IV線に沿った断面構成をそれぞれ表している。駆動基板10は、支持基板11上に、例えば、走査線WSL、トランジスタTr、保持容量Cs、遮光膜17、遮蔽電極18および信号線DTL（配線）をこの順に有している。走査線WSLとトランジスタTrとの間に第1層間絶縁膜IA、トランジスタTrと保持容量Csとの間に第2層間絶縁膜IB、保持容量Csと遮蔽電極18との間に第3層間絶縁膜IC、遮蔽電極18と信号線DTLとの間に第4層間絶縁膜IDが、それぞれ設けられている。支持基板11は、例えば石英、ガラス、シリコンまたはプラスチックフィルムなどの板状部材により構成されている。

10

【0016】

支持基板11上に設けられた走査線WSLは、所定方向（例えば、図2のX方向およびY方向）に沿って延在している。走査線WSLは、例えばタンゲステンシリサイド（WSi）などの低反射率材料により構成されている。走査線WSLには、導電性を有するシリサイド系半導体材料を用いることが好ましい。タンゲステン（W）、チタン（Ti）、モリブデン（Mo）、クロム（Cr）およびタンタル（Ta）あるいはこれらのシリサイド化合物等により走査線WSLを構成するようにしてもよい。走査線WSLの厚み（図3, 4のY方向の大きさ）は、例えば、200nmである。走査線WSLは、例えば30nm~400nmの厚みを有している。

20

【0017】

第1層間絶縁膜IAは、走査線WSLを覆い、支持基板11の全面にわたって設けられている。第1層間絶縁膜IAは、例えばCMP（Chemical Mechanical Polishing）処理等により平坦化されていることが好ましい。第1層間絶縁膜IAが平坦化されていることにより、上層のパターンを形成する際の加工性が高まる。したがって、歩留まりを向上させることが可能となる。第1層間絶縁膜IAは、例えば酸化シリコン（SiO₂）により構成されている。

【0018】

トランジスタTrは、第1層間絶縁膜IA上に、半導体膜12、ゲート絶縁膜13およびゲート電極14をこの順に有している。このトランジスタTrは、例えばLDD（Lightly Doped Drain）構造を有するTFET素子である。このトランジスタTrにより、液晶層30が画素毎に駆動されるようになっている。

30

【0019】

半導体膜12は、第1層間絶縁膜IA上の選択的な領域に設けられ、所定方向（例えば、図2のY方向）に延びている。半導体膜12は、ゲート電極14と対向するチャネル領域12aと、チャネル領域12aの両側に、チャネル領域12aに隣接して配置された一対のLDD領域12bとを有している。LDD領域12bを設けることによりトランジスタTrオフ（OFF）時のリーク電流を低減させることができる。一対のLDD領域12bの外側（チャネル領域12aと反対側）には、半導体膜12のソース・ドレイン領域が設けられている。半導体膜12のソース領域は、信号線DTLに電氣的に接続され、半導体膜12のドレイン領域は、保持容量Csに電氣的に接続されている。半導体膜12は、例えば非晶質シリコンまたは結晶シリコン等により構成されている。LDD領域12bには、例えばn型の不純物が低濃度でドーピングされている。ソース・ドレイン領域は、例えばLDD領域12bよりも高濃度のn型の不純物がドーピングされることにより、チャネル領域12aよりもその抵抗値が低くなっている（低抵抗化されている）。半導体膜12のチャネル領域12aおよび一対のLDD領域12bは、走査線WSLに対向する位置に配置されている。

40

【0020】

ゲート絶縁膜13は、半導体膜12とゲート電極14とを電氣的に絶縁するためのものであり、半導体膜12とゲート電極14との間に設けられている。ゲート絶縁膜13は、

50

例えば酸化シリコン (SiO_2) または窒化シリコン (SiN) により構成されている。このようなゲート絶縁膜 13 は、例えば、熱酸化法または CVD (Chemical Vapor Deposition) 法により形成されている。

【0021】

ゲート電極 14 は、ゲート絶縁膜 13 上に所定のパターンで設けられている。このゲート電極 14 は、例えば、半導体膜 12 を幅方向 (図 2 の X 方向) に跨ぐように、平面視で「H」の形状を有している。具体的には、ゲート電極 14 は、平面視で半導体膜 12 のチャネル領域 12a に重なり、同時に LDD 領域 12b を露出させる部分と、半導体膜 12 の両側に、半導体膜 12 と平行に延びる部分とにより構成されている。ゲート電極 14 は、走査線 WSL に対向しており、第 1 層間絶縁膜 IA に設けられた接続孔 H3, H4 を介して走査線 WSL に電氣的に接続されている。この接続孔 H3, H4 は、例えば、平面視で半導体膜 12 の両側に配置されている。

10

【0022】

ゲート電極 14 は、例えば、ゲート絶縁膜 13 に近い位置から順に第 1 導電膜 14A および第 2 導電膜 14B が積層された積層構造を有している。第 1 導電膜 14A は、例えば、リン (P) などの不純物を添加したポリシリコン膜により構成されている。第 2 導電膜 14B は、例えばタングステンシリサイド膜等の低反射率材料により構成されている。第 1 導電膜 14A の厚みは、例えば 40 nm ~ 1000 nm であり、第 2 導電膜 14B の厚みは、例えば 30 nm ~ 400 nm である。このように第 1 導電膜 14A を遮光性の第 2 導電膜 14B とゲート絶縁膜 13 との間に設けることにより、ゲート絶縁膜 13 に対して第 2 導電膜 14B を固定することができる。接続孔 H3, H4 には、少なくとも第 2 導電膜 14B が埋設されていればよい。接続孔 H3, H4 に第 2 導電膜 14B を設けることにより、半導体膜 12 のチャネル領域 12a および LDD 領域 12b への光の入射を抑えることができる。ゲート電極 14 は、例えば以下のように形成する。まず、半導体膜 12 のチャネル領域 12a に対向する位置に第 1 導電膜 14A を形成する。続いて、ドライエッチングにより第 1 層間絶縁膜 IA に接続孔 H3, H4 を形成する。その後、この接続孔 H3, H4 内を含む領域と、第 1 導電膜 14A 上とに第 2 導電膜 14B を成膜する。これにより、ゲート電極 14 が形成される。

20

【0023】

第 2 層間絶縁膜 IB は、ゲート電極 14 を覆うようにして支持基板 11 の全面に設けられている。この第 2 層間絶縁膜 IB は、第 1 層間絶縁膜 IA と同様に、例えば酸化シリコンにより構成されている。

30

【0024】

保持容量 Cs は、第 2 層間絶縁膜 IB 上の所定の領域に設けられ、トランジスタ Tr を覆っている。具体的には、保持容量 Cs は、半導体膜 12 およびゲート電極 14 と平面視で重なる位置に設けられ、少なくとも、半導体膜 12 のチャネル領域 12a および LDD 領域 12b とゲート電極 14 とを覆っている。保持容量 Cs は、例えば走査線 WSL と同程度の幅を有しており、走査線 WSL の一部と平面視で重なる位置に配置されている。半導体膜 12 のチャネル領域 12a および LDD 領域 12b とゲート電極 14 とは、その下面が走査線 WSL に覆われ、その上面が保持容量 Cs に覆われている。

40

【0025】

この保持容量 Cs は、第 2 層間絶縁膜 IB 上に、第 1 電極 15A、誘電体膜 DFA (第 1 誘電体膜)、第 2 電極 16、誘電体膜 DFB (第 2 誘電体膜) および第 3 電極 15B をこの順に有するものである (図 3, 図 4)。第 1 電極 15A、第 2 電極 16 および第 3 電極 15B は、互いに平面視で重なる位置に配置され、第 1 電極 15A と第 3 電極 15B とは、電氣的に接続されている。即ち、この保持容量 Cs は、積層型の容量素子である。これにより、占有面積を抑えつつ、大きな保持容量を確保することが可能となる。

【0026】

第 1 電極 15A は、第 2 層間絶縁膜 IB に設けられた接続孔 H1 を介して半導体膜 12 のドレイン領域に電氣的に接続されている。したがって、この第 1 電極 15A には、画素

50

電位が供給されるようになっている。第2電極16は、誘電体膜DFAを間にして第1電極15Aに対向している。この第2電極16は、遮蔽電極18と電氣的に接続されており、例えば、共通電位(Vcom電位)が供給されるようになっている。第3電極15Bは、第2電極16を間にして第1電極15Aに対向しており、第3電極15Bと第2電極16との間に誘電体膜DFBが配置されている。第1電極15Aに電氣的に接続された第3電極15Bには、例えば画素電位が供給されるようになっている。第1電極15A、第2電極16および第3電極15Bは、例えばリン(P)などの不純物を添加したポリシリコン膜により構成されている。誘電体膜DFA、DFBは、例えば窒化シリコン膜により構成されている。誘電体膜DFA、DFBは、酸化シリコン膜よりも高い誘電率を有する絶縁膜により構成することが好ましい。誘電体膜DFAは、例えば、第2電極16と同一の平面形状を有しており、誘電体膜DFBは、例えば、第3電極15Bと同一の平面形状を有している。

10

【0027】

保持容量Cs上の遮光膜17は、トランジスタTrへの光の照射を防ぐためのものである。この遮光膜17は、例えば、第3電極15Bと同じ平面形状を有しており、平面視で第3電極15Bに重なる位置に設けられている。即ち、遮光膜17は、半導体膜12の少なくともチャンネル領域12aおよびLDD領域12bとゲート電極14とを覆っている。遮光膜17は、例えば、遮光性の高融点金属または高融点金属シリサイド化物により構成されている。遮光性の高融点金属としては、例えば、タングステンが挙げられ、遮光性の高融点金属シリサイド化物としては、例えば、タングステンシリサイドが挙げられる。

20

【0028】

第3層間絶縁膜ICは、遮光膜17および保持容量Csを覆って、支持基板11の全面にわたり設けられている。第3層間絶縁膜ICは、第1層間絶縁膜IA、第2層間絶縁膜IBと同様に、例えば酸化シリコンにより構成されている。90nm以上の厚みを有する第3層間絶縁膜ICを設けることにより、耐圧不良の発生を抑えることができる。

【0029】

第3層間絶縁膜ICは、例えば20nm~30nmの厚みの窒化シリコン膜により構成するようにしてもよい。例えば酸化シリコン膜よりも高い誘電率を有する第3層間絶縁膜ICを用いることにより、第3電極15Bと遮蔽電極18との間に容量が保持される。即ち、第3電極15Bおよび遮蔽電極18により、容量素子が構成される。

30

【0030】

図5は、保持容量Csおよび信号線DTLとともに、遮蔽電極18の形状を表す平面模式図である。第3層間絶縁膜IC上の遮蔽電極18は、保持容量Csと信号線DTLとの間に配置されている。保持容量Csの第2電極16に電氣的に接続された遮蔽電極18には、例えば共通電位が供給されている。詳細は後述するが、本実施の形態では、この遮蔽電極18が設けられているので、信号線DTLから保持容量Cs(第3電極15B)へのカップリングの影響が抑えられる。

【0031】

遮蔽電極18は、例えば、半導体膜12の少なくともチャンネル領域12aおよびLDD領域12bとゲート電極14とを覆っている。このような遮蔽電極18は、例えば、遮光性の高融点金属または高融点金属シリサイド化物により構成されている。遮光性の高融点金属としては、例えば、タングステンが挙げられ、遮光性の高融点金属シリサイド化物としては、例えば、タングステンシリサイドが挙げられる。これにより、トランジスタTrへの光の照射を、より効果的に防ぐことができる。遮蔽電極18の厚みは、例えば、75nm~125nmである。例えば、遮蔽電極18は、100nmの厚みを有している。

40

【0032】

第4層間絶縁膜IDは、遮蔽電極18を覆って、支持基板11の全面にわたり設けられている。第4層間絶縁膜IDは、第1層間絶縁膜IA、第2層間絶縁膜IBおよび第3層間絶縁膜ICと同様に、例えば酸化シリコンにより構成されている。

【0033】

50

第4層間絶縁膜ID上の信号線DTLは、平面視で第3電極15Bに重なる位置に配置されており、前述のように、信号線DTLと保持容量Csとの間に遮蔽電極18が設けられている。この信号線DTLは、例えば半導体膜12の延在方向と平行方向(図2のY方向)に延在しており、遮蔽電極18を間にして、半導体膜12に対向して設けられている。信号線DTLは、第4層間絶縁膜ID、第3層間絶縁膜ICおよび第2層間絶縁膜IBを貫通する接続孔H2を介して半導体膜12のソース領域に電氣的に接続されている。信号線DTLは、信号線電位が供給されるようになっている。信号線DTLは、例えばタンゲステンシリサイド(WSi)、アルミニウム(Al)、チタン(Ti)または銅(Cu)等の金属材料により構成されている。複数の金属を含む積層膜により信号線DTLを構成するようにしてもよい。信号線DTLの厚みは、例えば100nm~1000nmである。

10

【0034】

第4層間絶縁膜ID上には、信号線DTLと同層に、例えば、第1接続配線19Aおよび第2接続配線19Bが設けられている。第1接続配線19Aは、保持容量Csの第1電極15Aと第3電極15Bとを電氣的に接続するためのものである。第1接続配線19Aは、第4層間絶縁膜IDおよび第3層間絶縁膜ICに設けられた接続孔H5、H6を介して第1電極15A、第3電極15Bに電氣的に接続されている。第2接続配線19Bは、第2電極16と遮蔽電極18とを電氣的に接続するためのものである。第2接続配線19Bは、第4層間絶縁膜IDに設けられた接続孔H7を介して遮蔽電極18に電氣的に接続されるとともに、第4層間絶縁膜IDおよび第3層間絶縁膜ICに設けられた接続孔H8を介して第2電極16に電氣的に接続されている。第1接続配線19Aおよび第2接続配線19Bは、例えば、信号線DTLと同一工程で形成されており、信号線DTLと同一の材料で構成され、同一の厚みを有している。

20

【0035】

平坦化層10Pは、駆動基板10の表面を平坦化するためのものであり、例えば、駆動基板10の全面に設けられている。この平坦化層10Pは、例えば、エポキシ樹脂またはアクリル樹脂等により構成されている。

【0036】

平坦化層10P上の画素電極10Eは、画素(後述の図11の画素2)毎に配設されており、例えばトランジスタTrに電氣的に接続されている。この画素電極10Eは、例えば透明導電膜により構成されている。透明導電膜としては、例えば、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化亜鉛(ZnO)またはインジウムガリウム亜鉛含有酸化物(IGZO)等が挙げられる。

30

【0037】

画素電極10Eを覆う保護層10Cは、画素電極10Eの腐食を防止する役割を担っている。この保護層10Cは、配向膜10AF、20AFの構成材料よりも化学的に安定な無機材料により構成されていることが好ましい。具体的には、保護層10Cの構成材料として、例えば、酸化シリコン(SiO₂)または窒化シリコン(SiN)を用いることができる。保護層10Cの厚みは、例えば30nm~70nmである。保護層10Cは、蒸着法よりも化学的に安定な手法を用いて形成することが好ましく、例えば、CVD法またはスパッタ法により形成することができる。

40

【0038】

配向膜10AFは、保護層10Cと液晶層30との間に設けられ、配向膜20AFは、対向電極20Eと液晶層30との間に設けられている。この配向膜10AF、20AFは、液晶層30の配向制御を行うためのものであり、例えばシリコン酸化物等の無機材料により構成されている。配向膜10AF、20AFの厚みは、例えば、120nm~360nm程度である。配向膜10AF、20AFは、例えば蒸着法を用いて形成することができる。

【0039】

液晶層30は、配向膜10AFと配向膜20AFとの間に設けられている。例えばVA

50

(Vertical Alignment：垂直配向)モード，TN (Twisted Nematic) モード，ECB (Electrically controlled birefringence) モード，FFS (Fringe Field Switching) モードあるいはIPS (In Plane Switching) モード等により駆動される液晶により構成されている。

【0040】

対向電極20Eは、例えば全ての画素に共通して設けられ、共通電位に保持されている。この対向電極20Eおよび画素電極10Eにより、液晶層30へ映像電圧が供給されるようになっている。対向電極20Eには、上記画素電極10Eと同様に、例えば、透明導電材料を用いることができる。

【0041】

対向基板20は、例えば、支持基板11と同様に、石英，ガラス，シリコンまたはプラスチックフィルムなどの板状部材により構成されている。対向基板20と対向電極20Eとの間には、カラーフィルタ層，ブラックマトリクス層およびオーバーコート層等が設けられていてもよい。

【0042】

偏光板10PZ，20PZは、例えばクロスニコル配置されており、所定の振動方向の光(偏光)のみが偏光板10PZ，20PZを通過できるようになっている。

【0043】

(動作)

液晶表示パネル1では、液晶層30での光透過率が画素毎に制御され、入力された画像信号に応じたコントラストの光が出射されるようになっている。トランジスタTrは、画素電極10Eに電氣的に接続されており、画素電極10Eをスイッチング制御する。

【0044】

(作用・効果)

本実施の形態の液晶表示パネル1では、信号線電位が共有される信号線DTLと、保持容量Csを構成する第3電極15B(画素電位)との間に遮蔽電極18(共通電位)が設けられているので、信号線DTLから第3電極15Bへのカップリングの影響が軽減される。以下、これについて、比較例(比較例1，2)を用いて詳細に説明する。

【0045】

図6は、比較例1に係る駆動基板(駆動基板101)の模式的な断面構成を表したものである。この駆動基板101は、第1電極115A、第2電極116および第3電極115Bがこの順に積層された保持容量Csを有している。第1電極115Aおよび第3電極115Bは、第1接続配線119Aを介して電氣的に接続されており、例えば共通電位に保持されている。第2電極116は、接続孔H100を介して半導体膜12に電氣的に接続されているこの第2電極116には、画素電位を供給する第2接続配線119Bが電氣的に接続されている。

【0046】

このような駆動基板101では、第1電極115A上の第2電極116を半導体膜12に電氣的に接続するので、接続孔H100を形成する前に、第1電極115Aのパターニングを行う。第1電極115Aのパターニングを行うと、誘電体膜DFAがレジストにより汚染される。あるいは、誘電体膜DFAに形成された酸化膜を除去するため、フッ酸処理等を施すと、誘電体膜DFA表面の損傷が生じる。これらレジスト汚染および誘電体膜DFA表面の損傷により、保持容量Csにリークが発生するおそれがある。また、レジスト汚染および誘電体膜DFA表面の損傷の影響を抑えるため、第2電極116を2回に分けて成膜することも考え得るが、この場合には、工程数が増える。

【0047】

図7は、比較例2に係る駆動基板(駆動基板102)の模式的な断面構成を表したものである。この駆動基板102の保持容量Csでは、第1電極15Aが接続孔H1を介して半導体膜12に電氣的に接続されている。このような駆動基板102では、第2電極16と半導体膜12とは接続されないため、誘電体膜DFAのレジスト汚染および表面の損傷

10

20

30

40

50

等は発生しない。しかしながら、第1電極15Aに電氣的に接続された第3電極15B（画素電位）は、信号線DTL（信号線電位）から縦電界の影響を受け、これらの間にカップリングが生じやすい。このため、駆動基板102ではクロストーク等の画質不良が発生するおそれがある。

【0048】

これに対し、本実施の形態では、信号線DTLと第3電極15Bとの間に、遮蔽電極18（共通電位）を設けるようにしたので、信号線DTLから第3電極15Bへの縦電界が遮蔽され、これらの間のカップリングが生じにくくなる。これにより、液晶表示パネル1では、信号線DTLと第3電極15Bとの間のカップリングに起因したクロストーク等の画質不良の発生を抑えることができる。

10

【0049】

図8は、駆動基板10と駆動基板101との保持容量Csのリーク電流を表している。駆動基板10では、第1電極15Aを半導体膜12に電氣的に接続するので、レジスト汚染および誘電体膜DFA表面の損傷等に起因した保持容量Csのリーク電流の発生を抑えることができる。

【0050】

図9Aは、駆動基板10および駆動基板102の縦クロストークを表したものである。図9Aの縦軸は下記式(1)により求められるクロストーク値CTK(%)を表す。式(1)のWi, Wi'は、図9Bに示したように、黒ウィンドウの周囲の、隣り合うウィンドウの輝度を表している。駆動基板10では、遮蔽電極18が設けられているので、信号線DTLから第3電極15Bへの縦電界の影響が軽減され、縦クロストークの発生を抑えることができる。

20

$$CTK(\%) = \{ (Wi' - Wi) / Wi \} \times 100 \cdots (1)$$

【0051】

以上説明したように、本実施の形態では、第3電極15B（画素電位）と信号線DTL（信号線電位）との間に遮蔽電極18を設けるようにしたので、信号線DTLから第3電極15Bへのカップリングの影響を抑えることができる。よって、画質不良の発生を抑えることが可能となる。

【0052】

更に、遮蔽電極18に遮光性材料を用いることにより、半導体膜12への斜め方向の光の入射が抑えられ、光リークの発生を抑えることができる。加えて、第3電極15Bを覆う遮光膜17を設けることにより、より効果的に半導体膜12への斜め方向の光の入射を抑えることができる。

30

【0053】

また、第1電極15A、第2電極16および第3電極15Bにより、積層型の保持容量Csを構成しているので、占有面積を小さくしつつ、大きな容量を保持することができる。したがって、液晶表示パネル1の開口率を高め、あるいは、ピッチを狭くすることが可能となる。

【0054】

〔適用例〕

本技術の液晶表示パネル1は、例えば投射型表示装置等の電子機器に適用することができる。

40

【0055】

図10は、光変調素子として液晶表示パネル1が適用された投射型表示装置（投射型表示装置200）の構成例を示す図である。この投射型表示装置200は、例えばスクリーンに画像を投射する表示装置である。投射型表示装置200は、例えばPC等のコンピュータや各種画像プレーヤ等の外部の画像供給装置にI/F（インターフェイス）を介して接続されており、このI/Fに入力される画像信号に基づいて、スクリーン等への投影を行うものである。なお、以下に説明する投射型表示装置200の構成は一例であり、本技

50

術に係る投射型表示装置は、このような構成に限定されるものではない。

【0056】

投射型表示装置200は、光源211、マルチレンズアレイ212、PbSアレイ213、フォーカスレンズ214、ミラー215、ダイクロイックミラー216、217、光変調素子218a~218c、ダイクロイックプリズム219、および投写レンズ220を備える。光変調素子218a~218cに、例えば上記実施の形態の液晶表示パネル1が用いられている。

【0057】

光源211は、発光部211aによって発光された光を、リフレクタ211bによってマルチレンズアレイ212に対して出射する。マルチレンズアレイ212は、複数のレン
ズ素子がアレイ状に設けられた構造であり、光源211から出射された光を集光する。P
bSアレイ213は、マルチレンズアレイ212によって集光された光を、所定の偏光方
向の光、例えばP偏光波に偏光する。フォーカスレンズ214は、PbSアレイ213に
よって所定の偏光方向の光に変換された光を集光する。

10

【0058】

ダイクロイックミラー216は、フォーカスレンズ214、ミラー215を介して入射
してきた光のうちの赤色光Rを透過し、緑色光G、青色光Bを反射する。ダイクロイック
ミラー216によって透過された赤色光Rは、ミラー215を介して光変調素子218a
に導かれる。

【0059】

ダイクロイックミラー217は、ダイクロイックミラー216によって反射された光の
うちの青色光Bを透過し、緑色光Gを反射する。ダイクロイックミラー217によって反
射された緑色光Gは、光変調素子218bに導かれる。一方、ダイクロイックミラー21
7によって透過された青色光Bは、ミラー215を介して光変調素子218cに導かれる
。

20

【0060】

光変調素子218a~218cの各々は、入射された各色光を光変調し、光変調された
各色光をダイクロイックプリズム219に入射する。ダイクロイックプリズム219は、
光変調されて入射してきた各色光を1つの光軸に合成する。合成された各色光は、投写レ
ンズ220を介してスクリーン等に投影される。

30

【0061】

図11は、図10の光変調素子218a~218cの全体構成の一例を表したものであ
る。光変調素子218a~218cは、例えば、上述した液晶表示パネル1と、液晶表示
パネル1を駆動する駆動回路40とを備えたものである。駆動回路40は、表示制御部4
1と、データドライバ42と、ゲートドライバ43とを有している。

【0062】

液晶表示パネル1は、複数の画素2がマトリクス状に形成された画素部1Aと、その周
辺部1Bとを有するものである。液晶表示パネル1は、各画素2をデータドライバ42お
よびゲートドライバ43によってアクティブ駆動することにより、外部から入力された映
像信号D_{in}に基づく画像を表示するものである。

40

【0063】

液晶表示パネル1は、行方向に延在する複数の走査線WSLと、列方向に延在する複数
の信号線DTLと、行方向に延在する複数の共通電位線COMとを有している。信号線D
TLと走査線WSLとの交差部分に対応して、画素2が設けられている。各信号線DTL
は、データドライバ42の出力端(図示せず)に接続されている。各走査線WSLは、ゲ
ートドライバ43の出力端(図示せず)に接続されている。各共通電位線COMは、例え
ば、固定の電位を出力する回路の出力端(図示せず)に接続されている。

【0064】

表示制御部41は、例えば供給される映像信号D_{in}を1画面ごと(1フレームの表示
ごと)にフレームメモリに格納して保持するものである。表示制御部41は、また、例え

50

ば、液晶表示パネル 1 を駆動するデータドライバ 4 2 およびゲートドライバ 4 3 が連動して動作するように制御する機能を有している。具体的には、表示制御部 4 1 は、例えば、データドライバ 4 2 に走査タイミング制御信号を供給し、データドライバ 4 2 に、フレームメモリに保持されている画像信号に基づいた 1 水平ライン分の画像信号と表示タイミング制御信号を供給するようになっている。

【 0 0 6 5 】

データドライバ 4 2 は、例えば表示制御部 4 1 から供給される 1 水平ライン分の映像信号 D_{in} を、各画素 2 に信号電圧として供給するものである。具体的には、データドライバ 4 2 は、例えば、映像信号 D_{in} に対応する信号電圧を、ゲートドライバ 4 3 により選択された 1 水平ラインを構成する各画素 2 に、信号線 DTL を介してそれぞれ供給するものである。

10

【 0 0 6 6 】

ゲートドライバ 4 3 は、例えば表示制御部 4 1 から供給される走査タイミング制御信号に応じて、駆動対象の画素 2 を選択する機能を有している。具体的には、ゲートドライバ 4 3 は、例えば、走査線 WSL を介して、選択パルスを画素 2 のトランジスタ T_r のゲート電極 1 4 に印加することにより、画素部 1 A にマトリクス状に形成されている画素 2 のうちの 1 行を駆動対象として選択するようになっている。そして、これらの画素 2 では、データドライバ 4 2 から供給される信号電圧に応じて、1 水平ラインの表示がなされる。このようにして、ゲートドライバ 4 3 は、例えば、時分割的に 1 水平ラインずつ順次走査を行い、表示領域全体に亘った表示を行うようになっている。

20

【 0 0 6 7 】

次に、画素 2 の回路構成について説明する。図 1 2 は、画素 2 の回路構成の一例を表わしたものである。各画素 2 には、画素回路 4 が設けられている。各画素回路 4 は、走査線 WSL および信号線 DTL の交差部分に対応して設けられている。画素回路 4 は、画素 2 に信号電圧を書き込むトランジスタ T_r と、画素 2 に書き込んだ電圧を保持する保持容量 C_s とにより構成されている。保持容量 C_s の一方（第 1 電極 1 5 A , 第 3 電極 1 5 B ）は、半導体膜 1 2 のドレイン領域に接続されており、他方（第 2 電極 1 6 ）は、共通電位線 COM に接続されている。

【 0 0 6 8 】

投射型表示装置 2 0 0 では、色の 3 原色である赤、緑、青の 3 色に対応した 3 つの光変調素子 2 1 8 a ~ 2 1 8 c が組み合わせられ、あらゆる色が表示される。即ち、投射型表示装置 2 0 0 は、いわゆる 3 板式の投射型表示装置である。

30

【 0 0 6 9 】

液晶表示パネル 1 は、上記投射型表示装置の他、テレビジョン装置、デスクトップ型のパーソナルコンピュータのモニター、ノート型パーソナルコンピュータ、ビデオカメラおよびデジタルスチルカメラなどの撮像装置、PDA (Personal Digital Assistant) , 携帯電話機およびスマートフォン等の電子機器にも適用可能である。

【 0 0 7 0 】

以上、実施の形態を挙げて本技術を説明したが、本技術は上記実施の形態に限定されるものではなく、種々変形可能である。例えば、上記実施の形態において例示した液晶表示パネルの構成要素、配置および数等は、あくまで一例であり、全ての構成要素を備える必要はなく、また、他の構成要素を更に備えていてもよい。

40

【 0 0 7 1 】

また、上記実施の形態では、表示層として液晶層を有する表示パネルを例に挙げて説明したが、これに限らず、有機 EL (Electro Luminescence) 層または電気泳動層等の他の表示層に適用することも可能である。

【 0 0 7 2 】

更に、半導体膜 1 2 は、結晶シリコンおよびアモルファスシリコン以外の材料により構成するようにしてもよく、例えば、酸化物半導体材料または有機半導体材料等により構成するようにしてもよい。

50

【 0 0 7 3 】

なお、本明細書に記載された効果はあくまで例示であってこれに限定されるものではなく、また他の効果があってもよい。

【 0 0 7 4 】

なお、本技術は、以下のような構成も可能である。

(1)

液晶層と、

チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、

前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第 1 電極と、

前記第 1 電極に対向する第 2 電極と、

前記第 2 電極を間にして前記第 1 電極に対向するとともに、前記第 1 電極に電氣的に接続された第 3 電極と、

平面視で、前記第 3 電極に重なる位置に配置されるとともに、前記第 3 電極を間にして前記半導体膜に対向する配線と、

前記配線と前記第 3 電極との間に設けられ、前記第 2 電極に電氣的に接続された遮蔽電極と

を備えた液晶表示パネル。

(2)

前記遮蔽電極は、遮光性材料により構成されている

前記 (1) に記載の液晶表示パネル。

(3)

更に、前記遮蔽電極および前記第 2 電極を接続する接続配線を含む

前記 (1) または (2) に記載の液晶表示パネル。

(4)

前記接続配線は、前記配線と同層に設けられている

前記 (3) に記載の液晶表示パネル。

(5)

前記配線は信号線電位に保持され、

前記接続配線には共通電位が供給される

前記 (3) または (4) に記載の液晶表示パネル。

(6)

更に、前記トランジスタに設けられたゲート電極と、

前記半導体膜を間にして、前記ゲート電極に対向する走査線とを含む

前記 (1) ないし (5) のうちいずれか 1 つに記載の液晶表示パネル。

(7)

前記半導体膜は、前記チャネル領域に隣接する L D D (Lightly Doped Drain) 領域を有する

前記 (1) ないし (6) のうちいずれか 1 つに記載の液晶表示パネル。

(8)

前記ゲート電極は、前記半導体膜に近い位置から順に、ポリシリコンを含む第 1 導電膜と、遮光性を有する第 2 導電膜とを有する

前記 (6) に記載の液晶表示パネル。

(9)

更に、前記第 1 電極と前記第 2 電極との間の第 1 誘電体膜と、

前記第 2 電極と前記第 3 電極との間の第 2 誘電体膜とを含む

前記 (1) ないし (8) のうちいずれか 1 つに記載の液晶表示パネル。

(1 0)

更に、前記第 3 電極を覆う遮光膜を含む

10

20

30

40

50

前記(1)ないし(9)のうちいずれか1つに記載の液晶表示パネル。

(11)

前記第1電極、前記第2電極および前記第3電極はポリシリコンを含む

前記(1)ないし(10)のうちいずれか1つに記載の液晶表示パネル。

(12)

液晶表示パネルを備え、

前記液晶表示パネルは、

液晶層と、

チャンネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、

前記半導体膜の前記チャンネル領域を覆うとともに、前記半導体膜に電氣的に接続された第1電極と、

前記第1電極に対向する第2電極と、

前記第2電極を間にして前記第1電極に対向するとともに、前記第1電極に電氣的に接続された第3電極と、

平面視で、前記第3電極に重なる位置に配置されるとともに、前記第3電極を間にして前記半導体膜に対向する配線と、

前記配線と前記第3電極との間に設けられ、前記第2電極に電氣的に接続された遮蔽電極とを含む

電子機器。

固体撮像装置。

【0075】

本出願は、日本国特許庁において2017年4月27日に出願された日本特許出願番号第2017-87947号を基礎として優先権を主張するものであり、この出願の全ての内容を参照によって本出願に援用する。

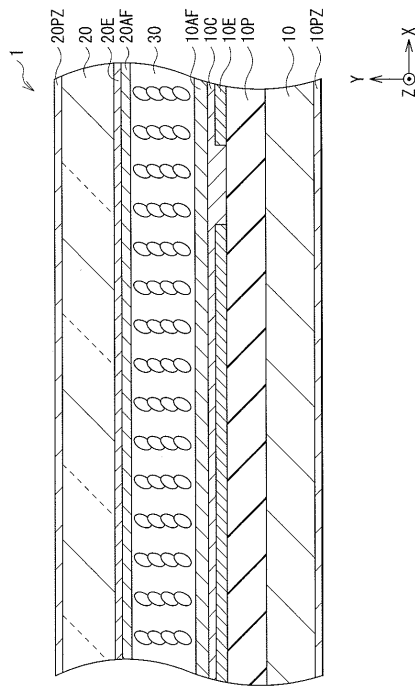
【0076】

当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

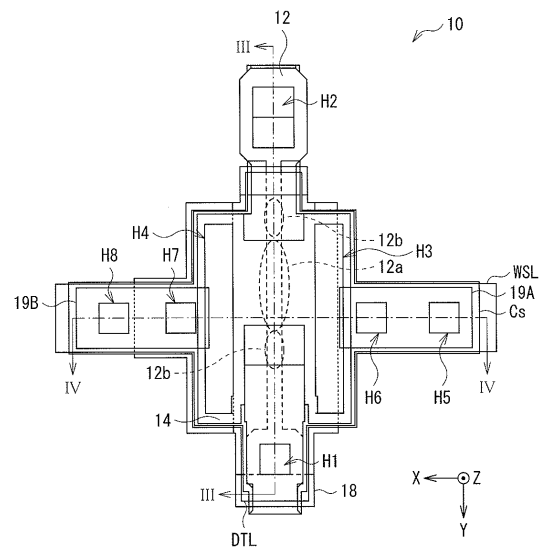
10

20

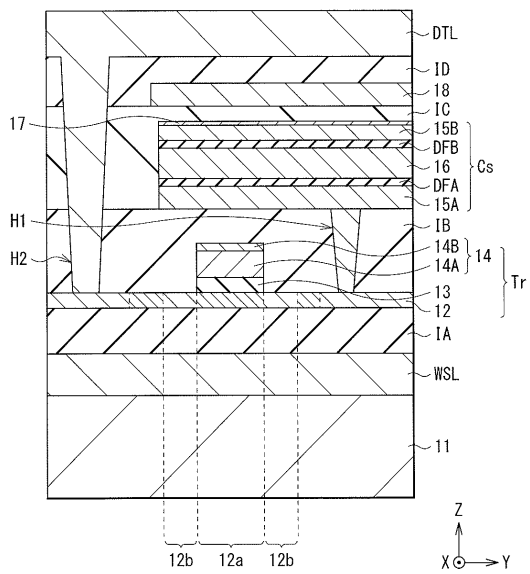
【 図 1 】



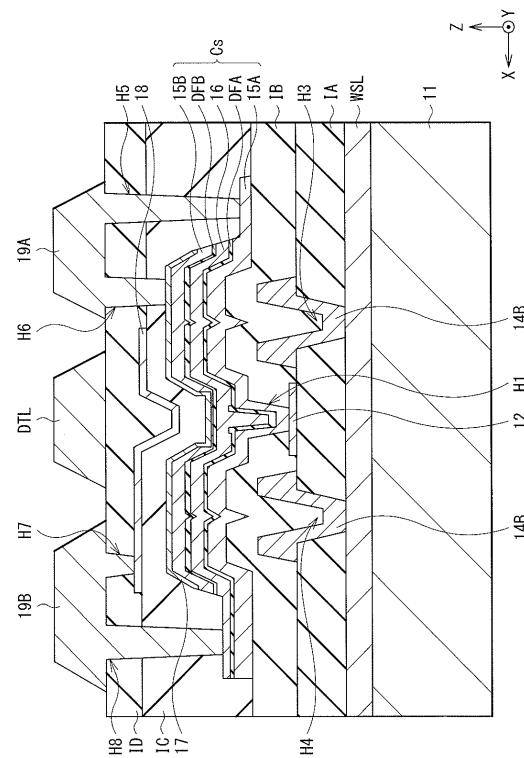
【 図 2 】



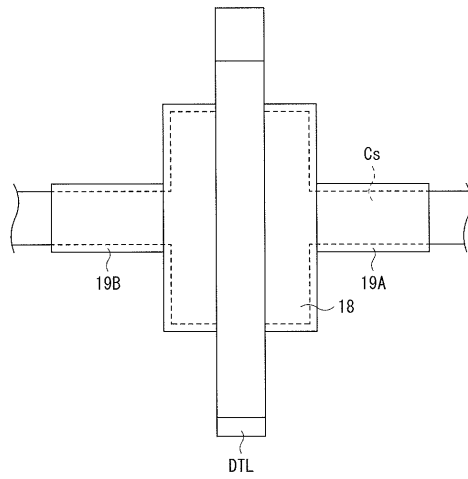
【 図 3 】



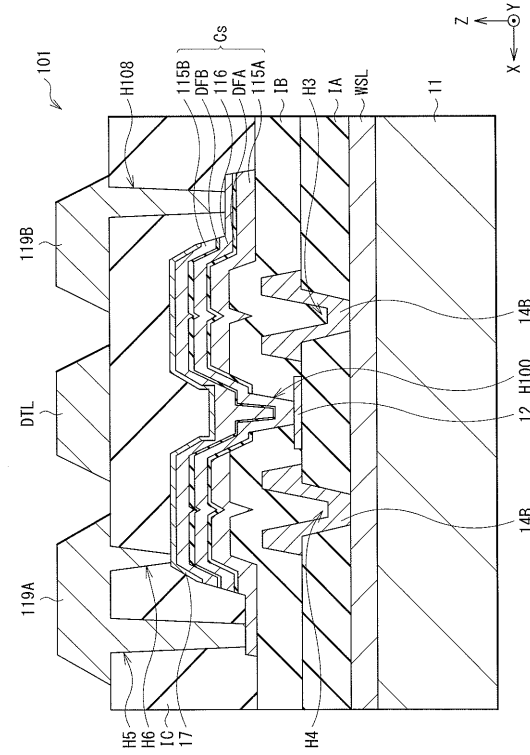
【 図 4 】



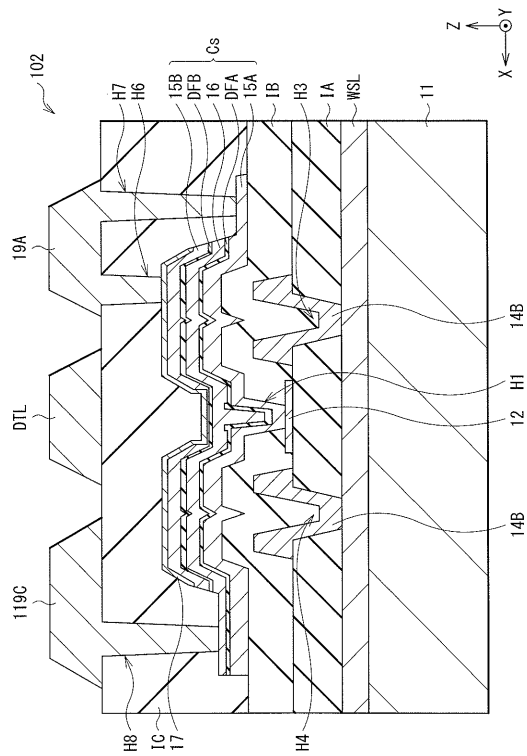
【図 5】



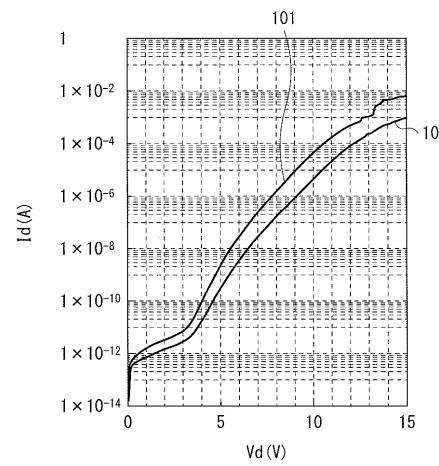
【図 6】



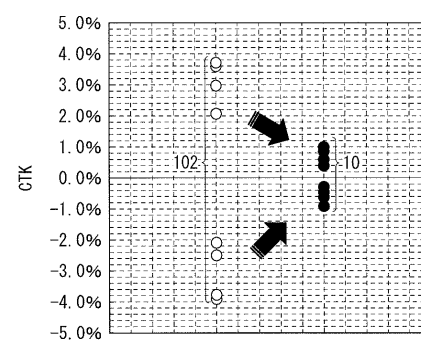
【図 7】



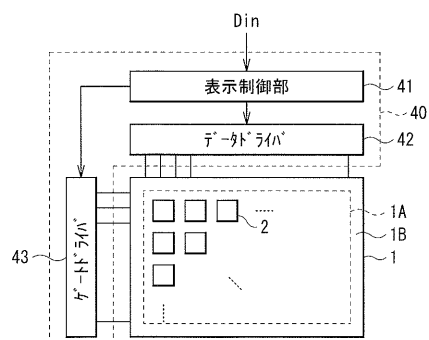
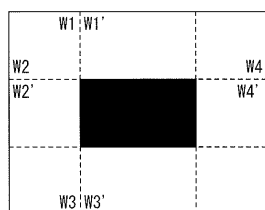
【図 8】



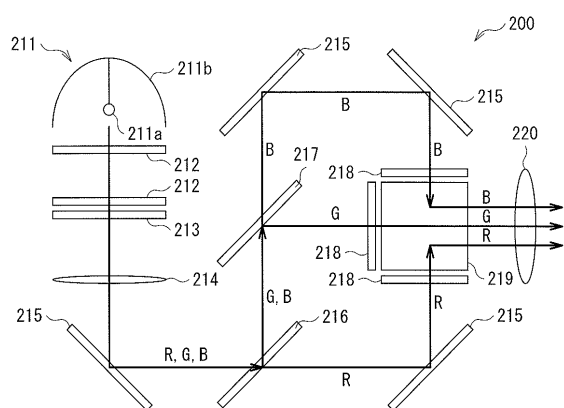
【図 9 A】



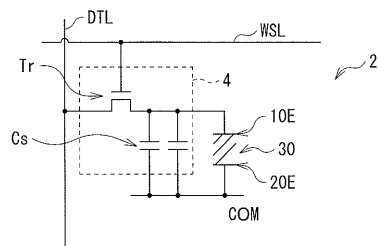
【 図 1 1 】



【 図 1 0 】



【 图 1 2 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014584

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G02F1/1368(2006.01) i, G09F9/30(2006.01) i, H01L21/336(2006.01) i, H01L29/786(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/1368, G09F9/30, H01L21/336, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-221071 A (SEIKO EPSON CORPORATION) 04	1-3, 5-7, 9,
Y	November 2011, paragraphs [0027]-[0070], fig. 4	12
A	& US 2011/0242470 A1, fig. 4 & CN 102213880 A	8, 10-11
		4
Y	JP 2012-198386 A (SEIKO EPSON CORPORATION) 18	8, 11
	October 2012, paragraphs [0037]-[0043]	
	(Family: none)	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

01.06.2018

Date of mailing of the international search report

12.06.2018

Name and mailing address of the ISA/

Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014584

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-221119 A (SEIKO EPSON CORPORATION) 04 November 2011, paragraph [0069] (Family: none)	10

国際調査報告		国際出願番号 PCT/J P 2 0 1 8 / 0 1 4 5 8 4									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G02F1/1368(2006.01)i, G09F9/30(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G02F1/1368, G09F9/30, H01L21/336, H01L29/786											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2018年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2018年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2018年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2018年	日本国実用新案登録公報	1996-2018年	日本国登録実用新案公報	1994-2018年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2018年										
日本国実用新案登録公報	1996-2018年										
日本国登録実用新案公報	1994-2018年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X Y A	JP 2011-221071 A (セイコーエプソン株式会社) 2011.11.04, [0027]-[0070]、図 4 & US 2011/0242470 A1, 図 4 & CN 102213880 A	1-3, 5-7, 9, 12 8, 10-11 4									
Y	JP 2012-198386 A (セイコーエプソン株式会社) 2012.10.18, [0037]-[0043] (ファミリーなし)	8, 11									
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
<table border="0"> <tr> <td> * 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 </td> <td> の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献 </td> </tr> </table>				* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献						
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献										
国際調査を完了した日 01.06.2018		国際調査報告の発送日 12.06.2018									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 小濱 健太 電話番号 03-3581-1101 内線 3295	2 L 4009								

国際調査報告		国際出願番号 PCT/J P 2 0 1 8 / 0 1 4 5 8 4
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-221119 A (セイコーエプソン株式会社) 2011.11.04, [0069] (ファミリーなし)	10

フロントページの続き

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(72)発明者 稲毛 信弥

熊本県菊池郡菊陽町大字原水4 0 0 0 番地1 ソニーセミコンダクタマニュファクチャリング株式会社内

(72)発明者 小田 信彦

熊本県菊池郡菊陽町大字原水4 0 0 0 番地1 ソニーセミコンダクタマニュファクチャリング株式会社内

(72)発明者 甲斐田 昌宏

熊本県菊池郡菊陽町大字原水4 0 0 0 番地1 ソニーセミコンダクタマニュファクチャリング株式会社内

(72)発明者 津野 仁志

東京都港区港南1 丁目7 番1 号 ソニー株式会社内

F ターム(参考) 2H192 AA24 CB02 CB34 CC05 CC07 CC32 DA12 EA04 EA13 EA14
EA15 EA22 EA43 JB02
5C094 AA02 BA03 BA43 DA13 DB01 ED15 FB14
5F110 AA26 BB01 CC02 DD01 DD02 DD03 DD05 EE05 EE09 EE14
EE36 EE38 FF02 FF03 FF12 FF13 FF23 FF29 GG02 GG13
GG15 HJ01 HL02 HL03 HL04 HL05 HL08 HL11 HM15 NN03
NN04 NN23 NN24 NN27 NN44 NN46 NN73 QQ08 QQ19

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶面板及电子设备		
公开(公告)号	JPWO2018198710A1	公开(公告)日	2020-03-05
申请号	JP2019515199	申请日	2018-04-05
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司 索尼半导体解决方案有限公司		
[标]发明人	德增 広大 稲毛 信弥 小田 信彦 甲斐田 昌宏 津野 仁志		
发明人	德增 広大 稲毛 信弥 小田 信彦 甲斐田 昌宏 津野 仁志		
IPC分类号	G02F1/1368 G09F9/30 H01L21/336 H01L29/786		
CPC分类号	G02F1/1368 G09F9/30 H01L29/786		
FI分类号	G02F1/1368 G09F9/30.338 H01L29/78.619.B H01L29/78.616.A H01L29/78.617.M		
F-TERM分类号	2H192/AA24 2H192/CB02 2H192/CB34 2H192/CC05 2H192/CC07 2H192/CC32 2H192/DA12 2H192/EA04 2H192/EA13 2H192/EA14 2H192/EA15 2H192/EA22 2H192/EA43 2H192/JB02 5C094/AA02 5C094/BA03 5C094/BA43 5C094/DA13 5C094/DB01 5C094/ED15 5C094/FB14 5F110/AA26 5F110/BB01 5F110/CC02 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD05 5F110/EE05 5F110/EE09 5F110/EE14 5F110/EE36 5F110/EE38 5F110/FF02 5F110/FF03 5F110/FF12 5F110/FF13 5F110/FF23 5F110/FF29 5F110/GG02 5F110/GG13 5F110/GG15 5F110/HJ01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL05 5F110/HL08 5F110/HL11 5F110/HM15 5F110/NN03 5F110/NN04 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN44 5F110/NN46 5F110/NN73 5F110/QQ08 5F110/QQ19		
优先权	2017087947 2017-04-27 JP		
外部链接	Espacenet		

摘要(译)

液晶层和半导体膜，其具有沟道区，用于驱动每个像素的液晶层的晶体管和半导体膜的沟道区，并且电连接到半导体膜一个电极，面对第一电极的第二电极和与第一电极电对置的第三电极，同时面对第一电极，第二电极位于一个平面之间 鉴于此，第二布线布置在与第三电极重叠的位置，同时面对半导体膜，第三电极位于第二布线之间，并且设置在布线与第三电极之间，第二布线 液晶显示面板，其包括：与电极电连接的屏蔽电极。

