

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/093243

発行日 平成25年6月6日(2013.6.6)

(43) 国際公開日 平成23年8月4日(2011.8.4)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/1335 (2006.01)	G02F 1/1335 505	2H191
G02F 1/1368 (2006.01)	G02F 1/1368	5C094
G09F 9/30 (2006.01)	G09F 9/30 390C	

審査請求 有 予備審査請求 未請求 (全 25 頁)

出願番号	特願2011-551841 (P2011-551841)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2011/051222		シャープ株式会社
(22) 国際出願日	平成23年1月24日 (2011.1.24)		大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号	特願2010-18220 (P2010-18220)	(74) 代理人	100101683
(32) 優先日	平成22年1月29日 (2010.1.29)		弁理士 奥田 誠司
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100155000
			弁理士 喜多 修市
		(74) 代理人	100139930
			弁理士 山下 亮司
		(74) 代理人	100125922
			弁理士 三宅 章子
		(72) 発明者	杉原 利典
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

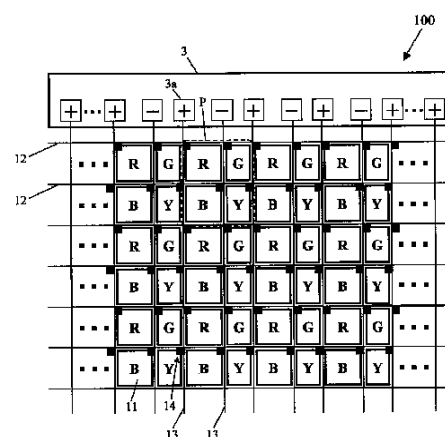
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

本発明による液晶表示装置(100)は、複数の行および複数の列を有するマトリクス状に配列された複数の画素を有し、4個以上の偶数個の画素が、カラー表示画素(P)を構成する。本発明による液晶表示装置(100)は、列方向に延びる複数のソースバスライン(13)を有する。カラー表示画素(P)を構成する偶数個の画素は、相対的に大きな面積を有する大画素と、相対的に小さな面積を有する小画素とを含む。複数のソースバスライン(13)のそれぞれから信号電圧を供給される画素のセットの総面積は略同一である。本発明によると、カラー表示画素を構成する複数の画素が大画素と小画素とを含む液晶表示装置において、列方向に延びる表示ムラの発生を抑制することができる。

【図2】



【特許請求の範囲】

【請求項 1】

複数の行および複数の列を有するマトリクス状に配列された複数の画素を有し、4 個以上の偶数個の画素がカラー表示画素を構成する液晶表示装置であって、

列方向に延びる複数のソースバスラインを有し、

前記偶数個の画素は、相対的に大きな面積を有する大画素と、相対的に小さな面積を有する小画素とを含み、

前記複数のソースバスラインのそれぞれから信号電圧を供給される画素のセットの総面積が略同一である液晶表示装置。

【請求項 2】

前記偶数個の画素のうちの半分は前記大画素であり、残りの半分は前記小画素である請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素のセットは、前記大画素と前記小画素とを同じ個数含む請求項 2 に記載の液晶表示装置。

【請求項 4】

前記複数の画素は、前記大画素から構成される画素列と、前記小画素から構成される画素列とが表示領域内で交互に並ぶように配置されている請求項 3 に記載の液晶表示装置。

【請求項 5】

前記複数の画素のそれぞれは、前記複数のソースバスラインのうちの対応する 1 本のソースバスラインに接続されたスイッチング素子を有し、

前記複数のソースバスラインのうちの任意の 1 本のソースバスラインに接続されたスイッチング素子は、前記任意の 1 本のソースバスラインに隣接する 1 対の画素列のうちの一方の画素列の画素のスイッチング素子と、他方の画素列の画素のスイッチング素子とを同じ個数含む請求項 4 に記載の液晶表示装置。

【請求項 6】

前記複数の画素は、表示を行わないダミー画素を含み、

前記複数の画素は、前記ダミー画素から構成される画素列が表示領域外に位置するように配置されており、

前記複数のソースバスラインのうちの行方向における両端に位置する 2 本のソースバスラインのそれぞれに接続されたスイッチング素子は、表示領域内の画素列の画素のスイッチング素子と、表示領域外の画素列の画素のスイッチング素子とを同じ個数含む請求項 5 に記載の液晶表示装置。

【請求項 7】

前記偶数個の画素は、 p 行 q 列 (p 、 q は 2 以上の整数) に配置されている請求項 5 または 6 に記載の液晶表示装置。

【請求項 8】

前記偶数個の画素は、1 行 r 列 (r は 4 以上の偶数) に配置されている請求項 5 または 6 に記載の液晶表示装置。

【請求項 9】

前記偶数個の画素は、 p 行 q 列 (p 、 q は 2 以上の整数) に配置されており、

前記偶数個の画素は、さらに、前記 p 行のうちの任意の行において異なる面積を有する画素が混在しないように配置されている請求項 1 に記載の液晶表示装置。

【請求項 10】

前記偶数個の画素のうちの半分は前記大画素であり、残りの半分は前記小画素である請求項 9 に記載の液晶表示装置。

【請求項 11】

前記画素のセットは、前記大画素と前記小画素とを同じ個数含む請求項 10 に記載の液晶表示装置。

【請求項 12】

前記複数の画素は、前記大画素から構成される画素行と、前記小画素から構成される画素行とが交互に並ぶように配置されている請求項 1 1 に記載の液晶表示装置。

【請求項 1 3】

行方向に延びる複数のゲートバスラインをさらに有し、

前記複数のゲートバスラインのそれぞれから走査電圧を供給される画素のセットの総面積が略同一である請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記複数のゲートバスラインのそれぞれから走査電圧を供給される画素のセットは、前記大画素と前記小画素とを同じ個数含む請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

行方向に延びる複数のゲートバスラインをさらに有し、

前記複数の画素のそれぞれは、前記複数のゲートバスラインのうちの対応する 1 本のゲートバスラインに接続されたスイッチング素子を有し、

前記複数のゲートバスラインのうちの任意の 1 本のゲートバスラインに接続されたスイッチング素子は、前記任意の 1 本のゲートバスラインに隣接する 1 対の画素行のうちの一方の画素行の画素のスイッチング素子と、他方の画素行の画素のスイッチング素子とを同じ個数含む請求項 1 2 から 1 4 のいずれかに記載の液晶表示装置。

【請求項 1 6】

前記複数の画素は、表示を行わないダミー画素を含み、

前記複数の画素は、前記ダミー画素から構成される画素行が表示領域外に位置するように配置されており、

前記複数のゲートバスラインのうちの列方向における両端に位置する 2 本のソースバスラインのそれぞれに接続されたスイッチング素子は、表示領域内の画素行の画素のスイッチング素子と、表示領域外の画素行の画素のスイッチング素子とを同じ個数含む請求項 1 5 に記載の液晶表示装置。

【請求項 1 7】

前記偶数個の画素は、少なくとも赤画素、緑画素および青画素を含む請求項 1 から 1 6 のいずれかに記載の液晶表示装置。

【請求項 1 8】

前記偶数個の画素は、黄画素をさらに含む請求項 1 7 に記載の液晶表示装置。

【請求項 1 9】

前記赤画素および前記青画素は、前記大画素であり、

前記緑画素および前記黄画素は、前記小画素である請求項 1 8 に記載の液晶表示装置。

【請求項 2 0】

前記偶数個の画素は、4 個の画素である請求項 1 から 1 9 のいずれかに記載の液晶表示装置。

【請求項 2 1】

前記偶数個の画素は、6 個の画素である請求項 1 から 1 9 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に、カラー表示画素が 4 個以上の偶数個の画素によって構成される液晶表示装置に関する。

【背景技術】

【0002】

現在、液晶表示装置が様々な用途に利用されている。一般的な液晶表示装置では、光の三原色である赤、緑、青を表示する 3 個の画素によって 1 個のカラー表示画素が構成されており、そのことによってカラー表示が可能になっている。

【0003】

10

20

30

40

50

しかしながら、従来の液晶表示装置は、表示可能な色の範囲（「色再現範囲」と呼ばれる。）が狭いという問題を有している。色再現範囲が狭いと、物体色（自然界に存在する様々な物体の色である；非特許文献 1 参照）の一部を表示することができない。そこで、液晶表示装置の色再現範囲を広くするために、表示に用いる原色の数を増やす手法が提案されている。

【0004】

例えば、特許文献 1 には、図 1 2 に示すように、赤を表示する赤画素 R、緑を表示する緑画素 G および青を表示する青画素 B に加えて黄を表示する黄画素 Y を含む 4 個の画素によって 1 個のカラー表示画素 P が構成された液晶表示装置 8 0 0 が開示されている。この液晶表示装置 8 0 0 では、4 個の画素によって表示される赤、緑、青、黄の 4 つの原色を混色することにより、カラー表示が行われる。

10

【0005】

表示に用いる原色の数を増やす、つまり、4 つ以上の原色を用いて表示を行うことにより、三原色を用いて表示を行う従来の液晶表示装置よりも色再現範囲を広くすることができる。本願明細書では、4 つ以上の原色を用いて表示を行う液晶表示装置を「多原色液晶表示装置」と称する。

【0006】

ただし、表示に用いる原色の数を増やすと、カラー表示画素を構成する画素の数が増えるので、1 カラー表示画素の面積が同じままであれば各画素の面積は必然的に小さくなる。そのため、各画素が表示する色の明度が低くなる。例えば、表示に用いる原色の数を 3 つから 4 つに増やすと、各画素の面積は約 $3/4$ となり、各画素の明度も約 $3/4$ となる。また、表示に用いる原色の数を 3 つから 6 つに増やすと、各画素の面積は約 $1/2$ となり、各画素の明度も約 $1/2$ となる。

20

【0007】

緑や黄を表示する画素については、多少明度が低下しても種々の物体色を十分に表示することができるが、赤を表示する画素については、明度が低下すると一部の物体色の表示品位が低下する。このように、用いる原色の数を増やすことによって明度が低下すると、赤の表示品位が低下し、赤がどうも黒い赤（つまり暗い赤）になってしまう。

【0008】

この問題を解決するための技術が特許文献 2 に提案されている。図 1 3 に、特許文献 2 に開示されている液晶表示装置 9 0 0 を示す。液晶表示装置 9 0 0 のカラー表示画素 P は、赤画素 R、緑画素 G、青画素 B および黄画素 Y によって構成されている。ただし、液晶表示装置 9 0 0 では、図 1 3 に示すように、赤画素 R および青画素 B の面積が相対的に大きく、緑画素 G および黄画素 Y の面積が相対的に小さい。このように、1 個のカラー表示画素 P を単純に 4 つに等分割した場合と比べて赤画素 R の面積を大きくすることにより、赤の明度が向上するので、明るい赤を表示することができる。

30

【先行技術文献】

【特許文献】

【0009】

【特許文献 1】特表 2 0 0 4 - 5 2 9 3 9 6 号公報

【特許文献 2】国際公開第 2 0 0 7 / 1 4 8 5 1 9 号

【非特許文献】

【0010】

【非特許文献 1】M. R. Pointer, "The gamut of real surface colors," Color Research and Application, Vol.5, No.3, pp.145-155 (1980)

【発明の概要】

【発明が解決しようとする課題】

【0011】

しかしながら、特許文献 2 に開示されている画素配置を採用すると、図 1 3 に示されているように、相対的に大きな面積を有する赤画素 R および青画素 B から構成される画素列

40

と、相対的に小さな面積を有する緑画素 G および黄画素 Y から構成される画素列とが交互に並ぶ。従って、前者の画素列に対応するソースバスラインと、後者の画素列に対応するソースバスラインとでは、接続されている画素の総面積が異なってしまう、容量負荷が異なってしまう。そのため、列方向に延びる表示ムラ（縦縞）が視認されるおそれがある。

【0012】

なお、この表示ムラは、図 13 に示したように赤画素 R および青画素 B の面積が相対的に大きく、緑画素 G および黄画素 Y の面積が相対的に小さい構成においてのみ発生するわけではない。カラー表示画素を構成する複数の画素が、相対的に大きな面積を有する大画素と相対的に小さな面積を有する小画素とを含む構成においては、上述したような表示ムラが発生するおそれがある。

10

【0013】

本発明は、上記問題に鑑みてなされたものであり、その目的は、カラー表示画素を構成する複数の画素が大画素と小画素とを含む液晶表示装置において、列方向に延びる表示ムラの発生を抑制することにある。

【課題を解決するための手段】

【0014】

本発明による液晶表示装置は、複数の行および複数の列を有するマトリクス状に配列された複数の画素を有し、4 個以上の偶数個の画素がカラー表示画素を構成する液晶表示装置であって、列方向に延びる複数のソースバスラインを有し、前記偶数個の画素は、相対的に大きな面積を有する大画素と、相対的に小さな面積を有する小画素とを含み、前記複数のソースバスラインのそれぞれから信号電圧を供給される画素のセットの総面積は略同一である。

20

【0015】

ある好適な実施形態において、前記偶数個の画素のうちの半分は前記大画素であり、残りの半分は前記小画素である。

【0016】

ある好適な実施形態において、前記画素のセットは、前記大画素と前記小画素とを同じ個数含む。

【0017】

ある好適な実施形態において、前記複数の画素は、前記大画素から構成される画素列と、前記小画素から構成される画素列とが表示領域内で交互に並ぶように配置されている。

30

【0018】

ある好適な実施形態において、前記複数の画素のそれぞれは、前記複数のソースバスラインのうちの対応する 1 本のソースバスラインに接続されたスイッチング素子を有し、前記複数のソースバスラインのうちの任意の 1 本のソースバスラインに接続されたスイッチング素子は、前記任意の 1 本のソースバスラインに隣接する 1 対の画素列のうちの一方の画素列の画素のスイッチング素子と、他方の画素列の画素のスイッチング素子とを同じ個数含む。

【0019】

ある好適な実施形態において、前記複数の画素は、表示を行わないダミー画素を含み、前記複数の画素は、前記ダミー画素から構成される画素列が表示領域外に位置するように配置されており、前記複数のソースバスラインのうちの行方向における両端に位置する 2 本のソースバスラインのそれぞれに接続されたスイッチング素子は、表示領域内の画素列の画素のスイッチング素子と、表示領域外の画素列の画素のスイッチング素子とを同じ個数含む。

40

【0020】

ある好適な実施形態において、前記偶数個の画素は、 p 行 q 列（ p 、 q は 2 以上の整数）に配置されている。

【0021】

ある好適な実施形態において、前記偶数個の画素は、1 行 r 列（ r は 4 以上の偶数）に

50

配置されている。

【0022】

ある好適な実施形態において、前記偶数個の画素は、 p 行 q 列 (p 、 q は 2 以上の整数) に配置されており、前記偶数個の画素は、さらに、前記 p 行のうちの任意の行において異なる面積を有する画素が混在しないように配置されている。

【0023】

ある好適な実施形態において、前記偶数個の画素のうちの半分は前記大画素であり、残りの半分は前記小画素である。

【0024】

ある好適な実施形態において、前記画素のセットは、前記大画素と前記小画素とを同じ個数含む。

10

【0025】

ある好適な実施形態において、前記複数の画素は、前記大画素から構成される画素行と、前記小画素から構成される画素行とが交互に並ぶように配置されている。

【0026】

ある好適な実施形態において、本発明による液晶表示装置は、行方向に延びる複数のゲートバスラインをさらに有し、前記複数のゲートバスラインのそれぞれから走査電圧を供給される画素のセットの総面積が略同一である。

【0027】

ある好適な実施形態において、前記複数のゲートバスラインのそれぞれから走査電圧を供給される画素のセットは、前記大画素と前記小画素とを同じ個数含む。

20

【0028】

ある好適な実施形態において、本発明による液晶表示装置は、行方向に延びる複数のゲートバスラインをさらに有し、前記複数の画素のそれぞれは、前記複数のゲートバスラインのうちの対応する 1 本のゲートバスラインに接続されたスイッチング素子を有し、前記複数のゲートバスラインのうちの任意の 1 本のゲートバスラインに接続されたスイッチング素子は、前記任意の 1 本のゲートバスラインに隣接する 1 対の画素行のうちの一方の画素行の画素のスイッチング素子と、他方の画素行の画素のスイッチング素子とを同じ個数含む。

【0029】

ある好適な実施形態において、前記複数の画素は、表示を行わないダミー画素を含み、前記複数の画素は、前記ダミー画素から構成される画素行が表示領域外に位置するように配置されており、前記複数のゲートバスラインのうちの列方向における両端に位置する 2 本のソースバスラインのそれぞれに接続されたスイッチング素子は、表示領域内の画素行の画素のスイッチング素子と、表示領域外の画素行の画素のスイッチング素子とを同じ個数含む。

30

【0030】

ある好適な実施形態において、前記偶数個の画素は、少なくとも赤画素、緑画素および青画素を含む。

【0031】

ある好適な実施形態において、前記偶数個の画素は、黄画素をさらに含む。

40

【0032】

ある好適な実施形態において、前記赤画素および前記青画素は、前記大画素であり、前記緑画素および前記黄画素は、前記小画素である。

【0033】

ある好適な実施形態において、前記偶数個の画素は、4 個の画素である。

【0034】

ある好適な実施形態において、前記偶数個の画素は、6 個の画素である。

【発明の効果】

【0035】

50

本発明によると、カラー表示画素を構成する複数の画素が大画素と小画素とを含む液晶表示装置において、列方向に延びる表示ムラの発生を抑制することができる。

【図面の簡単な説明】

【0036】

【図1】本発明の好適な実施形態における液晶表示装置100を模式的に示す平面図である。

【図2】本発明の好適な実施形態における液晶表示装置100の一部を模式的に示す平面図である。

【図3】液晶表示装置100における、左端のソースバスライン13L近傍の構造および右端のソースバスライン13R近傍の構造を模式的に示す平面図である。

【図4】本発明の好適な実施形態における液晶表示装置100の一部を模式的に示す平面図である。

【図5】本発明の好適な実施形態における液晶表示装置200の一部を模式的に示す平面図である。

【図6】液晶表示装置200における、左端のソースバスライン13L近傍の構造および右端のソースバスライン13R近傍の構造を模式的に示す平面図である。

【図7】本発明の好適な実施形態における液晶表示装置300を模式的に示す平面図である。

【図8】本発明の好適な実施形態における液晶表示装置300を模式的に示す平面図である。

【図9】本発明の好適な実施形態における液晶表示装置300を模式的に示す平面図である。

【図10】本発明の好適な実施形態における液晶表示装置300にマルチ画素構造を適用した構成を模式的に示す等価回路図である。

【図11】PSAモードの液晶表示装置に好適に用いられる画素電極11Aを模式的に示す平面図である。

【図12】従来の液晶表示装置800を模式的に示す図である。

【図13】従来の液晶表示装置900を模式的に示す図である。

【発明を実施するための形態】

【0037】

本発明による液晶表示装置は、複数の行および複数の列を有するマトリクス状に配列された複数の画素と、列方向に延びる複数のソースバスラインとを有する。本発明による液晶表示装置では、4個以上の偶数個の画素がカラー表示画素を構成し、これら偶数個の画素は、相対的に大きな面積を有する画素（「大画素」と称する。）と、相対的に小さな面積を有する画素（「小画素」と称する。）とを含む。

【0038】

本発明による液晶表示装置では、上述したように、1個のカラー表示画素中に、大画素と小画素とが混在しているが、複数のソースバスラインのそれぞれに接続されている（つまり各ソースバスラインから信号電圧を供給される）画素のセットの総面積が略同一であるので、列方向に延びる表示ムラの発生を抑制することができる。

【0039】

以下、図面を参照しながら本発明の実施形態を説明する。なお、本発明は以下の実施形態に限定されるものではない。

【0040】

（実施形態1）

図1に、本実施形態における液晶表示装置100を示す。液晶表示装置100は、図1に示すように、液晶表示パネル1と、液晶表示パネル1に駆動信号を供給するゲートドライバ（走査線駆動回路）2およびソースドライバ（信号線駆動回路）3とを備える。

【0041】

液晶表示パネル1は、複数の行および複数の列を有するマトリクス状に配列された複数

10

20

30

40

50

の画素を有する。2行2列に配置された4個の画素が、カラー表示画素Pを構成する。

【0042】

カラー表示画素Pを構成する4個の画素は、具体的には、赤を表示する赤画素R、緑を表示する緑画素G、青を表示する青画素Bおよび黄を表示する黄画素Yである。つまり、互いに異なる色を表示する4種類の画素によって、1個のカラー表示画素Pが構成されている。

【0043】

本実施形態では、赤画素Rおよび青画素Bの面積が相対的に大きく、緑画素Gおよび黄画素Yの面積が相対的に小さい。つまり、赤画素Rおよび青画素Bが大画素であり、緑画素Gおよび黄画素Yが小画素である。このように、カラー表示画素Pを構成する4個（偶数個）の画素のうちの半分（2個の画素）が大画素であり、残りの半分（残り2個の画素）が小画素である。

【0044】

図1に示す例では、各カラー表示画素P内で、4個の画素は、左上から反時計回りに、赤画素R、青画素B、黄画素Y、緑画素Gの順に配置されている。従って、複数の画素によって構成される画素列を左側から順に1番目、2番目、3番目・・・と呼ぶことにしたとき、奇数番目の画素列は、赤画素Rおよび青画素Bから構成されており、偶数番目の画素列は、緑画素Gおよび黄画素Yから構成されている。言い換えると、液晶表示装置100の複数の画素は、大画素から構成される画素列と、小画素から構成される画素列とが表示領域内で交互に並ぶように配置されている。

【0045】

上述したように、本実施形態における液晶表示装置100では、1個のカラー表示画素P中に、大画素と小画素とが混在している。以下、図2を参照しながら、液晶表示装置100のより具体的な構成を説明する。

【0046】

液晶表示装置100は、図2に示すように、行方向に延びる複数のゲートバスライン（走査線）12と、列方向に延びる複数のソースバスライン（信号線）13とを有する。複数のゲートバスライン12は、ゲートドライバ2に接続されている。複数のソースバスライン13は、ソースドライバ3に接続されており、より具体的には、ソースドライバ3の複数の出力端子3aに一对一で接続される。個々の出力端子3aからは、正極性または負極性の階調電圧（信号電圧）が出力される。

【0047】

また、液晶表示装置100の複数の画素は、図2に示すように、スイッチング素子としての薄膜トランジスタ（TFT）14と、TFT14に電氣的に接続された画素電極11とを有する。TFT14は、複数のゲートバスライン12のうちの対応する1本のゲートバスライン12および複数のソースバスライン13のうちの対応する1本のソースバスライン13に接続されている。

【0048】

ここでは図示していないが、液晶表示装置100の液晶表示パネル1は、アクティブマトリクス基板（TFT基板）と、アクティブマトリクス基板に対向する対向基板（カラーフィルタ基板）と、これらの間に設けられた液晶層とを有しており、上述したゲートバスライン12、ソースバスライン13、TFT14および画素電極11はアクティブマトリクス基板に設けられている。対向基板には、画素電極11に対向する対向電極（これも不図示）が設けられており、画素電極11、対向電極およびこれらの間に位置する液晶層によって、各画素の液晶容量が構成される。なお、表示モードとしてIPSモードやFFSモードを用いる場合には、対向電極もアクティブマトリクス基板に形成される。

【0049】

本実施形態の液晶表示装置100では、各ソースバスライン13に対するTFT14の配置関係が、一般的な液晶表示装置とは異なっている。図2に示されているように、各ソースバスライン13に対し、列方向に沿って、その右側の画素列の画素のTFT14と、

10

20

30

40

50

その左側の画素列の画素の T F T 1 4 とが、交互に接続されている。具体的には、その左側に緑画素 G および黄画素 Y の画素列が位置し、その右側に赤画素 R および青画素 B の画素列が位置するソースバスライン 1 3 に着目すると、このソースバスライン 1 3 には、赤画素 R の T F T 1 4 と黄画素 Y の T F T 1 4 とが交互に接続されている。一方、その左側に赤画素 R および青画素 B の画素列が位置し、その右側に緑画素 G および黄画素 Y の画素列が位置するソースバスライン 1 3 に着目すると、このソースバスライン 1 3 には、緑画素 B の T F T 1 4 と青画素 B の T F T 1 4 とが交互に接続されている。

【0050】

このように、各ソースバスライン 1 3 に対し、複数の T F T 1 4 が千鳥状に配置されている。従って、複数のソースバスライン 1 3 のうちの任意の 1 本のソースバスライン 1 3 に接続された複数の T F T 1 4 は、そのソースバスライン 1 3 に隣接する 1 対の画素列のうちの一方の画素列の画素の T F T 1 4 と、他方の画素列の画素の T F T 1 4 とを同じ個数含む。

10

【0051】

そのため、各ソースバスライン 1 3 から信号電圧を供給される画素のセットは、大画素と小画素とを同じ個数含むので、上記画素のセット（1 本のソースバスライン 1 3 に接続されている画素セット）の総面積は、略同一である。その結果、本実施形態の液晶表示装置 1 0 0 では、列方向に延びる表示ムラ（縦縞）の発生が抑制される。

【0052】

なお、各ソースバスライン 1 3 に接続されている画素のセットの総面積は、厳密に同一である必要はないが、表示ムラの発生をより確実に抑制する観点からは、できるだけ近い値であることが好ましく、具体的には、そのばらつきが $\pm 15\%$ 以下であることが好ましい。本願明細書において、各ソースバスライン 1 3 に接続されている画素のセットの総面積が「略同一」であるとは、そのばらつきが $\pm 15\%$ 以下であることを指す。

20

【0053】

また、本実施形態の液晶表示装置 1 0 0 は、複数のソースバスライン 1 3 のうちの行方向における両端（つまりもっとも外側）に位置する 2 本のソースバスライン 1 3 についても、それらに接続されている画素のセットの総面積が略同一になるような構成を有している。図 3 を参照しながら、この構成を説明する。図 3 は、左端のソースバスライン 1 3 L 近傍の構造および右端のソースバスライン 1 3 R 近傍の構造を示す図である。

30

【0054】

図 3 に示すように、液晶表示装置 1 0 0 の複数の画素は、表示を行わないダミー画素 D を含んでおり、ダミー画素 D から構成される画素列（ダミー画素列）が表示領域外（非表示領域内）に位置している。

【0055】

左端のソースバスライン 1 3 L 近傍のダミー画素 D は、緑画素 G および黄画素 Y と同じ面積を有する小画素である。これに対し、右端のソースバスライン 1 3 R 近傍のダミー画素 D は、赤画素 R および青画素 B と同じ面積を有する大画素である。複数のダミー画素 D のそれぞれには、画素電極 1 1 が設けられており、さらに、一部のダミー画素 D には T F T 1 4 も設けられている。

40

【0056】

図 3 に示されているように、両端のソースバスライン 1 3 L および 1 3 R に対しても、列方向に沿って、その右側の画素列の画素の T F T 1 4 と、その左側の画素列の画素の T F T 1 4 とが、交互に接続されている。具体的には、左端のソースバスライン 1 3 L には、赤画素 R の T F T 1 4 とダミー画素 D の T F T 1 4 とが交互に接続されている。一方、右端のソースバスライン 1 3 R には、ダミー画素 D の T F T 1 4 と黄画素 Y の T F T 1 4 とが交互に接続されている。

【0057】

このように、両端のソースバスライン 1 3 L および 1 3 R に対しても、複数の T F T 1 4 が千鳥状に配置されている。従って、両端に位置する 2 本のソースバスライン 1 3 L お

50

よび 1 3 R のそれぞれに接続された複数の T F T 1 4 は、表示領域内の画素列の画素の T F T 1 4 と、表示領域外の画素列（つまりダミー画素列）の画素の T F T 1 4 とを同じ個数含む。そのため、両端のソースバスライン 1 3 L および 1 3 R についても、それらに接続されている画素のセットの総面積を、他のソースバスライン 1 3 に接続されている画素のセットの総面積と略同一にすることができる。なお、T F T 1 4 の設けられていないダミー画素 D の画素電極 1 1 は、必ずしも設ける必要はなく、省略してもよい。ただし、T F T 1 4 の設けられていないダミー画素 D の画素電極 1 1 は、対向電極（共通電極と呼ばれることもある）と同じ電位を与えられる（つまり対向電極と電氣的に接続されている）ことがより好ましい。

【0058】

10

また、本実施形態では、各ソースバスライン 1 3 に対し、その右側の画素列の T F T 1 4 と、その左側の画素列の T F T 1 4 とが、列方向に沿って 1 行ごとに交互に接続されているが、本発明はこのような構成に限定されるものではない。各ソースバスライン 1 3 に対しては、その右側の画素列の T F T 1 4 と、その左側の画素列の T F T 1 4 とが同じ個数接続されていればよい。例えば、図 4 に示すように、各ソースバスライン 1 3 に対し、その右側の画素列の T F T 1 4 と、その左側の画素列の T F T 1 4 とが列方向に沿って 2 行ごとに接続されていてもよい。

【0059】

なお、本実施形態では、赤画素 R および青画素 B が大画素であり、緑画素 G および黄画素 Y が小画素であるが、いずれの画素を大画素（あるいは小画素）としてもよい。ただし、色再現性の観点からは、赤画素 R および青画素 B が大画素であることが好ましい。

20

【0060】

（実施形態 2）

図 5 に、本実施形態における液晶表示装置 2 0 0 を示す。実施形態 1 における液晶表示装置 1 0 0 では、2 行 2 列に配置された 4 個の画素がカラー表示画素 P を構成する（図 1 および図 2 参照）。これに対し、本実施形態の液晶表示装置 2 0 0 では、図 5 に示すように、1 行 4 列に配置された 4 個の画素（赤画素 R、緑画素 G、青画素 B および黄画素 Y）がカラー表示画素 P を構成する。つまり、液晶表示装置 2 0 0 では、カラーフィルタの配列がストライプ配列である。

【0061】

30

本実施形態においても、赤画素 R および青画素 B の面積が相対的に大きく、緑画素 G および黄画素 Y の面積が相対的に小さい。つまり、赤画素 R および青画素 B が大画素であり、緑画素 G および黄画素 Y が小画素である。

【0062】

図 5 に示す例では、各カラー表示画素 P 内で、4 個の画素は、左側から右側に向かって赤画素 R、緑画素 G、青画素 B、黄画素 Y の順に配置されている。従って、 n を 0 以上の整数としたとき、 $(4n+1)$ 番目の画素列は、赤画素 R から構成されており、 $(4n+2)$ 番目の画素列は、緑画素 G から構成されている。また、 $(4n+3)$ 番目の画素列は、青画素 B から構成されており、 $(4n+4)$ 番目の画素列は、黄画素 Y から構成されている。従って、本実施形態においても、大画素から構成される画素列と、小画素から構成される画素列とが表示領域内で交互に並んでいる。

40

【0063】

本実施形態の液晶表示装置 2 0 0 においても、図 5 に示されているように、各ソースバスライン 1 3 に対し、列方向に沿って、その右側の画素列の画素の T F T 1 4 と、その左側の画素列の画素の T F T 1 4 とが、交互に接続されている。具体的には、黄画素 Y の画素列と赤画素 R の画素列との間に位置するソースバスライン 1 3 には、赤画素 R の T F T 1 4 と黄画素 Y の T F T 1 4 とが交互に接続されており、赤画素 R の画素列と緑画素 G の画素列との間に位置するソースバスライン 1 3 には、緑画素 G の T F T 1 4 と赤画素 R の T F T 1 4 とが交互に接続されている。また、緑画素 G の画素列と青画素 B の画素列との間に位置するソースバスライン 1 3 には、青画素 B の T F T 1 4 と緑画素 G の T F T 1 4

50

とが交互に接続されており、青画素 B の画素列と黄画素 Y の画素列との間に位置するソースバスライン 13 には、黄画素 Y の T F T 1 4 と青画素 B の T F T 1 4 とが交互に接続されている。

【0064】

このように、各ソースバスライン 13 に対し、複数の T F T 1 4 が千鳥状に配置されている。従って、複数のソースバスライン 13 のうちの任意の 1 本のソースバスライン 13 に接続された複数の T F T 1 4 は、そのソースバスライン 13 に隣接する 1 対の画素列のうちの一方向の画素列の画素の T F T 1 4 と、他方の画素列の画素の T F T 1 4 とを同じ個数含む。

【0065】

そのため、各ソースバスライン 13 から信号電圧を供給される画素のセットは、大画素と小画素とを同じ個数含むので、上記画素のセット（1 本のソースバスライン 13 に接続されている画素セット）の総面積は、略同一である。その結果、本実施形態の液晶表示装置 200 においても、列方向に延びる表示ムラ（縦縞）の発生が抑制される。

【0066】

また、本実施形態の液晶表示装置 200 においても、図 6 に示すように、両端の 2 本のソースバスライン 13 L および 13 R の近傍にダミー画素 D が設けられている。左端のソースバスライン 13 L 近傍のダミー画素 D は、緑画素 G および黄画素 Y と同じ面積を有する小画素である。これに対し、右端のソースバスライン 13 R 近傍のダミー画素 D は、赤画素 R および青画素 B と同じ面積を有する大画素である。

【0067】

図 6 に示されているように、両端のソースバスライン 13 L および 13 R に対しても、列方向に沿って、その右側の画素列の画素の T F T 1 4 と、その左側の画素列の画素の T F T 1 4 とが、交互に接続されている。具体的には、左端のソースバスライン 13 L には、赤画素 R の T F T 1 4 とダミー画素 D の T F T 1 4 とが交互に接続されている。一方、右端のソースバスライン 13 R には、ダミー画素 D の T F T 1 4 と黄画素 Y の T F T 1 4 とが交互に接続されている。

【0068】

このように、両端のソースバスライン 13 L および 13 R に対しても、複数の T F T 1 4 が千鳥状に配置されている。従って、両端に位置する 2 本のソースバスライン 13 L および 13 R のそれぞれに接続された複数の T F T 1 4 は、表示領域内の画素列の画素の T F T 1 4 と、表示領域外の画素列（つまりダミー画素列）の画素の T F T 1 4 とを同じ個数含む。そのため、両端のソースバスライン 13 L および 13 R についても、それらに接続されている画素のセットの総面積を、他のソースバスライン 13 に接続されている画素のセットの総面積と略同一にすることができる。なお、実施形態 1 の液晶表示装置 100 について説明したのと同様に、T F T 1 4 の設けられていないダミー画素 D の画素電極 11 を省略してもよい。また、T F T 1 4 の設けられていないダミー画素 D の画素電極 11 は、対向電極と同じ電位を与えられる（つまり対向電極と電氣的に接続されている）ことがより好ましい。

【0069】

（実施形態 3）

図 7 に、本実施形態における液晶表示装置 300 を示す。図 7 には、複数のゲートバスライン 12 および複数のソースバスライン 13 に加え、複数の C s バスライン（補助容量線）15 も示されている。また、液晶容量 C_{LC} と、液晶容量 C_{LC} に電氣的に並列に接続された補助容量 C_{CS} も示されている。

【0070】

本実施形態の液晶表示装置 300 では、2 行 2 列に配置された 4 個の画素（赤画素 R、緑画素 G、青画素 B および黄画素 Y）がカラー表示画素 P を構成する。本実施形態においても、赤画素 R および青画素 B の面積が相対的に大きく、緑画素 G および黄画素 Y の面積が相対的に小さい。つまり、赤画素 R および青画素 B が大画素であり、緑画素 G および黄

10

20

30

40

50

画素 Y が小画素である。

【0071】

図 7 に示す例では、各カラー表示画素 P 内で、4 個の画素は、左上から反時計回りに、赤画素 R、緑画素 G、黄画素 Y、青画素 B の順に配置されている。従って、奇数番目の画素列は、赤画素 R および緑画素 G から構成されており、偶数番目の画素列は、青画素 B および黄画素 Y から構成されている。また、複数の画素によって構成される画素行を上側から順に 1 番目、2 番目、3 番目・・・と呼ぶことにしたとき、奇数番目の画素行は、赤画素 R および青画素 B から構成されており、偶数番目の画素行は、緑画素 G および黄画素 Y から構成されている。言い換えると、液晶表示装置 300 の複数の画素は、大画素から構成される画素行と、小画素から構成される画素行とが交互に並ぶように配置されている。

10

【0072】

本実施形態では、カラー表示画素 P を構成する 4 個の画素（2 行 2 列に配置されている）は、図 7 に示されているように、カラー表示画素 P 内の（つまり 2 行のうちの）任意の行において異なる面積を有する画素が混在しないように配置されている。そのため、各ソースバスライン 13 から信号電圧を供給される画素のセットは、大画素と小画素とを同じ個数含むので、上記画素のセット（1 本のソースバスライン 13 に接続されている画素セット）の総面積は、略同一である。その結果、本実施形態の液晶表示装置 300 では、列方向に延びる表示ムラ（縦縞）の発生が抑制される。

【0073】

なお、図 7 に示した構成では、奇数番目の画素行（赤画素 R および青画素 B から構成される）に対応するゲートバスライン 12 と、偶数番目の画素行（緑画素 G および黄画素 Y から構成される）に対応するゲートバスライン 12 とでは、接続されている画素の総面積が異なってしまう、容量負荷が異なってしまう。複数のゲートバスライン 12 の容量負荷を揃える観点からは、図 8 に示す構成を採用することが好ましい。

20

【0074】

図 8 に示す構成では、各ゲートバスライン 12 に対する TFT 14 の配置関係が、一般的な液晶表示装置とは異なっている。図 8 に示されているように、各ゲートバスライン 12 に対し、行方向に沿って、その上側の画素行の画素の TFT 14 と、その下側の画素行の画素の TFT 14 とが、交互に接続されている。具体的には、その上側に赤画素 R および青画素 B の画素行が位置し、その下側に緑画素 G および黄画素 Y の画素行が位置するゲートバスライン 12 に着目すると、このゲートバスライン 12 には、赤画素 R の TFT 14 と黄画素 Y の TFT 14 とが交互に接続されている。一方、その上側に緑画素 G および黄画素 Y の画素行が位置し、その下側に赤画素 R および青画素 B の画素行が位置するゲートバスライン 12 に着目すると、このゲートバスライン 12 には、緑画素 B の TFT 14 と青画素 B の TFT 14 とが交互に接続されている。

30

【0075】

このように、各ゲートバスライン 12 に対し、複数の TFT 14 が千鳥状に配置されている。従って、複数のゲートバスライン 12 のうちの任意の 1 本のゲートバスライン 12 に接続された複数の TFT 14 は、そのゲートバスライン 12 に隣接する 1 対の画素行のうちの一方の画素行の画素の TFT 14 と、他方の画素行の画素の TFT 14 とを同じ個数含む。

40

【0076】

そのため、各ゲートバスライン 12 から走査電圧を供給される画素のセットは、大画素と小画素とを同じ個数含むので、上記画素のセット（1 本のゲートバスライン 12 に接続されている画素のセット）の総面積は、略同一（具体的にはそのばらつきが ±15% 以下）である。その結果、複数のゲートバスライン 12 の容量負荷を揃えることができる。

【0077】

なお、図 8 に示した構成を採用する場合には、複数のゲートバスライン 12 のうちの列方向における両端（つまりもっとも外側）に位置する 2 本のゲートバスライン 12 について、それらに接続されている画素のセットの総面積を略同一にするために、表示を行わな

50

いダミー画素から構成される画素行（ダミー画素行）を表示領域外（非表示領域内）に設けることが好ましい。ダミー画素行を設けることによって、両端のゲートバスライン12に対しても、複数のTF T 1 4を千鳥状に配置することができるので、両端に位置する2本のゲートバスライン12のそれぞれに接続された複数のTF T 1 4に、表示領域内の画素行の画素のTF T 1 4と、表示領域外の画素行（つまりダミー画素行）の画素のTF T 1 4とを同じ個数含ませることができる。そのため、両端のゲートバスライン12についても、それらに接続されている画素のセットの総面積を、他のゲートバスライン12に接続されている画素のセットの総面積と略同一にすることができる。なお、TF T 1 4の設けられていないダミー画素の画素電極11は、省略してもよい。ただし、TF T 1 4の設けられていないダミー画素の画素電極11は、対向電極と同じ電位を与えられる（つまり対向電極と電氣的に接続されている）ことがより好ましい。

10

【0078】

また、本実施形態では、各ゲートバスライン12に対し、その上側の画素行のTF T 1 4と、その下側の画素行のTF T 1 4とが、行方向に沿って1列ごとに交互に接続されているが、このような構成に限定されるものではない。各ゲートバスライン13に対しては、その上側の画素行のTF T 1 4と、その下側の画素列のTF T 1 4とが同じ個数接続されていればよい。例えば、図9に示すように、各ゲートバスライン12に対し、その上側の画素行のTF T 1 4と、その下側の画素行のTF T 1 4とが行方向に沿って2列ごとに接続されていてもよい。

【0079】

20

なお、上記実施形態1、2および3では、カラー表示画素Pが赤画素R、緑画素G、青画素Bおよび黄画素Yによって構成される例を説明したが、カラー表示画素Pを構成する画素の種類（組み合わせ）は、この例に限定されるものではない。例えば、赤画素R、緑画素Gおよび青画素Bと、シアンを表示するシアン画素とによってカラー表示画素Pが構成されてもよいし、赤画素R、緑画素Gおよび青画素Bと、マゼンタを表示するマゼンタ画素によってカラー表示画素Pが構成されてもよい。あるいは、特開平11-295717号公報に開示されているように、赤画素R、緑画素Gおよび青画素Bと、白を表示する白画素とによってカラー表示画素Pが構成されてもよい。この場合、追加された原色が白であるため、色再現範囲を広くするという効果は得られないが、カラー表示画素P全体の表示輝度を向上させることができる。

30

【0080】

また、カラー表示画素Pを構成する複数の画素は、4個の画素に限定されるものではない。本発明は、カラー表示画素Pが、4個以上の偶数個の画素によって構成される液晶表示装置に広く用いられる。カラー表示画素Pを構成する偶数個の画素は、カラー表示画素P内でp行q列（p、qは2以上の整数）に配置されていてもよいし、1行r列（rは4以上の偶数）に配置されていてもよい。

【0081】

例えば、カラー表示画素Pは、6個の画素によって構成されてもよい。カラー表示画素Pが6個の画素によって構成される場合、これら6個の画素は、赤画素R、緑画素G、青画素Bおよび黄サブ画素Yを含むことが好ましい。残り2個の画素としては、例えば、シアン画素およびマゼンタ画素を用いることができる。

40

【0082】

なお、カラー表示画素Pを構成する偶数個の画素は、必ずしも互いに異なる色を表示する必要はなく、互いに同じ色を表示する2つ以上の画素を含んでいてもよい。例えば、国際公開第2007/034770号に開示されているように、カラー表示画素Pを構成する6個の画素が、赤画素Rを2つ含んでいてもよい。

【0083】

また、マルチ画素構造を採用することも好ましい。マルチ画素構造とは、個々の画素が、ある中間調を表示するときに、表示すべき中間調よりも高い輝度を呈する明副画素と、表示すべき中間調よりも低い輝度を呈する暗副画素を有する構造を言う。マルチ画素構造

50

を導入することによって、 γ 特性の視角依存性を改善することができる。マルチ画素構造として、例えば特開2006-133577号公報に記載されている構造を採用することができる。参考のために、特開2006-133577号公報の開示内容の全てを本明細書に援用する。

【0084】

図10を参照しながら、マルチ画素構造を有する液晶表示装置の構成と動作を説明する。図10は、実施形態3の液晶表示装置300に、特開2006-133577号公報に記載のマルチ画素構造を適用した場合の構成を示す図である。

【0085】

図10に示す構成では、赤画素R、緑画素G、青画素Bおよび黄画素Yのそれぞれが副画素S_aと副画素S_bとを有している。ここでは、副画素S_aが明副画素、副画素S_bが暗副画素となる例を示す。明副画素S_aと暗副画素S_bは、各画素を列方向に2分割して形成されている。副画素S_aと副画素S_bとの面積比は図示している例に限られず、適宜変更され得る。明副画素S_aは、液晶容量C_{LC1}と補助容量C_{CS1}とを含み、暗副画素S_bは、液晶容量C_{LC2}と補助容量C_{CS2}とを含む。

【0086】

各画素は、2つのTFT14aおよび14bを有している。一方のTFT14aに明副画素S_aが接続されており、他方のTFT14bに暗副画素S_bが接続されている。TFT14aおよび14bのゲートは共通のゲートバスライン12に接続されており、TFT14aおよび14bのソースは共通のソースバスライン13に接続されている。すなわち、副画素S_a、S_bはそれぞれ、画素電極11に対応する副画素電極を有し、副画素S_a、S_bの副画素電極は、それぞれ対応するTFT14a、14bのドレインに接続されており、TFT14a、14bを介して共通のソースバスライン13に接続されている。

【0087】

各画素は、さらに3つ目のTFT14cを有している。このTFT14cは、図10に示すように、暗副画素S_bの画素容量(=C_{LC2}+C_{CS2})と、それに電氣的に並列に接続されたバッファ容量C_bとの間の電氣的な接続をスイッチングする。このTFT14cのゲートは、次段のゲートバスライン(図中では参照符号「12'」を付して示している)に接続されているか、あるいは、別途に設けられたゲートドライバから次段の信号と同期してオン信号が入力されるように構成されており、次段、すなわち列方向に隣接するカラー表示画素PのTFT14a、14bと同じタイミングでオン状態となる。この第3のTFT14cをオン状態とすることによって、副画素S_bの輝度が副画素S_aの輝度よりも低くなる。

【0088】

特開2006-133577号公報に記載のマルチ画素構造は、1つの画素に複数の液晶ドメイン(典型的には少なくとも液晶層に電圧を印加したときに、液晶ドメインのディレクタの方位角(右方向、時計の文字盤の3時方向を0°とし、反時計回りを正とする)が、45°、135°、225°、315°となる4つの液晶ドメインを含む)が形成される、ノーマリーブラックモードで表示を行う垂直配向型の液晶表示装置に好適に用いられる。

【0089】

本発明の液晶表示装置に適用できる他のマルチ画素構造として、本出願人による特開2004-62146号公報(米国特許第6958791号明細書)に開示されているものを挙げることができる。このマルチ画素構造は、1つの画素内の複数の副画素ごとに補助容量を設け、補助容量を構成する補助容量対向電極(C_sバスラインに接続されている)を副画素ごとに電氣的に独立とし、補助容量対向電極に供給する電圧(補助容量対向電圧という。)を変化させることによって、容量分割を利用して、複数の副画素の液晶層に印加される実効電圧を異ならせる。特開2004-62146号公報(米国特許第6958791号明細書)の開示内容の全てを参考のために本明細書に援用する。

【0090】

特開 2006-133577 号公報には、垂直配向型の表示装置として、いわゆる MVA モードの液晶表示装置が記載されている。MVA モードの液晶表示装置は、電極に形成された直線状のスリットや電極の液晶層側に形成された直線状の誘電体突起（リブ）を、液晶層を介して対向する一对の基板に、基板の法線方向から見たときに、平行且つ交互になるように配置することによって、電圧印加時に形成される液晶ドメインのディレクタの方位を規制する。液晶ドメインの方位は、直線状のスリット又は誘電体突起（これらを総称して「直線状構造体」ということにする。）の延びる方位に直交する方向になる。

【0091】

MVA モードの液晶表示装置は、現在液晶テレビ用に広く用いられている。しかしながら、MVA モードの液晶表示装置においては、直線状構造体からの配向規制力で、液晶ドメインのディレクタの方位を規制するので、直線状構造体の近傍の液晶分子の応答は速く（配向方向の変化が速く）、直線状構造体から離れた位置の液晶分子の応答が遅いという問題がある。

【0092】

MVA モードの液晶表示装置よりも応答特性に優れた垂直配向型の液晶表示装置として、PSA モードの液晶表示装置が知られている。Polymer Sustained Alignment Technology（以下、「PSA 技術」という）は、例えば、特開 2002-357830 号公報、特開 2003-177418 号公報、特開 2006-78968 号公報、K. Hanaoka et al. "A New MVA-LCD by Polymer Sustained Alignment Technology", SID 04 DIGEST1200-1203(2004)に開示されている。これら 4 つの文

【0093】

PSA 技術は、液晶材料中に少量の重合性化合物（例えば光重合性モノマまたはオリゴマ）を混入しておき、液晶セルを組み立てた後、液晶層に所定の電圧を印加した状態で重合性材料に活性エネルギー線（例えば紫外線）を照射し、生成される重合体によって、液晶分子のプレチルト方向を制御する技術である。重合体が生成されるとき液晶分子の配向状態が、電圧を取り去った後（電圧を印加しない状態）においても維持（記憶）される。重合体で形成される層を、ここでは配向維持層ということにする。配向維持層は、配向膜の表面（液晶層側）に形成されるが、配向膜の表面を覆う膜の形態をとる必要は必ずしも無く、重合体の粒子が離散的に存在する形態であってもよい。

【0094】

PSA 技術は、液晶層に形成される電界等を制御することによって、液晶分子のプレチルト方位およびプレチルト角度を調整することができるという利点を有している。また、配向維持層によって、液晶層に接するほぼ全ての面で配向規制力を発現するので、MVA モードの液晶表示装置よりも応答特性に優れるという特徴を有している。

【0095】

本発明による実施形態の PSA モードの液晶表示装置は、例えば、液晶表示パネル 1 の画素電極 11 として、図 11 に示す画素電極 11A を用い、上述の PSA 技術を適用することによって得られる。

【0096】

画素電極 11A は、一对の偏光板の偏光軸と重なるように配置された十字形状の幹部 11t1、11t2 と、十字形状の幹部 11t1、11t2 から略 45° 方向に延びる複数の枝部 11b1、11b2、11b3、および 11b4 とを有している。

【0097】

幹部は、行方向（水平方向）に延びる幹部 11t1 と、列方向（垂直方向）に延びる幹部 11t2 とを有している。複数の枝部は、表示面の右方向（時計の文字盤の 3 時方向）の方位角を 0° とすると、幹部から 45° 方位に延びる第 1 群（枝部 11b1）と、135° 方位に延びる第 2 群（枝部 11b2）と、225° 方位に延びる第 3 群（枝部 11b3）と、315° 方位に延びる第 4 群（枝部 11b4）とを有している。垂直配向型の液晶層の液晶分子（誘電異方性が負）は、幹部および枝部からの斜め電界により、それぞれ

の枝部が延びる方位に傾斜する。これは、互いに平行に延びる枝部からの斜め電界は枝部が延びる方向に垂直な方位に液晶分子を傾斜させるように作用し、幹部からの斜め電界はそれぞれの枝部の延びる方位に液晶分子を傾斜させるように作用するからである。P S A 技術を用いると、液晶層に電圧を印加した際に形成される、液晶分子の上記の配向を安定化させることができる。

【産業上の利用可能性】

【0098】

本発明は、カラー表示画素が4個以上の画素によって構成される液晶表示装置に好適に用いられる。本発明は、例えば、4つ以上の原色を用いて表示を行う多原色液晶表示装置に好適に用いられる。

10

【符号の説明】

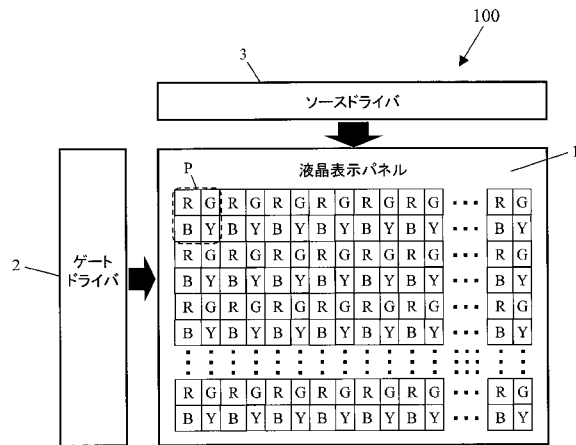
【0099】

- 1 液晶表示パネル
- 2 ゲートドライバ（走査線駆動回路）
- 3 ソースドライバ（信号線駆動回路）
- 3 a 出力端子
- 1 1 画素電極
- 1 2 ゲートバスライン（走査線）
- 1 3 ソースバスライン（信号線）
- 1 3 R 右端のソースバスライン
- 1 3 L 左端のソースバスライン
- 1 4 薄膜トランジスタ（T F T）
- 1 5 C s バスライン（補助容量線）
- 1 0 0、2 0 0、3 0 0 液晶表示装置
- P カラー表示画素
- R 赤画素
- G 緑画素
- B 青画素
- Y 黄画素
- D ダミー画素

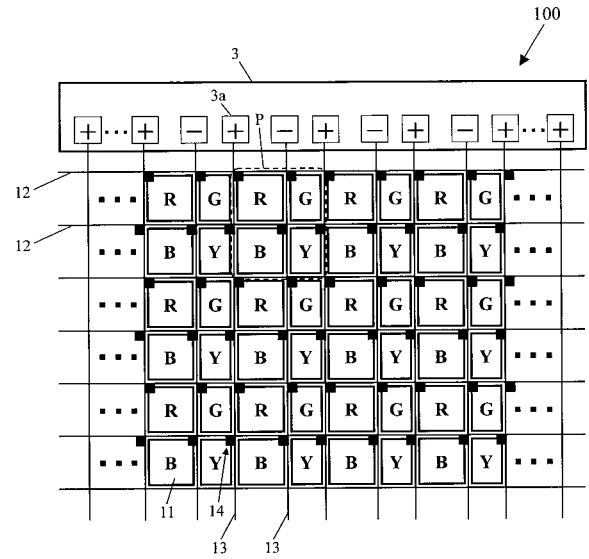
20

30

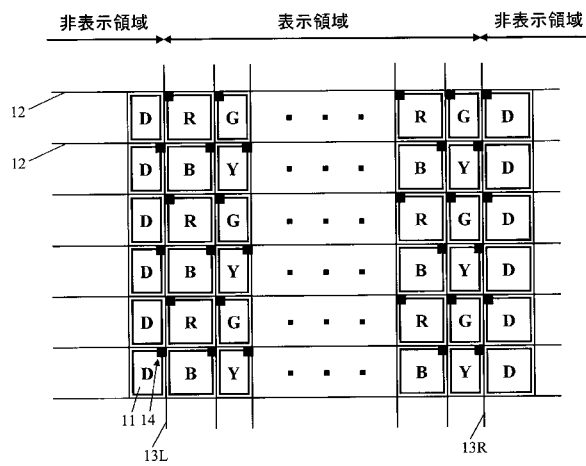
【図 1】



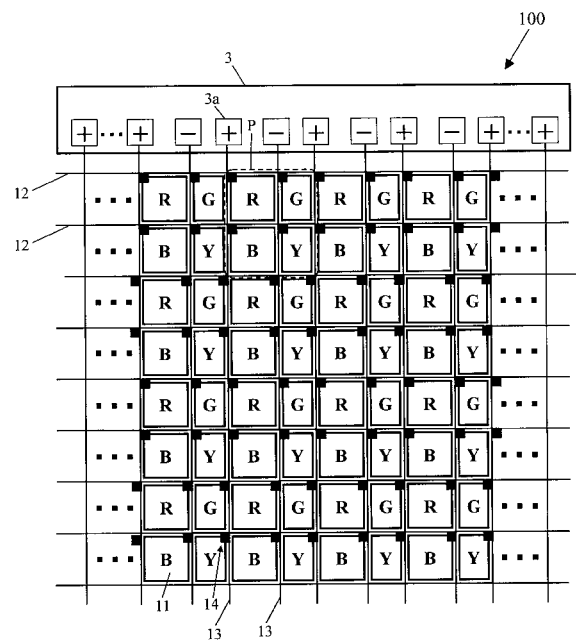
【図 2】



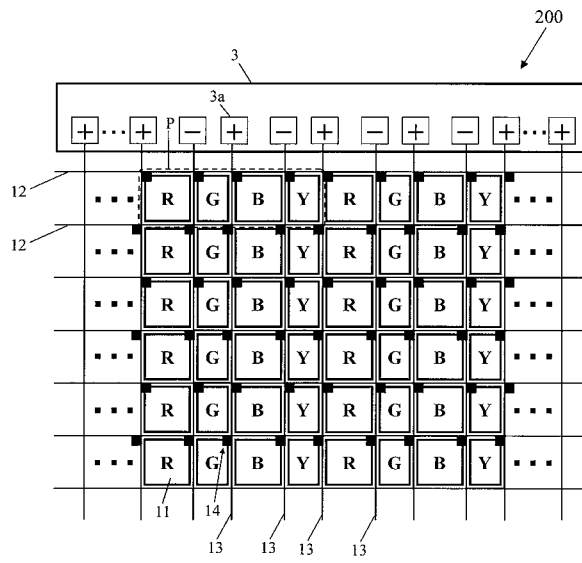
【図 3】



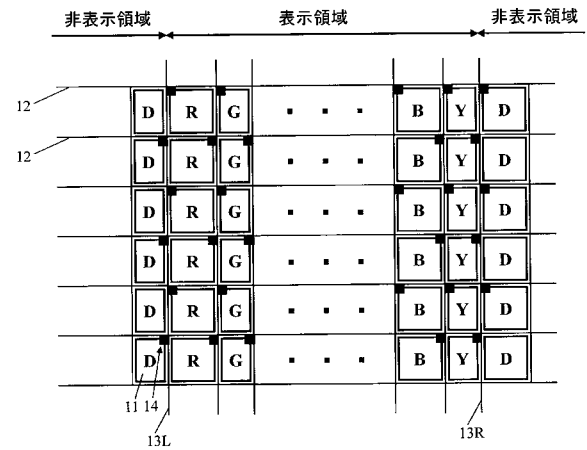
【図 4】



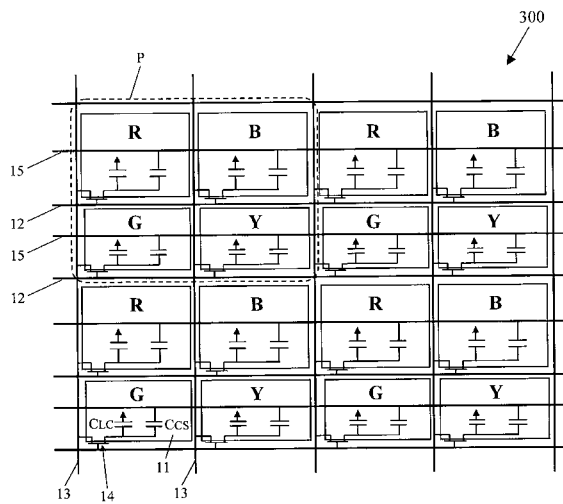
【図 5】



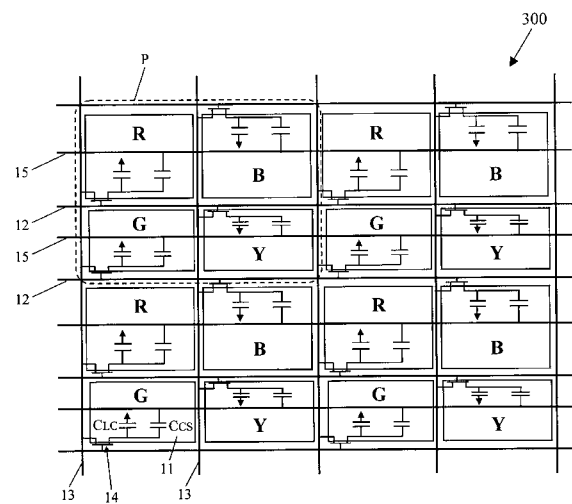
【図 6】



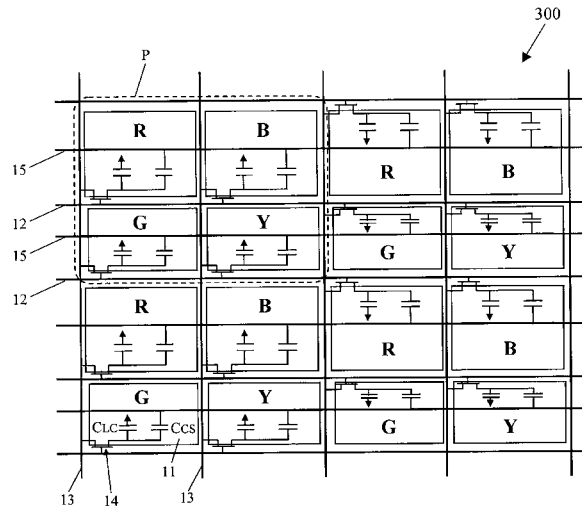
【図 7】



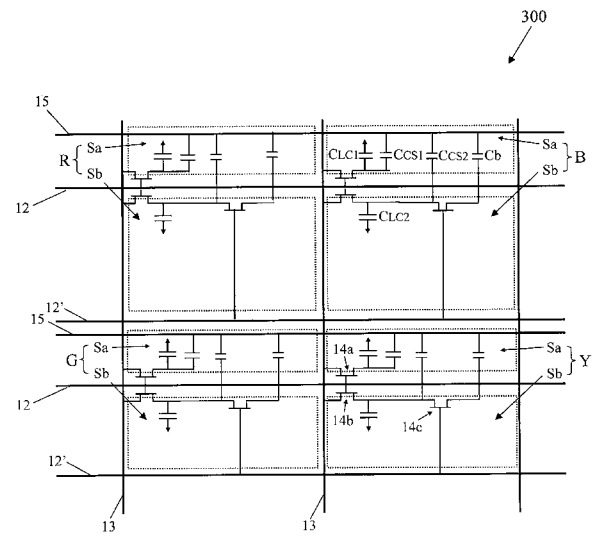
【図 8】



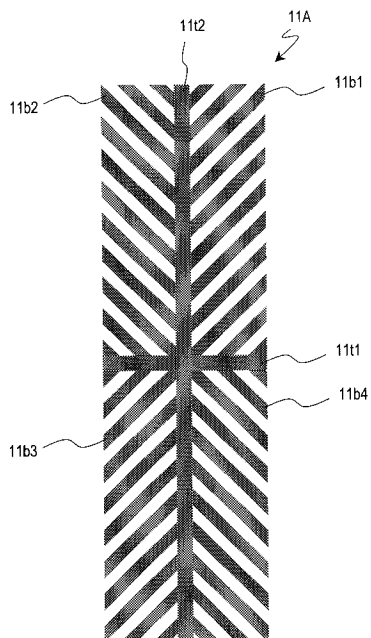
【図 9】



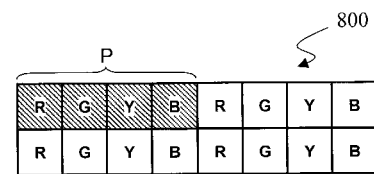
【図 10】



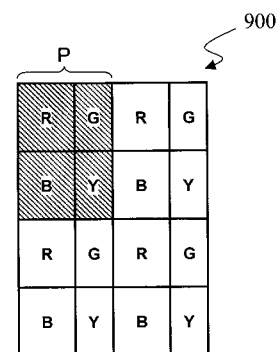
【図 11】



【図 12】



【図 13】



【手続補正書】

【提出日】平成24年8月7日(2012.8.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 1 6

【補正方法】変更

【補正の内容】

【請求項 1 6】

前記複数の画素は、表示を行わないダミー画素を含み、

前記複数の画素は、前記ダミー画素から構成される画素行が表示領域外に位置するように配置されており、

前記複数のゲートバスラインのうちの列方向における両端に位置する 2 本のゲートバスラインのそれぞれに接続されたスイッチング素子は、表示領域内の画素行の画素のスイッチング素子と、表示領域外の画素行の画素のスイッチング素子とを同じ個数含む請求項 1 5 に記載の液晶表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 9

【補正方法】変更

【補正の内容】

【0 0 2 9】

ある好適な実施形態において、前記複数の画素は、表示を行わないダミー画素を含み、前記複数の画素は、前記ダミー画素から構成される画素行が表示領域外に位置するように配置されており、前記複数のゲートバスラインのうちの列方向における両端に位置する 2 本のゲートバスラインのそれぞれに接続されたスイッチング素子は、表示領域内の画素行の画素のスイッチング素子と、表示領域外の画素行の画素のスイッチング素子とを同じ個数含む。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/051222

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1343(2006.01)i, G02F1/1335(2006.01)i, G09F9/30(2006.01)i, G09F9/35(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G02F1/1343, G02F1/1335, G09F9/30, G09F9/35

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2006/109577 A1 (Sharp Corp.), 19 October 2006 (19.10.2006), entire text; all drawings & US 2009/0128752 A1 & US 2009/0141381 A1 & WO 2006/109567 A1	1-21
A	JP 2005-062869 A (Samsung Electronics Co., Ltd.), 10 March 2005 (10.03.2005), entire text; all drawings & US 2005/0068281 A1 & US 2008/0272997 A1 & WO 2005/015296 A1 & KR 10-2005-0017899 A & CN 1836188 A	1-21

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 March, 2011 (09.03.11)Date of mailing of the international search report
22 March, 2011 (22.03.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/051222

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-042287 A (Sony Corp.), 16 February 2001 (16.02.2001), entire text; all drawings (Family: none)	1-21
A	JP 11-102174 A (Texas Instruments Japan Ltd.), 13 April 1999 (13.04.1999), entire text; all drawings (Family: none)	1-21
A	JP 9-016132 A (Casio Computer Co., Ltd.), 17 January 1997 (17.01.1997), entire text; all drawings (Family: none)	1-21

国際調査報告		国際出願番号 PCT/JP2011/051222													
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G02F1/1343(2006.01)i, G02F1/1335(2006.01)i, G09F9/30(2006.01)i, G09F9/35(2006.01)i															
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G02F1/1343, G02F1/1335, G09F9/30, G09F9/35															
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2011年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2011年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2011年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2011年	日本国実用新案登録公報	1996-2011年	日本国登録実用新案公報	1994-2011年				
日本国実用新案公報	1922-1996年														
日本国公開実用新案公報	1971-2011年														
日本国実用新案登録公報	1996-2011年														
日本国登録実用新案公報	1994-2011年														
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）															
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>WO 2006/109577 A1（シャープ株式会社）2006.10.19, 全文、全図 & US 2009/0128752 A1 & US 2009/0141381 A1 & WO 2006/109567 A1</td> <td>1-21</td> </tr> <tr> <td>A</td> <td>JP 2005-062869 A（三星電子株式会社）2005.03.10, 全文、全図 & US 2005/0068281 A1 & US 2008/0272997 A1 & WO 2005/015296 A1 & KR 10-2005-0017899 A & CN 1836188 A</td> <td>1-21</td> </tr> <tr> <td>A</td> <td>JP 2001-042287 A（ソニー株式会社）2001.02.16, 全文、全図（ファミリーなし）</td> <td>1-21</td> </tr> </tbody> </table>				引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	WO 2006/109577 A1（シャープ株式会社）2006.10.19, 全文、全図 & US 2009/0128752 A1 & US 2009/0141381 A1 & WO 2006/109567 A1	1-21	A	JP 2005-062869 A（三星電子株式会社）2005.03.10, 全文、全図 & US 2005/0068281 A1 & US 2008/0272997 A1 & WO 2005/015296 A1 & KR 10-2005-0017899 A & CN 1836188 A	1-21	A	JP 2001-042287 A（ソニー株式会社）2001.02.16, 全文、全図（ファミリーなし）	1-21
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号													
A	WO 2006/109577 A1（シャープ株式会社）2006.10.19, 全文、全図 & US 2009/0128752 A1 & US 2009/0141381 A1 & WO 2006/109567 A1	1-21													
A	JP 2005-062869 A（三星電子株式会社）2005.03.10, 全文、全図 & US 2005/0068281 A1 & US 2008/0272997 A1 & WO 2005/015296 A1 & KR 10-2005-0017899 A & CN 1836188 A	1-21													
A	JP 2001-042287 A（ソニー株式会社）2001.02.16, 全文、全図（ファミリーなし）	1-21													
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。															
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献															
国際調査を完了した日 09.03.2011		国際調査報告の発送日 22.03.2011													
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 金高 敏康 電話番号 03-3581-1101 内線 3255													

国際調査報告		国際出願番号 PCT/JP2011/051222
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 11-102174 A (日本テキサス・インスツルメンツ株式会社) 1999. 04. 13, 全文、全図 (ファミリーなし)	1-21
A	JP 9-016132 A (カシオ計算機株式会社) 1997. 1. 17, 全文、全図 (フ ァミリーなし)	1-21

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 津幡 俊英
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 山下 祐樹
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 下敷領 文一
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 平田 貢祥
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 兵頭 賢一
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 逸見 郁未
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 杉坂 茜
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72)発明者 北山 雅江
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

Fターム(参考) 2H092 GA14 GA15 JB05 JB06 JB69
2H191 FA08Y HA11 LA21
5C094 AA03 BA03 BA43 CA20 CA24 EA01

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶表示装置		
公开(公告)号	JPWO2011093243A1	公开(公告)日	2013-06-06
申请号	JP2011551841	申请日	2011-01-24
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	杉原利典 津幡俊英 山下祐樹 下敷領文一 平田貢祥 兵頭賢一 逸見郁未 杉坂茜 北山雅江		
发明人	杉原 利典 津幡 俊英 山下 祐樹 下敷領 文一 平田 貢祥 兵頭 賢一 逸見 郁未 杉坂 茜 北山 雅江		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1368 G09F9/30		
CPC分类号	G02F1/134336 G02B5/201 G02F1/133514 G02F1/136286 G02F2001/134345 G02F2201/52 G02F2203/30 G09G3/3607 G09G3/3614 G09G2300/0413 G09G2300/0426 G09G2300/0447 G09G2300/0452 G09G2320/0233		
FI分类号	G02F1/1343 G02F1/1335.505 G02F1/1368 G09F9/30.390.C		
F-TERM分类号	2H092/GA14 2H092/GA15 2H092/JB05 2H092/JB06 2H092/JB69 2H191/FA08Y 2H191/HA11 2H191/LA21 5C094/AA03 5C094/BA03 5C094/BA43 5C094/CA20 5C094/CA24 5C094/EA01		
代理人(译)	奥田诚治 三宅明子		
优先权	2010018220 2010-01-29 JP		
其他公开文献	JP5368590B2		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示装置 (100) 具有以具有多行和多列的矩阵布置的多个像素，并且四个或更多像素的偶数是彩色显示像素 (P)。配置。本发明的液晶显示装置 (100) 具有在列方向上延伸的多条源极总线 (13)。形成彩色显示像素 (P) 的偶数个像素包括面积较大的大像素和面积较小的小像素。来自多条源总线13的每条的被提供信号电压的像素组的总面积基本相同。根据本发明，在形成彩色显示像素的多个像素包括大像素和小像素的液晶显示装置中，能够抑制沿列方向延伸的显示不均的发生。

【図2】

