

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6518785号
(P6518785)

(45) 発行日 令和1年5月22日(2019.5.22)

(24) 登録日 平成31年4月26日(2019.4.26)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)
G09G 3/20 (2006.01)
G11C 19/28 (2006.01)

G09G 3/36
G09G 3/20 622E
G09G 3/20 621M
G09G 3/20 680G
G09G 3/20 611A

請求項の数 8 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2017-551664 (P2017-551664)
(86) (22) 出願日 平成27年4月30日 (2015.4.30)
(65) 公表番号 特表2018-516384 (P2018-516384A)
(43) 公表日 平成30年6月21日 (2018.6.21)
(86) 国際出願番号 PCT/CN2015/077999
(87) 国際公開番号 W02016/161679
(87) 国際公開日 平成28年10月13日 (2016.10.13)
審査請求日 平成29年10月13日 (2017.10.13)
(31) 優先権主張番号 201510160697.3
(32) 優先日 平成27年4月7日 (2015.4.7)
(33) 優先権主張国 中国 (CN)

(73) 特許権者 515203228
深▲せん▼市華星光電技術有限公司
中華人民共和國廣東省深▲せん▼市光明新
區塘明大道9-2號518132
(73) 特許権者 517264292
武漢華星光電技術有限公司
中国湖北省武漢市東湖開發區高新大道66
6號生物城C5棟430079
(74) 代理人 100143720
弁理士 米田 耕一郎
(74) 代理人 100080252
弁理士 鈴木 征四郎
(72) 発明者 肖軍城
中華人民共和國廣東省深▲せん▼市光明新
區塘明大道9-2號518132
最終頁に続く

(54) 【発明の名称】 GOA回路及び液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

複数のGOAユニットを含むGOA回路において、

それぞれの該GOAユニットが表示領域の第N段水平線(G(N))と第N+1段水平走査線(G(N+1))に対して順に充電し、

該GOAユニットが、N段プルアップコントロール回路と、N+1段プルアップコントロール回路と、N段プルアップ回路と、N+1段プルアップ回路と、N段プルダウン回路と、N+1段プルダウン回路と、プルダウンホールディング回路とを含み、

該N段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第N段ゲート電極信号点(Q(N))と、第N段水平走査線(G(N))とに接続し、該N段プルアップコントロール回路と、N段プルダウン回路が第N段ゲート電極信号点(Q(N))に接続し、

該N+1段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第N+1段ゲート電極信号点(Q(N+1))と第N+1段水平走査線(G(N+1))に接続し、該N+1段プルアップコントロール回路と該N+1段プルダウン回路とが第N+1段ゲート電極信号点(Q(N+1))に接続し、

該プルダウンホールディング回路は、第N段水平走査線(G(N))に充電した後、該第N段ゲート電極信号点(Q(N))と第N段水平走査線(G(N))の電位を低電位に維持し、該第N+1段水平走査線(G(N+1))に充電した後、第N+1段ゲート電極信号点(Q(N+1))と第N段水平走査線(G(N+1))の電位を低電位に維持し、

10

20

該プルダウンホールディング回路が、ゲート電極とドレイン電極が第1クロック信号(LC1)に接続する第1トランジスタ(T1)と、

ゲート電極が該第1トランジスタ(T1)のソース電極に接続し、ドレイン電極が第1クロック信号(LC1)に接続し、ソース電極が第1共通点(K(N))に接続する第2トランジスタ(T2)と、

ゲート電極が第2クロック信号(LC2)に接続し、ドレイン電極が第1クロック信号(LC1)に接続し、ソース電極が第1共通点(K(N))に接続する第3トランジスタ(T3)と、

ゲート電極とドレイン電極とが該第1共通点K(N)に接続する第4トランジスタ(T4)と、

ゲート電極が該第N段ゲート電極信号点(Q(N))に接続し、ドレイン電極が該第1トランジスタ(T1)のソース電極と該第4トランジスタ(T4)のソース電極とに接続し、ソース電極が第1直流低電圧(VSS1)に接続する第5トランジスタ(T5)と、

ゲート電極が該第N+1段ゲート電極信号点(Q(N+1))に接続し、ドレイン電極が該第1トランジスタ(T1)のソース電極に接続し、ソース電極が第1直流低電圧(VSS1)に接続する第6トランジスタ(T6)と、

ゲート電極が該第1共通点(K(N))に接続し、ドレイン電極が該N+1段ゲート電極信号点(Q(N+1))に接続し、ソース電極が該第1直流低電圧(VSS1)に接続する第7トランジスタ(T7)と、

ゲート電極が該第1共通点(K(N))に接続し、ドレイン電極が該N+1段水平走査線(G(N+1))に接続し、ソース電極が該第1直流低電圧(VSS1)に接続する第8トランジスタ(T8)と、

ゲート電極が第2共通点(P(N))に接続し、ドレイン電極が該N+1段ゲート電極信号点(Q(N+1))に接続し、ソース電極が該第1直流低電圧(VSS1)に接続する第9トランジスタ(T9)と、

ゲート電極が該第2共通点(P(N))に接続し、ドレイン電極が該N+1段水平走査線(G(N+1))に接続し、ソース電極が該第1直流低電圧VSS1に接続する第10トランジスタ(T10)と、

ゲート電極とドレイン電極とが該第2クロック信号(LC2)に接続する第11トランジスタ(T11)と、

ゲート電極が該第11トランジスタ(T11)のソース電極に接続し、ドレイン電極が該第2クロック信号(LC2)に接続し、ソース電極が第2共通点(P(N))に接続する第12トランジスタ(T12)と、

ゲート電極が第1クロック信号(LC1)に接続し、ドレイン電極が該第2クロック信号(LC2)に接続し、ソース電極が該第2共通点(P(N))に接続する第13トランジスタ(T13)と、

ゲート電極とドレイン電極とが該第2共通点(P(N))に接続する第14トランジスタ(T14)と、

ゲート電極が該第N段ゲート電極信号点(Q(N))に接続し、ドレイン電極が該第11トランジスタ(T11)のソース電極と該第14トランジスタ(T14)のソース電極に接続し、ソース電極が第1直流低電圧(VSS1)に接続する第15トランジスタ(T15)と、

ゲート電極が該第N+1段ゲート電極信号点(Q(N+1))に接続し、ドレイン電極が該第11トランジスタ(T11)のソース電極に接続し、ソース電極が該第1直流低電位(VSS1)に接続する第16トランジスタ(T16)と、

ゲート電極が該第2共通点(P(N))に接続し、ドレイン電極が該第N段ゲート電極信号点(Q(N))に接続し、ソース電極が該第1直流低電位(VSS1)に接続する第17トランジスタ(T17)と、

ゲート電極が該第2共通点(P(N))に接続し、ドレイン電極が該第N段水平走査線(G(N))に接続し、ソース電極が該第1直流定電圧(VSS1)に接続する第18

10

20

30

40

50

トランジスタ (T 1 8) と、

ゲート電極が第 1 コモン点 (K (N)) に接続し、ドレイン電極が該第 N 段ゲート電極信号点 (Q (N)) に接続し、ソース電極が該第 1 直流低電圧 (V S S 1) に接続する第 1 9 トランジスタ (T 1 9) と、

ゲート電極が該第 1 コモン点 (K (N)) に接続し、ドレイン電極が該第 N 段水平走査線 (G (N)) に接続し、ソース電極が該第 1 直流低電圧 (V S S 1) に接続する第 2 0 トランジスタ (T 2 0) と、

ゲート電極が該第 N 段ゲート電極信号点 (Q (N)) に接続し、ドレイン電極が該第 1 コモン点 (K (N)) に接続し、ソース電極が該第 2 コモン点 (P (N)) に接続する第 2 1 トランジスタ (T 2 1) と、を含む

ことを特徴とする G O A 回路。

【請求項 2】

請求項 1 に記載の G O A 回路において、

前記ブルダウンホールディング回路が、ゲート電極が該第 N + 1 段ゲート電極信号点 (Q (N + 1)) に接続し、ドレイン電極とソース電極とが該第 1 コモン点 (K (N)) と該第 2 コモン点 (P (N)) とにそれぞれ接続する第 2 2 トランジスタ (T 2 2) をさらに含む

ことを特徴とする G O A 回路。

【請求項 3】

請求項 2 に記載の G O A 回路において、

前記 G O A ユニットが、第 N 段トランスファー回路と第 N + 1 トランスファー回路とをさらに含み、

該第 N 段トランスファー回路が該第 N 段ゲート電極信号点 (Q (N)) に接続して第 N + 1 段トランスファー制御回路に第 N 段トランスファー信号 (S T (N)) を提供し、

該第 N + 1 段トランスファー回路が該第 N + 1 段ゲート電極信号点 (Q (N + 1)) に接続して次の段の G O A ユニットの第 N + 2 段トランスファー制御回路に第 N + 1 段トランスファー信号 (S T (N + 1)) を提供する

ことを特徴とする G O A 回路。

【請求項 4】

請求項 3 に記載の G O A 回路において、

前記ブルダウンホールディング回路が、ゲート電極が該第 N + 1 段水平走査線 (G (N + 1)) に接続し、ドレイン電極が該第 1 コモン点 (K (N)) に接続し、ソース電極が該第 1 直流低電位 (V S S 1) に接続する第 2 3 トランジスタ (T 2 3) と、

ゲート電極が該第 N 段水平走査線 (G (N)) に接続し、ドレイン電極が該第 2 コモン点 (P (N)) に接続し、ソース電極が該第 1 直流低電位 (V S S 1) に接続する第 2 4 トランジスタ (T 2 4) と、をさらに含む

ことを特徴とする G O A 回路。

【請求項 5】

請求項 4 に記載の G O A 回路において、

前記第 2 3 トランジスタ (T 2 3) のゲート電極が該 N + 1 段トランスファー信号 (S T (N + 1)) に接続し、

該第 2 4 トランジスタ (T 2 4) のゲート電極が第 N 段トランスファー信号 (S T (N)) に接続する

ことを特徴とする G O A 回路。

【請求項 6】

請求項 5 に記載の G O A 回路において、

前記第 7 トランジスタ (T 7) のソース電極と、該第 9 トランジスタ (T 9) のソース電極と、該第 1 7 トランジスタ (T 1 7) のソース電極と、該第 1 9 トランジスタ (T 1 9) のソース電極とが、第 2 直流低電位 (V S S 2) に接続する

10

20

30

40

50

ことを特徴とするGOA回路。

【請求項7】

請求項6に記載のGOA回路において、

前記プルダウンホールディング回路が、ゲート電極が第1コモン点(K(N))に接続し、ドレイン電極が該N+1段トランスファー信号(ST(N+1))に接続し、ソース電極が該第2直流低電位(VSS2)に接続する第25トランジスタ(T25)と、

ゲート電極が該第2コモン点(P(N))に接続し、ドレイン電極が該N+1段トランスファー信号(ST(N+1))に接続し、ソース電極が該第2直流低電位(VSS2)に接続する第26トランジスタ(T26)と、

ゲート電極が第2コモン点(P(N))に接続し、ドレイン電極が該N段トランスファー信号(ST(N))に接続し、ソース電極が該第2直流低電位(VSS2)に接続する第27トランジスタT27と、

ゲート電極が第1コモン点(K(N))に接続し、ドレイン電極が該N1段トランスファー信号(ST(N))に接続し、ソース電極が該第2直流低電位(VSS2)に接続する第28トランジスタ(T28)を含む

ことを特徴とするGOA回路。

【請求項8】

請求項1から請求項7のいずれかに記載のGOA回路を備えた液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示技術に関し、特に一種のGOA回路と液晶表示装置に関する。

【背景技術】

【0002】

Gate Driver On Arrayは、GOAと略称する。即ち、現有する薄膜トランジスタ液晶表示装置のアレイ製造工程を利用してゲートの行走駆動信号回路をアレイ基板に作成して、ゲートに対するプログレッシブスキャンを実現する一種の技術である。

【0003】

従来のGOA回路は、主にプルアップ回路(Pull-up Part)と、プルアップコントロール回路(Pull-up Control Part)と、トランスファー回路(Transfer Part) Part)と、プルダウン回路(Key Pull-down Part)と、プルダウンホールディング回路(Pull-down Holding Part)と、及び電位の増幅を行なうコンデンサ(Boost Part)とによって構成する。プルアップ回路は、入力したクロック信号(Clock)をゲート端に出力して表示装置の駆動信号とする。プルアップコントロール回路はプルアップ回路を制御してオンにする。一般には前1段GOA回路から伝送される信号の作用による。プルダウン回路はゲートの出力が完了してからの第1時間にゲートをプルダウンして低電位とする。即ち、ゲート信号をオフにする。プルダウンホールディング回路はゲートの出力する信号とプルアップ回路のゲート信号(通常はQ点と称する)をオフ状態(即ち、設定された不電に)に保持する。通常は、2つのプルダウンホールディング回路が交互に作用する。コンデンサ(Boost Part)はQ点の電位に対して第2次増幅を行ない、かかる作用によって、プルアップ回路のG(N)の正常な出力を確保する。

【0004】

然しながら、上述する設計は、それぞれの段がプルダウンホールディング回路を含み、かつ両部分が交互に作用することから、消費するパワーが大きくなり、環境保全に不利となる。

【発明の概要】

【発明が解決しようとする課題】

【0005】

10

20

30

40

50

この発明は、周知の技術にみられる上述の問題を解決するためのものであって、即ち液晶表示装置におけるGOA回路のパワーの消費を低減させるGOA回路及び液晶表示装置を提供することを改題とする。

【課題を解決するための手段】

【0006】

上述する課題を解決するためにこの発明の採用する技術プランは、一種のGOA回路を提供するものであって、複数のGOAユニットを含むGOA回路において、それぞれの該GOAユニットが表示領域の第N段水平線G(N)と第N+1段水平走査線G(N+1)に対して順に充電し、該GOAユニットが、N段プルアップコントロール回路と、N+1段プルアップコントロール回路と、N段プルアップ回路と、N+1段プルアップ回路と、N段プルダウン回路と、N+1段プルダウン回路と、プルダウンホールディング回路とを含み、該N段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第N段ゲート電極信号点Q(N)と、第N段水平走査線G(N)とに接続し、該N段プルアップコントロール回路と、N段プルダウン回路が第N段ゲート電極信号点Q(N)に接続し、該N+1段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第N+1段ゲート電極信号点Q(N+1)と第N+1段水平走査線G(N+1)に接続し、該N+1段プルアップコントロール回路と該N+1段プルダウン回路とが第N+1段ゲート電極信号点Q(N+1)に接続し、該プルダウンホールディング回路は、第N段水平走査線G(N)に充電した後、該第N段ゲート電極信号点Q(N)と第N段水平走査線G(N)の電位を低電位に維持し、該第N+1段水平走査線G(N+1)に充電した第N+1段ゲート電極信号点Q(N+1)と第N段水平走査線G(N+1)の電位を低電位に維持し、該プルダウンホールディング回路が、ゲート電極とドレイン電極が第1クロック信号LC1に接続する第1トランジスタT1と、ゲート電極が該第1トランジスタT1のソース電極に接続し、ドレイン電極が第1クロック信号LC1に接続し、ソース電極が第1コモン点K(N)に接続する第2トランジスタT2と、ゲート電極が第2クロック信号LC2に接続し、ドレイン電極が第1クロック信号LC1に接続し、ソース電極が第1コモン点K(N)に接続する第3トランジスタT3と、ゲート電極とドレイン電極とが該第1コモン点K(N)に接続する第4トランジスタT4と、ゲート電極が該第N段ゲート電極信号点Q(N)に接続し、ドレイン電極が該第1トランジスタT1のソース電極と該第4トランジスタT4のソース電極とに接続し、ソース電極が第1直流低電圧VSS1に接続する第5トランジスタT5と、ゲート電極が該第N+1段ゲート電極信号点Q(N+1)に接続し、ドレイン電極が該第1トランジスタT1のソース電極に接続し、ソース電極が第1直流低電圧VSS1に接続する第6トランジスタT6と、ゲート電極が該第1コモン点K(N)に接続し、ドレイン電極が該N+1段ゲート電極信号点Q(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第7トランジスタT7と、ゲート電極が該第1コモン点K(N)に接続し、ドレイン電極が該N+1段水平走査線G(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第8トランジスタT8と、ゲート電極が第2コモン点P(N)に接続し、ドレイン電極が該N+1段ゲート電極信号点Q(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第9トランジスタT9と、ゲート電極が該第2コモン点P(N)に接続し、ドレイン電極が該N+1段水平走査線G(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第10トランジスタT10と、ゲート電極とドレイン電極とが該第2クロック信号LC2に接続する第11トランジスタT11と、ゲート電極が該第11トランジスタT11のソース電極に接続し、ドレイン電極が該第2クロック信号LC2に接続し、ソース電極が第2コモン点P(N)に接続する第12トランジスタT12と、ゲート電極が第1クロック信号LC1に接続し、ドレイン電極が該第2クロック信号LC2に接続し、ソース電極が該第2コモン点P(N)に接続する第13トランジスタT13と、ゲート電極とドレイン電極とが該第2コモン点P(N)に接続する第14トランジスタT14と、ゲート電極が該第N段ゲート電極信号点Q(N)に接続し、ドレイン電極が該第11トランジスタT11のソース電極と該第14トランジスタT14のソース電極に接続し、ソース電極が第1直

10

20

30

40

50

流低電圧 $VSS1$ に接続する第 15 トランジスタ $T15$ と、ゲート電極が該第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ に接続し、ドレイン電極が該第 11 トランジスタ $T11$ のソース電極に接続し、ソース電極が該第 1 直流低電位 $VSS1$ に接続する第 16 トランジスタ $T16$ と、ゲート電極が該第 2 コモン点 $P(N)$ に接続し、ドレイン電極が該第 N 段ゲート電極信号点 $Q(N)$ に接続し、ソース電極が該第 1 直流低電位 $VSS1$ に接続する第 17 トランジスタ $T17$ と、ゲート電極が該第 2 コモン点 $P(N)$ に接続し、ドレイン電極が該第 N 段水平走査線 $G(N)$ に接続し、ソース電極が該第 1 直流定電圧 $VSS1$ に接続する第 18 トランジスタ $T18$ と、ゲート電極が第 1 コモン点 $K(N)$ に接続し、ドレイン電極が該第 N 段ゲート電極信号点 $Q(N)$ に接続し、ソース電極が該第 1 直流低電圧 $VSS1$ に接続する第 19 トランジスタ $T19$ と、ゲート電極が該第 1 コモン点 $K(N)$ に接続し、ドレイン電極が該第 N 段水平走査線 $G(N)$ に接続し、ソース電極が該第 1 直流低電圧 $VSS1$ に接続する第 20 トランジスタ $T20$ と、を含み、該 GOA ユニットがリセット回路を更に含み、該リセット回路が該第 N 段ゲート信号点 $Q(N)$ と、第 $N+1$ 段ゲート信号点 $Q(N+1)$ と、第 1 直流低電圧 $VSS1$ に接続し、リセット信号を受信した後、該第 N 段ゲート電極信号点 $Q(N)$ 及び第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ の電位をプルダウンして低電位にするために用いられる。

【0007】

上述する課題を解決するためにこの発明の採用する技術プランは、一種の GOA 回路を提供するものであって、該 GOA 回路は液晶表示装置に用いる GOA 回路であって、該 GOA 回路が複数の複数の GOA ユニットを含み、それぞれの該 GOA ユニットが表示領域の第 N 段水平線 $G(N)$ と第 $N+1$ 段水平走査線 $G(N+1)$ に対して順に充電する。また、該 GOA ユニットが、 N 段プルアップコントロール回路と、 $N+1$ 段プルアップコントロール回路と、 N 段プルアップ回路と、 $N+1$ 段プルアップ回路と、 N 段プルダウン回路と、 $N+1$ 段プルダウン回路と、プルダウンホールディング回路とを含み、該 N 段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第 N 段ゲート電極信号点 $Q(N)$ と、第 N 段水平走査線 $G(N)$ とに接続し、該 N 段プルアップコントロール回路と、 N 段プルダウン回路が第 N 段ゲート電極信号点 $Q(N)$ に接続し、該 $N+1$ 段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ と第 $N+1$ 段水平走査線 $G(N+1)$ に接続し、該 $N+1$ 段プルアップコントロール回路とプルダウンホールディング回路とが、それぞれ第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ と該 $N+1$ 段水平走査線 $G(N+1)$ に接続し、該 $N+1$ 段プルアップコントロール回路と $N+1$ 段プルダウン回路とが該第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ に接続し、該プルダウンホールディング回路は、該第 N 段水平走査線 $G(N)$ に充電した後、該第 N 段ゲート電極信号点 $Q(N)$ と該第 N 段水平走査線 $G(N)$ の電位を低電位に維持し、該第 $N+1$ 段水平走査線 $G(N+1)$ に充電した後、第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ と第 N 段水平走査線 $G(N+1)$ の電位を低電位に維持する。

【0008】

該プルダウンホールディング回路が、ゲート電極とドレイン電極が第 1 クロック信号 $LC1$ に接続する第 1 トランジスタ $T1$ と、ゲート電極が該第 1 トランジスタ $T1$ のソース電極に接続し、ドレイン電極が第 1 クロック信号 $LC1$ に接続し、ソース電極が第 1 コモン点 $K(N)$ に接続する第 2 トランジスタ $T2$ と、ゲート電極が第 2 クロック信号 $LC2$ に接続し、ドレイン電極が第 1 クロック信号 $LC1$ に接続し、ソース電極が第 1 コモン点 $K(N)$ に接続する第 3 トランジスタ $T3$ と、ゲート電極とドレイン電極とが該第 1 コモン点 $K(N)$ に接続する第 4 トランジスタ $T4$ と、ゲート電極が該第 N 段ゲート電極信号点 $Q(N)$ に接続し、ドレイン電極が該第 1 トランジスタ $T1$ のソース電極と該第 4 トランジスタ $T4$ のソース電極とに接続し、ソース電極が第 1 直流低電圧 $VSS1$ に接続する第 5 トランジスタ $T5$ と、ゲート電極が該第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ に接続し、ドレイン電極が該第 1 トランジスタ $T1$ のソース電極に接続し、ソース電極が第 1 直流低電圧 $VSS1$ に接続する第 6 トランジスタ $T6$ と、ゲート電極が該第 1 コモン点 $K(N)$ に接続し、ドレイン電極が該 $N+1$ 段ゲート電極信号点 $Q(N+1)$ に接続し、ソース

10

20

30

40

50

電極が該第1直流低電圧VSS1に接続する第7トランジスタT7と、ゲート電極が該第1コモン点K(N)に接続し、ドレイン電極が該N+1段水平走査線G(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第8トランジスタT8と、ゲート電極が第2コモン点P(N)に接続し、ドレイン電極が該N+1段ゲート電極信号点Q(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第9トランジスタT9と、ゲート電極が該第2コモン点P(N)に接続し、ドレイン電極が該N+1段水平走査線G(N+1)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第10トランジスタ(T10)と、ゲート電極とドレイン電極とが該第2クロック信号LC2に接続する第11トランジスタT11と、ゲート電極が該第11トランジスタT11のソース電極に接続し、ドレイン電極が該第2クロック信号LC2に接続し、ソース電極が第2コモン点P(N)に接続する第12トランジスタT12と、ゲート電極が第1クロック信号LC1に接続し、ドレイン電極が該第2クロック信号LC2に接続し、ソース電極が該第2コモン点P(N)に接続する第13トランジスタT13と、ゲート電極とドレイン電極とが該第2コモン点P(N)に接続する第14トランジスタT14と、ゲート電極が該第N段ゲート電極信号点Q(N)に接続し、ドレイン電極が該第11トランジスタT11のソース電極と該第14トランジスタT14のソース電極に接続し、ソース電極が第1直流低電圧VSS1に接続する第15トランジスタT15と、ゲート電極が該第N+1段ゲート電極信号点Q(N+1)に接続し、ドレイン電極が該第11トランジスタT11のソース電極に接続し、ソース電極が該第1直流低電位VSS1に接続する第16トランジスタT16と、ゲート電極が該第2コモン点P(N)に接続し、ドレイン電極が該第N段ゲート電極信号点Q(N)に接続し、ソース電極が該第1直流低電位VSS1に接続する第17トランジスタT17と、ゲート電極が該第2コモン点P(N)に接続し、ドレイン電極が該第N段水平走査線G(N)に接続し、ソース電極が該第1直流定電圧VSS1に接続する第18トランジスタT18と、ゲート電極が第1コモン点K(N)に接続し、ドレイン電極が該第N段ゲート電極信号点Q(N)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第19トランジスタT19と、ゲート電極が該第1コモン点K(N)に接続し、ドレイン電極が該第N段水平走査線G(N)に接続し、ソース電極が該第1直流低電圧VSS1に接続する第20トランジスタT20と、を含む。

【0009】

該プルダウンホールディング回路が、ゲート電極が該第N+1段ゲート電極信号点Q(N+1)に接続し、ドレイン電極とソース電極とが該第1コモン点K(N)と該第2コモン点P(N)とにそれぞれ接続する第22トランジスタT22をさらに含む

【0010】

該GOAユニットが第N段トランスファー回路と、第N+1段トランスファー回路とを含み、第N段トランスファー回路は第N段ゲート電極信号点Q(N)に接続して第N+1段トランスファー制御回路に第N段トランスファー信号ST(N)を提供する。第N+1段トランスファー回路は、第N+1段ゲート電極信号点Q(N+1)に接続して次の段のGOAユニットの第N+2段トランスファー制御回路に第N+1段トランスファー信号ST(N+1)を提供する。

【0011】

該プルダウンホールディング回路が、ゲート電極が該第N+1段水平走査線G(N+1)に接続し、ドレイン電極が該第1コモン点K(N)に接続し、ソース電極が該第1直流低電位VSS1に接続する第23トランジスタT23と、ゲート電極が該第N段水平走査線G(N)に接続し、ドレイン電極が該第2コモン点P(N)に接続し、ソース電極が該第1直流低電位VSS1に接続する第24トランジスタT24と、をさらに含む

【0012】

該第23トランジスタT23のゲート電極が該N+1段トランスファー信号ST(N+1)に接続し、該第24トランジスタT24のゲート電極が第N段トランスファー信号ST(N)に接続する。

【0013】

10

20

30

40

50

該第7トランジスタT7のソース電極と、該第9トランジスタT9のソース電極と、該第17トランジスタT17のソース電極と、該第19トランジスタT19のソース電極とが、第2直流低電位VSS2に接続する。

【0014】

該プルダウンホールディング回路が、ゲート電極が第1共通点K(N)に接続し、ドレイン電極が該N+1段トランスファー信号ST(N+1)に接続し、ソース電極が該第2直流低電位VSS2に接続する第25トランジスタT25と、ゲート電極が該第2共通点P(N)に接続し、ドレイン電極が該N+1段トランスファー信号ST(N+1)に接続し、ソース電極が該第2直流低電位VSS2に接続する第26トランジスタT26と、ゲート電極が第2共通点P(N)に接続し、ドレイン電極が該N段トランスファー信号ST(N)に接続し、ソース電極が該第2直流低電位VSS2に接続する第27トランジスタT27と、ゲート電極が第1共通点K(N)に接続し、ドレイン電極が該N1段トランスファー信号ST(N)に接続し、ソース電極が該第2直流低電位VSS2に接続する第28トランジスタT28を含む。

10

【0015】

該GOAユニットがリセット回路を更に含み、該リセット回路が該第N段ゲート信号点Q(N)と、第N+1段ゲート信号点Q(N+1)と、第1直流低電圧VSS1に接続し、リセット信号を受信した後、該第N段ゲート電極信号点Q(N)及び第N+1段ゲート電極信号点Q(N+1)の電位をプルダウンして低電位にするために用いられる。

【0016】

上述する課題を解決するためにこの発明の採用する技術プランは、一種の液晶表示装置を提供するものであって、該液晶表示装置はGOA回路を含み、該GOA回路が複数の複数のGOAユニットを含み、それぞれの該GOAユニットが表示領域の第N段水平線G(N)と第N+1段水平走査線G(N+1)に対して順に充電し、該GOAユニットが、N段プルアップコントロール回路と、N+1段プルアップコントロール回路と、N段プルアップ回路と、N+1段プルアップ回路と、N段プルダウン回路と、N+1段プルダウン回路と、プルダウンホールディング回路とを含み、該N段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第N段ゲート電極信号点Q(N)と、第N段水平走査線G(N)とに接続し、該N段プルアップコントロール回路と、N段プルダウン回路が第N段ゲート電極信号点Q(N)に接続し、該N+1段プルアップ回路と該プルダウンホールディング回路とが、それぞれ第N+1段ゲート電極信号点Q(N+1)と第N+1段水平走査線G(N+1)に接続し、該N+1段プルアップコントロール回路とプルダウンホールディング回路とが、それぞれ第N+1段ゲート電極信号点Q(N+1)と該N+1段水平走査線G(N+1)に接続し、該N+1段プルアップコントロール回路とN+1段プルダウン回路とが該第N+1段ゲート電極信号点Q(N+1)に接続し、該プルダウンホールディング回路は、該第N段水平走査線G(N)に充電した後、該第N段ゲート電極信号点Q(N)と該第N段水平走査線G(N)の電位を低電位に維持し、該第N+1段水平走査線G(N+1)に充電した後、第N+1段ゲート電極信号点Q(N+1)と第N段水平走査線G(N+1)の電位を低電位に維持する。

20

30

【発明の効果】

40

【0017】

この発明は、周知の技術と異なり、隣り合う2段のGOAユニットがカップリングし、2段の該GOAユニットが1つのプルダウンホールディング回路を共有する。該プルダウンホールディング回路は、第1段GOA回路への充電が完了すると、第1段GOA回路を低電位に維持し、第2段GOAユニットへの充電が完了した後、第2段GOAユニットを低電位に維持する。係る方式を採用することによって、表示装置全体においてプルダウンホールディング回路の消費電力を半減させ、ここからパワーの消費を低減させることができる。

【図面の簡単な説明】

【0018】

50

【図 1】この発明の第 1 の実施の形態におけるそれぞれの G O A ユニットの接続構造を示した説明図である。

【図 2】この発明の第 1 の実施の形態による G O A ユニットの接続構造を示した説明図である。

【図 3】この発明の第 2 の実施の形態による G O A ユニットの具体的な接続を示した説明図である。

【図 4】この発明の第 2 の実施の形態による G O A ユニットの具体的な回路におけるそれぞれの信号の波形を示した説明図である。

【図 5】この発明の第 3 の実施の形態における G O A ユニットの具体的な回路の接続を示した説明図である。

10

【図 6】この発明の第 4 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。

【図 7】この発明の第 5 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。

【図 8】この発明の第 6 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。

【図 9】この発明の第 7 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。

【図 10】この発明の第 7 の実施の形態における G O A ユニットの具体的な回路におけるそれぞれの信号の波形を示した説明図である。

20

【発明を実施するための形態】

【実施例 1】

【0019】

図 1 は、この発明の G O A 回路の第 1 の実施の形態におけるそれぞれの G O A ユニットの接続構造を開示した説明図である。図面の開示によれば、該 G O A 回路は、複数の G O A 素子を含み、それぞれの G O A ユニットの表示領域の隣り合う 2 段の水平走査線に対して順に充電を行なう。

【0020】

以下は、第 N 段水平走査線 G (N) 及び第 N + 1 段水平走査線 G (N + 1) に充電する G O A ユニットの例として述べる。図 2 には、この発明による G O A 回路の第 1 の実施の形態における G O A ユニットの回路の接続を示した説明図である。図面に開示するように G O A ユニットの回路は、N 段プルアップコントロール回路 101 と、N + 1 段プルアップコントロール回路 102 と、N 段プルアップ回路 201 と、N + 1 段プルアップ回路 202 と、N 段プルダウン回路 301 と、N + 1 段プルダウン回路 302 と、プルダウンホールディング回路 400 とを含む。

30

【0021】

N 段プルアップ回路 201 とプルダウンホールディング回路 400 は、それぞれ第 N 段ゲート電極信号点 Q (N) と、第 N 段水平走査線 G (N) と接続し、N 段プルアップコントロール回路 101 と、N 段プルダウン回路 301 は、第 N 段ゲート電極信号点 Q (N) に接続する。

40

【0022】

N + 1 段プルアップ回路 202 とプルダウンホールディング回路 400 とは、それぞれ第 N + 1 段ゲート電極信号点 Q (N + 1) と第 N + 1 段水平走査線 G (N + 1) に接続する。N + 1 段プルアップコントロール回路 102 と N + 1 段プルダウン回路とは、第 N + 1 段ゲート電極信号点 Q (N + 1) に接続する。

【0023】

プルダウンホールディング回路 400 は、第 N 段水平走査線 G (N) に充電した後、第 N 段ゲート電極信号点 Q (N) と第 N 段水平走査線 G (N) の電位をプルダウンして低電位とし、第 N + 1 段水平走査線 G (N + 1) に充電した後、第 N + 1 段ゲート電極信号点 Q (N + 1) と第 N 段水平走査線 G (N + 1) の電位をプルダウンして低電位とする。

50

【 0 0 2 4 】

具体的に述べると、N段プルアップコントロール回路101は、前1段GOAユニットのG(N-1)信号を受信してから第N段ゲート電極信号点Q(N)の電位を高数値の電位に増幅し、かつN段プルアップ回路201を制御してオンにして第N段クロック信号CK(N)を受信する。ここから第N段水平走査信号G(N)を充電する。充電が完了すると、第N段プルダウン回路301が第N段ゲート電極信号点Q(N)の電位をプルダウンして低電位とする。同時にN段プルアップ回路201をオフにし、プルダウンホールディング回路400が第N段ゲート電極信号点Q(N)と第N段水平走査線G(N)の電位をプルダウンして低電位とし、かつ維持する。

【 0 0 2 5 】

第N段水平走査線G(N)の出力する走査信号G(N)は、N+1段回路におけるN+1段プルアップコントロール回路の入力信号ともなる。N+1段回路とN段回路の作動の原理は同様であって、プルアップコントロール回路とプルダウン回路の制御信号のみが異なる。2段の回路の作動時では、プルダウンホールディングモジュール400が第1クロック信号LC1と第2クロック信号LC2との制御下に在って、2段の回路の電位を同時にプルダウンして低電位とし、かつこれを維持する。

【 0 0 2 6 】

周知の技術と異なり、この実施の形態では隣り合う2段のGOAユニットに対してカップリングを行ない、2段の該GOAユニットで同一のプルダウンホールディング回路を共有する。該プルダウンホールディング回路は第1段GOAユニットに対する充電が完了すると、該第1段GOAユニットを低電位に維持し、第2段GOAユニットの充電が完了すると、該段GOAユニットを低電位に維持する。係る方式を採用することで、ディスプレイ全体においてプルダウンホールディング回路の消費電力を半減させることができる。よって、エネルギーの消費を低減させることができる。

【実施例2】

【 0 0 2 7 】

図3は、この発明の第2の実施の形態によるGOAユニットの具体的な回路の接続を示した説明図である。図面に開示するようにGOAユニットは、N段プルアップコントロール回路101と、N+1段プルアップコントロール回路102と、N段プルアップ回路201と、N+1段プルアップ回路202と、N段プルダウン回路301と、N+1段プル
 30
 ダウン回路302と、プルダウンホールディング回路400とを含む。プルダウンホールディング回路400は、ゲート電極とドレイン電極が第1クロック信号LC1に接続する第1トランジスタT1と、ゲート電極が第1トランジスタT1のソース電極に接続し、ドレイン電極が第1クロック信号LC1に接続し、ソース電極が第1共通点K(N)に接続する第2トランジスタT2と、ゲート電極が第2クロック信号LC2に接続し、ドレイン電極が第1クロック信号LC1に接続し、ソース電極が第1共通点K(N)に接続する第3トランジスタT3と、ゲート電極とドレイン電極とが第1共通点K(N)に接続する第4トランジスタT4と、ゲート電極が第N段ゲート電極信号点Q(N)に接続し、ドレイン電極が第1トランジスタT1のソース電極と第4トランジスタT4のソース電極
 40
 とに接続し、ソース電極が第1直流低電圧VSS1に接続する第5トランジスタT5と、ゲート電極が第N+1段ゲート電極信号点Q(N+1)に接続し、ドレイン電極が第1トランジスタT1のソース電極に接続し、ソース電極が第1直流低電圧VSS1に接続する第6トランジスタT6と、ゲート電極が第1共通点K(N)に接続し、ドレイン電極がN+1段ゲート電極信号点Q(N+1)に接続し、ソース電極が第1直流低電圧VSS1に接続する第7トランジスタT7と、ゲート電極が第1共通点K(N)に接続し、ドレイン電極がN+1段水平走査線G(N+1)に接続し、ソース電極が第1直流低電圧VSS1に接続する第8トランジスタT8と、ゲート電極が第2共通点P(N)に接続し、ドレイン電極がN+1段ゲート電極信号点Q(N+1)に接続し、ソース電極が第1直流低電圧VSS1に接続する第9トランジスタT9と、ゲート電極が第2共通点P(N)に接続し、ドレイン電極がN+1段水平走査線G(N+1)に接続し、ソース電極が第
 50

10

20

30

40

50

1 直流低電圧 $VSS1$ に接続する第 10 トランジスタ $T10$ と、ゲート電極とドレイン電極とが第 2 クロック信号 $LC2$ に接続する第 11 トランジスタ $T11$ と、ゲート電極が第 11 トランジスタ $T11$ のソース電極に接続し、ドレイン電極が第 2 クロック信号 $LC2$ に接続し、ソース電極が第 2 コモン点 $P(N)$ に接続する第 12 トランジスタ $T12$ と、ゲート電極が第 1 クロック信号 $LC1$ に接続し、ドレイン電極が第 2 クロック信号 $LC2$ に接続し、ソース電極が第 2 コモン点 $P(N)$ に接続する第 13 トランジスタ $T13$ と、ゲート電極とドレイン電極とが第 2 コモン点 $P(N)$ に接続する第 14 トランジスタ $T14$ と、ゲート電極が第 N 段ゲート電極信号点 $Q(N)$ に接続し、ドレイン電極が第 11 トランジスタ $T11$ のソース電極と第 14 トランジスタ $T14$ のソース電極に接続し、ソース電極が第 1 直流低電圧 $VSS1$ に接続する第 15 トランジスタ $T15$ と、ゲート電極が第 $N+1$ 段ゲート電極信号点 $Q(N+1)$ に接続し、ドレイン電極が第 11 トランジスタ $T11$ のソース電極に接続し、ソース電極が第 1 直流低電位 $VSS1$ に接続する第 16 トランジスタ $T16$ と、ゲート電極が第 2 コモン点 $P(N)$ に接続し、ドレイン電極が第 N 段ゲート電極信号点 $Q(N)$ に接続し、ソース電極が第 1 直流低電位 $VSS1$ に接続する第 17 トランジスタ $T17$ と、ゲート電極が第 2 コモン点 $P(N)$ に接続し、ドレイン電極が第 N 段水平走査線 $G(N)$ に接続し、ソース電極が第 1 直流定電圧 $VSS1$ に接続する第 18 トランジスタ $T18$ と、ゲート電極が第 1 コモン点 $K(N)$ に接続し、ドレイン電極が第 N 段ゲート電極信号点 $Q(N)$ に接続し、ソース電極が第 1 直流低電圧 $VSS1$ に接続する第 19 トランジスタ $T19$ と、ゲート電極が第 1 コモン点 $K(N)$ に接続し、ドレイン電極が第 N 段水平走査線 $G(N)$ に接続し、ソース電極が第 1 直流低電圧 $VSS1$ に接続する第 20 トランジスタ $T20$ と、を含む。

10

20

【0028】

図 4 を同時に参照して述べる。この発明の第 2 の実施の形態による GOA ユニットの具体的な回路におけるそれぞれの信号の波形を図 4 に開示する。図 4 に点線で、波形図を 1 ~ 8 のワークエリアに区分けした。

【0029】

第 1 ワークエリアは、 $G(N-1)$ が低レベルであって、 N 段プルアップコントロール回路 101 がオフであって、 $Q(N)$ 点が低レベルである。 N 段プルアップ回路 201 はオフとなる。 $LC1$ と $LC2$ の作用によって $P(N)$ 点は高レベルとなる。 $T12$ は導通状態となり、 $G(N)$ を低レベルに維持する。よって、 $N+1$ 段プルアップコントロール回路 102 はオフとなり、 $Q(N+1)$ 点は低レベルとなつて、 $N+1$ プルアップ回路 202 はオフとなる。 $LC1$ と $LC2$ の作用によって $P(N)$ は高レベルとなつて、 $T10$ は導通状態となり、 $G(N+1)$ が低レベルを出力する。

30

【0030】

第 2 ワークエリアは、 $G(N-1)$ が高レベルであって、 N 段プルアップコントロール回路 101 がオンとなる。 $Q(N)$ 点は高レベルであって、 N 段プルアップ回路 102 はオンとなる。但し、 $CK(N)$ は依然として低レベルである。このため、 $G(N)$ は依然として低レベルを出力する。別途、 $Q(N)$ が高レベルであることから $T21$ 、 $T5$ 、 $T15$ が導通状態となる。即ち、 $P(N)$ と $K(N)$ とが同時に低レベルとなり、 $G(N+1)$ が継続して低レベルを保持する。

40

【0031】

第 3 ワークエリアは、 $G(N-1)$ が低レベルであって、 N 段プルアップコントロール回路 101 がオフとなり、 $Q(N)$ 点がやや低下し、その他キーポイントはほぼ変わらない。

【0032】

第 4 ワークエリアは、 N 段プルアップ回路 201 の第 1 コンデンサ $Cb1$ のブーストラップ作用によって $Q(N)$ 点の電位をさらに高く増幅し、 N 段プルアップ回路 201 は依然としてオン状態にある。この場合、 N 段クロック信号 $CK(N)$ は高電位に変わり、 $G(N)$ が充電される。

【0033】

50

G (N) が高くなり、N + 1 プルアップコントロール回路 1 0 2 がオンとなり、Q (N + 1) が高電位となる。但し、この場合N + 1 段クロック信号は低くあって、G (N + 1) は依然として低い状態にある。

【 0 0 3 4 】

第5ワークエリアは、N 段クロック信号 C K (N) が低電位となり、G (N) の充電が完了し、N + 1 段プルアップコントロール回路 1 0 2 がオフとなる。その他のキーポイントはほぼ変わらない。

【 0 0 3 5 】

第6ワークエリアは、N + 1 段プルアップ回路 2 0 2 の第2コンデンサ C b 2 のブーストラップ作用によって、Q (N + 1) 点の電位をさらに高く増幅し、N + 1 プルアップ回路 2 0 2 は依然としてオン状態にある。この場合、N + 1 段クロック信号 C K (N + 1) が高電位となり、G (N + 1) が充電される。

10

【 0 0 3 6 】

G (N + 1) が高くなり、N + 1 プルアップコントロール回路 3 0 1 がオンとなり、Q (N) の電位をプルダウンする。T 2 1、T 5、T 5 1 はオフとなる。但し、Q (N + 1) の作用によって、また L C 1 と L C 2 の変化によって、P (N) と K (N) は依然として低い状態にある。

【 0 0 3 7 】

第7ワークエリアは、N + 1 段クロック信号 C K (N + 1) は低電位となり、G (N + 1) の充電が完了する。その他キーポイントはほぼ変わらない。

20

【実施例3】

【 0 0 3 8 】

図5は、この発明の第3の実施の形態によつGOA回路のGOAユニットの具其他的な回路の接続を示した説明図である。図面に開示するGOAユニットの上述する実施例2との相違点は次のとおりである。

【 0 0 3 9 】

プルダウンホールディング回路 4 0 0 が、ゲート電極が第N + 1 段ゲート電極信号点 Q (N + 1) に接続し、ドレイン電極とソース電極とが第1コモン点 K (N) と第2コモン点 P (N) とにそれぞれ接続する第2 2 トランジスタ T 2 2 をさらに含む。

【 0 0 4 0 】

プルダウンホールディング回路 4 0 0 は、2 段の回路を同時にプルダウンし、かつ維持する必要があるため、T 2 2 と T 2 1 とが共同で作用する方式を採用することで2 段の回路の正常な出力を保証し、回路をさらにリスクヘッジし、さらに安定させる。

30

【実施例4】

【 0 0 4 1 】

図6は、この発明の第4の実施の形態によるGOAユニットの具体的な回路の接続を示した説明図である。図面に開示するGOAユニットの上述する実施例3との相違点は次のとおりである。

【 0 0 4 2 】

GOAユニットが、第N 段トランスファー回路 5 0 1 と第N + 1 トランスファー回路 5 0 2 とをさらに含む。第N 段トランスファー回路 5 0 1 は、第N 段ゲート電極信号点 Q (N) に接続して第N + 1 段トランスファー制御回路に第N 段トランスファー信号 S T (N) を提供する。第N + 1 段トランスファー回路 5 0 2 は、第N + 1 段ゲート電極信号点 Q (N + 1) に接続して次の段のGOAユニットの第N + 2 段トランスファー制御回路に第N + 1 段トランスファー信号 S T (N + 1) を提供する。

40

【 0 0 4 3 】

この実施の形態においては、第N 段プルアップコントロール回路 1 0 1 と第N + 1 段プルアップコントロール回路 1 0 2 の制御信号が、それぞれ S T (N - 1) と S T (N) に変換する。即ち、N 段プルアップコントロール回路 1 0 1 とN + 1 段プルアップコントロール回路 1 0 2 の T F T トランジスタのゲート電極が、それぞれ S T (N - 1) と S T (

50

N) とに接続する。

【実施例 5】

【0044】

図 7 は、この発明の第 5 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。図面に開示する G O A ユニットの上述する実施例 4 との相違点は次のとおりである。

【0045】

プルダウンホールディング回路が、ゲート電極が第 $N + 1$ 段水平走査線 $G(N + 1)$ に接続し、ドレイン電極が第 1 コモン点 $K(N)$ に接続し、ソース電極が第 1 直流低電位 $VSS1$ に接続する第 2 3 トランジスタ $T23$ と、ゲート電極が第 N 段水平走査線 $G(N)$ に接続し、ドレイン電極が第 2 コモン点 $P(N)$ に接続し、ソース電極が第 1 直流低電位 $VSS1$ に接続する第 2 4 トランジスタ $T24$ と、をさらに含む。

10

【0046】

この実施例において新たに加える 2 つの T F T トランジスタは、作用する時間に $P(N)$ と $K(N)$ に対するプルダウン強化を増強するためのものである。出力時のプルダウンは極めて重要であって、プルダウンが不十分であれば表示の異常を直接招く。

【0047】

別途、 N 段プルダウン回路のゲート電極信号を $ST(N + 1)$ に変換し、 $N + 1$ 段プルダウン回路のゲート信号を $ST(N + 2)$ に変換してもよく、 $T23$ のゲート信号を $ST(N + 1)$ に変換し、 $T24$ のゲート信号を $ST(N)$ に変換してもよい。係る変換によってトランジスタの漏電を防ぐことができる。

20

【実施例 6】

【0048】

図 8 は、この発明の第 6 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。図面に開示する G O A ユニットの上述する実施例 5 との相違点は次のとおりである。

【0049】

第 7 トランジスタ $T7$ のソース電極と、第 9 トランジスタ $T9$ のソース電極と、第 1 7 トランジスタ $T17$ のソース電極と、第 1 9 トランジスタ $T19$ のソース電極とが、第 2 直流低電位 $VSS2$ に接続する。

30

【実施例 7】

【0050】

図 9 は、この発明の第 7 の実施の形態による G O A ユニットの具体的な回路の接続を示した説明図である。図面に開示する G O A ユニットの上述する実施例 6 と異なり、プルダウンホールディング回路が以下を含む。

【0051】

ゲート電極が第 1 コモン点 $K(N)$ に接続し、ドレイン電極が $N + 1$ 段トランスファー信号 $ST(N + 1)$ に接続し、ソース電極が第 2 直流低電位 $VSS2$ に接続する第 2 5 トランジスタ $T25$ を含む。

【0052】

また、ゲート電極が第 2 コモン点 $P(N)$ に接続し、ドレイン電極が $N + 1$ 段トランスファー信号 $ST(N + 1)$ に接続し、ソース電極が第 2 直流低電位 $VSS2$ に接続する第 2 6 トランジスタ $T26$ を含む。

40

【0053】

また、ゲート電極が第 2 コモン点 $P(N)$ に接続し、ドレイン電極が N 段トランスファー信号 $ST(N)$ に接続し、ソース電極が第 2 直流低電位 $VSS2$ に接続する第 2 7 トランジスタ $T27$ を含む。

【0054】

また、ゲート電極が第 1 コモン点 $K(N)$ に接続し、ドレイン電極が $N + 1$ 段トランスファー信号 $ST(N)$ に接続し、ソース電極が第 2 直流低電位 $VSS2$ に接続する第 2 8 ト

50

ランジスタ T 2 8 を含む。

【 0 0 5 5 】

別途、N 段プルダウン回路のゲート電極信号を S T (N + 2) に変換し、N + 1 段プルダウン回路のゲート電極信号を S T (N + 3) に変換してもよく、係る変換は Q (N) 点に好ましい凸字状波形を形成するのに利する。

【 実施例 8 】

【 0 0 5 6 】

図 1 0 は、この発明の第 7 の実施の形態による G O A ユニットの具体的な回路におけるそれぞれの信号の波形を示した説明図である。図面に開示するように、波形は図 4 に近似するが、但し Q (N) と Q (N + 1) の凸字状波形がさらに完全になる点が異なる。

10

【 0 0 5 7 】

上述するそれぞれの実施例における T F T は、いずれも例として N T F T を挙げているが、実際の操作においては P T F T で代替してもよい。この場合、ゲート電極の制御電位は高低を互いに交換する。電位の順序は変更が発生しない。

【 0 0 5 8 】

以上はこの発明の好ましい実施の形態であって、この発明の実施の範囲を限定する者ではない。よって、凡そこの発明の明細書と添付の図面の内容を利用してなし得る。均等の効果を有する構造、又はプロセスの変換、もしくは直接、間接的にその他関連技術の分野に転用することは、いずれもこの発明の特許請求の範囲に含まれるものとする。

【 符号の説明 】

20

【 0 0 5 9 】

1 0 1	N 段プルアップコントロール回路	
1 0 2	N + 1 段プルアップコントロール回路	
2 0 1	N 段プルアップ回路	
2 0 2	N + 1 段プルアップ回路	
3 0 1	N 段プルダウン回路	
3 0 2	N + 1 段プルダウン回路	
4 0 0	プルダウンホールディング回路	
5 0 1	第 N 段トランスファー回路	
5 0 2	第 N + 1 段トランスファー回路	30
C K (N)	第 N 段クロック信号	
G (N)	第 N 段水平走査線	
G (N + 1)	第 N + 1 段水平走査線	
G (N - 1)	前 1 段 G O A ユニット	
K (N)	第 1 コモン点	
L C 1	第 1 クロック信号	
L C 2	第 2 クロック信号	
P (N)	第 2 コモン点	
Q (N)	第 N 段ゲート電極信号点	
Q (N + 1)	第 N + 1 段ゲート電極信号点	40
S T (N)	第 N 段トランスファー信号	
S T (N + 1)	第 N 段トランスファー信号	
T 1	第 1 トランジスタ	
T 2	第 2 トランジスタ	
T 3	第 3 トランジスタ	
T 4	第 4 トランジスタ	
T 5	第 5 トランジスタ	
T 6	第 6 トランジスタ	
T 7	第 7 トランジスタ	
T 8	第 8 トランジスタ	50

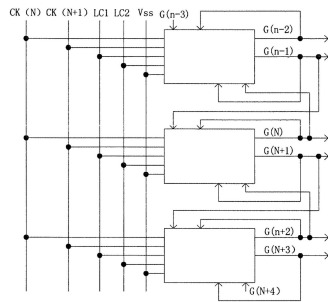
- T 9 第 9 トランジスタ
- T 1 0 第 1 0 トランジスタ
- T 1 1 第 1 1 トランジスタ
- T 1 2 第 1 2 トランジスタ
- T 1 3 第 1 3 トランジスタ
- T 1 4 第 1 4 トランジスタ
- T 1 5 第 1 5 トランジスタ
- T 1 6 第 1 6 トランジスタ
- T 1 7 第 1 7 トランジスタ
- T 1 8 第 1 8 トランジスタ
- T 1 9 第 1 9 トランジスタ
- T 2 0 第 2 0 トランジスタ
- T 2 2 第 2 2 トランジスタ
- T 2 3 第 2 3 トランジスタ
- T 2 4 第 2 4 トランジスタ
- T 2 5 第 2 5 トランジスタ
- T 2 6 第 2 6 トランジスタ
- T 2 7 第 2 7 トランジスタ
- T 2 8 第 2 8 トランジスタ
- V S S 1 第 1 直 流 低 電 位
- V S S 2 第 2 直 流 低 電 位

10

20

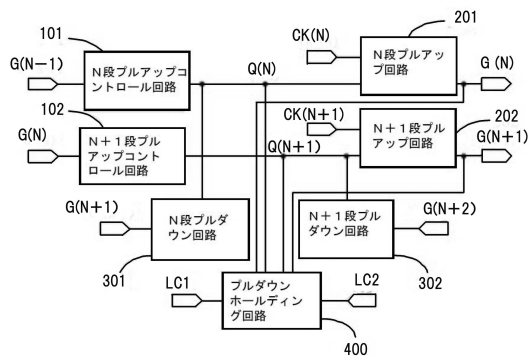
【 図 1 】

【 図 1 】

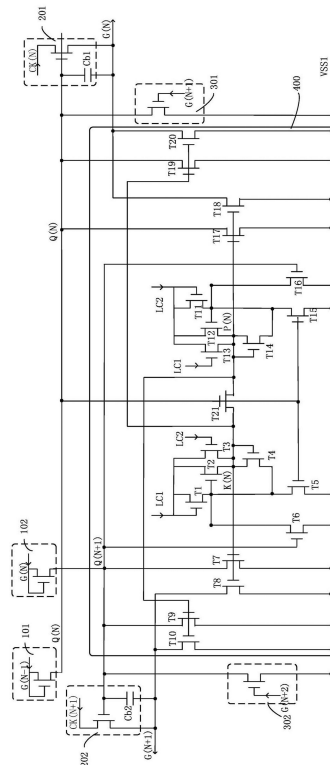


【 図 2 】

【 図 2 】



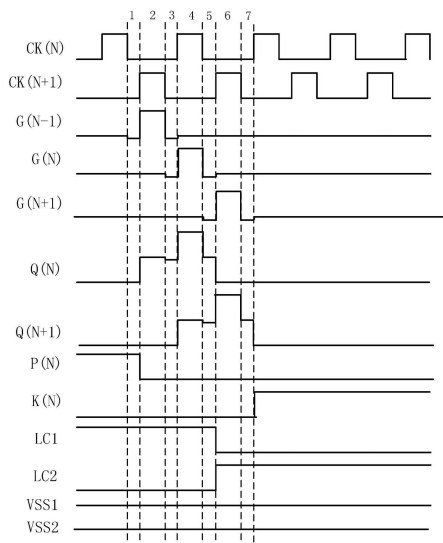
【 図 3 】



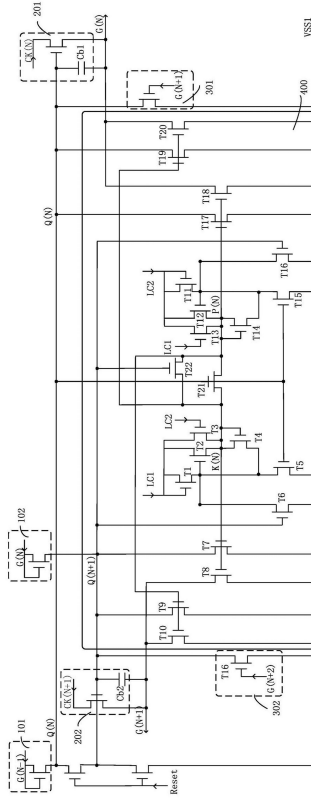
【 図 3 】

【図4】

【図4】

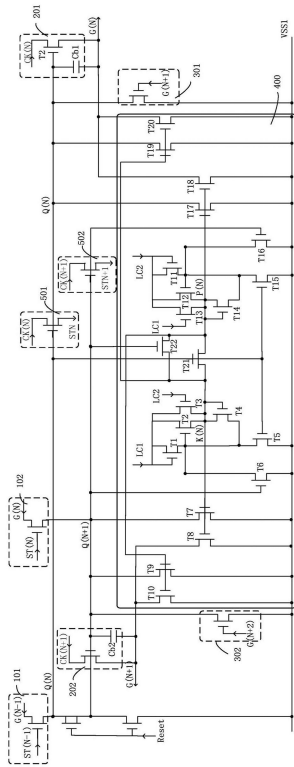


【図5】



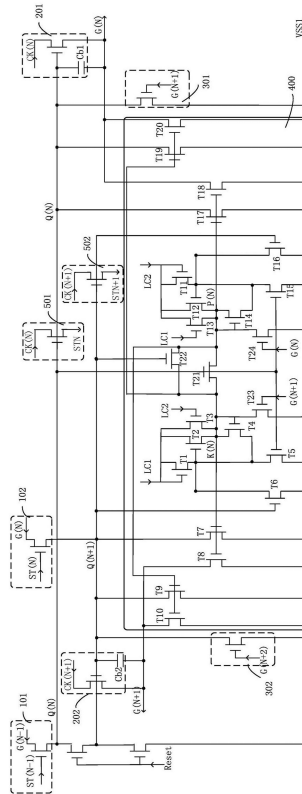
【図5】

【図6】



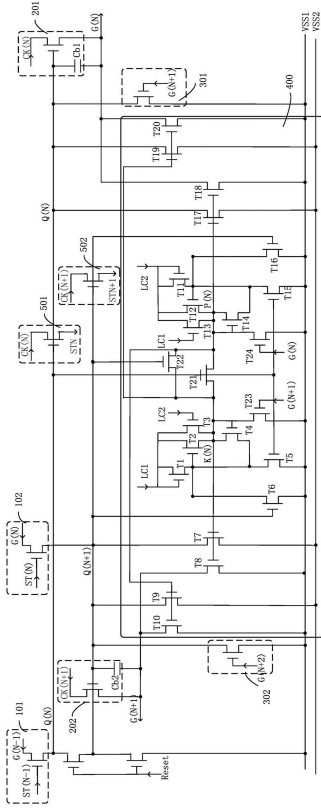
【図6】

【図7】



【図7】

【 8 】



【 9 】

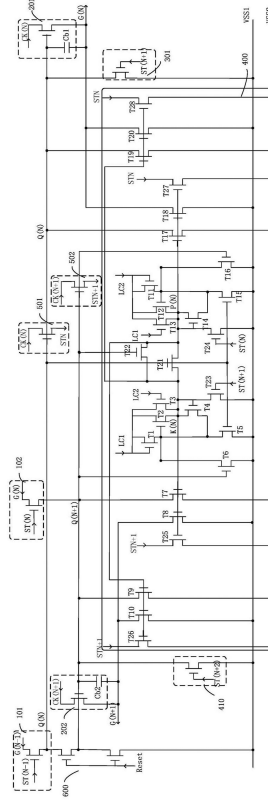


FIG. 9

【 8 】

【 10 】

【 10 】

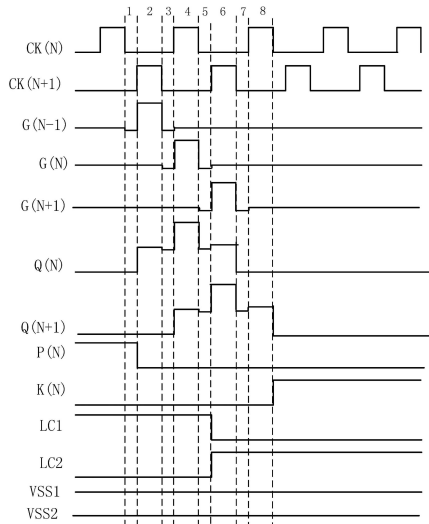


FIG. 10

【 9 】

フロントページの続き

(51)Int.Cl. F I
G 1 1 C 19/28 2 3 0

審査官 橋 皇徳

(56)参考文献 中国特許出願公開第103730094(CN,A)
中国特許出願公開第104376824(CN,A)
特開2010-140593(JP,A)
特開2011-204343(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 2 0 - 3 / 3 8
G 1 1 C 1 9 / 2 8

专利名称(译)	GOA电路和液晶显示器件		
公开(公告)号	JP6518785B2	公开(公告)日	2019-05-22
申请号	JP2017551664	申请日	2015-04-30
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司 武汉华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
当前申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	肖軍城		
发明人	肖軍城		
IPC分类号	G09G3/36 G09G3/20 G11C19/28		
CPC分类号	G09G3/3677 G09G2300/0408 G09G2300/0426 G09G2310/0251 G09G2310/0286 G09G2310/061 G09G2310/08 G09G2330/021 G09G2330/02 H01L27/124 G09G3/36 H01L27/12		
FI分类号	G09G3/36 G09G3/20.622.E G09G3/20.621.M G09G3/20.680.G G09G3/20.611.A G11C19/28.230		
代理人(译)	铃木 征四郎		
优先权	201510160697.3 2015-04-07 CN		
其他公开文献	JP2018516384A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种GOA电路和液晶显示装置，其降低了液晶显示装置中GOA电路的功耗。 解决方案：包括多个GOA单元的GOA电路的各个GOA单元相对于显示区域中的第N水平线G(N)和第(N+1)水平扫描线G(N+1)按顺序充电。GOA单元包括N级上拉控制电路，N+1级上拉控制电路，N级上拉电路，N+1级上拉电路，N级下拉电路和N+1级下拉电路和下拉保持电路，并且在下拉保持电路对第N级水平扫描线G(N)充电之后，第N级栅电极信号点Q(N)和第N级水平扫描线在保持G(N)的电位为低电位并充电到第(N+1)级水平扫描线G(N+1)之后，第(N+1)级栅电极信号点Q(N+1)和N级水平扫描线G(N+1)的电位保持在低电位。 [选图]图1

(19) 日本国特許庁(JP)	(12) 特許公報(B2)	(11) 特許番号 特許第6518785号 (P6518785)
(45) 発行日 令和1年5月22日(2019.5.22)	(24) 登録日 平成31年4月26日(2019.4.26)	
(51) Int. Cl.	F I	
G09G 3/36 (2006.01)	G09G 3/36	
G09G 3/20 (2006.01)	G09G 3/20	622 E
G11C 19/28 (2006.01)	G09G 3/20	621 M
	G09G 3/20	680 G
	G09G 3/20	611 A
		請求項の枚数 (全18頁) 最終頁に続く
(21) 出願番号 特願2017-551664(P2017-551664)	(73) 特許権者 515203228 深▲せん▼市華星光電技術有限公司 中華人民共和國廣東省深▲せん▼市光明新 區塘明大道9-2號518132	
(86) (22) 出願日 平成27年4月30日(2015.4.30)	(73) 特許権者 517264292 武漢華星光電技術有限公司 中国湖北省武漢市東湖開發區高新大道66 6號生物城C5棟430079	
(65) 公表番号 特表2018-516384(P2018-516384A)	(74) 代理人 100143720 弁理士 米田 耕一郎	
(43) 公表日 平成30年6月21日(2018.6.21)	(74) 代理人 100080252 弁理士 鈴木 征四郎	
(86) 国際出願番号 PCT/CN2015/077999	(72) 発明者 肖軍城 中華人民共和國廣東省深▲せん▼市光明新 區塘明大道9-2號518132 最終頁に続く	
(87) 国際公開番号 W02016/161679		
(87) 国際公開日 平成28年10月13日(2016.10.13)		
審査請求日 平成29年10月13日(2017.10.13)		
(31) 優先権主張番号 201510160697.3		
(32) 優先日 平成27年4月7日(2015.4.7)		
(33) 優先権主張国 中国(CN)		
(54) 【発明の名称】 GOA回路及び液晶表示装置		