

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5623982号
(P5623982)

(45) 発行日 平成26年11月12日 (2014.11.12)

(24) 登録日 平成26年10月3日 (2014.10.3)

(51) Int. Cl.

F I

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335 5 2 0

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

G O 2 F 1/133 (2006.01)

G O 2 F 1/133 5 7 5

G O 9 G 3/36 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 (2006.01)

G O 9 G 3/20 6 2 1 B

請求項の数 15 (全 24 頁) 最終頁に続く

(21) 出願番号 特願2011-128854 (P2011-128854)
 (22) 出願日 平成23年6月9日 (2011.6.9)
 (65) 公開番号 特開2012-255908 (P2012-255908A)
 (43) 公開日 平成24年12月27日 (2012.12.27)
 審査請求日 平成25年10月21日 (2013.10.21)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (74) 代理人 100118762
 弁理士 高村 順
 (74) 代理人 100092152
 弁理士 服部 毅巖
 (72) 発明者 玉置 昌哉
 東京都港区港南1丁目7番1号 ソニー株
 式会社内

最終頁に続く

(54) 【発明の名称】 半透過型表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

画素毎に設けられた反射電極を有し、
 前記反射電極を用いて反射表示を行い、
 前記反射電極の画素間の空間を用いて透過表示を行い、
 前記画素の行列状の配置に対して画素列毎に形成され、前記画素を駆動する信号を伝送する信号線が、前記反射電極の画素間の空間を塞がないように形成されており、
 前記信号線は、画素列の画素の配列方向に沿って画素間に形成される前記空間を避けて配線されており、

前記信号線は、画素行の画素の配列方向において隣接する画素間では、画素列の画素の配列方向に沿って形成される前記空間と、画素行の画素の配列方向に沿って形成される前記空間との交差部を通して配線されている

半透過型表示装置。

【請求項 2】

画素毎に設けられた反射電極を有し、
 前記反射電極を用いて反射表示を行い、
 前記反射電極の画素間の空間を用いて透過表示を行い、
 前記画素の行列状の配置に対して画素行毎に形成され、前記画素を選択する信号を伝送する走査線が、前記反射電極の画素間の空間を塞がないように形成されており、
 前記走査線は、画素行の画素の配列方向に沿って画素間に形成される前記空間を避けて

10

20

配線されており、

前記走査線は、画素列の画素の配列方向において隣接する画素間では、画素行の画素の配列方向に沿って形成される前記空間と、画素列の画素の配列方向に沿って形成される前記空間との交差部を通して配線されている

半透過型表示装置。

【請求項 3】

前記画素は、前記反射電極と当該反射電極に対向する対向電極との間に設けられた液晶層を有する

請求項 1 または 2 に記載の半透過型表示装置。

【請求項 4】

前記画素を駆動する信号を、フレーム毎に前記画素の全てについて同じ極性で反転させるフレーム反転駆動を行う

請求項 3 に記載の半透過型表示装置。

【請求項 5】

表示モードがノーマリーブラックモードである

請求項 3 に記載の半透過型表示装置。

【請求項 6】

前記画素は、メモリ機能を有する

請求項 3 に記載の半透過型表示装置。

【請求項 7】

前記画素は、データを格納するメモリ部を有する

請求項 4 に記載の半透過型表示装置。

【請求項 8】

前記画素は、メモリ性液晶を用いている

請求項 6 に記載の半透過型表示装置。

【請求項 9】

前記反射電極は、画素毎に複数の電極に分割されており、当該複数の電極の面積の組み合わせによって階調を表示する面積階調を行う

請求項 5 に記載の半透過型表示装置。

【請求項 10】

前記反射電極は、3つの電極に分割されており、これら3つの電極のうちの2つの電極と残りの1つの電極との面積の組み合わせによって2：1の面積階調を行う

請求項 9 に記載の半透過型表示装置。

【請求項 11】

前記2つの電極及び前記1つの電極の各大きさが等しい

請求項 10 に記載の画素構造。

【請求項 12】

前記2つの電極は、前記1つの電極を挟んで設けられている

請求項 10 に記載の画素構造。

【請求項 13】

前記2つの電極は、互いに電氣的に接続されている

請求項 10 に記載の画素構造。

【請求項 14】

画素毎に設けられた反射電極を有し、

前記反射電極を用いて反射表示を行い、

前記反射電極の画素間の空間を用いて透過表示を行い、

前記画素の行列状の配置に対して画素列毎に形成され、前記画素を駆動する信号を伝送する信号線が、前記反射電極の画素間の空間を塞がないように形成されており、

前記信号線は、画素列の画素の配列方向に沿って画素間に形成される前記空間を避けて配線されており、

10

20

30

40

50

前記信号線は、画素行の画素の配列方向において隣接する画素間では、画素列の画素の配列方向に沿って形成される前記空間と、画素行の画素の配列方向に沿って形成される前記空間との交差部を通して配線されている

半透過型表示装置を有する電子機器。

【請求項 15】

画素毎に設けられた反射電極を有し、

前記反射電極を用いて反射表示を行い、

前記反射電極の画素間の空間を用いて透過表示を行い、

前記画素の行列状の配置に対して画素行毎に形成され、前記画素を選択する信号を伝送する走査線が、前記反射電極の画素間の空間を塞がないように形成されており、

10

前記走査線は、画素行の画素の配列方向に沿って画素間に形成される前記空間を避けて配線されており、

前記走査線は、画素列の画素の配列方向において隣接する画素間では、画素行の画素の配列方向に沿って形成される前記空間と、画素列の画素の配列方向に沿って形成される前記空間との交差部を通して配線されている

半透過型表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、半透過型表示装置、その（半透過型表示装置）の駆動方法、及び、電子機器に関する。

20

【背景技術】

【0002】

表示装置として、画面背面のバックライト光による透過光を利用して表示を行う透過型表示装置や、外光による反射光を利用して表示を行う反射型表示装置がある。透過型表示装置は、彩度が高く、暗い環境下でも画面が見易いという特長を持っている。反射型表示装置は、消費電力が少なく、明るい環境下でも画面が見易いという特長を持っている。

【0003】

また、透過型表示装置と反射型表示装置との特長を併せ持つ表示装置として、例えば、1つの画素内に透過表示領域（透過表示部）と反射表示領域（反射表示部）とを有する半透過型表示装置がある（例えば、特許文献1参照）。半透過型表示装置は、暗い環境下ではバックライト光による透過光を用いて表示を行い、明るい環境下では外光による反射光を用いて表示を行うことになる。

30

【0004】

半透過型表示装置は、明るい環境下でも、暗い環境下でも画面が見易く、しかも、消費電力が少ないために、電子機器、中でも、屋外で使用される頻度が高い携帯型の電子機器（携帯端末機器）、例えば、デジタルカメラ等の携帯情報機器や、携帯電話機等の携帯通信機器の表示部として用いられている。

【先行技術文献】

【特許文献】

40

【0005】

【特許文献1】特開2009-93115号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

半透過型表示装置において、透過表示領域を確保することと、反射表示性能を保つこととはトレードオフの関係にある。すなわち、透過表示性能を上げるべく、透過表示領域を大きく確保しようとする、その分だけ反射表示領域を小さくせざるを得ないため反射表示性能が低下する。逆に、反射型表示装置と同等の反射表示性能を保とうとすると、反射表示領域を大きく確保しなければならないため、その分だけ透過表示性能が低下する。

50

【 0 0 0 7 】

そこで、本開示は、反射型表示装置と同等の反射表示性能を保った上で透過表示を実現可能な半透過型表示装置、半透過型表示装置の駆動方法、及び、当該半透過型表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

上記の目的を達成するために、本開示は、
画素毎に設けられた反射電極を有する半透過型表示装置において、
前記反射電極を用いて反射表示を行い、
前記反射電極の画素間の空間を用いて透過表示を行う
構成を採っている。この半透過型表示装置は、各種の電子機器、中でも、屋外での使用
頻度が高い携帯型の電子機器において、その表示部として用いて好適なものである。

10

【 0 0 0 9 】

上記構成の半透過型表示装置または当該表示装置を用いた電子機器において、反射電極の画素間の空間を用いて透過表示を行うということは、当該画素間の空間の領域を透過表示領域として用いるということである。これにより、1つの画素内に透過表示のための専用の領域を確保する必要がなくなる。このことは、1つの画素内の反射電極の大きさ（面積）として、反射型表示装置の反射電極と同程度の大きさを確保できることを意味する。従って、反射型表示装置と同等の反射表示性能を保ったまま、反射電極の画素間の空間を透して透過表示を実現できる。

20

【発明の効果】

【 0 0 1 0 】

本開示によれば、反射電極の画素間の空間を用いて透過表示を行うことで、反射型表示装置と同等の反射表示性能を保った上で透過表示を実現できる。

【図面の簡単な説明】

【 0 0 1 1 】

【図1】本開示が適用される半透過型液晶表示装置の構成の概略を、一部を切り欠いた状態で示す斜視図である。

【図2】基本的な画素回路を示す回路図である。

【図3】従来の画素部の電極構造の説明に供する図であり、（A）は従来の反射型液晶表示装置の画素部の平面図を、（B）は従来の半透過方液晶表示装置の画素部の平面図をそれぞれ示している。

30

【図4】実施形態に係る画素部の電極構造を示す平面図である。

【図5】フレーム反転の駆動方式を採用するのが好ましい理由についてのシミュレーション結果を示す図であり、（A）は電圧無印加時の場合を、（B）はライン反転またはドット反転の際の電圧印加時の場合を、（C）はフレーム反転の際の電圧印加時の場合をそれぞれ示している。

【図6】MIPの画素の回路構成の一例を示すブロック図である。

【図7】MIPの画素の動作説明に供するタイミングチャートである。

【図8】面積階調法における画素分割についての説明図である。

40

【図9】反射電極の画素間の空間を用いて透過表示を行う場合における画素間の液晶分子の動きを示す図である。

【図10】ノーマリーホワイトモードの場合の画素間における透過率のシミュレーション結果を示す図である。

【図11】シングルギャップ構造の半透過型液晶表示装置の行方向において隣接する2つの画素の断面構造を示す断面図である。

【図12】シングルギャップ構造の場合に、ノーマリーブラックのECBモードの光学設計を行った一例を示す図である。

【図13】マルチギャップ構造の半透過型液晶表示装置の行方向において隣接する2つの画素の断面構造を示す断面図である。

50

【図 1 4】反射表示領域のスペクトルの計算結果を示す図である。

【図 1 5】透過表示領域のスペクトルの計算結果を示す図である。

【図 1 6】変形例に係る画素部の電極構造を示す平面図である。

【図 1 7】本開示が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 1 8】本開示が適用されるビデオカメラの外観を示す斜視図である。

【図 1 9】本開示が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 2 0】本開示が適用される携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

10

【発明を実施するための形態】

【 0 0 1 2 】

以下、本開示の技術を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。尚、説明は以下の順序で行う。

1．本開示が適用される半透過型表示装置

1 - 1．カラー表示対応の半透過型液晶表示装置

1 - 2．基本的な画素回路

1 - 3．画素部の電極構造についての考察

2．実施形態の説明

20

2 - 1．液晶表示パネルの駆動方式

2 - 2．M I P 方式

2 - 3．面積階調法

2 - 4．表示モード

2 - 5．具体的な実施例

3．電子機器

4．変形例

5．本開示の構成

【 0 0 1 3 】

< 1．本開示が適用される半透過型表示装置 >

30

本開示の技術は、フラットパネル型（平面型）の表示装置に適用することができる。フラットパネル型の表示装置としては、液晶表示（L C D）パネルを用いた表示装置、エレクトロルミネッセンス（E L）表示パネルを用いた表示装置、プラズマ表示（P D）パネルを用いた表示装置などを例示することができる。

【 0 0 1 4 】

これらフラットパネル型の表示装置は、表示の形態で分類すると、透過型、反射型、及び、半透過型に分類することができる。本開示の技術は、透過型表示装置と反射型表示装置との長を併せ持つ半透過型表示装置、即ち、明るい環境下でも、暗い環境下でも画面が見やすく、しかも、消費電力が少ない半透過型表示装置に適用することができる。これらの長を持つ半透過型表示装置は、電子機器、中でも、屋外での使用頻度が高い携帯型の電子機器、即ち、携帯端末機器、例えば、デジタルカメラ等の携帯情報機器や、携帯電話機等の携帯通信機器の表示部として用いて好適なものである。

40

【 0 0 1 5 】

本開示が適用される半透過型表示装置は、モノクロ表示対応の表示装置であってもよいし、カラー表示対応の表示装置であってもよい。カラー表示対応の場合は、カラー画像を形成する単位となる 1 つの画素（単位画素）は複数の副画素（サブピクセル）から構成されることになる。より具体的には、カラー表示対応の表示装置では、1 つの画素は、例えば、赤色（R e d ; R）を表示する副画素、緑色（G r e e n ; G）を表示する副画素、青色（B l u e ; B）を表示する副画素の 3 つの副画素から構成される。

【 0 0 1 6 】

50

但し、１つの画素としては、ＲＧＢの３原色の副画素の組み合わせに限られるものではなく、ＲＧＢの３原色の副画素に更に１色あるいは複数色の副画素を加えて１つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色（White；W）を表示する副画素を加えて１つの画素を構成したり、色再現範囲を拡大するために補色を表示する少なくとも１つの副画素を加えて１つの画素を構成したりすることも可能である。

【００１７】

【１－１．カラー表示対応の半透過型液晶表示装置】

以下に、本開示が適用される半透過型表示装置として、カラー表示対応の半透過型液晶表示装置を例に挙げて説明するものとする。

10

【００１８】

図１は、本開示が適用されるカラー表示対応の半透過型液晶表示装置の構成の概略を、一部を切り欠いた状態で示す斜視図である。

【００１９】

図１に示すように、本開示が適用される半透過型表示装置１は、第１パネル部１０、第２パネル部２０、液晶層３０、及び、バックライト部４０を主な構成要素として有する構成となっており、第２パネル部２０の表面側が表示面側となる。第１パネル部１０と第２パネル部２０とは、所定の空隙を持って対向配置されている。そして、第１パネル部１０と第２パネル部２０との空隙内に液晶材料が封止されることによって液晶層３０が形成されている。

20

【００２０】

第１パネル部１０は、液晶層３０と反対側、即ち、バックライト部４０側から順に、偏光板１１、１／２波長板１２、１／４波長板１３、透明なガラス等を基板材料とする第１基板１４、及び、平坦化膜１５が設けられた構成となっている。

【００２１】

この第１パネル部１０において、第１基板１４上には、共に図示しない複数の信号線と複数の走査線とが交差するように形成されている。そして、複数の信号線と複数の走査線とが交差する部位には、副画素（以下、単に「画素」と記述する場合もある）５０が行列状に２次元配置されている。

【００２２】

30

第１基板１４上には更に、ＴＦＴ（Thin Film Transistor：薄膜トランジスタ）等のスイッチング素子や容量素子等の回路素子が画素５０毎に形成されている。これら回路素子や信号線、走査線の上に平坦化膜１５が形成されることによって第１パネル部１０の表面の平坦化が図られている。そして、平坦化膜１５の上に、後述する反射電極が画素５０毎に形成されることになる。第１基板１４は、ＴＦＴを含む回路素子が形成されることからＴＦＴ基板と呼ばれる場合がある。

【００２３】

複数の信号線は、画素５０を駆動する信号（表示信号／映像信号）を伝送するための配線であり、画素５０の行列状の配置に対して画素列毎に、当該画素列の画素の配列方向、即ち、列方向（図１のＹ方向）に沿って延在する配線構造となっている。複数の走査線は、画素５０を行単位で選択する信号（走査信号）を伝送するための配線であり、画素５０の行列状の配置に対して画素行毎に、当該画素行の画素の配列方向、即ち、行方向（図１のＸ方向）に沿って延在する配線構造となっている。

40

【００２４】

第２パネル部２０は、液晶層３０側から順に、ＩＴＯ（Indium Tin Oxide：インジウム錫酸化物）等から成る透明電極２１、カラーフィルタ２２、透明なガラス等を基板材料とする第２基板２３、１／４波長板２４、１／２波長板２５、及び、偏光板２６が設けられた構成となっている。

【００２５】

この第２パネル部２０において、カラーフィルタ２２は、例えば、列方向（Ｙ方向）に

50

伸びるストライプ状の R (赤色) G (緑色) B (青色) の各フィルタが、画素 50 の行方向 (X 方向) のピッチと同じピッチにて繰り返し配列された構成となっている。第 2 基板 23 は、カラーフィルタ (CF: Color Filter) 22 を含んでいることから CF 基板と呼ばれる場合がある。

【0026】

上述した、第 1 パネル部 10、当該第 1 パネル部 10 と対向配置された第 2 パネル部 20、及び、第 1、第 2 パネル部 10、20 間に配置された液晶層 30 によって半透過型の液晶表示パネルが構成されており、第 2 パネル部 20 の上面 (表面) が表示面となっている。

【0027】

バックライト部 40 は、液晶表示パネルを当該パネルの背面側、即ち、第 1 パネル部 10 の液晶層 30 と反対側から照明する照明部である。このバックライト部 40 は、その構成を特に限定するものではないが、例えば、LED (Light Emitting Diode) や蛍光管などの光源、プリズムシート、拡散シート、導光板等の周知の部材を用いて構成することができる。

【0028】

上記構成の半透過型表示装置 1 において、画素 50 は、当該画素 50 毎に反射表示領域 (反射表示部) と透過表示領域 (透過表示部) とを有している。反射表示領域は、先述したように、平坦化膜 15 上に画素 50 毎に形成される反射電極から成り、第 2 パネル部 20 を透して外部から入射した外光を当該反射電極によって反射し、その反射光によって表示を行う。透過表示領域は、バックライト部 50 からの光を透過し、その透過光によって表示を行う。この画素 50 毎に設けられる透過表示領域については本開示の特徴とする部分であり、その詳細については後述する。

【0029】

[1 - 2 . 基本的な画素回路]

ここで、画素 50 の基本的な画素回路について、図 2 を用いて説明する。

【0030】

図 2 に示すように、複数の信号線 61 ($61_1, 61_2, 61_3, \dots$) と、複数の走査線 62 ($62_1, 62_2, 62_3, \dots$) とが交差するように配線され、その交差部に画素 50 が配されている。先述したように、複数の信号線 61 と複数の走査線 62 とは、第 1 パネル部 10 の第 1 基板 (TFT 基板) 14 上に形成されている。そして、信号線 61 ($61_1, 61_2, 61_3, \dots$) の各一端は、信号出力回路 70 の各列に対応した出力端に接続され、複数の走査線 62 ($62_1, 62_2, 62_3, \dots$) の各一端は、走査回路 80 の各行に対応した出力端に接続されている。

【0031】

画素 50 は、例えば、薄膜トランジスタ (TFT) からなる画素トランジスタ 51 と液晶容量 52 と保持容量 53 とを有する構成となっている。画素トランジスタ 51 は、ゲート電極が走査線 62 ($62_1, 62_2, 62_3, \dots$) に接続され、ソース電極が信号線 61 ($61_1, 61_2, 61_3, \dots$) に接続されている。

【0032】

液晶容量 52 は、画素電極 (画素毎に形成される反射電極に相当) とこれに対向して形成される対向電極 (図 1 の透明電極 21 に相当) との間で発生する液晶材料の容量成分を意味し、画素電極が画素トランジスタ 51 のドレイン電極に接続されている。液晶容量 52 の対向電極には、直流電圧のコモン電位 V_{COM} が全画素共通に印加される。保持容量 53 は、一方の電極が液晶容量 52 の画素電極に、他方の電極が液晶容量 52 の対向電極にそれぞれ接続されている。

【0033】

上記の画素回路から明らかなように、複数の信号線 61 ($61_1, 61_2, 61_3, \dots$) は、画素 50 を駆動する信号、即ち、信号出力回路 70 から出力される映像信号を画素列毎に画素 50 に伝送する配線である。また、複数の走査線 62 ($62_1, 62_2, 62_3$)

10

20

30

40

50

、・・・)は、画素50を行単位で選択する信号、即ち、走査回路80から出力される走査信号を画素行毎に伝送する配線である。

【0034】

[1-3.画素部の電極構造についての考察]

本開示の特徴とする透過表示領域について説明する前に、画素50の電極構造について考察する。

【0035】

図3は、従来の画素部の電極構造の説明に供する図であり、(A)は反射(全反射)型液晶表示装置の画素部の平面図を、(B)は従来の半透過型液晶表示装置の画素部の平面図をそれぞれ示している。図3(A)、(B)において、反射電極63については、網掛けを付して示している。

10

【0036】

図3(A)、(B)に示すように、液晶表示装置の画素部は、画素50が行列状に配置され、当該行列状の配置に対して信号線61が列方向に沿って延在する画素間の空間位置に配線され、走査線62が行方向に沿って延在する画素間の空間位置に配線された構成となっている。先述したように、信号線61と走査線62とは、図1において、第1パネル部10の第1基板14上に互いに交差するように配線されている。

【0037】

かかる構成の画素部(画素アレイ部)において、図3(A)に示す反射型液晶表示装置にあっては、アルミニウム等の金属から成る反射電極63を、画素50のサイズとほぼ同じ大きさで形成し、当該反射電極63の領域を反射表示領域としている。すなわち、反射型液晶表示装置では、画素50のサイズとほぼ同じ大きさの反射表示領域を確保することで、所望の反射表示性能を得るようにしている。

20

【0038】

これに対して、図3(B)に示す従来の半透過型液晶表示装置にあっては、1つの画素50内に反射電極63と共に開口部64を形成し、当該開口部64を透過表示領域として用いるようにしている。このように、透過表示領域を確保すべく、画素50内に開口部64を形成すると、当該開口部64の面積の分だけ反射電極63、即ち、反射表示領域を小さくせざるを得ないため反射表示性能が、反射型液晶表示装置のそれに比べて低下する。すなわち、透過表示領域を確保することと、反射表示性能を保つこととはトレードオフの関係にある。

30

【0039】

<2.実施形態の説明>

本開示の実施形態に係る半透過型液晶表示装置は、反射型表示装置と同等の反射表示性能を保ったまま、透過表示を実現するために、反射電極63の画素50間の空間を用いて透過表示を行うことを特徴としている。具体的には、図4に示すように、画素50が行列状に配置されて成る画素部において、信号線61や走査線62等の配線を、反射電極63の画素50間の空間を塞がないように形成することで、当該空間を透過表示領域として用いて透過表示を行うことができる。

【0040】

40

図4において、反射電極63については、網掛けを付して示している。また、反射電極63の画素50間の空間としては、画素列の画素の配列方向、即ち、列方向(図の上下方向)に沿って延在する空間65_Aと、画素行の画素の配列方向、即ち、行方向(図の左右方向)に沿って延在する空間65_Bとが存在する。尚、本例では、画素部に形成される配線として信号線61及び走査線62を例示しているが、これらに限られるものではない。すなわち、画素50を駆動(制御)するに当たって必要となる駆動線(制御線)全てが、ここで言う配線に含まれる。

【0041】

ここで、「空間を塞がない」とは、配線が反射電極63の画素50間の空間65_A、65_Bとオーバーラップしている領域の存在を排除するものではない。具体的には、列方向

50

に配線される信号線 6 1 が行方向に延在する空間 6 5_Bとオーバーラップする状態や、行方向に配線される走査線 6 2 が列方向に延在する空間 6 5_Aとオーバーラップする状態は、「空間を塞がない」概念に含まれるものとする。

【 0 0 4 2 】

また、信号線 6 1 が列方向に延在する空間 6 5_Aと一部があるいは部分的にオーバーラップする状態や、走査線 6 2 が行方向に延在する空間 6 5_Bと一部があるいは部分的にオーバーラップする状態も、「空間を塞がない」概念に含まれるものとする。いずれの場合にも、信号線 6 1 や走査線 6 2 が空間 6 5_A , 6 5_Bとオーバーラップしていない領域を透過表示領域として用いることになる。

【 0 0 4 3 】

また、反射電極 6 3 の画素 5 0 間の空間 6 5_A , 6 5_Bを塞がないように配線を形成する際には、当該配線を反射電極 6 3 の画素 5 0 間の空間 6 5_A , 6 5_Bを避けて形成するのが好ましい。ここで、「空間を避けて」とは、反射電極 6 3 の画素 5 0 間の空間 6 5_A , 6 5_B中に配線が存在しない（即ち、当該空間 6 5_A , 6 5_B中に配線がオーバーラップする領域が存在しない）状態を言う。

【 0 0 4 4 】

具体的には、図 4 に示すように、信号線 6 1 については、列方向に延在する空間 6 5_Aを避けて、即ち、空間 6 5_Aとの間にオーバーラップする領域（部分）を存在させずに配線するのが好ましい。また、走査線 6 2 については、行方向に延在する空間 6 5_Bを避けて、即ち、空間 6 5_Bとの間にオーバーラップする領域を存在させずに配線するのが好ましい。反射電極 6 3 の画素 5 0 間の空間 6 5_A , 6 5_B中に信号線 6 1 及び走査線 6 2 がオーバーラップする領域が存在しないことで、当該空間 6 5_A , 6 5_Bの領域の全体を透過表示領域として用いることができるため、より高い透過表示性能を得ることが可能となる。

【 0 0 4 5 】

上述したように、反射電極 6 3 の画素 5 0 間の空間を用いて透過表示を行う、即ち、当該空間の領域を透過表示領域とすることにより、画素 5 0 内に透過表示領域を別途確保する必要がなくなる。これにより、図 3（A）と図 4 との対比から明らかなように、画素 5 0 のサイズを同じとした場合、反射電極 6 3 の大きさを反射型液晶表示装置のそれと同等にできるため、反射型表示装置と同等の反射表示性能を保ったまま、透過表示を実現可能となる。

【 0 0 4 6 】

[2 - 1 . 液晶表示パネルの駆動方式]

ところで、液晶表示パネル（液晶表示装置）においては、液晶に同極性の直流電圧が印加され続けることによって液晶の比抵抗（物質固有の抵抗値）等が劣化するのを防ぐために、コモン電位 V_{COM} を基準として映像信号の極性を所定の周期で反転させる駆動方式が採られる。

【 0 0 4 7 】

この液晶表示パネルの駆動方式として、ライン反転、ドット反転、フレーム反転などの駆動方式が知られている。ライン反転は、1 ライン（1 画素行）に相当する 1 H（H は水平期間）の時間周期で映像信号の極性を反転させる駆動方式である。ドット駆動は、互いに隣接する上下左右の画素毎に映像信号の極性を交互に反転させる駆動方式である。フレーム反転は、1 画面に相当する 1 フレーム毎に全画素に書き込む映像信号を一度に同じ極性で反転させる駆動方式である。

【 0 0 4 8 】

本実施形態に係る半透過型液晶表示装置では、上記の各駆動方式のいずれを採用することも可能である。但し、以下に説明する理由により、ライン反転やドット反転の駆動法よりも、フレーム反転の駆動方式を採用するのが好ましい。

【 0 0 4 9 】

フレーム反転の駆動方式を採用するのが好ましい理由について、図 5 のシミュレーション結果を用いて説明する。図 5 において、（A）は画素 5 0 に電圧を印加しない場合のシ

10

20

30

40

50

ミュレーション結果を、(B)はライン反転またはドット反転の際に画素50に電圧を印加した場合のシミュレーション結果を、(C)はフレーム反転の際に画素50に電圧を印加した場合のシミュレーション結果をそれぞれ表わしている。また、図5(B)、(C)には、等電位線を一点鎖線で示している。

【0050】

ライン反転またはドット反転の場合は、透明電極(対向電極)21と反射電極(画素電極)63との間の電位が隣接する2つの画素間で異なることにより、画素間における一方の画素近傍と他方の画素近傍での液晶分子の振る舞いが違ってくるため、画素間の液晶配向が安定しない。このことは、図5(B)に一点鎖線で示す等電位線の分布からも明らかである。

10

【0051】

このように、隣接する2つの画素間で電位が異なるライン反転またはドット反転の場合には、画素間の液晶配向を安定して制御することができない。これにより、液晶配向が安定しない画素間の空間を透過表示領域として用いて透過表示を行うと、残像が残ったりする懸念がある。

【0052】

これに対して、フレーム反転の場合は、透明電極21と反射電極63との間の電位が隣接する2つの画素間で同じであることにより、画素間における一方の画素近傍と他方の画素近傍とで液晶分子が同じような振る舞いをするようになるため、画素間の液晶配向がライン反転またはドット反転の場合に比べて安定する。このことは、図5(C)に一点鎖線で示す等電位線の分布からも明らかである。

20

【0053】

このように、隣接する2つの画素間で電位が同じフレーム反転の場合には、画素間の液晶配向を比較的安定して制御することができるため、当該画素間の空間を透過表示領域として用いて透過表示を行っても残像の問題は生じない。以上の理由から、反射電極63の画素50間の空間を用いて透過表示を行うに当たっては、ライン反転またはドット反転の駆動方式を用いるよりも、フレーム反転の駆動方式を用いる方が好ましい。但し、先述したように、ライン反転またはドット反転の駆動方式の採用を排除するものではない。

【0054】

[2-2.MIP方式]

30

ところで、フレーム反転の駆動方式を用いる場合、1フレーム期間に亘って同じ極性の信号電圧を信号線に書き込むことになるためにシェーディングが発生する懸念がある。そこで、本実施形態に係る半透過型液晶表示装置においては、フレーム反転の駆動方式を用いるに当たって、画素50としてメモリ機能を有する画素、例えば、画素毎にデータを記憶可能なメモリを持つ、所謂、MIP(Memory In Pixel)方式を採用することとする。MIP方式の場合、画素に常に一定電圧がかかることになるためにシェーディングの問題を解消することができる。

【0055】

また、MIP方式は、データを記憶するメモリを画素内に持つことにより、アナログ表示モードによる表示と、メモリ表示モードによる表示とを実現できる。ここで、アナログ表示モードとは、画素の階調をアナログ的に表示する表示モードである。また、メモリ表示モードとは、画素内のメモリに記憶されている2値情報(論理“1”/論理“0”)に基づいて、画素の階調をデジタル的に表示する表示モードである。

40

【0056】

メモリ表示モードの場合、メモリに保持されている情報を用いるため、階調を反映した信号電位の書き込み動作をフレーム周期で実行する必要がない。そのため、メモリ表示モードの場合は、階調を反映した信号電位の書き込み動作をフレーム周期で実行する必要があるアナログ表示モードの場合に比べて消費電力が少なく済む、換言すれば、表示装置の低消費電力化を図ることができる。

【0057】

50

図6は、MIPの画素の回路構成の一例を示すブロック図であり、図中、図2と同等部位には同一符号を付して示している。また、図7に、MIPの画素の動作説明に供するタイミングチャートを示す。

【0058】

図6に示すように、画素50は、液晶容量（液晶セル）52に加えて、3つのスイッチ素子54～56及びラッチ部57を有するSRAM機能付きの画素構成となっている。ここで、液晶セル45は、画素電極とこれに対向して配される対向電極との間で発生する液晶容量を意味している。

【0059】

スイッチ素子54は、信号線61（図2の信号線61₁～61₃に相当）に一端が接続されており、図2の走査回路80から走査信号φVが与えられることによってオン（閉）状態となり、図2の信号出力回路70から信号線61を介して供給されるデータSIGを取り込む。ラッチ部57は、互いに逆向きに並列接続されたインバータ571、572によって構成されており、スイッチ素子54によって取り込まれたデータSIGに応じた電位を保持（ラッチ）する。

【0060】

スイッチ素子55、56の各一方の端子には、コモン電位V_{COM}と逆相の制御パルスXFRP及び同相の制御パルスFRPが与えられる。スイッチ素子55、56の各他方の端子は共通に接続され、その共通接続ノードが、本画素回路の出力ノードN_{out}となる。スイッチ素子55、56は、ラッチ部57の保持電位の極性に応じていずれか一方がオン状態となる。これにより、対向電極（図1の透明電極21）にコモン電位V_{COM}が印加されている液晶容量52に対して、制御パルスFRPまたは制御パルスXFRPが画素電極（図4の反射電極63）に印加される。

【0061】

図7から明らかなように、本例の場合、ラッチ部57の保持電位が負側極性のときは、液晶容量52の画素電位がコモン電位V_{COM}と同相になるため黒表示となり、ラッチ部57の保持電位が正側極性のときは、液晶容量52の画素電位がコモン電位V_{COM}と逆相になるため白表示となる。

【0062】

上述したことから明らかなように、MIPの画素50では、ラッチ部57の保持電位の極性に応じてスイッチ素子55、56のいずれか一方がオン状態となることで、液晶容量52の画素電極（図4の反射電極63）に対して、制御パルスFRPまたは制御パルスXFRPが印加される。これにより、画素50には常に一定電圧が印加されることになるためにシェーディングが発生する懸念はない。

【0063】

尚、ここでは、画素50が内蔵するメモリとしてSRAMを用いる場合を例に挙げて説明したが、SRAMは一例に過ぎず、他の構成のメモリ、例えばDRAMを用いる構成を採るようにしてもよい。

【0064】

[2-3.面積階調法]

ところで、MIP方式の場合、画素50毎に1ビットで2階調しか表現を行うことができない。そこで、本実施形態に係る半透過型液晶表示装置において、MIP方式を採用するに当たっては、面積階調法を用いるのが好ましい。ここで、面積階調法とは、画素面積（画素電極の面積）に例えば2：1の重みを付けて2ビットで4階調を表現する階調表現方式である。面積階調法の詳細については後述する。

【0065】

具体的には、画素50の反射表示領域となる反射電極63を、面積的に重み付けした複数の画素（副画素）電極に分割する面積階調法を用いている。そして、ラッチ部57の保持電位によって選択された画素電位を面積的に重み付けした画素電極に通電し、重み付けした面積の組み合わせによって階調表示を行うようにする。

【0066】

以下に、面積階調法について具体的に説明する。面積階調法は、面積比を 2^0 , 2^1 , 2^2 , $\dots$, 2^{N-1} 、という具合に重み付けした N 個の副画素電極で 2^N 個の階調を表現する階調表現方式であり、例えば、TFT特性のばらつきによる画質の不均一性を改善する等の目的で採用される。本実施形態に係る半透過型液晶表示装置にあっては、画素電極である反射電極63の面積（画素面積）に2：1の重みを付けることによって2ビットで4階調を表現する面積階調法を採るものとする。

【0067】

画素面積に2：1の重みを付ける構造としては、図8（A）に示すように、画素50の画素電極を面積1の副画素電極501と、当該副画素電極501の2倍の面積（面積2）の副画素電極502とに分割する構造が一般的である。しかし、図8（A）の構造の場合には、1画素の重心に対する各階調の重心が揃わない（一致しない）ため、階調表現の点で好ましくない。

【0068】

1画素の重心に対する各階調の重心を揃える構造としては、図8（B）に示すように、面積2の副画素電極504の中心部を矩形形状にくり抜き、そのくり抜いた矩形領域の中心部に面積1の副画素電極503を配置する構造がある。しかし、図8（B）の構造の場合には、副画素電極503の両側に位置する、副画素電極504の連結部504_A、504_Bの幅が狭いため、副画素電極504全体の反射面積が小さくなるとともに、連結部504_A、504_Bの辺りの液晶配向が難しい。

【0069】

上述したように、面積階調で、無電界時に液晶分子が基板に対してほぼ垂直になるVA（Vertical Aligned：垂直配向）モードにしようとする、液晶分子に対する電圧のかかり方が、電極形状や電極サイズ等によって変わるため、良好に液晶配向させることが難しい。また、反射電極の面積比が反射率比になるとは限らないので階調設計が難しい。反射率は、反射電極の面積や液晶配向などによって決まる。図8（A）の構造の場合、面積比が1：2であっても電極周辺の長さの比が1：2とはならない。従って、反射電極の面積比が反射率比になるとは限らない。

【0070】

このような観点からすると、面積階調法を採用するに当たっては、階調の表現性と反射面積の有効活用を考えると、図8（C）に示すように、画素電極を同じ面積（大きさ）の3つの副画素電極505、506_A、506_Bに分割する、所謂、3分割の電極構成にするのが望ましい。

【0071】

この3分割の電極構成の場合、真ん中の副画素電極505を挟む上下2つの副画素電極506_A、506_Bを組とし、当該組となる2つの副画素電極506_A、506_Bを同時に駆動することで、真ん中の副画素電極505との間で画素面積に2：1の重みを付けることができる。また、1画素の重心に対する各階調の重心を揃えることができる。

【0072】

2つの副画素電極506_A、506_Bを同時に駆動するに当たっては、図8（C）に破線で示すように、2つの副画素電極506_A、506_Bを互いに電氣的に接続するのが好ましい。2つの副画素電極506_A、506_Bを電氣的に接続することで、2つの副画素電極506_A、506_Bを1つの駆動回路によって駆動することができる。従って、2つの副画素電極506_A、506_Bを別々の駆動回路によって駆動する構成を採る場合よりも画素の回路構成を簡略化できる利点がある。

【0073】

尚、ここでは、MIP方式を採用するに当たって、面積階調法を用いる場合を例に挙げて説明したが、他の階調法、例えば時分割階調法を用いるようにしてもよい。但し、面積階調法の場合、静止画であっても時間によって画素電位が異なり、画素内及び画素間の液晶分子が動いてしまう。従って、時分割階調法を用いるよりも面積階調法を用いる方が好

10

20

30

40

50

ましい。また、面積階調法の場合には、画素電極、即ち、反射電極 6 3 を分割することから、電極間の隙間が多くなるために、パネルの透過率としては分割しない場合よりも高くなる利点がある。

【 0 0 7 4 】

また、上記の例では、メモリ機能を有する画素として、画素毎にデータを記憶可能なメモリを持つ M I P の画素を用いるとしたが、これは一例に過ぎない。メモリ機能を有する画素としては、M I P の画素の他に、例えば、周知のメモリ性液晶を用いる画素を例示することができる。

【 0 0 7 5 】

[2 - 4 . 表示モード]

ところで、液晶の表示モードには、電界（電圧）無印加時に白表示、電界印加時に黒表示になるノーマリーホワイトモードと、電界無印加時に黒表示、電界印加時に白表示になるノーマリーブラックモードとがある。この両モードは液晶セルの構造は同じであり、図 1 の偏光板 1 1 , 2 6 の配置が異なる。

【 0 0 7 6 】

反射電極 6 3 の画素 5 0 間の空間を用いて透過表示を行う場合、画素間の液晶分子は全てスイッチングする訳ではなく、液晶分子が動かない領域も存在する。ノーマリーホワイトモードの場合、液晶分子が動かない領域の存在によって黒を締めることができないために、コントラストが低くなる懸念がある。

【 0 0 7 7 】

図 9 に、反射電極 6 3 の画素間の空間を用いて透過表示を行う場合における画素間の液晶分子の動きを示す。図 9 において、反射電極 6 3 の中央部の箇所 A では液晶分子が完全に動く。これに対して、画素間における反射電極 6 3 の近傍の箇所 B では液晶分子がある程度動き、画素間の中央部の箇所 C では液晶分子が全く動かない。

【 0 0 7 8 】

これにより、液晶分子が全く動かない画素間の中央部の領域では、透過率が反射電極 6 3 の領域に比べて極端に高くなるため光漏れが生じる。従って、黒が締まらなくなるためコントラストが低下する。

【 0 0 7 9 】

図 1 0 に、ノーマリーホワイトモードの場合の画素間における透過率のシミュレーション結果を示す。尚、図 1 0 において、位置 A , B , C では、図 9 の箇所 A , B , C にそれぞれ対応している。図 1 0 のシミュレーション結果から、図 9 における画素間の中央部の箇所 C では液晶分子が全く動いていないために透過率が高い（例えば、0 . 3 5 程度）ことがわかる。

【 0 0 8 0 】

このような理由から、本実施形態に係る半透過型液晶表示装置の表示モードとして、ノーマリーブラックモードを採用するのが好ましい。ノーマリーブラックモードにすれば、液晶に電圧が印加されていない状態、即ち、液晶配向が均一な状態で黒表示になり、黒を締めることができるため、コントラストを上げることができる。但し、ノーマリーホワイトモードの採用を排除するものではない。

【 0 0 8 1 】

光学特性の実測結果の一例として、ノーマリーホワイトモードの場合、白透過率（%）が 0 . 9 3 程度、黒透過率（%）が 0 . 2 9 程度であるため、コントラストが 3 程度である。ノーマリーブラックモードの場合、白透過率（%）が 0 . 7 1 程度、黒透過率（%）が 0 . 0 6 程度であるため、コントラストが 1 2 程度である。すなわち、ノーマリーブラックモードを採用することで、コントラストをノーマリーホワイトモードの場合の 4 倍程度に上げることができる。

【 0 0 8 2 】

[2 - 5 . 具体的な実施例]

本実施形態に係る半透過型液晶表示装置の具体的な実施例について以下に説明する。以

10

20

30

40

50

下では、表示モードとしてノーマリーブラックモードを採用し、動作モードとしてECB (Electrically Controlled Birefringence: 電界制御複屈折) モードを採用する場合を例に挙げて説明するものとする。但し、動作モードとしては、ECBモードに限られるものではなく、VA (Vertically Aligned) モードや、FFS (Fringe Field Switching) モードなどを採用するようにしてもよい。

【0083】

図11は、本実施形態の一実施例に係る半透過型液晶表示装置の行方向(X方向)において隣接する2つの画素の断面構造を示す断面図であり、図中、図1と同等部位には同一符号を付して示している。

【0084】

図11に示すように、第1パネル部10は、液晶層30と反対側から順に、偏光板11、1/2波長板12、1/4波長板13、TFT基板である第1基板14、及び、平坦化膜15が設けられ、平坦化膜15上に反射電極63が画素毎に形成された構成となっている。

【0085】

この第1パネル部10において、反射電極63は、画素サイズと同程度の大きさで形成されている。そして、反射電極63の領域が反射表示領域(反射表示部)となる。また、行方向(X方向)において隣接する2つの画素の反射電極63間には、列方向(Y方向)に沿って空間65_Aが形成されている。尚、本断面には現れていないが、図4に示すように、列方向において隣接する2つの画素の反射電極63間には、行方向に沿って空間65_Bが形成されている。

【0086】

第1基板14上には、画素列毎に各画素に対して映像信号を伝送する信号線61が配線されている。この信号線61は、列方向に沿って延在する空間65_Aを塞がないように、好ましくは、当該空間65_Aとオーバーラップしないように、反射表示領域内に形成されている。本断面には現れていないが、画素行毎に各画素に対して走査信号を伝送する走査線62(図4参照)にあっては、行方向に沿って延在する空間65_Bを塞がないように、好ましくは、当該空間65_Bとオーバーラップしないように、反射表示領域内に形成されている。

【0087】

そして、信号線61及び走査線62がオーバーラップしていない反射電極63の画素間の空間65_A、65_Bは、透過表示領域として用いられる。ここで、本実施例に係る画素構造にあっては、反射表示領域と透過表示領域とで液晶層30の厚み、即ち、セルギャップが同じシングルギャップ構造となっている。

【0088】

第1パネル部10と液晶層30を挟んで対向する第2パネル部20は、液晶層30側から順に、透明電極21、カラーフィルタ22、第2基板23、1/4波長板24、1/2波長板25、及び、偏光板26が設けられた構成となっている。ここでは、行方向において隣接する2つの画素、例えば、R(赤色)を表示するRの副画素と、G(緑色)を表示するGの副画素についての画素構造を示している。

【0089】

上述したシングルギャップ構造の場合に、ノーマリーブラックのECBモードの光学設計を行った一例を図12に示す。図12には、第1パネル10の構成部材、液晶セル(液晶層30)、及び、第2パネル20の構成部材の各軸方向を表わしている。具体的には、第1パネル10側については、偏光板11の吸収軸方向、1/2波長板12の延伸軸方向、及び、1/4波長板13の延伸軸方向をそれぞれ表わしている。また、第2パネル20側については、液晶セルのTFT基板側・CF基板側のラビング方向、1/4波長板24の延伸軸方向、1/2波長板25の延伸軸方向、及び、偏光板26の吸収軸方向をそれぞれ表わしている。

【0090】

尚、図 1 2 において、各数値は軸方向の角度及び位相差（リタデーション）を表わしている。尚、位相差については、第 1 , 第 2 パネル 1 0 , 2 0 の各構成部材に対して波長 5 5 0 [n m] の光を入射したときの波長に換算した数値である。

【 0 0 9 1 】

ここでは、具体的な実施例として、シングルギャップ構造の場合を例に挙げて説明したが、反射表示領域と透過表示領域とでセルギャップが異なる、図 1 3 に示すようなマルチギャップ構造であっても構わない。

【 0 0 9 2 】

但し、図 1 3 に示すように、マルチギャップ構造の場合は、反射表示領域と透過表示領域との間に段差を形成すべく、透明電極 6 3 の画素間の空間 6 5_A (6 5_B) に溝を形成する必要があるので、シングルギャップ構造の場合に比べてプロセス数が増える。従って、プロセスの観点からすると、マルチギャップ構造よりもプロセス数が少なく済むシングルギャップ構造の方が好ましい。

【 0 0 9 3 】

図 1 2 に示した光学設計（シングルギャップ構造）で、対向電極（透明電極 2 1 ）及び画素電極（反射電極 6 3 ）の上下電極に対する電圧 O N 、電圧 O F F した場合の、反射表示領域と透過表示領域のスペクトルの計算結果を図 1 4 及び図 1 5 に示す。ここで、「電圧 O N 」とは上下電極間に電圧を印加する状態を言い、「電圧 O F F 」とは上下電極間に電圧を印加しない状態を言う。

【 0 0 9 4 】

図 1 4 は、反射表示領域のスペクトルの計算結果を示し、図 1 5 は、透過表示領域のスペクトルの計算結果を示している。このスペクトルの計算結果は、画素間における電界分布を再現したものではなく、上下電極による電界が完全に液晶分子にかかっている状態のものである。シングルギャップ構造であることから、通常のマルチギャップ構造の半透過型と異なり、透過表示領域の位相差が少ないため透過率は低い。

【 0 0 9 5 】

< 3 . 変形例 >

上記実施形態では、信号線 6 1 及び走査線 6 2 を直線状のストライプ配線とし、信号線 6 1 については行方向に延在する空間 6 5_B の画素の中間位置を、走査線 6 2 については列方向に延在する空間 6 5_A の画素の中間位置をそれぞれ横切るような配線構造となっている（図 4 参照）。しかし、この信号線 6 1 及び走査線 6 2 の配線構造は一例であって、これに限られるものではない。

【 0 0 9 6 】

例えば、図 1 6 に示すように、信号線 6 1 及び走査線 6 2 を屈曲した蛇行配線とし、以下のように配線する配線構造が考えられる。すなわち、信号線 6 1 については、行方向において隣接する画素間において、列方向に沿って形成される空間 6 5_A と、行方向に沿って形成される空間 6 5_B との交差部 6 5_C を通るように、具体的には、その屈曲部 6 1_A が交差部 6 5_C に位置するように配線する。また、走査線 6 2 については、列方向において隣接する画素間において、行方向に沿って形成される空間 6 5_B と、列方向に沿って形成される空間 6 5_ち との交差部 6 5_C を通るように、具体的には、その屈曲部 6 2_A が交差部 6 5_C に位置するように配線する。

【 0 0 9 7 】

以前に図 9 及び図 1 0 を用いて述べたように、画素間の中央部の箇所 C では液晶分子が全く動かないことから、列方向に沿って形成される空間 6 5_A と、行方向に沿って形成される空間 6 5_B との交差部 6 5_C の中心が一番透過表示に悪影響が及ぶと考えられる。従って、信号線 6 1 及び走査線 6 2 を、空間 6 5_A , 6 5_B の画素の中間位置を通すのではなく、上述した配線構造のように交差部 6 5_C を通すことで、前者の配線構造を採る場合に比べて良好な透過表示を実現できると考えられる。

【 0 0 9 8 】

< 4 . 電子機器 >

10

20

30

40

50

以上説明した本開示に係る半透過型表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示部（表示装置）として用いることが可能である。

【0099】

本開示に係る半透過型表示装置は、あらゆる分野の電子機器の中でも、屋外での使用頻度が高い携帯端末機器の表示部（表示装置）として用いることが好ましい。携帯端末機器としては、例えば、デジタルカメラ、ビデオカメラ、PDA（Personal Digital Assistant）、ゲーム機、ノート型パーソナルコンピュータ、電子書籍等の携帯情報機器や、携帯電話機等の携帯通信機器などを例示することができる。

【0100】

先述した実施形態の説明から明らかなように、本開示に係る半透過型表示装置は、反射型表示装置と同等の反射表示性能を保った上で透過表示を実現できるために、反射型液晶表示装置の特長である、消費電力が少なく、明るい環境下でも画面が見易いという特長を十全に発揮できる。従って、あらゆる分野の電子機器、中でも、携帯端末機器において、その表示部として本開示に係る半透過型表示装置を用いることで、携帯端末機器の低消費電力化に大きく寄与できる。

【0101】

以下に、本開示に係る半透過型表示装置を表示部として用いる電子機器、即ち、本開示に係る電子機器の具体例について説明する。

【0102】

図17は、本開示が適用されるデジタルカメラの外観を示す斜視図であり、（A）は表側から見た斜視図、（B）は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含み、その表示部112として本開示に係る半透過型表示装置を用いることにより作製される。

【0103】

図18は、本開示が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部131、前方を向いた側面に被写体撮影用のレンズ132、撮影時のスタート/ストップスイッチ133、表示部134等を含み、その表示部134として本開示に係る半透過型表示装置を用いることにより作製される。

【0104】

図19は、本開示が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力するとき操作されるキーボード122、画像を表示する表示部123等を含み、その表示部123として本開示に係る半透過型表示装置を用いることにより作製される。

【0105】

図20は、本開示が適用される携帯通信機器、例えば携帯電話機を示す外観図であり、（A）は開いた状態での正面図、（B）はその側面図、（C）は閉じた状態での正面図、（D）は左側面図、（E）は右側面図、（F）は上面図、（G）は下面図である。

【0106】

本適用例に係る携帯電話機は、上側筐体141、下側筐体142、連結部（ここではヒンジ部）143、ディスプレイ144、サブディスプレイ145、ピクチャーライト146、カメラ147等を含んでいる。そして、ディスプレイ144やサブディスプレイ145として本開示に係る半透過型表示装置を用いることにより本適用例に係る携帯電話機が作製される。

【0107】

< 5. 本開示の構成 >

尚、本開示は以下のような構成を採ることができる。

（1）画素毎に設けられた反射電極を有し、

前記反射電極を用いて反射表示を行い、

10

20

30

40

50

前記反射電極の画素間の空間を用いて透過表示を行う
半透過型表示装置。

(2) 前記反射電極の画素間の空間を塞がないように配線が形成されている

前記(1)に記載の半透過型表示装置。

(3) 前記配線は、前記反射電極の画素間の空間を避けて形成されている

前記(2)に記載の半透過型表示装置。

(4) 前記配線は、前記画素の行列状の配置に対して画素列毎に形成され、前記画素を駆動する信号を伝送する信号線であり、

前記信号線は、画素列の画素の配列方向に沿って画素間に形成される前記空間を避けて配線されている

10

前記(3)に記載の半透過型表示装置。

(5) 前記信号線は、画素行の画素の配列方向において隣接する画素間では、画素列の画素の配列方向に沿って形成される前記空間と、画素行の画素の配列方向に沿って形成される前記空間との交差部を通して配線されている

前記(4)に記載の半透過型表示装置。

(6) 前記配線は、前記画素の行列状の配置に対して画素行毎に形成され、前記画素を選択する信号を伝送する走査線であり、

前記走査線は、画素行の画素の配列方向に沿って画素間に形成される前記空間を避けて配線されている

前記(3)から前記(4)のいずれかに記載の半透過型表示装置。

20

(7) 前記走査線は、画素列の画素の配列方向において隣接する画素間では、画素行の画素の配列方向に沿って形成される前記空間と、画素列の画素の配列方向に沿って形成される前記空間との交差部を通して配線されている

前記(6)に記載の半透過型表示装置。

(8) 前記画素は、前記反射電極と当該反射電極に対向する対向電極との間に設けられた液晶層を有する

前記(1)から前記(7)のいずれかに記載の半透過型表示装置。

(9) 前記画素を駆動する信号を、フレーム毎に前記画素の全てについて同じ極性で反転させるフレーム反転駆動を行う

前記(8)に記載の半透過型表示装置。

30

(10) 表示モードがノーマリーブラックモードである

前記(8)または前記(9)に記載の半透過型表示装置。

(11) 前記画素は、メモリ機能を有する

前記(8)に記載の半透過型表示装置。

(12) 前記画素は、データを格納するメモリ部を有する

前記(8)から前記(11)のいずれかに記載の半透過型表示装置。

(13) 前記画素は、メモリ性液晶を用いている

前記(11)に記載の半透過型表示装置。

(14) 前記反射電極は、画素毎に複数の電極に分割されており、当該複数の電極の面積の組み合わせによって階調を表示する面積階調を行う

40

前記(10)に記載の半透過型表示装置。

(15) 前記反射電極は、3つの電極に分割されており、これら3つの電極のうちの2つの電極と残りの1つの電極との面積の組み合わせによって2:1の面積階調を行う

前記(14)に記載の半透過型表示装置。

(16) 前記2つの電極及び前記1つの電極の各大きさが等しい

前記(15)に記載の画素構造。

(17) 前記2つの電極は、前記1つの電極を挟んで設けられている

前記(15)または前記(16)に記載の画素構造。

(18) 前記2つの電極は、互いに電氣的に接続されている

前記(15)から前記(17)のいずれかに記載の画素構造。

50

- (1 9) 画素毎に設けられた反射電極を有する半透過型表示装置の駆動に当たって、
前記反射電極を用いて反射表示を行い、
前記反射電極の画素間の空間を用いて透過表示を行う
半透過型表示装置の駆動方法。
- (2 0) 画素毎に設けられた反射電極を有し、
前記反射電極を用いて反射表示を行い、
前記反射電極の画素間の空間を用いて透過表示を行う
半透過型表示装置を有する電子機器。

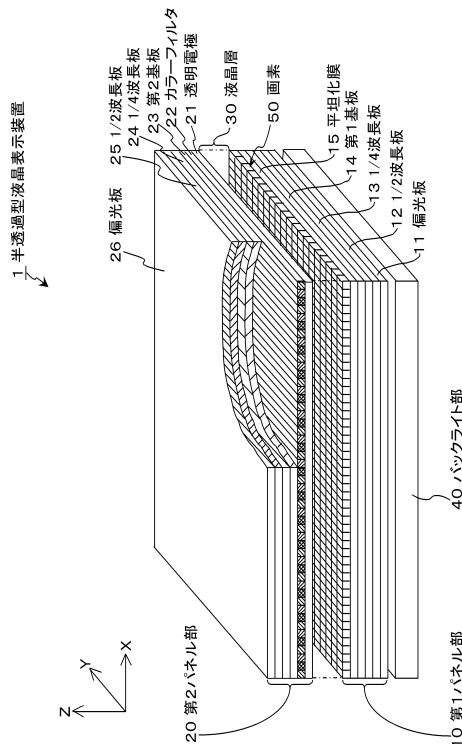
【符号の説明】

【 0 1 0 8 】

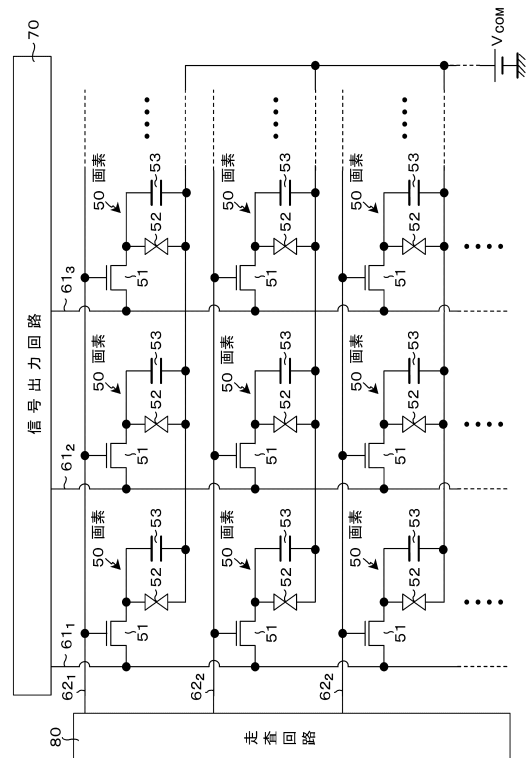
1・・・半透過型液晶表示装置、10・・・第1パネル部、11・・・偏光板、12・・・1/2波長板、13・・・1/4波長板、14・・・ガラス基板、15・・・平坦化膜、20・・・第2パネル部、21・・・透明電極、22・・・カラーフィルタ、23・・・第2基板、24・・・1/4波長板、25・・・1/2波長板、30・・・液晶層、40・・・バックライト部、50・・・画素、51・・・画素トランジスタ、52・・・液晶容量（液晶セル）、53・・・保持容量、54～56・・・スイッチ素子、57・・・ラッチ部、61・・・信号線、62・・・走査線、63・・・反射電極（画素電極）、65_A、65_B・・・反射電極の画素間の空間、70・・・信号出力回路、80・・・走査回路

10

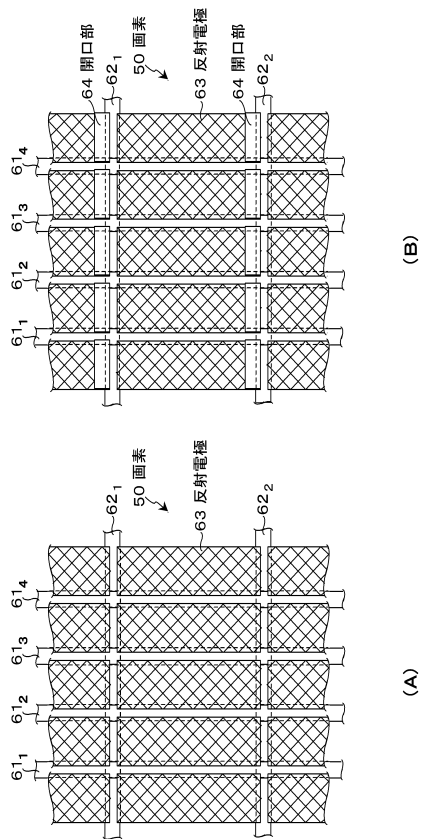
【 図 1 】



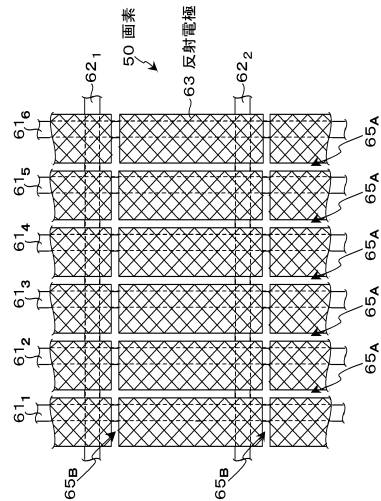
【 図 2 】



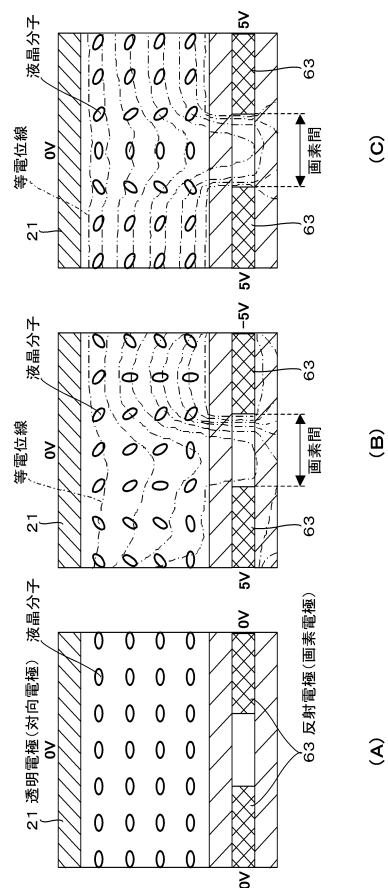
【 図 3 】



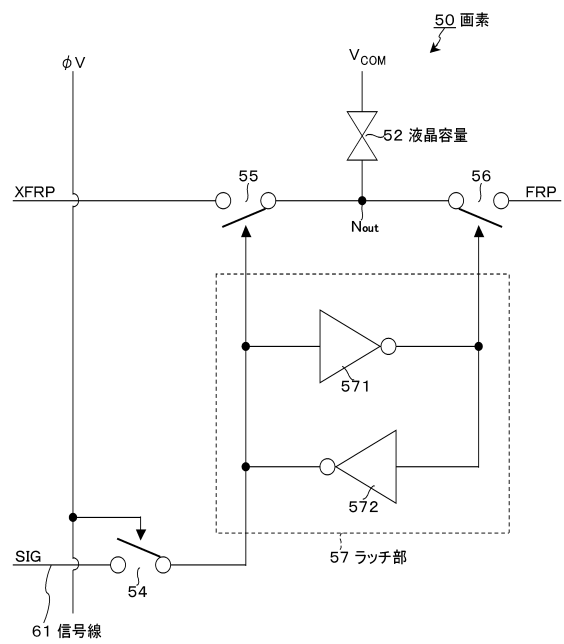
【圖 4】



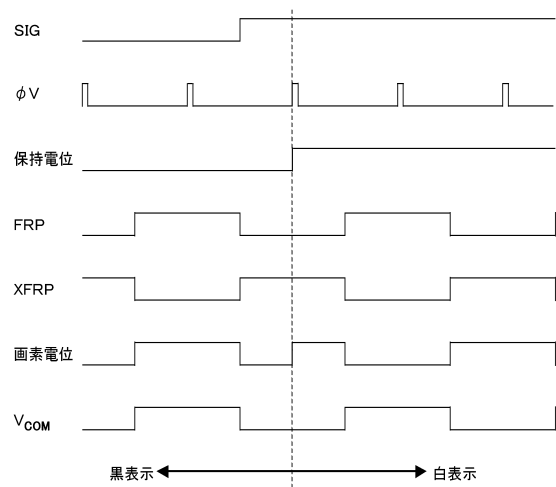
【 図 5 】



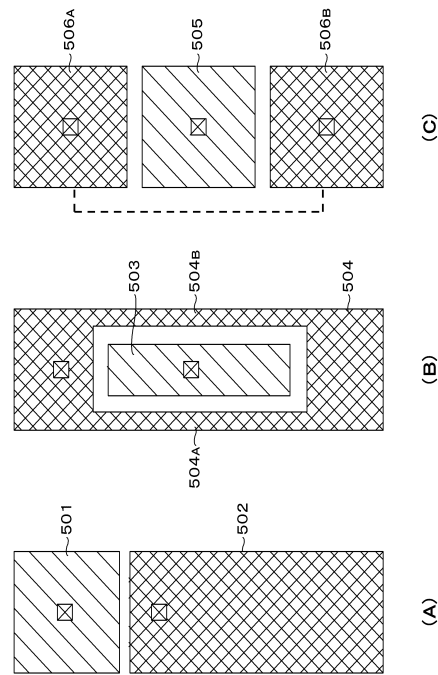
【 図 6 】



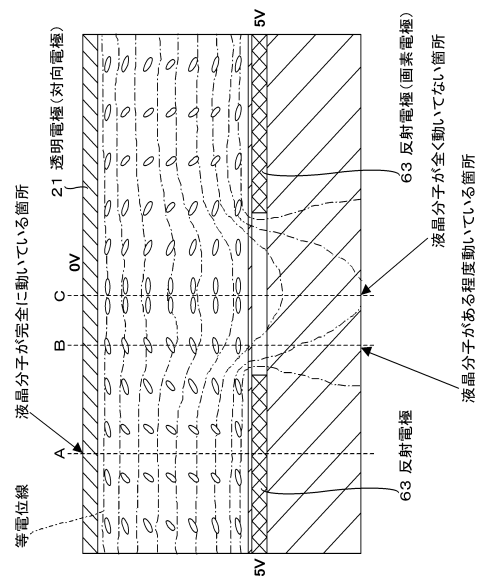
【図 7】



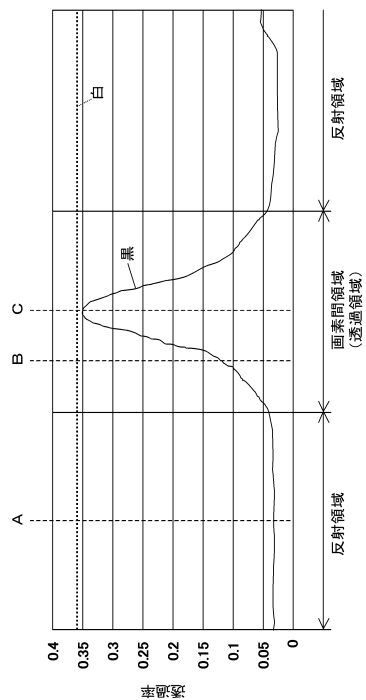
【図 8】



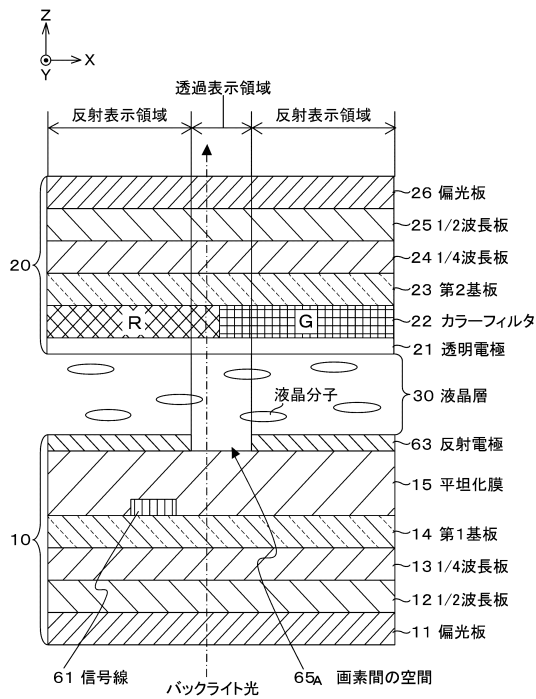
【図 9】



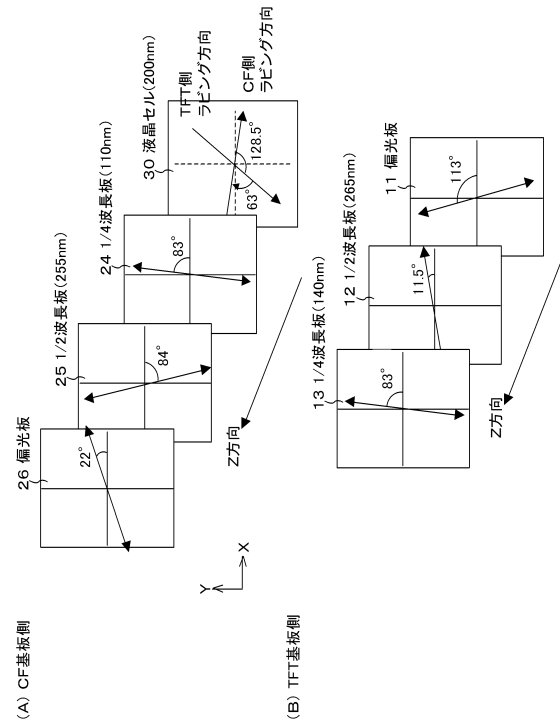
【図 10】



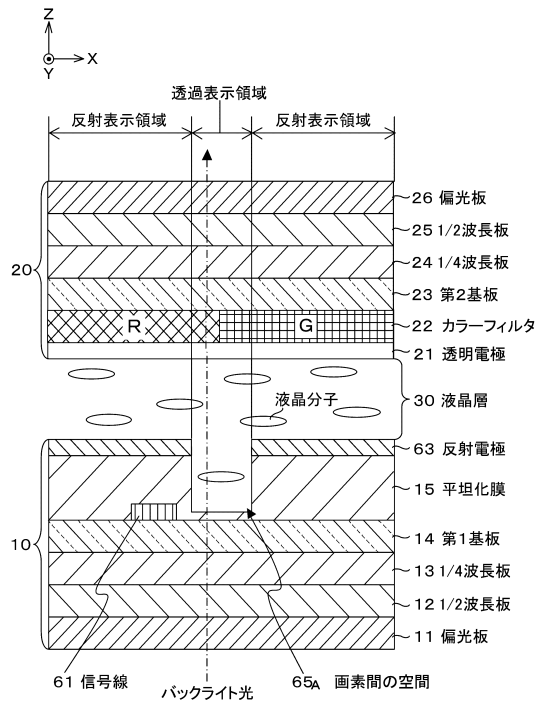
【図 1 1】



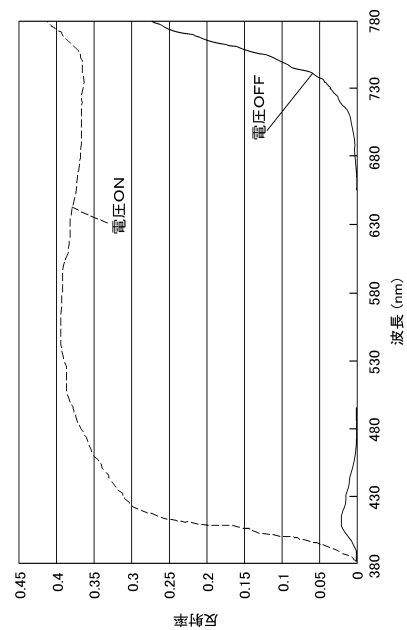
【図 1 2】



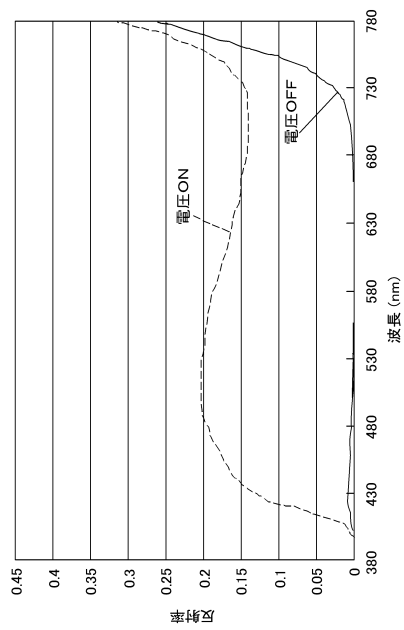
【図 1 3】



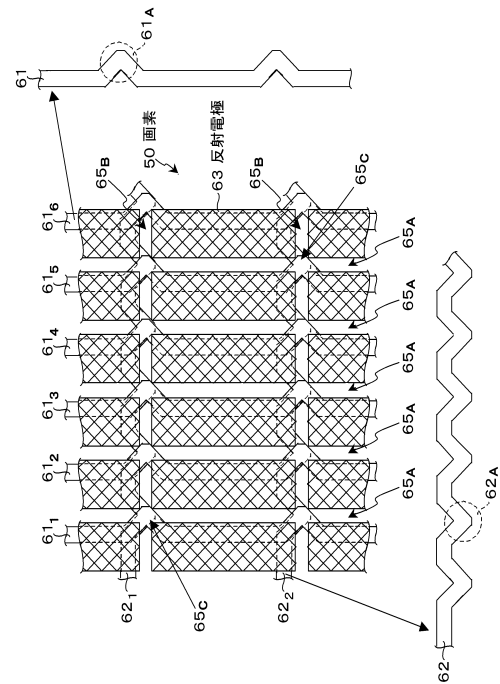
【図 1 4】



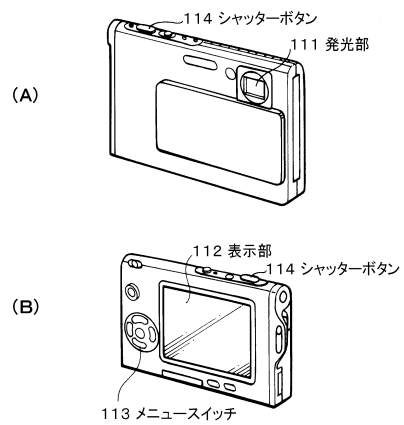
【図 15】



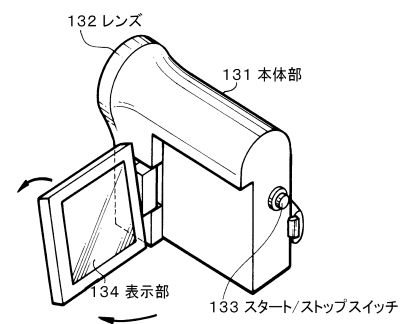
【図 16】



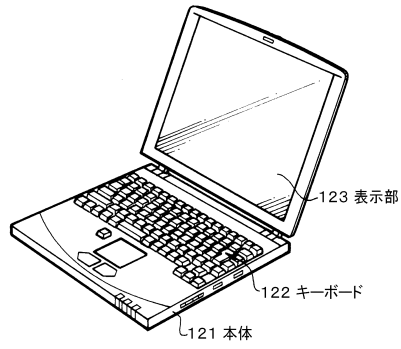
【図 17】



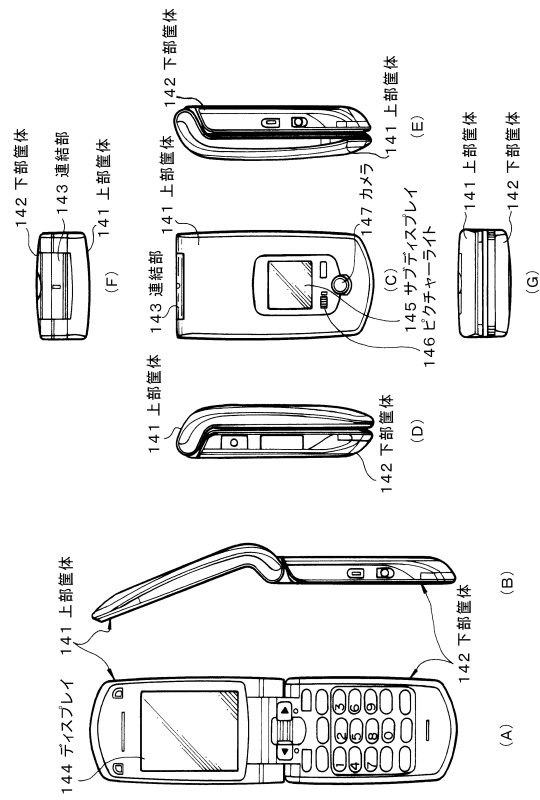
【図 18】



【図 19】



【図 20】



 フロントページの続き

(51)Int.Cl.		F I			
G 0 9 F	9/30	(2006.01)	G 0 9 G	3/20	6 2 4 B
G 0 2 F	1/1368	(2006.01)	G 0 9 G	3/20	6 4 1 G
			G 0 9 G	3/20	6 1 1 A
			G 0 9 F	9/30	3 3 8
			G 0 2 F	1/1368	

(72)発明者 前田 和之
愛知県知多郡東浦町大字緒川字上舟木 5 0 番地 ソニーモバイルディスプレイ株式会社内

審査官 森江 健蔵

(56)参考文献 特開平 0 8 - 0 5 0 2 8 8 (J P , A)
特開 2 0 0 4 - 1 7 7 8 7 5 (J P , A)
特開 2 0 0 5 - 2 5 7 8 3 6 (J P , A)
特開 2 0 0 5 - 3 0 0 5 7 9 (J P , A)
特開 2 0 0 4 - 0 7 0 3 1 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 3 5
G 0 2 F 1 / 1 3 6 8

专利名称(译)	半透過型表示装置及び电子机器		
公开(公告)号	JP5623982B2	公开(公告)日	2014-11-12
申请号	JP2011128854	申请日	2011-06-09
[标]申请(专利权)人(译)	日本显示器西股份有限公司		
申请(专利权)人(译)	有限公司日本西显示器		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	玉置昌哉 前田和之		
发明人	玉置 昌哉 前田 和之		
IPC分类号	G02F1/1335 G02F1/1343 G02F1/133 G09G3/36 G09G3/20 G09F9/30 G02F1/1368		
CPC分类号	G02F1/13439 G02F1/1335 G02F1/133555 G02F1/136286 G09G3/2077 G09G3/3614 G09G3/3648 G09G2300/0426 G09G2300/0456		
FI分类号	G02F1/1335.520 G02F1/1343 G02F1/133.575 G09G3/36 G09G3/20.621.B G09G3/20.624.B G09G3/20.641.G G09G3/20.611.A G09F9/30.338 G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/HA05 2H092/JA24 2H092/JB05 2H092/JB07 2H092/JB24 2H092/JB33 2H092/JB58 2H092/NA01 2H092/PA06 2H092/PA08 2H092/PA12 2H092/QA09 2H191/FA02Y 2H191/FA31Y 2H191/FD04 2H191/GA04 2H191/GA17 2H191/GA19 2H191/HA12 2H191/HA15 2H191/LA21 2H191/MA10 2H191/NA09 2H192/AA24 2H192/BC63 2H192/BC64 2H192/BC72 2H192/CB23 2H192/CC15 2H192/CC26 2H192/CC55 2H192/CC66 2H192/DA12 2H192/EA43 2H192/GD61 2H192/JA03 2H193/ZA04 2H193/ZA05 2H193/ZC16 2H193/ZD02 2H193/ZD24 2H193/ZE23 2H193/ZP03 2H193/ZP12 2H193/ZP16 2H193/ZQ12 2H193/ZQ16 2H193/ZR12 2H291/FA02Y 2H291/FA31Y 2H291/FD04 2H291/GA04 2H291/GA17 2H291/GA19 2H291/HA12 2H291/HA15 2H291/LA21 2H291/MA10 2H291/NA09 5C006/AA12 5C006/AA22 5C006/AC28 5C006/BA11 5C006/BB16 5C006/BB28 5C006/BC06 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD26 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C080/KK47 5C080/KK50 5C094/AA01 5C094/BA03 5C094/BA09 5C094/BA43 5C094/CA19 5C094/EA04 5C094/EA06 5C094/FA01 5C094/FB12		
代理人(译)	酒井宏明 高村秩序		
审查员(译)	森江 健蔵		
其他公开文献	JP2012255908A		
外部链接	Espacenet		

摘要(译)

能够实现透射显示同时保持与反射型显示装置相同的反射显示性能的半透射型显示装置，驱动半透射型显示装置的方法以及包括该半透射型显示装置的电子装置提供设备。 在具有为每个像素提供的反射电极的半透射反射型显示装置中，通过使用反射电极执行反射显示，并且通过反射电极的像素之间的空间执行透射显示因此，可以在保持与反射型液晶显示装置相同的反射显示性能的同时实现透射式显示。 点域4

