

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2012-3250

(P2012-3250A)

(43) 公開日 平成24年1月5日 (2012. 1. 5)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1334 (2006.01)	GO2F 1/1334	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H189
GO2F 1/1343 (2006.01)	GO2F 1/1343	

審査請求 未請求 請求項の数 6 O L (全 48 頁)

(21) 出願番号	特願2011-109173 (P2011-109173)	(71) 出願人	000153878
(22) 出願日	平成23年5月16日 (2011. 5. 16)		株式会社半導体エネルギー研究所
(31) 優先権主張番号	特願2010-116014 (P2010-116014)		神奈川県厚木市長谷398番地
(32) 優先日	平成22年5月20日 (2010. 5. 20)	(72) 発明者	久保田 大介
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	山下 晃央
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	深井 修次
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	平形 吉晴
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

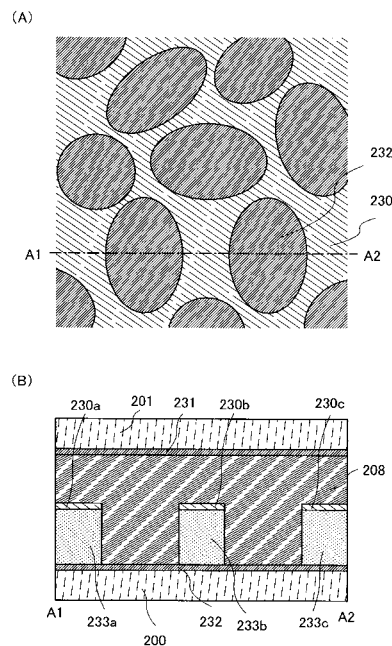
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶による光の散乱光を利用して表示を行う液晶表示装置において、より低消費電力化を達成する。より視認性が良好で高画質な液晶表示装置を提供する。

【解決手段】高分子分散型液晶 (PDLC) 又は高分子ネットワーク型液晶 (PNLC) を液晶層に用いて、液晶による光の散乱光を利用して白表示 (明表示) を行う。画素電極層を、第1の共通電極層と第2の共通電極層とで挟持された液晶層中央に配置することによって、第1の共通電極層、液晶層、及び画素電極層からなる第1の液晶素子と、画素電極層、液晶層、及び第2の共通電極層からなる第2の液晶素子という2つの光学素子を積層する構造とすることができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

高分子分散型液晶材料を含む液晶層を挟持する第 1 の基板及び第 2 の基板と、
前記第 1 の基板と前記液晶層との間に設けられた平板状の第 1 の共通電極層と、
前記第 2 の基板と前記液晶層との間に設けられた平板状、かつ透光性の第 2 の共通電極層と、

前記第 1 の共通電極層と前記液晶層との間に積層して設けられる開口を有する構造体及び画素電極層とを有し、

前記液晶層において前記画素電極層は前記構造体によって、前記第 1 の共通電極層と前記第 2 の共通電極層との間に配置されることを特徴とする液晶表示装置。

10

【請求項 2】

高分子分散型液晶材料を含む液晶層を挟持する第 1 の基板及び第 2 の基板と、

前記第 1 の基板と前記液晶層との間に設けられた平板状、かつ透光性の第 1 の共通電極層と、

前記第 2 の基板と前記液晶層との間に設けられた平板状、かつ透光性の第 2 の共通電極層と、

前記第 1 の共通電極層と前記液晶層との間に積層して設けられる開口を有する構造体及び画素電極層と、

前記第 1 の基板と前記第 1 の共通電極層との間に設けられた着色層とを有し、

前記液晶層において前記画素電極層は前記構造体によって、前記第 1 の共通電極層と前記第 2 の共通電極層との間に配置されることを特徴とする液晶表示装置。

20

【請求項 3】

請求項 2 において、前記着色層は黒色層であることを特徴とする液晶表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一項において、前記画素電極層は反射性であることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 乃至 3 のいずれか一項において、前記画素電極層は透光性であることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一項において、前記第 1 の基板と、前記第 1 の共通電極層との間にトランジスタが設けられ、
前記トランジスタは、前記画素電極層と電氣的に接続していることを特徴とする液晶表示装置。

30

【発明の詳細な説明】**【技術分野】****【0001】**

液晶表示装置及び液晶表示装置の作製方法に関する。

【背景技術】**【0002】**

薄型、軽量化を図った表示装置（所謂フラットパネルディスプレイ）には液晶素子を有する液晶表示装置、自発光素子を有する発光装置、フィールドエミッションディスプレイ（FED）などが競合し、開発されている。

40

【0003】

また、液晶表示装置は、偏光板やバックライトなど多くの光学部材を用いるため、コストや消費電力といった点でも低減すべき課題がある。

【0004】

上記課題の対策として、偏光板やバックライトを必要としない、液晶による光の散乱光を利用して表示を行う高分子分散型液晶を用いる液晶表示装置が研究されている（例えば非特許文献 1 参照。）。

50

【先行技術文献】

【非特許文献】

【0005】

【非特許文献1】M. Minouraら、SID 06 DIGEST, p. 769 - 772

【発明の概要】

【発明が解決しようとする課題】

【0006】

液晶による光の散乱光を利用して表示を行う液晶表示装置において、より低消費電力化を達成することを目的の一とする。

10

【0007】

より視認性が良好で高画質な液晶表示装置を提供することを目的の一とする。

【課題を解決するための手段】

【0008】

高分子分散型液晶（PDLC（Polymer Dispersed Liquid Crystal）、高分子分散液晶、ポリマー分散型液晶ともいう）又は高分子ネットワーク型液晶（PNLC（Polymer Network Liquid Crystal））を液晶層に用いて、液晶による光の散乱光を利用して白表示（明表示）を行う。液晶層は、高分子ネットワークを形成する高分子層中に液晶粒が分散された構成となっている。

20

【0009】

液晶層を挟持するように同じ固定電位を印加された第1の共通電極層と第2の共通電極層を設け、第1の共通電極層及び第2の共通電極層の間の液晶層中に画素電極層を設ける。画素電極層を液晶層の中央に設けることで、画素電極層は、第1の共通電極層及び第2の共通電極層それぞれと液晶層を介して積層する構成となる。

【0010】

液晶層において、画素電極層と共通電極層に電圧を印加しない場合（オフ状態ともいう）は、高分子層内に分散している液晶粒はランダムに配列し高分子の屈折率と液晶分子の屈折率とが異なるため、液晶粒によって、入射した光は散乱され、液晶層は不透明な白濁した状態となる。よって視認側から確認できる表示も白表示となる。

30

【0011】

一方、画素電極層と共通電極層に電圧を印加した場合（オン状態ともいう）、液晶層に電界が形成され、液晶粒内の液晶分子は電界方向に配列し高分子の屈折率と液晶分子短軸の屈折率とがほぼ一致するため、入射した光は液晶粒で散乱されず、液晶層を透過する。よって、液晶層は透光性となり透明な状態となる。液晶層が透光性な状態となった場合は、視認側から確認できる表示は、液晶層の前後に設けられる材料に依存する。よって、液晶層の向こう側（視認側と反対側）に黒色層又は着色層を設けておくと、黒色層又は着色層が視認できる。このため視認側で確認できる表示面において該画素は、黒色を表示しているようになり黒表示（暗表示）を行うことができる。なお、本明細書において、着色（層）とは、白黒以外の他の色を呈する層とする。

40

【0012】

液晶層を介して積層する画素電極層と、第1の共通電極層と、第2の共通電極層との距離は、画素電極層、第1の共通電極層及び第2の共通電極層にそれぞれ所定の電圧を印加した時、画素電極層と第1の共通電極層間、及び画素電極層と第2の共通電極層間に介在する液晶層の液晶が応答する距離とする。また、該距離に応じて印加する電圧を適宜制御する。

【0013】

構造体をどちらか一方の共通電極層（本明細書では、素子基板に設けられる第1の共通電極層とする）上に液晶層に突出するように設け、該構造体上に画素電極層を設けることで画素電極層を液晶層中に配置することができる。また、画素電極層の液晶層における位置

50

及び形状は、構造体の膜厚及び形状を選択することで制御することができる。

【0014】

液晶層により均一な電界を形成するため、画素電極層は液晶層において第1の共通電極層及び第2の共通電極層と同間隔（距離）を有して配置されることが好ましい。よって、画素電極層下に形成される構造体の膜厚は、液晶層の厚さの最大値（液晶表示装置のセルギャップともいう）のほぼ半分程度とすることが好ましい。

【0015】

液晶層を挟持する第1の共通電極層及び第2の共通電極層は平面状でかつ平坦（フラット）な形状を有する。また、全画素に共通の電圧が供給される第1の共通電極層及び第2の共通電極層は、複数の画素を含む画素領域に連続する平板状の導電膜として形成することができる。

10

【0016】

一方、画素電極層及び構造体は平板状でなく、様々な開口パターン（スリット）を有する屈曲部や枝分かれした櫛歯状を含む形状であり、画素電極層及び構造体に設けられた開口に液晶層を充填することができる。なお、画素電極層及び構造体の開口においては、第1の共通電極層が露出する。

【0017】

本明細書の液晶表示装置においては、白表示を、液晶層中にランダムに配列し分散する液晶粒が入射光を散乱することによって行う。紙面に近いような良好な白表示を行うためには、強い光散乱強度を有する液晶層とすることが好ましい。液晶層の光散乱強度は、液晶層中に分散する液晶粒への光の衝突回数が多いほど強くなるため、液晶層の膜厚を厚くして、液晶層により多くの液晶粒を含ませることで、液晶層へ入射する光の液晶粒への衝突回数を増加させ、液晶層における光散乱強度を高めることが効果的である。

20

【0018】

しかし、液晶層の膜厚を大きくすると、今度は液晶分子を応答させ、該液晶素子を駆動させるためにより高い駆動電圧が必要となり、消費電力が増加してしまう。また、液晶層の膜厚を厚くした液晶素子で駆動電圧を低くすると、オン状態の液晶素子において液晶分子の応答が不十分となり光の透過率が低下してしまうので、液晶表示装置の低コントラスト化を招く。

【0019】

画素電極層を、第1の共通電極層と第2の共通電極層とで挟持された液晶層中央に配置することによって、第1の共通電極層、液晶層、及び画素電極層からなる第1の液晶素子と、画素電極層、液晶層、及び第2の共通電極層からなる第2の液晶素子という2つの光学素子を積層する構造とすることが出来る。

30

【0020】

液晶層において、第1の共通電極層と画素電極層との間に介在する液晶層は、第1の共通電極層と画素電極層との間に形成される電界によって制御され、画素電極層と第2の共通電極層との間に介在する液晶層は画素電極層と第2の共通電極層との間に形成される電界によってそれぞれ制御される。液晶層は第1の液晶素子と第2の液晶素子とを積層することで厚くすることができるために、高い光散乱効果を得ることができ、良好な白表示を行うことが可能となる。さらに、該第1の液晶素子と該第2の液晶素子とは回路としては並列なため、該第1の液晶素子と該第2の液晶素子とを駆動させる電圧は、第1の液晶素子又は第2の液晶素子どちらか1つを駆動させるための電圧と変わらない。

40

【0021】

よって、より良好な白表示を行うために液晶層の膜厚を厚くしても、液晶素子の駆動電圧を増加させることなく、液晶分子を応答させることができる。よって液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【0022】

構造体は絶縁性材料（有機材料及び無機材料）を用いた絶縁体で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例

50

えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。なお、構造体は複数の薄膜の積層構造であってもよい。

【0023】

構造体の形状は、柱状、錐形の先端が平面である断面が台形の形状、錐形の先端が丸いドーム状などを用いることができる。本明細書において構造体は第1の共通電極層と画素電極層との間に設けられ、第1の共通電極層と画素電極層とを絶縁するので、第1の共通電極層と画素電極層とが接しにくい形状とすることが好ましい。例えば、断面が台形の形状であっても第1の共通電極層と接する底面より、画素電極層と接する底面の方が面積の大きい逆テーパ形状を有する柱状の構造体などが好ましい。

【0024】

構造体は可視光の光に対して透光性を有する材料を用いると、液晶層が透明な状態になった場合、構造体の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。また、構造体を黒や他の着色された材料で形成し、黒色層や着色層としてもよい。

【0025】

また、構造体は複数の突出した凸部を有する連続膜であってもよい。

【0026】

画素電極層は、反射性を有する導電層で形成してもよいし、透光性を有する導電層で形成してもよい。白表示を行う際、画素電極層が反射性を有すると、入射した光が散乱されず液晶層を透過したとしても、画素電極層によってまた液晶層側に反射されるので、液晶層で効率よく光が散乱され、白表示の視認性を向上できる。一方、画素電極層が透光性を有すると、液晶層が透明な状態になった場合、画素電極層の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。

【0027】

視認側に設けられる第2の共通電極層は透光性を有する導電層で形成する。視認側と反対側に設けられる第1の共通電極層は透光性を有する導電層で形成してもよいし、黒色の導電材料を用いて黒色を呈する導電層で形成し黒色層としての機能を兼ねさせてもよい。

【0028】

着色層を設ける位置は液晶層が透光性になった場合に視認でき、色表示できるように配置すればよい。好適には画素電極層や第1の共通電極層の下（視認側と反対側）に設けることができる。また、構造体や、第1の共通電極層下に設けられる層間膜が着色層を兼ねることもできる。

【0029】

着色層として、黒色層を設けると白黒（モノクロ）表示の液晶表示装置とすることができる。また、黒色層の代わりに赤色層、緑色層、青色層などの他のカラー色の着色層を用いるとそのカラー色を表示とすることができる。よって着色層の色を複数選択することでフルカラー表示の液晶表示装置とすることもできる。

【0030】

本明細書で開示する発明の構成の一形態は、高分子分散型液晶材料を含む液晶層を挟持する第1の基板及び第2の基板と、第1の基板と液晶層との間に設けられた平板状の第1の共通電極層と、第2の基板と液晶層との間に設けられた平板状、かつ透光性の第2の共通電極層と、第1の共通電極層と液晶層との間に積層して設けられる開口を有する構造体及び画素電極層とを有し、液晶層において画素電極層は構造体によって、第1の共通電極層と第2の共通電極層との間に配置される液晶表示装置である。

【0031】

本明細書で開示する発明の構成の他の一形態は、高分子分散型液晶材料を含む液晶層を挟持する第1の基板及び第2の基板と、第1の基板と液晶層との間に設けられた平板状、かつ透光性の第1の共通電極層と、第2の基板と液晶層との間に設けられた平板状、かつ透光性の第2の共通電極層と、第1の共通電極層と液晶層との間に積層して設けられる開口を有する構造体及び画素電極層と、第1の基板と第1の共通電極層との間に設けられた着色層とを有し、液晶層において画素電極層は構造体によって、第1の共通電極層と第2の

10

20

30

40

50

共通電極層との間に配置される液晶表示装置である。

【発明の効果】

【0032】

画素電極層を、第1の共通電極層と第2の共通電極層とで挟持された液晶層中央に配置することによって、第1の共通電極層、液晶層、及び画素電極層からなる第1の液晶素子と、画素電極層、液晶層、及び第2の共通電極層からなる第2の液晶素子という2つの光学素子を積層する構造とすることができる。

【0033】

よって、より良好な白表示を行うために液晶層の膜厚を厚くしても、液晶素子の駆動電圧を増加させることなく、液晶分子を応答させることができる。よって液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

10

【0034】

より視認性の良好で高画質な液晶表示装置を提供することができる。

【図面の簡単な説明】

【0035】

【図1】液晶表示装置の一形態を説明する図。

【図2】液晶表示装置の一形態を説明する図。

【図3】液晶表示装置の一形態を説明する図。

【図4】液晶表示装置の一形態を説明する図。

【図5】液晶表示モジュールの一形態を説明する図。

20

【図6】液晶表示モジュールの一形態を説明する図。

【図7】液晶表示装置に適用できるトランジスタの一形態を説明する図。

【図8】液晶表示装置に適用できるトランジスタ及びトランジスタの作製方法の一形態を説明する図。

【図9】液晶表示装置の一形態を説明する図。

【図10】液晶表示装置の一形態を説明する図。

【図11】液晶表示装置の駆動方法の一形態を説明するタイミングチャート。

【図12】液晶表示装置の駆動方法の一形態を説明するタイミングチャート。

【図13】液晶表示装置の駆動方法の一形態を説明する図。

【図14】電子機器を説明する図。

30

【図15】電子機器を説明する図。

【図16】液晶表示装置の一形態を説明する図。

【図17】液晶表示装置の電界モードの計算結果を説明する図。

【発明を実施するための形態】

【0036】

実施の形態について、図面を用いて詳細に説明する。但し、以下の説明に限定されず、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

40

【0037】

なお、第1、第2、第3などとして付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。また、本明細書において発明を特定するための事項として固有の名称を示すものではない。

【0038】

(実施の形態1)

本明細書で開示する発明の構成の一形態である液晶表示装置を、図1乃至図3を用いて説明する。図1(A)は液晶表示装置の平面図であり、図1(B)、図2(A)乃至(C)、及び図3は図1(A)における線A1-A2の断面図に対応する。なお、図1(A)の平面図は第1の基板200側を示したもので、液晶層208、第2の共通電極層231、

50

第 2 の基板 201 は省略している。図 1 乃至図 3 において液晶層 208 に対して第 2 の基板 201 側が視認側であり、第 1 の基板 200 側が視認側と反対側である。

【0039】

図 1 (A) (B) は、第 1 の共通電極層 232、画素電極層 230 (230a、230b、230c)、及び構造体 233 (233a、233b、233c) が設けられた第 1 の基板 200 と、第 2 の共通電極層 231 が設けられた第 2 の基板 201 とが、液晶層 208 を間に挟持して対向するように配置された液晶表示装置である。

【0040】

なお、図 1 (A) の平面図で示す画素電極層 230 は、開口パターンを有する形状であるために、図 1 (B)、図 2 (A) 乃至 (C)、及び図 3 の断面図においては分断された複数の画素電極層 230a、230b、230c として示されている。同様に図 1 (A) の平面図において画素電極層 230 下に形成される構造体 233 (図 1 (A) には図示せず) も開口パターンを有する形状であるために、図 1 (B)、図 2 (A) 乃至 (C)、及び図 3 の断面図においては分断された複数の構造体 233a、233b、233c として示されている。このように本明細書において開口パターンを有する画素電極層、構造体は平面図では連続した膜で示すが、平面図において開口を横断する線の断面図の場合、分断された複数の画素電極層、又は複数の構造体として示すものとする。

10

【0041】

液晶層 208 を挟持するように同じ固定電位を印加された第 1 の共通電極層 232 と第 2 の共通電極層 231 を設け、第 1 の共通電極層 232 及び第 2 の共通電極層 231 の間の液晶層 208 中に画素電極層 230a、230b、230c が設けられている。画素電極層 230a、230b、230c を液晶層 208 の中央に設けることで、画素電極層 230a、230b、230c は、第 1 の共通電極層 232 及び第 2 の共通電極層 231 それぞれと液晶層 208 を介して積層する構成となる。

20

【0042】

液晶層 208 を挟持する第 1 の共通電極層 232 及び第 2 の共通電極層 231 は平面状でかつ平坦 (フラット) な形状を有する。また、全画素に共通の電圧が供給される第 1 の共通電極層 232 及び第 2 の共通電極層 231 は、複数の画素を含む画素領域に連続する平板状の導電膜として形成することができる。

30

【0043】

一方、画素電極層 230 及び構造体 233 は平板状でなく、様々な開口パターン (スリット) を有する屈曲部や枝分かれした櫛歯状を含む形状であり、画素電極層 230 及び構造体 233 に設けられた開口に液晶層 208 を充填することができる。なお、画素電極層 230 及び構造体 233 の開口においては、第 1 の共通電極層 232 が露出する。

【0044】

第 1 の共通電極層 232 (第 2 の共通電極層 231 も同様) 及び画素電極層 230 の例を図 16 に示す。図 16 (A) 乃至 (D) のように、第 1 の共通電極層 232d 乃至 232g と画素電極層 230d 乃至 230g とは重なるように配置され、第 1 の共通電極層 232d 乃至 232g と画素電極層 230d 乃至 230g との間には構造体が形成されている。

40

【0045】

図 16 (A) 乃至 (D) の上面図に示すように、第 1 の共通電極層 232d 乃至 232g 上に様々なパターンに形成された画素電極層 230d 乃至 230g が形成されており、図 16 (A) では第 1 の共通電極層 232d 上の画素電極層 230d は屈曲したくの字形状であり、図 16 (B) では第 1 の共通電極層 232e 上の画素電極層 230e は同心円状の形状であり、図 16 (C) では第 1 の共通電極層 232f 上の画素電極層 230f は櫛歯状で電極同士がかみ合うような形状であり、図 16 (D) では第 1 の共通電極層 232g 上の画素電極層 230g は櫛歯状の形状である。なお、図示しないが、第 1 の共通電極層 232d 乃至 232g と対向する第 2 の共通電極層 231d 乃至 231g は第 1 の共通電極層 232d 乃至 232g と同様な平板状の導電層である。

50

【0046】

液晶層208として、高分子分散型液晶（PDL C（Polymer Dispersed Liquid Crystal）、高分子分散液晶、ポリマー分散型液晶ともいう）又は高分子ネットワーク型液晶（PNLC（Polymer Network Liquid Crystal））を用いて、液晶による光の散乱光を利用して白表示（明表示）を行う。液晶層208は、高分子ネットワークを形成する高分子層中に液晶粒が分散された構成となっている。

【0047】

高分子分散型液晶の動作原理を説明する。液晶層208において、画素電極層230a、230b、230cと第1の共通電極層232、第2の共通電極層231に電圧を印加しない場合（オフ状態ともいう）は、高分子層内に分散している液晶粒はランダムに配列し高分子の屈折率と液晶分子の屈折率とが異なるため、液晶粒によって、入射した光は散乱され、液晶層208は不透明な白濁した状態となる。よって視認側から確認できる表示も白表示となる。

10

【0048】

一方、画素電極層230a、230b、230cと第1の共通電極層232、第2の共通電極層231に電圧を印加した場合（オン状態ともいう）、液晶層208に電界が形成され、液晶粒内の液晶分子は電界方向に配列し高分子の屈折率と液晶分子短軸の屈折率とがほぼ一致するため、入射した光は液晶粒で散乱されず、液晶層208を透過する。よって、液晶層208は透光性となり透明な状態となる。

20

【0049】

液晶層208を介して積層する画素電極層230と、第1の共通電極層232と、第2の共通電極層231との距離は、画素電極層230、第1の共通電極層232及び第2の共通電極層231にそれぞれ所定の電圧を印加した時、画素電極層230と第1の共通電極層232間、及び画素電極層230と第2の共通電極層231間に介在する液晶層208の液晶が応答する距離とする。また、該距離に応じて印加する電圧を適宜制御する。

【0050】

構造体233をどちらか一方の共通電極層（本実施の形態では、第1の基板200に設けられる第1の共通電極層232とする）上に液晶層208に突出するように設け、該構造体233上に画素電極層230を設けることで画素電極層230を液晶層中に配置することができる。また、画素電極層230の液晶層208における位置及び形状は、構造体233の膜厚及び形状を選択することで制御することができる。

30

【0051】

液晶層208により均一な電界を形成するため、画素電極層230は液晶層において第1の共通電極層232及び第2の共通電極層231と同間隔（距離）を有して配置されることが好ましい。よって、画素電極層230下に形成される構造体233の膜厚は、液晶層208の厚さの最大値（液晶表示装置のセルギャップともいう）のほぼ半分程度とすることが好ましい。

【0052】

本明細書の液晶表示装置においては、白表示を、液晶層208中にランダムに配列し分散する液晶粒が入射光を散乱することによって行う。紙面に近いような良好な白表示を行うためには、強い光散乱強度を有する液晶層208とすることが好ましい。液晶層208の光散乱強度は、液晶層208中に分散する液晶粒への光の衝突回数が多いほど強くなるため、液晶層208の膜厚を厚くして、液晶層208により多くの液晶粒を含ませることで、液晶層208へ入射する光の液晶粒への衝突回数を増加させ、液晶層208における光散乱強度を高めることが効果的である。

40

【0053】

しかし、液晶層208の膜厚を大きくすると、今度は液晶分子を応答させ、該液晶素子を駆動させるためにより高い駆動電圧が必要となり、消費電力が増加してしまう。また、液晶層208の膜厚を厚くした液晶素子で駆動電圧を低くすると、オン状態の液晶素子にお

50

いて液晶分子の応答が不十分となり光の透過率が低下してしまうので、液晶表示装置の低コントラスト化を招く。

【0054】

画素電極層230を、第1の共通電極層232と第2の共通電極層231とで挟持された液晶層208中央に配置することによって、第1の共通電極層232、液晶層208、及び画素電極層230からなる第1の液晶素子と、画素電極層230、液晶層208、及び第2の共通電極層231からなる第2の液晶素子という2つの光学素子を積層する構造とすることができる。

【0055】

液晶表示装置における電界の印加状態を計算した結果を、図17(B)に示す。計算は、シンテック社製、LCD Master、2s Benchを用いて行った。

10

【0056】

図17(A)は計算した液晶表示装置の構成を示す図である。図17(A)は図1(B)の構造に対応している。構造体233a、233b、233cとしては誘電率4の絶縁体を用い、断面の幅は5 μ mとした。構造体233a、233b、233cの膜厚(高さ)は10 μ mである。なお、ここでいう構造体233a、233b、233cの膜厚(高さ)は底面(第1の基板200)からの最大値である。

【0057】

図17(A)(B)において、第1の基板200上に形成された第1の共通電極層232と、第2の基板201上に形成された第2の共通電極層231とが液晶層208を挟持して配置されている。また第1の共通電極層232上に構造体233a、233b、233c、及び画素電極層230a、230b、230cが積層されている。画素電極層230a、230b、230c、第1の共通電極層232、第2の共通電極層231の膜厚は0.5 μ mである。セルギャップ(液晶層の最大膜厚)に相当する第1の基板200から第2の基板201までの距離は20 μ mである。

20

【0058】

図17(A)の構造に対して、第1の共通電極層232、第2の共通電極層231を0V、画素電極層230a、230b、230cは10Vの設定として計算した計算結果を図17(B)に示す。

【0059】

図17(B)において、実線は等電位線を示しており、等電位線は第1の共通電極層232と画素電極層230a、230b、230c、画素電極層230a、230b、230cと第2の共通電極層231の間に第1の基板200及び第2の基板201表面と平行に形成されている。

30

【0060】

電界は等電位線と垂直に発現するので、図17(B)に示すように、液晶層208中に第1の基板200及び第2の基板201に垂直な方向(縦方向)の電界が加わっていることが確認できる。

【0061】

よって、液晶層208において、第1の共通電極層232と画素電極層230との間に介在する液晶層208は、第1の共通電極層232と画素電極層230との間に形成される電界によって制御され、画素電極層230と第2の共通電極層231との間に介在する液晶層208は画素電極層230と第2の共通電極層231との間に形成される電界によってそれぞれ制御される。液晶層208は第1の液晶素子と第2の液晶素子とを積層することで厚くすることができるために、高い光散乱効果を得ることができ、良好な白表示を行うことが可能となる。さらに、該第1の液晶素子と該第2の液晶素子とは回路としては並列なため、該第1の液晶素子と該第2の液晶素子とを駆動させる電圧は、第1の液晶素子又は第2の液晶素子どちらか1つを駆動させるための電圧と変わらない。

40

【0062】

よって、より良好な白表示を行うために液晶層208の膜厚を厚くしても、液晶素子の駆

50

動電圧を増加させることなく、液晶分子を応答させることができる。よって液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【0063】

液晶層208として用いることのできる高分子分散型液晶は、液晶を高分子中に分散させた層を液晶層として用いる液晶方式である。液晶は、該径が約0.1μm以上20μm以下（代表的には1μm程度）の微小粒である。なお、駆動方法としてはPDL C（Polymer Dispersed Liquid Crystal）モードを用いる。

【0064】

また、高分子ネットワーク型液晶（PNLC（Polymer Network Liquid Crystal））を用いてもよい。高分子ネットワーク型液晶モードは、高分子ネットワーク中に液晶が連続的に配置された層を液晶層として用いる液晶方式である。

10

【0065】

液晶層208は、高分子ネットワークを形成する高分子層中に液晶粒が分散された構成となっており、液晶粒としては、ネマティック液晶を用いることができる。

【0066】

また、高分子層（ポリマー層）としては光硬化樹脂を用いることができる。光硬化樹脂は、アクリレート、メタクリレートなどの単官能モノマーでもよく、ジアクリレート、トリアクリレート、ジメタクリレート、トリメタクリレートなどの多官能モノマーでもよく、これらを混合させたものでもよい。また、液晶性のもので非液晶性のものでよく、両者を混合させてもよい。光硬化樹脂は、用いる光重合開始剤の反応する波長の光で硬化する樹脂を選択すれば良く、代表的には紫外線硬化樹脂を用いることができる。

20

【0067】

例えば、液晶層208は、ネマティック液晶を用いた液晶粒、光硬化樹脂を用いた高分子層、及び光重合開始剤を含む液晶材料に、光硬化樹脂、及び光重合開始剤が反応する波長の光を照射して硬化し、形成することができる。

【0068】

光重合開始剤は、光照射によってラジカルを発生させるラジカル重合開始剤でもよく、酸を発生させる酸発生剤でもよく、塩基を発生させる塩基発生剤でもよい。

【0069】

液晶層208を形成する方法として、ディスペンサ法（滴下法）や、第1の基板200と第2の基板201とを貼り合わせてから毛細管現象を用いて液晶を注入する注入法を用いることができる。

30

【0070】

液晶層208の厚さであるセルギャップは5μm以上30μm以下（好ましくは10μm以上20μm以下）とすればよい。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ（膜厚）の最大値とする。

【0071】

構造体233は絶縁性材料（有機材料及び無機材料）を用いた絶縁体で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。なお、構造体233は複数の薄膜の積層構造であってもよい。

40

【0072】

構造体233の形状は、柱状、錐形の先端が平面である断面が台形の形状、錐形の先端が丸いドーム状などを用いることができる。本明細書において構造体は第1の共通電極層232と画素電極層230との間に設けられ、第1の共通電極層232と画素電極層230とを絶縁するので、第1の共通電極層232と画素電極層230とが接しにくい形状とすることが好ましい。

【0073】

例えば、図3に示すように断面が概略台形の形状であっても第1の共通電極層232と接する底面より、画素電極層230と接する底面の方が面積の大きい逆テーパー形状を有す

50

る柱状の構造体 238a、238b、238c などが好ましい。図 3 に示すような逆テーパー形状を有する柱状の構造体 238a、238b、238c であると、柱状の構造体 238a、238b、238c の開口に充填する液晶領域を広くすることができるので、開口においてより多くの液晶分子を応答させることができる。

【0074】

構造体の形成方法は特に限定されず、材料に応じて、蒸着法、スパッタリング法、CVD 法などの乾式法、又はスピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法）、ナノインプリント、各種印刷法（スクリーン印刷、オフセット印刷）等などの湿式法を用い、必要に応じてエッチング法（ドライエッチング又はウエットエッチング）により所望のパターンに加工すればよい。例えば感光性の有機樹脂にフォトリソグラフィ工程を行って構造体を形成することができる。

10

【0075】

また、構造体は複数の突出した凸部を有する連続膜であってもよく、平坦な層間膜上にリブ状の凸部を配列することで凹凸を形成してもよい。

【0076】

なお、構造体上に形成される画素電極層の形状は、該構造体の形状が反映され、またエッチング加工方法にも影響をうける。

【0077】

構造体は、絶縁膜などの膜を形成し、選択的にエッチング加工を行うことで形成すればよい。例えば感光性の有機樹脂にフォトリソグラフィ工程を行って構造体を形成することができる。

20

【0078】

構造体は可視光の光に対して透光性を有する材料を用いると、液晶層が透明な状態になった場合、構造体の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。また、構造体を黒や他の着色された材料で形成し、黒色層や着色層としてもよい。

【0079】

液晶層 208 が透光性（透明な状態）となった場合は、視認側から確認できる表示は、液晶層 208 の前後に設けられる材料に依存する。よって、液晶層 208 の向こう側（視認側と反対側）に黒色層（又は白黒以外の他の色の着色層）を設けておくと、黒色層（又は着色層）が視認できる。このため視認側で確認できる表示面において該画素は、黒色（又は着色層の色）を表示しているようになり黒表示（又は着色層の色表示）（暗表示）を行うことができる。

30

【0080】

画素電極層 230 は、反射性を有する導電層で形成してもよいし、透光性を有する導電層で形成してもよい。白表示を行う際、画素電極層 230 が反射性を有すると、入射した光が散乱されず液晶層 208 を透過したとしても、画素電極層 230 によってまた液晶層 208 側に反射されるので、液晶層 208 で効率よく光が散乱され、白表示の視認性を向上できる。一方、画素電極層 230 が透光性を有すると、液晶層 208 が透明な状態になった場合、画素電極層 230 の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。

40

【0081】

液晶層 208 に対して視認側に設ける第 2 の共通電極層 231 は、透光性を有する導電性材料を用いる。

【0082】

第 1 の共通電極層 232 は、反射性を有する導電層で形成してもよいし、透光性を有する導電層で形成してもよい。白表示を行う際、第 1 の共通電極層 232 が反射性を有すると、入射した光が散乱されず液晶層 208 を透過したとしても、第 1 の共通電極層 232 によってまた液晶層 208 側に反射されるので、液晶層 208 で効率よく光が散乱され、白表示の視認性を向上できる。一方、第 1 の共通電極層 232 が透光性を有すると、液晶層 208 が透明な状態になった場合、第 1 の共通電極層 232 の下（視認側と反対側）に設

50

ける黒色層（又は着色層）や着色された基板による表示を妨げない構成とすることができる。

【0083】

図2（A）乃至（C）に、黒色を呈する膜を設けた液晶表示装置の例を示す。図2（A）は、第1の基板200と透光性の第1の共通電極層232の間に黒色層235を設ける例である。オン状態において液晶層208が透光性（透明な状態）となった場合、第2の基板201側から、液晶層208及び第1の共通電極層232を透過して黒色層235が視認できるため、視認側で確認できる表示面では黒表示となる。

【0084】

また、液晶表示装置に含まれる構造体、電極層、基板などを黒色（又は白黒以外の他の色の着色層）として黒（又は白黒以外の他の色）表示を行ってもよい。図2（B）は構造体236a、236b、236cを、黒色を呈する材料で形成し、黒色を呈する構造体236a、236b、236cとする例である。オン状態において液晶層208が透光性（透明な状態）となった場合、第2の基板201側から、液晶層208及び画素電極層230a、230b、230cを透過して黒色を呈する構造体236a、236b、236cが視認できるため、視認側で確認できる表示面では黒表示となる。視認可能な黒色（着色）の領域の位置や面積は、黒色を呈する構造体236a、236b、236cの形状や配置によって制御することができる。黒色を呈する構造体236a、236b、236cは液晶層208透過時に黒表示となるため、画素内においてその位置や面積を制御することで黒表示時の画像を調節することができる。

【0085】

黒色層235、黒色を呈する構造体236a、236b、236cは、例えば、黒色の有機樹脂を用いることができ、感光性又は非感光性のポリイミドなどの樹脂材料に、顔料系の黒色樹脂やカーボンブラック、チタンブラック等を混合させて形成すればよい。また、黒色層235として光を吸収する遮光性の金属膜を用いることもでき、例えばクロムなどを用いればよい。

【0086】

黒色層235、黒色を呈する構造体236a、236b、236cの形成方法は特に限定されず、材料に応じて、蒸着法、スパッタ法、CVD法などの乾式法、又はスピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）などの湿式法を用い、必要に応じてエッチング法（ドライエッチング又はウェットエッチング）により所望のパターンに加工すればよい。

【0087】

図2（A）（B）に示す液晶表示装置は、黒色層を設けるため黒表示を行う白黒（モノクロ）表示の液晶表示装置であるが、黒色層の代わりに赤色層、緑色層、青色層などの他のカラー色を用いるとそのカラー色の表示とすることができる。例えば、黒色層、赤色層、緑色層、及び青色層を、液晶層208に電界が形成され液晶層208が透光性になった時視認できる位置に設ければカラー表示を行う液晶表示装置とすることができる。着色色としては、赤色、緑色、青色などの他、シアン、マゼンダ、イエロー（黄）などを用いてもよい。

【0088】

また図2（C）は黒色層を設けずに、黒色の導電性材料により形成された黒色を呈する第1の共通電極層237を用いる例である。第1の共通電極層237は透過率の低い材料を用いるとよく、例えばクロムなどを用いて形成することができる。図2（C）においても液晶層208に電界が形成され液晶層208が透光性になった時、黒色の第1の共通電極層237が視認できるので、黒表示を行うことができる。また、画素電極層230a、230b、230cを黒色の導電材料を用いて黒色を呈する電極としてもよい。

【0089】

勿論構造体及び黒色層（着色層）の配置及び形状は本実施の形態に限定されず、適宜設定すればよい。なお、黒色層（着色層）の色表示を液晶層が透光性となった時に視認できる

10

20

30

40

50

ように、黒色層（着色層）は、視認側から見て液晶層より背後に配置し、かつ液晶層と黒色層（着色層）との間に設けられる構成部材（薄膜）は、少なくとも一部に透光性を有する必要がある。

【0090】

画素電極層230、又は第1の共通電極層232として反射性を有する導電性材料を用いる場合、例えば、タングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

10

【0091】

画素電極層230、第1の共通電極層232として透光性を有する導電性材料を用いる場合、及び第2の共通電極層231は、例えば、インジウム錫酸化物（ITO）、酸化インジウムに酸化亜鉛（ZnO）を混合したIZO（indium zinc oxide）、酸化インジウムに酸化珪素（SiO₂）を混合した導電性材料、有機インジウム、有機スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物を用いて形成することができる。

【0092】

第1の基板200、第2の基板201にはバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板、石英基板、プラスチック基板などを用いることができる。

20

【0093】

以上のように、液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【0094】

より視認性の良好で高画質な液晶表示装置を提供することができる。

【0095】

また、高分子分散型液晶は、あらかじめ液晶を配向させず、かつ入射した光に偏光を行わないため、配向膜及び偏光板を設けなくてもよい。

【0096】

従って、高分子分散型液晶を用いた液晶表示装置は、配向膜及び偏光板を設けないため、配向膜及び偏光板による光の吸収がなく、より高輝度な明るい表示画面とすることができる。よって、光の利用効率がよいため、低消費電力化にもなる。配向膜及び偏光板にかかる工程やコストを削減することができ、より高スループット、低コストを実現できる。また配向膜を設けないためラビング処理も不要となり、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置を歩留まりよく作製でき、生産性を向上させることが可能となる。特に、トランジスタは、静電気の影響によりトランジスタの電気的な特性が著しく変動して設計範囲を逸脱する恐れがある。よってトランジスタを有する液晶表示装置に高分子分散型液晶材料を用いることはより効果的である。

30

40

【0097】

（実施の形態2）

本明細書に開示する発明を適用したアクティブマトリクス型の液晶表示装置の例を、図4を用いて説明する。

【0098】

図4（A）は液晶表示装置の平面図であり1画素分の画素を示している。図4（B）は図4（A）の線X1-X2における断面図である。

【0099】

図4（A）において、複数のソース配線層（ソース電極層405aを含む）が互いに平行（図中上下方向に延伸）かつ互いに離間した状態で配置されている。複数のゲート配線層

50

(ゲート電極層 401を含む)は、ソース配線層に略直交する方向(図中左右方向)に延伸し、かつ互いに離間するように配置されている。容量配線層 408は、複数のゲート配線層それぞれに隣接する位置に配置されており、ゲート配線層に概略平行な方向、つまり、ソース配線層に概略直交する方向(図中左右方向)に延伸している。ソース配線層と、ゲート配線層とによって、略長方形の空間が囲まれているが、この空間に液晶表示装置の第1の共通電極層である第2の電極層 449、構造体 445、画素電極層である第1の電極層 447が配置され、液晶層 444を介して第2の共通電極層である第3の電極層 448が配置されている。画素電極層を駆動するトランジスタ 460は、図中左上の角に配置されている。画素電極層及びトランジスタは、マトリクス状に複数配置されている。

【0100】

なお、図4(A)の平面図は素子基板である第1の基板 441側を示したもので、液晶層 444、第3の電極層 448、第2の基板 442は省略している。

【0101】

図4の液晶表示装置において、トランジスタ 460に電氣的に接続する第1の電極層 447が画素電極層として機能し、第2の電極層 449が第1の共通電極層として機能し、第3の電極層 448が第2の共通電極層として機能する。なお、第1の電極層 447、第2の電極層 449、及び容量配線層 408によって容量が形成されている。

【0102】

画素電極層(第1の電極層 447)には、トランジスタ 460の半導体層と電氣的に接続するドレイン電極層 405b、及び配線層 446を介して、画像信号の電位が与えられる。一方、液晶素子の共通電極層(第2の電極層 449、第3の電極層 448)には、画素電極層(第1の電極層 447)に供給される画像信号の電位に対して基準となる固定電位(一例としてはグラウンド電位(接地電位))が与えられる。共通電位はデータとして送られる画像信号の中間電位近傍でフリッカーの生じないレベルに設定すると好ましい。また、共通電極層(第2の電極層 449、第3の電極層 448)とはフローティング状態(電氣的に孤立した状態)として動作させることも可能である。

【0103】

本実施の形態では、第1の電極層 447は、第2の電極層 449と同工程で形成される配線層 446を介してトランジスタ 460のドレイン電極層 405bと接し、構造体 445上にまで連続的に成膜される例であるが、ドレイン電極層 405bに達する開口を形成し、該開口において第1の電極層 447が直接ドレイン電極層 405bと接する構成としてもよい。

【0104】

図4は、トランジスタ 460上に層間膜 417を介して第2の電極層 449、構造体 445、第1の電極層 447が設けられた第1の基板 441と、第3の電極層 448が設けられた第2の基板 442とが、液晶層 444を間に挟持して対向するように配置された液晶表示装置である。

【0105】

液晶層 444を介して積層する第1の電極層 447と、第2の電極層 449と、第3の電極層 448との距離は、第1の電極層 447、第2の電極層 449及び第3の電極層 448にそれぞれ所定の電圧を印加した時、第1の電極層 447と第2の電極層 449間、及び第1の電極層 447と第3の電極層 448間に介在する液晶層 444の液晶が応答する距離とする。また、該距離に応じて印加する電圧を適宜制御する。

【0106】

構造体 445をどちらか一方の共通電極層(本実施の形態では、第1の基板 441に設けられる第2の電極層 449とする)上に液晶層 444に突出するように設け、該構造体 445上に第1の電極層 447を設けることで第1の電極層 447を液晶層 444中に配置することができる。また、第1の電極層 447の液晶層 444における位置及び形状は、構造体 445の膜厚及び形状を選択することで制御することができる。

【0107】

10

20

30

40

50

本実施の形態では、構造体 4 4 5 及び第 1 の電極層 4 4 7 は図 4 (A) に示すように開口パターンを有する形状であり、該開口は構造体 4 4 5 及び第 1 の電極層 4 4 7 においてまだら模様のように設けられている例である。構造体 4 4 5 及び第 1 の電極層 4 4 7 に設けられた開口に液晶層 4 4 4 を充填することができる。構造体 4 4 5 は実施の形態 1 に示す構造体 2 3 3 と同様な材料及び方法により形成すればよい。

【 0 1 0 8 】

液晶層 4 4 4 により均一な電界を形成するため、第 1 の電極層 4 4 7 は液晶層において第 2 の電極層 4 4 9 及び第 3 の電極層 4 4 8 と同間隔 (距離) を有して配置されることが好ましい。よって、第 1 の電極層 4 4 7 下に形成される構造体 4 4 5 の膜厚は、液晶層 4 4 4 の厚さの最大値 (液晶表示装置のセルギャップともいう) のほぼ半分程度とすることが

10

【 0 1 0 9 】

一方、第 2 の電極層 4 4 9 及び第 3 の電極層 4 4 8 は平面状でかつ平坦 (フラット) な形状を有する。また、全画素に共通の電圧が供給される第 2 の電極層 4 4 9 及び第 3 の電極層 4 4 8 は、複数の画素を含む画素領域に連続する平板状の導電膜として形成することができる。

【 0 1 1 0 】

液晶層 4 4 4 として、高分子分散型液晶 (P D L C) を用いる。また、又は高分子ネットワーク液晶 (P N L C) を用いてもよい。液晶層 4 4 4 は実施の形態 1 で示した液晶層 2 0 8 と同様の材料及び方法により形成すればよい。

20

【 0 1 1 1 】

液晶層 4 4 4 において、第 1 の電極層 4 4 7、第 2 の電極層 4 4 9、及び第 3 の電極層 4 4 8 に電圧を印加しない場合 (オフ状態ともいう) は、高分子層内に分散している液晶粒はランダムに配列し高分子の屈折率と液晶分子の屈折率とが異なるため、液晶粒によって、入射した光は散乱され、液晶層 4 4 4 は不透明な白濁した状態となる。よって視認側から確認できる表示も白表示となる。

【 0 1 1 2 】

一方、第 1 の電極層 4 4 7、第 2 の電極層 4 4 9、及び第 3 の電極層 4 4 8 に電圧を印加した場合 (オン状態ともいう)、液晶層 4 4 4 に電界が形成され、液晶粒内の液晶分子は電界方向に配列し高分子の屈折率と液晶分子短軸の屈折率とがほぼ一致するため、入射した光は液晶粒で散乱されず、液晶層 4 4 4 を透過する。よって、液晶層 4 4 4 は透光性となり透明な状態となる。

30

【 0 1 1 3 】

本明細書の液晶表示装置においては、白表示を、液晶層 4 4 4 中にランダムに配列し分散する液晶粒が入射光を散乱することによって行う。紙面に近いような良好な白表示を行うためには、強い光散乱強度を有する液晶層 4 4 4 とすることが好ましい。液晶層 4 4 4 の光散乱強度は、液晶層 4 4 4 中に分散する液晶粒への光の衝突回数が多いほど強くなるため、液晶層 4 4 4 の膜厚を厚くして、液晶層 4 4 4 により多くの液晶粒を含ませることで、液晶層 4 4 4 へ入射する光の液晶粒への衝突回数を増加させ、液晶層 4 4 4 における光散乱強度を高めることが効果的である。

40

【 0 1 1 4 】

しかし、液晶層 4 4 4 の膜厚を大きくすると、今度は液晶分子を応答させ、該液晶素子を駆動させるために高い駆動電圧が必要となり、消費電力が増加してしまう。また、液晶層 4 4 4 の膜厚を厚くした液晶素子で駆動電圧を低くすると、オン状態の液晶素子において液晶分子の応答が不十分となり光の透過率が低下してしまうので、液晶表示装置の低コントラスト化を招く。

【 0 1 1 5 】

第 1 の電極層 4 4 7 を、第 2 の電極層 4 4 9 と第 3 の電極層 4 4 8 とで挟持された液晶層 4 4 4 中央に配置することによって、第 2 の電極層 4 4 9、液晶層 4 4 4、及び第 1 の電極層 4 4 7 からなる第 1 の液晶素子と、第 1 の電極層 4 4 7、液晶層 4 4 4、及び第 3 の

50

電極層 4 4 8 からなる第 2 の液晶素子という 2 つの光学素子を積層する構造とすることができる。

【 0 1 1 6 】

よって、液晶層 4 4 4 において、第 2 の電極層 4 4 9 と第 1 の電極層 4 4 7 との間に介在する液晶層 4 4 4 は、第 2 の電極層 4 4 9 と第 1 の電極層 4 4 7 との間に形成される電界によって制御され、第 1 の電極層 4 4 7 と第 3 の電極層 4 4 8 との間に介在する液晶層 4 4 4 は第 1 の電極層 4 4 7 と第 3 の電極層 4 4 8 との間に形成される電界によってそれぞれ制御される。液晶層 4 4 4 は第 1 の液晶素子と第 2 の液晶素子とを積層することで厚くすることができるために、高い光散乱効果を得ることができ、良好な白表示を行うことが可能となる。さらに、該第 1 の液晶素子と該第 2 の液晶素子とは回路としては並列なため、該第 1 の液晶素子と該第 2 の液晶素子とを駆動させる電圧は、第 1 の液晶素子又は第 2 の液晶素子どちらか 1 つを駆動させるための電圧と変わらない。

10

【 0 1 1 7 】

よって、より良好な白表示を行うために液晶層 4 4 4 の膜厚を厚くしても、液晶素子の駆動電圧を増加させることなく、液晶分子を応答させることができる。よって液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【 0 1 1 8 】

液晶層 4 4 4 の厚さであるセルギャップは $5\ \mu\text{m}$ 以上 $30\ \mu\text{m}$ 以下（好ましくは $10\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下）とすればよい。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ（膜厚）の最大値とする。

20

【 0 1 1 9 】

構造体は可視光の光に対して透光性を有する材料を用いると、液晶層が透明な状態になった場合、構造体の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。また、構造体を黒や他の着色された材料で形成し、黒色層や着色層としてもよい。

【 0 1 2 0 】

液晶層 4 4 4 が透光性（透明な状態）となった場合は、視認側から確認できる表示は、液晶層 4 4 4 の前後に設けられる材料に依存する。よって、液晶層 4 4 4 の向こう側（視認側と反対側）に黒色層（又は白黒以外の他の色の着色層）を設けておくと、黒色層（又は着色層）が視認できる。このため視認側で確認できる表示面において該画素は、黒色（又は着色層の色）を表示しているようになり黒表示（又は着色層の色表示）（暗表示）を行うことができる。

30

【 0 1 2 1 】

着色層として、黒色層を設けると白黒（モノクロ）表示の液晶表示装置とすることができる。また、黒色層の代わりに赤色層、緑色層、青色層などの他のカラー色の着色層を用いるとそのカラー色を表示とすることができる。よって着色層の色を複数選択することでフルカラー表示の液晶表示装置とすることもできる。

【 0 1 2 2 】

図 4 では層間膜 4 1 7 に黒色を呈する黒色層を用いて黒表示を行う白黒（モノクロ）表示の液晶表示装置の例であるが、黒色層の代わりに赤色層、緑色層、青色層などの他のカラー色を用いるとそのカラー色の表示とすることができる。

40

【 0 1 2 3 】

第 1 の電極層 4 4 7 は、反射性を有する導電層で形成してもよいし、透光性を有する導電層で形成してもよい。白表示を行う際、第 1 の電極層 4 4 7 が反射性を有すると、入射した光が散乱されず液晶層 4 4 4 を透過したとしても、第 1 の電極層 4 4 7 によってまた液晶層 4 4 4 側に反射されるので、液晶層 4 4 4 で効率よく光が散乱され、白表示の視認性を向上できる。一方、第 1 の電極層 4 4 7 が透光性を有すると、液晶層 4 4 4 が透明な状態になった場合、第 1 の電極層 4 4 7 の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。また、第 1 の電極層 4 4 7 は黒色の導電材料を用いて黒色を呈する導電層で形成し黒色層としての機能を兼ねさせてもよい。

【 0 1 2 4 】

50

第2の電極層449は、反射性を有する導電層で形成してもよいし、透光性を有する導電層で形成してもよい。白表示を行う際、第2の電極層449が反射性を有すると、入射した光が散乱されず液晶層444を透過したとしても、第2の電極層449によってまた液晶層444側に反射されるので、液晶層444で効率よく光が散乱され、白表示の視認性を向上できる。一方、第2の電極層449が透光性を有すると、液晶層444が透明な状態になった場合、第2の電極層449の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。

【0125】

液晶層444に対して視認側に設ける第3の電極層448は、透光性を有する導電性材料を用いる。

10

【0126】

トランジスタ460は逆スタガ型の薄膜トランジスタであり、絶縁表面を有する基板である第1の基板441上に、ゲート電極層401、ゲート絶縁層402、半導体層403、ソース電極層405a、ドレイン電極層405bを含む。

【0127】

トランジスタ460を覆い、半導体層403に接する絶縁膜407、保護絶縁層である絶縁層409が設けられ、絶縁層409上に層間膜417が積層されている。

【0128】

層間膜417の形成法は、特に限定されず、その材料に応じて、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ロールコート、カーテンコート、ナイフコート等を用いることができる。

20

【0129】

第1の基板441と第2の基板442との固着工程は、液晶層444を間に挟持させてシール材によって行う。

【0130】

シール材としては、代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。代表的には、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。また、光（代表的には紫外線）重合開始剤、熱硬化剤、フィラー、カップリング剤を含んでもよい。

【0131】

下地膜となる絶縁膜を第1の基板441とゲート電極層401の間に設けてもよい。下地膜は、第1の基板441からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

30

【0132】

ゲート電極層401の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【0133】

例えば、ゲート電極層401の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、または銅層上にモリブデン層を積層した2層構造、または銅層上に窒化チタン層若しくは窒化タンタル層を積層した2層構造、窒化チタン層とモリブデン層とを積層した2層構造とすることが好ましい。3層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した構造とすることが好ましい。

40

【0134】

ゲート絶縁層402は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハ

50

フニウム層を単層で又は積層して形成することができる。また、ゲート絶縁層402として、有機シランガスを用いたCVD法により酸化シリコン層を形成することも可能である。有機シランガスとしては、珪酸エチル(TEOS:化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)、テトラメチルシラン(TMS:化学式 $\text{Si}(\text{CH}_3)_4$)、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン($\text{SiH}(\text{OC}_2\text{H}_5)_3$)、トリスジメチルアミノシラン($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$)等のシリコン含有化合物を用いることができる。

【0135】

半導体層、電極層、配線層の作製工程において、薄膜を所望の形状に加工するためにエッチング工程を用いる。エッチング工程は、ドライエッチングやウエットエッチングを用いることができる。

10

【0136】

ドライエッチングに用いるエッチング装置としては、反応性イオンエッチング法(RIE法)を用いたエッチング装置や、ECR(Electron Cyclotron Resonance)やICP(Inductively Coupled Plasma)などの高密度プラズマ源を用いたドライエッチング装置を用いることができる。

【0137】

所望の加工形状にエッチングできるように、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節する。

20

【0138】

所望の加工形状にエッチングできるように、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度等)を適宜調節する。

【0139】

ソース電極層405a、ドレイン電極層405bの材料としては、Al、Cr、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。また、熱処理を行う場合には、この熱処理に耐える耐熱性を導電膜に持たせることが好ましい。例えば、Al単体では耐熱性が劣り、また腐蝕しやすい等の問題点があるので耐熱性導電性材料と組み合わせて形成する。Alと組み合わせる耐熱性導電性材料としては、チタン(Ti)、タンタル(Ta)、タングステン(W)、モリブデン(Mo)、クロム(Cr)、ネオジム(Nd)、スカンジウム(Sc)から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜、または上述した元素を成分とする窒化物で形成する。

30

【0140】

なお、トランジスタ460の半導体層403は一部のみがエッチングされ、溝部(凹部)を有する半導体層の例である。

【0141】

トランジスタ460を覆う絶縁膜407、絶縁層409は、乾式法や湿式法で形成される無機絶縁膜、有機絶縁膜を用いることができる。例えば、CVD法やスパッタリング法などを用いて得られる窒化シリコン膜、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化タンタル膜などを用いることができる。また、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、PSG(リンガラス)、BPSG(リンボロンガラス)等を用いることができる。

40

【0142】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基(例えばアルキル基やアリール基)やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。シロキサン系樹脂は塗布法により成膜し、焼成することによって絶縁膜407として用いることができる。

50

【 0 1 4 3 】

なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁膜 4 0 7、絶縁層 4 0 9 を形成してもよい。例えば、無機絶縁膜上に有機樹脂膜を積層する構造としてもよい。

【 0 1 4 4 】

また、多階調マスクにより形成した複数（代表的には二種類）の厚さの領域を有するレジストマスクを用いると、レジストマスクの数を減らすことができるため、工程簡略化、低コスト化が図れる。

【 0 1 4 5 】

以上のように、高分子分散型液晶材料を用いた液晶表示装置において、コントラスト比を高めることができる。

10

【 0 1 4 6 】

以上のように、液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【 0 1 4 7 】

より視認性の良好で高画質な液晶表示装置を提供することができる。

【 0 1 4 8 】

また、高分子分散型液晶は、あらかじめ液晶を配向させず、かつ入射した光に偏光を行わないため、配向膜及び偏光板を設けなくてもよい。

【 0 1 4 9 】

20

従って、高分子分散型液晶を用いた液晶表示装置は、配向膜及び偏光板を設けないため、配向膜及び偏光板による光の吸収がなく、より高輝度な明るい表示画面とすることができる。よって、光の利用効率がよいため、低消費電力化にもなる。配向膜及び偏光板にかかる工程やコストを削減することができ、より高スループット、低コストを実現できる。また配向膜を設けないためラビング処理も不要となり、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置を歩留まりよく作製でき、生産性を向上させることが可能となる。特に、トランジスタは、静電気の影響によりトランジスタの電気的な特性が著しく変動して設計範囲を逸脱する恐れがある。よってトランジスタを有する液晶表示装置に高分子分散型液晶材料を用いることはより効果的である。

30

【 0 1 5 0 】

（実施の形態 3）

本実施の形態では、実施の形態 1 又は実施の形態 2 に組み合わせることさらに低消費電力化を図れる液晶表示装置の駆動方法を示す。実施の形態 1 と同一部分又は同様な機能を有する部分、及び工程は、実施の形態 1 と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【 0 1 5 1 】

液晶表示装置は、複数のフレーム期間に時分割した複数の画像を高速に切り替えて動作させて画面に表示を行う。しかし、複数のフレーム期間に時分割した複数の画像を高速に切り替えて動作させていても、連続するフレーム期間、例えば n フレーム目と、 $(n + 1)$ フレーム目とで変化しない画像表示（静止画表示ともいう）の場合がある。なお本明細書では、静止画表示の時に表示される画像を静止画像ともよぶ。

40

【 0 1 5 2 】

本実施の形態では、連続するフレームの画像信号が異なる表示（動画表示ともいう）の場合は、各フレーム毎に画像信号が書き込むが、連続するフレームの画像信号が同一な静止画表示の場合は、新たに画像信号は書き込まず、液晶素子に電圧を印加する画素電極及び共通電極の電位を浮遊状態（フローティング）にして液晶素子にかかる電圧を保持し、新たに電位を供給することなく静止画の表示を行う表示モードを用いる。なお、本明細書において、動画表示とは、連続するフレームの画像信号が異なり、新たに画像データを書き込む必要のある表示の場合をいい、1 フレームの書き換えであっても動画表示を行うとい

50

うこととする。

【0153】

本実施の形態における液晶表示装置、及び液晶表示装置の表示モードの切り替えについて、図9乃至図13を用いて説明する。

【0154】

本実施の形態の液晶表示装置100の各構成を、図9のブロック図を用いて説明する。液晶表示装置100は、画素において外光の反射を利用して表示を行う反射型液晶表示装置であり、画像処理回路110、電源116、及び表示パネル120を有する。

【0155】

液晶表示装置100は、接続された外部機器から画像信号（画像信号Data）が供給されている。なお、電源電位（高電源電位Vdd、低電源電位Vss、及び共通電位Vcom）は液晶表示装置の電源116をオン状態として電力供給を開始することによって供給され、制御信号（スタートパルスSP、及びクロック信号CK）は表示制御回路113によって供給される。また、電源電位（高電源電位Vdd、低電源電位Vss、及び共通電位Vcom）の供給の停止は、電源116をオフ状態とし表示パネルへの電源電位の供給を停止する。

10

【0156】

また、画像信号がアナログの信号の場合には、A/Dコンバータ等を介してデジタルの信号に変換して、液晶表示装置100の画像処理回路110に供給する構成とすれば、後に画像信号の差分を検出する際、検出を容易に行うことができ好適である。

20

【0157】

画像処理回路110の構成、及び画像処理回路110が信号を処理する手順について説明する。

【0158】

画像処理回路110は、記憶回路111、比較回路112、表示制御回路113、及び選択回路115を有する。画像処理回路110は、入力されたデジタル画像信号Dataから表示パネル画像信号を生成する。表示パネル画像信号は、表示パネル120を制御する画像信号である。また、共通電極128を制御する信号をスイッチング素子127に出力する。

【0159】

記憶回路111は、複数のフレームに関する画像信号を記憶するための複数のフレームメモリを有する。記憶回路111が有するフレームメモリの数は特に限定されるものではなく、複数のフレームに関する画像信号を記憶できる素子であればよい。なおフレームメモリは、例えばDRAM（Dynamic Random Access Memory）、SRAM（Static Random Access Memory）等の記憶素子を用いて構成すればよい。

30

【0160】

なおフレームメモリは、フレーム期間毎に画像信号を記憶する構成であればよく、フレームメモリの数について特に限定されるものではない。またフレームメモリの画像信号は、比較回路112及び表示制御回路113により選択的に読み出されるものである。なお図中のフレームメモリ111bは、1フレーム分のメモリ領域を概念的に図示するものである。

40

【0161】

比較回路112は、記憶回路111に記憶された連続するフレーム期間の画像信号を選択的に読み出して、当該画像信号の連続するフレーム間での比較を画素毎に行い、差分を検出するための回路である。

【0162】

なお、本実施の形態ではフレーム間の画像信号の差分の有無により、表示制御回路113及び選択回路115の動作を決定する。当該比較回路112がフレーム間のいずれかの画素で差分を検出した場合（差分「有」の場合）、比較回路112は画像信号が静止画では

50

ないと判断し、差分を検出した連続するフレーム期間を動画であると判断する。

【0163】

なお、フレーム間の差分の検出が一部の画素だけの場合、該差分が検出された画素のみ画像データを書き込む構成としてもよい。この場合、駆動回路部121のゲート線側駆動回路121A及びソース線側駆動回路121Bとしてデコーダ回路を用いる。

【0164】

一方、比較回路112での画像信号の比較により、全ての画素で差分が検出されない場合（差分「無」の場合）、当該差分を検出しなかった連続するフレーム期間は、静止画であると判断する。すなわち比較回路112は、連続するフレーム期間の画像信号の差分の有無を検出することによって、動画を表示するための画像信号であるか、または静止画を表示するための画像信号であるかの判断をするものである。

10

【0165】

なお、当該比較により「差分が有る」と検出される基準は、差分の大きさが一定のレベルを超えたときに、差分有りとして検出したと判断されるように設定してもよい。なお比較回路112の検出する差分は、差分の絶対値によって判断をする設定とすればよい。

【0166】

また、本実施の形態においては、液晶表示装置100内部に設けられた比較回路112が連続するフレーム期間の画像信号の差分を検出することにより当該画像が画像データを書き込む必要のある動画か又は静止画かであることの判断を行う構成について示したが、この構成に限定されず、外部から動画であるか静止画であるかの信号を供給する構成としてもよい。

20

【0167】

選択回路115は、例えばトランジスタで形成される複数のスイッチを設ける構成とする。比較回路112が連続するフレーム間に差分を検出した場合、すなわち画像が動画の際、記憶回路111内のフレームメモリから動画の画像信号を選択して表示制御回路113に出力する。

【0168】

なお選択回路115は、比較回路112が連続するフレーム間に差分を検出しない場合、すなわち画像が静止画の際、記憶回路111内のフレームメモリから表示制御回路113に画像信号を出力しない。画像信号をフレームメモリより表示制御回路113に出力しない構成とすることにより、液晶表示装置の消費電力を削減できる。

30

【0169】

なお、本実施の形態の液晶表示装置において、比較回路112が画像を静止画と判断しておこなう動作が静止画表示モード、比較回路112が画像を動画と判断しておこなう動作が動画表示モードとなる。

【0170】

表示制御回路113は、表示パネル120に選択回路115で選択された画像信号、並びに制御信号（具体的にはスタートパルスSP、及びクロック信号CK等の制御信号の供給または停止の切り替えを制御するための信号）、電源電位（高電源電位V_{dd}、低電源電位V_{ss}、及び共通電位V_{com}）を供給する回路である。

40

【0171】

なお、本実施の形態で例示される画像処理回路は、表示モード切り替え機能を有していてもよい。表示モード切り替え機能は、当該液晶表示装置の利用者が手動または外部接続機器を用いて当該液晶表示装置の動作モードを選択することで動画表示モードまたは静止画表示モードを切り替える機能である。

【0172】

選択回路115は表示モード切り替え回路から入力される信号に応じて、画像信号を表示制御回路113に出力することもできる。

【0173】

例えば、静止画表示モードで動作している際に、表示モード切り替え回路から選択回路1

50

15にモード切り替え信号が入力された場合、比較回路112が連続するフレーム期間での画像信号の差分を検出していない場合であっても、選択回路115は入力される画像信号を順次表示制御回路113に出力するモード、すなわち動画表示モードを実行できる。また、動画表示モードで動作している際に、表示モード切り替え回路から選択回路115にモード切り替え信号が入力された場合、比較回路112が連続するフレーム期間での画像信号の差分を検出している場合であっても、選択回路115は選択した1フレームの画像信号の信号のみを出力するモード、すなわち静止画表示モードを実行できる。その結果、本実施の形態の液晶表示装置には、動画中の1フレームが静止画として表示される。

【0174】

本実施の形態では、表示パネル120は画素部122の他に、スイッチング素子127を有する。本実施の形態では、表示パネル120は第1の基板と、第2の基板を有し、第1の基板には駆動回路部121、画素部122、及びスイッチング素子127が設けられている。

10

【0175】

また、画素123はスイッチング素子としてトランジスタ144、該トランジスタ144に接続された容量素子140、及び液晶素子145を有する(図10参照。)。

【0176】

トランジスタ144は、オフ電流が低減されたトランジスタを用いることが好ましい。トランジスタ144がオフ状態のとき、オフ電流が低減されたトランジスタ144に接続された液晶素子145、及び容量素子140に蓄えられた電荷は、トランジスタ144を介して漏れ難く、トランジスタ144がオフ状態になる前に書き込まれた状態を長時間に渡って保持できる。

20

【0177】

本実施の形態では、液晶は、第1の基板に設けられた画素電極と対向する第2の基板に設けられた共通電極によって形成された縦方向の電界によって制御される。

【0178】

スイッチング素子127は、表示制御回路113が出力する制御信号に応じて、共通電位Vcomを共通電極128に供給する。スイッチング素子127としては、トランジスタを用いることができる。トランジスタのゲート電極及びソース電極またはドレイン電極の一方を表示制御回路113に接続し、ソース電極またはドレイン電極の一方に、端子部126を介して表示制御回路113から共通電位Vcomが供給されるようにし、他方を共通電極128に接続すればよい。なお、スイッチング素子127は駆動回路部121、または画素部122と同じ基板に形成されるものでもよいし、別の基板に形成されるものであってもよい。

30

【0179】

スイッチング素子127としてオフ電流が低減されたトランジスタを用いることにより、液晶素子145の両端子に加わる電圧が経時的に低下する現象を抑制できる。

【0180】

共通接続部は、スイッチング素子127のソース電極またはドレイン電極と接続された端子と、共通電極128を電氣的に接続する。

40

【0181】

スイッチング素子の一態様であるトランジスタを用いるスイッチング素子127のソース電極またはドレイン電極の一方は、トランジスタ144と接続されていない容量素子140の他方の電極、及び液晶素子145の他方の電極と接続され、スイッチング素子127のソース電極またはドレイン電極の他方は、共通接続部を介して端子126Bに接続される。また、スイッチング素子127のゲート電極は端子126Aに接続される。

【0182】

次に、画素に供給する信号の様子を、図10に示す液晶表示装置の等価回路図、及び図11に示すタイミングチャートを用いて説明する。

【0183】

50

図 1 1 に、表示制御回路 1 1 3 がゲート線側駆動回路 1 2 1 A に供給するクロック信号 G C K、及びスタートパルス G S Pを示す。また、表示制御回路 1 1 3 がソース線側駆動回路 1 2 1 B に供給するクロック信号 S C K、及びスタートパルス S S Pを示す。なお、クロック信号の出力のタイミングを説明するために、図 1 1 ではクロック信号の波形を単純な矩形波で示す。

【 0 1 8 4 】

また図 1 1 に、ソース線 (D a t a l i n e) 1 2 5 の電位、画素電極の電位、端子 1 2 6 A の電位、端子 1 2 6 B の電位、並びに共通電極の電位を示す。

【 0 1 8 5 】

図 1 1 において期間 1 4 0 1 は、動画を表示するための画像信号を書き込む期間に相当する。期間 1 4 0 1 では画像信号、共通電位が画素部 1 2 2 の各画素、共通電極に供給されるように動作する。

10

【 0 1 8 6 】

また、期間 1 4 0 2 は、静止画を表示する期間に相当する。期間 1 4 0 2 では、画素部 1 2 2 の各画素への画像信号、共通電極への共通電位を停止することとなる。なお図 1 1 に示す期間 1 4 0 2 では、駆動回路部の動作を停止するよう各信号を供給する構成について示したが、期間 1 4 0 2 の長さ及びリフレッシュレートによって、定期的に画像信号を書き込むことで静止画の画像の劣化を防ぐ構成とすることが好ましい。

【 0 1 8 7 】

まず、期間 1 4 0 1 におけるタイミングチャートを説明する。期間 1 4 0 1 では、クロック信号 G C K として、常時クロック信号が供給され、スタートパルス G S P として、垂直同期周波数に応じたパルスが供給される。また、期間 1 4 0 1 では、クロック信号 S C K として、常時クロック信号が供給され、スタートパルス S S P として、1 ゲート選択期間に応じたパルスが供給される。

20

【 0 1 8 8 】

また、各行の画素に画像信号 D a t a がソース線 1 2 5 を介して供給され、ゲート線 1 2 4 の電位に応じて画素電極にソース線 1 2 5 の電位が供給される。

【 0 1 8 9 】

また、表示制御回路 1 1 3 がスイッチング素子 1 2 7 の端子 1 2 6 A にスイッチング素子 1 2 7 を導通状態とする電位を供給し、端子 1 2 6 B を介して共通電極に共通電位を供給する。

30

【 0 1 9 0 】

一方、期間 1 4 0 2 は、静止画を表示する期間である。次に、期間 1 4 0 2 におけるタイミングチャートを説明する。期間 1 4 0 2 では、クロック信号 G C K、スタートパルス G S P、クロック信号 S C K、及びスタートパルス S S P は共に停止する。また、期間 1 4 0 2 において、ソース線 1 2 5 に供給していた画像信号 D a t a は停止する。クロック信号 G C K 及びスタートパルス G S P が共に停止する期間 1 4 0 2 では、トランジスタ 1 4 4 が非導通状態となり画素電極の電位が浮遊状態となる。

【 0 1 9 1 】

また、表示制御回路 1 1 3 がスイッチング素子 1 2 7 の端子 1 2 6 A にスイッチング素子 1 2 7 を非導通状態とする電位を供給し、共通電極の電位を浮遊状態にする。

40

【 0 1 9 2 】

期間 1 4 0 2 では、液晶素子 1 4 5 の両端の電極、即ち画素電極及び共通電極の電位を浮遊状態にして、新たに電位を供給することなく、静止画の表示を行うことができる。

【 0 1 9 3 】

また、ゲート線側駆動回路 1 2 1 A、及びソース線側駆動回路 1 2 1 B に供給するクロック信号、及びスタートパルスを停止することにより低消費電力化を図ることができる。

【 0 1 9 4 】

特に、トランジスタ 1 4 4 及びスイッチング素子 1 2 7 をオフ電流が低減されたトランジスタを用いることにより、液晶素子 1 4 5 の両端子に加わる電圧が経時的に低下する現象

50

を抑制できる。

【0195】

次に、動画から静止画に切り替わる期間（図11中の期間1403）、及び静止画から動画に切り替わる期間（図11中の期間1404）における表示制御回路の動作を、図12（A）、（B）を用いて説明する。図12（A）、（B）は表示制御回路が出力する、高電源電位V_{dd}、クロック信号（ここではGCK）、スタートパルス信号（ここではGSP）、及び端子126Aの電位を示す。

【0196】

動画から静止画に切り替わる期間1403の表示制御回路の動作を図12（A）に示す。表示制御回路は、スタートパルスGSPを停止する（図12（A）のE1、第1のステップ）。次いで、スタートパルスGSPの停止後、パルス出力がシフトレジスタの最終段まで達した後に、複数のクロック信号GCKを停止する（図12（A）のE2、第2のステップ）。次いで、電源電圧の高電源電位V_{dd}を低電源電位V_{ss}にする（図12（A）のE3、第3のステップ）。次いで、端子126Aの電位を、スイッチング素子127が非導通状態となる電位にする（図12（A）のE4、第4のステップ）。

10

【0197】

以上の手順をもって、駆動回路部121の誤動作を引き起こすことなく、駆動回路部121に供給する信号を停止できる。動画から静止画に切り替わる際の誤動作はノイズを生じ、ノイズは静止画として保持されるため、誤動作が少ない表示制御回路を搭載した液晶表示装置は画像の劣化が少ない静止画を表示できる。

20

【0198】

次に静止画から動画に切り替わる期間1404の表示制御回路の動作を図12（B）に示す。表示制御回路は、端子126Aの電位をスイッチング素子127が導通状態となる電位にする（図12（B）のS1、第1のステップ）。次いで、電源電圧を低電源電位V_{ss}から高電源電位V_{dd}にする（図12（B）のS2、第2のステップ）。次いで、クロック信号GCKとし先にハイの電位を与えた後、複数のクロック信号GCKを供給する（図12（B）のS3、第3のステップ）。次いでスタートパルスGSPを供給する（図12（B）のS4、第4のステップ）。

【0199】

以上の手順をもって、駆動回路部121の誤動作を引き起こすことなく駆動回路部121に駆動信号の供給を再開できる。各配線の電位を適宜順番に動画表示時に戻すことで、誤動作なく駆動回路部の駆動を行うことができる。

30

【0200】

また、図13に、動画を表示する期間601、または静止画を表示する期間602における、フレーム期間毎の画像信号の書き込み頻度を模式的に示す。図13中、「W」は画像信号の書き込み期間であることをあらわし、「H」は画像信号を保持する期間であることを示している。また、図13中、期間603は1フレーム期間を表したものであるが、別の期間であってもよい。

【0201】

このように、本実施の形態の液晶表示装置の構成において、期間602で表示される静止画の画像信号は期間604に書き込まれ、期間604で書き込まれた画像信号は、期間602の他の期間で保持される。

40

【0202】

本実施の形態に例示した液晶表示装置は、静止画を表示する期間において画像信号の書き込み頻度を低減できる。その結果、静止画を表示する際の低消費電力化を図ることができる。

【0203】

また、同一の画像を複数回書き換えて静止画を表示する場合、画像の切り替わりが視認できると、人間は目に疲労を感じることもあり得る。本実施の形態の液晶表示装置は、画像信号の書き込み頻度が削減されているため、目の疲労を減らすといった効果もある。

50

【0204】

特に、本実施の形態の液晶表示装置は、オフ電流が低減されたトランジスタを各画素、並びに共通電極のスイッチング素子に適用することにより、保持容量で電圧を保持できる期間（時間）を長く取ることができる。その結果、画像信号の書き込み頻度を画期的に低減することが可能になり、静止画を表示する際の低消費電力化、及び目の疲労の低減に、顕著な効果を有する。

【0205】

液晶素子としては、実施の形態1又は実施の形態2で示した電極層構成及び高分子分散型液晶（PDL C）用いた液晶素子を適用する。実施の形態1又は実施の形態2で示した液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

10

【0206】

より視認性の良好で高画質な液晶表示装置を提供することができる。

【0207】

また、高分子分散型液晶を用いた液晶表示装置は、配向膜及び偏光板を設けなくてもよい。配向膜及び偏光板による光の吸収がなく、より高輝度な明るい表示画面とすることができる。よって、光の利用効率がよいため、低消費電力化にもなる。配向膜及び偏光板にかかる工程やコストを削減することができ、より高スループット、低コストを実現できる。また配向膜を設けないためラビング処理も不要となり、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置を歩留まりよく作製でき、生産性を向上させることが可能となる。

20

【0208】

（実施の形態4）

本実施の形態では、本明細書に開示する液晶表示装置に適用できるトランジスタの例を示す。本明細書に開示する液晶表示装置に適用できるトランジスタの構造は特に限定されず、例えばトップゲート構造、又はボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、2つ形成されるダブルゲート構造もしくは3つ形成されるトリプルゲート構造であっても良い。また、チャネル領域の上下にゲート絶縁層を介して配置された2つのゲート電極層を有する、デュアルゲート型でもよい。なお、図7（A）乃至（D）にトランジスタの断面構造の一例を以下に示す。

30

【0209】

図7（A）に示すトランジスタ410は、ボトムゲート構造の薄膜トランジスタの一つであり、逆スタガ型薄膜トランジスタともいう。

【0210】

トランジスタ410は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、半導体層403、ソース電極層405a、及びドレイン電極層405bを含む。また、トランジスタ410を覆い、半導体層403に積層する絶縁膜407が設けられている。絶縁膜407上にはさらに絶縁層409が形成されている。

40

【0211】

図7（B）に示すトランジスタ420は、チャネル保護型（チャネルストップ型ともいう）と呼ばれるボトムゲート構造の一つであり逆スタガ型薄膜トランジスタともいう。

【0212】

トランジスタ420は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、半導体層403、半導体層403のチャネル形成領域を覆うチャネル保護層として機能する絶縁層427、ソース電極層405a、及びドレイン電極層405bを含む。また、トランジスタ420を覆い、絶縁層409が形成されている。

【0213】

図7（C）示すトランジスタ430はボトムゲート型の薄膜トランジスタであり、絶縁表面を有する基板である基板400上に、ゲート電極層401、ゲート絶縁層402、ソー

50

ス電極層 405 a、ドレイン電極層 405 b、及び半導体層 403 を含む。また、トランジスタ 430 を覆い、半導体層 403 に接する絶縁膜 407 が設けられている。絶縁膜 407 上にはさらに絶縁層 409 が形成されている。

【0214】

トランジスタ 430 においては、ゲート絶縁層 402 は基板 400 及びゲート電極層 401 上に接して設けられ、ゲート絶縁層 402 上にソース電極層 405 a、ドレイン電極層 405 b が接して設けられている。そして、ゲート絶縁層 402、及びソース電極層 405 a、ドレイン電極層 405 b 上に半導体層 403 が設けられている。

【0215】

図 7 (D) に示すトランジスタ 440 は、トップゲート構造の薄膜トランジスタの一つである。トランジスタ 440 は、絶縁表面を有する基板 400 上に、絶縁層 437、半導体層 403、ソース電極層 405 a、及びドレイン電極層 405 b、ゲート絶縁層 402、ゲート電極層 401 を含み、ソース電極層 405 a、ドレイン電極層 405 b にそれぞれ配線層 436 a、配線層 436 b が接して設けられ電氣的に接続している。

10

【0216】

絶縁表面を有する基板 400 に使用することができる基板に大きな制限はないが、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いる。

【0217】

ボトムゲート構造のトランジスタ 410、420、430 において、下地膜となる絶縁膜を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

20

【0218】

ゲート電極層 401 の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

【0219】

ゲート絶縁層 402 は、プラズマ CVD 法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。例えば、第 1 のゲート絶縁層としてプラズマ CVD 法により膜厚 50 nm 以上 200 nm 以下の窒化シリコン層 (SiN_y ($y > 0$)) を形成し、第 1 のゲート絶縁層上に第 2 のゲート絶縁層として膜厚 5 nm 以上 300 nm 以下の酸化シリコン層 (SiO_x ($x > 0$)) を積層して、合計膜厚 200 nm のゲート絶縁層とする。

30

【0220】

ソース電極層 405 a、ドレイン電極層 405 b に用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、W から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、Al、Cu などの金属層の下側又は上側の一方または双方に Ti、Mo、W などの高融点金属層を積層させた構成としても良い。また、Al 膜に生ずるヒロックやウィスカの発生を防止する元素 (Si、Nd、Sc など) が添加されている Al 材料を用いることで耐熱性を向上させることが可能となる。

40

【0221】

ソース電極層 405 a、ドレイン電極層 405 b に接続する配線層 436 a、配線層 436 b のような導電膜も、ソース電極層 405 a、ドレイン電極層 405 b と同様な材料を用いることができる。

【0222】

また、ソース電極層 405 a、ドレイン電極層 405 b (これと同じ層で形成される配線層を含む) となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸

50

化物としては酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ合金 ($\text{In}_2\text{O}_3 - \text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3 - \text{ZnO}$) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0223】

絶縁膜407、427、437は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

【0224】

絶縁層409は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

10

【0225】

また、絶縁層409上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料 (low-k材料) 等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

【0226】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

20

【0227】

(実施の形態5)

上記実施の形態2乃至4において、トランジスタの半導体層に用いることができる例として酸化物半導体を説明する。

【0228】

実施の形態4で示した図7(A)乃至(D)のトランジスタ410、420、430、440において、半導体層403として酸化物半導体層を用いることができる。

【0229】

半導体層403に用いる酸化物半導体としては、四元系金属酸化物である $\text{In} - \text{Sn} - \text{Ga} - \text{Zn} - \text{O}$ 系酸化物半導体や、三元系金属酸化物である $\text{In} - \text{Ga} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{In} - \text{Sn} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{In} - \text{Al} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{Sn} - \text{Ga} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{Al} - \text{Ga} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{Sn} - \text{Al} - \text{Zn} - \text{O}$ 系酸化物半導体や、二元系金属酸化物である $\text{In} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{Sn} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{Al} - \text{Zn} - \text{O}$ 系酸化物半導体、 $\text{Zn} - \text{Mg} - \text{O}$ 系酸化物半導体、 $\text{Sn} - \text{Mg} - \text{O}$ 系酸化物半導体、 $\text{In} - \text{Mg} - \text{O}$ 系酸化物半導体や、 $\text{In} - \text{Ga} - \text{O}$ 系の材料、 $\text{In} - \text{O}$ 系酸化物半導体、 $\text{Sn} - \text{O}$ 系酸化物半導体、 $\text{Zn} - \text{O}$ 系酸化物半導体などを用いることができる。また、上記酸化物半導体に SiO_2 を含んでもよい。ここで、例えば、 $\text{In} - \text{Ga} - \text{Zn} - \text{O}$ 系酸化物半導体とは、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn) を有する酸化物膜、という意味であり、その組成比はとくに問わない。また、InとGaとZn以外の元素を含んでもよい。

30

40

【0230】

また、酸化物半導体層は、化学式 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。

【0231】

また、酸化物半導体として $\text{In} - \text{Zn} - \text{O}$ 系の材料を用いる場合、原子数比で、 $\text{In} / \text{Zn} = 0.5 \sim 50$ 、好ましくは $\text{In} / \text{Zn} = 1 \sim 20$ 、さらに好ましくは $\text{In} / \text{Zn} = 1.5 \sim 15$ とする。Znの原子数比を好ましい前記範囲とすることで、トランジスタの電界効果移動度を向上させることができる。ここで、化合物の原子数比が $\text{In} : \text{Zn} : \text{O} =$

50

$X : Y : Z$ のとき、 $Z > 1.5X + Y$ とする。

【0232】

半導体層 403 に用いる酸化物半導体としては、インジウムを含む酸化物半導体、インジウム及びガリウムを含む酸化物半導体などを好適に用いることができる。

【0233】

酸化物半導体層を用いたトランジスタ 410、420、430、440 は、オフ状態における電流値（オフ電流値）を低くすることができる。よって、実施の形態 4 で示した駆動方法を用いる場合、図 10 のトランジスタ 144 に酸化物半導体層を用いたトランジスタを用いると、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力をより抑制する効果を奏する。

10

【0234】

また、半導体層 403 として酸化物半導体層を用いたトランジスタ 410、420、430、440 は、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に該トランジスタを用いることで、高画質な画像を提供することができる。また、該トランジスタを用いて、同一基板上に駆動回路部または画素部を作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0235】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

20

【0236】

（実施の形態 6）

本実施の形態は、酸化物半導体層を含むトランジスタ、及び作製方法の他の一例を図 8 を用いて詳細に説明する。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【0237】

図 8（A）乃至（E）にトランジスタの断面構造の一例を示す。図 8（A）乃至（E）に示すトランジスタ 510 は、図 7（A）に示すトランジスタ 410 と同様なボトムゲート構造の逆スタガ型薄膜トランジスタである。

30

【0238】

本実施の形態の半導体層に用いる酸化物半導体は、 n 型不純物である水素を酸化物半導体から除去し、さらに酸素を過剰に供給することによって、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより I 型（真性）の酸化物半導体、又は I 型（真性）に限りなく近い酸化物半導体としたものである。すなわち、不純物を添加して I 型化するのでなく、水素や水等の不純物を極力除去及び酸素を補填したことにより、高純度化された I 型（真性半導体）又はそれに近づけることを特徴としている。そうすることにより、フェルミ準位（ E_f ）を真性フェルミ準位（ E_i ）と同じレベルにまですることができる。従って、トランジスタ 510 が有する酸化物半導体層は、高純度化及び電気的に I 型（真性）化された酸化物半導体層である。

40

【0239】

また、このような酸化物半導体中にはキャリアが極めて少なく（ゼロに近い）、キャリア濃度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である。

【0240】

酸化物半導体中にキャリアが極めて少ないため、トランジスタは、オフ電流を少なくすることができる。オフ電流は少なければ少ないほど好ましい。

【0241】

具体的には、上述の酸化物半導体層を具備するトランジスタ 510 は、オフ状態における電流値（オフ電流値）を、チャネル幅 $1 \mu\text{m}$ 当たり $10 \text{ zA} / \mu\text{m}$ 未満、85 にて 10

50

0 z A / μ m未満レベルにまで低くすることができる。

【0242】

オフ状態における電流値（オフ電流値）が極めて小さいトランジスタを実施の形態4の画素部におけるトランジスタとして用いることにより、静止画領域におけるリフレッシュ動作を少ない画像データの書き込み回数で行うことができる。

【0243】

また、上述の酸化物半導体層を具備するトランジスタ510はオン電流の温度依存性がほとんど見られず、オフ電流も非常に小さいままである。また、光劣化によるトランジスタ特性の変動も少ない。

【0244】

以下、図8（A）乃至（E）を用い、基板505上にトランジスタ510を作製する工程を説明する。

【0245】

まず、絶縁表面を有する基板505上に導電膜を形成した後、第1のフォトリソグラフィ工程によりゲート電極層511を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0246】

絶縁表面を有する基板505は、上記実施の形態に示した基板400と同様な基板を用いることができる。本実施の形態では基板505としてガラス基板を用いる。

【0247】

下地膜となる絶縁膜を基板505とゲート電極層511との間に設けてもよい。下地膜は、基板505からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0248】

また、ゲート電極層511の材料は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【0249】

次いで、ゲート電極層511上にゲート絶縁層507を形成する。ゲート絶縁層507は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、酸化ハフニウム層、又は酸化ガリウム層を単層で又は積層して形成することができる。

【0250】

本実施の形態の酸化物半導体は、I型化又は実質的にI型化された酸化物半導体を用いる。このような高純度化された酸化物半導体は界面準位、界面電荷に対して極めて敏感であるため、酸化物半導体層とゲート絶縁層との界面は重要である。そのため高純度化された酸化物半導体に接するゲート絶縁層は、高品質化が要求される。

【0251】

例えば、 μ 波（例えば周波数2.45GHz）を用いた高密度プラズマCVDは、緻密で絶縁耐圧の高い高品質な絶縁層を形成できるので好ましい。高純度化された酸化物半導体と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

【0252】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタリング法やプラズマCVD法など他の成膜方法を適用することができる。また、成膜後の熱処理によってゲート絶縁層の膜質、酸化物半導体との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化

10

20

30

40

50

物半導体との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

【0253】

また、ゲート絶縁層507、酸化物半導体膜530に水素、水酸基及び水分がなるべく含まれないようにするために、酸化物半導体膜530の成膜の前処理として、スパッタリング装置の予備加熱室でゲート電極層511が形成された基板505、又はゲート絶縁層507までが形成された基板505を予備加熱し、基板505に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、絶縁層516の成膜前に、ソース電極層515a及びドレイン電極層515bまで形成した基板505にも同様に行ってもよい。

10

【0254】

次いで、ゲート絶縁層507上に、膜厚2nm以上200nm以下、好ましくは5nm以上30nm以下の酸化物半導体膜530を形成する(図8(A)参照。)。

【0255】

なお、酸化物半導体膜530をスパッタリング法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層507の表面に付着している粉状物質(パーティクル、ごみともいう)を除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。

20

【0256】

酸化物半導体膜530に用いる酸化物半導体は、実施の形態5に示した四元系金属酸化物や、三元系金属酸化物や、二元系金属酸化物や、In-O系、Sn-O系、Zn-O系などの酸化物半導体を用いることができる。また、上記酸化物半導体にSiO₂を含んでもよい。本実施の形態では、酸化物半導体膜530としてIn-Ga-Zn-O系酸化物ターゲットを用いてスパッタリング法により成膜する。この段階での断面図が図8(A)に相当する。また、酸化物半導体膜530は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、又は希ガスと酸素の混合雰囲気下においてスパッタリング法により形成することができる。

【0257】

酸化物半導体膜530をスパッタリング法で作製するためのターゲットとしては、例えば、組成比として、In₂O₃:Ga₂O₃:ZnO=1:1:1[mol数比]の酸化物ターゲットを用い、In-Ga-Zn-O膜を成膜する。また、このターゲットの材料及び組成に限定されず、例えば、In₂O₃:Ga₂O₃:ZnO=1:1:2[mol数比]の酸化物ターゲットを用いてもよい。酸化物ターゲットの充填率は90%以上100%以下、好ましくは95%以上99.9%以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜となる。

30

【0258】

酸化物半導体膜530を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

40

【0259】

減圧状態に保持された成膜室内に基板を保持し、基板温度を100 以上600 以下好ましくは200 以上400 以下とする。基板を加熱しながら成膜することにより、成膜した酸化物半導体膜に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて基板505上に酸化物半導体膜530を成膜する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水(H₂O)

50

など水素原子を含む化合物（より好ましくは炭素原子を含む化合物も）等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

【0260】

成膜条件の一例としては、基板とターゲットの間との距離を100mm、圧力0.6Pa、直流（DC）電源0.5kW、酸素（酸素流量比率100%）雰囲気下の条件が適用される。なお、パルス直流電源を用いると、成膜時に発生する粉状物質（パーティクル、ごみともいう）が軽減でき、膜厚分布も均一となるために好ましい。

【0261】

次いで、酸化物半導体膜530を第2のフォトリソグラフィ工程により島状の酸化物半導体層に加工する。また、島状の酸化物半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

10

【0262】

また、ゲート絶縁層507にコンタクトホールを形成する場合、その工程は酸化物半導体膜530の加工時に同時に行うことができる。

【0263】

なお、ここでの酸化物半導体膜530のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。例えば、酸化物半導体膜530のウェットエッチングに用いるエッチング液としては、リン酸と酢酸と硝酸を混ぜた溶液、アンモニア過水（31重量%過酸化水素水：28重量%アンモニア水：水＝5：2：2）などを用いることができる。また、ITO07N（関東化学社製）を用いてもよい。

20

【0264】

次いで、酸化物半導体層に第1の加熱処理を行う。この第1の加熱処理によって酸化物半導体層の脱水化または脱水素化を行うことができる。第1の加熱処理の温度は、400以上750以下、または400以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下450において1時間の加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層531を得る（図8（B）参照。）。

【0265】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA（Gas Rapid Thermal Anneal）装置、LRTA（Lamp Rapid Thermal Anneal）装置等のRTA（Rapid Thermal Anneal）装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。

30

【0266】

例えば、第1の加熱処理として、650～700の高温に加熱した不活性ガス中に基板を移動させて入れ、数分間加熱した後、基板を移動させて高温に加熱した不活性ガス中から出すGRTAを行ってもよい。

40

【0267】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N（99.9999%）以上好ましくは7N（99.99999%）以上（即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。

【0268】

50

また、第1の加熱処理で酸化物半導体層を加熱した後、同じ炉に高純度の酸素ガス、高純度の N_2O ガス、又は超乾燥エア（露点が -40 以下、好ましくは -60 以下）を導入してもよい。酸素ガスまたは N_2O ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスまたは N_2O ガスの純度を、 $6N$ 以上好ましくは $7N$ 以上（即ち、酸素ガスまたは N_2O ガス中の不純物濃度を $1ppm$ 以下、好ましくは $0.1ppm$ 以下）とすることが好ましい。酸素ガス又は N_2O ガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及び電氣的にI型（真性）化する。

【0269】

10

また、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜530に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0270】

なお、第1の加熱処理は、上記以外にも、酸化物半導体層成膜後であれば、酸化物半導体層上にソース電極層及びドレイン電極層を積層させた後、あるいは、ソース電極層及びドレイン電極層上に絶縁層を形成した後、のいずれで行っても良い。

【0271】

また、ゲート絶縁層507にコンタクトホールを形成する場合、その工程は酸化物半導体膜530に第1の加熱処理を行う前でも行った後に行ってもよい。

20

【0272】

また、酸化物半導体層を2回に分けて成膜し、2回に分けて加熱処理を行うことで、下地部材の材料が、酸化物、窒化物、金属など材料を問わず、膜厚の厚い結晶領域（単結晶領域）、即ち、膜表面に垂直にc軸配向した結晶領域を有する酸化物半導体層を形成してもよい。例えば、 $3nm$ 以上 $15nm$ 以下の第1の酸化物半導体膜を成膜し、窒素、酸素、希ガス、または乾燥空気の雰囲気下で 450 以上 850 以下、好ましくは 550 以上 750 以下の第1の加熱処理を行い、表面を含む領域に結晶領域（板状結晶を含む）を有する第1の酸化物半導体膜を形成する。そして、第1の酸化物半導体膜よりも厚い第2の酸化物半導体膜を形成し、 450 以上 850 以下、好ましくは 600 以上 700 以下の第2の加熱処理を行い、第1の酸化物半導体膜を結晶成長の種として、上方に結晶成長させ、第2の酸化物半導体膜の全体を結晶化させ、結果として膜厚の厚い結晶領域を有する酸化物半導体層を形成してもよい。

30

【0273】

次いで、ゲート絶縁層507、及び酸化物半導体層531上に、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜を形成する。ソース電極層、及びドレイン電極層に用いる導電膜としては、上記実施の形態に示したソース電極層405a、ドレイン電極層405bに用いる材料を用いることができる。

【0274】

第3のフォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層515a、ドレイン電極層515bを形成した後、レジストマスクを除去する（図8（C）参照。）。

40

【0275】

第3のフォトリソグラフィ工程でのレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いるとよい。酸化物半導体層531上で隣り合うソース電極層の下端部とドレイン電極層の下端部との間隔幅によって後に形成されるトランジスタのチャンネル長Lが決定される。なお、チャンネル長 $L=25nm$ 未満の露光を行う場合には、数 nm ～数 $10nm$ と極めて波長が短い超紫外線（Extreme Ultraviolet）を用いて第3のフォトリソグラフィ工程でのレジストマスク形成時の露光を行うとよい。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャンネル長Lを $10nm$ 以上 $1000nm$ 以下とすることも可能であり、

50

回路の動作速度を高速化できる。

【0276】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

10

【0277】

なお、導電膜のエッチングの際に、酸化物半導体層531がエッチングされ、分断することのないようエッチング条件を最適化することが望まれる。しかしながら、導電膜のみをエッチングし、酸化物半導体層531を全くエッチングしないという条件を得ることは難しく、導電膜のエッチングの際に酸化物半導体層531は一部のみがエッチングされ、溝部（凹部）を有する酸化物半導体層となることもある。

【0278】

本実施の形態では、導電膜としてTi膜を用い、酸化物半導体層531にはIn-Ga-Zn-O系酸化物半導体を用いたので、エッチャントとしてアンモニア過水（アンモニア、水、過酸化水素水の混合液）を用いる。

20

【0279】

次いで、N₂O、N₂、またはArなどのガスを用いたプラズマ処理を行い、露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。プラズマ処理を行った場合、大気に触れることなく、酸化物半導体層の一部に接する保護絶縁膜となる絶縁層516を形成する。

【0280】

絶縁層516は、少なくとも1nm以上の膜厚とし、スパッタリング法など、絶縁層516に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。絶縁層516に水素が含まれると、その水素の酸化物半導体層への侵入、又は水素による酸化物半導体層中の酸素の引き抜き、が生じ酸化物半導体層のバックチャネルが低抵抗化（N型化）してしまい、寄生チャネルが形成されるおそれがある。よって、絶縁層516はできるだけ水素を含まない膜になるように、成膜方法に水素を用いないことが重要である。

30

【0281】

本実施の形態では、絶縁層516として膜厚200nmの酸化シリコン膜をスパッタリング法を用いて成膜する。成膜時の基板温度は、室温以上300以下とすればよく、本実施の形態では100とする。酸化シリコン膜のスパッタリング法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素を含む雰囲気下でスパッタリング法により酸化シリコン膜を形成することができる。酸化物半導体層に接して形成する絶縁層516は、水分や、水素イオンや、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化窒化アルミニウム膜、又は酸化ガリウム膜などを用いる。

40

【0282】

酸化物半導体膜530の成膜時と同様に、絶縁層516の成膜室内の残留水分を除去するためには、吸着型の真空ポンプ（クライオポンプなど）を用いることが好ましい。クライオポンプを用いて排気した成膜室で成膜した絶縁層516に含まれる不純物の濃度を低減できる。また、絶縁層516の成膜室内の残留水分を除去するための排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。

50

【0283】

絶縁層516を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0284】

次いで、不活性ガス雰囲気下、または酸素ガス雰囲気下で第2の加熱処理（好ましくは200以上400以下、例えば250以上350以下）を行う。例えば、窒素雰囲気下で250、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物半導体層の一部（チャネル形成領域）が絶縁層516と接した状態で加熱される。

【0285】

以上の工程を経ることによって、酸化物半導体膜に対して第1の加熱処理を行って水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料の一つである酸素を供給することができる。よって、酸化物半導体層は高純度化及び電氣的にI型（真性）化する。

10

【0286】

以上の工程でトランジスタ510が形成される（図8（D）参照。）。

【0287】

また、絶縁層516に欠陥を多く含む酸化シリコン層を用いると、酸化シリコン層形成後の加熱処理によって酸化物半導体層中に含まれる水素、水分、水酸基又は水素化物などの不純物を酸化物絶縁層に拡散させ、酸化物半導体層中に含まれる該不純物をより低減させる効果を奏する。

20

【0288】

絶縁層516上にさらに保護絶縁層506を形成してもよい。例えば、RFスパッタリング法を用いて窒化シリコン膜を形成する。RFスパッタリング法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、窒化シリコン膜、窒化アルミニウム膜などを用いる。本実施の形態では、保護絶縁層506を、窒化シリコン膜を用いて形成する（図8（E）参照。）。

【0289】

本実施の形態では、保護絶縁層506として、絶縁層516まで形成された基板505を100～400の温度に加熱し、水素及び水分が除去された高純度窒素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて窒化シリコン膜を成膜する。この場合においても、絶縁層516と同様に、処理室内の残留水分を除去しつつ保護絶縁層506を成膜することが好ましい。

30

【0290】

保護絶縁層の形成後、さらに大気中、100以上200以下、1時間以上30時間以下での加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、100以上200以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。

【0291】

このように、本実施の形態を用いて作製した、高純度化された酸化物半導体層を含むトランジスタを用いることにより、オフ状態における電流値（オフ電流値）をより低くすることができる。よって、実施の形態4で示したような駆動方法において、画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度をより少なくすることができるため、消費電力を抑制する効果を高くできる。

40

【0292】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。保持容量の大きさは、トランジスタのオフ電流等を考慮して設定すればよい。本実施の形態で示した高

50

純度の酸化物半導体層を有するトランジスタを用いるのであれば、各画素における液晶容量に対して $1/3$ 以下、好ましくは $1/5$ 以下の容量の大きさを有する保持容量を設ければ充分である。

【0293】

また、高純度化された酸化物半導体層を含むトランジスタは、高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に該トランジスタを用いることで、高画質な画像を提供することができる。また、該トランジスタによって、同一基板上に駆動回路部または画素部を作り分けて作製することができるため、液晶表示装置の部品点数を削減することができる。

【0294】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0295】

(実施の形態7)

上記実施の形態1乃至4において、トランジスタの半導体層に用いることのできる他の材料の例を説明する。

【0296】

半導体素子が有する半導体層を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いた気相成長法やスパッタリング法で作製される非晶質(アモルファス、以下「AS」ともいう。)半導体、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いは微結晶半導体などを用いることができる。半導体層はスパッタリング法、LPCVD法、またはプラズマCVD法等により成膜することができる。

【0297】

微結晶半導体膜は、周波数が数十MHz~数百MHzの高周波プラズマCVD法、または周波数が1GHz以上のマイクロ波プラズマCVD装置により形成することができる。代表的には、 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などの水素化珪素を水素で希釈して形成することができる。また、水素化珪素及び水素に加え、ヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で希釈して微結晶半導体膜を形成することができる。これらのときの水素化珪素に対して水素の流量比を5倍以上200倍以下、好ましくは50倍以上150倍以下、更に好ましくは100倍とする。

【0298】

アモルファス半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン(多結晶シリコン)には、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを用いて、非晶質シリコンを結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、微結晶半導体又は半導体層の一部に結晶相を含む半導体を用いることもできる。

【0299】

半導体層に、結晶性半導体膜を用いる場合、その結晶性半導体膜の作製方法は、種々の方法(レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等)を用いれば良い。また、微結晶半導体をレーザ照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質珪素膜にレーザ光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質珪素膜の含有水素濃度を $1 \times 10^{20} \text{ atoms/cm}^3$ 以下にまで放出させる。これは水素を多く含んだ非晶質珪素膜にレーザ光を照射すると非晶質珪素膜が破壊されてしまうからである。

【0300】

非晶質半導体膜への金属元素の導入の仕方としては、当該金属元素を非晶質半導体膜の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタリング法、CVD法、プラズマ処理法（プラズマCVD法も含む）、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体膜の表面の濡れ性を改善し、非晶質半導体膜の表面全体に水溶液を行き渡らせるため、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

【0301】

また、非晶質半導体膜を結晶化し、結晶性半導体膜を形成する結晶化工程で、非晶質半導体膜に結晶化を促進する元素（触媒元素、金属元素とも示す）を添加し、熱処理（550～750 で3分～24時間）により結晶化を行ってもよい。結晶化を助長（促進）する元素としては、鉄（Fe）、ニッケル（Ni）、コバルト（Co）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、白金（Pt）、銅（Cu）及び金（Au）から選ばれた一種又は複数種類を用いることができる。

10

【0302】

結晶化を助長する元素を結晶性半導体膜から除去、又は軽減するため、結晶性半導体膜に接して、不純物元素を含む半導体膜を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン（P）、窒素（N）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）、ボロン（B）、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）、クリプトン（Kr）、キセノン（Xe）から選ばれた一種または複数種を用いることができる。結晶化を促進する元素を含む結晶性半導体膜に、希ガス元素を含む半導体膜を形成し、熱処理（550～750 で3分～24時間）を行う。結晶性半導体膜中に含まれる結晶化を促進する元素は、希ガス元素を含む半導体膜中に移動し、結晶性半導体膜中の結晶化を促進する元素は除去、又は軽減される。その後、ゲッタリングシンクとなった希ガス元素を含む半導体膜を除去する。

20

【0303】

非晶質半導体膜の結晶化は、熱処理とレーザ光照射による結晶化を組み合わせてもよく、熱処理やレーザ光照射を単独で、複数回行ってもよい。

30

【0304】

また、結晶性半導体膜を、直接基板にプラズマ法により形成してもよい。また、プラズマ法を用いて、結晶性半導体膜を選択的に基板に形成してもよい。

【0305】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0306】

（実施の形態8）

液晶表示装置の一形態に相当する液晶表示装置の外観及び断面について、図5（A）（B）（C）及び図6を用いて説明する。図5（A）（B）（C）は、第1の基板4001上に形成されたトランジスタ4010、及び液晶層4008を含む液晶素子4013を、第2の基板4006との間にシール材4005によって封止した、液晶表示装置の上面図であり、図6は、図5（A）のM-Nにおける断面図に相当する。

40

【0307】

本明細書に開示する液晶表示装置においては、トランジスタとして実施の形態2乃至7のいずれかで示したトランジスタを用いることができる。トランジスタは画素部、さらには駆動回路に用いることができる。トランジスタを用いて駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0308】

50

図5(A)において、第1の基板4001上に設けられた画素部4002を囲むようにして、シール材4005が設けられ、第2の基板4006によって封止されている。図5(A)においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された走査線駆動回路4004、信号線駆動回路4003が実装されている。また別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC(Flexible printed circuit)4018a、4018bから供給されている。

【0309】

図5(B)(C)において、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、表示素子と共に封止されている。図5(B)(C)においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。図5(B)(C)においては、別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0310】

また図5(B)(C)においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0311】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG(Chip On Glass)方法、ワイヤボンディング方法、或いはTAB(Tape Automated Bonding)方法などを用いることができる。図5(A)は、COG方法により信号線駆動回路4003、走査線駆動回路4004を実装する例であり、図5(B)は、COG方法により信号線駆動回路4003を実装する例であり、図5(C)は、TAB方法により信号線駆動回路4003を実装する例である。

【0312】

また、液晶表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

【0313】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源(照明装置含む)を指す。また、コネクタ、例えばFPCもしくはTABテープもしくはTCPが取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式によりIC(集積回路)が直接実装されたモジュールも全て表示装置に含むものとする。

【0314】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、実施の形態2乃至7のいずれかで示したトランジスタを用いることができる。図6では、画素部4002に含まれるトランジスタ4010を例示している。

【0315】

また、図示しないが、絶縁層上において駆動回路用のトランジスタの半導体層のチャネル形成領域と重なる位置に導電層を設けてもよい。導電層を酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、トランジスタのしきい値電圧の変動量を低減することができる。また、導電層は、電位がトランジスタのゲート電極層と同じでもよいし

、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層の電位がGND、0V、或いはフローティング状態であってもよい。

【0316】

また、該導電層は外部の電場を遮蔽する、すなわち外部の電場が内部（トランジスタを含む回路部）に作用しないようにする機能（特に静電気に対する静電遮蔽機能）も有する。導電層の遮蔽機能により、静電気などの外部の電場の影響によりトランジスタの電気的な特性が変動することを防止することができる。

【0317】

図6では、接続端子電極4015が、画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

10

【0318】

接続端子電極4015は、FPC4018aが有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0319】

また4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層4008の膜厚（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いても良い。

【0320】

本明細書において、液晶表示装置は外光の光を入射することによって表示を行う液晶表示装置である。よって、少なくとも画素領域において視認側に設けられる基板、電極層や絶縁層は光を透過させる必要がある。よって光が透過する画素領域に存在する基板、絶縁層、電極層などの薄膜はすべて可視光の波長領域の光に対して透光性とする。一方、視認側と反対側には反射性を有する電極層や膜、及び表示を行う着色層などを設けることができる。

20

【0321】

なお、図6の液晶表示装置は第2の基板4006側が視認側である。

【0322】

第2の共通電極層4031は、透光性の導電材料を用いて形成する。また、画素電極層4030、第1の共通電極層4051は反射性の導電性材料を用いてもよいし、透光性の導電材料を用いて形成してもよい。また、画素電極層4030、第1の共通電極層4051は黒色の導電材料を用いて黒色を呈する導電層で形成し黒色層としての機能を兼ねさせてもよい。

30

【0323】

白表示を行う際、画素電極層4030、第1の共通電極層4051が反射性を有すると、入射した光が散乱されず液晶層4008を透過したとしても、画素電極層4030、第1の共通電極層4051によってまた液晶層4008側に反射されるので、液晶層4008で効率よく光が散乱され、白表示の視認性を向上できる。一方、画素電極層4030、第1の共通電極層4051が透光性を有すると、液晶層4008が透明な状態になった場合、画素電極層4030、第1の共通電極層4051の下（視認側と反対側）に設ける黒色層（又は着色層）による表示を妨げない。

40

【0324】

画素電極層4030、第1の共通電極層4051、第2の共通電極層4031に用いることのできる透光性の導電性材料としては、例えば、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0325】

また、画素電極層4030、第1の共通電極層4051に用いることのできる反射性の導

50

電性材料としては、例えば、タングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

【0326】

また、画素電極層4030、第1の共通電極層4051、及び第2の共通電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。

【0327】

液晶素子4013の液晶層4008として、高分子分散型液晶（PDLC）を用いる。また、又は高分子ネットワーク液晶（PNLC）を用いてもよい。液晶層4008は実施の形態1で示した液晶層208と同様の材料及び方法により形成すればよい。

【0328】

液晶層4008において、画素電極層4030、第1の共通電極層4051、及び第2の共通電極層4031に電圧を印加しない場合は、高分子層内に分散している液晶粒によって、入射した光は散乱され、液晶層4008は不透明な白濁した状態となり白表示となる。一方、画素電極層4030、第1の共通電極層4051、及び第2の共通電極層4031に電圧を印加した場合、液晶層4008に電界が形成され、液晶粒内の液晶分子は電界方向に配列し、入射した光は、液晶層4008を透過する。よって、液晶層4008は透明な状態となり、画素電極層4030も透光性を有するので、表示画面では液晶層4008下の黒色層4021が視認可能となる。

【0329】

本実施の形態では黒色層4021を設けるため黒表示であるが、黒色層4021として赤色層、緑色層、青色層などの他のカラー色を用いるとそのカラー色の表示とすることができる。

【0330】

構造体4052をどちらか一方の共通電極層（本実施の形態では、第1の基板4001に設けられる第1の共通電極層4051とする）上に液晶層4008に突出するように設け、該構造体4052上に画素電極層4030を設けることで画素電極層4030を液晶層4008中に配置することができる。

【0331】

画素電極層4030を、第1の共通電極層4051と第2の共通電極層4031とで挟持された液晶層4008中央に配置することによって、第1の共通電極層4051、液晶層4008、及び画素電極層4030からなる第1の液晶素子と、画素電極層4030、液晶層4008、及び第2の共通電極層4031からなる第2の液晶素子という2つの光学素子を積層する構造とすることができる。

【0332】

液晶層4008において、第1の共通電極層4051と画素電極層4030との間に介在する液晶層4008は、第1の共通電極層4051と画素電極層4030との間に形成される電界によって制御され、画素電極層4030と第2の共通電極層4031との間に介在する液晶層4008は画素電極層4030と第2の共通電極層4031との間に形成される電界によってそれぞれ制御される。液晶層4008は第1の液晶素子と第2の液晶素子とを積層することで厚くすることができるために、高い光散乱効果を得ることができ、良好な白表示を行うことが可能となる。さらに、該第1の液晶素子と該第2の液晶素子とは回路としては並列なため、該第1の液晶素子と該第2の液晶素子とを駆動させる電圧は、第1の液晶素子又は第2の液晶素子どちらか1つを駆動させるための電圧と変わらない。

【0333】

よって、より良好な白表示を行うために液晶層4008の膜厚を厚くしても、液晶素子の

10

20

30

40

50

駆動電圧を増加させることなく、液晶分子を応答させることができる。よって液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【0334】

より視認性の良好で高画質な液晶表示装置を提供することができる。

【0335】

このように、高分子分散型液晶は、あらかじめ液晶を配向させず、かつ入射した光に偏光を行わないため、配向膜及び偏光板を設けなくてもよい。

【0336】

従って、高分子分散型液晶を用いた液晶表示装置は、配向膜及び偏光板を設けないため、配向膜及び偏光板による光の吸収がなく、より高輝度な明るい表示画面とすることができる。よって、光の利用効率がよいため、低消費電力化にもなる。配向膜及び偏光板にかかる工程やコストを削減することができ、より高スループット、低コストを実現できる。また配向膜を設けないためラビング処理も不要となり、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置を歩留まりよく作製でき、生産性を向上させることが可能となる。特に、トランジスタは、静電気の影響によりトランジスタの電気的な特性が著しく変動して設計範囲を逸脱する恐れがある。よってトランジスタを有する液晶表示装置に高分子分散型液晶材料を用いることはより効果的である。

10

【0337】

なお、第1の基板4001、第2の基板4006としては、透光性を有するガラス、プラスチックなどを用いることができる。プラスチックとしては、FRP(Fiber glass-Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

20

【0338】

また4035は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、液晶層4008の膜厚(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いても良い。液晶層4008を用いる液晶表示装置において液晶層の厚さであるセルギャップは5 μ m以上30 μ m以下(好ましくは10 μ m以上20 μ m以下)とすればよい。

30

【0339】

トランジスタを、保護膜として機能する絶縁層4020、絶縁層4041で覆う構成としてもよいが、特に限定されない。また、本実施の形態では黒色層4021上に絶縁層4023を設けている。

【0340】

なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護膜は、スパッタリング法を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。

40

【0341】

また、平坦化絶縁膜として透光性の絶縁層をさらに形成する場合、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、PSG(リンガラス)、BPSG(リンボロンガラス)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層を形成してもよい。

【0342】

積層する絶縁層の形成法は、特に限定されず、その材料に応じて、スパッタリング法、ス

50

ピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ロールコート、カーテンコート、ナイフコート等を用いることができる。

【0343】

また、液晶表示装置において、光学部材（光学基板）などは適宜設けてもよい。

【0344】

また、トランジスタは静電気などにより破壊されやすいため、ゲート線またはソース線に対して、駆動回路保護用の保護回路を同一基板上に設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

【0345】

以上のように、液晶表示装置において、コントラスト比の向上、低消費電力化を達成することができる。

【0346】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0347】

（実施の形態9）

本明細書に開示する液晶表示装置は、さまざまな電子機器に適用することができる。特に本明細書に開示する液晶表示装置は、光散乱によって白を表示し、紙面のような良質な画質を有するので、使用者の目に優しく、電子ペーパーとして好適に適用することができる。電子ペーパーは、情報を表示するものであればあらゆる分野の電子機器に用いることが可能である。例えば、電子ペーパーを用いて、電子書籍（電子ブック）、ポスター、電車などの乗り物の車内広告、クレジットカード等の各種カードにおける表示等に適用することができる。

【0348】

また、他の電子機器としては、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）などに用いてもよい。上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0349】

図14（A）は電子書籍（E-bookともいう）であり、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有することができる。図14（A）に示した電子書籍は、様々な情報（静止画、動画、テキスト画像など）を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、等を有することができる。なお、図14（A）では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ（以下、コンバータと略記）9636を有する構成について示している。実施の形態1乃至3のいずれかで示した液晶表示装置を表示部9631に適用することにより、より視認性の良好で低消費電力な電子書籍とすることができる。

【0350】

図14（A）に示す構成とすることにより、表示部9631として反射型の液晶表示装置を用いる場合、比較的明るい状況下での使用も予想され、太陽電池9633による発電、及びバッテリー9635での充電を効率よく行うことができ、好適である。なお太陽電池9633は、筐体9630の空きスペース（表面や裏面）に適宜設けることができるため、効率的なバッテリー9635の充電を行う構成とでき、好適である。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0351】

また図14（A）に示す充放電制御回路9634の構成、及び動作について図14（B）にブロック図を示し説明する。図14（B）には、太陽電池9633、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部96

10

20

30

40

50

3 1 について示しており、バッテリー 9 6 3 5、コンバータ 9 6 3 6、コンバータ 9 6 3 7、スイッチ S W 1 乃至 S W 3 が充放電制御回路 9 6 3 4 に対応する箇所となる。

【 0 3 5 2 】

まず外光により太陽電池 9 6 3 3 により発電がされる場合の動作の例について説明する。太陽電池で発電した電力は、バッテリー 9 6 3 5 を充電するための電圧となるようコンバータ 9 6 3 6 で昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作に太陽電池 9 6 3 3 からの電力が用いられる際にはスイッチ S W 1 をオンにし、コンバータ 9 6 3 7 で表示部 9 6 3 1 に必要な電圧に昇圧または降圧をすることとなる。また、表示部 9 6 3 1 での表示を行わない際には、S W 1 をオフにし、S W 2 をオンにしてバッテリー 9 6 3 5 の充電を行う構成とすればよい。

10

【 0 3 5 3 】

次いで外光により太陽電池 9 6 3 3 により発電がされない場合の動作の例について説明する。バッテリー 9 6 3 5 に蓄電された電力は、スイッチ S W 3 をオンにすることでコンバータ 9 6 3 7 により昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作にバッテリー 9 6 3 5 からの電力が用いられることとなる。

【 0 3 5 4 】

なお太陽電池 9 6 3 3 については、充電手段の一例として示したが、他の手段によるバッテリー 9 6 3 5 の充電を行う構成であってもよい。また他の充電手段を組み合わせる構成としてもよい。

【 0 3 5 5 】

図 1 5 (A) (B) は、上記実施の形態を適用して形成される液晶表示装置を可撓性を有する電子書籍に適用した例である。図 1 5 (A) は、電子書籍を開いた状態であり、図 1 5 (B) は電子書籍を閉じた状態である。第 1 の表示パネル 4 3 1 1、第 2 の表示パネル 4 3 1 2、第 3 の表示パネル 4 3 1 3 に上記実施の形態を適用して形成される液晶表示装置を用いることができる。光散乱によって白を表示する液晶表示装置を適用することにより、より視認性の良好で低消費電力な電子書籍とすることができる。

20

【 0 3 5 6 】

第 1 の筐体 4 3 0 5 は第 1 の表示部 4 3 0 1 を有する第 1 の表示パネル 4 3 1 1 を有し、第 2 の筐体 4 3 0 6 は操作部 4 3 0 4 及び第 2 の表示部 4 3 0 7 を有する第 2 の表示パネル 4 3 1 2 を有し、両面表示型パネルである第 3 の表示パネル 4 3 1 3 は、第 3 の表示部 4 3 0 2 及び第 4 の表示部 4 3 1 0 を有し、第 3 の表示パネル 4 3 1 3 は、第 1 の表示パネル 4 3 1 1 と第 2 の表示パネル 4 3 1 2 の間に挿入されている。第 1 の筐体 4 3 0 5、第 1 の表示パネル 4 3 1 1、第 3 の表示パネル 4 3 1 3、第 2 の表示パネル 4 3 1 2、及び第 2 の筐体 4 3 0 6 は駆動回路が内部に設けられた綴じ部 4 3 0 8 によって接続されている。図 1 5 (A) の電子ブックは第 1 の表示部 4 3 0 1、第 2 の表示部 4 3 0 7、第 3 の表示部 4 3 0 2、及び第 4 の表示部 4 3 1 0 の 4 つの表示画面を有している。

30

【 0 3 5 7 】

第 1 の筐体 4 3 0 5、第 1 の表示パネル 4 3 1 1、第 3 の表示パネル 4 3 1 3、第 2 の表示パネル 4 3 1 2、及び第 2 の筐体 4 3 0 6 は可撓性を有しており、フレキシビリティが高い。また、第 1 の筐体 4 3 0 5、第 2 の筐体 4 3 0 6 にプラスチック基板を用い、第 3 の表示パネル 4 3 1 3 に薄いフィルムを用いると、薄型な電子書籍とすることができる。

40

【 0 3 5 8 】

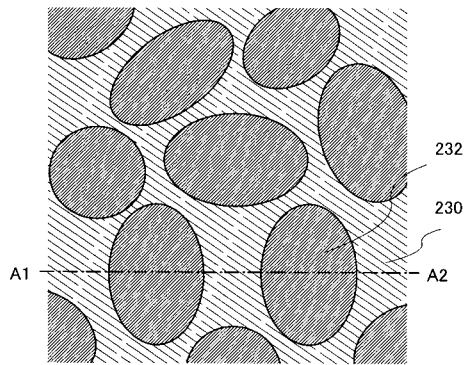
第 3 の表示パネル 4 3 1 3 は第 3 の表示部 4 3 0 2 及び第 4 の表示部 4 3 1 0 を有する両面表示型パネルである。第 3 の表示パネル 4 3 1 3 は、片面射出型の表示パネルを貼り合わせて用いられればよい。また、第 3 の表示パネル 4 3 1 3 を省略し、見開きの電子書籍としてもよい。

【 0 3 5 9 】

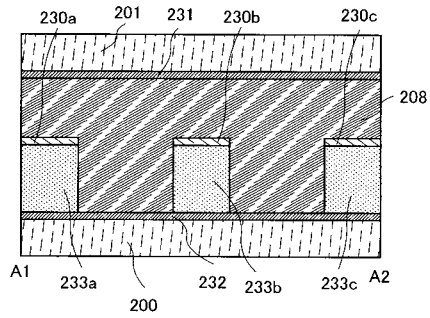
本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせる実施することが可能である。

【図 1】

(A)

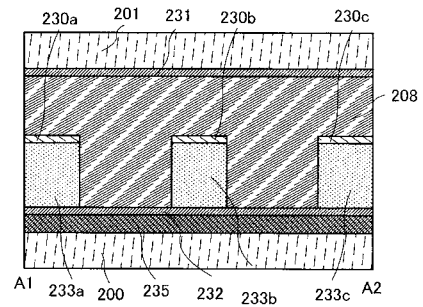


(B)

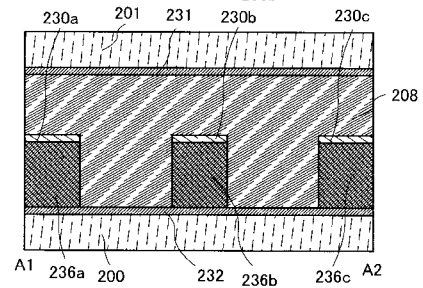


【図 2】

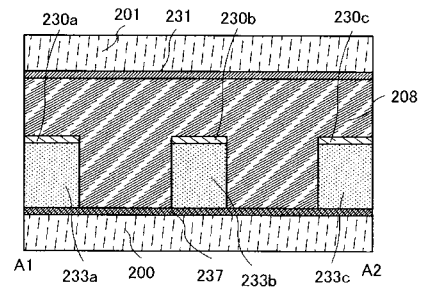
(A)



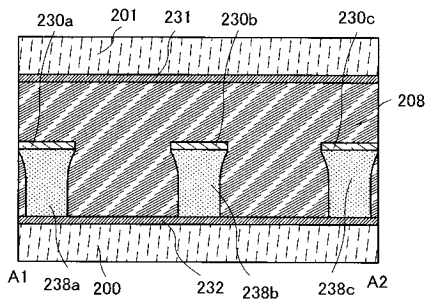
(B)



(C)

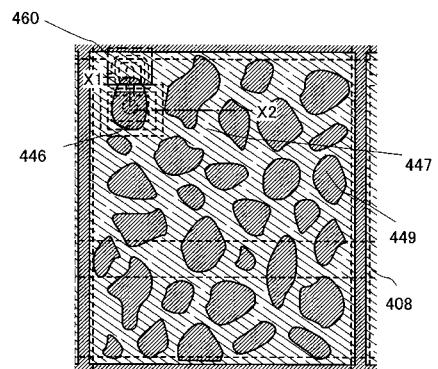


【図 3】

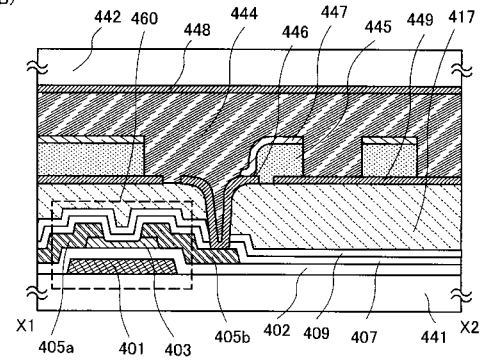


【図 4】

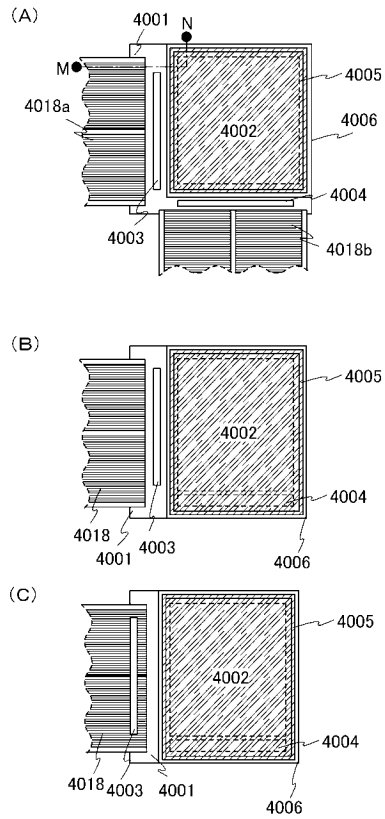
(A)



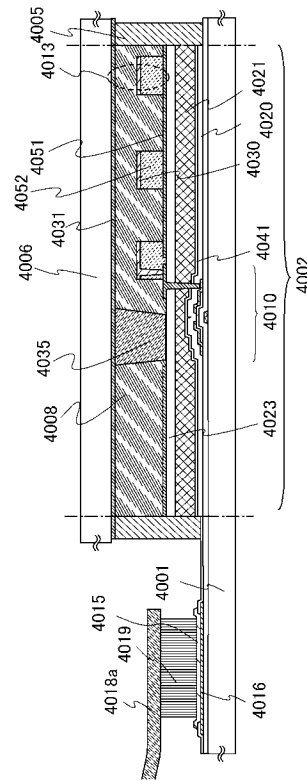
(B)



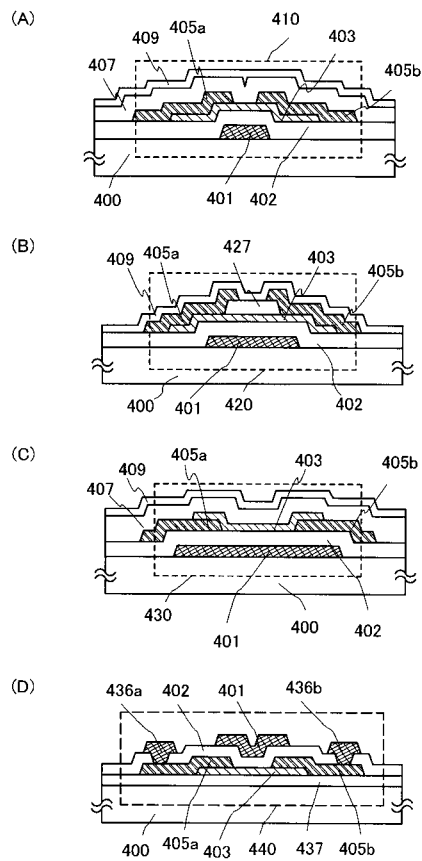
【図 5】



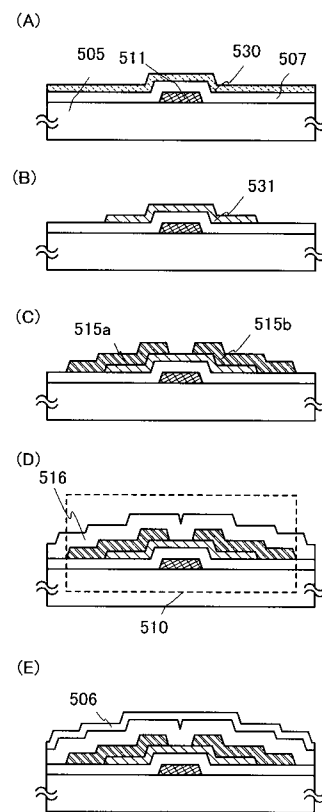
【図 6】



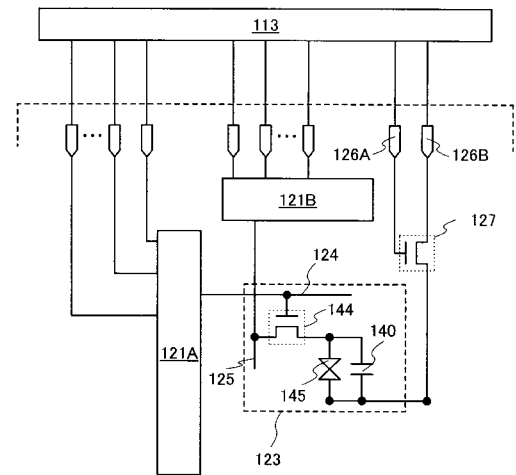
【図 7】



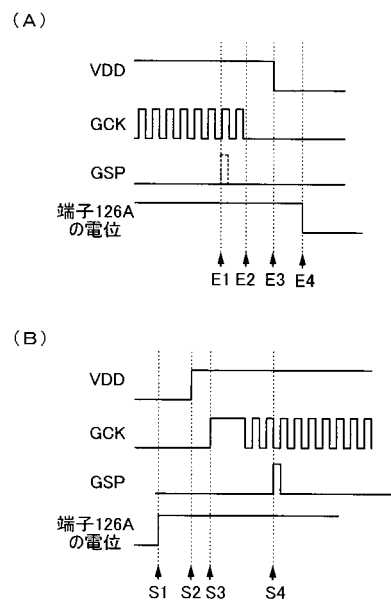
【図 8】



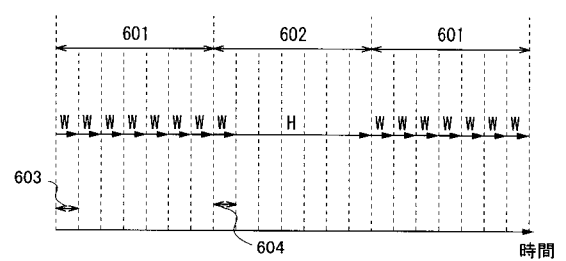
【 図 1 0 】



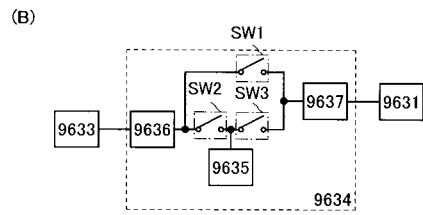
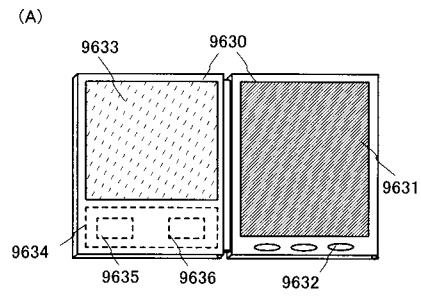
【 ㊦ 1 2 】



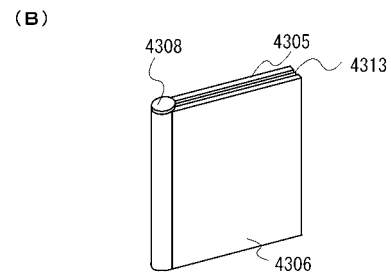
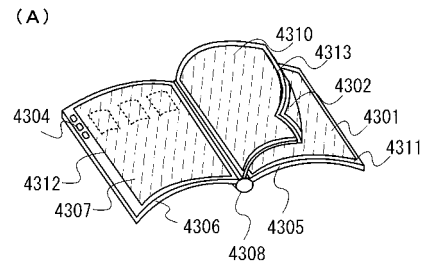
【 図 1 3 】



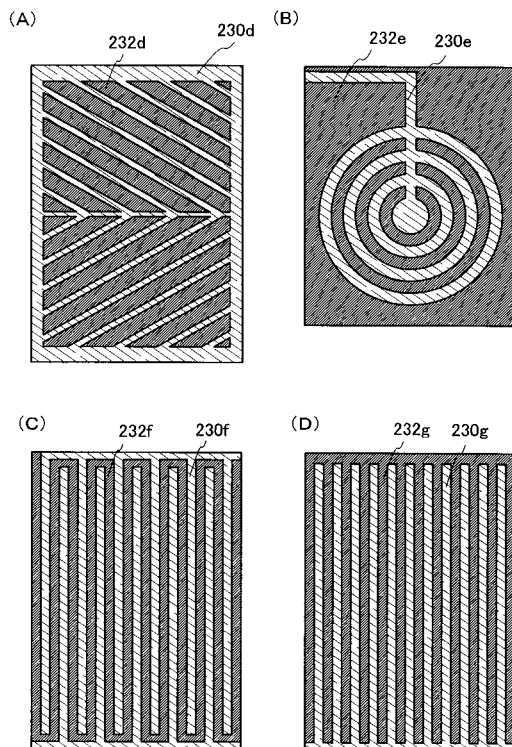
【図 14】



【図 15】

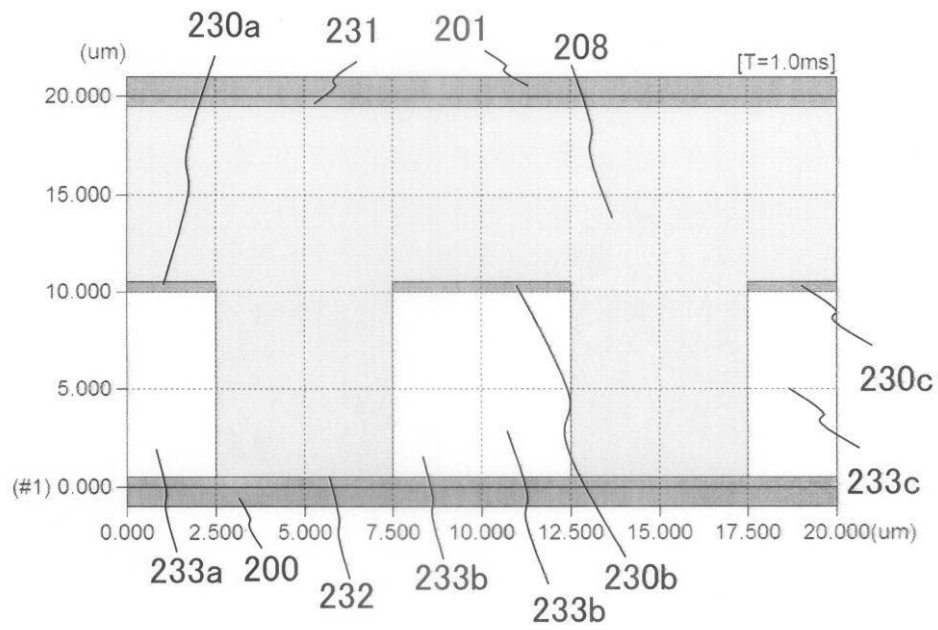


【図 16】

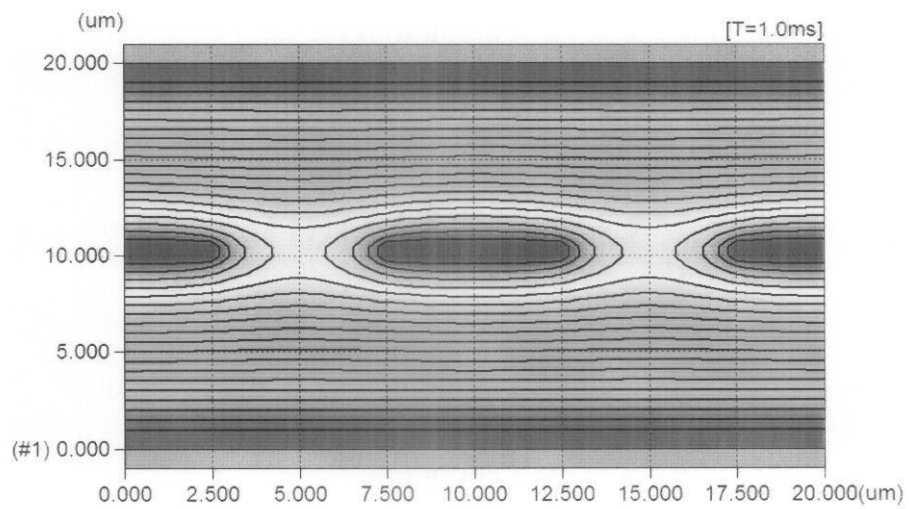


【図 17】

(A)



(B)



フロントページの続き

F ターム(参考) 2H092 GA14 GA59 GA60 HA04 HA05 JA26 JA40 JB57 KA04 KA05
KA07 KA12 KA19 KB05 KB14 KB24 MA05 MA08 MA18 MA19
MA29 MA30 NA01 NA25 PA06 QA15 RA10
2H189 AA04 BA04 CA08 HA16 KA01 LA10 LA14 MA13

专利名称(译)	液晶表示装置		
公开(公告)号	JP2012003250A	公开(公告)日	2012-01-05
申请号	JP2011109173	申请日	2011-05-16
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	久保田大介 山下晃央 深井修次 平形吉晴		
发明人	久保田 大介 山下 晃央 深井 修次 平形 吉晴		
IPC分类号	G02F1/1334 G02F1/1368 G02F1/1343		
CPC分类号	G02F1/133371 G02F1/1334 G02F1/134336		
FI分类号	G02F1/1334 G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/GA59 2H092/GA60 2H092/HA04 2H092/HA05 2H092/JA26 2H092/JA40 2H092/JB57 2H092/KA04 2H092/KA05 2H092/KA07 2H092/KA12 2H092/KA19 2H092/KB05 2H092/KB14 2H092/KB24 2H092/MA05 2H092/MA08 2H092/MA18 2H092/MA19 2H092/MA29 2H092/MA30 2H092/NA01 2H092/NA25 2H092/PA06 2H092/QA15 2H092/RA10 2H189/AA04 2H189/BA04 2H189/CA08 2H189/HA16 2H189/KA01 2H189/LA10 2H189/LA14 2H189/MA13 2H192/AA24 2H192/BB42 2H192/BB53 2H192/BB54 2H192/BC31 2H192/BC61 2H192/CB02 2H192/CB05 2H192/CB06 2H192/CB08 2H192/CB37 2H192/DA12 2H192/EA42 2H192/GD61 2H192/JA53		
优先权	2010116014 2010-05-20 JP		
其他公开文献	JP2012003250A5 JP5727858B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有高图像质量，低功耗和更高可见度的液晶显示装置，用于通过液晶散射光进行显示。解决方案：白色显示（明亮显示）通过散射光进行液晶层中的液晶包括聚合物分散液晶（PDLC）或聚合物网络液晶（PNLC）。通过在由第一公共电极层和第二公共电极层保持的液晶层的中心设置像素电极层，可以堆叠两个光学元件，其中一个包括第一公共电极层的第一液晶元件液晶层和像素电极层，另一个包括像素电极层，液晶层和第二公共电极层的第二液晶元件。

