

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-100071

(P2011-100071A)

(43) 公開日 平成23年5月19日(2011.5.19)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H193
GO2F 1/133 (2006.01)	GO2F 1/133 550	

審査請求 有 請求項の数 4 O L (全 9 頁)

(21) 出願番号	特願2009-256351 (P2009-256351)	(71) 出願人	302020207 東芝モバイルディスプレイ株式会社 埼玉県深谷市幡羅町一丁目9番地2
(22) 出願日	平成21年11月9日 (2009.11.9)	(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100109830 弁理士 福原 淑弘
		(74) 代理人	100075672 弁理士 峰 隆司
		(74) 代理人	100095441 弁理士 白根 俊郎

最終頁に続く

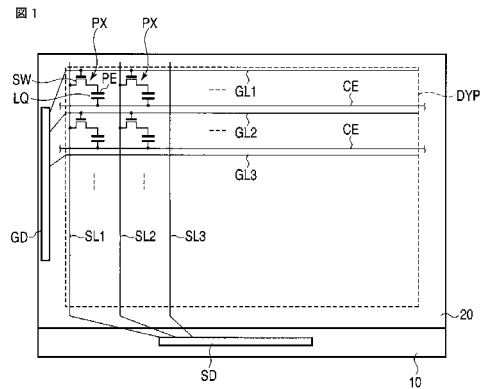
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 表示品位の良好な液晶表示装置を提供する。

【解決手段】 第1基板と、前記第1基板と対向するように配置された第2基板と、前記第1基板と前記第2基板との間に挟持された液晶層と、を備え、前記第1基板は、マトリクス状に配置された複数の画素電極と、前記複数の画素電極が配列する行方向に沿って延びる複数の対向電極と、を備え、前記対向電極は、絶縁層を介して複数の前記画素電極と対向するように配置された第1対向電極と、前記第1対向電極と絶縁層を介して対向するように配置され、前記絶縁層に設けられたコンタクトホールを介して前記第2電極と電気的に接続された第2対向電極と、を備え、前記第2対向電極は、前記第1対向電極よりも配線抵抗が小さい液晶表示装置。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 基板と、前記第 1 基板と対向するように配置された第 2 基板と、前記第 1 基板と前記第 2 基板との間に挟持された液晶層と、を備え、

前記第 1 基板は、マトリクス状に配置された複数の画素電極と、

前記複数の画素電極が配列する行方向に沿って延びる複数の対向電極と、を備え、

前記対向電極は、絶縁層を介して複数の前記画素電極と対向するように配置された第 1 対向電極と、前記第 1 対向電極と絶縁層を介して対向するように配置され、前記絶縁層に設けられたコンタクトホールを介して前記第 2 電極と電氣的に接続された第 2 対向電極と、を備え、前記第 2 対向電極は、前記第 1 対向電極よりも配線抵抗が小さい液晶表示装置

10

【請求項 2】

前記第 1 基板は、前記複数の画素電極が配列する行方向に沿って延びる複数の走査線と、前記複数の画素電極が配列する列方向に沿って延びる複数の信号線と、をさらに備え、

前記第 2 対向電極は前記複数の走査線と同層に配置されている請求項 1 記載の液晶表示装置。

【請求項 3】

前記第 1 対向電極は、ITO (Indium Tin Oxide) によって形成されている請求項 1 記載の液晶表示装置。

【請求項 4】

所定数行および所定数列のマトリクス状に前記画素電極が配列した前記第 1 基板の領域において、前記各行および各列について、1 以下のコンタクトホールが配置されている請求項 1 記載の液晶表示装置。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は液晶表示装置に関し、特にアクティブマトリクス型の液晶表示装置に関する。

【背景技術】**【0002】**

アクティブマトリクス型の液晶表示装置は、互いに対向する一対の基板と、この一対の基板間に挟持された液晶層と、マトリクス状に配置された複数の表示画素からなる表示部と、を備えている。上記一対の基板の一方は、表示部において、複数の表示画素が配列する行に沿って配置された走査線と、複数の表示画素が配列する列に沿って配置された信号線と、を備えている。液晶層に含まれる液晶分子は、液晶層に印加される電界によって、その配向状態が制御される。

30

【0003】

一対の基板の一方にマトリクス状に配置された複数の第 1 電極と、複数の第 1 電極と対向する第 2 電極とを有し、第 1 電極と第 2 電極との間に生じる横電界によって液晶層に含まれる液晶分子の配向状態を制御する IPS (In-Plane Switching) 方式や FFS (Fringe Field Switching) 方式の液晶表示装置が提案されている。

40

【0004】

液晶表示装置ではフリッカ対策として、走査ライン毎に液晶印加電圧の極性を反転させる交番反転駆動が提案されている。IPS 方式や FFS 方式の液晶表示装置で交番電界駆動を行う場合、第 2 電極を走査ライン毎に配置し、1 フレーム期間毎に第 2 電極に供給する電圧をハイ (H) レベルとロー (L) レベルとのいずれかに切り替えて、液晶層に印加される電圧の極性を反転させる。この構成では、第 2 電極に供給される 2 種類の電圧と、第 1 電極に順次書き込まれる映像信号とにより液晶層に含まれる液晶分子の配向が制御される。

【0005】

ここで、第 2 電極の抵抗が大きくなると、第 2 電極の信号入力端の近傍と、信号入力端

50

から離れた位置とで電位に差が生じて、クロストークの原因となることがあった。

【0006】

従来、平坦化膜上に画素電極や共通電極を配置した場合に、平坦化膜の下層に配置されたスイッチング素子及びコモン配線と、画素電極及び共通電極とを電氣的に接続させる複数のコンタクトホールを単一の工程で形成することができるFFSモードの液晶表示装置が提案されている（特許文献1参照）。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2008-180928号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、上記事情に鑑みて成されたものであって、表示品位の良好な液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の態様による液晶表示装置は、第1基板と、前記第1基板と対向するように配置された第2基板と、前記第1基板と前記第2基板との間に挟持された液晶層と、を備え、前記第1基板は、マトリクス状に配置された複数の画素電極と、前記複数の画素電極が配列する行方向に沿って延びる複数の対向電極と、を備え、前記対向電極は、絶縁層を介して複数の前記画素電極と対向するように配置された第1対向電極と、前記第1対向電極と絶縁層を介して対向するように配置され、前記絶縁層に設けられたコンタクトホールを介して前記第2電極と電氣的に接続された第2対向電極と、を備え、前記第2対向電極は、前記第1対向電極よりも配線抵抗が小さい液晶表示装置である。

20

【発明の効果】

【0010】

本発明によれば、表示品位の良好な液晶表示装置を提供することができる。

【図面の簡単な説明】

【0011】

30

【図1】本発明の一実施形態に係る液晶表示装置の一例を概略的に示す図である。

【図2】図1に示す液晶表示装置の表示部の一構成例を説明するための図である。

【図3】図1に示す液晶表示装置の表示部を構成する第1表示画素の一構成例を説明するための図である。

【図4】図1に示す液晶表示装置の表示部を構成する第2表示画素の一構成例を説明するための図である。

【図5】図4に示す線V-Vにおける断面の一例を示す図である。

【発明を実施するための形態】

【0012】

以下、本発明の一実施形態について、図面を参照して詳細に説明する。図1に示すように、本実施形態に係る液晶表示装置は、アレイ基板10と、アレイ基板10と対向するように配置された対向基板20と、アレイ基板10と対向基板20との間に挟持された液晶層LQと、マトリクス状に配置された複数の表示画素PXを含む表示部DYPを備えている。液晶表示装置は、図示しない光源装置によって、アレイ基板10側から照明される。

40

【0013】

複数の表示画素PXは、後に説明する第1表示画素PX1および第2表示画素PX2を含む。図2に、所定数行および所定数列で配列する複数の表示画素PXからなる表示部DYPの所定領域内における、第2表示画素PX2の配置位置を示す。図2では、例えば、32画素（行）×192画素（列）の領域内で、各行に第2表示画素PX2が1つ配置され、同じ列に2以上の第2表示画素PX2が配置されないように構成されている。また、

50

第2表示画素PXは、表示画素PXが配列する行方向において、一定表示画素PX毎に配置される。

【0014】

さらに、第2表示画素PX2は、互いに一定距離以上を置いて配置されている。図2では、1つの第2表示画素PX2を中心とした半径が所定距離の領域内で、中心の1つの第2表示画素PX2のみが配置されるように、その他の第2表示画素PX2の配置位置が設定される。

【0015】

アレイ基板10は、基板SB1(図5に示す)と、基板SB1の上層にマトリクス状に配置された画素電極PEと、複数の画素電極PEが配列する行に沿って配置された複数の走査線GL(GL1、GL2、...)と、複数の画素電極PEが配列する列に沿って配置された複数の信号線SL(SL1、SL2、...)と、画素電極PEの配列する行方向に沿って延びる複数の対向電極CEと、走査線GLと信号線SLとが交差する位置近傍に配置された画素スイッチSWを備えている。画素電極PEと画素スイッチSWとは、各表示画素PXに配置されている。

10

【0016】

複数の走査線GLは、アレイ基板10の表示部DYPの周囲に配置された走査線駆動回路GDに電氣的に接続されている。複数の信号線SLは、アレイ基板10の表示部DYPの周囲に配置された信号線駆動回路SDに電氣的に接続されている。

【0017】

画素スイッチSWのゲート電極は、対応する走査線GLに電氣的に接続されている(あるいは一体に形成されている)。画素スイッチSWのソース電極は、対応する信号線に電氣的に接続されている(あるいは一体に形成されている)。画素スイッチSWのドレイン電極は、対応する画素電極PEに電氣的に接続されている(あるいは一体に形成されている)。

20

【0018】

図3乃至図5に示すように、対向電極CEは、第1対向電極CEAと第2対向電極CEBとを備えている。図5に示すように、第1対向電極CEAは、複数の画素電極PEと絶縁層L4を介して対向するように配置されている。第2対向電極CEBは、第2表示画素PX2において、第1対向電極CEAと絶縁層L2、L3を介して対向するように配置されている。

30

【0019】

図5に示すように、画素電極PEは、絶縁層L1~L4に設けられたコンタクトホールHL1、HL2によって、コンタクト電極EAを介して半導体層SEMと電氣的に接続されている。コンタクト電極EAは、信号線SLと同層に配置され、例えばチタンとアルミニウムとチタンと3層(TAT)を含む構成である。

【0020】

画素電極PEおよび第1対向電極CEAは例えばITO(Indium Tin Oxide)等の透明導電性材料によって形成されている。図3および図4に示すように、画素電極PEは、スリットSTを備えている。スリットSTは、信号線SLが延びる方向と略平行に延びている。スリットSTの端部は、信号線SLが延びる方向に対して、配向膜(図示せず)のラビング方向との成す角度が大きくなる方向に屈曲している。

40

【0021】

対向電極CEにはその両端から対向電圧が供給される。1フレーム期間において、複数の対向電極CEに供給される対向電圧は、1走査ライン毎あるいは複数ライン毎に極性が反転される。さらに、各対向電極CEに供給される対向電圧は、1フレーム期間毎に極性が反転される。すなわち本実施形態に係る液晶表示装置は、1又は複数走査ライン毎に、液晶層LQに供給される電界の極性が反転されるライン反転駆動方式を採用している。

【0022】

第2対向電極CEBは走査線GLと同層に配置され、例えばモリブデンタンゲステン(

50

M o W) により形成されている。図 4 および図 5 に示すように、第 1 対向電極 C E A と第 2 対向電極 C E B とは第 2 表示画素 P X 2 において、絶縁層 L 2、L 3 に設けられたコンタクトホール H L 3、H L 4 により、コンタクト電極 E B を介して電氣的に接続されている。コンタクト電極 E B は、信号線 S L と同層に配置され、例えばチタンとアルミニウムとチタンと 3 層 (T A T) により形成されている。

【 0 0 2 3 】

すなわち、図 3 乃至図 5 に示すように、第 1 表示画素 P X 1 には、画素電極 P E と半導体層 (P o l y - S i) S E M とを電氣的に接続させるためのコンタクトホール H L 1、H L 2 が設けられ、第 2 表示画素 P X 2 には、さらに、第 1 対向電極 C E A と第 2 対向電極 C E B とを電氣的に接続させるためのコンタクトホール H L 3、H L 4 が設けられている。

10

【 0 0 2 4 】

上記液晶表示装置において、対応する走査線 G L に画素スイッチ S W をオンさせるオン信号が供給されると、画素スイッチ S W のゲート電極にオン信号が供給され、ソース電極 - ドレイン電極間が導通し、対応する信号線に供給された映像信号が、画素電極 P E に供給される。

【 0 0 2 5 】

画素電極 P E に印加される電圧と、第 1 対向電極 C E A に印加される電圧との電位差が生じると、画素電極 P E のスリット S T と対向する第 1 対向電極 C E A の部分から、画素電極 P E へと斜め方向の電界が生じ、液晶層 L Q 内に横電界が生じる。この横電界により、液晶層 L Q に含まれる液晶分子 (図示せず) の配向状態が制御される。

20

【 0 0 2 6 】

なお、横電界とは、アレイ基板 1 0 の基板 S B 1 の基板面と略平行な方向の電界成分を含む電界であって、アレイ基板 1 0 上に配置された画素電極 P E と第 1 対向電極 C E A との間に生じるものである。

【 0 0 2 7 】

ここで、例えば対向電極を I T O により形成すると、対向電極の配線抵抗が大きくなり、対向電極の充電に時間を要することがあった。さらに、対向電極が充電に時間がかかると、このことがクロストーク等の原因となって表示品位が低下することがあった。

【 0 0 2 8 】

そこで、本実施形態に係る液晶表示装置では、対向電極 C E が、第 1 対向電極 C E A と第 1 対向電極 C E A と略平行に延びる第 2 対向電極 C E B とを備え、第 1 対向電極 C E A と第 2 対向電極 C E B とを電氣的に接続させている。

30

【 0 0 2 9 】

第 2 対向電極 C E B は、モリブデンタンゲステンによって形成され、その配線抵抗は I T O よりも小さい。そのため、第 1 対向電極 C E A は、対向電極駆動回路 (図示せず) から、あるいはその両端部における第 2 対向電極 C E B との接続部 (図示せず) から対向電圧が供給されるとともに、第 2 表示画素 P X 2 において第 2 対向電極 C E B とからも対向電圧が供給される。このことによって、本実施形態に係る液晶表示装置では、第 1 対向電極 C E A の配線抵抗が大きい場合であっても、第 1 対向電極 C E A の充電に要する時間を短くすることができ、クロストーク等による表示品位の劣化が改善された。

40

【 0 0 3 0 】

なお、表示部 D Y P 内での第 2 表示画素 P X 2 の割合が多くなると、表示部 D Y P 全体での開口率が低下する。一方、第 2 表示画素 P X 2 を配置する間隔が大きくなると、第 1 対向電極 C E A の配線抵抗が十分小さくならず、第 1 対向電極 C E A の充電時間が長くなり表示品位の劣化を改善することが困難になる。なお、第 1 対向電極 C E A の充電時間は、略 4 μ 秒以下となることが望ましい。

【 0 0 3 1 】

そこで、本実施形態では、図 2 に示すように、所定数行および所定数列に配列する表示画素 P X からなる表示部 D Y P の領域において、各行および各列に 1 以下の第 2 表示画素

50

P X 2 が配置されているとともに、行方向（対向電極 C E が延びる方向）において所定の間隔をおいて配置されている。

【 0 0 3 2 】

換言すれば、所定数行および所定数列に画素電極 P E が配列したアレイ基板 1 0 の領域において、画素電極 P E の配列する各行および各列について、1 以下のコンタクトホール H L 3、H L 4 が配置されている。また、第 1 対向電極 C E A と第 2 対向電極 C E B とを電氣的に接続させるコンタクトホール H L 3、H L 4 は、画素電極 P E が配列した各行において、所定の間隔をおいて設けられている。

【 0 0 3 3 】

このように第 2 表示画素 P X 2 を配置することによって、行方向および列方向にスジ状の輝度ムラが生じることが回避される。また、第 1 対向電極 C E A と第 2 対向電極 C E B とが電氣的に接続される位置の間隔を、第 1 対向電極 C E A の充電時間が十分短くなるように設定することによって、クロストーク等による表示品位の劣化を改善することができる。

10

【 0 0 3 4 】

上記のように、本実施形態に係る液晶表示装置によれば、表示品位の良好な液晶表示装置を提供することができる。

【 0 0 3 5 】

さらに、本実施形態では、第 2 対向電極 C E B は、走査線 G L と同層に設けられている。したがって、第 2 対向電極 C E B を設けるために新たな導電層を設ける必要がないため、製造コストが高くなることを回避することができる。

20

【 0 0 3 6 】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。図 2 に示すように第 2 表示画素 P X 2 の配置位置は一例であって、本願発明における第 2 表示画素 P X 2 の配置位置が図 2 に示す配置位置に限定されるものではない。第 2 表示画素 P X の配置は、表示部の開口率が一定以上であって、かつ、対向電極 C E の充電時間が十分短くなるように設定されれば図 2 の配置位置に限られない。

【 0 0 3 7 】

また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

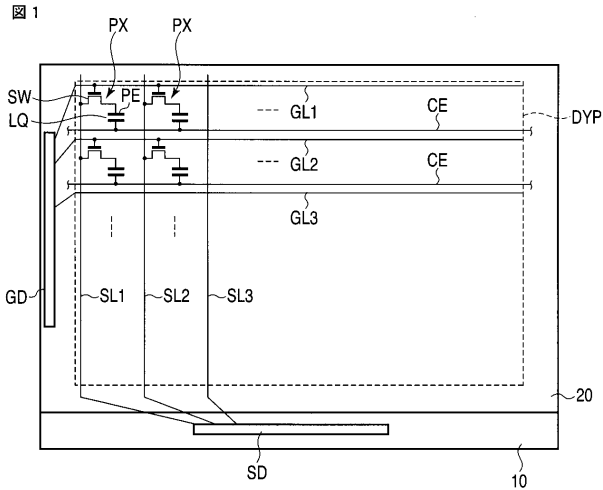
30

【符号の説明】

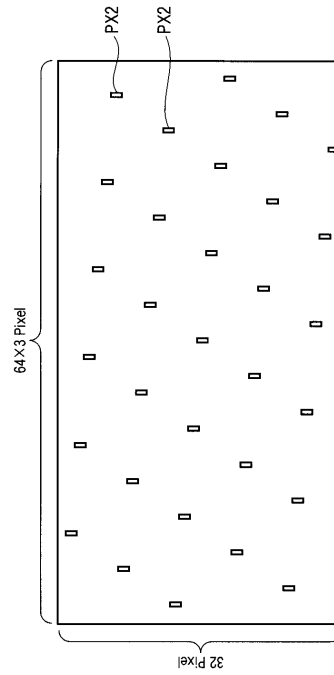
【 0 0 3 8 】

L Q ... 液晶層、P X ... 表示画素、P X 1 ... 第 1 表示画素、P X 2 ... 第 2 画素電極、D Y P ... 表示部、P E ... 画素電極、C E ... 対向電極、C E A ... 第 1 対向電極、C E B ... 第 2 対向電極、S W ... 画素スイッチ、L 1 ~ L 4 ... 絶縁層、H L 1 ~ H L 4 ... コンタクトホール H L、1 0 ... アレイ基板（第 1 基板）、2 0 ... 対向基板（第 2 基板）。

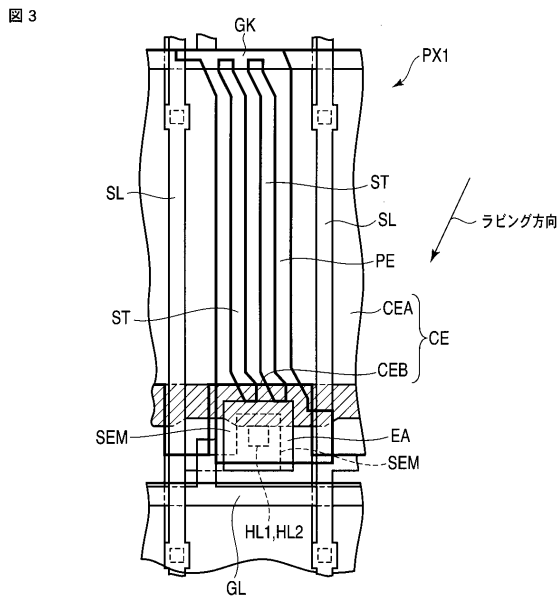
【図 1】



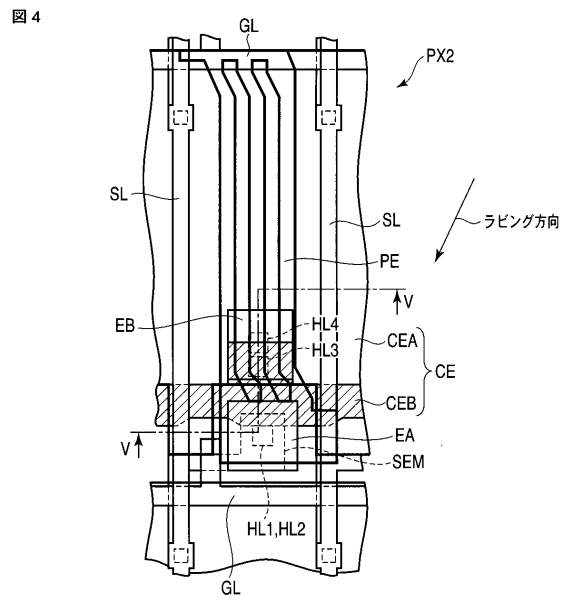
【図 2】



【図 3】

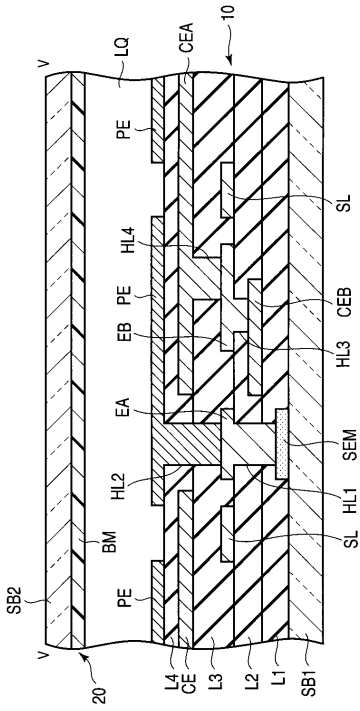


【図 4】



【 図 5 】

図 5



フロントページの続き

- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 原田 和幸
東京都港区港南四丁目 1 番 8 号 東芝モバイルディスプレイ株式会社内
- (72)発明者 吉永 博式
東京都港区港南四丁目 1 番 8 号 東芝モバイルディスプレイ株式会社内
- F ターム(参考) 2H092 GA13 GA29 JA24 JA46 JB05 JB13 KA22 KB05 KB14 KB25
NA01 PA01
2H193 ZA04 ZA05 ZC03 ZQ16

专利名称(译)	液晶表示装置		
公开(公告)号	JP2011100071A	公开(公告)日	2011-05-19
申请号	JP2009256351	申请日	2009-11-09
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	原田和幸 吉永博式		
发明人	原田 和幸 吉永 博式		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/133		
CPC分类号	G02F1/134363 G02F2001/134318		
FI分类号	G02F1/1343 G02F1/1368 G02F1/133.550		
F-TERM分类号	2H092/GA13 2H092/GA29 2H092/JA24 2H092/JA46 2H092/JB05 2H092/JB13 2H092/KA22 2H092/KB05 2H092/KB14 2H092/KB25 2H092/NA01 2H092/PA01 2H193/ZA04 2H193/ZA05 2H193/ZC03 2H193/ZQ16 2H192/AA24 2H192/AA43 2H192/BB13 2H192/BB66 2H192/BB73 2H192/BB81 2H192/BB83 2H192/BB86 2H192/BC01 2H192/BC35 2H192/BC42 2H192/CB34 2H192/CC04 2H192/JA33		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
其他公开文献	JP4911793B2		
外部链接	Espacenet		

摘要(译)

提供一种具有良好显示质量的液晶显示装置。 解决方案：液晶显示装置包括第一基板，布置成面对第一基板的第二基板，以及夹在第一基板和第二基板之间的液晶层，第一基板包括以矩阵形式布置的多个像素电极和沿行方向延伸的多个对电极，其中布置有多个像素电极，其中对电极设置有绝缘层第一对向电极设置成与多个像素电极相对，第二对向电极设置成面对第一对向电极，绝缘层插入其间，并且第二对电极电连接到第二电极，其中第二对电极具有比第一对电极小的布线电阻。 点域1

