

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-95721

(P2011-95721A)

(43) 公開日 平成23年5月12日 (2011.5.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 623B	5C006
G02F 1/133 (2006.01)	G09G 3/20 611A	5C080
	G09G 3/20 611D	
	G09G 3/20 621B	
審査請求 有 請求項の数 26 O L (全 25 頁) 最終頁に続く		

(21) 出願番号	特願2010-179124 (P2010-179124)	(71) 出願人	501358079 友達光電股▲ふん▼有限公司 AU Optronics Corporation 台湾新竹科学工業園區新竹市力行二路一号 No. 1, Lt-Hsin Rd, II, Science-Based Industrial Park, Hsinchu, Taiwan, R. O. C.
(22) 出願日	平成22年8月10日 (2010.8.10)	(74) 代理人	110000383 特許業務法人 エビス国際特許事務所
(31) 優先権主張番号	12/609,573	(72) 発明者	徐 兆慶 台湾新竹市科学工業園區力行二路1号 友 達光電股▲ふん▼有限公司内
(32) 優先日	平成21年10月30日 (2009.10.30)		
(33) 優先権主張国	米国 (US)		
		最終頁に続く	

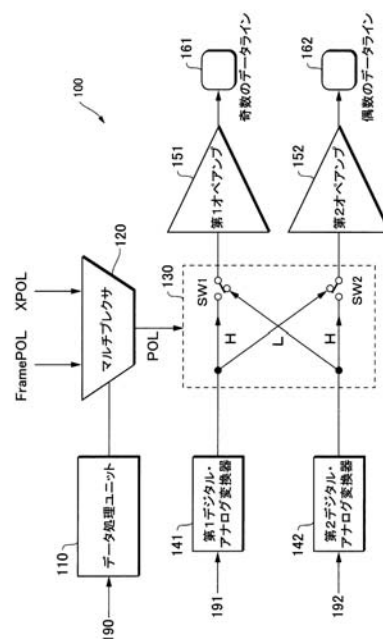
(54) 【発明の名称】 液晶ディスプレイの駆動装置及び駆動方法

(57) 【要約】

【課題】表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバを提供する。

【解決手段】本願発明の1例において、ソースドライバはデータ処理ユニットとマルチプレクサを含む。前記データ処理ユニットは論理回路を含んで、2つの隣接する前記データライン上に配置された画像データ信号のN個の最大有効ビットを定めるのに用いられ、N個の最大有効ビットが全て1または0である場合、論理回路からの出力は1であり、そうでない場合、論理回路からの出力が0である。前記マルチプレクサはデータ処理ユニットに接続され、フレーム極性制御信号および画素極性制御信号を受信し、論理回路からの出力が1である場合、フレーム極性制御信号を選択して出力し、或いは、論理回路からの出力が0である場合、画素極性制御信号を選択して出力し、極性制御信号とする。

【選択図】図1



【特許請求の範囲】

【請求項 1】

表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバであって、

前記表示パネルはマトリックス形式に配置された複数の画素と複数のデータラインを含み、各前記データラインは対応する画素列の画素に接続され、前記画像データは複数のフレームに分解され、各前記画像データの前記複数のフレームは異なるグレーレベルを有する前記画素マトリックス中に配置されて、前記画素と関係するグレーレベルと画素表示する前記フレームのグレーレベルとを対応させ、

前記ソースドライバは、

10

(a) 前記画素マトリックスに配置された前記画像データの前記グレーレベルを定めるデータ処理ユニットと、

(b) 前記データ処理ユニットに接続され、フレーム極性制御信号および画素極性制御信号を受信して、前記画像データの前記グレーレベルによって前記フレーム極性制御信号と前記画素極性制御信号のうち的一方に対応する極性制御信号を出力するマルチプレクサと、

(c) 前記マルチプレクサに接続され、前記極性制御信号によって制御されるスイッチモジュールと、

(d) 正の極性を有し、前記画像データと関係する第1デジタル信号を受信して、前記第1デジタル信号を第1アナログ信号に変換する第1デジタル・アナログ変換器と、

20

(e) 負の極性を有し、前記画像データと関係する第2デジタル信号を受信して、前記第2デジタル信号を第2アナログ信号に変換する第2デジタル・アナログ変換器と、

(f) 前記スイッチモジュールを介して前記第1デジタル・アナログ変換器および前記第2デジタル・アナログ変換器に接続され、前記第1デジタル・アナログ変換器の前記第1アナログ信号と前記第2デジタル・アナログ変換器の前記第2アナログ信号のうち的一方を受信して、第1データ信号を前記データラインのうちの奇数のデータラインに出力する第1オペアンプ、および、

(g) 前記スイッチモジュールを介して前記第1デジタル・アナログ変換器および前記第2デジタル・アナログ変換器に接続され、前記第1デジタル・アナログ変換器の前記第1アナログ信号と前記第2デジタル・アナログ変換器の前記第2アナログ信号のうち他

30

を含むことを特徴とするソースドライバ。

【請求項 2】

前記画像データのグレーレベルが L_m より大きくまたは L_n より小さい場合、前記極性制御信号は前記フレーム極性制御信号であり、そうでない場合、前記極性制御信号は前記画素極性制御信号であり、そのうち、 $0 < L_n < L_m < L_{max}$ であり、前記 L_{max} は n ビットにおける最大のグレーレベルであり、前記 $L_{max} = (2^K - 1)$ であることを特徴とする請求項 1 に記載のソースドライバ。

【請求項 3】

40

前記画像データのグレーレベルが L_m より大きくまたは L_n より小さい場合、前記画像データのグレーレベルに關係する画素マトリックス中の前記画素は列極性反転駆動を利用し、前記画素マトリックス中のその他の画素はドット極性反転と2ライン極性反転のうち的一方を利用して駆動することを特徴とする請求項 2 に記載のソースドライバ。

【請求項 4】

前記データ処理ユニットは論理回路を含み、隣接する2つの前記データライン上に配置された画像データの N 個の最大有効ビットを定めるのに用いられ、前記 N 個の最大有効ビットが全て1または0である場合、前記論理回路からの出力が1であり、そうでない場合、論理回路からの出力が0である(前記 N は正整数である)ことを特徴とする請求項 1 に記載のソースドライバ。

50

【請求項 5】

前記論理回路からの出力が 1 である場合、前記マルチプレクサは前記フレーム極性制御信号を選択し、前記論理回路からの出力が 0 である場合、前記マルチプレクサは前記画素極性制御信号を選択することを特徴とする請求項 4 に記載のソースドライバ。

【請求項 6】

前記 N は 4 であることを特徴とする請求項 4 に記載のソースドライバ。

【請求項 7】

前記第 1 アナログ信号と前記第 2 アナログ信号はそれぞれ正の極性と負の極性を有することを特徴とする請求項 1 に記載のソースドライバ。

【請求項 8】

前記第 1 データ信号と前記第 2 データ信号はそれぞれ正の極性と負の極性を有することを特徴とする請求項 1 に記載のソースドライバ。

【請求項 9】

前記極性制御信号は低レベルと高レベルを有し、前記極性制御信号が高レベルにある場合、前記データラインのうちの各奇数のデータラインが前記第 1 データ信号を受信し、前記データラインのうちの各偶数のデータラインは前記第 2 データ信号を受信し、前記極性制御信号が低レベルにある場合、前記データラインのうちの各奇数のデータラインは前記第 2 データ信号を受信し、前記データラインのうちの各前記偶数のデータラインは前記第 1 データ信号を受信することを特徴とする請求項 8 に記載のソースドライバ。

【請求項 10】

表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバであって、

前記表示パネルはマトリックス形式に配置された複数の画素と複数のデータラインを含み、各前記データラインは対応する画素列の画素に接続され、前記画像データは複数のフレームに分解され、各前記画像データの前記複数のフレームは異なるグレーレベルを有する前記画素マトリックス中に配置されて、前記画素に関するグレーレベルと画素表示するフレームのグレーレベルとを対応させ、

前記ソースドライバはデータ処理ユニットとマルチプレクサとを含み、

(a) 前記データ処理ユニットは、論理回路を含んでおり、隣接する 2 つの前記データライン上に配置された画像データ信号の N 個の最大有効ビットを定めるのに用いられ、前記 N 個の最大有効ビットが全て 1 または 0 である場合、前記論理回路からの出力は 1 であり、そうでない場合、前記論理回路からの出力は 0 であり（そのうち、前記 N は正整数である）、

(b) 前記マルチプレクサは前記データ処理ユニットに接続され、フレーム極性制御信号および画素極性制御信号を受信し、前記論理回路からの出力が 1 である場合、前記フレーム極性制御信号を選択して出力し、或いは、前記論理回路からの出力が 0 である場合、前記画素極性制御信号を選択して出力して、極性制御信号とする、

ことを特徴とするソースドライバ。

【請求項 11】

前記マルチプレクサが前記フレーム極性制御信号を選択する場合、隣接する 2 つの前記データラインと関係する前記画素マトリックス中の画素は列極性反転駆動を利用し、前記マトリックス中のその他の画素はドット極性反転と 2 ライン極性反転のうちの一方を利用して駆動されることを特徴とする請求項 10 に記載のソースドライバ。

【請求項 12】

(a) 前記マルチプレクサに接続され、前記極性制御信号によって制御されるスイッチモジュールと、

(b) 正の極性を有し、前記画像データに関する第 1 デジタル信号を受信して、前記第 1 デジタル信号を第 1 アナログ信号に変換する第 1 デジタル・アナログ変換器と、

(c) 負の極性を有し、前記画像データに関する第 2 デジタル信号を受信して、前記第 2 デジタル信号を第 2 アナログ信号に変換する第 2 デジタル・アナログ変換器と、

(d) 前記スイッチモジュールを介して前記第 1 デジタル・アナログ変換器および前記第 2 デジタル・アナログ変換器に接続され、前記第 1 デジタル・アナログ変換器の前記第 1 アナログ信号と前記第 2 デジタル・アナログ変換器の前記第 2 アナログ信号のうちの一方を受信して、第 1 データ信号を前記データラインのうちの奇数のデータラインに出力する第 1 オペアンプ、および、

(e) 前記スイッチモジュールを介して前記第 1 デジタル・アナログ変換器および前記第 2 デジタル・アナログ変換器に接続され、前記第 1 デジタル・アナログ変換器の前記第 1 アナログ信号と前記第 2 デジタル・アナログ変換器の前記第 2 アナログ信号のうちの他方を受信して、第 2 データ信号を前記データラインの偶数のデータラインに出力する第 2 オペアンプと、

10

を含むことを特徴とする請求項 10 に記載のソースドライバ。

【請求項 13】

前記第 1 アナログ信号および前記第 2 アナログ信号はそれぞれ正の極性と負の極性を有することを特徴とする請求項 12 に記載のソースドライバ。

【請求項 14】

前記第 1 データ信号および前記第 2 データ信号はそれぞれ正の極性と負の極性を有することを特徴とする請求項 12 に記載のソースドライバ。

【請求項 15】

前記極性制御信号は低レベルと高レベルを有し、前記極性制御信号が高レベルにある場合、前記データラインの各奇数のデータラインは前記第 1 データ信号を受信し、前記データラインの各偶数のデータラインは前記第 2 データ信号を受信し、前記極性制御信号が低レベルにある場合、前記データラインの各奇数のデータラインは前記第 2 データ信号を受信し、前記データラインの各前記偶数のデータラインは前記第 1 データ信号を受信することを特徴とする請求項 14 に記載のソースドライバ。

20

【請求項 16】

表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させる方法であって、

前記表示パネルはマトリックス形式に配置された複数の画素と複数のデータラインを含み、各前記データラインは対応する画素列の画素に接続され、

前記方法は

30

(a) 表示に用いられる画像データを入力するステップと、

(b) 隣接する 2 つの前記データライン上に配置された画像データ信号の N 個の最大有効ビットを定める（そのうち、前記 N は正整数である）ステップと、

(c) 隣接する 2 つの前記データライン上に配置された画像データ信号の N 個の最大有効ビットが全て 1 または 0 である場合、フレーム極性制御信号を選択し、または、N 個の最大有効ビットに 1 と 0 を両方含む場合、画素極性制御信号を選択して、極性制御信号とするステップと、

(d) 前記フレーム極性制御信号を選定する場合、列極性反転を利用して前記画素マトリックス中の前記画素に前記画像データを表示し、前記画素極性制御信号を選定する場合、ドット極性反転と 2 ライン極性反転のうちの一方を利用して前記画素マトリックス中のその他の画素に前記画像データを表示するステップと、

40

を含み、

前記画像データは複数のフレームに分解され、各前記画像データの前記複数のフレームは異なるグレーレベルを有する前記画素マトリックス中に配置されて、前記画素に係するグレーレベルと画素表示するフレームのグレーレベルとを対応させる、

ことを特徴とする方法。

【請求項 17】

前記 2 つの隣接するデータライン上に配置された画像データの N 個の最大有効ビットを定めるステップはデータ処理ユニットによって行われ、前記データ処理ユニットは論理回路を含み、前記 N 個の最大有効ビットが全て 1 または 0 である場合、前記論理回路からの

50

出力が 1 であり、そうでない場合、前記論理回路からの出力が 0 である（そのうち、前記 N は正整数である）ことを特徴とする請求項 16 に記載の方法。

【請求項 18】

前記フレーム極性制御信号または前記画素極性制御信号を選定するステップは、マルチプレクサによって行われ、前記論理回路からの出力が 1 である場合、前記マルチプレクサは前記フレーム極性制御信号を選択し、前記論理回路からの出力が 0 である場合、前記マルチプレクサは前記画素極性制御信号を選択することを特徴とする請求項 17 に記載の方法。

【請求項 19】

前記 N は 4 であることを特徴とする請求項 16 に記載の方法。

10

【請求項 20】

表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバであって、

前記表示パネルはマトリックス形式に配置された複数の画素と複数のデータラインを含み、各前記データラインは対応する画素列の前記画素に接続され、前記画像データは複数のフレームに分解され、各前記画像データの前記複数のフレームは異なるグレーレベルを有する前記画素マトリックス中に配置され、前記画素に関するグレーレベルと画素表示するフレームのグレーレベルとを対応させ、

前記ソースドライバはデータ処理ユニットと、マルチプレクサと、複数の駆動モジュールとを含み、

20

(a) 前記データ処理ユニットは論理回路を含んで前記データラインにおける $2n$ 本ごとの隣接する前記データライン上に配置された画像データ信号のグレーレベルを定めるのに用いられ、前記画像データの前記グレーレベルが L_m より大きくまたは L_n より小さい場合、前記論理回路からの出力が 1 であり、そうでない場合、前記論理回路からの出力が 0 である（そのうち、N は正整数で、 $0 < L_n < L_m < L_{\max}$ であり、前記 $L_{\max}$ は k ビットにおける最大グレーレベルであり、前記 $L_{\max} = (2^k - 1)$ ）、

(b) 前記マルチプレクサは前記データ処理ユニットに接続され、フレーム極性制御信号および画素極性制御信号を受信して、前記論理回路からの出力が 1 である場合、前記フレーム極性制御信号を選択して出力し、或いは、前記論理回路からの出力が 0 である場合、前記画素極性制御信号を選択して出力して、極性制御信号とし、

30

(c) 複数の駆動モジュールは前記マルチプレクサに接続され、各前記駆動モジュールは対応する 2 つの画像データを受信し、且つ、前記極性制御信号によって前記対応する 2 つの画像データを選択的に前記 $2n$ 本の隣接する前記データラインの対応する奇数のデータラインと偶数のデータラインに出力する、

ことを特徴とするソースドライバ。

【請求項 21】

前記論理回路は複数の排他的 NOR ゲート (EX-NOR gate) と AND ゲート (AND gate) を含み、前記 AND ゲートはこれらの排他的 NOR ゲートに接続され、 $2n$ 本ごとの隣接する前記データライン上に配置された画像データ信号の N 個の最大有効ビットを定めるのに用いられ、前記 N 個の最大有効ビットが全て 1 または 0 である場合、前記論理回路からの出力は 1 であり、そうでない場合、前記論理回路からの出力は 0 である（そのうち、N は正整数である）ことを特徴とする請求項 20 に記載のソースドライバ。

40

【請求項 22】

前記駆動モジュールは、

(a) 前記マルチプレクサに接続され、且つ、前記極性制御信号によって制御されるスイッチモジュールと、

(b) 正の極性を有し、前記画像データに関する第 1 デジタル信号を受信して、前記第 1 デジタル信号を第 1 アナログ信号に変換する第 1 デジタル・アナログ変換器と、

(c) 負の極性を有し、前記画像データと関係する第 2 デジタル信号を受信して、前記第 2 デジタル信号を第 2 アナログ信号に変換する第 2 デジタル・アナログ変換器と、

50

(d) 前記スイッチモジュールを介して前記第 1 デジタル・アナログ変換器および前記第 2 デジタル・アナログ変換器に接続され、前記第 1 デジタル・アナログ変換器の前記第 1 アナログ信号と前記第 2 デジタル・アナログ変換器の前記第 2 アナログ信号のうちの一方を受信して、第 1 データ信号を前記データラインのうちの奇数のデータラインに出力する第 1 オペアンプと、

(e) 前記スイッチモジュールを介して前記第 1 デジタル・アナログ変換器および前記第 2 デジタル・アナログ変換器に接続され、前記第 1 デジタル・アナログ変換器の前記第 1 アナログ信号と前記第 2 デジタル・アナログ変換器の前記第 2 アナログ信号のうちの他方を受信して、第 2 データ信号を前記データラインのうちの偶数のデータラインに出力する第 2 オペアンプと、

10

を含むことを特徴とする請求項 20 に記載のソースドライバ。

【請求項 23】

前記第 1 アナログ信号と前記第 2 アナログ信号はそれぞれ正の極性と負の極性を有することを特徴とする請求項 22 に記載のソースドライバ。

【請求項 24】

前記第 1 データ信号と前記第 2 データ信号はそれぞれ正の極性と負の極性を有することを特徴とする請求項 22 に記載のソースドライバ。

【請求項 25】

前記マルチプレクサが前記フレーム極性制御信号を選択する場合、2n本の隣接する前記データラインと関係する前記画素マトリックス中の画素は列極性反転駆動を利用し、前記画素マトリックス中のその他の画素はドット極性反転と 2 ライン極性反転のうちの一方を利用して駆動することを特徴とする請求項 20 に記載のソースドライバ。

20

【請求項 26】

前記画像データの前記グレーレベルが L_m より大きくまたは L_n より小さい場合、前記極性制御信号は前記フレーム極性制御信号であり、そうでない場合、前記極性制御信号は前記画素極性制御信号であることを特徴とする請求項 25 に記載のソースドライバ。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は、液晶ディスプレイに関し、特に、適応性調整可能な列反転 (column inversion) を利用した画像データを表示する表示パネルのソースドライバおよびその駆動方法に関する。

30

【背景技術】

【0002】

液晶ディスプレイはわずかな電力を用いるだけで高品質の映像を表示することができるため、表示装置として良く使用されている (米国特許出願公開第 2006—009212 号明細書を参照)。液晶ディスプレイ装置は液晶ディスプレイパネルを含み、前記液晶ディスプレイパネルは液晶セルにより構成され、なお、各画素素子は全て対応する液晶セルに接続され、且つ、当該画素素子は液晶キャパシタと蓄積キャパシタを有する。また、薄膜トランジスタは液晶キャパシタ及び蓄積キャパシタに電氣的に接続される。前記画素素子は実質上マトリックス方式に配置され、前記マトリックス方式は複数の画素列及び複数の画素行を有する。通常ゲートドライバによって生成される走査信号は、行方向の複数の走査線を介して複数の画素行に順次に提供されて、画素素子を行方向の順次に作動させる。走査信号が画素行に提供されて対応する画素行の画素素子の薄膜トランジスタを作動させる時、ソースドライバによって生成される画像を表示するソース信号が、複数のデータライン (上記データラインは複数の走査線を通り抜け列方向に配置される) を介して同時に複数の画素列に提供され、これによって対応する画素行の液晶キャパシタと蓄積キャパシタを変更させ、従って、画素行に対応する液晶セルの配向を調整して光の透過率を制御することができる。全ての画素行に対して上記ステップを繰り返すことにより、画像信号としてのソース信号を全ての画素素子に提供することができ、よって、画像信号を画素

40

50

素子上に表示させることができる。

【 0 0 0 3 】

液晶分子はその細長い棒状と扁平状の分子構造によって特定の配向を有し、液晶分子のその配向はディスプレイパネルの液晶セルにおける光透過率を定めるのに重要な役割を果たす。通常、液晶層に長時間高電圧を印加すると、液晶分子の光透過特性が変化されてしまう。当該変化は永久化する可能性があり、永久化になると液晶ディスプレイパネルの画像表示に取り返しのつかない劣化を招いてしまう。液晶分子品質の劣化を避けるために、複数の液晶セルに提供する電圧信号が連続的に変化しなければならない。通常、ソースドライバは極性反転方式（例えば、フレーム極性反転、行極性反転、列極性反転、ドット極性反転および２ライン極性反転）によって、極性交互の電圧信号を生成する。

10

【 0 0 0 4 】

一般的に、ドット極性反転と２ライン極性反転を利用することが他の極性反転方式を利用することより画像の表示品質が良いが、消費電力が他の極性反転方式より高い欠点がある。列極性反転を利用すると消費電力が比較的に低い、クロストークと垂直線状の揺らめきが生じる問題がある。ジグザグ配置の画素に対して、その画像表示画質はドット極性反転と類似し、その消費電力は列極性反転と類似しているが、依然としてクロストーク及び水平の明暗線が生じる問題がある。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 5 】

20

【 特許文献 1 】 米国特許出願公開第 2 0 0 6 — 0 0 9 2 1 2 0 号明細書

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

本願発明は、消費電力を低下させると共に、クロストーク等を解決した液晶ディスプレイの駆動装置及びその駆動方法を提供する。

【 課題を解決するための手段 】

【 0 0 0 7 】

本願発明の 1 つの態様によれば、本願発明は、表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバに関する。そのうち、表示パネルはマトリックス形式に配置された複数の画素と複数のデータラインを含み、各データラインは対応する画素列の画素に接続され、画像データは複数のフレームに分解され、各画像データの前記複数のフレームは異なるグレーレベルを有する画素マトリックスに配置されて、画素と関係するグレーレベルと画素で表示させるためのフレームのグレーレベルとを対応させる。

30

【 0 0 0 8 】

本願発明の 1 例において、ソースドライバはデータ処理ユニット、マルチプレクサ、スイッチモジュール、第 1 デジタル・アナログ変換器、第 2 デジタル・アナログ変換器、第 1 オペアンプおよび第 2 オペアンプを含む。前記データ処理ユニットは画素マトリックスに配置された画像データの前記グレーレベルを定めるのに用いられる。前記マルチプレクサはデータ処理ユニットに接続され、フレーム極性制御信号および画素極性制御信号を受信して、画像データの前記グレーレベルにより極性制御信号を出力し、前記極性制御信号はフレーム極性制御信号と画素極性制御信号のうちの 1 つに対応している。前記スイッチモジュールは、マルチプレクサに接続されて極性制御信号によって制御される。前記第 1 デジタル・アナログ変換器は正の極性を有し、画像データと関係する第 1 デジタル信号を受信して、当該第 1 デジタル信号を第 1 アナログ信号に変換する。前記第 2 デジタル・アナログ変換器は負の極性を有し、画像データと関係する第 2 デジタル信号を受信して、当該第 2 デジタル信号を第 2 アナログ信号に変換する。

40

【 0 0 0 9 】

また、前記第 1 オペアンプはスイッチモジュールを介して第 1 デジタル・アナログ変換

50

器および第2デジタル・アナログ変換器に接続されて、第1デジタル・アナログ変換器の第1アナログ信号と第2デジタル・アナログ変換器の第2アナログ信号のうちの一方を受信して、第1データ信号を前記データラインの奇数のデータラインに出力する。前記第2オペアンプはスイッチモジュールを介して第1デジタル・アナログ変換器および第2デジタル・アナログ変換器に接続されて、第1デジタル・アナログ変換器の第1アナログ信号と第2デジタル・アナログ変換器の第2アナログ信号のうちの他方を受信して、第2データ信号を前記データラインの偶数のデータラインに出力する。

【0010】

本願発明の1例において、画像データの前記グレーレベルが L_m より大きくまたは L_n より小さい場合、極性制御信号がフレーム極性制御信号であり、その他の場合、極性制御信号は画素極性制御信号である。そのうち、 $0 < L_n < L_m < L_{max}$ であり、 L_{max} は n ビットにおける最大グレーレベルであり、 $L_{max} = (2^n - 1)$ である。

10

【0011】

本願発明の1例において、画像データの前記グレーレベルが L_m より大きくまたは L_n より小さい場合、画像データの前記グレーレベルと関係する画素マトリックス中の前記画素が列極性反転駆動を利用し、画素マトリックス中のその他の前記画素はドット極性反転と2ライン極性反転のうちの一方を利用して駆動する。

【0012】

本願発明の1例において、データ処理ユニットは論理回路を含み、2つの隣接する前記データライン上に配置された画像データの N 個の最大有効ビットを定めるのに用いられ、 N 個の最大有効ビットが全て1または0である場合、論理回路の出力が1であり、そうでない場合、論理回路の出力が0である。そのうち、 N は正整数である。論理回路の出力が1である場合、マルチプレクサはフレーム極性制御信号を選択し、論理回路の出力が0である場合、マルチプレクサは画素極性制御信号を選択する。本願発明の1例において、前記 N は4である。

20

【0013】

本願発明の1例において、第1アナログ信号と第2アナログ信号はそれぞれ正の極性と負の極性を有し、第1データ信号と第2データ信号はそれぞれ正の極性と負の極性を有する。

【0014】

本願発明の1例において、極性制御信号は低レベルと高レベルを有し、極性制御信号が高レベルにある場合、各前記データラインの奇数のデータラインは第1データ信号を受信して、各前記データラインの偶数のデータラインは第2データ信号を受信する。また、極性制御信号が低レベルにある場合、各前記データラインの奇数のデータラインは第2データ信号を受信して、各前記データラインの偶数のデータラインは第1データ信号を受信する。

30

【0015】

本願発明の他の態様によれば、本願発明は、表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバに関し、そのうち、表示パネルは複数のマトリックス形式に配置された画素と複数のデータラインを含み、各前記データラインは対応する画素列の画素に接続され、そのうち、画像データは複数のフレームに分解され、各画像データの前記複数のフレームは異なるグレーレベルを有する画素マトリックス中に配置され、画素と関係するグレーレベルと画素表示するフレームのグレーレベルとを対応させる。

40

【0016】

本願発明の1例において、前記ソースドライバはデータ処理ユニットおよびマルチプレクサを含む。前記データ処理ユニットは論理回路を含んで2つの隣接する前記データライン上に配置された画像データ信号の N 個の最大有効ビットを定めるのに用いられ、 N 個の最大有効ビットが全て1または0である場合、論理回路の出力が1であり、そうでない場合、論理回路の出力が0である。そのうち、 N は正整数である。前記マルチプレクサはデ

50

ータ処理ユニットに接続されて、フレーム極性制御信号および画素極性制御信号を受信して、論理回路からの出力が1である場合、フレーム極性制御信号を選択して出力し、或いは、論理回路からの出力が0である場合、画素極性制御信号を選択して出力して、極性制御信号とする。マルチプレクサがフレーム極性制御信号を選択する場合、隣接する2つの前記データラインと関係する画素マトリックス中の前記画素は列極性反転駆動を利用し、その他の画素はドット極性反転と2ライン極性反転のうちの一方を利用して駆動する。

【0017】

本願発明の1例において、前記ソースドライバは、さらに、スイッチモジュール、第1デジタル・アナログ変換器、第2デジタル・アナログ変換器、第1オペアンプおよび第2オペアンプを含む。前記スイッチモジュールはマルチプレクサに接続され、且つ、極性制御信号により制御される。前記第1デジタル・アナログ変換器は正の極性を有し、画像データと関係する第1デジタル信号を受信して第1アナログ信号に変換する。前記第2デジタル・アナログ変換器は負の極性を有し、画像データと関係する第2デジタル信号を受信して第2アナログ信号に変換する。

10

【0018】

また、前記第1オペアンプは、スイッチモジュールを介して第1デジタル・アナログ変換器および第2デジタル・アナログ変換器に接続されて、第1デジタル・アナログ変換器の第1アナログ信号と第2デジタル・アナログ変換器の第2アナログ信号のうちの一方を受信して、第1データ信号を前記データラインのうちの奇数のデータラインに出力する。前記第2オペアンプは、スイッチモジュールを介して第1デジタル・アナログ変換器および第2デジタル・アナログ変換器に接続されて、第1デジタル・アナログ変換器の第1アナログ信号と第2デジタル・アナログ変換器の第2アナログ信号のうちの他方を受信して、第2データ信号を前記データラインのうちの偶数のデータラインに出力する。

20

【0019】

本願発明の1例において、第1アナログ信号および第2アナログ信号はそれぞれ正の極性と負の極性を有し、第1データ信号および第2データ信号はそれぞれ正の極性と負の極性を有する。

【0020】

本願発明の1例において、極性制御信号は低レベルと高レベルを有し、極性制御信号が高レベルにある場合、各前記データラインの奇数のデータラインは第1データ信号を受信し、各前記データラインの偶数のデータラインは第2データ信号を受信する。また、極性制御信号が低レベルにある場合、各前記データラインの奇数のデータラインは第2データ信号を受信し、各前記データラインの偶数のデータラインは第1データ信号を受信する。

30

【0021】

更に、本願発明の他の態様によれば、本願発明は、表示パネルを駆動することにより適応性調整可能な列極性反転を利用した画像データを表示させる方法に関し、そのうち、表示パネルは複数のマトリックス形式に配置された画素と複数のデータラインを含み、各前記データラインは対応する画素列における画素に接続される。本願発明の1例において、前記方法は、表示に用いる画像データを入力し、当該画像データは複数のフレームに分解され、各画像データの前記複数のフレームは異なるグレーレベルを有する画素マトリックス中に配置され、画素と関係するグレーレベルと画素表示するフレームのグレーレベルを対応させるステップと、2つの隣接する前記データライン上に配置された画像データのN個(Nは正整数である)の最大有効ビットを定めるステップと、2つの隣接する前記データライン上に配置された画像データ信号のN個の最大有効ビットが全て1または0である場合、フレーム極性制御信号を選択し、或いは、N個の最大有効ビットが1と0を両方含む場合、画素極性制御信号を選択して、極性制御信号とするステップと；フレーム極性制御信号を選定する場合、列極性反転を利用して画素マトリックス中の画素に画像データを表示し、画素極性制御信号を選定する場合、ドット極性反転と2ライン極性反転のうちの一方を利用して画素マトリックス中のその他の画素に画像データを表示するステップとを含む。本願発明の1例において、Nは4である。

40

50

【0022】

本願発明の1例において、2つの隣接する前記データライン上に配置された画像データのN個の最大有効ビットを定めるステップは、データ処理ユニットによって行われ、前記データ処理ユニットは論理回路を含んで、N個の最大有効ビットが全て1または0である場合、論理回路の出力が1であり、そうでない場合、論理回路の出力は0である。そのうち、Nは正整数である。

【0023】

本願発明の1例において、フレーム極性制御信号または画素極性制御信号を選定するステップは、マルチプレクサで行われ、論理回路の出力が1である場合、マルチプレクサはフレーム極性制御信号を選択し、論理回路の出力が0である場合、マルチプレクサは画素極性制御信号を選択する。

10

【0024】

本願発明のもう一つの態様によれば、本願発明は、表示パネルを駆動することにより適応性調整可能な列極性反転を利用した画像データを表示させるソースドライバに関し、前記表示パネルは複数のマトリックス形式に配置された画素と複数のデータラインを含み、各前記データラインは対応する画素列における画素に接続され、前記画像データは複数のフレームに分解され、各画像データの前記複数のフレームは異なるグレーレベルを有する画素マトリックス中に配置され、画素と関係するグレーレベルと画素表示するフレームのグレーレベルとを対応させる。

【0025】

20

本願発明の1例において、ソースドライバは論理回路を有するデータ処理ユニットを含み、前記データラインにおける2n本ごとの隣接する前記データライン上に配置された画像データ信号のグレーレベルを定めるのに用いられ、画像データの前記グレーレベルが L_m より大きくまたは L_n より小さい場合、論理回路の出力が1であり、そうでない場合、論理回路の出力は0である。そのうち、Nは正整数であり、 $0 < L_n < L_m < L_{max}$ であり、 L_{max} はkビットにおける最大グレーレベルであり、 $L_{max} = (2^k - 1)$ である。

【0026】

また、ソースドライバはマルチプレクサおよび複数の駆動モジュールを含む。前記マルチプレクサはデータ処理ユニットに接続され、フレーム極性制御信号および画素極性制御信号を受信して、論理回路の出力が1である場合、フレーム極性制御信号を選択して出力し、或いは、論理回路の出力が0である場合、画素極性制御信号を選択して出力して、極性制御信号とする。前記複数の駆動モジュールはマルチプレクサに接続され、各前記駆動モジュールは2つの対応する画像データを受信して、極性制御信号によって対応する2つの画像データを選択して2n本の隣接する前記データライン中の対応する奇数のデータラインと偶数のデータラインに出力する。

30

【0027】

本願発明の1例において、論理回路は複数の排他的NORゲート(EX-NOR Gate)とANDゲートを含む。前記ANDゲートは前記排他的NORゲートに接続され、2nごとの隣接する前記データライン上に配置された画像データ信号のN個の最大有効ビットを定めるのに用いられ、N個の最大有効ビットが全て1または0である場合、論理回路の出力が1であり、そうでない場合、論理回路の出力は0である。そのうち、Nは正整数である。

40

【0028】

本願発明の1例において、各前記駆動モジュールはスイッチモジュール、第1デジタル・アナログ変換器、第2デジタル・アナログ変換器、第1オペアンプおよび第2オペアンプを含む。前記スイッチモジュールはマルチプレクサに接続され、且つ、極性制御信号により制御される。前記第1デジタル・アナログ変換器は正の極性を有し、画像データと関係する第1デジタル信号を受信して第1アナログ信号に変換する。前記第2デジタル・アナログ変換器は負の極性を有し、画像データと関係する第2デジタル信号を受信して第2アナログ信号に変換する。

【0029】

50

また、前記第 1 オペアンプは、スイッチモジュールを介して第 1 デジタル・アナログ変換器および第 2 デジタル・アナログ変換器に接続されて、第 1 デジタル・アナログ変換器の第 1 アナログ信号と第 2 デジタル・アナログ変換器の第 2 アナログ信号のうち的一方を受信して第 1 データ信号を前記データラインの奇数のデータラインに出力する。前記第 2 オペアンプは、スイッチモジュールを介して第 1 デジタル・アナログ変換器および第 2 デジタル・アナログ変換器に接続されて、第 1 デジタル・アナログ変換器の第 1 アナログ信号と第 2 デジタル・アナログ変換器の第 2 アナログ信号のうちの他方を受信して第 2 データ信号を前記データラインの偶数のデータラインに出力する。

【0030】

本願発明の 1 例において、第 1 アナログ信号と第 2 アナログ信号はそれぞれ正の極性と負の極性を有し、第 1 データ信号と第 2 データ信号はそれぞれ正の極性と負の極性を有する。

10

【0031】

本願発明の 1 例において、マルチプレクサがフレーム極性制御信号を選択する場合、 $2n$ 本の隣接する前記データラインと関係する画素マトリックス中の前記画素は列極性反転駆動を利用し、その他の画素はドット極性反転と 2 ライン極性反転のうち的一方を利用して駆動する。

【0032】

本願発明の 1 例において、画像データの前記グレーレベルが L_m より大きくまたは L_n より小さい場合、極性制御信号はフレーム極性制御信号であり、そうでない場合、画素極性制御信号である。

20

【0033】

本願発明の上述とその他の目的、特徴、利点がより一層明確に判るよう、以下に実施形態を例示し、添付の図面を参照にしながら、詳細に説明する。

【0034】

本願に添付された図面は下記の通りである。

【図面の簡単な説明】

【0035】

【図 1】本願発明の 1 例によるソースドライバを示すブロック図である。

【図 2】(a) 本願発明の 1 例によるソースドライバの論理回路を示す略図であり、(b) 表示される画像信号のグレーレベルの最大有効ビットを示す図であり、(c) 表示される画像信号のグレーレベルの最小有効ビットを示す図である。

30

【図 3】(a) 本願発明の 1 例による 2 ドット極性反転を用いて画像を表示する略図であり、(b) 適応性調整可能な列極性反転を用いて画像を表示する略図である。

【図 4】本願発明の 1 例による駆動信号のタイミング図である。

【図 5】本願発明の 1 例による適応性調整可能な列極性反転を用いて画像を表示するフレームの略図である。

【図 6】本願発明の 1 例による適応性調整可能な列極性反転を用いて画像を表示するもう 1 つのフレームの略図である。

【図 7】本願発明の他の実施例によるソースドライバを示すブロック図である。

40

【発明を実施するための形態】

【0036】

以下、図 1 ~ 図 7 を参照しながら本願発明の実施例について説明する。本願発明の目的に基づいて、本願発明の 1 つの態様は、表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示させるためのソースドライバに関する。当該表示パネルはマトリックス方式で配置された複数の画素と複数のデータラインを含み、各前記データラインは対応する画素列の画素に接続され、画像データは複数のフレームに分解され、且つ、各画像データの前記複数のフレームは異なるグレーレベルを有する画素マトリックスに配置されることで、画素と関係するグレースケールと画素で表示するフレームのグレーレベルを対応させる。言い換えれば、前記画像データは例えばビデオ装置（図示せず）によ

50

って複数の画像データ信号（ k ビットのグレーレベル形式で表示される）に処理され、前記各画像データ信号は対応するデータラインを入力されて、対応するデータラインの画素列で表示される。例えば、4ビットに対して、画素における画像データ信号は 2^4 つまり64グレーレベル（画素における画像グレーレベルにより定められる）のうちの1階調で表示されることができる。

【0037】

図1は本願発明の1例によるソースドライバ100である。ソースドライバ100はデータ処理ユニット110、マルチプレクサ120、スイッチモジュール130、第1デジタル・アナログ変換器141、第2デジタル・アナログ変換器142、第1オペアンプ151および第2オペアンプ152を含む。マルチプレクサ120はデータ処理ユニット110に接続され、スイッチモジュール130はマルチプレクサ120に接続される。第1デジタル・アナログ変換器141は正の極性を有し、第2デジタル・アナログ変換器142は負の極性を有する。第1オペアンプ151および第2オペアンプ152は、スイッチモジュール130を介して第1デジタル・アナログ変換器141および第2デジタル・アナログ変換器142に接続される。

10

【0038】

データ処理ユニット110は、画素マトリックスに配置された画像データ信号190の前記グレーレベルを定めるのに用いられ、1種または数種の極性反転駆動方式を選択して表示パネルを駆動することにより画像を表示する。1例において、データ処理ユニット110は、2つの隣接するデータライン171及び172と関係する画像データ信号190のグレーレベルを定める（或いは、データ処理ユニット110は2つの隣接するデータライン171と172に入力される画像データ信号190のグレーレベルを定める）。また、以下に示すように、データ処理ユニット110は、画像データ信号190の N 個の最大有効ビットを定めるのに用いられる。

20

【0039】

マルチプレクサ120は、フレーム極性制御信号（FramePOL）および画素極性制御信号（XPOL）を受信して、画像データの前記グレーレベルによって前記フレーム極性制御信号（FramePOL）と画素極性制御信号（XPOL）のうちの一方に対応する極性制御信号（POL）を出力する。例えば、画像データの前記グレーレベルが L_m より大きく、または L_n より小さい場合、当該極性制御信号（POL）はフレーム極性制御信号（FramePOL）であり、そうでない場合、当該極性制御信号（POL）は画素極性制御信号（XPOL）であり、そのうち、 $0 < L_n < L_m < L_{max}$ であり、 L_{max} は k ビットにおける最大グレーレベルで、 $L_{max} = (2^k - 1)$ であり、 L_n と L_m はいずれも所定のグレーレベルである。

30

【0040】

また、画像データの前記グレーレベルが L_m より大きく、または L_n より小さい場合、画像データの前記グレーレベルと関係する画素マトリックスにおける画素が列極性反転駆動を利用し、画素マトリックスにおけるその他の画素はドット極性反転と2ライン極性反転のうちの一方を利用して駆動する。前記画素極性制御信号（XPOL）はタイミング制御装置（T-con、図示せず）により生成されてデータ極性反転方式を定める。

40

【0041】

スイッチモジュール130は一对のスイッチSW1とSW2を含み、SW1とSW2は第1デジタル・アナログ変換器141、第2デジタル・アナログ変換器142、第1オペアンプ151および第2オペアンプ152に接続されて、極性制御信号（POL）により制御される。例えば、極性制御信号（POL）が高レベルにある場合、第1デジタル・アナログ変換器141と第2デジタル・アナログ変換器142からの出力信号がそれぞれ第1オペアンプ151と第2オペアンプ152に伝送される。また、極性制御信号（POL）が低レベルにある場合、第1デジタル・アナログ変換器141と第2デジタル・アナログ変換器142からの出力信号がそれぞれ第2オペアンプ152と第1オペアンプ151に伝送される。

50

【0042】

第1デジタル・アナログ変換器141は、画像データの第1デジタル信号191を受信して、当該第1デジタル信号191を第1アナログ信号に変換する。第2デジタル・アナログ変換器142は、画像データの第2デジタル信号192を受信して、当該第2デジタル信号192を第2アナログ信号に変換する。画像データ190、第1デジタル信号191と第2デジタル信号192は、表示できる画像に処理される。1例において、画像データ190は少なくとも第1デジタル信号191と第2デジタル信号192を含み、第1アナログ信号と第2アナログ信号はそれぞれ正の極性と負の極性を有する。第1オペアンプ151と第2オペアンプ152は、スイッチモジュール130を介して第1デジタル・アナログ変換器141と第2デジタル・アナログ変換器142に接続される。

【0043】

10

また、第1オペアンプ151は、第1デジタル・アナログ変換器141からの第1アナログ信号と第2デジタル・アナログ変換器142からの第2アナログ信号のうちの一方を受信して、第1データ信号を奇数のデータライン161に出力する。なお、第2オペアンプ152は、第1デジタル・アナログ変換器141からの第1アナログ信号と第2デジタル・アナログ変換器142からの第2アナログ信号のうちの他方を受信して、第2データ信号を偶数のデータライン162に出力する。第1データ信号と第2データ信号はそれぞれ正の極性と負の極性を有する。

【0044】

本願発明の実施例の操作において、極性制御信号(POL)が高レベルにある時、奇数のデータライン161が第1データ信号を受信し、偶数のデータライン162が第2データ信号を受信する。また、極性制御信号(POL)が低レベルにある時、奇数のデータライン161が第2データ信号を受信し、偶数のデータライン162が第1データ信号を受信する。

20

【0045】

1例において、データ処理ユニット110は論理回路を含み、当該論理回路は、二つの隣接する前記データライン上に配置された画像データのN個の最大有効ビットを定めるのに用いられる。図2の(a)部分は本願発明の1例によるソースドライバの論理回路である。前記論理回路は、第1排他的NORゲート111、第2排他的NORゲート112及びANDゲート113を含み、第1排他的NORゲート111、第2排他的NORゲート112及びANDゲート113は互いに接続される。1例において、前記Nは4である。全ての入力例えば4つの入力と同じである場合(つまり、2進法において、全ての入力例えば4つの入力がいずれも0またはいずれも1である場合)のみ、第1排他的NORゲート111(または、第2排他的NORゲート112)の出力が真(1で表示される)であり、その他の場合偽である。また、第1排他的NORゲート111と第2排他的NORゲート112の出力がいずれも真(1で表示される)である場合のみ、ANDゲート113の出力が真(1で表示される)である。第1排他的NORゲート111と第2排他的NORゲート112は、それぞれ隣接する2つの前記データラインのデータ信号の4つの最大有効ビットを定める。

30

【0046】

それぞれA、B、C及びDで表されるデータ信号の全て例えば4つの最大有効ビットがいずれも図2の(b)に示すように1である場合、或いは、図2の(c)に示すように0である場合、論理回路の出力が真(1で表示される)であり、その他の場合、論理回路の出力が偽(0で表示される)である。論理回路の出力が真(1で表示される)である場合、マルチプレクサはフレーム極性制御信号(FramePOL)を選択して極性制御信号(POL)(つまり、列極性反転を利用する)にし、また、論理回路の出力が偽である場合、マルチプレクサは画素極性制御信号(XPOL)を選択して極性制御信号(POL)(つまり、ドット極性反転または2ドット極性反転を利用する)にする。

40

【0047】

図3の(a)部分は本願発明の1例による2ドット極性反転を利用して画像を表示する概略図である。図3の(b)部分は本願発明の1例による適応性調整可能な列極性反転を利用して画像を表示する概略図であり、すなわち、S1列とS2列は列極性反転方式を利用し

50

、S3列とS4列は2ドット極性反転方式を利用する。

【0048】

図4は本願発明の1例による駆動/制御信号のタイミング図である。このタイミング図において、YDIOは画像フレームに対応するスタートパルスである。各フレームは全て極性(FramePOL)を有し、且つその直前及び/またはその直後のフレームと反対の極性を有する。即ち、フレーム極性制御信号(FramePOL)はそれぞれのフレームにつれてそのフレームの極性を変化する。XSTBの立ち上がりエッジはXPOLをラッチして各水平線の極性を定める。

【0049】

図5と図6は本願発明の1例による適応性調整可能な列極性反転を利用して画像を表示する2つの連続するフレームを示す。エリア520における画像グレーレベルは最大グレーレベルに近い。即ち、所定の値(例えば、 $L_m=L_{59}$)より高い場合、フレーム極性制御信号(FramePOL)は第1デジタル・アナログ変換器、第2デジタル・アナログ変換器、第1オペアンプと第2オペアンプを制御するので、画像は列極性反転方式を利用して表示することができる。また、エリア530における画像グレーレベルは最小グレーレベルに近い。つまり、所定の値(例えば、 $L_n=L_4$)より低い場合、フレーム極性制御信号(FramePOL)は第1デジタル・アナログ変換器、第2デジタル・アナログ変換器、第1オペアンプと第2オペアンプを制御するので、画像は列極性反転方式を利用して表示することができる。反面、画像のグレーレベルが $L_n=L_4$ と $L_m=L_{59}$ の間にある場合、画素極性制御信号(XPOL)は第1デジタル・アナログ変換器、第2デジタル・アナログ変換器、第1オペアンプと第2オペアンプを制御するので、画像は2ドット極性反転方式を利用して表示することができる(エリア510に示すように)。

10

20

【0050】

本願発明の他の実施態様によれば、本願発明は表示パネルを駆動して適応性調整可能な列極性反転を利用した画像データを表示するための方法に関する。本願発明の1例において、前記方法は、まず、表示に用いる画像データを提供するステップを含み、当該画像データは複数のフレームに分解され、各画像データの前記複数のフレームは異なるグレーレベルを有する画素マトリックスに配置され、画素と関係するグレーレベルと画素表示をするためのフレームのグレーレベルとを対応させる。

【0051】

30

次に、2つの隣接する前記データライン上に配置された画像データ信号のN個の最大有効ビットを定める。

【0052】

そして、2つの隣接する前記データライン上に配置された画像データ信号のN個の最大有効ビットがいずれも1または0である場合、フレーム極性制御信号(FramePOL)を選択して極性制御信号(POL)とし、或いは、N個の最大有効ビットが1と0を含む場合、画素極性制御信号(XPOL)を選択して極性制御信号(POL)とする。

【0053】

それから、フレーム極性制御信号(FramePOL)を選定する場合、列極性反転を利用して画素マトリックス中の複数の画素の画像データを表示し、画素極性制御信号(XPOL)を選定する場合、ドット極性反転と2ライン極性反転のうちの一方を利用して、画素マトリックス中のその他の前記画素の画像データを表示する。

40

【0054】

1例において、2つの隣接する前記データライン上に配置された画像データのN個の最大有効ビットを定めるステップは、データ処理ユニットを利用して行い、前記データ処理ユニットは論理回路を含み、N個の最大有効ビットがいずれも1または0である場合、論理回路の出力が1であり、そうでない場合、論理回路の出力が0である(Nは正整数である)。フレーム極性制御信号または画素極性制御信号を選定するステップは、マルチプレクサを利用して行い、論理回路の出力が1である場合、マルチプレクサはフレーム極性制御信号を選択し、論理回路の出力が0である場合、マルチプレクサは画素極性制御信号を

50

選択する。

【 0 0 5 5 】

図 7 は本願発明の他の実施例によるソースドライバ 7 0 0 のブロック図である。本実施例において、ソースドライバ 7 0 0 はデータ処理ユニット 7 1 0、マルチプレクサ 7 2 0 および複数の駆動モジュール 7 8 0 を含む。マルチプレクサ 7 2 0 は、データ処理ユニット 7 1 0 に接続され、複数の駆動モジュール 7 8 0 (例えば、DM1, DM2, ..., DMn) はマルチプレクサ 7 2 0 に接続される。

【 0 0 5 6 】

データ処理ユニット 7 1 0 は論理回路を含んで画像データ信号のグレーレベルを定めるのに用いられ、画像データ信号のグレーレベルは複数のデータラインにおける $2n$ 本ごとの隣接するデータライン (例えば、S1, S2, ..., S $2n$) 上に配置され、画像データの

10

前記グレーレベルが L_m より大きくまたは L_n より小さい場合、論理回路の出力が 1 であり、そうでない場合、論理回路の出力が 0 である (N は正整数である)。そのうち、 $0 < L_n < L_m < L_{max}$ であり、 L_{max} は k ビットにおける最大グレーレベルであり、 $L_{max} = (2^k - 1)$ である。

【 0 0 5 7 】

図 7 に示すように、論理回路は $2n$ 個の排他的 NOR ゲート ($D1, D2, \dots, D_{2n}$) 及び AND ゲートを含む。前記 AND ゲートは前記 $2n$ 個の排他的 NOR ゲートに接続される。各排他的 NOR ゲートは対応する画像データ信号を受信するように配置され、且つ、入力された画像データ信号によって 0 または 1 を出力する。具体的に、入力された画像データ信号の N 個の最大有効ビットがいずれも 1 または 0 である場合、排他的 NOR ゲートの出力は 1 であり、

20

そうでない場合、排他的 NOR ゲートの出力は 0 である。入力された画像データ信号の N 個の最大有効ビットがいずれも 1 である場合、入力された画像データ信号のグレーレベルは L_m より大きい。入力された画像データ信号の N 個の最大有効ビットがいずれも 0 である場合、入力された画像データ信号のグレーレベルは L_n より小さい。

【 0 0 5 8 】

前記論理回路に対して、各排他的 NOR ゲートの出力がいずれも 1 または 0 である場合、論理回路の出力は 1 であり、そうでない場合、論理回路の出力は 0 である。

【 0 0 5 9 】

マルチプレクサ 7 2 0 は論理回路に接続されてフレーム極性制御信号 (FramePOL) および画素極性制御信号 (XPOL) を受信する。論理回路の出力が 1 である場合、マルチプレクサ 7 2 0 はフレーム極性制御信号 (FramePOL) を選択して極性制御信号 (POL) とし、即ち、列極性反転を利用する。論理回路の出力が 0 である場合、マルチプレクサ 7 2 0 は画素極性制御信号 (XPOL) を選択して極性制御信号 (POL) とし、即ち、ドット極性反転または 2 ドット極性反転を利用する。

30

【 0 0 6 0 】

各駆動モジュール 7 8 0 は 2 つの対応する画像データ信号 7 9 1 と 7 9 2 を受信し、極性制御信号 (POL) によって選択的に対応する画像データを $2n$ 本の隣接するデータライン (S1, S2, ..., S $2n$) の奇数データライン 7 6 1 と対応する偶数データライン 7 6 2 に出

40

力する。前記奇数データライン 7 6 1 は S1, S3, ..., S $2n-1$ のうちの 1 つであり、前記偶数データライン 7 6 2 は S2, S4, ..., S $2n$ のうちの 1 つである。

【 0 0 6 1 】

駆動モジュール 7 8 0 は、スイッチモジュール 7 3 0、第 1 デジタル・アナログ変換器 7 4 1、第 2 デジタル・アナログ変換器 7 4 2、第 1 オペアンプ 7 5 1 および第 2 オペアンプ 7 5 2 を含む。スイッチモジュール 7 3 0 はマルチプレクサ 7 2 0 に接続される。第 1 デジタル・アナログ変換器 7 4 1 は正の極性を有し、第 2 デジタル・アナログ変換器 7 4 2 は負の極性を有する。第 1 オペアンプ 7 5 1 と第 2 オペアンプ 7 5 2 は、スイッチモジュール 7 3 0 を介して第 1 デジタル・アナログ変換器 7 4 1 と第 2 デジタル・アナログ変換器 7 4 2 に接続される。

【 0 0 6 2 】

50

スイッチモジュール 730 は一対のスイッチ SW1 と SW2 を含み、SW1 と SW2 は第 1 デジタル・アナログ変換器 741、第 2 デジタル・アナログ変換器 742、第 1 オペアンプ 751 および第 2 オペアンプ 752 に接続されて極性制御信号 (POL) により制御される。例えば、極性制御信号 (POL) が高レベルである場合、第 1 デジタル・アナログ変換器 741 と第 2 デジタル・アナログ変換器 742 の出力信号はそれぞれ第 1 オペアンプ 751 と第 2 オペアンプ 752 に伝送される。また、極性制御信号 (POL) が低レベルである場合、第 1 デジタル・アナログ変換器 741 と第 2 デジタル・アナログ変換器 742 の出力信号はそれぞれ第 2 オペアンプ 752 と第 1 オペアンプ 751 に伝送される。

【0063】

第 1 デジタル・アナログ変換器 741 は、画像データの第 1 デジタル信号 791 を受信して、当該第 1 デジタル信号 791 を第 1 アナログ信号に変換する。第 2 デジタル・アナログ変換器 742 は、画像データの第 2 デジタル信号 792 を受信して、当該第 2 デジタル信号 792 を第 2 アナログ信号に変換する。画像データ 790、第 1 デジタル信号 791 と第 2 デジタル信号 792 は表示できる画像に処理される。1 例において、画像データ 790 は少なくとも第 1 デジタル信号 791 と第 2 デジタル信号 792 を含み、第 1 アナログ信号と第 2 アナログ信号はそれぞれ正の極性と負の極性を有する。第 1 オペアンプ 751 と第 2 オペアンプ 752 はスイッチモジュール 730 を介して第 1 デジタル・アナログ変換器 741 および第 2 デジタル・アナログ変換器 742 に接続される。

【0064】

さらに、第 1 オペアンプ 751 は第 1 デジタル・アナログ変換器 741 の第 1 アナログ信号と第 2 デジタル・アナログ変換器 742 の第 2 アナログ信号のうちの一方を受信して、第 1 データ信号を奇数データライン 761 に出力する。なお、第 2 オペアンプ 752 は第 1 デジタル・アナログ変換器 741 の第 1 アナログ信号と第 2 デジタル・アナログ変換器 742 の第 2 アナログ信号のうちの他方を受信して、第 2 データ信号を偶数データライン 762 に出力する。第 1 データ信号と第 2 データ信号はそれぞれ正の極性と負の極性を有する。

【0065】

本願発明の実施例の操作において、マルチプレクサがフレーム極性制御信号 (FramePOL) を選択する場合、 $2n$ 本の隣接する前記データライン ($S1, S2, \dots, S2n$) と関係する画素マトリックス中の複数の画素は列極性反転駆動を利用し、その他の画素はドット極性反転及び 2 ライン極性反転のうちの一方を利用して駆動する。

【0066】

本願発明の実施例により、実質上、表示装置における画像の表示品質を改善することができ、また、消費電力も著しく低減することができる。

【0067】

以上、本願発明の好適な実施例について述べたが、本願発明は、上記実施例によって限定されるものではなく、当業者であれば誰でも本願発明の精神及び範囲を逸脱しない限り、各種の変動や潤色を加えることができる。従って、本願発明の保護範囲は、特許請求の範囲に記載された内容を基準とする。

【符号の説明】

【0068】

100 ソースドライバ
110 データ処理ユニット
111 第 1 排他的 NOR ゲート
112 第 2 排他的 NOR ゲート
113 AND ゲート
120 マルチプレクサ
130 スwitchモジュール
141 第 1 デジタル・アナログ変換器
142 第 2 デジタル・アナログ変換器

10

20

30

40

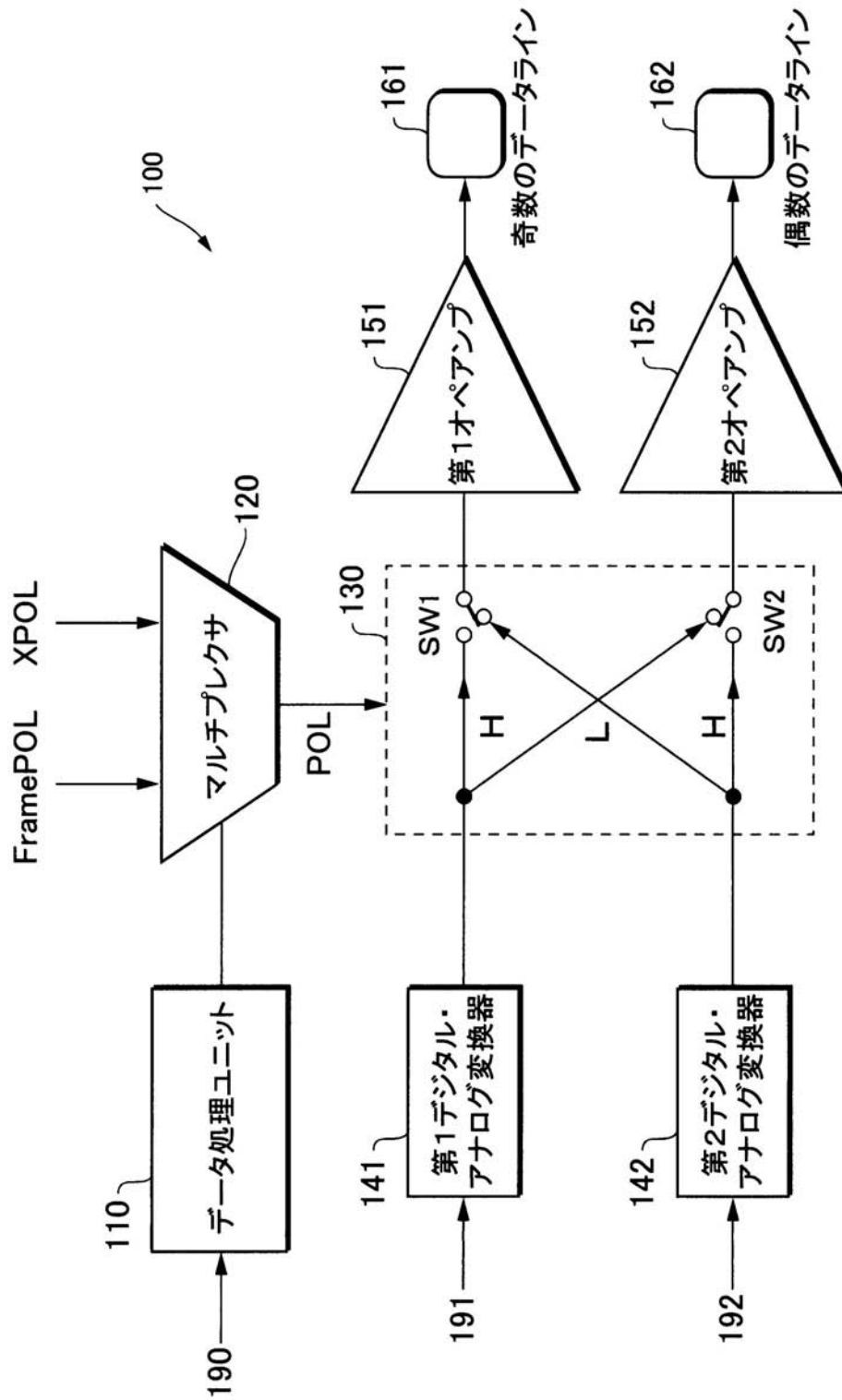
50

1 5 1	第 1 オペアンプ
1 5 2	第 2 オペアンプ
1 6 1	奇数のデータライン
1 6 2	偶数のデータライン
1 7 1	データライン
1 7 2	データライン
1 9 0	画像データ信号
1 9 1	第 1 デジタル信号
1 9 2	第 2 デジタル信号
5 1 0	エリア
5 2 0	エリア
5 3 0	エリア
7 0 0	ソースドライバ
7 1 0	データ処理ユニット
7 2 0	マルチプレクサ
7 3 0	スイッチモジュール
7 4 1	第 1 デジタル・アナログ変換器
7 4 2	第 2 デジタル・アナログ変換器
7 5 1	第 1 オペアンプ
7 5 2	第 2 オペアンプ
7 6 1	奇数のデータライン
7 6 2	偶数のデータライン
7 8 0	駆動モジュール
7 9 0	画像データ
7 9 1	第 1 デジタル信号
7 9 2	第 2 デジタル信号

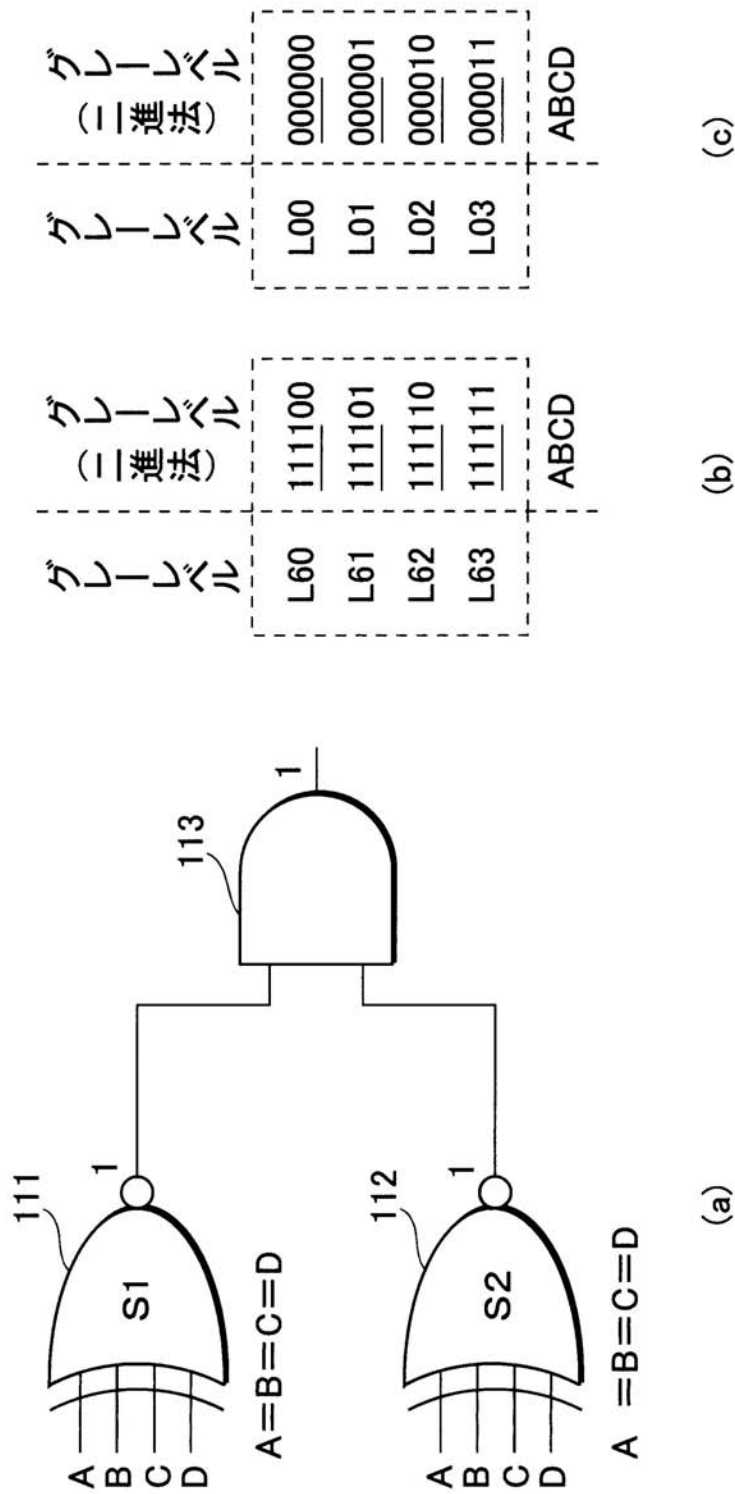
10

20

【図 1】



【図 2】



【図 3】

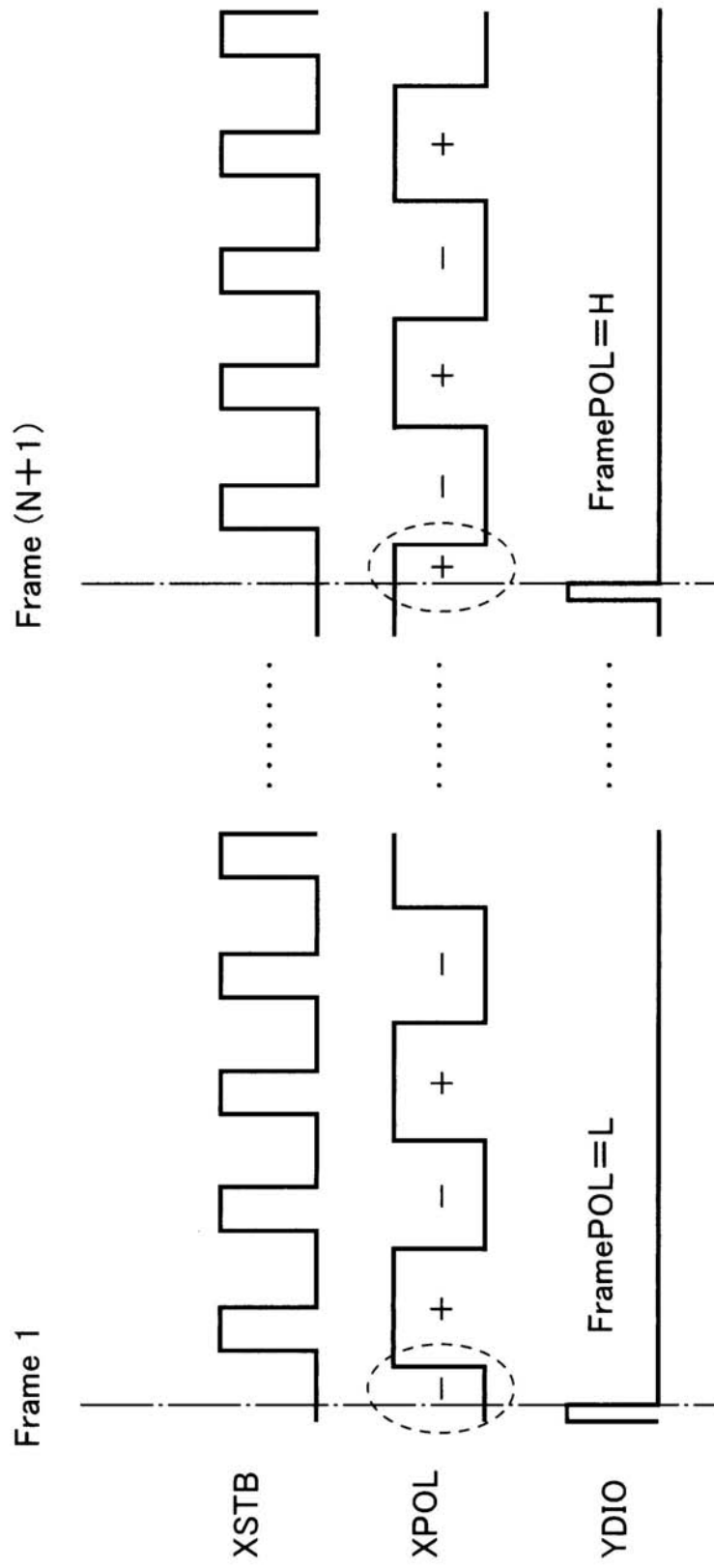
S1	S2	S3	S4
+	-	+	-
+	-	+	-
+	+	-	+
+	+	-	+

(a)

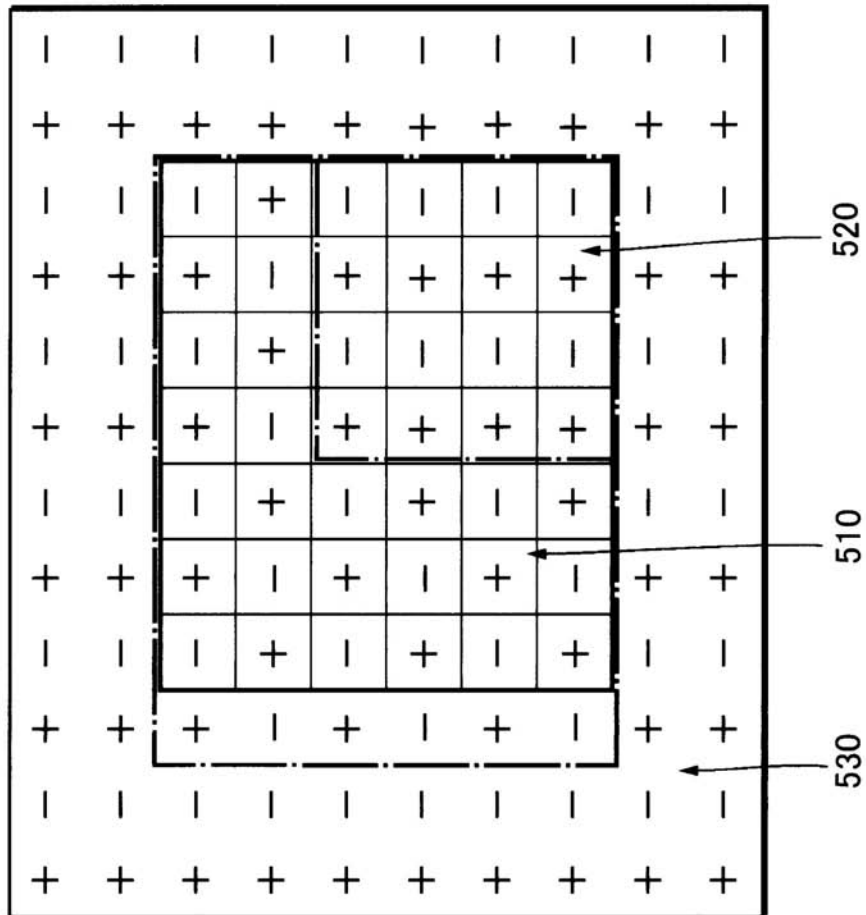
S1	S2	S3	S4
+	-	+	-
+	-	+	-
+	+	-	+
+	+	-	+

(b)

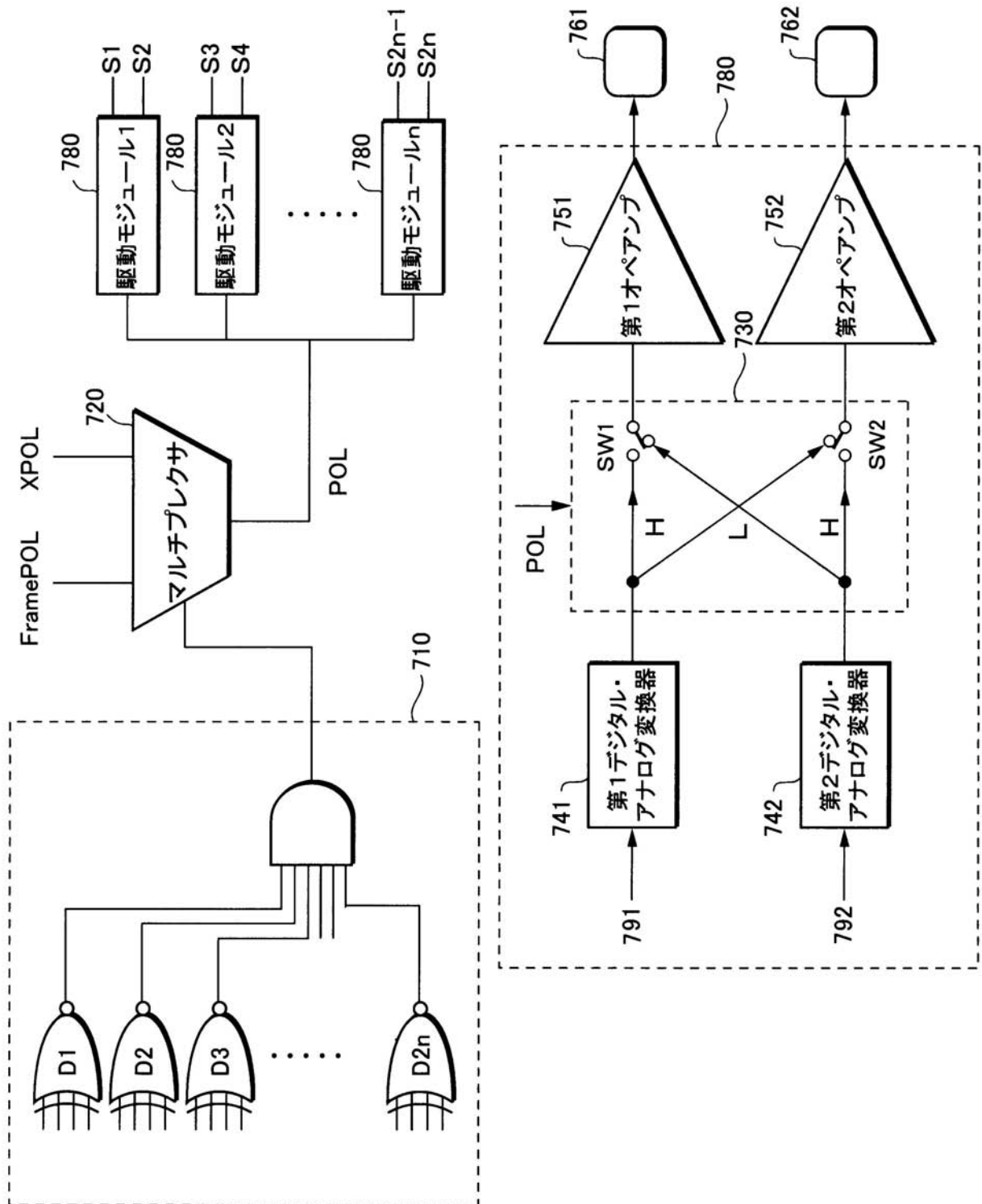
【 図 4 】



【 図 5 】



【図 7】



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 3 F
	G 0 9 G 3/20	6 1 2 U
	G 0 9 G 3/20	6 2 1 K
	G 0 2 F 1/133	5 2 5
	G 0 2 F 1/133	5 5 0
	G 0 2 F 1/133	5 7 5

(72)発明者 陳 仁杰

台湾新竹市科学工業園區力行二路1号 友達光電股▲ふん▼有限公司内

(72)発明者 董 穆林

台湾新竹市科学工業園區力行二路1号 友達光電股▲ふん▼有限公司内

F ターム(参考) 2H193 ZA04 ZC05 ZC07 ZC16 ZF35 ZF36
 5C006 AC21 AC26 AC27 AC28 AF42 AF43 AF44 AF45 BB16 BC12
 BF24 BF25 BF26 FA04 FA23 FA25 FA47
 5C080 AA10 BB05 DD06 DD10 DD26 EE29 FF11 GG09 JJ01 JJ02
 JJ03 JJ04

专利名称(译)	液晶显示器的驱动装置和驱动方法		
公开(公告)号	JP2011095721A	公开(公告)日	2011-05-12
申请号	JP2010179124	申请日	2010-08-10
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	徐兆慶 陳仁杰 董穆林		
发明人	徐 兆慶 陳 仁杰 董 穆林		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G09G2310/0213 G09G2310/0297 G09G2320/0247 G09G2320/0686 G09G2330/021 G09G2360/16 G09G3/3607		
FI分类号	G09G3/36 G09G3/20.623.B G09G3/20.611.A G09G3/20.611.D G09G3/20.621.B G09G3/20.623.F G09G3/20.612.U G09G3/20.621.K G02F1/133.525 G02F1/133.550 G02F1/133.575		
F-TERM分类号	2H193/ZA04 2H193/ZC05 2H193/ZC07 2H193/ZC16 2H193/ZF35 2H193/ZF36 5C006/AC21 5C006/AC26 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/BB16 5C006/BC12 5C006/BF24 5C006/BF25 5C006/BF26 5C006/FA04 5C006/FA23 5C006/FA25 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD10 5C080/DD26 5C080/EE29 5C080/FF11 5C080/GG09 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04		
优先权	12/609573 2009-10-30 US		
其他公开文献	JP5261449B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供驱动显示面板的源驱动器，以使用适应性可调节的列极性反转来显示图像数据。解决方案：在一个实施例中，源驱动器包括数据处理单元和多路复用器。数据处理单元具有逻辑电路，用于确定排列在两条相邻数据线上的N个最高有效位的图像数据信号。当所有N个最高有效位等于1或0时，逻辑电路的输出为1。否则，逻辑电路的输出为0。多路复用器耦合到数据处理单元并接收帧极性控制信号和像素极性控制信号，当逻辑电路的输出为1时，选择性地输出帧极性控制信号，或者当逻辑电路的输出为0时，选择性地输出像素极性控制信号，作为极性控制信号。

