

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-286676

(P2010-286676A)

(43) 公開日 平成22年12月24日(2010.12.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 623R	5C006
G02F 1/133 (2006.01)	G09G 3/20 632B	5C058
H04N 5/66 (2006.01)	G02F 1/133 550	5C080
	H04N 5/66 102B	
審査請求 未請求 請求項の数 19 O L (全 51 頁) 最終頁に続く		

(21) 出願番号 特願2009-140541 (P2009-140541)
 (22) 出願日 平成21年6月11日 (2009.6.11)

(71) 出願人 302062931
 ルネサスエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部1753番地
 (74) 代理人 100102864
 弁理士 工藤 実
 (72) 発明者 能勢 崇
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内
 (72) 発明者 降旗 弘史
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内
 Fターム(参考) 2H193 ZA01 ZF19 ZF34 ZF35 ZF36
 ZF43 ZF52

最終頁に続く

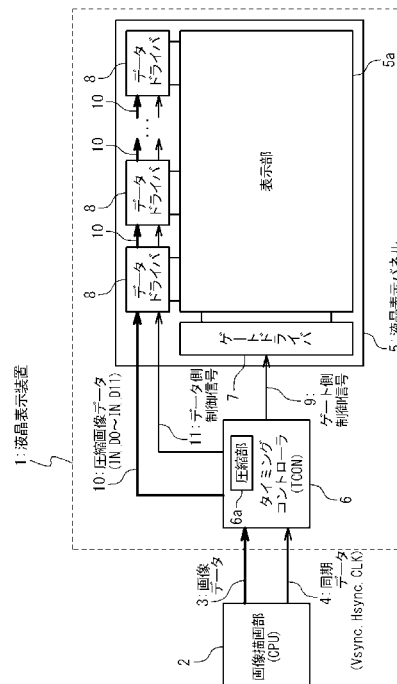
(54) 【発明の名称】 表示装置及び表示パネルドライバ

(57) 【要約】

【課題】データドライバ間を接続する配線の数を低減し、及び/又は、高速なデータ転送の必要性をなくす。

【解決手段】液晶表示装置1が、液晶表示パネル5と、カスケード接続されたデータドライバ8と、タイミングコントローラ6とを具備する。各データドライバ8は、液晶表示パネル5を駆動する駆動回路部(25-29)と、外部接続バス23と、内部バス24と、圧縮画像データを隣接するデータドライバ8又はタイミングコントローラ6から受け取る展開部22とを備えている。受け取った圧縮画像データが自データドライバに対応する圧縮画像データである場合、展開部22は、圧縮画像データを展開して展開画像データを生成し、展開画像データを内部バス24を用いて駆動回路部に供給する。そうでない場合、展開部22は、外部接続バス23を用いて圧縮画像データを隣接するデータドライバ8に転送する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

表示パネルと、
カスケード接続された第 1 ~ 第 n ドライバ (n は 2 以上の整数) と、
前記第 1 ドライバに圧縮画像データを送信するコントローラ
とを具備し、
前記第 1 ~ 第 ($n - 1$) ドライバのうちの第 i ドライバは、
前記表示パネルを駆動する駆動回路部と、
前記第 1 ~ 第 n ドライバのうちの第 ($i + 1$) ドライバへのデータ転送が可能に構成
された第 1 バスと、
前記駆動回路部へのデータ転送が可能な第 2 バスと、
前記圧縮画像データを前記第 1 ~ 第 n ドライバのうちの第 ($i - 1$) ドライバ又は前
記コントローラから受け取る展開部

10

とを備え、

前記第 i ドライバの前記展開部は、受け取った前記圧縮画像データが前記第 i ドライバ
に対応する圧縮画像データではない場合、前記第 1 バスを用いて前記圧縮画像データを前
記第 ($i + 1$) ドライバに転送し、受け取った前記圧縮画像データが前記第 i ドライバに
対応する圧縮画像データである場合、前記圧縮画像データを展開して展開画像データを生
成し、前記展開画像データを前記第 2 バスを用いて前記駆動回路部に供給し、

20

前記駆動回路部は、前記展開画像データに应答して前記表示パネルを駆動する
表示装置。

【請求項 2】

請求項 1 に記載の表示装置であって、

前記第 1 バス、前記第 2 バス及び前記展開部は、単位時間当たりの前記展開部から前記
駆動回路部へのデータ転送可能量のほうが、単位時間当たりの前記展開部から前記第 (i
+ 1) ドライバへのデータ転送可能量よりも大きくなるように構成された
表示装置。

【請求項 3】

請求項 2 に記載の表示装置であって、

前記第 2 バスの信号線の本数が、前記第 1 バスの信号線の本数よりも多い
表示装置。

30

【請求項 4】

請求項 3 に記載の表示装置であって、

前記第 2 バスの信号線の本数が、前記第 1 バスの信号線の本数の 2 倍である
表示装置。

【請求項 5】

請求項 3 又は 4 に記載の表示装置であって、

前記第 i ドライバの前記展開部は、受け取った前記圧縮画像データが前記第 i ドライバ
に対応する圧縮画像データである場合、前記第 1 バスの信号線を所定の電圧レベルに固定
する

40

表示装置。

【請求項 6】

請求項 1 乃至 5 のいずれかに記載の表示装置であって、

前記第 1 ~ 第 $n - 1$ ドライバのうちの前記第 i ドライバは、前記第 1 ~ 第 $n - 1$ ドライ
バのうちの第 ($i - 1$) ドライバ又は前記コントローラからスタートパルス信号を受け取
ると共に前記第 1 ~ 第 n ドライバのうちの第 ($i + 1$) ドライバにスタートパルス信号を
供給するように構成され、

前記第 1 ~ 第 $n - 1$ ドライバのうちの前記第 i ドライバは、前記展開部が前記第 1 バス
を用いて前記圧縮画像データを前記第 ($i + 1$) ドライバに転送する動作と、前記圧縮画
像データを展開して展開画像データを生成し、前記展開画像データを前記第 2 バスを用い

50

て前記駆動回路部に供給する動作のいずれを行うかを、受け取った前記スタートパルス信号に応じて選択するように構成された

表示装置。

【請求項 7】

請求項 2 に記載の表示装置であって、

前記第 i ドライバの前記第 1 バスは、前記第 $(i + 1)$ ドライバへのデータ転送に加えて前記駆動回路部へのデータ転送が可能に構成されており、

前記第 i ドライバにおける前記展開部から前記駆動回路部への前記展開画像データの転送には、前記第 1 バス及び前記第 2 バスの両方が使用される

表示装置。

10

【請求項 8】

請求項 7 に記載の表示装置であって、

前記圧縮画像データが ビットデータであり、

前記展開画像データが ビットデータであり、

前記第 1 バスの信号線の本数が 本であり、

前記第 2 バスの信号線の本数が (-) 本である

表示装置。

【請求項 9】

請求項 7 又は 8 に記載の表示装置であって、

前記第 1 ~ 第 $(n - 1)$ ドライバのうちの第 i ドライバは、入力に前記第 1 バスが接続され、出力に前記第 i ドライバと前記第 $i + 1$ ドライバを接続する接続配線が接続されたセレクトアを更に備え、

20

前記セレクトアは、前記圧縮画像データが前記第 i ドライバに対応する圧縮画像データである場合、前記出力を所定の電圧レベルに固定する

表示装置。

【請求項 10】

請求項 1 乃至 9 のいずれかに記載の表示装置であって、

前記コントローラは、対象ブロックの 1 行 m 列 (m は 4 以上の自然数) の画素の画像データを受け取ると、前記画像データを圧縮して前記対象ブロックに対応する圧縮画像データを生成する圧縮部を備え、

30

前記圧縮部は、前記対象ブロックの前記 1 行 m 列の画素の画像データの間の相関性に応じて複数の圧縮手法のうちのいずれかを選択し、選択された圧縮手法に従って前記圧縮画像データを生成するように構成され、且つ、

前記複数の圧縮手法は、

前記 1 行 m 列の画素の画像データに対応する第 1 代表値を算出し、前記圧縮画像データに前記第 1 代表値を含める第 1 圧縮手法と、

前記 1 行 m 列の画素のうち n 個 (但し、 $2 \leq n < m$) の画素の画像データに対応する第 2 代表値を算出し、前記圧縮画像データに前記第 2 代表値を含める第 2 圧縮手法と、

前記 1 行 m 列の画素それぞれの画像データに対してビットプレーン数を減少させる処理を独立に行うことによって第 1 ビットプレーン減少データを算出し、前記圧縮画像データに前記第 1 ビットプレーン減少データを含める第 3 圧縮手法

40

とを含む

表示装置。

【請求項 11】

請求項 10 に記載の表示装置であって、

前記圧縮画像データのビット数は、前記複数の圧縮手法の選択に関わらず一定であり、

前記圧縮画像データは、前記選択された圧縮手法を指示する圧縮種類認識ビットを含み

、
前記第 1 圧縮手法で圧縮された前記圧縮画像データの前記圧縮種類認識ビットのビット数は、前記第 2 圧縮手法で圧縮された前記圧縮画像データの前記圧縮種類認識ビットのビ

50

ット数以上であり、

前記第2圧縮手法で圧縮された前記圧縮画像データの前記圧縮種類認識ビットのビット数は、前記第3圧縮手法で圧縮された前記圧縮画像データの前記圧縮種類認識ビットのビット数以上である

表示装置。

【請求項12】

請求項10又は11に記載の表示装置であって、

前記複数の圧縮手法は、前記圧縮画像データを可逆的に圧縮する可逆圧縮手法を更に含み、

前記圧縮回路は、前記対象ブロックの前記1行m列の画素の画像データが特定のパターンに該当する場合に、前記可逆圧縮手法によって前記圧縮画像データを生成する

表示装置。

【請求項13】

請求項10乃至12のいずれかに記載の表示装置であって、

前記mが4であり、

前記第2圧縮手法では、前記対象ブロックの4個の画素のうち2個の画素の画像データに対応する前記第2代表値と、前記対象ブロックの他の2個の画素の画像データに対応する第3代表値を算出し、前記圧縮画像データに前記第2代表値と前記第3代表値を含める

表示装置。

【請求項14】

請求項13に記載の表示装置であって、

前記複数の圧縮手法は、更に、

前記対象ブロックの4個の画素のうち2個の画素の画像データに対応する第4代表値を算出すると共に、他の2個の画素の画像データに対してビットプレーン数を減少させる処理を独立に行うことによって第2ビットプレーン減少データを算出し、前記圧縮画像データに前記第4代表値と前記第2ビットプレーン減少データを含める第4圧縮手法を含む表示装置。

【請求項15】

表示パネルを駆動する駆動回路部と、

外部へのデータ転送が可能な第1バスと、

前記駆動回路部へのデータ転送が可能な第2バスと、

圧縮画像データを外部から受け取る展開部

とを備える表示パネルドライバであって、

前記展開部は、受け取った前記圧縮画像データが当該表示パネルドライバに対応する圧縮画像データではない場合、前記第1バスを用いて前記圧縮画像データを外部に転送し、受け取った前記圧縮画像データが当該表示パネルドライバに対応する圧縮画像データである場合、前記圧縮画像データを展開して展開画像データを生成し、前記展開画像データを前記第2バスを用いて前記駆動回路部に供給し、

前記駆動回路部は、前記展開画像データにตอบสนองして前記表示パネルを駆動する

表示パネルドライバ。

【請求項16】

請求項15に記載の表示パネルドライバであって、

前記第1バス、前記第2バス及び前記展開部は、単位時間当たりの前記展開部から前記駆動回路部へのデータ転送可能量のほうが、単位時間当たりの前記展開部から前記第(i+1)ドライバへのデータ転送可能量よりも大きくなるように構成された

表示パネルドライバ。

【請求項17】

請求項16に記載の表示パネルドライバであって、

前記第2バスの信号線の本数が、前記第1バスの信号線の本数よりも多い

10

20

30

40

50

表示パネルドライバ。

【請求項 18】

請求項 15 に記載の表示パネルドライバであって、

前記第 1 バスは、外部へのデータ転送に加えて前記駆動回路部へのデータ転送が可能に構成されており、

前記展開部から前記駆動回路部への前記展開画像データの転送には、前記第 1 バス及び前記第 2 バスの両方が使用される

表示パネルドライバ。

【請求項 19】

請求項 15 乃至 18 のいずれかに記載の表示パネルドライバであって、

更に、外部からスタートパルス信号を受け取り、前記展開部が前記第 1 バスを用いて前記圧縮画像データを外部に転送する動作と、前記圧縮画像データを展開して展開画像データを生成し、前記展開画像データを前記第 2 バスを用いて前記駆動回路部に供給する動作のいずれを行うかを、受け取った前記スタートパルス信号に応じて選択する制御部を具備する

表示パネルドライバ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及び表示パネルドライバに関し、特に、表示パネルドライバがカスケード接続された構成の表示装置に関する。

【背景技術】

【0002】

大型の表示パネル（例えば、液晶表示パネルやエレクトロルミネセンスディスプレイパネル）を駆動する場合、一般には、データ線（信号線）を駆動するために複数のデータドライバが使用される。複数のデータドライバが使用される場合、データドライバをカスケード接続することがある。データドライバをカスケード接続することは、TCP（tape carrier package）を使用する必要がなくなるため、コスト削減に有利とされている。この場合、各データドライバへの画像データの供給は、端に位置するデータドライバに画像データを供給し、各データドライバが隣接するデータドライバに画像データを転送することによって行われる。

【0003】

図 26 は、データドライバがカスケード接続された表示装置の構成の例を示すブロック図である。図 26 では、例として、液晶表示装置の構成が図示されている。図 26 のような液晶表示装置は、例えば、特開 2001-174843 号公報に開示されている。図 26 の液晶表示装置 101 は、画像描画部 102（例えば、CPU）から画像データ 103 及び同期データ 104 を受け取り、これらのデータに应答して画像を表示するように構成されている。詳細には、液晶表示装置 101 は、液晶表示パネル 105 と、タイミングコントローラ 106 と、ゲートドライバ 107 と、データドライバ 108 とを備えている。ゲートドライバ 107 は、液晶表示パネル 105 の表示部 105a に設けられたゲート線を駆動し、データドライバ 108 は、表示部 105a に設けられたデータ線を駆動する。タイミングコントローラ 106 は、ゲートドライバ 107 にゲート側制御信号 109 を供給し、また、データドライバ 108 にデータ側制御信号 111 を供給することにより、ゲートドライバ 107 とデータドライバ 108 とを制御する。

【0004】

加えて、タイミングコントローラ 106 は、各データドライバ 108 に画像データ 110 を供給する。画像データ 110 は、下記のようにして目的とするデータドライバ 108 に転送される。タイミングコントローラ 106 は、転送しようとする画像データ 110 がいずれのデータドライバ 108 に対応する画像データであっても、該画像データ 110 を左端のデータドライバ 108 に送る。初段のデータドライバ 108 は、送られた該画像デ

10

20

30

40

50

ータ110を右隣のデータドライバ108に転送する。同様に、各データドライバ108は、左隣のデータドライバ108から画像データ110を受け取ると、右隣のデータドライバ108に当該画像データ110を転送する。そして、各データドライバ108は、受け取った画像データ110が自己に宛てられたデータである場合、送られてきた画像データ110を取り込み、取り込んだ画像データ110に应答して液晶表示パネル105のデータ線を駆動する。

【0005】

データドライバ108の間の画像データ110の転送は、最も典型的には、液晶表示パネル105のガラス基板上に形成された配線を介して行われる。リード線によってデータドライバ108の間の画像データ110の転送が行われることも可能であるが、実装上の問題から、一般的には、ガラス基板上に形成された配線がデータ転送に使用される。

10

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2001-174843号公報

【特許文献2】特開2006-350341号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

データドライバがカスケード接続された表示装置においては、一般に、下記の2つの課題がある。第1の課題は、液晶表示装置の表示階調数の増加を背景として、ガラス基板上に配置すべき配線の数が増加しているという問題である。配線数の増加は、ガラス基板上への実装を困難にし、実装上重大な問題の一つである。もう一つの課題は、液晶表示パネルの高精細化(画素数の増加)を背景として、高速なデータ転送が必要になってしまう点である。

20

【0008】

これらの課題に対しては、上述の特開2001-174843号公報は、高速シリアルインターフェースを採用するというアプローチを採用している。しかしながら、ガラス基板上の配線はインピーダンスが高いため、高速シリアルインターフェースによりデータ転送を行うことは技術的に難しい。

30

【0009】

また、特開2006-350341号公報は、タイミングコントローラが表示画面の左右に画像データを分配して転送することで、データ転送速度を下げる方法を開示している。しかしながら、この公報に記載の技術では、タイミングコントローラから画像データを受け取るデータドライバと、それ以外のデータドライバとで構成が異なっており、2種類の異なる構成のデータドライバを必要とする。また、タイミングコントローラから画像データを受け取るデータドライバには、左右に画像データを分配するためにラインメモリが搭載される。このため、特開2006-350341号公報に記載の技術では、コストが増加してしまうという問題がある。

【0010】

したがって、発明者の検討によれば、上述の従来技術は、いずれも、配線の数が増加するという問題、及び、高速なデータ転送が必要になってしまうという問題に対する有効なアプローチとはいえない。

40

【課題を解決するための手段】

【0011】

本発明の一の観点においては、表示装置が、表示パネルと、カスケード接続された第1~第nドライバ(nは2以上の整数)と、第1ドライバに圧縮画像データを送信するコントローラとを具備する。第1~第nドライバのうちの第iドライバは、表示パネルを駆動する駆動回路部と、第1~第nドライバのうちの第(i+1)ドライバへのデータ転送が可能に構成された第1バスと、駆動回路部へのデータ転送が可能な第2バスと、圧縮画像

50

データを第 1 ~ 第 n ドライバのうちの第 (i - 1) ドライバ又はコントローラから受け取る展開部とを備えている。第 i ドライバの展開部は、受け取った圧縮画像データが第 i ドライバに対応する圧縮画像データではない場合、第 1 バスを用いて圧縮画像データを第 (i + 1) ドライバに転送し、受け取った圧縮画像データが第 i ドライバに対応する圧縮画像データである場合、圧縮画像データを展開して展開画像データを生成し、展開画像データを第 2 バスを用いて駆動回路部に供給する。駆動回路部は、展開画像データに応答して表示パネルを駆動する。

【 0 0 1 2 】

本発明の他の観点においては、表示パネルドライバが、表示パネルを駆動する駆動回路部と、外部へのデータ転送が可能な第 1 バスと、駆動回路部へのデータ転送が可能な第 2 バスと、圧縮画像データを外部から受け取る展開部とを備える。展開部は、受け取った圧縮画像データが当該表示パネルドライバに対応する圧縮画像データではない場合、第 1 バスを用いて圧縮画像データを外部に転送し、受け取った圧縮画像データが当該表示パネルドライバに対応する圧縮画像データである場合、圧縮画像データを展開して展開画像データを生成し、展開画像データを第 2 バスを用いて駆動回路部に供給する。駆動回路部は、展開画像データに応答して表示パネルを駆動する。

10

【 発明の 効果 】

【 0 0 1 3 】

本発明によれば、カスケード接続された表示パネルドライバを備える表示装置において、表示パネルドライバ間を接続する配線の数を低減し、又は実効的に高速なデータ転送を実現することができる。

20

【 図面の簡単な説明 】

【 0 0 1 4 】

【 図 1 】 本発明の第 1 の実施形態の液晶表示装置の構成を示すブロック図である。

【 図 2 】 第 1 の実施形態におけるデータドライバの構成を示すブロック図である。

【 図 3 】 第 1 の実施形態における展開部の構成を示すブロック図である。

【 図 4 】 第 1 の実施形態におけるデータドライバの動作を示すタイミングチャートである。

【 図 5 】 第 2 の実施形態におけるデータドライバの構成を示すブロック図である。

【 図 6 】 第 2 の実施形態における展開部の構成を示すブロック図である。

30

【 図 7 】 第 2 の実施形態におけるデータドライバの動作を示すタイミングチャートである。

【 図 8 】 第 3 の実施形態におけるデータドライバの構成を示すブロック図である。

【 図 9 】 第 3 の実施形態におけるタイミングコントローラの圧縮部の構成を示すブロック図である。

【 図 1 0 】 第 3 の実施形態におけるブロック展開部の構成を示すブロック図である。

【 図 1 1 】 第 3 の実施形態におけるデータドライバの動作を示すタイミングチャートである。

【 図 1 2 A 】 第 3 の実施形態における複数画素画像圧縮回路の構成を示すブロック図である。

40

【 図 1 2 B 】 第 3 の実施形態における複数画素画像展開回路の構成を示すブロック図である。

【 図 1 3 】 第 3 の実施形態において圧縮 / 展開処理の単位となるブロックの構造を示す概念図である。

【 図 1 4 】 第 3 の実施形態における画像データの相関性の判断の手順を示すフローチャートである。

【 図 1 5 A 】 可逆圧縮が行われる特定パターンの例を示す図である。

【 図 1 5 B 】 可逆圧縮が行われる特定パターンの例を示す図である。

【 図 1 5 C 】 可逆圧縮が行われる特定パターンの例を示す図である。

【 図 1 5 D 】 可逆圧縮が行われる特定パターンの例を示す図である。

50

- 【図 1 5 E】可逆圧縮が行われる特定パターンの例を示す図である。
- 【図 1 5 F】可逆圧縮が行われる特定パターンの例を示す図である。
- 【図 1 5 G】可逆圧縮が行われる特定パターンの例を示す図である。
- 【図 1 5 H】可逆圧縮が行われる特定パターンの例を示す図である。
- 【図 1 6】可逆圧縮データのフォーマットを示す図である。
- 【図 1 7 A】(1 × 4)画素圧縮を説明する概念図である。
- 【図 1 7 B】(1 × 4)画素圧縮で圧縮された圧縮画像データの展開方式を説明する概念図である。
- 【図 1 8】(1 × 4)圧縮データのフォーマットを示す図である。
- 【図 1 9 A】(2 + 1 × 2)画素圧縮を説明する概念図である。
- 【図 1 9 B】(2 + 1 × 2)画素圧縮で圧縮された圧縮画像データの展開方式を説明する概念図である。
- 【図 2 0 A】(2 + 1 × 2)圧縮データのフォーマットを示す図である。
- 【図 2 0 B】(2 + 1 × 2)圧縮データのフォーマットを示す図である。
- 【図 2 1 A】(2 × 2)画素圧縮を説明する概念図である。
- 【図 2 1 B】(2 × 2)画素圧縮で圧縮された圧縮画像データの展開方式を説明する概念図である。
- 【図 2 2 A】(2 × 2)圧縮データのフォーマットを示す図である。
- 【図 2 2 B】(2 × 2)圧縮データのフォーマットを示す図である。
- 【図 2 3 A】(4 × 1)画素圧縮を説明する概念図である。
- 【図 2 3 B】(4 × 1)画素圧縮で圧縮された圧縮画像データの展開方式を説明する概念図である。
- 【図 2 4】(4 × 1)圧縮データのフォーマットを示す図である。
- 【図 2 5】誤差データの生成に使用される基本マトリックスの例を示す図である。
- 【図 2 6】従来の液晶表示装置の構成を示すブロック図である。
- 【発明を実施するための形態】

【0015】

第 1 の実施形態：

図 1 は、本発明の第 1 の実施形態における液晶表示装置の構成を示すブロック図である。本実施形態の液晶表示装置 1 は、画像描画部 2 から画像データ 3 と同期データ 4 とを受け取り、画像データ 3 と同期データ 4 に応答して画像を表示するように構成されている。同期データ 4 は、液晶表示装置 1 において垂直同期信号を生成するために使用される垂直同期データ $Vsync$ と、水平同期信号を生成するために使用される水平同期データ $Hsync$ と、クロック信号を生成するために使用されるクロックデータ CLK を含んでいる。

【0016】

液晶表示装置 1 は、液晶表示パネル 5 と、タイミングコントローラ 6 と、ゲートドライバ 7 と、データドライバ 8 とを備えている。液晶表示パネル 5 の表示部 5 a には、データ線 (信号線) とゲート線 (走査線) とが設けられており、更に、データ線とゲート線とが交差する位置に液晶画素が設けられている。ゲートドライバ 7 は、表示部 5 a のゲート線を駆動し、データドライバ 8 は、データ線を駆動する。データドライバ 8 はカスケード接続されている。タイミングコントローラ 6 は、ゲート側制御信号 9 をゲートドライバ 7 に供給し、更にデータ側制御信号 11 をデータドライバ 8 に供給してゲートドライバ 7 とデータドライバ 8 を制御する。

【0017】

本実施形態では、データドライバ 8 がカスケード接続されており、画像データは、各データドライバ 8 が左隣のデータドライバ 8 から画像データを受け取り、及び / 又は右隣のデータドライバ 8 に画像データを送ることによって所望のデータドライバ 8 に転送される。ただし、本実施形態では、圧縮画像データ 10 がデータドライバ 8 間で転送される。圧縮画像データ 10 をデータドライバ 8 間で転送することは、隣接するデータドライバ 8 間

10

20

30

40

50

で接続されている配線の数減少させることを可能にし、また、実効的な画像転送速度を向上させることを可能にする。

【0018】

より具体的には、本実施形態では、タイミングコントローラ6が、画像描画部2から転送された画像データ3に対して圧縮処理を行って圧縮画像データ10を生成する圧縮部6aを備えている。圧縮部6aは、圧縮画像データ10を左端のデータドライバ8に転送する。左端のデータドライバ8は、受け取った圧縮画像データ10が自らを宛先とするものである場合、その圧縮画像データ10を展開して展開画像データを生成し、生成した展開画像データに応答してデータ線を駆動する。一方、受け取った圧縮画像データ10が自らを宛先とするものでない場合、左端のデータドライバ8は、右隣のデータドライバ8（左から2番目のデータドライバ）に圧縮画像データ10をそのまま転送する。同様に、左から2番目のデータドライバ8は、受け取った圧縮画像データ10が自らを宛先とするものである場合には圧縮画像データ10を展開して展開画像データを生成し、そうでない場合には右隣のデータドライバ8に圧縮画像データ10をそのまま転送する。ただし、右端のデータドライバ8については、圧縮画像データ10を他のデータドライバ8に転送するための動作を行う必要はない。以下、同様の手順により、各データドライバ8に圧縮画像データ10が転送され、各データドライバ8において展開画像データが生成される。

10

【0019】

図2は、本実施形態における各データドライバ8の構成を示すブロック図である。本実施形態では、全てのデータドライバ8が同一の構成を有している。各データドライバ8は、ストロブ信号STBをタイミングコントローラ6から受け取ると共に、圧縮画像データ10とスタートパルス信号STHRとクロック信号HCL_INとを左隣のデータドライバ8又はタイミングコントローラ6から受け取って動作する。ここで、スタートパルス信号STHRとは、各データドライバ8が圧縮画像データ10を取り込むべきか否かを示すパルス信号であり、スタートパルス信号STHRがアサートされると、各データドライバ8は、圧縮画像データ10を取り込んで展開画像データを生成する。本実施形態では、圧縮画像データ10は12ビットデータであり、展開画像データは24ビットデータである。図2においては、左隣のデータドライバ8又はタイミングコントローラ6から受け取る圧縮画像データ10の各ビットを、IN_D0～IN_D11として表記し、展開画像データの各ビットをExt_Data0～Ext_Data23と表記している。本実施形態では、各液晶画素の階調は24ビットで表される。即ち、各液晶画素の階調は、展開画像データExt_Data0～Ext_Data23によって指定される。

20

30

【0020】

データドライバ8は、シフトレジスタ部21と、展開部22と、外部接続バス23と、内部バス24と、データレジスタ25と、ラッチ部26と、レベルシフタ部27と、D/Aコンバータ部28と、バッファ部29とを備えている。

【0021】

シフトレジスタ部21は、スタートパルス信号STHRとクロック信号HCL_INとストロブ信号STBとに反応してシフト動作を行い、ラッチ信号SR1～SRnを順次にアサートする（本実施形態では、Highレベルにプルアップする）。ここで、スタートパルス信号とは、各データドライバ8に画像データを取り込むことを指示する信号であり、本実施形態では、各データドライバ8がスタートパルス信号STHRのアサートに反応して圧縮画像データ10を取り込み展開画像データを生成する。加えて、シフトレジスタ部21は、右隣のデータドライバ8にスタートパルス信号STHLとクロック信号HCL_OUTを供給する。更に、シフトレジスタ部21は、スタートパルス信号STHRに反応して展開部22の動作を選択してセレクト信号SELECTを生成する制御部としても機能する。ここで、セレクト信号SELECTは、展開部22を制御するための信号であり、具体的には、展開画像データExt_Data0～Ext_Data23の生成を指示する信号である。シフトレジスタ部21は、スタートパルス信号STHR、STHLからセレクト信号SELECTを生成する。具体的には、セレクト信号SELECTは、

40

50

スタートパルス信号 S T H R がアサートされるとアサートされ、スタートパルス信号 S T H L がアサートされた状態でクロック信号 H C L _ I N がプルダウンされるとネゲートされる。

【 0 0 2 2 】

展開部 2 2 は、圧縮画像データ I N _ D 0 ~ I N _ D 1 1 を展開して展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 を生成する機能を有する回路部である。この展開部 2 2 の動作は、セレクト信号 S E L E C T に応答して切り換えられる。セレクト信号 S E L E C T がアサートされている場合、展開部 2 2 は、圧縮画像データ I N _ D 0 ~ I N _ D 1 1 を展開して展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 を生成し、内部バス 2 4 に出力する。一方、セレクト信号 S E L E C T がネゲートされている場合には、展開部 2 2 は、圧縮画像データ I N _ D 0 ~ I N _ D 1 1 をそのまま外部接続バス 2 3 に出力する。

10

【 0 0 2 3 】

外部接続バス 2 3 は、圧縮画像データ I N _ D 0 ~ I N _ D 1 1 を右隣のデータドライバ 8 に転送するために使用されるバスである。図 2 では、外部接続バス 2 3 に出力され、右隣のデータドライバ 8 に転送される圧縮画像データを、記号 O U T _ D 0 ~ O U T _ D 1 1 で表している。一方、内部バス 2 4 は、展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 を展開部 2 2 からデータレジスタ部 2 5 に転送するために使用されるバスである。

20

【 0 0 2 4 】

データレジスタ部 2 5、ラッチ部 2 6、レベルシフタ部 2 7、D / A コンバータ部 2 8、及びバッファ部 2 9 は、展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 に応答して表示部 5 a のデータ線を駆動する駆動回路部である。本実施形態では、一のデータドライバ 8 によって n 本のデータ線が駆動される。図 2 では、その n 本のデータ線が、符号 X 1 ~ X n によって参照されている。

【 0 0 2 5 】

より具体的には、データレジスタ部 2 5 は、展開部 2 2 から順次に送られてくる展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 を受け取って保存する。詳細には、データレジスタ部 2 5 は、データ線 X 1 ~ X n にそれぞれに対応するラッチ回路 3 1 ₁ ~ 3 1 _n を有している。各ラッチ回路 3 1 _i は、シフトレジスタ部 2 1 から供給されたラッチ信号 S R _i がアサートされると、対応するデータ線 X i に接続されている液晶画素に対応する展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 を受け取って保存する。

30

【 0 0 2 6 】

ラッチ部 2 6 は、データレジスタ部 2 5 から展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 をラッチする。ラッチ部 2 6 は、ストロブ信号 S T B に応答して動作し、ストロブ信号 S T B のアサートに応答して全てのラッチ回路 3 1 ₁ ~ 3 1 _n から同時に展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 をラッチする。

【 0 0 2 7 】

レベルシフタ部 2 7 は、ラッチ回路 3 1 ₁ ~ 3 1 _n の出力信号の信号レベルを D / A コンバータ部 2 8 の入力信号の信号レベルに整合させるための回路部である。レベルシフタ部 2 7 により、ラッチ回路 3 1 ₁ ~ 3 1 _n から出力される展開画像データが D / A コンバータ部 2 8 に転送される。

40

【 0 0 2 8 】

D / A コンバータ部 2 8 は、ラッチ回路 3 1 ₁ ~ 3 1 _n から転送された展開画像データに対してデジタル - アナログ変換を行うことにより、展開画像データが示す階調値に対応する電圧レベルを有する階調電圧を生成する。詳細には、D / A コンバータ部 2 8 は、外部から供給される階調電圧基準電圧 V 0 ~ V 1 7 に応答して展開画像データの取り得る値のそれぞれに対応する階調電圧を生成する。ここで階調電圧基準電圧 V 0 ~ V 1 7 は、生成される階調電圧を制御するために使用される一組の電圧群である。更に D / A コンバー

50

タ部 28 は、展開画像データが示す階調値に対応する階調電圧を選択し、その階調電圧を出力する。

【0029】

バッファ部 29 は、データ線 X1 ~ Xn にそれぞれに対応するバッファ（例えば、演算増幅器を用いて構成されたボルテッジフォロア）を備えており、データ線 X1 ~ Xn を、D/Aコンバータ部 28 から供給された階調電圧と同一の駆動電圧で駆動する。これにより、データ線 X1 ~ Xn に接続された液晶画素が駆動される。

【0030】

図 3 は、展開部 22 の構成の一例を示すブロック図である。展開部 22 は、スイッチ 32 と展開回路 33 とセクタ 34 とを備えている。スイッチ 32 は、セレクト信号 SELECT に応答して圧縮画像データ IN_D0 ~ IN_D11 を展開回路 33 又はセクタ 34 に供給する。詳細には、スイッチ 32 は、セレクト信号 SELECT がアサートされると、圧縮画像データ IN_D0 ~ IN_D11 を展開回路 33 に転送し、セレクト信号 SELECT がネゲートされると、圧縮画像データ IN_D0 ~ IN_D11 をセクタ 34 に転送する。

10

【0031】

展開回路 33 は、圧縮画像データ IN_D0 ~ IN_D11 を受け取ると、圧縮画像データ IN_D0 ~ IN_D11 を展開して展開画像データ Ext_Data0 ~ Ext_Data23 を生成し、内部バス 24 に出力する。展開画像データ Ext_Data0 ~ Ext_Data23 は、クロック信号 HCK_IN に同期して生成される。上述のように、内部バス 24 に出力された展開画像データ Ext_Data0 ~ Ext_Data23 は、データレジスタ部 25 に送られる。展開回路 33 にはセレクト信号 SELECT が供給されており、展開回路 33 は、セレクト信号 SELECT がアサートされた場合にのみ圧縮画像データ IN_D0 ~ IN_D11 を展開する動作を行うように構成されている。これは展開回路 33 における消費電力を低減するために有効である。

20

【0032】

セクタ 34 は、セレクト信号 SELECT に応答して圧縮画像データ IN_D0 ~ IN_D11、又は、オール“0”のデータを選択し、選択されたデータを外部接続バス 23 に出力する。詳細には、セクタ 34 は、セレクト信号 SELECT がアサートされるとオール“0”のデータを外部接続バス 23 に出力し、セレクト信号 SELECT がネゲートされると圧縮画像データ IN_D0 ~ IN_D11 を外部接続バス 23 に出力する。図 3 では、外部接続バス 23 に出力される圧縮画像データを、記号 OUT_D0 ~ OUT_D11 で表していることに留意されたい。

30

【0033】

図 3 の構成では、外部接続バス 23 に出力されるデータが、圧縮画像データ IN_D0 ~ IN_D11 とオール“0”のデータとの間で選択されるが、オール“0”のデータの代わりに任意の固定値のデータが使用されてもよい。例えば、外部接続バス 23 に出力されるデータが、圧縮画像データ IN_D0 ~ IN_D11 とオール“1”のデータとの間で選択されてもよい。

【0034】

ここで、セレクト信号 SELECT がアサートされたときに外部接続バス 23 の出力が所定値（例えば、オール“0”）に固定されることは、消費電力の低減のために有効であることに留意されたい。あるデータドライバ 8 においてセレクト信号 SELECT がアサートされる場合とは、当該データドライバ 8 において圧縮画像データ IN_D0 ~ IN_D11 が取り込まれて展開画像データ Ext_Data0 ~ Ext_Data23 が生成される場合であり、当該データドライバ 8 よりも右に位置するデータドライバ 8 には圧縮画像データを転送する必要が無い。このような場合に当該データドライバ 8 の外部接続バス 23 の出力を所定値に固定することにより、

40

(1) 当該データドライバ 8 及び当該データドライバ 8 よりも右に位置するデータドライバ 8 の外部接続バス 23 の各信号線、及び

50

(2) 当該データドライバ8及び当該データドライバ8よりも右に位置するデータドライバ8のうちの隣接する2つのデータドライバ8を接続する各配線の電圧レベルを固定することができる。外部接続バス23の各信号線及び隣接する2つのデータドライバ8を接続する各配線の電圧レベルが固定されることにより、各信号線及び各配線の駆動のための電力が不要になり、液晶表示装置1の消費電力が低減される。

【0035】

次に、第1の実施形態における液晶表示装置1の動作について説明する。図1を参照して、本実施形態の液晶表示装置1の一つの特徴は、タイミングコントローラ6から左端のデータドライバ8に転送される画像データ、及び、隣接するデータドライバ8の間の転送される画像データが圧縮されていることである。より具体的には、圧縮画像データ10が左端のデータドライバ8に転送され、また、隣接するデータドライバ8の間に転送される。画像データが圧縮されていることにより、画像データの転送に必要な実行的なデータ量が低減されるため、ガラス基板上の配線の数、及び/又は必要なデータ転送レートを低減することができる。

10

【0036】

このような動作の実現のために、各データドライバ8は、それぞれに集積化された展開部22によって圧縮画像データIN__D0～IN__D11を展開して展開画像データExt__Data0～Ext__Data23を生成するように構成されている。ここで、生成される展開画像データが、圧縮画像データ10よりもデータ量が大きい事に留意されたい。本実施形態では、展開画像データExt__Data0～Ext__Data23は24ビットデータであり、圧縮画像データIN__D0～IN__D11は12ビットデータである。したがって、各データドライバ8が、展開画像データExt__Data0～Ext__Data23と圧縮画像データIN__D0～IN__D11の大きさの差に対応可能なように構成される必要がある。

20

【0037】

そこで、本実施形態では、展開部22からデータレジスタ部25への単位時間当たりのデータ転送可能量が展開部22から隣接するデータドライバ8への単位時間当たりのデータ転送可能量(即ち、隣接するデータドライバ8へのデータ転送可能量)よりも大きくなるように各データドライバ8が構成されている。本実施形態では、内部バス24の信号線の数が24本であり、外部接続バス23の信号線の数が12本であり、展開部22からデータレジスタ部25へのデータ転送、及び、展開部22から隣接するデータドライバ8へのデータ転送が、同一のクロック信号HCK__INに同期して行われる。結果として、展開部22からデータレジスタ部25への単位時間当たりのデータ転送可能量が、単位時間当たりの展開部22から外部接続バス23へのデータ転送可能量の2倍である。

30

【0038】

ただし、展開画像データ、圧縮画像データのビット数は、それぞれ24、12に限定されない。内部バス24の信号線の数、及び、外部接続バス23の信号線の数は、展開画像データ、圧縮画像データのビット数に合わせて選択される。

【0039】

以下では、第1の実施形態におけるデータドライバ8の動作の具体例を説明する。図4は、第1の実施形態におけるデータドライバ8の動作の具体例を示すタイミングチャートである。図4には、ある一のデータドライバ8(以下、「対象データドライバ8」という)の動作が示されているが、全てのデータドライバ8が同様に動作することに留意されたい。

40

【0040】

シフトパルス信号STHRがアサートされると、セレクト信号SELECTもアサートされる。セレクト信号SELECTのアサートに应答して、展開部22のスイッチ32によって展開回路33が選択され、圧縮画像データIN__D0～IN__D11が順次に展開回路33に送られる。図4において、Comp__Data(i)は、データ線Xiに対応する圧縮画像データを示していることに留意されたい。展開回路33は、圧縮画像データ

50

IN__D0 ~ IN__D11を展開して、展開画像データExt__Data0 ~ Ext__Data23を生成する。ここで、図4において、Ext__Data(i)は、データ線Xiに対応する展開画像データExt__Data0 ~ Ext__Data23、即ち、ラッチ回路31_iに格納される展開画像データExt__Data0 ~ Ext__Data23を示していることに留意されたい。

【0041】

シフトパルス信号STHRがアサートされると、クロック信号HCK__INに同期して、ラッチ信号SR1 ~ SRnが順次アサートされる。本実施形態では、クロック信号HCK__INの立ち下りに同期してラッチ信号SR1 ~ SRnがアサートされる。ラッチ信号SRiがアサートされると、ラッチ回路31_iは、展開画像データExt__Data(i)をラッチする。

10

【0042】

このとき、外部接続バス23の全ての信号線は、Lowレベルに固定される。即ち、外部接続バス23は、オール“0”に設定される。これにより、対象データドライバ8の外部接続バス23の各信号線の電圧レベルが固定され、消費電力が有効に低減される。

【0043】

ラッチ信号SRnのアサートの後、クロック信号HCK__INがプルアップされると、シフトレジスタ部21は、シフトパルス信号STHLをアサートする。シフトパルス信号STHLのアサートにより、対象データドライバ8の右隣のデータドライバ8に入力されるシフトパルス信号STHLがアサートされ、右隣のデータドライバ8において、上述と同様の動作が行われることになる。シフトパルス信号STHLがアサートされた状態でクロック信号HCK__INが立ち下がると、セレクト信号SELECTがネゲートされる。

20

【0044】

続いて、右隣のデータドライバ8に対応する圧縮画像データが供給され始める。図4では、右隣のデータドライバ8のデータ線Xiに対応する圧縮画像データがComp__Data(n+i)と表記されている。このとき、セレクト信号SELECTがネゲートされているので、圧縮画像データComp__Data(n+i)が、そのまま、外部接続バス23を介して右隣のデータドライバ8に転送される。右隣のデータドライバ8のデータ線Xiに対応する圧縮画像データComp__Data(n+i)が供給されても、対象データドライバ8では展開画像データは生成されない。そして、隣接するデータドライバ8において圧縮画像データComp__Data(n+i)に应答して展開画像データが生成され、生成された展開画像データがラッチ回路31_iに転送される。他のデータドライバ8についても、同様の過程によってラッチ回路31₁ ~ 31_nへの展開画像データの転送が行われる。

30

【0045】

全てのデータドライバ8の全てのラッチ回路31₁ ~ 31_nへの展開画像データの転送が完了すると、転送された水平期間の次の水平期間において、当該展開画像データに応じたデータ線の駆動が行われる。

【0046】

以上に説明されているように、本実施形態の液晶表示装置では、タイミングコントローラ6から左端のデータドライバ8に転送される画像データ、及び、隣接するデータドライバ8の間の転送される画像データが圧縮されている。これにより、画像データの転送に必要な実行的なデータ量が低減されるため、ガラス基板上の配線の数、及び/又は、必要なデータ転送レートを低減することができる。

40

【0047】

第2の実施形態：

図5は、本発明の第2の実施形態の液晶表示装置1の構成、特に、各データドライバ8の構成を示す図である。第2の実施形態のデータドライバ8の構成は、第1の実施形態とほぼ同様である。相違点は、第2の実施形態のデータドライバ8では、展開画像データのデータレジスタ部25への転送に、内部バス24に加えて外部接続バス23も使用される

50

ことである。詳細には、本実施形態では、圧縮画像データIN__D0～IN__D11は12ビットデータであり、圧縮画像データIN__D0～IN__D11から生成される展開画像データExt__Data0～Ext__Data23は24ビットデータである。一方、外部接続バス23及び内部バス24は、いずれも12本の信号線で構成されており、データレジスタ部25のラッチ回路31₁～31_nのそれぞれが、外部接続バス23及び内部バス24の両方に接続されている。展開部22から隣接するデータドライバ8への圧縮画像データIN__D0～IN__D11の転送には外部接続バス23のみが使用され、展開部22からデータレジスタ部25への展開画像データExt__Data0～Ext__Data23の転送には外部接続バス23と内部バス24の両方が使用される。このような構成は、内部バス24の信号線の数に低減する為に有効である。

10

【0048】

ここで、本実施形態では外部接続バス23及び内部バス24が、いずれも12本の信号線で構成されているが、外部接続バス23及び内部バス24の信号線数は、様々に変更可能である。一実施形態では、圧縮画像データがビットデータであり、展開画像データがビットデータである場合、外部接続バス23が本の信号線で構成され、内部バス24が()本の信号線で構成される。

【0049】

上述の変更に伴い、展開部22の構成も変更される。図6は、本実施形態における展開部22の構成を示すブロックである。図6の展開部22の構成と、図3の構成との相違点は、セクタ34に展開画像データExt__Data0～Ext__Data23のうちの半分のビット(Ext__Data0～Ext__Data11)が供給され、残りの半分のビット(Ext__Data12～Ext__Data23)が内部バス24に出力される点である。セクタ34は、セレクト信号SELECTがアサートされている場合には展開画像データExt__Data0～Ext__Data11を外部接続バス23に出力し、セレクト信号SELECTがネゲートされると圧縮画像データIN__D0～IN__D11を外部接続バス23に出力する。

20

【0050】

図5を再度に参照して、本実施形態では、外部接続バス23にセクタ30が接続されている。セクタ30は、セレクト信号SELECTにตอบสนองして、展開部22から隣接するデータドライバ8に圧縮画像データIN__D0～IN__D11を転送し、又は、隣接するデータドライバ8に所定の固定値(例えば、オール“0”のデータ)を転送する。セレクト信号SELECTがアサートされたときにセクタ30の出力を所定値(例えば、オール“0”)に固定することが消費電力の低減のために有効であることは、第1の実施形態と同様である。データドライバ8のセクタ30の出力を所定値に固定することにより、

30

(1) 当該データドライバ8よりも右に位置するデータドライバ8の外部接続バス23の各信号線、及び

(2) 当該データドライバ8及び当該データドライバ8よりも右に位置するデータドライバ8のうちの隣接する2つのデータドライバ8を接続する各配線

の電圧レベルを固定することができる。外部接続バス23の各信号線及び隣接する2つのデータドライバ8を接続する各配線の電圧レベルが固定されることにより、各信号線及び各配線の駆動のための電力が不要になり、液晶表示装置1の消費電力が低減される。

40

【0051】

図7は、第2の実施形態におけるデータドライバ8の動作の具体例を示すタイミングチャートである。図7には、ある一のデータドライバ8(対象データドライバ8)の動作が示されているが、全てのデータドライバ8が同様に動作することに留意されたい。

【0052】

シフトパルス信号SHRがアサートされると、セレクト信号SELECTもアサートされる。セレクト信号SELECTのアサートにตอบสนองして、展開部22のスイッチ32によって展開回路33が選択され、圧縮画像データIN__D0～IN__D11が順次に展開

50

回路 33 に送られる。図 7 において、 $Comp_Data(i)$ は、データ線 X_i に対応する圧縮画像データを示していることに留意されたい。展開回路 33 は、圧縮画像データ $IN_D0 \sim IN_D11$ を展開して、展開画像データ $Ext_Data0 \sim Ext_Data23$ を順次に生成する。ここで、図 7 において、 $Ext_Data11-0(i)$ は、データ線 X_i に対応する展開画像データの下位 12 ビット（即ち、展開画像データ $Ext_Data0 \sim Ext_Data11$ ）を示しており、 $Ext_Data23-12(i)$ は、データ線 X_i に対応する展開画像データの上位 12 ビット（即ち、展開画像データ $Ext_Data12 \sim Ext_Data23$ ）を示していることに留意されたい。

【0053】

シフトパルス信号 $STHR$ がアサートされると、クロック信号 HCK_IN に同期して、ラッチ信号 $SR1 \sim SRn$ が順次にアサートされる。本実施形態では、クロック信号 HCK_IN の立ち下りに同期してラッチ信号 $SR1 \sim SRn$ がアサートされる。ラッチ信号 SRi がアサートされると、ラッチ回路 31_i は、外部接続バス 23 から展開画像データ $Ext_Data11-0(i)$ をラッチすると共に、内部バス 24 から展開画像データ $Ext_Data23-12(i)$ をラッチする。結果として、ラッチ回路 $31_1 \sim 31_n$ のそれぞれには、24 ビットの展開画像データ $Ext_Data0 \sim Ext_Data23$ がラッチされることになる。

【0054】

このとき、セクタ 30 の出力に接続される全ての配線は、 Low レベルに固定される。即ち、セクタ 30 の出力は、オール “0” に設定される。これにより、対象データドライバ 8 と右隣のデータドライバ 8 とを接続する配線の電圧レベルが固定され、消費電力が有効に低減される。

【0055】

ラッチ信号 SRn のアサートの後、クロック信号 HCK_IN がプルアップされると、シフトレジスタ部 21 は、シフトパルス信号 $STHL$ をアサートする。シフトパルス信号 $STHL$ のアサートにより、対象データドライバ 8 の右隣のデータドライバ 8 に入力されるシフトパルス信号 $STHR$ がアサートされ、右隣のデータドライバ 8 において、上述と同様の動作が行われることになる。シフトパルス信号 $STHL$ がアサートされた状態でクロック信号 HCK_IN が立ち下がると、セレクト信号 $SELECT$ がネゲートされる。

【0056】

続いて、右隣のデータドライバ 8 に対応する圧縮画像データが供給され始める。図 7 では、右隣のデータドライバ 8 のデータ線 X_i に対応する圧縮画像データが $Comp_Data(n+i)$ と表記されている。このとき、セレクト信号 $SELECT$ がネゲートされているので、圧縮画像データ $Comp_Data(n+i)$ が、そのまま、外部接続バス 23 を介して右隣のデータドライバ 8 に転送される。右隣のデータドライバ 8 のデータ線 X_i に対応する圧縮画像データ $Comp_Data(n+i)$ が供給されても、対象データドライバ 8 では展開画像データは生成されない。そして、隣接するデータドライバ 8 において圧縮画像データ $Comp_Data(n+i)$ に応答して展開画像データが生成され、生成された展開画像データがラッチ回路 31_i に転送される。他のデータドライバ 8 についても、同様の過程によってラッチ回路 $31_1 \sim 31_n$ への展開画像データの転送が行われる。

【0057】

全てのデータドライバ 8 の全てのラッチ回路 $31_1 \sim 31_n$ への展開画像データの転送が完了すると、転送された水平期間の次の水平期間において、当該展開画像データに応じたデータ線の駆動が行われる。

【0058】

以上に説明されているように、第 2 の実施形態の液晶表示装置 1 においても、第 1 の実施形態と同様に、タイミングコントローラ 6 から左端のデータドライバ 8 に転送される画像データ、及び、隣接するデータドライバ 8 の間の転送される画像データが圧縮されている。これにより、画像データの転送に必要な実行的なデータ量が低減されるため、ガラス

10

20

30

40

50

基板上の配線の数、及び/又は必要なデータ転送レートを低減することができる。加えて、第2の実施形態の液晶表示装置1は、内部バス24を構成する信号線の数低減させることができるから、データドライバ8の回路規模を低減させ、コストを低減するために有利である。

【0059】

第3の実施形態：

(装置構成)

第3の実施形態では、複数の画素からなるブロックを単位として圧縮処理を行うブロック符号化によって圧縮画像データ10が生成される。本実施形態では、各ブロックが同一の水平ラインに位置する1行4列の画素で構成される。ただし、1つのブロックに含まれる画素の数は、4以外であってもよい。例えば、各ブロックが1行m列(mは、4以上の整数)の画素で構成されてもよい。ブロック符号化の採用に伴い、図1に図示されているタイミングコントローラ6の圧縮部6aがブロック符号化に対応するように構成される。

10

【0060】

加えて、図8に示されているように、データドライバ8においては、遅延機能付きシフトレジスタ21Aと、ブロック符号化に対応する機能を有するブロック展開部22Aが使用される。遅延機能付きシフトレジスタ21Aの機能は、概略的には、第1、第2の実施形態の実施形態のシフトレジスタ21と同様であるが、遅延機能付きシフトレジスタ21Aは、ラッチ信号SR1~SRnを順次にアサートするタイミングをスタートパルス信号STHRがアサートされてから所定数のクロックサイクル(本実施形態では4クロックサイクル)だけ遅らせる機能を有している。

20

【0061】

図9は、本実施形態におけるタイミングコントローラ6の圧縮部6aの構成の例を示すブロック図である。本実施形態では、圧縮部6aは、シリアルパラレル変換回路41と、複数画素画像圧縮回路42と、パラレルシリアル変換回路43とを備えている。

【0062】

シリアルパラレル変換回路41は、画像描画部2から供給される画像データ3に対してシリアルパラレル変換を行う。本実施形態では、画像描画部2から供給される画像データ3は24ビットデータであり、画像データ3では、1つの画素の階調が24ビットで表現される。シリアルパラレル変換回路41は、このような画像データ3に対して比率1:4のシリアルパラレル変換を行い、シリアルパラレル変換が行われた画像データを複数画素画像圧縮回路42に供給する。複数画素画像圧縮回路42には、4画素の画像データが96本の信号線によって同時に供給される。

30

【0063】

複数画素画像圧縮回路42は、シリアルパラレル変換回路41から受け取った画像データをブロック符号化によって圧縮することにより、48ビットデータである圧縮画像データComp_Data0~Comp_Data47を生成する。圧縮画像データComp_Data0~Comp_Data47は、全体として4つの画素の階調を表している。複数画素画像圧縮回路42で行われる圧縮処理については、後に詳細に説明する。

【0064】

パラレルシリアル変換回路43は、48ビットデータである圧縮画像データComp_Data0~Comp_Data47に対して比率4:1のパラレルシリアル変換を行い、12ビットデータである圧縮画像データIN_D0~IN_D11を生成する。パラレルシリアル変換回路43によって生成された圧縮画像データIN_D0~IN_D11が、左端のデータドライバ8に転送される。

40

【0065】

図10は、各データドライバ8に含まれるブロック展開部22Aの構成の例を示すブロック図である。本実施形態では、ブロック展開部22Aは、スイッチ51と、シリアルパラレル変換回路52と、複数画素画像展開回路53と、パラレルシリアル変換回路54と、セクタ55とを備えている。

50

【 0 0 6 6 】

スイッチ 5 1 は、セレクト信号 S E L E C T に応答して圧縮画像データ I N _ D 0 ~ I N _ D 1 1 をシリアルパラレル変換回路 5 2 又はセクタ 5 5 に供給する。詳細には、スイッチ 3 2 は、セレクト信号 S E L E C T がアサートされると、圧縮画像データ I N _ D 0 ~ I N _ D 1 1 をシリアルパラレル変換回路 5 2 に転送し、セレクト信号 S E L E C T がネゲートされると、圧縮画像データ I N _ D 0 ~ I N _ D 1 1 をセクタ 5 5 に転送する。

【 0 0 6 7 】

シリアルパラレル変換回路 5 2 は、12 ビットデータである圧縮画像データ I N _ D 0 ~ I N _ D 1 1 に対して比率 1 : 4 のシリアルパラレル変換を行うことにより、48 ビットデータである圧縮画像データ C o m p _ D a t a 0 ~ C o m p _ D a t a 4 8 を「復元」する。「復元」とは、シリアルパラレル変換回路 5 2 によって生成される圧縮画像データ C o m p _ D a t a 0 ~ C o m p _ D a t a 4 8 がタイミングコントローラ 6 の圧縮部 6 a の複数画素画像圧縮回路 4 2 で生成される圧縮画像データと同一であることを意味している。シリアルパラレル変換回路 5 2 にはクロック信号 H C K _ I N が供給されており、シリアルパラレル変換回路 5 2 は、クロック信号 H C K _ I N に同期して動作する。また、シリアルパラレル変換回路 5 2 にはセレクト信号 S E L E C T が供給されており、セレクト信号 S E L E C T がアサートされた場合にのみ動作する。

10

【 0 0 6 8 】

複数画素画像展開回路 5 3 は、圧縮画像データ C o m p _ D a t a 0 ~ C o m p _ D a t a 4 8 を受け取ると、圧縮画像データ C o m p _ D a t a 0 ~ C o m p _ D a t a 4 8 を展開して展開画像データ D e c _ D a t a 0 ~ D e c _ D a t a 9 5 を生成し、パラレルシリアル変換回路 5 4 に供給する。複数画素画像展開回路 5 3 にはクロック信号 H C K _ I N が供給されており、複数画素画像展開回路 5 3 は、クロック信号 H C K _ I N に同期して動作する。また、複数画素画像展開回路 5 3 には展開セレクト信号 S E L E C T _ E X T が供給されており、展開セレクト信号 S E L E C T _ E X T がアサートされた場合にのみ動作する。ここで、展開セレクト信号 S E L E C T _ E X T は、セレクト信号 S E L E C T を所定時間だけ（本実施形態では 4 クロックサイクルだけ）遅延することによって生成される信号である。複数画素画像展開回路 5 3 において行われる展開処理については、後に詳細に説明する。

20

30

【 0 0 6 9 】

パラレルシリアル変換回路 5 4 は、展開画像データ D e c _ D a t a 0 ~ D e c _ D a t a 9 5 に対して比率 4 : 1 のパラレルシリアル変換を行って展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 を生成し、内部バス 2 4 に出力する。展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 は、クロック信号 H C K _ I N に同期して生成される。上述のように、内部バス 2 4 に出力された展開画像データ E x t _ D a t a 0 ~ E x t _ D a t a 2 3 は、データレジスタ部 2 5 に送られる。パラレルシリアル変換回路 5 4 には展開セレクト信号 S E L E C T _ E X T が供給されており、パラレルシリアル変換回路 5 4 は、セレクト信号 S E L E C T _ E X T がアサートされた場合にのみ動作を行うように構成されている。

40

【 0 0 7 0 】

セクタ 5 5 は、展開セレクト信号 S E L E C T _ E X T に応答して圧縮画像データ I N _ D 0 ~ I N _ D 1 1 、又は、オール“ 0 ”のデータを選択し、選択されたデータを外部接続バス 2 3 に出力する。詳細には、セクタ 5 5 は、展開セレクト信号 S E L E C T _ E X T がアサートされるとオール“ 0 ”のデータを外部接続バス 2 3 に出力し、展開セレクト信号 S E L E C T _ E X T がネゲートされると圧縮画像データ I N _ D 0 ~ I N _ D 1 1 を外部接続バス 2 3 に出力する。

【 0 0 7 1 】

遅延回路 5 6 は、セレクト信号 S E L E C T を所定数のクロックサイクルだけ遅延させて展開セレクト信号 S E L E C T _ E X T を生成する。本実施形態では、セレクト信号 S

50

ELECTを4クロックサイクルだけ遅延させて展開セレクト信号SELECT_EXTを生成する。

【0072】

(データドライバの全体動作)

図11は、第3の実施形態における液晶表示装置の全体動作を示すタイミングチャートである。図11には、ある一のデータドライバ8(対象データドライバ8)の動作が示されているが、全てのデータドライバ8が同様に動作することに留意されたい。

【0073】

まず、データ線X1~X4に対応するラッチ回路31₁~31₄への展開画像データの転送について説明する。シフトパルス信号SHRがアサートされると、セレクト信号SELECTもアサートされる。セレクト信号SELECTのアサートに 응답して、ブロック展開部22Aのスイッチ51によってシリアルパラレル変換回路52が選択され、データ線X1~X4に接続された1行4列の画素に対応する圧縮画像データIN_D0~IN_D11が順次にシリアルパラレル変換回路52に送られる。図11において、Comp_Data47-36(1)は、データ線X1~X4に接続された1行4列の画素に対応する圧縮画像データIN_D0~IN_D11の上位12ビット、Comp_Data35-24(1)は、該圧縮画像データの次の12ビット、Comp_Data23-12(1)は、該圧縮画像データの次の12ビット、Comp_Data11-0(1)は、該圧縮画像データの低位12ビットを示している。

【0074】

シリアルパラレル変換回路52は、受け取った圧縮画像データIN_D0~IN_D11に対してシリアルパラレル変換を行って圧縮画像データComp_Data0~Comp_Data47を生成する。詳細には、シフトパルス信号SHRの4クロックサイクル後に、シリアルパラレル変換回路52は、データ線X1~X4に接続された1行4列の画素に対応する圧縮画像データComp_Data0~Comp_Data47を複数画素画像展開回路53に供給する。

【0075】

同時に、展開セレクト信号SELECT_EXTがアサートされ、複数画素画像展開回路53は、48ビットデータである圧縮画像データComp_Data0~Comp_Data47を展開して96ビットデータである展開画像データDec_Data0~Dec_Data95を生成する。生成された展開画像データDec_Data0~Dec_Data95の上位24ビットはデータ線X1に接続された画素に対応する圧縮画像データであり、次の24ビットはデータ線X2に接続された画素に対応する圧縮画像データであり、次の24ビットはデータ線X3に接続された画素に対応する圧縮画像データであり、低位24ビットはデータ線X4に接続された画素に対応する圧縮画像データである。

【0076】

展開画像データDec_Data0~Dec_Data95はパラレルシリアル変換回路54によってパラレルシリアル変換され、これにより、24ビットデータである展開画像データExt_Data0~Ext_Data23が生成される。パラレルシリアル変換回路54は、24ビットデータである展開画像データExt_Data0~Ext_Data23を順次に内部バス24に供給する。図11において、Ext_Data(1)~Ext_Data(4)は、それぞれ、データ線X1~X4に接続された画素に対応する展開画像データである。

【0077】

展開セレクト信号SELECT_EXTのアサートに並行して、ラッチ信号SR1~SR4が順次にアサートされる。ラッチSR1~SR4のアサートに 응답して、ラッチ回路31₁~31₄は、それぞれ、展開画像データExt_Data(1)~Ext_Data(4)をラッチする。

【0078】

他のラッチ回路31₅~31_nへの展開画像データの転送も同様の手順で行われる。こ

10

20

30

40

50

のとき、圧縮画像データ $Comp_Data\ 47 - 36(i)$ 、 $Comp_Data\ 35 - 24(i)$ は、 $Comp_Data\ 23 - 12(i)$ 、 $Comp_Data\ 11 - 0(i)$ のシリアルパラレル変換回路 52 への転送は、それぞれ、ラッチ $SR(4i - 3) \sim SR(4i)$ のアサートに 응답した展開画像データ $Ext_Data(4i - 3) \sim Ext_Data(4i)$ のラッチ回路 $31_{4i - 3} \sim 31_{4i}$ への転送と並行して行われる。

【0079】

スタートパルス信号 $STHR$ のアサートの後、 n クロックサイクルが経過すると、遅延機能つきシフトレジスタ 21A は、スタートパルス信号 $STHL$ をアサートする。シフトパルス信号 $STHR$ のアサートにより、対象データドライバ 8 の右隣のデータドライバ 8 に入力されるシフトパルス信号 $STHL$ がアサートされ、右隣のデータドライバ 8 において、上述と同様の動作が行われることになる。シフトパルス信号 $STHL$ がアサートされた状態でクロック信号 HCK_IN が立ち下ると、セレクト信号 $SELECT$ がネゲートされる。

10

【0080】

ここで、本実施形態では、展開セレクト信号 $SELECT_EXT$ のネゲートは、セレクト信号 $SELECT$ のネゲートの 4 クロックサイクル後に行われ、展開画像データ $Ext_Data(n - 3) \sim Ext_Data(n)$ のラッチ回路 $31_{n - 3} \sim 31_n$ への転送は、セレクト信号 $SELECT$ のネゲートの後に行われる。展開画像データ $Ext_Data(n - 3) \sim Ext_Data(n)$ のラッチ回路 $31_{n - 3} \sim 31_n$ への転送が完了すると、展開セレクト信号 $SELECT_EXT$ がネゲートされる。これにより、対象データドライバ 8 における展開画像データのラッチ回路 $31_1 \sim 31_n$ への転送が完了する。

20

【0081】

並行して、右隣のデータドライバ 8 に対応する圧縮画像データの供給が開始される。図 11 では、右隣のデータドライバ 8 のデータ線 $X(4i - 3) \sim X(4i)$ に対応する圧縮画像データが $Comp_Data\ 47 - 36(n/4 + i)$ 、 $Comp_Data\ 35 - 24(n/4 + i)$ 、 $Comp_Data\ 23 - 12(n/4 + i)$ 、 $Comp_Data\ 11 - 0(n/4 + i)$ と表記されている。このとき、セレクト信号 $SELECT$ がネゲートされているので、圧縮画像データ $Comp_Data\ 47 - 36(n/4 + i)$ 、 $Comp_Data\ 35 - 24(n/4 + i)$ 、 $Comp_Data\ 23 - 12(n/4 + i)$ 、 $Comp_Data\ 11 - 0(n/4 + i)$ が、そのまま、外部接続バス 23 を介して右隣のデータドライバ 8 に転送される。他のデータドライバ 8 についても、同様の過程によってラッチ回路 $31_1 \sim 31_n$ への展開画像データの転送が行われる。

30

【0082】

全てのデータドライバ 8 の全てのラッチ回路 $31_1 \sim 31_n$ への展開画像データの転送が完了すると、転送された水平期間の次の水平期間において、当該展開画像データに応じたデータ線の駆動が行われる。

【0083】

第 3 の実施形態の液晶表示装置 1 においても、第 1 及び第 2 の実施形態と同様に、タイミングコントローラ 6 から左端のデータドライバ 8 に転送される画像データ、及び、隣接するデータドライバ 8 の間の転送される画像データが圧縮されている。これにより、画像データの転送に必要な実行的なデータ量が低減されるため、ガラス基板上の配線の数、及び/又は必要なデータ転送レートを低減することができる。

40

【0084】

(圧縮/展開方式)

1. 圧縮/展開方式の概要と回路構成

以下では、第 3 の実施形態におけるタイミングコントローラ 6 の圧縮部 6a の複数画素画像圧縮回路 42 とデータドライバ 8 のブロック展開部 22A の複数画素画像展開回路 53 の構成、及び、これらの回路で行われる圧縮/展開方式を説明する。

50

【 0 0 8 5 】

本実施形態では、複数画素画像圧縮回路 4 2 は、受け取った画像データ 3 を下記の 5 つの圧縮方式：

- ・可逆圧縮
- ・(1 × 4) 画素圧縮
- ・(2 + 1 × 2) 画素圧縮
- ・(2 × 2) 画素圧縮
- ・(4 × 1) 画素圧縮

のいずれかで圧縮する。

【 0 0 8 6 】

ここで、可逆圧縮は、圧縮画像データから完全に元の画像データを復元できるように圧縮する方式であり、本実施形態では、対象ブロックの画像データが特定のパターンを有している場合に使用される。ここで、対象ブロックとは、圧縮処理の対象となっているブロックのことをいう。上述のように、本実施形態では各ブロックが 1 行 4 列の画素で構成されることに留意されたい。(1 × 4) 画素圧縮とは、対象ブロックの全 4 つの画素のそれぞれについてビットプレーン数を減少させる処理を独立に行う方式である。この(1 × 4) 画素圧縮は、4 つの画素の画像データの相関性が低い場合に好適である。(2 + 1 × 2) 画素圧縮とは、対象ブロックの全 4 つの画素のうち 2 つの画素の画像データを代表する代表値を定める一方、他の 2 つの画素のそれぞれについて、ビットプレーン数を減少させる処理(本実施形態では、ディザマトリックスを用いたディザ処理)を行う方式である。この(2 + 1 × 2) 画素圧縮は、4 つの画素のうち 2 つの画素の画像データの相関性が高く、且つ、他の 2 つの画素の画像データの相関性が低い場合に好適である。(2 × 2) 画素圧縮とは、対象ブロックの全 4 つの画素を 2 つの画素からなる 2 つの組に分け、当該 2 つの画素の組のそれぞれについて画像データを代表する代表値を定めて当該画像データを圧縮する方式である。この(2 × 2) 画素圧縮は、4 つの画素のうち 2 つの画素の画像データの相関性が高く、且つ、他の 2 つの画素の画像データの相関性が高い場合に好適である。(4 × 1) 画素圧縮とは、対象ブロックの 4 つの画素の画像データを代表する代表値を定めて当該画像データを圧縮する方式である。この(4 × 1) 画素圧縮は、対象ブロックの全 4 つの画素の画像データ間の相関性が高い場合に好適である。上記の 5 つの圧縮方式の詳細については後述する。

【 0 0 8 7 】

このようにして圧縮方式を選択することの一つの利点は、ブロックノイズや粒状ノイズを低減した画像圧縮を行うことができることである。本実施形態の圧縮方式では、対象ブロックの全画素の画像データに対応する代表値を算出する圧縮方式(本実施形態では(4 × 1) 画素圧縮)と、対象ブロックの全 4 つの画素のそれぞれについてビットプレーン数を減少させる処理を独立に行う圧縮方式(本実施形態では(1 × 4) 画素圧縮)に加えて、対象ブロックの(全部ではない)複数の画素の画像データに対応する代表値を算出する圧縮方式(本実施形態では、(2 + 1 × 2) 画素圧縮及び(2 × 2) 画素圧縮)に対応している。これは、ブロックノイズや粒状ノイズを低減させるために有効である。画像データの相関性が高い画素に対してビットプレーン数を減少させる処理を独立に行う圧縮方式を行うと、粒状ノイズを発生させてしまう一方、画像データの相関性が低い画素に対してブロック符号化を行うと、ブロックノイズが発生してしまう。対象ブロックの(全部ではない)複数の画素の画像データに対応する代表値を算出する圧縮方式に対応している本実施形態の圧縮方式は、画像データの相関性が高い画素に対してビットプレーン数を減少させる処理が行われ、或いは、画像データの相関性が低い画素に対してブロック符号化が行われる事態を避けることができる。これは、ブロックノイズや粒状ノイズを低減させるために有効である。

【 0 0 8 8 】

加えて、対象ブロックの画像データが特定のパターンを有している場合に可逆圧縮を行うことができるように構成されていることは、LCD パネル 2 の検査を適切に行うことを

10

20

30

40

50

可能にするために有用である。LCDパネル2の検査においては、輝度特性や色域特性の評価が行われる。この輝度特性や色域特性の評価では、特定パターンの画像がLCDパネル2に表示される。このとき、輝度特性や色域特性を適切に評価するためには、入力された画像データに対して忠実に色が再現された画像をLCDパネル2に表示する必要がある；圧縮歪みが存在すると、輝度特性や色域特性の評価を適切に行うことができない。そこで、本実施形態では、複数画素画像圧縮回路42が可逆圧縮を行うことができるように構成されている。

【0089】

5つの圧縮方式のいずれが使用されるかは、対象ブロックの画像データが特定のパターンを有しているか否か、及び、対象ブロックを構成する1行4列の画素の画像データの間の相関性に応じて決定される。例えば、全4つの画素の画像データの相関性が高い場合には(4×1)画素圧縮が使用され、4つの画素のうち2つの画素の画像データの相関性が高く、且つ、他の2つの画素の画像データの相関性が高い場合には(2×2)画素圧縮が使用される。圧縮方式の選択の詳細は後述する。

10

【0090】

上記の動作を行うために、図12Aに示されているように、複数画素画像圧縮回路42は、形状認識部61と、可逆圧縮部62と、(1×4)画素圧縮部63と、(2+1×2)画素圧縮部64と、(2×2)画素圧縮部65と、(4×1)画素圧縮部66と、圧縮データ選択部67とを備えている。

20

【0091】

形状認識部61は、1行4列の画素の画像データを受け取り、上記の5つの圧縮方式のいずれを選択すべきかを決定する。例えば、形状認識部61は、1行4列の画素のうち、どの組み合わせの画素の画像データの相関性が高いか、或いは、どの画素が他の画素に対して画像データの相関性が低いかを認識する。更に形状認識部61は、認識結果に回答して、5つの圧縮方式：可逆圧縮、(1×4)画素圧縮、(2+1×2)画素圧縮、(2×2)画素圧縮、(4×1)画素圧縮のいずれを使用すべきかを指示する選択データを生成する。

【0092】

(1×4)画素圧縮部63、(2+1×2)画素圧縮部64、(2×2)画素圧縮部65、及び(4×1)画素圧縮部66は、それぞれ、上述の(1×4)画素圧縮、(2+1×2)画素圧縮、(2×2)画素圧縮、及び(4×1)画素圧縮を行い、それぞれ、(1×4)圧縮データ、(2+1×2)圧縮データ、(2×2)圧縮データ、及び(4×1)圧縮データを生成する。

30

【0093】

圧縮データ選択部67は、形状認識部61から送られてくる選択データに基づいて、(1×4)圧縮データ、(2+1×2)圧縮データ、(2×2)圧縮データ、及び(4×1)圧縮データのいずれかを圧縮画像データComp_Data0~Comp_Data47としてパラレルシリアル変換回路43に出力する。圧縮画像データComp_Data0~Comp_Data47には、上記の5つの圧縮方式のいずれが使用されたかを示す圧縮種類認識ビットが含まれている。上述のように、圧縮画像データComp_Data0~Comp_Data47がパラレルシリアル変換回路43によってパラレルシリアル変換されて圧縮画像データIN_D0~IN_D11が生成され、圧縮画像データIN_D0~IN_D11が左端のデータドライバ8に供給される。

40

【0094】

一方、複数画素画像展開回路53は、圧縮画像データComp_Data0~Comp_Data47が、上記の5つの圧縮方式のいずれによって圧縮されたかを判断し、圧縮に使用された圧縮方式に対応した展開方式で圧縮画像データを展開する。このような動作を行うために、図12Bに示されているように、複数画素画像展開回路53は、元データ復元部71、(1×4)画素展開部72、(2+1×2)画素展開部73と、(2×2)画素展開部74と、(4×1)画素展開部75と、画像データ選択部76とを備えている

50

。元データ復元部 7 1、(1×4)画素展開部 7 2、(2+1×2)画素展開部 7 3、(2×2)画素展開部 7 4、及び(4×1)画素展開部 7 5は、それぞれ、可逆圧縮、(1×4)画素圧縮、(2+1×2)画素圧縮、(2×2)画素圧縮、及び(4×1)画素圧縮によって圧縮された圧縮画像データを展開する機能を有している。画像データ選択部 7 6は、圧縮画像データに含まれている圧縮種類認識ビットから実際に圧縮に使用された圧縮方式を認識し、元データ復元部 7 1、(1×4)画素展開部 7 2、(2+1×2)画素展開部 7 3、(2×2)画素展開部 7 4、及び(4×1)画素展開部 7 5から出力される画像データのうち実際に使用された圧縮方式に対応する展開方式で展開されて生成されたデータを、展開画像データ Dec__Data 0 ~ Dec__Data 9 5として選択する。上述のように、展開画像データ Dec__Data 0 ~ Dec__Data 9 5がパラレルシリアル変換回路 5 4によってパラレルシリアル変換されて展開画像データ Ext__Data 0 ~ Ext__Data 2 3が生成され、生成された展開画像データ Ext__Data 0 ~ Ext__Data 2 3が、データレジスタ部 2 5のラッチ回路 3 1₁ ~ 3 1_nに転送される。

【0095】

2. 圧縮方式の選択

以下では、上記の5つの圧縮方式のうちから実際に使用される圧縮方式を選択する動作について説明する。以下の説明では、図13に示されているように、1行4列の画素のうち左端の画素を画素A、左から2番目の画素を画素B、右から2番目の画素を画素C、右端の画素を画素Dという。また、画素A、B、C、DのRサブピクセルの階調値をそれぞれ、 R_A 、 R_B 、 R_C 、 R_D と記載し、画素A、B、C、DのGサブピクセルの階調値をそれぞれ、 G_A 、 G_B 、 G_C 、 G_D と記載し、画素A、B、C、DのBサブピクセルの階調値をそれぞれ、 B_A 、 B_B 、 B_C 、 B_D と記載する。

【0096】

図14は、第3の実施形態において実際に使用される圧縮方式を選択する動作を説明するフローチャートである。第3の実施形態では、まず、対象ブロックの4画素の画像データが特定パターンに該当するかが判断され(ステップS01)、当該画像データが特定パターンに該当する場合、可逆圧縮が行われる。本実施形態では、対象ブロックの画素の画像データのデータ値が5種類以下であるような所定のパターンが、可逆圧縮が行われる特定パターンとして選択されている。

【0097】

詳細には、対象ブロックの4画素の画像データが、以下の4つのパターン(1)~(4)のいずれかに該当する場合、可逆圧縮が行われる：

(1) 4画素の各色の階調値が同一(図15A)

対象ブロックの4画素の画像データが下記条件(1a)を満足する場合、可逆圧縮が行われる。

条件(1a)：

$$R_A = R_B = R_C = R_D,$$

$$G_A = G_B = G_C = G_D,$$

$$B_A = B_B = B_C = B_D.$$

この場合、対象ブロックの4画素の画像データのデータ値は3種類である。

【0098】

(2) 4画素の間でRサブピクセル、Gサブピクセル、Bサブピクセルの階調値が同一(図15B)

対象ブロックの4画素の画像データが下記条件(2a)を満足する場合にも可逆圧縮が行われる。

条件(2a)：

$$R_A = G_A = B_A,$$

$$R_B = G_B = B_B,$$

$$R_C = G_C = B_C,$$

10

20

30

40

50

$$R_D = G_D = B_D .$$

この場合、対象ブロックの4画素の画像データのデータ値は4種類である。

【0099】

(3) 対象ブロックの4画素について、R、G、Bのうちの2つの色の階調値が同一（図15C～図15E）

下記の3つの条件(3a)～(3c)のいずれかを満足する場合にも可逆圧縮が行われる：

条件(3a)： $G_A = G_B = G_C = G_D = B_A = B_B = B_C = B_D .$

条件(3b)： $B_A = B_B = B_C = B_D = R_A = R_B = R_C = R_D .$

条件(3c)： $R_A = R_B = R_C = R_D = G_A = G_B = G_C = G_D .$

10

この場合、対象ブロックの4画素の画像データのデータ値は5種類である。

【0100】

(4) R、G、Bのうちの1つの色の階調値が同一、且つ、残りの2色の階調値が対象ブロックの4画素について同一（図15F～図15H）

更に、下記の3つの条件(4a)～(4c)のいずれかを満足する場合にも可逆圧縮が行われる：

条件(4a)：

$$G_A = G_B = G_C = G_D ,$$

$$R_A = B_A ,$$

$$R_B = B_B ,$$

$$R_C = B_C ,$$

$$R_D = B_D .$$

20

条件(4b)：

$$B_A = B_B = B_C = B_D .$$

$$R_A = G_A ,$$

$$R_B = G_B ,$$

$$R_C = G_C ,$$

$$R_D = G_D .$$

条件(4c)

$$R_A = R_B = R_C = R_D .$$

30

$$G_A = B_A ,$$

$$G_B = B_B ,$$

$$G_C = B_C ,$$

$$G_D = B_D .$$

この場合、対象ブロックの4画素の画像データのデータ値は5種類である。

【0101】

可逆圧縮が行われない場合、4つの画素の間の相関に応じて圧縮手法が選択される。より具体的には、形状認識部61は、対象ブロックの1行4列の4画素の画像データが、下記のいずれの場合に該当するかを判断する：

ケースA：4画素のうちの任意の組み合わせの画素の画像データの間の相関性が低い。

40

ケースB：2画素の画像データの高い相関性があり、かつ、他の2画素の画像データは、先の2画素と相関性が低く、且つ、互いに相関性が低い。

ケースC：2画素の画像データの高い相関性があり、かつ、他の2画素の画像データの高い相関性がある。

ケースD：4画素の画像データの高い相関性がある。

【0102】

詳細には、

$$i \quad \{ A , B , C , D \}$$

$$j \quad \{ A , B , C , D \}$$

$$i \quad j$$

50

なる i 、 j の全ての組み合わせについて下記条件 (A) が成立しない場合、形状認識部 61 は、ケース A に該当する (即ち、4 画素のうちの任意の組み合わせの画素の画像データの間の相関性が低い) と判断する (ステップ S02)。

条件 (A) :

$|R_i \quad R_j| \quad Th1$, 且つ
 $|G_i \quad G_j| \quad Th1$, 且つ
 $|B_i \quad B_j| \quad Th1$,

ケース A に該当する場合、形状認識部 61 は、(1 × 4) 画素圧縮を行うと決定する。

【0103】

ケース A に該当しないと判断した場合、形状認識部 61 は、4 画素に対して第 1 組の 2 画素と第 2 組の 2 画素を規定し、その全ての組み合わせについて、前記第 1 組の 2 画素の間の画像データの差分が所定値よりも小さく且つ前記第 2 組の 2 画素の間の画像データの差分が所定値よりも小さいという条件が満足されるか否かを判断する。より具体的には、形状認識部 61 は、下記条件 (B1) ~ (B3) のいずれかが成立するか否かを判断する (ステップ S03)。

条件 (B1) :

$|R_A \quad R_B| \quad Th2$, 且つ
 $|G_A \quad G_B| \quad Th2$, 且つ
 $|B_A \quad B_B| \quad Th2$, 且つ
 $|R_C \quad R_D| \quad Th2$, 且つ
 $|G_C \quad G_D| \quad Th2$, 且つ
 $|B_C \quad B_D| \quad Th2$.

条件 (B2) :

$|R_A \quad R_C| \quad Th2$, 且つ
 $|G_A \quad G_C| \quad Th2$, 且つ
 $|B_A \quad B_C| \quad Th2$, 且つ
 $|R_B \quad R_D| \quad Th2$, 且つ
 $|G_B \quad G_D| \quad Th2$, 且つ
 $|B_B \quad B_D| \quad Th2$.

条件 (B3) :

$|R_A \quad R_D| \quad Th2$, 且つ
 $|G_A \quad G_D| \quad Th2$, 且つ
 $|B_A \quad B_D| \quad Th2$, 且つ
 $|R_B \quad R_C| \quad Th2$, 且つ
 $|G_B \quad G_C| \quad Th2$, 且つ
 $|B_B \quad B_C| \quad Th2$.

【0104】

下記条件 (B1) ~ (B3) がいずれも成立しない場合、形状認識部 61 は、ケース B に該当する (即ち、2 画素の画像データの高い相関性があり、かつ、他の 2 画素の画像データは、互いに相関性が低い) と判断する。この場合、形状認識部 61 は、(2 + 1 × 2) 画素圧縮を行うと決定する。

【0105】

ケース A、B のいずれにも該当しないと判断した場合、形状認識部 61 は、4 画素の全ての色について、4 画素の画像データの最大値と最小値との差が所定値よりも小さいという条件が満足されるか否かを判断する。より具体的には、形状認識部 61 は、下記条件 (C) が成立するか否かを判断する (ステップ S04)。

条件 (C) :

$\max(R_A, R_B, R_C, R_D) - \min(R_A, R_B, R_C, R_D) < Th3$, 且つ

$\max(G_A, G_B, G_C, G_D) - \min(G_A, G_B, G_C, G_D) < Th3$, 且

10

20

30

40

50

つ

$$\max(B_A, B_B, B_C, B_D) - \min(B_A, B_B, B_C, B_D) < Th3.$$

【0106】

条件(C)が成立しない場合、形状認識部61は、ケースCに該当する(即ち、2画素の画像データの高い相関性があり、かつ、他の2画素の画像データの高い相関性がある)と判断する。この場合、形状認識部61は、(2×2)画素圧縮を行うと決定する。

【0107】

一方、条件(C)が成立しない場合、形状認識部61は、ケースDに該当する(4画素の画像データの高い相関性がある)と判断する。この場合、形状認識部61は、(4×1)画素圧縮を行うと決定する。

10

【0108】

形状認識部61は、上記の相関性の認識結果に基づき、(1×4)画素圧縮、(2+1×2)画素圧縮、(2×2)画素圧縮、(4×1)画素圧縮のいずれを使用すべきかを指示する選択データを生成し、圧縮データ選択部67に送る。上述のように、圧縮データ選択部67は、形状認識部61から送られてくる選択データに基づいて、(1×4)圧縮データ、(2+1×2)圧縮データ、(2×2)圧縮データ、及び(4×1)圧縮データのいずれかを圧縮画像データComp_Data0~Comp_Data47として出力する。

【0109】

20

3. 圧縮方式及び展開方式の詳細

続いて、可逆圧縮、(1×4)画素圧縮、(2+1×2)画素圧縮、(2×2)画素圧縮、(4×1)画素圧縮、及び、これらの圧縮方式によって圧縮された圧縮画像データの展開方式について説明する。

【0110】

3-1. 可逆圧縮

本実施形態では、可逆圧縮は、対象ブロックの画素の画像データのデータ値を並び替えることによって行われる。図16は、可逆圧縮によって生成された可逆圧縮データのフォーマットを示す図である。本実施形態では、可逆圧縮データは、48ビットデータであり、圧縮種類認識ビットと、色種類データと、画像データ#1~#5と、パディングデータとで構成される。

30

【0111】

圧縮種類認識ビットは、圧縮に使われた圧縮方式の種類を示すデータであり、可逆圧縮データでは、4ビットが圧縮種類認識ビットに割り当てられる。本実施形態では、可逆圧縮データの圧縮種類認識ビットの値は「1111」である。

【0112】

色種類データは、対象ブロックの4画素の画像データが図15A~図15Hのいずれのパターンに該当するかを示すデータである。本実施形態では、8つの特定パターンが定義されているから、色種類データは3ビットである。

【0113】

40

画像データ#1~#5は、対象ブロックの画素の画像データのデータ値を並び替えることによって得られるデータである。画像データ#1~#5は、いずれも8ビットデータである。上述のように、対象ブロックの4画素の画像データのデータ値は5種類以下であるから、画像データ#1~#5に全てのデータ値を格納することができる。

【0114】

パディングデータは、可逆圧縮データのビット数を、他の圧縮方式で圧縮された圧縮画像データと同一にするために追加されるデータである。本実施形態では、パディングデータは1ビットである。

【0115】

上述の可逆圧縮によって生成された可逆圧縮データの展開は、色種類データを参照して

50

画像データ#1～#5を並び替えることによって行われる。色種類データには、対象ブロックの4画素の画像データが図15A～図15Hのいずれのパターンに該当するかが記述されているから、色種類データを参照することにより、対象ブロックの4画素の元の画像データを、何らの圧縮歪みを生じさせずに完全に復元することができる。完全に復元された画像データに応じてLCDパネル2を駆動することにより、LCDパネル2の輝度特性や色域特性を適正に評価することができる。

【0116】

3-2.(1×4)画素圧縮及びその展開方式

図17Aは、(1×4)画素圧縮を説明する概念図であり、図18は、(1×4)圧縮データのフォーマットを示す概念図である。上述のように、(1×4)画素圧縮は、4画素のうち任意の組み合わせの画素の画像データ間の相関性が低い場合に採用される圧縮方式である。図18に示されているように、本実施形態では、(1×4)圧縮データが、圧縮種類認識ビットと、画素Aの画像データに対応する R_A 、 G_A 、 B_A データと、画素Bの画像データに対応する R_B 、 G_B 、 B_B データと、画素Cの画像データに対応する R_C 、 G_C 、 B_C データと、画素Dの画像データに対応する R_D 、 G_D 、 B_D データとで構成される。(1×4)圧縮データは、48ビットデータである。ここで、圧縮種類認識ビットとは、圧縮に使われた圧縮方式の種類を示すデータであり、(1×4)圧縮データでは、1ビットが圧縮種類認識ビットに割り当てられる。本実施形態では、(1×4)圧縮データの圧縮種類認識ビットの値は「0」である。

10

【0117】

一方、 R_A 、 G_A 、 B_A データとは、画素AのR、G、Bサブピクセルの階調値に対してビットプレーンを減少させる処理を行って得られるビットプレーン減少データであり、 R_B 、 G_B 、 B_B データとは、画素BのR、G、Bサブピクセルの階調値に対してビットプレーンを減少させる処理を行って得られるビットプレーン減少データである。同様に、また、 R_C 、 G_C 、 B_C データとは、画素CのR、G、Bサブピクセルの階調値に対してビットプレーン数を減少させる処理を行って得られるビットプレーン減少データであり、 R_D 、 G_D 、 B_D データとは、画素DのR、G、Bサブピクセルの階調値に対してビットプレーンを減少させる処理を行って得られるビットプレーン減少データである。本実施形態では、画素DのBサブピクセルに対応する B_D データのみ3ビットデータであり、他は4ビットデータである。

20

30

【0118】

以下、図17Aを参照しながら、(1×4)画素圧縮について説明する。(1×4)画素圧縮では、画素A～Dのそれぞれについて、ディザマトリクスを用いたディザ処理が行われ、これにより、画素A～Dの画像データのビットプレーン数が減少される。詳細には、まず、画素A、B、C、Dの画像データのそれぞれに誤差データを加算する処理が行われる。本実施形態では、各画素の誤差データは、当該画素の座標からベイヤーマトリクスである基本マトリクスを用いて決定される。誤差データの算出については、後に別途に記載する。以下では、画素A、B、C、Dについて定められた誤差データが、それぞれ、0、5、10、15であるとして説明が行われる。

【0119】

更に、丸め処理とビット切捨て処理が行われて R_A 、 G_A 、 B_A データ、 R_B 、 G_B 、 B_B データ、 R_C 、 G_C 、 B_C データ、及び R_D 、 G_D 、 B_D データが生成される。詳細には、画素DのBサブピクセルの階調値については、値16を加算した後、下位5ビットを切り捨てる処理が行われる。他の階調値については、値8を加算した後、下位4ビットを切り捨てる処理が行われる。このようにして生成された R_A 、 G_A 、 B_A データ、 R_B 、 G_B 、 B_B データ、 R_C 、 G_C 、 B_C データ、及び R_D 、 G_D 、 B_D データに、圧縮種類認識ビットとして値「0」を付加することにより、(1×4)圧縮データが生成される。

40

【0120】

図17Bは、(1×4)画素圧縮で圧縮された圧縮画像データの展開方式を示す図であ

50

る。(1×4)画素圧縮で圧縮された圧縮画像データの展開では、まず、 R_A 、 G_A 、 B_A データ、 R_B 、 G_B 、 B_B データ、 R_C 、 G_C 、 B_C データ、及び R_D 、 G_D 、 B_D データのビット繰上げが行われる。詳細には、画素DのBサブピクセルに対応する B_D データについては、5ビットの繰上げが行われ、他のデータについては、4ビットの繰上げが行われる。

【0121】

更に、誤差データの減算が行われ、これにより、画素A～Dの画像データ(即ち、Rサブピクセル、Gサブピクセル、Bサブピクセルの階調値)が復元される。図17Bの右欄の画素A～Dの画像データと、図17Aの左欄の画素A～Dの画像データとを比較すれば、上記の展開方式により、概ね、画素A～Dの元の画像データが復元されていることが理解されよう。

10

【0122】

3-3.(2+1×2)画素圧縮

図19Aは、(2+1×2)画素圧縮を説明する概念図であり、図20Aは、(2+1×2)圧縮データのフォーマットを示す概念図である。上述のように、(2+1×2)画素圧縮は、2画素の画像データの高い相関性があり、かつ、他の2画素の画像データは、先の2画素と相関性が低く、且つ、互いに相関性が低い場合に採用される。図20Aに示されているように、本実施形態では、(2+1×2)圧縮データが、圧縮種類認識ビットと、選択データと、R代表値、G代表値、B代表値、大小認識データ、比較結果データ、 R_i 、 G_i 、 B_i データ、及び R_j 、 G_j 、 B_j データで構成される。(2+1×2)圧縮データは、上述の(1×4)圧縮データと同様に48ビットデータである。

20

【0123】

圧縮種類認識ビットとは、圧縮に使われた圧縮方式の種類を示すデータであり、(2+1×2)圧縮データでは、2ビットが圧縮種類認識ビットに割り当てられる。本実施形態では、(2+1×2)圧縮データの圧縮種類認識ビットの値は「10」である。

【0124】

選択データとは、画素A～Dのうち、どの2つの画素の画像データの高い相関性を示す3ビットデータである。(2+1×2)画素圧縮が使用される場合、画素A～Dのうち、2つの画素の画像データの高い相関性が高く、残りの2つの画素は他の画素の画像データとの相関性が低い。したがって、画像データの相関性が高い2つの画素の組み合わせは、下記の6通りである：

30

- ・画素A、C
- ・画素B、D
- ・画素A、B
- ・画素C、D
- ・画素B、C
- ・画素A、D

選択データは、3ビットによって、画像データの高い相関性が高い2画素が、これらの6つの組み合わせのいずれであることを示している。

【0125】

R代表値、G代表値、B代表値は、それぞれ、相関性が高い2つの画素のRサブピクセル、Gサブピクセル、Bサブピクセルの階調値を代表する値である。図20Aの例では、R代表値及びG代表値に5ビット又は6ビットのデータであり、B代表値は5ビットのデータである。

40

【0126】

比較データとは、相関性が高い2つの画素のRサブピクセルの階調値の差、及び相関性が高い当該2つの画素のGサブピクセルの画像データの差が、所定の閾値よりも大きいか否かを示すデータである。本実施形態では、比較データは2ビットのデータである。一方、大小認識データは、相関性が高い2つの画素のうち、どちらの画素のRサブピクセルの階調値が大きいか、及び、どちらの画素のGサブピクセルの階調値が大きいかを示

50

すデータである。Rサブピクセルに対応する大小認識データは、相関性が高い2つの画素のRサブピクセルの階調値の差が閾値よりも大きい場合にのみ生成され、Gサブピクセルに対応する大小認識データは、相関性が高い2つの画素のGサブピクセルの階調値の差が閾値よりも大きい場合にのみ生成される。したがって、大小認識データは、0～2ビットのデータである。

【0127】

R_i 、 G_i 、 B_i データ、及び R_j 、 G_j 、 B_j データは、相関性が低い2つの画素のR、G、Bサブピクセルの階調値に対してビットプレーンを減少させる処理を行って得られるビットプレーン減少データである。本実施形態では、 R_i 、 G_i 、 B_i データ、及び R_j 、 G_j 、 B_j データは、いずれも、4ビットデータである。

10

【0128】

以下、図19Aを参照しながら、 $(2 + 1 \times 2)$ 画素圧縮について説明する。図19Aは、画素A、Bの画像データ間の相関性が高く、画素C、Dの画像データが画素A、Bの画像データに対して相関性が低く、且つ、画素C、D相互の画像データの相関性が低い場合における $(2 + 1 \times 2)$ 圧縮データの生成について記述している。他の場合も同様にして $(2 + 1 \times 2)$ 圧縮データが生成可能であることは、当業者には容易に理解されよう。

【0129】

まず、(相関性が高い)画素A、Bの画像データの圧縮処理について説明する。まず、Rサブピクセル、Gサブピクセル、Bサブピクセルのそれぞれについて、階調値の平均値が算出される。Rサブピクセル、Gサブピクセル、Bサブピクセルの階調値の平均値 R_{ave} 、 G_{ave} 、 B_{ave} は、下記式によって算出される：

20

$$R_{ave} = (R_A + R_B + 1) / 2,$$

$$G_{ave} = (G_A + G_B + 1) / 2,$$

$$B_{ave} = (B_A + B_B + 1) / 2.$$

【0130】

更に、画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ 及び、Gサブピクセルの階調値の差 $|G_A - G_B|$ が、所定の閾値よりも大きいか否かが比較される。この比較結果が比較データとして $(2 + 1 \times 2)$ 圧縮データに記述される。

【0131】

30

更に、下記の手順により、画素A、BのRサブピクセル及びGサブピクセルについて大小認識データが作成される。画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きい場合、画素A、BのいずれのRサブピクセルの階調値が大きいか、大小認識データに記述される。画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値以下の場合には、画素A、BのRサブピクセルの階調値の大小関係は、大小認識データに記述されない。同様に、画素A、BのGサブピクセルの階調値の差 $|G_A - G_B|$ が閾値よりも大きい場合、画素A、BのいずれのGサブピクセルの階調値が大きいか、大小認識データに記述される。画素A、BのGサブピクセルの階調値の差 $|G_A - G_B|$ が閾値以下の場合には、画素A、BのGサブピクセルの階調値の大小関係は、大小認識データに記述されない。

40

【0132】

図19Aの例では、画素A、BのRサブピクセルの階調値がそれぞれ、50、59であり、閾値が4である。この場合、階調値の差 $|R_A - R_B|$ が閾値よりも大きいので、その旨が比較データに記載され、また、画素BのRサブピクセルの階調値が画素AのRサブピクセルの階調値よりも大きい旨が大小認識データに記述される。一方、画素A、BのGサブピクセルの階調値がそれぞれ、2、1である。階調値の差 $|G_A - G_B|$ が閾値以下なので、その旨が比較データに記載される。大小認識データには、画素A、BのGサブピクセルの階調値の大小関係は記述されない。結果として、図19Aの例では、大小認識データは1ビットデータになる。

【0133】

50

続いて、Rサブピクセル、Gサブピクセル、Bサブピクセルの階調値の平均値 R_{ave} 、 G_{ave} 、 B_{ave} に誤差データ が加算される。本実施形態では、誤差データ は、各組み合わせの2画素の座標から基本マトリックスを用いて決定される。誤差データの算出については、後に別途に記載する。以下では、本実施形態では、画素A、Bについて定められた誤差データ が0であるとして説明が行われる。

【0134】

更に、丸め処理及びビット切捨て処理が行われてR代表値、G代表値、B代表値が算出される。詳細には、Rサブピクセル、Gサブピクセルについての丸め処理において加算される数値及びビット切捨て処理で切り捨てられるビット数は、階調値の差 $|R_A - R_B|$ 、 $|G_A - G_B|$ と閾値 との大小関係に応じて決定される。Rサブピクセルについては、Rサブピクセルの階調値の差 $|R_A - R_B|$ が閾値 よりも大きい場合、Rサブピクセルの階調値の平均値 R_{ave} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりR代表値が算出される。そうでない場合、平均値 R_{ave} に値2を加えた後下位2ビットを切り捨てる処理が行われ、これによりR代表値が算出される。Gサブピクセルについても同様に、階調値の差 $|G_A - G_B|$ が閾値 よりも大きい場合、Gサブピクセルの階調値の平均値 G_{ave} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりG代表値が算出される。そうでない場合、平均値 G_{ave} に値2を加えた後下位2ビットを切り捨てる処理が行われ、これによりG代表値が算出される。図19Aの例では、Rサブピクセルの平均値 R_{ave} については、値4を加えた後下位3ビットを切り捨てる処理が行われ、Gサブピクセルの平均値 G_{ave} については、値2を加えた後下位2ビットを切り捨てる処理が行われている。

10

20

【0135】

一方、Bサブピクセルについては、Bサブピクセルの階調値の平均値 B_{ave} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりB代表値が算出される。以上により、画素A、Bの画像データの圧縮処理が完了する。

【0136】

(相関性が低い)画素C、Dの画像データについては、(1×4)画素圧縮と同様の処理が行われる。即ち、画素C、Dのそれぞれについて、ディザマトリックスを用いたディザ処理が独立に行われ、これにより、画素C、Dの画像データのビットプレーン数が減少される。詳細には、まず、画素C、Dの画像データのそれぞれに誤差データを加算する処理が行われる。上述のように、各画素の誤差データ は、当該画素の座標から算出される。以下では、画素C、Dについて定められた誤差データ がそれぞれ10、15であるとして説明が行われる。

30

【0137】

更に、丸め処理とビット切捨て処理が行われて R_C 、 G_C 、 B_C データ、 R_D 、 G_D 、 B_D データが生成される。詳細には、画素C、DそれぞれのR、G、Bサブピクセルの階調値のそれぞれについて、値8を加算した後、下位4ビットを切り捨てる処理が行われる。これにより、 R_C 、 G_C 、 B_C データ、 R_D 、 G_D 、 B_D データが算出される。

【0138】

以上のようにして生成されたR代表値、G代表値、B代表値、大小認識データ、比較結果データ、 R_C 、 G_C 、 B_C データ、及び R_D 、 G_D 、 B_D に、圧縮種類認識ビット及び選択データを付加することにより、(2 + 1×2)圧縮データが生成される。

40

【0139】

図19Bは、(2 + 1×2)画素圧縮で圧縮された圧縮画像データの展開方式を示す図である。図19Bは、画素A、Bの画像データの間の相関性が高く、画素C、Dの画像データが画素A、Bの画像データに対して相関性が低く、且つ、画素C、D相互の画像データの相関性が低い場合における(2 + 1×2)圧縮データの展開について記述している。他の場合も同様にして(2 + 1×2)圧縮データが展開可能であることは、当業者には容易に理解されよう。

【0140】

50

まず、(相関性が高い)画素A、Bの画像データに関する展開処理について説明する。まず、R代表値、G代表値、B代表値に対してビット繰上げ処理が行われる。R代表値、G代表値に対するビット繰上げ処理のビット数は、比較データに記述された、階調値の差 $|R_A - R_B|$ 、 $|G_A - G_B|$ と閾値との大小関係に応じて決定される。Rサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きい場合、R代表値に対して3ビットのビット繰上げ処理が行われ、そうでない場合、2ビットのビット繰上げ処理が行われる。同様に、Gサブピクセルの階調値の差 $|G_A - G_B|$ が閾値よりも大きい場合、G代表値に対して3ビットのビット繰上げ処理が行われ、そうでない場合、2ビットのビット繰上げ処理が行われる。図19Bの例では、R代表値については、3ビットを繰り上げる処理が行われ、G代表値については、2ビットを繰り上げる処理が行われている。一方、B代表値については、3ビットのビット繰上げ処理が行われる。

10

【0141】

更に、R代表値、G代表値、B代表値のそれぞれについて、誤差データの減算が行われた後、R代表値、G代表値、B代表値から画素A、BのR、G、Bサブピクセルの階調値を復元する処理が行われる。

【0142】

画素A、BのRサブピクセルの階調値の復元においては、比較データ及び大小認識データが使用される。比較データにおいて、Rサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きいと記述されている場合、R代表値に一定値5を加えた値が、画素A、Bのうち大小認識データにおいて大きいと記述されている方のRサブピクセルの階調値として復元され、R代表値に一定値5を減じた値が大小認識データにおいて小さいと記述されている方のRサブピクセルの階調値として復元される。一方、Rサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも小さい場合、画素A、BのRサブピクセルの階調値は、R代表値に一致するとして復元される。図19Bの例では、画素AのRサブピクセルの階調値は、R代表値から値5だけ減じた値として復元され、画素BのRサブピクセルの階調値は、R代表値から値5を加えた値として復元されている。

20

【0143】

画素A、BのGサブピクセルの階調値の復元においても、比較データ及び大小認識データを用いて同様の処理が行われる。図19Bの例では、画素A、BのGサブピクセルの値がいずれも、G代表値に一致するとして復元される。

30

【0144】

一方、画素A、BのBサブピクセルの階調値の復元においては、比較データ及び大小認識データに無関係に、画素A、BのBサブピクセルの値がいずれも、B代表値に一致するとして復元される。

【0145】

以上で、画素A、BのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値の復元が完了する。

【0146】

(相関性が低い)画素C、Dの画像データに関する展開処理では、上述の(1×4)圧縮データの展開処理と同様の処理が行われる。画素C、Dの画像データに関する展開処理では、まず、 R_C 、 G_C 、 B_C データ、及び R_D 、 G_D 、 B_D データのそれぞれについて、4ビットのビット繰上げ処理が行われる。更に、誤差データの減算が行われ、これにより、画素C、Dの画像データ(即ち、Rサブピクセル、Gサブピクセル、Bサブピクセルの階調値)が復元される。以上で、画素C、DのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値の復元が完了する。

40

【0147】

図19Bの右欄の画素A～Dの画像データと、図19Aの左欄の画素A～Dの画像データとを比較すれば、上記の展開方式により、概ね、画素A～Dの元の画像データが復元されていることが理解されよう。

【0148】

50

図19A、図19Bの圧縮処理、展開処理の変形例として、選択データに3ビットが与えられている一方、画像データの相関性が高い2画素の組み合わせは6通りであることから、特定の画素の組み合わせについて、代表値に与えられるビット数を増加させることも可能である。例えば、選択データを下記のように定義したとする（xは、「0」及び「1」の任意）：

画素A、Bの組み合わせ：00x
 画素A、Cの組み合わせ：010
 画素A、Dの組み合わせ：011
 画素B、Cの組み合わせ：100
 画素B、Dの組み合わせ：101
 画素C、Dの組み合わせ：11x

10

【0149】

この場合、画像データの相関性が高い2画素が画素A、Bである場合、及び画素C、Dである場合には、選択データに与えられるビット数を2ビットとする一方で、R代表値、G代表値、B代表値のいずれかに与えられるビット数を1ビット増加することができる。

【0150】

図20Bは、画像データの相関性が高い2画素が画素A、B又は画素C、Dであり、G代表値に与えられるビット数が1ビット増加される場合の $(2 + 1 \times 2)$ 圧縮データのフォーマットを示す図である。図20Bのフォーマットでは、選択データに2ビットが与えられ、G代表値に階調値の差 $|G_A - G_B|$ と閾値との大小関係に応じて6ビット又は7ビットが与えられる。G代表値に与えられるビット数を増加させることにより、情報量を増加させ、圧縮歪みを低減することができる。この場合、展開処理においては、G代表値に対して1ビット又は2ビットの繰上げ処理が行われる。繰上げ処理のビット数は、階調値の差 $|G_A - G_B|$ と閾値との大小関係に応じて決定される。

20

【0151】

3-4.(2x2)画素圧縮

図21Aは、(2x2)画素圧縮を説明する概念図であり、図22Aは、(2x2)圧縮データのフォーマットを示す概念図である。上述のように、(2x2)画素圧縮は、2画素の画像データの高い相関性があり、かつ、他の2画素の画像データの高い相関性がある場合に使用される圧縮方式である。図22Aに示されているように、本実施形態では、(2x2)圧縮データが48ビットデータであり、圧縮種類認識ビットと、選択データと、R代表値#1と、G代表値#1と、B代表値#1と、R代表値#2と、G代表値#2と、B代表値#2と、大小認識データと、比較結果データとで構成される。

30

【0152】

圧縮種類認識ビットとは、圧縮に使われた圧縮方式の種類を示すデータであり、(2x2)圧縮データでは、3ビットが圧縮種類認識ビットに割り当てられる。本実施形態では、(2x2)圧縮データの圧縮種類認識ビットの値は「110」である。

【0153】

選択データとは、画素A~Dのうち、どの2つの画素の画像データの間の相関性が高いかを示す2ビットデータである。(2x2)画素圧縮が使用される場合、画素A~Dのうち、2画素の画像データの間に高い相関性があり、かつ、他の2画素の画像データの間に高い相関性がある。したがって、画像データの相関性が高い2つの画素の組み合わせは、下記の3通りである：

40

- ・画素A、Bの相関性が高く、画素C、Dの相関性が高い
- ・画素A、Cの相関性が高く、画素B、Dの相関性が高い
- ・画素A、Dの相関性が高く、画素B、Cの相関性が高い

選択データは、2ビットによって、これらの3つの組み合わせのいずれであることを示している。

【0154】

R代表値#1、G代表値#1、B代表値#1は、それぞれ、一方の2画素のRサブピク

50

セル、Gサブピクセル、Bサブピクセルの階調値を代表する値であり、R代表値#2、G代表値#2、B代表値#2は、それぞれ、他方の2画素のRサブピクセル、Gサブピクセル、Bサブピクセルの階調値を代表する値である。図22Aの例では、R代表値#1、G代表値#1、B代表値#1、R代表値#2、及びB代表値#2は、5ビット又は6ビットのデータであり、G代表値#2は6又は7ビットのデータである。

【0155】

比較データとは、相関性が高い2つの画素のRサブピクセルの階調値の差、相関性が高い当該2つの画素のGサブピクセルの画像データの差、及び当該2つの画素のBサブピクセルの画像データの差が、所定の閾値よりも大きいか否かを示すデータである。本実施形態では、比較データは、2対の2画素のそれぞれに3ビットが割り当てられた6ビットのデータである。一方、大小認識データは、相関性が高い2つの画素のうち、どちらの画素のRサブピクセルの階調値が大きいか、及び、どちらの画素のGサブピクセルの階調値が大きいかを示すデータである。Rサブピクセルに対応する大小認識データは、相関性が高い2つの画素のRサブピクセルの階調値の差が閾値よりも大きい場合にのみ生成され、Gサブピクセルに対応する大小認識データは、相関性が高い2つの画素のGサブピクセルの階調値の差が閾値よりも大きい場合にのみ生成され、Bサブピクセルに対応する大小認識データは、相関性が高い2つの画素のBサブピクセルの階調値の差が閾値よりも大きい場合にのみ生成される。したがって、大小認識データは、0～6ビットのデータである。

10

【0156】

以下、図21Aを参照しながら、(2×2)画素圧縮について説明する。図21Aは、画素A、Bの画像データの間の相関性が高く、画素C、Dの画像データの間の相関性が高い場合における(2×2)圧縮データの生成について記述している。他の場合も同様にして(2×2)圧縮データが生成可能であることは、当業者には容易に理解されよう。

20

【0157】

まず、Rサブピクセル、Gサブピクセル、Bサブピクセルのそれぞれについて、階調値の平均値が算出される。画素A、BのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値の平均値Rave1、Gave1、Bave1、及び画素C、DのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値の平均値Rave2、Gave2、Bave2は、下記式によって算出される：

30

$$Rave1 = (R_A + R_B + 1) / 2,$$

$$Gave1 = (G_A + G_B + 1) / 2,$$

$$Bave1 = (B_A + B_B + 1) / 2,$$

$$Rave2 = (R_C + R_D + 1) / 2,$$

$$Gave2 = (G_C + G_D + 1) / 2,$$

$$Bave2 = (B_C + B_D + 1) / 2.$$

【0158】

更に、画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ 、Gサブピクセルの階調値の差 $|G_A - G_B|$ が、Bサブピクセルの階調値の差 $|B_A - B_B|$ が、所定の閾値よりも大きいか否かが比較される。同様に、画素C、DのRサブピクセルの階調値の差 $|R_C - R_D|$ 、Gサブピクセルの階調値の差 $|G_C - G_D|$ が、Bサブピクセルの階調値の差 $|B_C - B_D|$ が、所定の閾値よりも大きいか否かが比較される。これらの比較結果は、比較データとして(2×2)圧縮データに記述される。

40

【0159】

更に、画素A、Bの組み合わせ、及び画素C、Dの組み合わせのそれぞれについて大小認識データが作成される。

【0160】

詳細には、画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きい場合、画素A、BのいずれのRサブピクセルの階調値が大きいか、大小認識データに記述される。画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値以下の

50

場合には、画素 A、B の R サブピクセルの階調値の大小関係は、大小認識データに記述されない。同様に、画素 A、B の G サブピクセルの階調値の差 $|G_A - G_B|$ が閾値 よりも大きい場合、画素 A、B のいずれの G サブピクセルの階調値が大きいか、大小認識データに記述される。画素 A、B の G サブピクセルの階調値の差 $|G_A - G_B|$ が閾値 以下の場合には、画素 A、B の G サブピクセルの階調値の大小関係は、大小認識データに記述されない。加えて、画素 A、B の B サブピクセルの階調値の差 $|B_A - B_B|$ が閾値 よりも大きい場合、画素 A、B のいずれの B サブピクセルの階調値が大きいか、大小認識データに記述される。画素 A、B の B サブピクセルの階調値の差 $|B_A - B_B|$ が閾値 以下の場合には、画素 A、B の B サブピクセルの階調値の大小関係は、大小認識データに記述されない。

10

【0161】

同様に、画素 C、D の R サブピクセルの階調値の差 $|R_C - R_D|$ が閾値 よりも大きい場合、画素 C、D のいずれの R サブピクセルの階調値が大きいか、大小認識データに記述される。画素 C、D の R サブピクセルの階調値の差 $|R_C - R_D|$ が閾値 以下の場合には、画素 C、D の R サブピクセルの階調値の大小関係は、大小認識データに記述されない。同様に、画素 C、D の G サブピクセルの階調値の差 $|G_C - G_D|$ が閾値 よりも大きい場合、画素 C、D のいずれの G サブピクセルの階調値が大きいか、大小認識データに記述される。画素 C、D の G サブピクセルの階調値の差 $|G_C - G_D|$ が閾値 以下の場合には、画素 C、D の G サブピクセルの階調値の大小関係は、大小認識データに記述されない。加えて、画素 C、D の B サブピクセルの階調値の差 $|B_C - B_D|$ が閾値 よりも大きい場合、画素 C、D のいずれの B サブピクセルの階調値が大きいか、大小認識データに記述される。画素 C、D の B サブピクセルの階調値の差 $|B_C - B_D|$ が閾値 以下の場合には、画素 C、D の B サブピクセルの階調値の大小関係は、大小認識データに記述されない。

20

【0162】

図 2 1 A の例では、画素 A、B の R サブピクセルの階調値がそれぞれ、50、59 であり、閾値 が 4 である。この場合、階調値の差 $|R_A - R_B|$ が閾値 よりも大きいので、その旨が 比較データに記載され、また、画素 B の R サブピクセルの階調値が画素 A の R サブピクセルの階調値よりも大きい旨が大小認識データに記述される。一方、画素 A、B の G サブピクセルの階調値がそれぞれ、2、1 である。この場合、階調値の差 $|G_A - G_B|$ が閾値 以下なので、その旨が 比較データに記載される。大小認識データには、画素 A、B の G サブピクセルの階調値の大小関係は記述されない。更に、画素 A、B の B サブピクセルの階調値がそれぞれ、30、39 である。この場合、階調値の差 $|B_A - B_B|$ が閾値 よりも大きいので、その旨が 比較データに記載され、また、画素 B の B サブピクセルの階調値が画素 A の B サブピクセルの階調値よりも大きい旨が大小認識データに記述される。

30

【0163】

また、画素 C、D の R サブピクセルの階調値が、いずれも、100 である。この場合、階調値の差 $|R_C - R_D|$ が閾値 以下なので、その旨が 比較データに記載される。大小認識データには、画素 A、B の G サブピクセルの階調値の大小関係は記述されない。また、画素 C、D の G サブピクセルの階調値がそれぞれ、80、85 である。この場合、階調値の差 $|G_A - G_B|$ が閾値 より大きいので、その旨が 比較データに記載され、また、画素 D の G サブピクセルの階調値が画素 C の G サブピクセルの階調値よりも大きい旨が大小認識データに記述される。更に、画素 C、D の B サブピクセルの階調値がそれぞれ、8、2 である。この場合、階調値の差 $|B_C - B_D|$ が閾値 よりも大きいので、その旨が 比較データに記載され、また、画素 C の B サブピクセルの階調値が画素 D の B サブピクセルの階調値よりも大きい旨が大小認識データに記述される。

40

【0164】

更に、画素 A、B の R サブピクセル、G サブピクセル、B サブピクセルの階調値の平均値 R_{ave1} 、 G_{ave1} 、 B_{ave1} 、及び、画素 C、D の R サブピクセル、G サブピ

50

クセル、Bサブピクセルの階調値の平均値 R_{ave2} 、 G_{ave2} 、 B_{ave2} に、誤差データが加算される。本実施形態では、誤差データは、各組み合わせの2画素の座標からベイヤーマトリックスである基本マトリックスを用いて決定される。誤差データの算出については、後に別途に記載する。以下では、本実施形態では、画素A、Bについて定められた誤差データが0であるとして説明が行われる。

【0165】

更に、丸め処理及びビット切捨て処理が行われてR代表値#1、G代表値#1、B代表値#1、R代表値#2、G代表値#2、B代表値#2が算出される。まず、画素A、Bについて説明すると、丸め処理において加算される数値及びビット切捨て処理で切り捨てられるビット数は、階調値の差 $|R_A - R_B|$ 、 $|G_A - G_B|$ 、及び $|B_A - B_B|$ と閾値との大小関係に応じて、2ビット又は3ビットに決定される。Rサブピクセルについては、Rサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きい場合、Rサブピクセルの階調値の平均値 R_{ave1} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりR代表値#1が算出される。そうでない場合、平均値 R_{ave1} に値2を加えた後下位2ビットを切り捨てる処理が行われ、これによりR代表値#1が算出される。結果として、R代表値#1は、5ビット又は6ビットになる。Gサブピクセル、Bサブピクセルについても同様である。階調値の差 $|G_A - G_B|$ が閾値よりも大きい場合、Gサブピクセルの階調値の平均値 G_{ave1} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりG代表値#1が算出される。そうでない場合、平均値 G_{ave1} に値2を加えた後下位2ビットを切り捨てる処理が行われ、これによりG代表値#1が算出される。更に、階調値の差 $|B_A - B_B|$ が閾値よりも大きい場合、Bサブピクセルの階調値の平均値 B_{ave1} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりB代表値#1が算出される。そうでない場合、平均値 B_{ave1} に値2を加えた後下位2ビットを切り捨てる処理が行われ、これによりB代表値#1が算出される。

10

20

【0166】

図21Aの例では、画素A、BのRサブピクセルの平均値 R_{ave1} については、値4を加えた後下位3ビットを切り捨てる処理が行われてR代表値#1が算出される。また、画素A、BのGサブピクセルの平均値 G_{ave1} については、値2を加えた後下位2ビットを切り捨てる処理が行われてG代表値#1が算出される。更に、画素A、BのBサブピクセルについては、Bサブピクセルの階調値の平均値 B_{ave1} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりB代表値#1が算出される。

30

【0167】

画素C、Dの組み合わせについても同様の処理が行われてR代表値#2、G代表値#2、B代表値#2が算出される。ただし、画素C、DのGサブピクセルについては、丸め処理において加算される数値及びビット切捨て処理で切り捨てられるビット数は、1ビット又は2ビットである。階調値の差 $|G_C - G_D|$ が閾値よりも大きい場合、Gサブピクセルの階調値の平均値 G_{ave2} に値2を加えた後下位2ビットを切り捨てる処理が行われ、これによりG代表値#2が算出される。そうでない場合、平均値 G_{ave2} に値1を加えた後下位1ビットを切り捨てる処理が行われ、これによりG代表値#2が算出される。

40

【0168】

図21Aの例では、画素C、DのRサブピクセルの平均値 R_{ave2} については、値2を加えた後下位2ビットを切り捨てる処理が行われてR代表値#2が算出される。また、画素C、DのGサブピクセルの平均値 G_{ave2} については、値4を加えた後下位3ビットを切り捨てる処理が行われてG代表値#2が算出される。更に、画素C、DのBサブピクセルについては、Bサブピクセルの階調値の平均値 B_{ave2} に値4を加えた後下位3ビットを切り捨てる処理が行われ、これによりB代表値#2が算出される。

【0169】

以上により、(2×2)画素圧縮による圧縮処理が完了する。

50

【0170】

一方、図21Bは、(2×2)画素圧縮で圧縮された圧縮画像データの展開方式を示す図である。図21Bは、画素A、Bの画像データの間の相関性が高く、且つ、画素C、Dの画像データの間の相関性が高い場合における(2×2)圧縮データの展開について記述している。他の場合も同様にして(2×2)圧縮データが展開可能であることは、当業者には容易に理解されよう。

【0171】

まず、R代表値#1、G代表値#1、B代表値#1に対してビット繰上げ処理が行われる。ビット繰上げ処理のビット数は、比較データに記述された、階調値の差 $|R_A - R_B|$ 、 $|G_A - G_B|$ 、 $|B_A - B_B|$ と閾値との大小関係に応じて決定される。画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きい場合、R代表値#1に対して3ビットのビット繰上げ処理が行われ、そうでない場合、2ビットのビット繰上げ処理が行われる。同様に、画素A、BのGサブピクセルの階調値の差 $|G_A - G_B|$ が閾値よりも大きい場合、G代表値#1に対して3ビットのビット繰上げ処理が行われ、そうでない場合、2ビットのビット繰上げ処理が行われる。更に、画素A、BのBサブピクセルの階調値の差 $|B_A - B_B|$ が閾値よりも大きい場合、B代表値#1に対して3ビットのビット繰上げ処理が行われ、そうでない場合、2ビットのビット繰上げ処理が行われる。図21Bの例では、R代表値#1については、3ビットを繰り上げる処理が行われ、G代表値#1については、2ビットを繰り上げる処理が行われ、B代表値#1については、3ビットのビット繰上げ処理が行われる。

10

20

【0172】

R代表値#2、G代表値#2、B代表値#2についても同様のビット繰上げ処理が行われる。ただし、G代表値#2のビット繰上げ処理のビット数は、1ビット又は2ビットのうちから選ばれる。画素C、DのGサブピクセルの階調値の差 $|G_C - G_D|$ が閾値よりも大きい場合、G代表値#2に対して2ビットのビット繰上げ処理が行われ、そうでない場合、1ビットのビット繰上げ処理が行われる。図21Bの例では、R代表値#2については、2ビットを繰り上げる処理が行われ、G代表値#2については、2ビットを繰り上げる処理が行われ、B代表値#2については、3ビットのビット繰上げ処理が行われる。

30

【0173】

更に、R代表値#1、G代表値#1、B代表値#1、R代表値#2、G代表値#2、B代表値#2のそれぞれから誤差データが減算された後、これらの代表値から、画素A、BのR、G、Bサブピクセルの階調値、及び画素C、DのR、G、Bサブピクセルの階調値を復元する処理が行われる。

【0174】

階調値の復元においては、比較データ及び大小認識データが使用される。比較データにおいて、画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも大きいと記述されている場合、R代表値#1に一定値5を加えた値が、画素A、Bのうち大小認識データにおいて大きいと記述されている方のRサブピクセルの階調値として復元され、R代表値#1に一定値5を減じた値が、大小認識データにおいて小さいと記述されている方のRサブピクセルの階調値として復元される。画素A、BのRサブピクセルの階調値の差 $|R_A - R_B|$ が閾値よりも小さい場合、画素A、BのRサブピクセルの階調値は、R代表値#1に一致するとして復元される。同様に、画素A、BのGサブピクセル、Bサブピクセルの階調値、及び画素C、DのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値も同様の手順によって復元される。

40

【0175】

図21Bの例では、画素AのRサブピクセルの階調値は、R代表値#1から値5だけ減じた値として復元され、画素BのRサブピクセルの階調値は、R代表値#1から値5を加えた値として復元されている。また、画素A、BのGサブピクセルの階調値は、G代表値#1に一致する値として復元される。更に、画素AのBサブピクセルの階調値はB代表値

50

1 から値 5 だけ減じた値として復元され、画素 B の B サブピクセルの階調値は、B 代表値 # 1 から値 5 を加えた値として復元されている。一方、画素 C、D の R サブピクセルの階調値は、B 代表値 # 2 に一致する値として復元される。また、画素 C の G サブピクセルの階調値は、G 代表値 # 2 から値 5 だけ減じた値として復元され、画素 D の G サブピクセルの階調値は、G 代表値 # 2 から値 5 を加えた値として復元されている。更に、画素 C の B サブピクセルの階調値は、G 代表値 # 2 から値 5 を加えて値として復元され、画素 D の B サブピクセルの階調値は、G 代表値 # 2 から値 5 を減じた値として復元されている。

【0176】

以上で画素 A ~ D の R サブピクセル、G サブピクセル、B サブピクセルの階調値の復元が完了する。図 2 1 B の右欄の画素 A ~ D の画像データと、図 2 1 A の左欄の画素 A ~ D の画像データとを比較すれば、上記の展開方式により、概ね、画素 A ~ D の元の画像データが復元されていることが理解されよう。

10

【0177】

図 2 1 A、図 2 1 B の圧縮処理、展開処理の変形例として、選択データに 2 ビットが与えられている一方、画像データの相関性が高い 2 画素の組み合わせは 3 通りであることから、特定の画素の組み合わせについて、代表値に与えられるビット数を増加させることも可能である。例えば、選択データを下記のように定義したとする (x は、「0」及び「1」の任意) :

- ・画素 A、B の相関性が高く、画素 C、D の相関性が高い : 0 x
- ・画素 A、C の相関性が高く、画素 B、D の相関性が高い : 1 0
- ・画素 A、D の相関性が高く、画素 B、C の相関性が高い : 1 1

20

【0178】

この場合、画素 A、B の画像データの間相関性が高く、画素 C、D の画像データの間相関性が高い場合にのみ、選択データに与えられるビット数を 1 ビットとする一方で、R 代表値 # 1、G 代表値 # 1、B 代表値 # 1、R 代表値 # 2、B 代表値 # 2 のいずれかに与えられるビット数を 1 ビット増加させることができる。画素 A、B の組み合わせと、画素 C、D の組み合わせのデータの対象性を向上するためには、G 代表値 # 1 に与えられるビット数を 1 ビット増加させることが好ましい。

【0179】

図 2 2 B は、画素 A、B の画像データの間相関性が高く、画素 C、D の画像データの間相関性が高い場合に、G 代表値 # 1 に与えられるビット数が 1 ビット増加される場合の (2 x 2) 圧縮データのフォーマットを示す図である。図 2 2 B のフォーマットでは、選択データに 1 ビットが与えられ、G 代表値 # 1 に階調値の差 $|G_A - G_B|$ と閾値との大小関係に応じて 6 ビット又は 7 ビットが与えられる。G 代表値 # 1 に与えられるビット数を増加させることにより、情報量を増加させ、圧縮歪みを低減することができる。この場合、展開処理においては、G 代表値 # 1 に対して 1 ビット又は 2 ビットの繰上げ処理が行われる。繰上げ処理のビット数は、階調値の差 $|G_A - G_B|$ と閾値との大小関係に応じて決定される。

30

【0180】

3 - 5 . (4 x 1) 画素圧縮

40

図 2 3 A は、(4 x 1) 画素圧縮を説明する概念図であり、図 2 4 は、(4 x 1) 圧縮データのフォーマットを示す概念図である。上述のように、(4 x 1) 画素圧縮は、対象ブロックの 4 画素の画像データの間高い相関性がある場合に使用される圧縮方式である。図 2 4 に示されているように、本実施形態では、(4 x 1) 圧縮データが 48 ビットデータであり、圧縮種類認識ビットと、下記の 7 つのデータ : Y_{min} 、 $Y_{dist0} \sim Y_{dist2}$ 、アドレスデータ、 C_b' 、 C_r' とで構成される。

【0181】

圧縮種類認識ビットとは、圧縮に使われた圧縮方式の種類を示すデータであり、(4 x 1) 圧縮データでは、4 ビットが圧縮種類認識ビットに割り当てられる。本実施形態では、(4 x 1) 圧縮データの圧縮種類認識ビットの値は「1110」である。

50

【0182】

Ymin、Ydist0～Ydist2、アドレスデータ、Cb'、Cr'は、対象ブロックの4画素の画像データを、RGBデータからYUVデータに変換し、更に、YUVデータについて圧縮処理を行うことによって得られるデータである。ここで、Ymin、Ydist0～Ydist2は、対象ブロックの4画素のYUVデータのうち、輝度データから得られるデータであり、Cb'、Cr'は、色差データから得られるデータである。Ymin、Ydist0～Ydist2及びCb'、Cr'が、対象ブロックの4画素の画像データの代表値である。本実施形態では、データYminに10ビット、Ydist0～Ydist2のそれぞれに4ビット、アドレスデータに2ビット、Cb'、Cr'のそれぞれに10ビットが割り当てられている。以下、図23Aを参照しながら、(4×1)画素圧縮について説明する。

10

【0183】

まず、画素A～Dのそれぞれについて、下記のマトリックス演算により、輝度データYと色差データCr、Cbが算出される：

【数1】

$$\begin{bmatrix} Y_k \\ Cr_k \\ Cb_k \end{bmatrix} = \begin{bmatrix} 1 & 2 & 1 \\ 0 & -1 & 1 \\ 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} R_k \\ G_k \\ B_k \end{bmatrix},$$

20

ここで、Y_kは、画素kの輝度データであり、Cr_k、Cb_kは、画素kの色差データである。また、上述の通り、R_k、G_k、B_kは、それぞれ、画素kのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値である。

【0184】

更に、画素A～Dの輝度データY_k、色差データCr_k、Cb_kから、Ymin、Ydist0～Ydist2、アドレスデータ、Cb'、Cr'が作成される。

【0185】

Yminは、輝度データY_A～Y_Dのうちの最小のもの(最小輝度データ)として定義される。また、Ydist0～Ydist2は、残りの輝度データと最小輝度データYminの差分に2ビットの切捨て処理を行うことによって生成される。アドレスデータは、画素A～Dのいずれの輝度データが最小であることを示すデータとして生成される。図23Aの例では、Ymin、Ydist0～Ydist2は、下記式によって算出される：

30

$$Y_{min} = Y_D = 4,$$

$$Y_{dist0} = (Y_A - Y_{min}) \gg 2 = (48 - 4) \gg 2 = 11,$$

$$Y_{dist1} = (Y_B - Y_{min}) \gg 2 = (28 - 4) \gg 2 = 6,$$

$$Y_{dist2} = (Y_C - Y_{min}) \gg 2 = (16 - 4) \gg 2 = 3,$$

ここで、「 $\gg 2$ 」は、2ビットの切捨て処理を示す演算子である。アドレスデータには、輝度データY_Dが最小である旨が記載される。

【0186】

40

更に、Cr'が、Cr_A～Cr_Dの和に1ビットの切捨て処理を行うことによって生成され、同様に、Cb'が、Cb_A～Cb_Dの和に1ビットの切捨て処理を行うことによって生成される。図23Aの例では、Cr'、Cb'が下記の式によって算出される：

$$Cr' = (Cr_A + Cr_B + Cr_C + Cr_D) \gg 1$$

$$= (2 + 1 - 1 + 1) \gg 1 = 1,$$

$$Cb' = (Cb_A + Cb_B + Cb_C + Cb_D) \gg 1$$

$$= (-2 - 1 + 1 - 1) \gg 1 = -1,$$

ここで、「 $\gg 1$ 」は、1ビットの切捨て処理を示す演算子である。以上で、(4×1)圧縮データの生成が完了する。

【0187】

50

一方、図23Bは、(4×1)画素圧縮で圧縮された圧縮画像データの展開方式を示す図である。(4×1)画素圧縮で圧縮された圧縮画像データの展開では、まず、Y_{min}、Y_{dist0}~Y_{dist2}から、画素A~Dそれぞれの輝度データが復元される。以下では、復元された画素A~Dの輝度データをY_{A'}~Y_{D'}と記載する。より具体的には、アドレスデータによって最小であると示されている画素の輝度データとして、最小輝度データY_{min}の値が使用される。更に、Y_{dist0}~Y_{dist2}に2ビットの繰上げ処理を行った後、最小輝度データY_{min}に加算することにより、他の画素の輝度データが復元される。本実施形態では、下記式によって輝度データY_{A'}~Y_{D'}が復元される：

$$\begin{aligned} Y_{A'} &= Y_{dist0} \times 4 + Y_{min} = 44 + 4 = 48, \\ Y_{B'} &= Y_{dist1} \times 4 + Y_{min} = 24 + 4 = 28, \\ Y_{C'} &= Y_{dist2} \times 4 + Y_{min} = 12 + 4 = 16, \\ Y_{D'} &= Y_{min} = 4. \end{aligned}$$

10

【0188】

更に、輝度データY_{A'}~Y_{D'}と色差データCr'、Cb'から、下記のマトリックス演算により、画素A~DのR、G、Bサブピクセルの階調値が復元される：

【数2】

$$\begin{bmatrix} R_k \\ G_k \\ B_k \end{bmatrix} = \begin{bmatrix} 1 & -1 & 3 \\ 1 & -1 & -1 \\ 1 & 3 & -1 \end{bmatrix} \begin{bmatrix} Y_k' \\ Cr' \\ Cb' \end{bmatrix} \gg 2,$$

20

ここで、「 $\gg 2$ 」は、2ビットを切り捨てる処理を示す演算子である。上記の式から理解されるように、画素A~DのR、G、Bサブピクセルの階調値の復元では、色差データCr'、Cb'が共通に使用される。

【0189】

以上で画素A~DのRサブピクセル、Gサブピクセル、Bサブピクセルの階調値の復元が完了する。図23Bの右欄の画素A~Dの画像データと、図23Aの左欄の画素A~Dの画像データとを比較すれば、上記の展開方式により、概ね、画素A~Dの元の画像データが復元されていることが理解されよう。

30

【0190】

3-6. 誤差データの算出

以下では、(1×4)画素圧縮、(2+1×2)画素圧縮、(2×2)画素圧縮で使用される誤差データの算出について説明する。

【0191】

(1×4)画素圧縮、及び、(2+1×2)画素圧縮において行われる、各画素のそれぞれについて行われるビットプレーン減少処理に使用される誤差データは、図25に示されている基本マトリックスと、各画素の座標から算出される。ここで基本マトリックスとは、画素のx座標の下位2ビットx1、x0及びy座標の下位2ビットy1、y0と、誤差データの基本値Qとの関係が記述されているマトリックスでのことであり、また、基本値Qとは、誤差データの算出の種(seed)として使用される値のことである。

40

【0192】

詳細には、まず、対象の画素のx座標の下位2ビットx1、x0及びy座標の下位2ビットy1、y0に基づいて当該基本マトリックスの行列要素のうちから基本値Qが抽出される。例えば、ビットプレーン減少処理の対象が画素Aであり、当該画素Aの座標の下位2ビットが「00」である場合、基本値Qとして「15」が抽出される。

【0193】

更に、ビットプレーン減少処理において引き続いて行われるビット切捨て処理のビット数に応じて、基本値Qに下記の演算が行われ、これにより、誤差データが算出される：

50

- = $Q \times 2$, (ビット切捨て処理のビット数が5)
- = Q , (ビット切捨て処理のビット数が4)
- = $Q / 2$, (ビット切捨て処理のビット数が3)

【0194】

一方、 $(2 + 1 \times 2)$ 画素圧縮、及び (2×2) 画素圧縮における、相関性が高い2画素の画像データの代表値の算出処理に使用される誤差データは、図25に示されている基本マトリックスと、対象の当該2画素のx座標、y座標の下位2ビット目x1、y1とから算出される。詳細には、まず、対象ブロックの含まれる対象の2画素の組み合わせに応じて、対象ブロックのいずれかの画素が、基本値Qの抽出に使用される画素として決定される。以下では、基本値Qの抽出に使用される画素をQ抽出画素と記載する。対象の2画素の組み合わせと、Q抽出画素の関係は下記の通りである：

- ・対象の2画素が画素A、Bの場合：Q抽出画素は画素A
- ・対象の2画素が画素A、Cの場合：Q抽出画素は画素A
- ・対象の2画素が画素A、Dの場合：Q抽出画素は画素A
- ・対象の2画素が画素B、Cの場合：Q抽出画素は画素B
- ・対象の2画素が画素B、Dの場合：Q抽出画素は画素B
- ・対象の2画素が画素C、Dの場合：Q抽出画素は画素B

【0195】

更に、対象の2画素のx座標、y座標の下位2ビット目x1、y1に応じて当該基本マトリックスから、Q抽出画素に対応する基本値Qが抽出される。例えば、対象の2画素が画素A、Bである場合、Q抽出画素は、画素Aである。この場合、基本マトリックスにおいてQ抽出画素である画素Aに対応付けられた4つの基本値Qのうちから、x1、y1に応じて、最終的に使用される基本値Qが下記のように決定される。

- $Q = 15$, (x1 = y1 = 「0」)
- $Q = 01$, (x1 = 「1」, y1 = 「0」)
- $Q = 07$, (x1 = 「0」, y1 = 「1」)
- $Q = 13$. (x1 = y1 = 「1」)

【0196】

更に、代表値の算出処理において引き続いて行われるビット切捨て処理のビット数に応じて、基本値Qに下記の演算が行われ、これにより、相関性が高い2画素の画像データの代表値の算出処理に使用される誤差データが算出される：

- = $Q / 2$, (ビット切捨て処理のビット数が3)
- = $Q / 4$, (ビット切捨て処理のビット数が2)
- = $Q / 8$. (ビット切捨て処理のビット数が1)

【0197】

例えば、対象の2画素が画素A、Bであり、x1 = y1 = 「1」であり、ビット切捨て処理のビット数が3である場合には、下記の式によって誤差データが決定される：

- $Q = 13$,
- = $13 / 2 = 6$.

【0198】

なお、誤差データの算出方法は、上記には限定されない。例えば、基本マトリックスとしては、ペイヤーマトリックスである他のマトリックスが使用可能である。

【0199】

3-7. 圧縮種類認識ビット

以上に説明されている圧縮方式において留意すべき事項の一つは、各圧縮画像データにおける圧縮種類認識ビットのビット数の配分である。本実施形態では、圧縮画像データが48ビットで固定であるのに対し、圧縮種類認識ビットは1~4ビットの間で可変である。詳細には、本実施形態では、 (1×4) 画素圧縮、 $(2 + 1 \times 2)$ 画素圧縮、 (2×2) 画素圧縮、 (4×1) ビット圧縮の圧縮種類認識ビットは、下記のとおりである：

- (1×4) 画素圧縮 : 「0」 (1ビット)

10

20

30

40

50

- (2 + 1 × 2)画素圧縮 : 「10」 (2ビット)
- (2 × 2)画素圧縮 : 「110」 (3ビット)
- (4 × 1)ビット圧縮 : 「1110」 (4ビット)

対象ブロックの画素の画像データの間的相关性が低いほど圧縮種類認識ビットに割り当てられるビット数が少なく、対象ブロックの画素の画像データの間的相关性が高いほど圧縮種類認識ビットに割り当てられるビット数が多いことに留意されたい。

【0200】

圧縮画像データのビット数が、圧縮方式に関わらず固定であることは、画像メモリ14への圧縮画像データの書き込み、及び、画像メモリ14からの圧縮画像データの読み出しのシーケンスを簡略化することに有効である。

10

【0201】

一方、対象ブロックの画素の画像データの間的相关性が低いほど圧縮種類認識ビットに割り当てられるビット数が少ない(即ち、画像データに割り当てられるビット数が多い)ことは、全体としての圧縮歪みを軽減するために有効である。対象ブロックの画素の画像データの間的相关性が高い場合には、画像データに割り当てられるビット数が少なくても、画像の劣化を小さくしながら画像データを圧縮可能である。一方、対象ブロックの画素の画像データの間的相关性が低い場合には、画像データに割り当てられるビット数が増大され、これにより圧縮歪みが軽減されている。

【0202】

以上には、本発明の様々な実施形態が記載されているが、本発明は、上記の実施形態に限定して解釈してはならない。例えば、上述の実施形態では液晶表示パネルを備えた液晶表示装置が提示されているが、本発明が、他の表示パネルにも適用可能であることは当業者には明らかである。

20

【符号の説明】

【0203】

- 1 : 液晶表示装置
- 2 : 画像描画部
- 3 : 画像データ
- 4 : 同期データ
- 5 : 液晶表示パネル
- 6 : タイミングコントローラ
- 7 : ゲートドライバ
- 8 : データドライバ
- 9 : ゲート側制御信号
- 10 : 圧縮画像データ
- 11 : データ側制御信号
- 21 : シフトレジスタ部
- 21A : 遅延機能付きシフトレジスタ部
- 22 : 展開部
- 22A : ブロック展開部
- 23 : 外部接続バス
- 24 : 内部バス
- 25 : データレジスタ部
- 26 : ラッチ部
- 27 : レベルシフタ部
- 28 : D/Aコンバータ部
- 29 : パッファ部
- 30 : セレクタ
- 31₁ ~ 31_n : ラッチ回路
- 32 : スイッチ

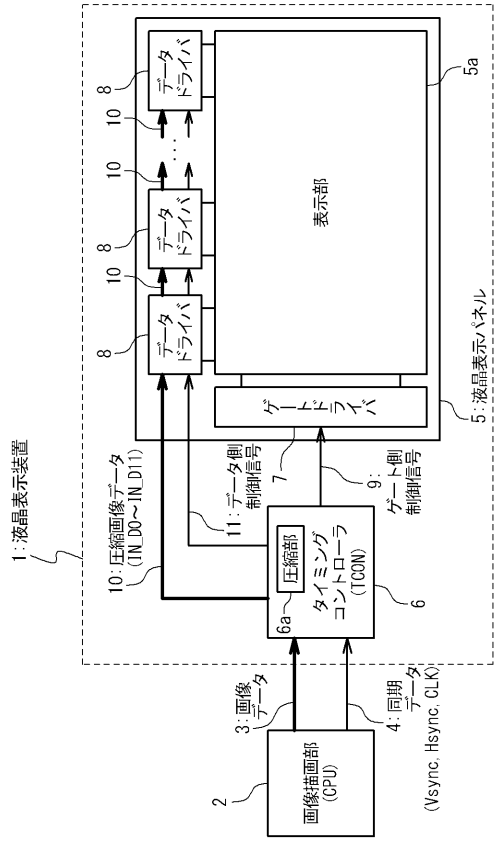
30

40

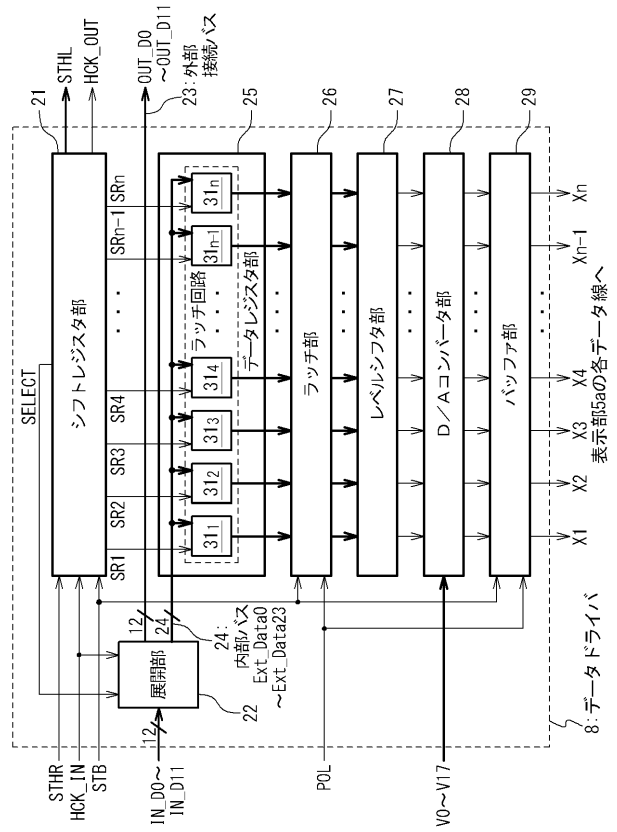
50

3 3	: 展開回路	
3 4	: セレクタ	
4 1	: シリアルパラレル変換回路	
4 2	: 複数画素画像圧縮回路	
4 3	: パラレルシリアル変換回路	
5 1	: スイッチ	
5 2	: シリアルパラレル変換回路	
5 3	: 複数画素画像展開回路	
5 4	: パラレルシリアル変換回路	
5 5	: セレクタ	10
5 6	: 遅延回路	
6 1	: 形状認識部	
6 2	: 可逆圧縮部	
6 3	: (1 × 4) 画素圧縮部	
6 4	: (2 + 1 × 2) 画素圧縮部	
6 5	: (2 × 2) 画素圧縮部	
6 6	: (4 × 1) 画素圧縮部	
7 1	: 元データ復元部	
7 2	: (1 × 4) 画素展開部	
7 3	: (2 + 1 × 2) 画素展開部	20
7 4	: (2 × 2) 画素展開部	
7 5	: (4 × 1) 画素展開部	
7 6	: 画像データ選択部	
1 0 1	: 液晶表示装置	
1 0 2	: 画像描画部	
1 0 3	: 画像データ	
1 0 4	: 同期データ	
1 0 5	: 液晶表示パネル	
1 0 6	: タイミングコントローラ	
1 0 7	: ゲートドライバ	30
1 0 8	: データドライバ	
1 0 9	: ゲート側制御信号	
1 1 0	: 画像データ	
1 1 1	: データ側制御信号	

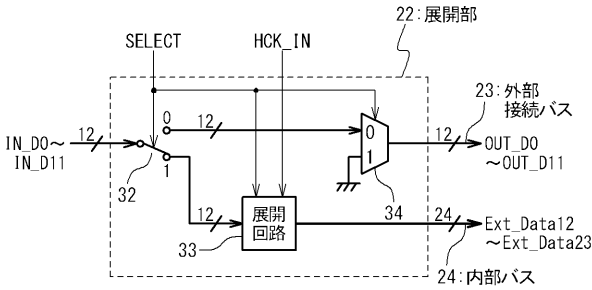
【 図 1 】



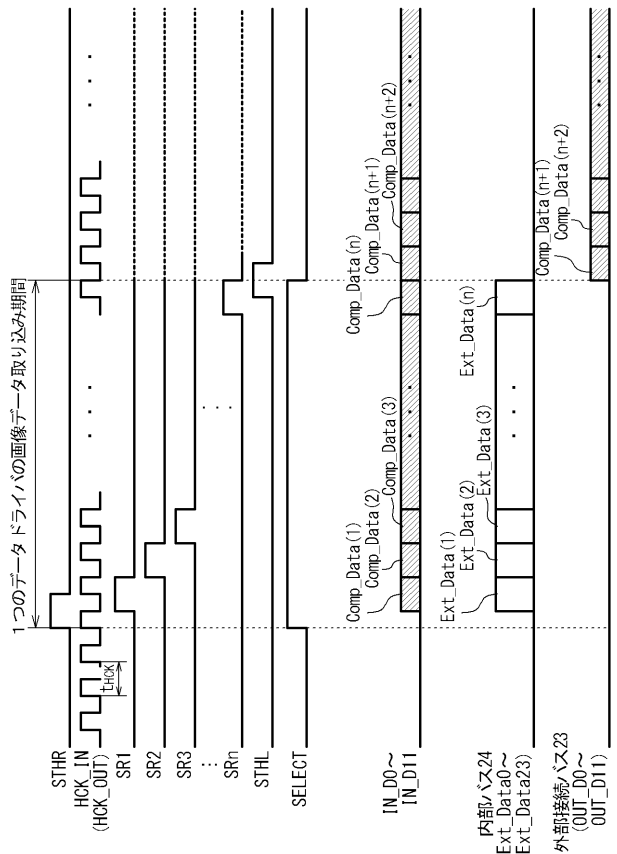
【 図 2 】



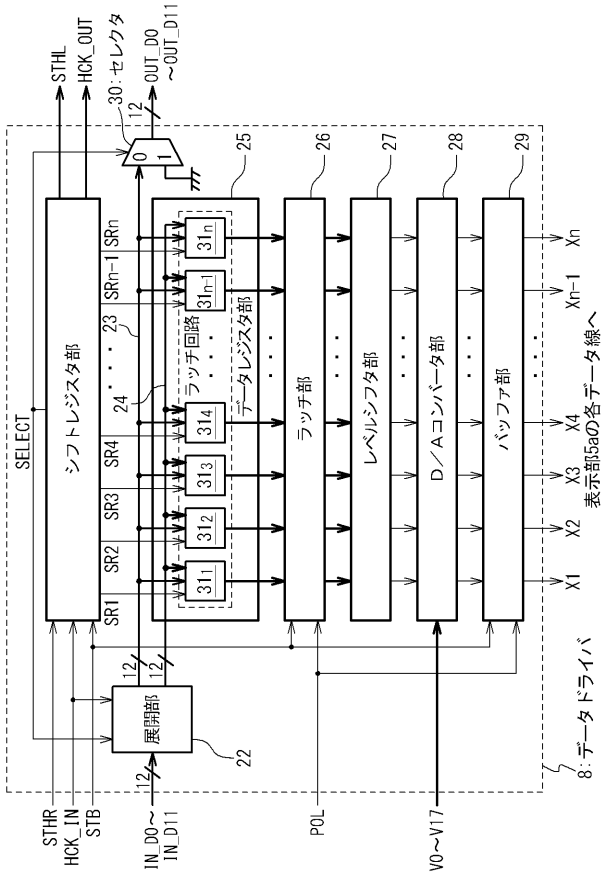
【 図 3 】



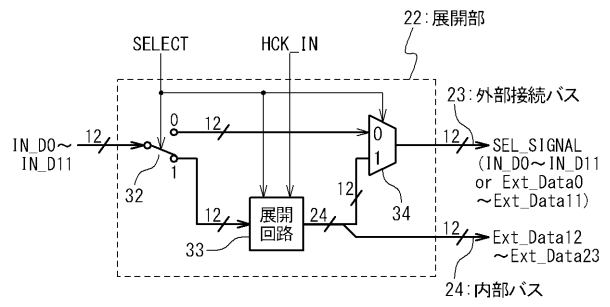
【 図 4 】



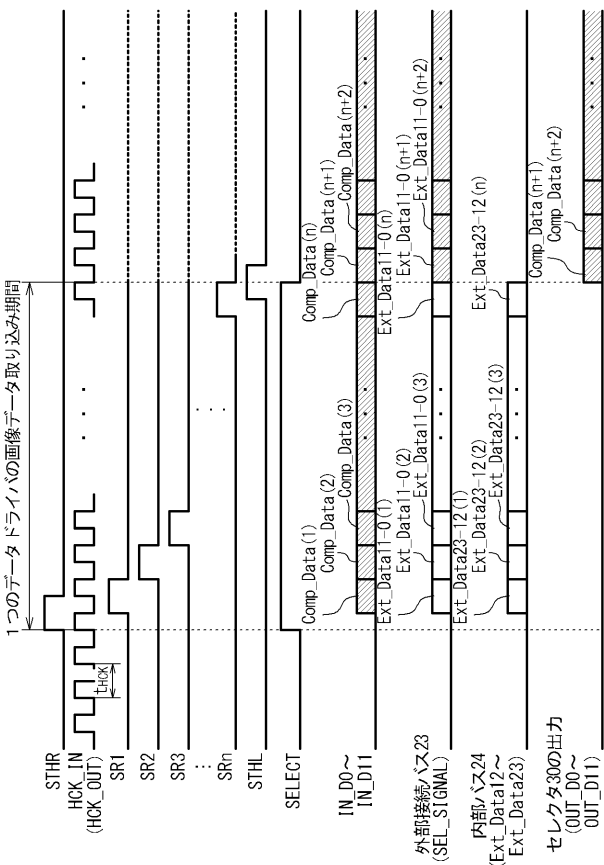
【図5】



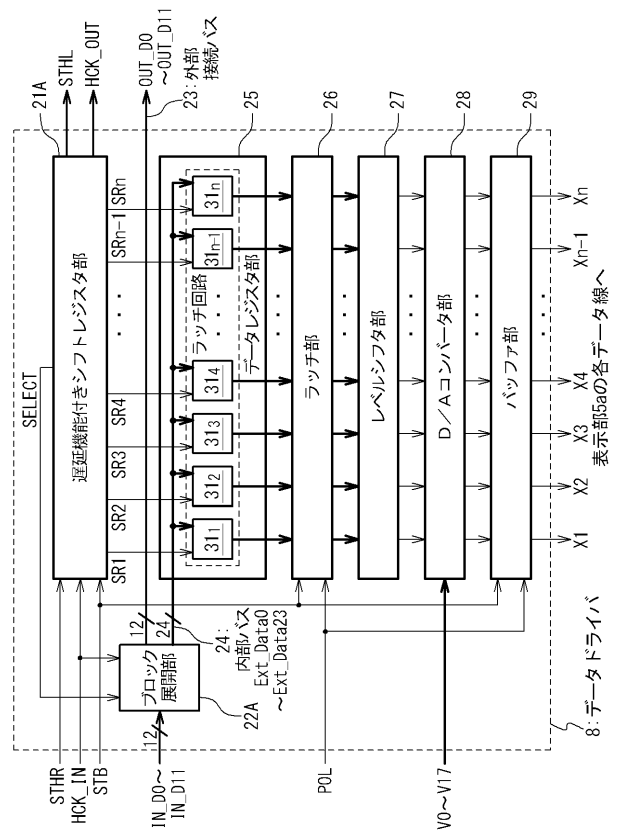
【図6】



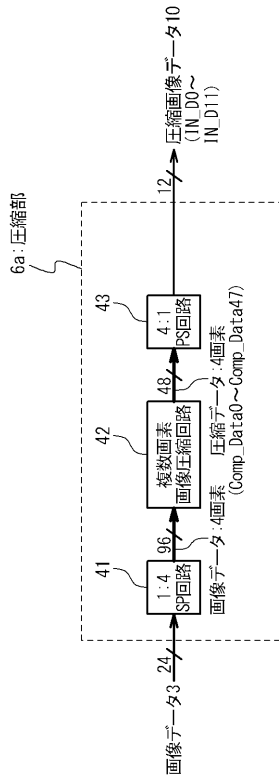
【図7】



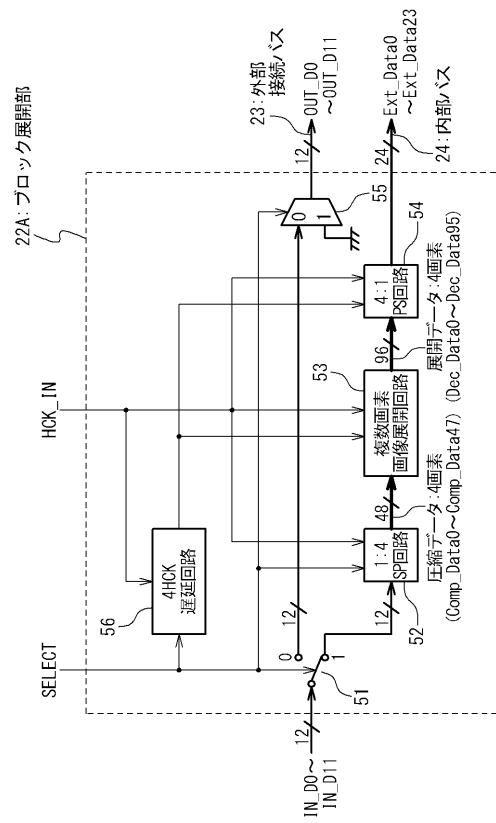
【図8】



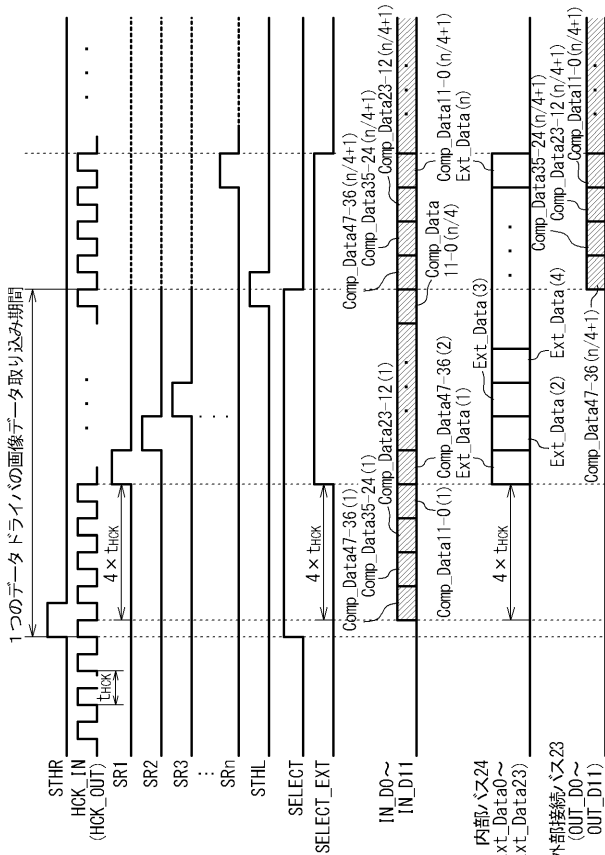
【 図 9 】



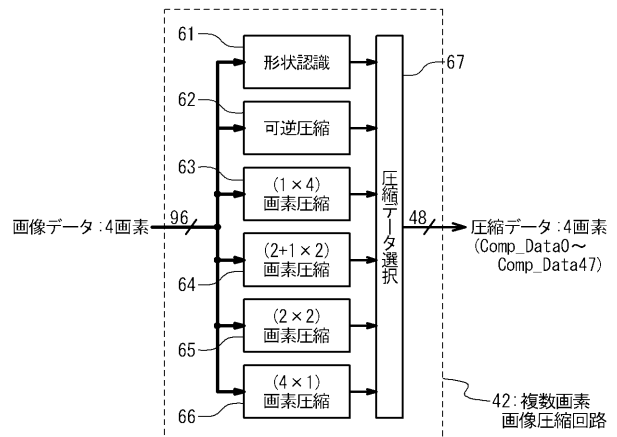
【 図 10 】



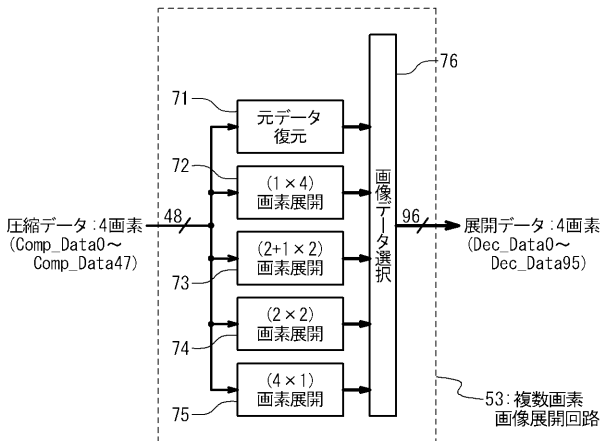
【 図 11 】



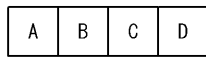
【 図 12 A 】



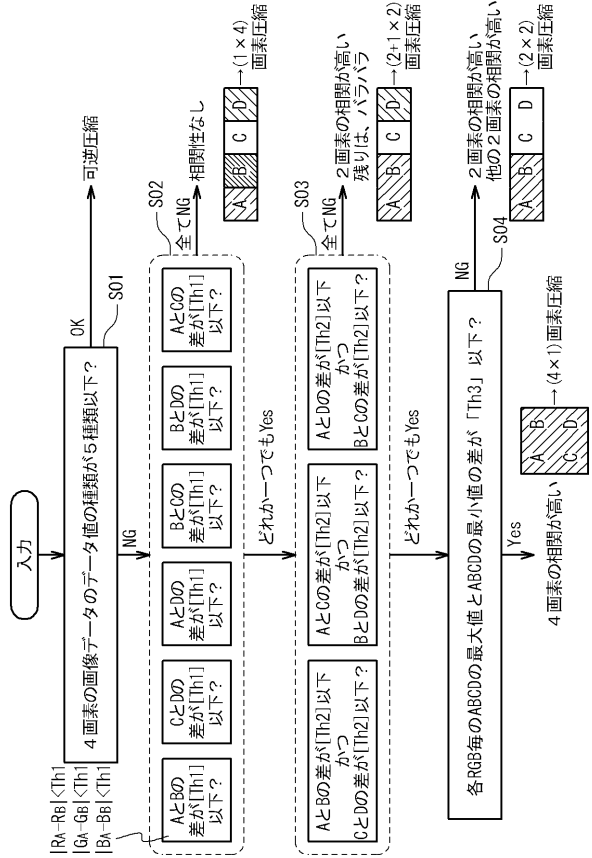
【図 1 2 B】



【図 1 3】



【図 1 4】



【図 1 5 A】

	R	G	B
A	10	5	15
B	10	5	15
C	10	5	15
D	10	5	15

【図 1 5 E】

	R	G	B
A	5	5	50
B	5	5	200
C	5	5	100
D	5	5	10

【図 1 5 B】

	R	G	B
A	50	50	50
B	200	200	200
C	100	100	100
D	10	10	10

【図 1 5 F】

	R	G	B
A	50	5	50
B	200	5	200
C	100	5	100
D	10	5	10

【図 1 5 C】

	R	G	B
A	50	5	5
B	200	5	5
C	100	5	5
D	10	5	5

【図 1 5 G】

	R	G	B
A	50	50	5
B	200	200	5
C	100	100	5
D	10	10	5

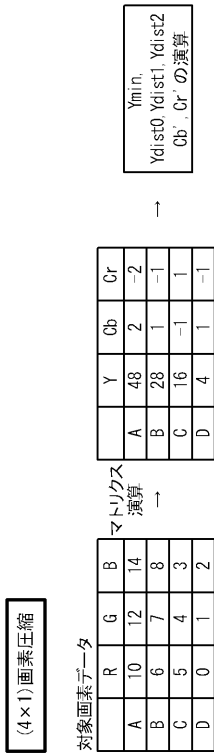
【図 1 5 D】

	R	G	B
A	5	5	5
B	5	200	5
C	5	100	5
D	5	10	5

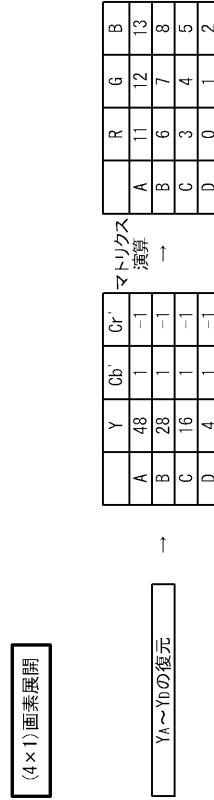
【図 1 5 H】

	R	G	B
A	5	5	5
B	5	200	200
C	5	100	100
D	5	10	10

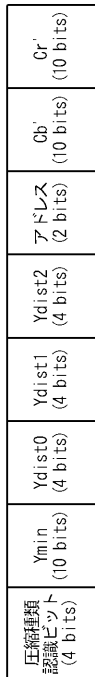
【図 2 3 A】



【図 2 3 B】



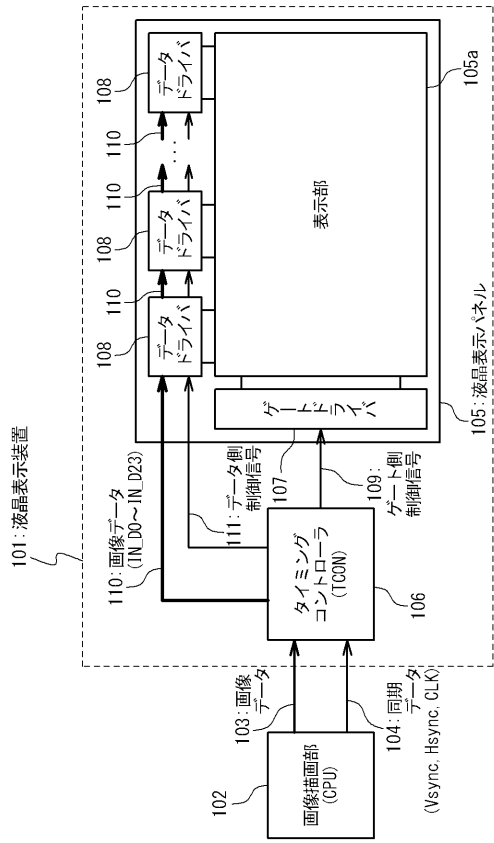
【図 2 4】



【図 2 5】

		X1X0			
		00	01	10	11
Y1Y0	00	15	05	01	11
	01	00	10	14	04
	10	07	09	13	02
	11	08	06	03	12

【図 26】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 1 M

Fターム(参考) 5C006 AC09 AC21 AF26 AF42 AF82 BB16 BC11 BC24 BF03 BF04
BF24 FA13 FA31 FA42
5C058 AB06 BA01 BB10
5C080 AA10 BB05 DD08 DD23 FF11 FF12 GG10 GG11 JJ02 JJ04

专利名称(译)	显示设备和显示面板驱动程序		
公开(公告)号	JP2010286676A	公开(公告)日	2010-12-24
申请号	JP2009140541	申请日	2009-06-11
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子公司		
[标]发明人	能勢崇 降旗弘史		
发明人	能勢 崇 降旗 弘史		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H04N5/66		
CPC分类号	H04N19/42 G09G3/20 G09G3/3688 G09G2310/027 G09G2320/0223 G09G2330/021 G09G2340/02 G09G2370/08		
FI分类号	G09G3/36 G09G3/20.623.R G09G3/20.632.B G02F1/133.550 H04N5/66.102.B G09G3/20.621.M		
F-TERM分类号	2H193/ZA01 2H193/ZF19 2H193/ZF34 2H193/ZF35 2H193/ZF36 2H193/ZF43 2H193/ZF52 5C006 /AC09 5C006/AC21 5C006/AF26 5C006/AF42 5C006/AF82 5C006/BB16 5C006/BC11 5C006/BC24 5C006/BF03 5C006/BF04 5C006/BF24 5C006/FA13 5C006/FA31 5C006/FA42 5C058/AB06 5C058 /BA01 5C058/BB10 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD23 5C080/FF11 5C080/FF12 5C080/GG10 5C080/GG11 5C080/JJ02 5C080/JJ04		
代理人(译)	工藤稔		
其他公开文献	JP5410848B2 JP2010286676A5		
外部链接	Espacenet		

摘要(译)

减少数据驱动器之间连接的导线数量和/或消除高速数据传输的需要。液晶显示装置包括液晶显示面板，级联连接的数据驱动器和时序控制器。每个数据驱动器8接收用于驱动液晶显示板5的驱动电路单元（25-29），外部连接总线23，内部总线24，以及从相邻数据驱动器8或定时控制器6接收压缩图像数据的扩展。和一个单位22。如果接收的压缩图像数据是与自身数据驱动器对应的压缩图像数据，则扩展单元22扩展压缩图像数据以生成扩展图像数据，并且扩展图像数据用作使用内部总线24的驱动电路。供应部门。否则，解压缩单元22使用外部连接总线23将压缩图像数据传送到相邻数据驱动器8。[选图]图1

