

(19) 日本国特許庁 (JP)

再 公 表 特 許 (A1)

(11) 国際公開番号

W02018/159120

発行日 令和1年12月26日 (2019.12.26)

(43) 国際公開日 平成30年9月7日 (2018.9.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20	621B
G02F 1/133 (2006.01)	G09G 3/20	624D
	G09G 3/20	624B
	G09G 3/20	612E
審査請求 未請求 予備審査請求 未請求 (全 19 頁) 最終頁に続く		

出願番号 特願2019-502493 (P2019-502493)	(71) 出願人 000002185
(21) 国際出願番号 PCT/JP2018/001042	ソニー株式会社
(22) 国際出願日 平成30年1月16日 (2018.1.16)	東京都港区港南1丁目7番1号
(31) 優先権主張番号 特願2017-40037 (P2017-40037)	(74) 代理人 100094363
(32) 優先日 平成29年3月3日 (2017.3.3)	弁理士 山本 孝久
(33) 優先権主張国・地域又は機関 日本国 (JP)	(74) 代理人 100118290
	弁理士 吉井 正明
	(72) 発明者 甘利 浩一
	東京都港区港南1丁目7番1号 ソニー株式会社社内
	Fターム (参考) 2H193 ZA04 ZA07 ZA19 ZB09 ZC16
	ZC24 ZD23 ZQ06 ZQ11 ZR03
	ZR04
	最終頁に続く

(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【要約】

本開示の液晶表示装置は、画素電極、画素電極に対向する対向電極、及び、画素電極 - 対向電極間に介在する液晶層を有する液晶部、並びに、周期的に極性が変化する正極性の映像信号及び負極性の映像信号を別々に保持する2系統の保持容量を有し、2系統の保持容量の保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部、を含む画素が配置されて成る。そして、対向電極には、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧が全画素共通に印加され、2系統の保持容量には、基準電位として異なる極性の電位が印加される。

図2A

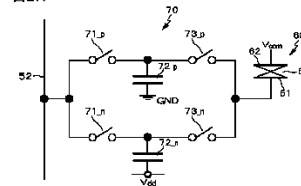
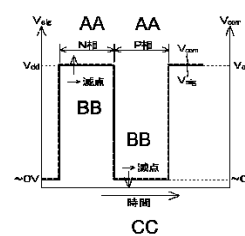


図2B



AA Phase
BB Dark spot
CC Time

【特許請求の範囲】**【請求項 1】**

画素電極、画素電極に対向する対向電極、及び、画素電極と対向電極との間に封入された液晶層を有する液晶部、並びに、

周期的に極性が変化する正極性の映像信号及び負極性の映像信号を別々に保持する 2 系統の保持容量を有し、2 系統の保持容量の保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部、

を含む画素が配置されて成り、

対向電極には、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧が全画素共通に印加され、

10

2 系統の保持容量には、基準電位として異なる極性の電位が印加される、
液晶表示装置。

【請求項 2】

液晶駆動回路部は、

信号線を通して供給される正極性の映像信号及び負極性の映像信号を交互に 2 系統の保持容量に取り込む 2 系統の第 1 転送ゲート部、及び、

2 系統の保持容量の保持電圧を液晶部の画素電極に全画素一括で交互に印加する 2 系統の第 2 転送ゲート部を有する、

請求項 1 に記載の液晶表示装置。

20

【請求項 3】

V A 方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を接地電位に設定し、負極性の映像信号を保持する保持容量の基準電位を電源電位に設定する、

請求項 1 に記載の液晶表示装置。

【請求項 4】

T N 方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を電源電位に設定し、負極性の映像信号を保持する保持容量の基準電位を接地電位に設定する、

請求項 1 に記載の液晶表示装置。

30

【請求項 5】

液晶層及び液晶駆動回路部は、半導体基板上に形成されている、

請求項 1 に記載の液晶表示装置。

【請求項 6】

2 系統の保持容量は、トランジスタのゲート電極と半導体基板との間に形成されるゲート容量構造、又は、配線上に形成される M I M 構造から成る、

請求項 5 に記載の液晶表示装置。

【請求項 7】

画素電極、画素電極に対向する対向電極、及び、画素電極と対向電極との間に封入された液晶層を有する液晶部、並びに、

周期的に極性が変化する正極性の映像信号及び負極性の映像信号を別々に保持する 2 系統の保持容量を有し、2 系統の保持容量の保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部、

40

を含む画素が配置されて成り、

対向電極には、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧が全画素共通に印加され、

2 系統の保持容量には、基準電位として異なる極性の電位が印加される、
液晶表示装置を有する電子機器。

【発明の詳細な説明】**【技術分野】****【0001】**

50

本開示は、液晶表示装置及び電子機器に関する。

【背景技術】

【0002】

液晶表示装置において、液晶層に直流電圧を印加する直流駆動の場合、液晶層に直流電圧を印加し続けることによって液晶の寿命が短くなる。そのため、液晶表示装置では、液晶層に交流電圧を印加する交流駆動が行われている。

【0003】

交流駆動の液晶表示装置において、交流駆動周波数を任意に設定できるようにするために、画素内に保持容量を2系統設け、正極性の映像信号と負極性の映像信号とを2系統の保持容量に別々に保持し、これらの保持電圧を液晶部の画素電極に交互に印加するようにしている（例えば、特許文献1参照）。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2012-220594号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上述したように、画素内に保持容量を2系統設けると、1系統設ける場合に比べて、保持容量が占める面積が大きくなる。そのため、保持容量の欠陥に伴う画素電位のリークに起因する輝点不良／滅点不良が、保持容量が1系統の場合よりも多くなる。特に輝点不良の場合、1チップ内に輝点（明るい画素）が2～3個でも存在すれば、そのチップは不良品扱いになってしまうために、滅点不良の場合と違って歩留まりを下げる大きな要因となり得る。

20

【0006】

そこで、本開示は、輝点不良の発生を抑制し、歩留まりの向上を図ることができる液晶表示装置、及び、当該液晶表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記の目的を達成するための本開示の液晶表示装置は、

30

画素電極、画素電極に対向する対向電極、及び、画素電極と対向電極との間に封入された液晶層を有する液晶部、並びに、

周期的に極性が変化する正極性の映像信号及び負極性の映像信号を別々に保持する2系統の保持容量を有し、2系統の保持容量の保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部、

を含む画素が配置されて成り、

対向電極には、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧が全画素共通に印加され、

2系統の保持容量には、基準電位として異なる極性の電位が印加される、

構成となっている。また、上記の目的を達成するための本開示の電子機器は、上記の構成の液晶表示装置を有する。

40

【0008】

上記の構成の液晶表示装置あるいは当該液晶表示装置を有する電子機器において、保持容量の欠陥に伴って画素電位がリークしても、2系統の保持容量の基準電位を、異なる極性の電位に設定することで、画素電位がコモン電圧と同電位方向にリークすることができる。そして、画素電位がコモン電圧と同電位方向にリークすることで、輝点となる画素不良を滅点化できる。これにより、保持容量の欠陥に伴う画素電位のリークに起因する画素欠陥が視認できなくなるため、輝点不良の発生を抑制できる。

【発明の効果】

【0009】

50

本開示によれば、輝点となる画素不良を滅点化できることによって輝点不良の発生を抑制できるため、歩留まりの向上を図ることができる。尚、ここに記載された効果に必ずしも限定されるものではなく、本明細書中に記載されたいずれかの効果であってもよい。また、本明細書に記載された効果はあくまで例示であって、これに限定されるものではなく、また付加的な効果があってもよい。

【図面の簡単な説明】

【0010】

【図1】図1は、アクティブマトリクス型液晶表示装置のシステム構成の一例を示すシステム構成図である。

【図2】図2Aは、実施例1に係る画素回路の回路構成を示す回路図であり、図2Bは、実施例1に係る画素回路における映像信号 V_{sig} 及びコモン電圧 V_{com} の波形を示すタイミング波形図である。

【図3】図3Aは、参考例に係る画素回路の回路構成を示す回路図であり、図3Bは、参考例に係る画素回路における映像信号 V_{sig} 及びコモン電圧 V_{com} の波形を示すタイミング波形図である。

【図4】図4Aは、実施例2に係る画素回路の回路構成を示す回路図であり、図4Bは、実施例2に係る画素回路における映像信号 V_{sig} 及びコモン電圧 V_{com} の波形を示すタイミング波形図である。

【図5】図5は、LCOSデバイスの断面構造の一例を示す断面図である。

【図6】図6は、本開示の電子機器の具体例1に係る投射型表示装置（プロジェクタ）の基本的な構成を示す概略構成図である。

【図7】図7は、本開示の電子機器の具体例2に係るヘッドマウントディスプレイの一例を示す外観図である。

【発明を実施するための形態】

【0011】

以下、本開示の技術を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。本開示の技術は実施形態に限定されるものではなく、実施形態における種々の数値や材料などは例示である。以下の説明において、同一要素又は同一機能を有する要素には同一符号を用いることとし、重複する説明は省略する。尚、説明は以下の順序で行う。

1．本開示の液晶表示装置及び電子機器、全般に関する説明

2．液晶表示装置の基本的な構成

2-1．システム構成

2-1-1． V_{com} 反転駆動

2-1-2．面一括駆動

3．実施形態に係る液晶表示装置

3-1．実施例1（VA（Vertical Alignment）方式の液晶分子配列の場合の例）

3-2．参考例（2系統の保持容量に同じ極性の基準電位を印加する例）

3-3．実施例2（TN（Twisted Nematic）方式の液晶分子配列の場合の例）

3-4．実施例3（LCOS（Liquid Crystal on Silicon）デバイスの例）

3-5．変形例

4．本開示の電子機器

4-1．具体例1（投射型表示装置の例）

4-2．具体例2（ヘッドマウントディスプレイの例）

5．本開示がとることができる構成

【0012】

<本開示の液晶表示装置及び電子機器、全般に関する説明>

本開示の液晶表示装置及び電子機器にあっては、液晶駆動回路部について、信号線を通して供給される正極性の映像信号及び負極性の映像信号を交互に2系統の保持容量に取り込む2系統の第1転送ゲート部、及び、2系統の保持容量の保持電圧を液晶部の画素電極

10

20

30

40

50

に全画素一括で交互に印加する２系統の第２転送ゲート部を有する構成とすることができる。

【００１３】

上述した好ましい構成を含む本開示の液晶表示装置及び電子機器にあっては、ＶＡ方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を接地電位に設定し、負極性の映像信号を保持する保持容量の基準電位を電源電位に設定する構成とすることができる。あるいは又、ＴＮ方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を電源電位に設定し、負極性の映像信号を保持する保持容量の基準電位を接地電位に設定する構成とすることができる。

【００１４】

また、上述した好ましい構成を含む本開示の液晶表示装置及び電子機器にあっては、液晶層及び液晶駆動回路部について、半導体基板上に形成されている構成とすることができる。そして、２系統の保持容量については、トランジスタのゲート電極と半導体基板との間に形成されるゲート容量構造、又は、配線上に形成されるＭＩＭ（Metal-Insulator-Metal）構造から成る構成とすることができる。

【００１５】

< 液晶表示装置の基本的な構成 >

先ず、液晶表示装置の基本的な構成について、アクティブマトリクス型液晶表示装置を例に挙げて説明する。アクティブマトリクス型液晶表示装置は、画素の各々に対して独立した画素電極を配置し、これら画素電極の各々にスイッチング素子を接続して画素を選択的に駆動する、所謂、アクティブマトリクス駆動方式の表示装置である。

【００１６】

アクティブマトリクス型液晶表示装置では、第１の基板及び第２の基板の２枚の基板間に液晶を封入することによって液晶パネルが構成される。第１の基板は、スイッチング素子として例えばＴＦＴ（Thin Film Transistor；薄膜トランジスタ）が形成されたＴＦＴ基板である。第２の基板は、カラーフィルタや対向電極等が形成され、ＴＦＴ基板に対して対向して設けられる対向基板である。そして、液晶パネルにおいて、スイッチング素子によるスイッチング制御と映像信号に基づく電圧印加によって液晶の配向を制御し、光の透過率／反射率を変えることによって映像表示が行われる。

【００１７】

[システム構成]

アクティブマトリクス型液晶表示装置のシステム構成の一例を図１に示す。図１に示すように、本例に係るアクティブマトリクス型液晶表示装置は、画素１０が行方向及び列方向に２次元配列されて成る画素アレイ部２０、及び、画素アレイ部２０の各画素１０を駆動する画素駆動部を有する。画素駆動部は、走査線駆動部３０及び信号線駆動部４０等から成る。

【００１８】

画素アレイ部２０は、 m 行 n 列の画素配列となっている。この m 行 n 列の画素配列に対して、画素行毎に走査線 $51_1 \sim 51_m$ （以下、代表して「走査線５１」と記述する場合がある）が配線され、画素列毎に信号線 $52_1 \sim 52_n$ （以下、代表して「信号線５２」と記述する場合がある）が配線されている。走査線５１の一端は、走査線駆動部３０の対応する行の出力端に接続されている。信号線５２の一端は、信号線駆動部４０の対応する列の出力端に接続されている。

【００１９】

（ V_{com} 反転駆動）

上記の構成のアクティブマトリクス型液晶表示装置では、交流駆動化されたアナログ映像信号を用いて、液晶に印加する電圧を一定の周期にて、基準電圧を中心に反転させる、所謂交流駆動が行われる。ここで、「交流駆動化されたアナログ映像信号」とは、基準電圧 V_{com} （以下、「コモン電圧 V_{com} 」と呼ぶ）を中心に所定の周期にて極性が反転するアナログ映像信号のことを言う。コモン電圧 V_{com} は、液晶部の対向電極（共通電極）に印

10

20

30

40

50

加される。

【0020】

交流駆動の場合、信号線駆動部40から信号線52₁~52_nに対して、交流駆動化されたアナログ映像信号、即ち、正極性の映像信号と負極性の映像信号とが交互に供給されることになる。また、本例に係るアクティブマトリクス型液晶表示装置では、液晶部の対向電極に印加されるコモン電圧 V_{com} の極性を、正極性の映像信号及び負極性の映像信号に同期して周期的に反転する、所謂 V_{com} 反転駆動が採用されている。

【0021】

(面一括駆動)

V_{com} 反転駆動の液晶表示装置において、画素アレイ部20の各画素10の駆動方式として、画面全体に対して画素アレイ部20の各画素10を同時に(一括して)駆動する面一括駆動が知られている。この面一括駆動によれば、画面の上部から下部にかけて行単位で順に駆動する線順次駆動による画像干渉を抑制することができる。

10

【0022】

面一括駆動を実現するために、液晶部を駆動する液晶駆動回路部内に保持容量を2系統設け、正極性の映像信号と負極性の映像信号とを2系統の保持容量に別々に保持し、これらの保持電圧を液晶部の画素電極に交互に印加する構成が採られている。これにより、画素電極に印加する電圧を、2系統の保持容量に1表示フレーム期間に亘ってそれぞれ保持しておくことができるため、 V_{com} 反転駆動における交流駆動周波数を、垂直走査周波数によらず、任意に設定することができる。

20

【0023】

一例として、60Hz駆動の液晶表示装置を考えると、倍速駆動の場合には、120Hz駆動となる。但し、60Hz駆動の場合、RGB各色毎に面一括駆動を行うとすると、60Hzの1周期の期間にRGB各色の映像信号を出しきらなければならないため、例えば180Hz(=60Hz×3(RGB3色分))での駆動となる。このように、2系統の保持容量を用いた面一括駆動を採用することにより、 V_{com} 反転駆動における交流駆動周波数を、垂直走査周波数によらず、任意に設定することができる。

【0024】

但し、画素10内に保持容量を2系統設けた場合、1系統設ける場合に比べて、保持容量が占める面積が大きくなる。そのため、保持容量の欠陥に伴って画素電位のリークが発生し、このリークに起因して発生する輝点不良/滅点不良が、保持容量が1系統の場合よりも多くなる。特に輝点不良の場合、1チップ内に輝点が2~3個でも存在すれば、そのチップは不良品扱いとなってしまいうために、滅点不良の場合と違って歩留まりを下げる大きな要因となり得る。この点に鑑みてなされたのが、以下に説明する本開示の実施形態に係る液晶表示装置である。

30

【0025】

<実施形態に係る液晶表示装置>

本開示の実施形態に係る液晶表示装置は、保持容量を2系統有し、正極性の映像信号と負極性の映像信号とを2系統の保持容量に別々に保持し、これらの保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部において、2系統の保持容量に対して、基準電位として異なる極性の電位を印加する構成を採っている。

40

【0026】

ここで、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧 V_{com} が、全画素共通に対向電極に印加される V_{com} 反転駆動の液晶表示装置において、保持容量の欠陥に伴って画素電位がリークした場合を考える。この保持容量の欠陥に伴う画素電位のリークは、面一括駆動を実現するために、画素10内に保持容量を2系統設けた場合に、1系統設ける場合に比べて、保持容量が占める面積が大きくなることによって生じ易い。

【0027】

[例えば、VA液晶の場合]

50

2系統の保持容量の基準電位を、異なる極性の電位に設定することで、保持容量の欠陥に伴って画素電位がリークしたとしても、画素電位がコモン電圧と同電位方向にリークするようにすることができる。そして、画素電位がコモン電圧 V_{com} と同電位方向にリークすることによって、輝点となる画素不良を滅点化できる。輝点の滅点化により、保持容量の欠陥に伴う画素電位のリークに起因する画素欠陥が視認できなくなるため、輝点不良の発生を抑制し、歩留まりの向上を図ることができる。また、画素電位のリークに起因する輝点不良の発生を抑制できることで、保持容量が占める面積の増大を図ることができる。

【0028】

以下に、2系統の保持容量の基準電位を、異なる極性の電位に設定するための具体的な実施例について説明する。

【0029】

[実施例1]

実施例1は、VA (Vertical Alignment) 方式の液晶分子配列の場合の例である。VA方式は、液晶に電圧がかかっていないときに、透過率あるいは反射率が最小となり、黒画面になるノーマリーブラックである。実施例1に係る画素回路の回路構成を図2Aに示し、実施例1に係る画素回路における映像信号 V_{sig} 及びコモン電圧 V_{com} の波形を図2B示す。図2Bのタイミング波形図は、100%ブラックの状態を表している。

【0030】

液晶部(液晶素子)60は、画素電極61、画素電極61に対向する対向電極(共通電極)62、及び、画素電極61と対向電極62との間に封入された液晶層63を有する。対向電極62には、映像信号 V_{sig} の極性反転に同期して周期的に極性が反転するコモン電圧 V_{com} が、全画素共通に印加される。

【0031】

液晶部60を駆動する液晶駆動回路部70には、信号線52を通して極性が周期的に反転する映像信号 V_{sig} が供給される。液晶駆動回路部70は、正極性の映像信号 V_{sig} を処理する第1相(所謂、P (Positive) 相)、及び、負極性の映像信号 V_{sig} を処理する第2相(所謂、N (Negative) 相)の2系統の回路、即ちP相の回路及びN相の回路から成る。

【0032】

P相の回路は、第1転送ゲート部71_p、保持容量72_p、及び、第2転送ゲート部73_pを有する。第1転送ゲート部71_pの入力端は、信号線52に接続されている。第1転送ゲート部71_pの出力端には、保持容量72_pの一端及び第2転送ゲート部73_pの入力端が接続されている。保持容量72_pの他端には、基準電位として接地電位GNDが印加されている。第2転送ゲート部73_pの出力端には、液晶部60の画素電極61が接続されている。

【0033】

第1転送ゲート部71_p及び第2転送ゲート部73_pは、例えば、Pチャネル型MOSトランジスタとNチャネル型MOSトランジスタとが並列接続されて成るCMOSトランスファゲートによって構成されている。但し、CMOSトランスファゲートに限定されるものではなく、Pチャネル型MOSトランジスタ単独又はNチャネル型MOSトランジスタ単独で第1転送ゲート部71_p及び第2転送ゲート部73_pを構成することも可能である。

【0034】

N相の回路も、基本的に、P相の回路と同様の回路構成となっている。すなわち、N相の回路は、第1転送ゲート部71_n、保持容量72_n、及び、第2転送ゲート部73_nを有する。第1転送ゲート部71_nの入力端は、信号線52に接続されている。第1転送ゲート部71_nの出力端には、保持容量72_nの一端及び第2転送ゲート部73_nの入力端が接続されている。保持容量72_nの他端には、基準電位として電源電位 V_{dd} が印加されている。第2転送ゲート部73_nの出力端には、液晶部60の画素電極61が接続されている。

10

20

30

40

50

【 0 0 3 5 】

第 1 転送ゲート部 7 1_n 及び第 2 転送ゲート部 7 3_n は、例えば、P チャネル型 MOS トランジスタと N チャネル型 MOS トランジスタとが並列接続されて成る CMOS トランスファゲートによって構成されている。但し、CMOS トランスファゲートに限定されるものではなく、P チャネル型 MOS トランジスタ単独又は N チャネル型 MOS トランジスタ単独で第 1 転送ゲート部 7 1_n 及び第 2 転送ゲート部 7 3_n を構成することも可能である。

【 0 0 3 6 】

上述したように、実施例 1 に係る画素回路では、 V_{com} 反転駆動の VA 方式のアクティブマトリクス型液晶表示装置において、P 相の保持容量 7 2_p の基準電位を接地電位 GND に設定し、N 相の保持容量 7 2_n の基準電位を電源電位 V_{dd} に設定している。これにより、保持容量 7 2_p、7 2_n の欠陥に伴う画素電位のリーク発生時に、輝点の発生を抑制することができる。

10

【 0 0 3 7 】

具体的には、図 2 B に示すように、N 相では、映像信号 V_{sig} が最大レベル (V_{dd}) で画面が黒表示のときに、保持容量 7 2_n の基準電位が電源電位 V_{dd} であることで、画素電位がコモン電圧 V_{com} と同電位方向にリークする。コモン電圧 V_{com} と同電位方向に画素電位がリークすることで、保持容量 7 2_n の基準電位が接地電位 GND である場合に輝点となる画素不良を滅点化できる。そして、輝点の滅点化により、画素電位のリークに起因する画素欠陥が視認できなくなるため、輝点不良の発生を抑制でき、チップとしての不良発生率を下げるることができる。

20

【 0 0 3 8 】

因みに、2 系統の保持容量 7 2_p、7 2_n に対して、基準電位として同じ極性の電位を印加する場合について、以下に参考例として説明する。

【 0 0 3 9 】

(参考例)

参考例に係る画素回路の回路構成を図 3 A に示し、参考例に係る画素回路における映像信号 V_{sig} 及びコモン電圧 V_{com} の波形を図 3 B 示す。ここでは、VA 方式の液晶分子配列の場合を例に挙げている。また、図 3 B のタイミング波形図は、100% ブラックの状態を表している。

30

【 0 0 4 0 】

参考例に係る画素回路では、 V_{com} 反転駆動の VA 方式のアクティブマトリクス型液晶表示装置において、P 相の保持容量 7 2_p 及び N 相の保持容量 7 2_n の基準電位を共に接地電位 GND に設定している。この場合、図 3 B に示すように、N 相では、映像信号 V_{sig} が最大レベル (V_{dd}) で画面がブラック表示のときに、保持容量 7 2_n の基準電位が接地電位 GND であることで、保持容量 7 2_p、7 2_n の欠陥に伴うリーク発生時に、画素電位が接地電位 GND にリークし、輝点不良が発生する。先述したように、輝点不良の場合、1 チップ内に輝点が 2 ~ 3 個でも存在すれば、そのチップは不良品扱いとなってしまうために、滅点不良の場合と違って歩留まりを下げる大きな要因となり得る。

【 0 0 4 1 】

40

[実施例 2]

実施例 2 は、TN (Twisted Nematic) 方式の液晶分子配列の場合の例である。TN 方式は、液晶に電圧がかかっていないときに、透過率あるいは反射率が最大となり、白画面になるノーマリーホワイトである。実施例 2 に係る画素回路の回路構成を図 4 A に示し、実施例 2 に係る画素回路における映像信号 V_{sig} 及びコモン電圧 V_{com} の波形を図 4 B 示す。図 4 B のタイミング波形図は、100% ブラックの状態を表している。

【 0 0 4 2 】

実施例 2 に係る画素回路では、 V_{com} 反転駆動の TN 方式の液晶表示装置において、P 相の保持容量 7 2_p の基準電位を電源電位 V_{dd} に設定し、N 相の保持容量 7 2_n の基準電位を接地電位 GND に設定している。これにより、図 4 B に示すように、P 相では、映像

50

信号 V_{sig} が最大レベル (V_{dd}) で画面が黒表示のときに、保持容量 72_p の基準電位が電源電位 V_{dd} であることで、画素電位がコモン電圧 V_{com} と同電位方向にリークする。コモン電圧 V_{com} と同電位方向に画素電位がリークすることで、保持容量 72_p の基準電位が接地電位 GND である場合に輝点となる画素不良を滅点化できる。そして、輝点の滅点化により、画素電位のリークに起因する画素欠陥が視認できなくなるため、輝点不良の発生を抑制でき、チップとしての不良発生率を下げるができる。

【0043】

[実施例 3]

本実施形態に係る液晶表示装置については、半導体基板と、当該半導体基板と対向する透明基板との間に液晶層を挟み込んで成るデバイス、例えば、シリコン基板と透明基板との間に液晶層を挟み込んで成る LCOS (Liquid Crystal on Silicon) デバイスとすることができる。

10

【0044】

LCOS デバイスの断面構造の一例を図 5 に示す。LCOS デバイスは、シリコン基板 81 に液晶駆動回路部 70 及び画素電極 61 を形成し、対向電極 62 を内面に有するガラス基板等の透明基板 82 で液晶層 63 を挟み込んだ構造となっている。画素電極 61 は、アルミニウム等から成る反射電極である。対向電極 62 は、ITO (Indium Tin Oxide) 等から成る透明電極である。画素電極 61 と液晶層 63 との間には配向層 64 が介在し、液晶層 63 と対向電極 62 との間には配向層 65 が介在している。そして、透明基板である対向電極 62 及び液晶層 63 を通過した光は、反射電極である画素電極 61 にて反射される。

20

【0045】

LCOS デバイスにおいて、保持容量 72_p , 72_n を、第 1 転送ゲート部 71_p , 71_n 又は第 2 転送ゲート部 73_p , 73_n を構成するトランジスタのゲート電極とシリコン基板との間に形成されるゲート容量構造、又は、配線上に形成される MIM (Metal-In-sulator-Metal) 構造にて形成することができる。特に、画素ピッチの縮小化にあたっては、MIM 構造にて保持容量 72_p , 72_n を形成することが好ましい。

【0046】

但し、MIM 構造は、配線上に絶縁膜を形成することになるために、シリコン基板上に絶縁膜を形成するゲート容量構造に比べて、MIM 欠陥に起因する容量欠陥の要因が増加し、その結果、輝点欠陥が増える懸念がある。これに対し、実施例 1 に係る画素回路あるいは実施例 2 に係る画素回路を用いることにより、輝点不良の発生を抑制でき、チップとしての不良発生率を下げるができるため、MIM 構造を積極的に利用可能となり、その結果、画素ピッチの縮小化に寄与できることになる。

30

【0047】

[変形例]

実施例 1, 2 に係る画素回路では、2 系統の保持容量 72_p , 72_n に印加する基準電位として、接地電位 GND / 電源電位 V_{dd} を用いる場合を例示したが、接地電位 GND / 電源電位 V_{dd} に限られるものではない。すなわち、2 系統の保持容量 72_p , 72_n に印加する基準電位として、例えば薄いクレールレベルを用いることも可能である。

40

【0048】

< 本開示の電子機器 >

以上説明した本開示の液晶表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示部 (表示装置) として用いることができる。一例として、投射型表示装置 (プロジェクタ)、ヘッドマウントディスプレイ、デジタルスチルカメラ、ビデオカメラ、携帯電話機等の携帯端末装置、ノート型パーソナルコンピュータ、テレビジョンセットなどの表示部として用いることができる。

【0049】

本開示の液晶表示装置は、封止された構成のモジュール形状のものをも含む。一例とし

50

て、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やフレキシブルプリントサーキット（FPC）などが設けられた構成であってもよい。

【0050】

本開示の液晶表示装置、即ち、2系統の保持容量を用いて面一括駆動を実現する V_{com} 反転駆動の液晶表示装置は、輝点不良の発生を抑制し、歩留まりの向上を図ることができる。従って、電子機器の表示部（液晶パネル）として、本開示の液晶表示装置を用いることにより、電子機器としての不良発生率を下げることができる。

【0051】

以下に、本開示の液晶表示装置を用いる電子機器の具体例として、投射型表示装置（プロジェクタ）及びヘッドマウントディスプレイを例示する。但し、ここで例示する具体例は一例に過ぎず、これに限られるものではない。

【0052】

[具体例1]

図6は、本開示の電子機器の具体例1に係る投射型表示装置（プロジェクタ）の基本的な構成を示す概略構成図である。ここでは、投射型表示装置として、単板式投射型表示装置を例に挙げている。

【0053】

本具体例1に係る単板式投射型表示装置（プロジェクタ）100は、光源101、液晶パネル（表示部）102、ビームスプリッタ103、及び、投射レンズ104を備える構成となっている。光源101は、カラー画像表示に必要とされる、例えば、R（赤）、G（緑）、B（青）の各色の光を所定の周期で繰り返し出射する。光源101から出射された各色の光は、ビームスプリッタ103を通して液晶パネル102に照射される。

【0054】

液晶パネル102は、例えばLCOSデバイスから成り、R、G、Bの3つの副画素によって、カラー画像を形成する単位となる1つの画素を構成している。この液晶パネル102として、本開示の液晶表示装置、即ち、2系統の保持容量を用いて面一括駆動を実現する V_{com} 反転駆動の液晶表示装置を用いることができる。液晶パネル102からは、Rの画像光、Gの画像光、及び、Bの画像光が時間差を持って順に出射され、ビームスプリッタ103を通して投射レンズ104に導かれる。投射レンズ104は、液晶パネル102から順に出射されるRの画像光、Gの画像光、及び、Bの画像光をスクリーン110に向けて投射する。

【0055】

上述したように、2系統の保持容量を用いて面一括駆動を実現する V_{com} 反転駆動の液晶表示装置を液晶パネル102として用いた単板式投射型表示装置100では、液晶パネル102から順に出射されるRの画像光、Gの画像光、及び、Bの画像光が時間差でスクリーン110上に投影される。そして、スクリーン110上に時間差を持って投影されるRの画像、Gの画像、及び、Bの画像が、人間の目が合成されてカラー画像として認知されることになる。

【0056】

尚、ここでは、単板式投射型表示装置において、液晶パネルとして本開示の液晶表示装置を用いる場合を例に挙げて説明したが、単板式投射型表示装置への適用に限られるものではなく、3板式投射型表示装置において、液晶パネルとして本開示の液晶表示装置を用いることができる。3板式投射型表示装置に適用する場合、3つの液晶パネルとして、R、G、Bの各色に対応した液晶表示装置を用い、3板の画像を合成することによってカラー表示を実現することになる。また、ここでは、液晶パネル102として、反射式のデバイスを用いたが、透過型のデバイスを用いることも可能である。

【0057】

[具体例2]

10

20

30

40

50

図 7 は、本開示の電子機器の具体例 2 に係るヘッドマウントディスプレイの一例を示す外観図である。

【 0 0 5 8 】

本具体例 2 に係るヘッドマウントディスプレイ 2 0 0 は、本体部 2 0 1、アーム部 2 0 2 及び鏡筒 2 0 3 を有する透過式ヘッドマウントディスプレイ構成となっている。本体部 2 0 1 は、アーム部 2 0 2 及び眼鏡 2 1 0 と接続されている。具体的には、本体部 2 0 1 の長辺方向の端部はアーム部 2 0 2 に取り付けられている。また、本体部 2 0 1 の側面の一方側は、接続部材（図示せず）を介して眼鏡 2 1 0 に連結されている。尚、本体部 2 0 1 は、直接的に人体の頭部に装着されてもよい。

【 0 0 5 9 】

本体部 2 0 1 は、ヘッドマウントディスプレイ 2 0 0 の動作を制御するための制御基板や表示部を内蔵している。アーム部 2 0 2 は、本体部 2 0 1 と鏡筒 2 0 3 とを連結させることで、本体部 2 0 1 に対して鏡筒 2 0 3 を支える。具体的には、アーム部 2 0 2 は、本体部 2 0 1 の端部及び鏡筒 2 0 3 の端部と結合されることで、本体部 2 0 1 に対して鏡筒 2 0 3 を固定する。また、アーム部 2 0 2 は、本体部 2 0 1 から鏡筒 2 0 3 に提供される画像に係るデータを通信するための信号線を内蔵している。

【 0 0 6 0 】

鏡筒 2 0 3 は、本体部 2 0 1 からアーム部 2 0 2 を経由して提供される画像光を、眼鏡 2 1 0 のレンズ 2 1 1 を透して、ヘッドマウントディスプレイ 2 0 0 を装着するユーザの目に向かって投射する。このヘッドマウントディスプレイ 2 0 0 において、本体部 2 0 1 に内蔵される表示部として、本開示の液晶表示装置、即ち、2 系統の保持容量を用いて面一括駆動を実現する V_{com} 反転駆動の液晶表示装置を用いることができる。

【 0 0 6 1 】

< 本開示がとることができる構成 >

尚、本開示は、以下のような構成をとることもできる。

A . 液晶表示装置

[A - 1] 画素電極、画素電極に対向する対向電極、及び、画素電極と対向電極との間に封入された液晶層を有する液晶部、並びに、

周期的に極性が変化する正極性の映像信号及び負極性の映像信号を別々に保持する 2 系統の保持容量を有し、2 系統の保持容量の保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部、

を含む画素が配置されて成り、

対向電極には、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧が全画素共通に印加され、

2 系統の保持容量には、基準電位として異なる極性の電位が印加される、

液晶表示装置。

[A - 2] 液晶駆動回路部は、

信号線を通して供給される正極性の映像信号及び負極性の映像信号を交互に 2 系統の保持容量に取り込む 2 系統の第 1 転送ゲート部、及び、

2 系統の保持容量の保持電圧を液晶部の画素電極に全画素一括で交互に印加する 2 系統の第 2 転送ゲート部を有する、

A - 1 に記載の液晶表示装置。

[A - 3] V A 方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を接地電位に設定し、負極性の映像信号を保持する保持容量の基準電位を電源電位に設定する、

A - 1 又は A - 2 に記載の液晶表示装置。

[A - 4] T N 方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を電源電位に設定し、負極性の映像信号を保持する保持容量の基準電位を接地電位に設定する、

A - 1 又は A - 2 に記載の液晶表示装置。

10

20

30

40

50

[A - 5] 液晶層及び液晶駆動回路部は、半導体基板上に形成されている、
A - 1 から A - 4 のいずれかに記載の液晶表示装置。

[A - 6] 2 系統の保持容量は、トランジスタのゲート電極と半導体基板との間に形成されるゲート容量構造、又は、配線上に形成される M I M 構造から成る、
A - 5 に記載の液晶表示装置。

B . 電子機器

[B - 1] 画素電極、画素電極に対向する対向電極、及び、画素電極と対向電極との間に封入された液晶層を有する液晶部、並びに、

周期的に極性が変化する正極性の映像信号及び負極性の映像信号を別々に保持する 2 系統の保持容量を有し、2 系統の保持容量の保持電圧を液晶部の画素電極に交互に印加する液晶駆動回路部、

を含む画素が配置されて成り、

対向電極には、正極性の映像信号及び負極性の映像信号に同期して極性が周期的に反転するコモン電圧が全画素共通に印加され、

2 系統の保持容量には、基準電位として異なる極性の電位が印加される、
液晶表示装置を有する電子機器。

[B - 2] 液晶駆動回路部は、

信号線を通して供給される正極性の映像信号及び負極性の映像信号を交互に 2 系統の保持容量に取り込む 2 系統の第 1 転送ゲート部、及び、

2 系統の保持容量の保持電圧を液晶部の画素電極に全画素一括で交互に印加する 2 系統の第 2 転送ゲート部を有する、

B - 1 に記載の液晶表示装置。

[B - 3] V A 方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を接地電位に設定し、負極性の映像信号を保持する保持容量の基準電位を電源電位に設定する、

B - 1 又は B - 2 に記載の液晶表示装置。

[B - 4] T N 方式の液晶分子配列であるとき、正極性の映像信号を保持する保持容量の基準電位を電源電位に設定し、負極性の映像信号を保持する保持容量の基準電位を接地電位に設定する、

B - 1 又は B - 2 に記載の液晶表示装置。

[B - 5] 液晶層及び液晶駆動回路部は、半導体基板上に形成されている、

B - 1 から B - 4 のいずれかに記載の液晶表示装置。

[B - 6] 2 系統の保持容量は、トランジスタのゲート電極と半導体基板との間に形成されるゲート容量構造、又は、配線上に形成される M I M 構造から成る、

B - 5 に記載の液晶表示装置。

【符号の説明】

【 0 0 6 2 】

1 0 . . . 画素、2 0 . . . 画素アレイ部、3 0 . . . 走査線駆動部、4 0 . . . 信号線駆動部、5 1 (5 1₁ ~ 5 1_m) . . . 走査線、5 2 (5 2₁ ~ 5 2_m) . . . 信号線、6 0 . . . 液晶部 (液晶素子)、6 1 . . . 画素電極、6 2 . . . 対向電極 (共通電極)、6 3 . . . 液晶層、7 0 . . . 液晶駆動回路部

10

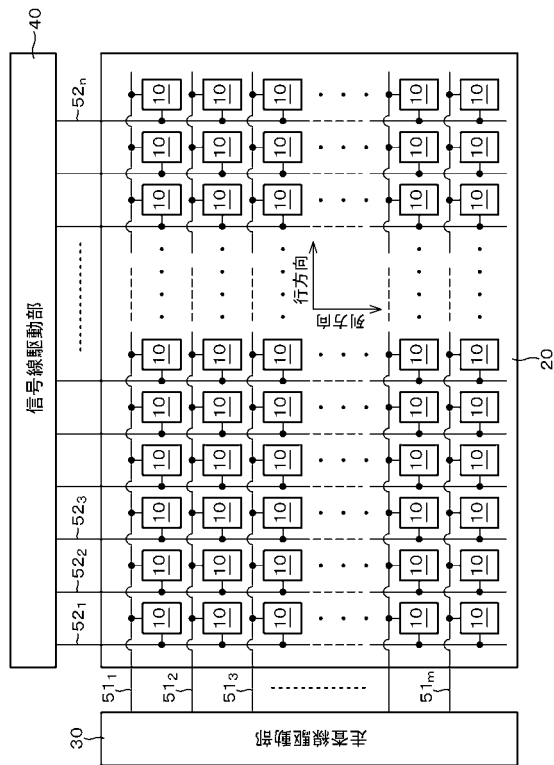
20

30

40

【図 1】

図 1



【図 2】

図 2 A

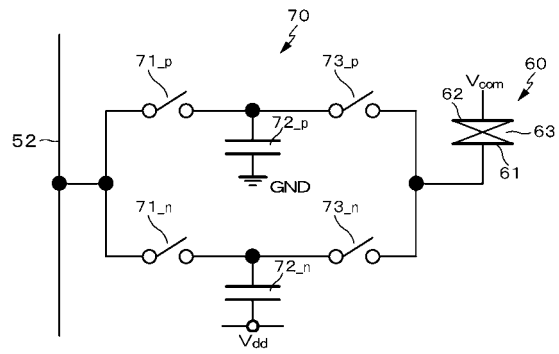
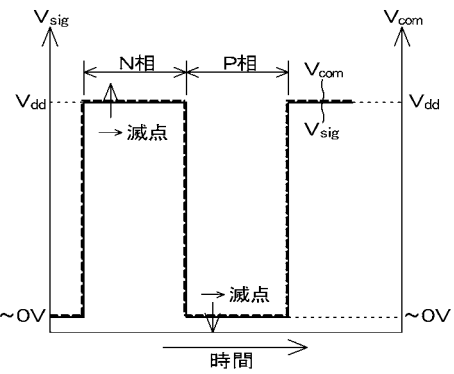


図 2 B



【図 3】

図 3 A

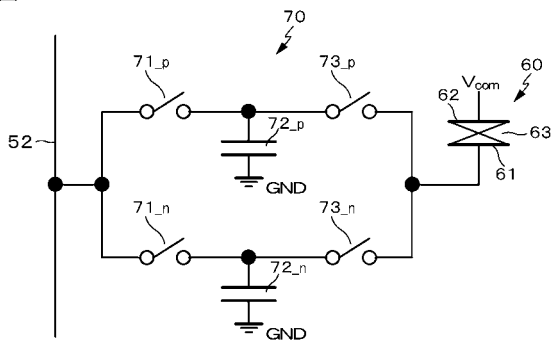
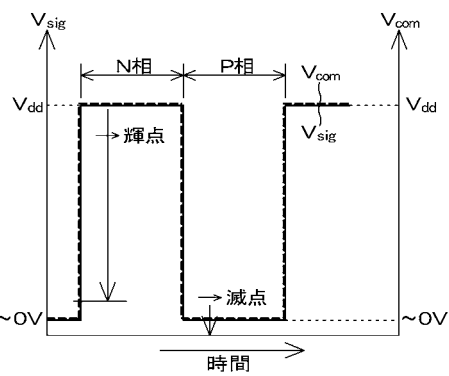


図 3 B



【図 4】

図 4 A

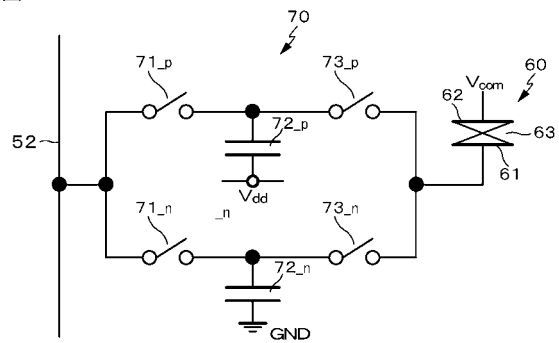
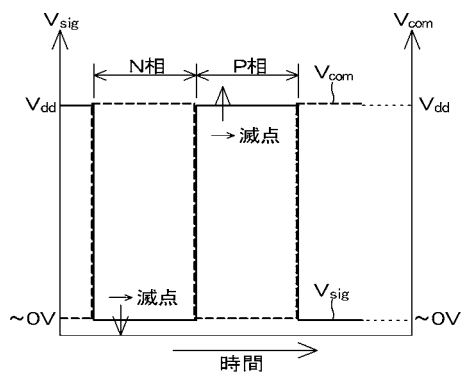
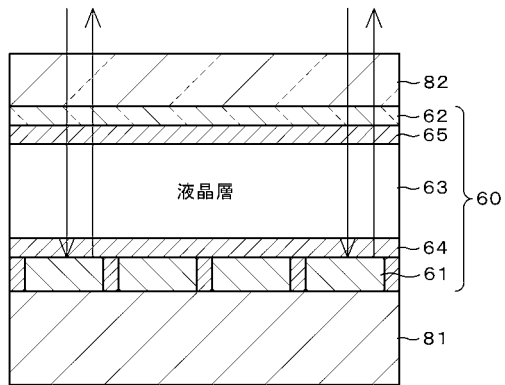


図 4 B



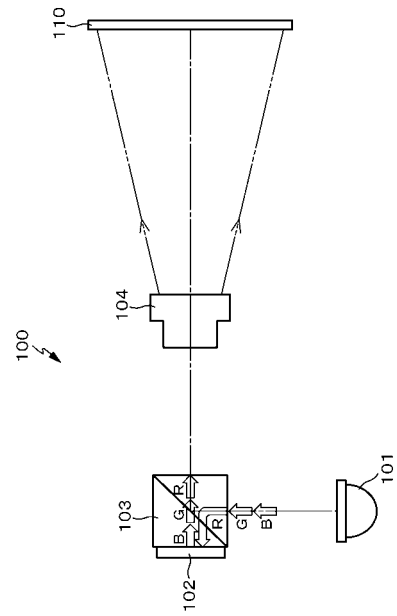
【 図 5 】

図 5



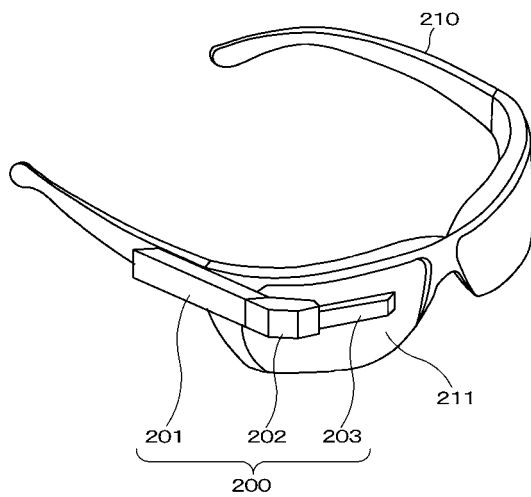
【 図 6 】

図 6



【 図 7 】

図 7



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2018/001042															
A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC																	
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. G09G3/36, G02F1/133, G09G3/20 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2018 Registered utility model specifications of Japan 1996-2018 Published registered utility model applications of Japan 1994-2018 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)																	
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 11-160676 A (HITACHI, LTD.) 18 June 1999, paragraphs [0001]-[0069], fig. 1-18 & US 6456267 B1 columns 1-14, fig. 1-18</td> <td>1, 7</td> </tr> <tr> <td>Y</td> <td>JP 2002-82659 A (VICTOR COMPANY OF JAPAN, LTD.) 22 March 2002, paragraph [0038] (Family: none)</td> <td>2-6</td> </tr> <tr> <td>Y</td> <td>JP 2001-188217 A (SHARP CORP.) 10 July 2001, paragraphs [0037]-[0058], fig. 1-10 & US 6864871 B1 column 9, line 52 to column 13, line 27, fig. 1-10B & CN 1305181 A</td> <td>2</td> </tr> <tr> <td>Y</td> <td></td> <td>3, 4</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	JP 11-160676 A (HITACHI, LTD.) 18 June 1999, paragraphs [0001]-[0069], fig. 1-18 & US 6456267 B1 columns 1-14, fig. 1-18	1, 7	Y	JP 2002-82659 A (VICTOR COMPANY OF JAPAN, LTD.) 22 March 2002, paragraph [0038] (Family: none)	2-6	Y	JP 2001-188217 A (SHARP CORP.) 10 July 2001, paragraphs [0037]-[0058], fig. 1-10 & US 6864871 B1 column 9, line 52 to column 13, line 27, fig. 1-10B & CN 1305181 A	2	Y		3, 4
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.															
X	JP 11-160676 A (HITACHI, LTD.) 18 June 1999, paragraphs [0001]-[0069], fig. 1-18 & US 6456267 B1 columns 1-14, fig. 1-18	1, 7															
Y	JP 2002-82659 A (VICTOR COMPANY OF JAPAN, LTD.) 22 March 2002, paragraph [0038] (Family: none)	2-6															
Y	JP 2001-188217 A (SHARP CORP.) 10 July 2001, paragraphs [0037]-[0058], fig. 1-10 & US 6864871 B1 column 9, line 52 to column 13, line 27, fig. 1-10B & CN 1305181 A	2															
Y		3, 4															
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.																	
<table border="0"> <tr> <td> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family													
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family																
Date of the actual completion of the international search 09 April 2018 (09.04.2018)		Date of mailing of the international search report 17 April 2018 (17.04.2018)															
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.															

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/001042

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-203627 A (HITACHI DISPLAYS, LTD.) 04 September 2008, paragraphs [0007]-[0008] & US 2008/0198110 A1 paragraphs [0019]-[0025] & CN 101251990 A	3, 4
Y	JP 2011-39310 A (VICTOR COMPANY OF JAPAN, LTD.) 24 February 2011, paragraphs [0002], [0023]-[0089], fig. 1-11 (Family: none)	5, 6
A	JP 6-149185 A (SHARP CORP.) 27 May 1994, paragraphs [0011]-[0020], fig. 1-2 (Family: none)	1-7
A	JP 5-119742 A (NEC CORP.) 18 May 1993, paragraphs [0001]-[0022], fig. 1-2 (Family: none)	1-7

国際調査報告		国際出願番号 PCT/J P 2 0 1 8 / 0 0 1 0 4 2	
A. 発明の属する分野の分類 (国際特許分類 (I P C)) Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (I P C)) Int.Cl. G09G3/36, G02F1/133, G09G3/20			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2018年 日本国実用新案登録公報 1996-2018年 日本国登録実用新案公報 1994-2018年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X Y	JP 11-160676 A (株式会社日立製作所) 1999.06.18, 段落[0001]-[0069], 図 1-18 & US 6456267 B1 第 1-14 欄, 図 1-18	1, 7 2-6	
Y	JP 2002-82659 A (日本ビクター株式会社) 2002.03.22, 段落[0038] (ファミリー なし)	2	
Y	JP 2001-188217 A (シャープ株式会社) 2001.07.10, 段落[0037]-[0058], 図 1-10 & US 6864871 B1 第 9 欄第 52 行-第 13 欄第 27 行, 図 1-10B & CN 1305181 A	3, 4	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 09.04.2018		国際調査報告の発送日 17.04.2018	
国際調査機関の名称及びあて先 日本国特許庁 (I S A / J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官 (権限のある職員) 越川 康弘 電話番号 03-3581-1101 内線 3273	

国際調査報告

国際出願番号 PCT/J P 2 0 1 8 / 0 0 1 0 4 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2008-203627 A (株式会社日立ディスプレイズ) 2008.09.04, 段落 [0007]-[0008] & US 2008/0198110 A1 段落[0019]-[0025] & CN 101251990 A	3, 4
Y	JP 2011-39310 A (日本ビクター株式会社) 2011.02.24, 段落 [0002], [0023]-[0089], 図 1-11 (ファミリーなし)	5, 6
A	JP 6-149185 A (シャープ株式会社) 1994.05.27, 段落[0011]-[0020], 図 1-2 (フ ァミリーなし)	1-7
A	JP 5-119742 A (日本電気株式会社) 1993.05.18, 段落[0001]-[0022], 図 1-2 (フ ァミリーなし)	1-7

フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 2 F 1/133 5 5 0

(81) 指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

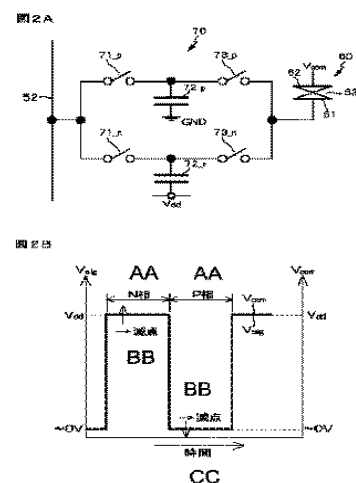
F ターム(参考) 5C006 AA16 AA22 AC21 AC25 AC26 AF44 AF45 BB16 BB28 BC03
 BC06 BC11 EB04 EC11 EC13 EC14 FA36
 5C080 AA10 BB05 CC03 DD07 DD28 EE29 FF11 FF12 JJ02 JJ03
 JJ04 JJ06 KK02 KK43 KK47

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶显示器及电子设备		
公开(公告)号	JPWO2018159120A1	公开(公告)日	2019-12-26
申请号	JP2019502493	申请日	2018-01-16
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	甘利浩一		
发明人	甘利 浩一		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G09G3/20.621B G09G3/20.624D G09G3/20.624B G09G3/20.612E G02F1/133.550		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZA19 2H193/ZB09 2H193/ZC16 2H193/ZC24 2H193/ZD23 2H193/ZQ06 2H193/ZQ11 2H193/ZR03 2H193/ZR04 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC25 5C006/AC26 5C006/AF44 5C006/AF45 5C006/BB16 5C006/BB28 5C006/BC03 5C006/BC06 5C006/BC11 5C006/EB04 5C006/EC11 5C006/EC13 5C006/EC14 5C006/FA36 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD07 5C080/DD28 5C080/EE29 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK43 5C080/KK47		
代理人(译)	山本隆久 吉井正明		
优先权	2017040037 2017-03-03 JP		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示装置具有：像素电极；与该像素电极相对的对置电极；以及在该像素电极与对置电极之间夹有液晶层的液晶部；以及极性周期性变化的正极性图像。液晶驱动电路单元，其具有分别保持负极性的信号和视频信号的两种类型的存储电容器，以及将两种类型的存储电容器的保持电压交替地施加到液晶单元的像素电极的液晶驱动电路单元变得镇定。将极性与正视频信号和负视频信号同步地周期性地反转的公共电压施加到所有像素的公共电极。施加不同极性的电势。



AA Phase
BB Dark spot
CC Time