

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5538765号
(P5538765)

(45) 発行日 平成26年7月2日 (2014.7.2)

(24) 登録日 平成26年5月9日 (2014.5.9)

(51) Int. Cl.

F I

G O 2 F 1/133 (2006.01)

G O 2 F 1/133 5 7 5

G O 9 G 3/36 (2006.01)

G O 2 F 1/133 5 5 0

G O 9 G 3/20 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 6 2 2 E

G O 9 G 3/20 6 2 3 R

請求項の数 6 (全 10 頁) 最終頁に続く

(21) 出願番号 特願2009-172261 (P2009-172261)
 (22) 出願日 平成21年7月23日 (2009.7.23)
 (65) 公開番号 特開2011-27915 (P2011-27915A)
 (43) 公開日 平成23年2月10日 (2011.2.10)
 審査請求日 平成24年6月29日 (2012.6.29)

(73) 特許権者 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (73) 特許権者 506087819
 パナソニック液晶ディスプレイ株式会社
 兵庫県姫路市飾磨区妻鹿日田町1-6
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 横 正博
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 (72) 発明者 佐藤 秀夫
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

液晶組成物の配向を制御することにより表示を行う液晶表示装置において、
 階調電圧に基づく電圧が印加される、複数の画素電極と、
 前記複数の画素電極と同一の基板に配置され、前記複数の画素電極と組み合わせられることにより、液晶組成物を配向させるための電界を形成させる一つの共通電極と、
 前記複数の画素電極の各々に接続され、階調電圧を印加させるためのスイッチである画素トランジスタと、
 前記画素トランジスタに接続され、前記階調電圧が印加されるデータ信号線と、
 前記共通電極及び前記データ信号線とを導通させるためのスイッチであるイコライズトランジスタと、
 前記画素トランジスタのゲート線に順次信号を印加するシフトレジスタと、を備え、
 前記イコライズトランジスタは、前記共通電極の極性が反転する周期で、前記共通電極及び前記データ信号線を導通させるように動作し、
 前記シフトレジスタは、第2のクロック信号により印加された電圧が第1のクロック信号により昇圧される第1のノードと、前記第2のクロック信号が入力される第2のノードとの間の電位差を緩和するダンパとなるトランジスタを有する、ことを特徴とする液晶表示装置。

【請求項2】

前記第1のノードにはクロック信号の振幅の2倍の電圧が印加される、ことを特徴とする

10

20

る請求項 1 に記載の液晶表示装置。

【請求項 3】

前記ダンパとなるトランジスタは、複数連続して配置される、ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

液晶表示パネルと、該液晶表示パネルを駆動する駆動回路を有する液晶表示装置において、

液晶表示パネルは、

複数の画素電極と、共通電極と、

前記複数の画素電極の各々に接続され、階調電圧を印加させるためのスイッチである画素トランジスタと、

前記画素トランジスタに接続され、前記階調電圧が印加されるデータ信号線と、

前記共通電極及び前記データ信号線とを導通させるためのスイッチであるイコライズトランジスタと、

前記画素トランジスタのゲート線に走査信号を供給するシフトレジスタとを備え、

前記イコライズトランジスタは、前記共通電極及び前記データ信号線を導通させるように動作し、

前記シフトレジスタには、クロック信号が入力し、該クロック信号は前記シフトレジスタから前記走査信号として出力し、前記シフトレジスタは、第 2 のクロック信号により印加された電圧が第 1 のクロック信号により昇圧される第 1 のノードと、前記第 2 のクロック信号が入力される第 2 のノードとの間の電位差を緩和するダンパとなるトランジスタを有する、ことを特徴とする液晶表示装置。

【請求項 5】

前記第 1 のノードにはクロック信号の振幅の 2 倍の電圧が印加される、ことを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記ダンパとなるトランジスタは、複数連続して配置される、ことを特徴とする請求項 4 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に駆動回路を内蔵する液晶表示パネルを有する液晶表示装置に関する。

【背景技術】

【0002】

コンピュータ等の情報通信端末やテレビ受像機の表示装置の 1 つとして、液晶表示装置が広く用いられている。液晶表示装置は、薄膜トランジスタ基板（以下、「TFT (Thin Film Transistor) 基板」という。）と、カラーフィルタ基板との間に封じ込められた液晶組成物の配向を制御することにより、光の透過度合いを変化させて、表示させる画像を制御する装置である。

【0003】

この液晶組成物の配向を変えるためには、基板に備えられた電極へ印加する電圧を制御して、基板間の電界を変化させる必要があるが、印加する電圧の極性に偏りがある場合には液晶パネルの短寿命化を招くため、極性を反転させながら駆動する、いわゆる反転駆動により表示画像の制御を行っている。この反転駆動によれば、階調電圧を保持する画素電極と、画素電極と組み合わせられて電界を形成する共通電極とが、交互に正極性及び負極性を繰り返すこととなる。すなわち、各共通電極線には、正極性及び負極性が交互に印加されることとなる（特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-309902号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

一方、このような共通電極線への電圧を印加するためのドライバ回路は、液晶表示装置の液晶パネルの面積に対して表示面積を広くする、いわゆる狭額縁化等への対応のため、回路規模の縮小が求められている。

【0006】

本発明は、上述の事情を鑑みてしたものであり、ドライバ回路の回路規模を縮小することができる液晶表示装置を提供することを目的とする。

10

【課題を解決するための手段】

【0007】

本発明の液晶表示装置は、液晶組成物の配向を制御することにより表示を行う液晶表示装置において、階調電圧に基づく電圧が印加される、複数の画素電極と、前記複数の画素電極と同一の基板に配置され、前記複数の画素電極と組み合わせられることにより、液晶組成物を配向させるための電界を形成させる一つの共通電極と、前記複数の画素電極の各々に接続され、階調電圧を印加させるためのスイッチである画素トランジスタと、前記画素トランジスタに接続され、前記階調電圧が印加されるデータ信号線と、前記共通電極及び前記データ信号線とを導通させるためのスイッチであるイコライズトランジスタと、前記画素トランジスタのゲート線に順次信号を印加するシフトレジスタと、を備え、前記イコライズトランジスタは、前記共通電極の極性が反転する周期で、前記共通電極及び前記データ信号線を導通させるように動作し、前記シフトレジスタは、電位差を緩和するダンパとなるトランジスタを有する、ことを特徴とする液晶表示装置である。

20

【0008】

また、本発明の液晶表示装置は、前記シフトレジスタにはクロック信号が入力し、前記ダンパとなるトランジスタは、クロック信号の2倍の電圧が印加されるノードと、クロック信号が入力されるノードとの間に配置される、とすることができる。

【0009】

また、本発明の液晶表示装置は、前記ダンパとなるトランジスタは、複数連続して配置される、とすることができる。

30

【0010】

本発明の液晶表示装置は、液晶表示パネルと、該液晶表示パネルを駆動する駆動回路を有する液晶表示装置において、液晶表示パネルは、複数の画素電極と、共通電極と、前記複数の画素電極の各々に接続され、階調電圧を印加させるためのスイッチである画素トランジスタと、前記画素トランジスタに接続され、前記階調電圧が印加されるデータ信号線と、前記共通電極及び前記データ信号線とを導通させるためのスイッチであるイコライズトランジスタと、前記画素トランジスタのゲート線に走査信号を供給するシフトレジスタとを備え、前記イコライズトランジスタは、前記共通電極及び前記データ信号線を導通させるように動作し、前記シフトレジスタには、クロック信号が入力し、該クロック信号は前記シフトレジスタから前記走査信号として出力し、前記シフトレジスタは、電位差を緩和するトランジスタを有する、ことを特徴とする液晶表示装置である。

40

【図面の簡単な説明】

【0011】

【図1】本発明の一実施形態に係る液晶表示装置を概略的に示す図である。

【図2】図1の液晶表示パネルの構成を示す図である。

【図3】図2のTFT基板の回路について概略的に示す図である。

【図4】図3の各信号の変化の様子を表したタイミングチャートである。

【図5】垂直駆動回路の様子を概略的に示す図である。

【図6】図5の垂直駆動回路の動作の様子を表すタイミングチャートである。

50

【図7】イコライズスイッチのトランジスタの構成を示す図である。

【図8】図7のA-A線における断面図である。

【発明を実施するための形態】

【0012】

以下、本発明の実施形態について、図面を参照しつつ説明する。なお、図面において、同一又は同等の要素には同一の符号を付し、重複する説明を省略する。

【0013】

図1には、本発明の一実施形態に係る液晶表示装置100が概略的に示されている。この図に示されるように、液晶表示装置100は、上フレーム110及び下フレーム120に挟まれるように固定された液晶表示パネル200及び不図示のバックライト装置等から構成されている。

10

【0014】

図2には、図1の液晶表示パネル200の構成が示されている。液晶表示パネル200は、TFT基板230とカラーフィルタ基板220の2枚の基板を有し、これらの基板の間には液晶組成物が封止されている。液晶表示パネル200は、TFT基板230に、後述する画素電極305及び共通電極307を共に有する横電界方式、いわゆるIPS (In Plane Switching) 方式の液晶パネルである。TFT基板230には、垂直駆動回路240により制御される走査信号線 $X_1 \sim X_n$ 、及び駆動IC (Integrated Circuit) 250により制御されるデータ信号線 $Y_1 \sim Y_m$ が張り巡らされ、これらの信号線は、液晶表示装置100の画素を形成している。なお、液晶表示パネル200は、その表示の解像度に対応する数の画素を有するが、図が煩雑になるのを避けるため、図2では簡略化して示している。

20

【0015】

図3は、TFT基板230の回路について概略的に示す図である。各画素は、画素回路301を有し、画素回路301は、走査信号線 X_1 がゲートに接続され、データ信号線 Y_1 がドレインに接続された薄膜トランジスタ303と、薄膜トランジスタ303のソース側に接続された画素電極305と、表示領域に平面上に広がる板状の共通電極307とにより構成されている。共通電極307は、平面的に広がる板状の透明電極であるが、図の画素回路301内では、回路の動作が説明できるように、コンデンサ309の一方の電極として記載している。

30

【0016】

駆動IC250から延びるデータ信号線 $Y_1 \sim Y_m$ のそれぞれには、赤(R)、緑(G)及び青(B)の色ごとにRGBスイッチ311が設けられており、ある一色の画素についての階調電圧が、同時に各データ信号線に印加される。更に、データ信号線 $Y_1 \sim Y_m$ のそれぞれには、イコライズスイッチ313が設けられており、これにより共通電極307とデータ信号線 $Y_1 \sim Y_m$ とが接続される。

【0017】

垂直駆動回路240は、駆動IC250から出力されるクロック信号GCK1及びGCK2を含む制御信号電圧Vcontにより駆動される。駆動IC250は、制御信号電圧Vcontの他に、共通電極307へ印加する共通電極電圧Vcom、データ信号電圧Vsig、RGBスイッチ311それぞれへのゲート信号であるRスイッチ信号電圧Vr、Gスイッチ信号電圧Vg及びBスイッチ信号電圧Vb、並びにイコライズスイッチ313のゲート信号線であるイコライズスイッチ信号線315にイコライズスイッチ信号電圧Veqを出力している。

40

【0018】

図4は、走査信号線 X_1 及びデータ信号線 $Y_1 \sim Y_3$ で特定される3つの画素における、各信号の変化の様子を表したタイミングチャートである。ここで、 VX_1 は、走査信号線 X_1 の電圧を表し、 $VY_1 \sim VY_3$ はそれぞれ、赤(R)、緑(G)及び青(B)のデータ信号線 $Y_1 \sim Y_3$ の電圧を表している。ここで、このTFT基板230の動作は、ライン反転駆動とし、このタイミングチャートは、ノーマリブラックにおいて、全白表示時

50

の動作を表している。また、タイミングチャート内の点線は、イコライズスイッチ 3 1 3 がない場合の信号の動作について示している。

【0019】

図4のタイミングチャートの時刻 t_0 では、RGBスイッチ 3 1 1 の各スイッチ信号電圧 V_r 、 V_g 及び V_b はローレベルであり、イコライズスイッチ信号電圧 V_{eq} もローレベルであるため、データ信号線 $Y_1 \sim Y_3$ は、フローティング状態にある。時刻 t_2 において、共通電極電圧 V_{com} が、反転駆動のために、正極性から負極性の電位 V_{comL} に切り替わると同時に、イコライズスイッチ信号電圧 V_{eq} をハイレベルとし、共通電極 3 0 7 とデータ信号線 $Y_1 \sim Y_3$ を導通させることにより、データ信号線の電圧 $V_{Y_1} \sim V_{Y_3}$ を共通電極電圧 V_{com} となるようにしている。

10

【0020】

次に時刻 t_3 において、走査信号線 X_1 の電圧 V_{X_1} をハイレベルとして、階調電圧を印加する行を選択し、時刻 t_4 で、イコライズスイッチ信号電圧 V_{eq} をローレベルとして、イコライズスイッチ 3 1 3 をOFFする。次に、時刻 t_5 において、データ信号電圧 V_{sig} が赤色の階調電圧 V_{sigH} となると共に、Rスイッチ信号電圧 V_r がハイレベルとなることにより、階調電圧 V_{sigH} はデータ信号線 Y_1 に印加される。このとき、走査信号線 X_1 の電圧 V_{X_1} がハイレベルであることから、走査信号線 X_1 に接続する薄膜トランジスタ 3 0 3 は導通状態となり、階調電圧 V_{sigH} が画素電極 3 0 5 に書き込まれる。時刻 t_6 において、Rスイッチ信号電圧 V_r がローレベルとなることにより、コンデンサ 3 0 9 には、共通電極電圧 V_{com} とデータ信号電圧 V_{sig} との電位差 ($V_{sigH} - V_{comL}$) が保持され、この電位差により生じる電界により液晶組成物の配向が調整され、赤色の明るさが制御される。

20

【0021】

また、データ信号線 Y_1 についても電圧 V_{Y_1} が保持されるが、共通電極 3 0 7 に対しては、データ信号線 Y_1 は共通電極電圧 V_{com} と重なっていることからコンデンサ 3 0 9 と同様に電位差 ($V_{sigH} - V_{comL}$) が保持される。

【0022】

ここで、時刻 t_2 においてイコライズスイッチ 3 1 3 が動作しない場合には、時刻 t_2 において、共通電極電圧 V_{com} が、反転駆動のために、正極性から負極性の電位 V_{comL} に切り替わるとデータ信号線 $Y_1 \sim Y_3$ はフローティング状態であることにより、コンデンサ 3 0 9 と同様の電位差が維持され、電圧 V_{Y_1} は、図4の点線に示されるように大きく下方に移動するため、データ信号線 Y_1 の階調電圧 V_{sigH} に引き上げるための負荷は大きくなる。しかしながら、時刻 t_2 におけるイコライズスイッチ 3 1 3 の動作により、共通電極 3 0 7 とデータ信号線 Y_1 とが同電位となるため、データ信号線 Y_1 の電位を階調電圧 V_{sigH} にするための負荷は軽減されている。

30

【0023】

なお、時刻 t_2 において、走査信号線 X_1 がローレベルの状態、画素電極 3 0 5 がフローティングの状態、共通電極電圧 V_{com} が、反転駆動のために、正極性から負極性の電位 V_{comL} に切り替わると、画素電極 3 0 5 の電位もデータ線 Y_1 の電圧 V_{Y_1} と同様に大きく下方に移動する。そのため、薄膜トランジスタ 3 0 3 のオフ状態を維持するよう、走査信号線 X_1 の電圧 V_{X_1} のローレベルは低下した画素電極 3 0 5 の電圧よりも十分に低い必要が生じる。そのため、共通電極電圧 V_{com} を反転駆動するためには、走査信号線 X_1 の電圧 V_{X_1} のローレベルとハイレベルの電位差を大きくとらなければいけないといった問題が生じる。

40

【0024】

また、図4の時刻 t_5 の V_{Y_2} 及び V_{Y_3} の動きに見られるように、 V_{Y_1} への階調電圧 V_{sigH} の印加は、他の配線（例えば、 V_{Y_2} 及び V_{Y_3} ）のノイズの原因となるが、イコライズスイッチ 3 1 3 による導通がない場合には、 V_{Y_1} に更に大きな電位の変化が生じるため、図4の点線に示されるように、 V_{Y_2} 及び V_{Y_3} で発生するノイズは大きくなる。しかしながら、イコライズスイッチ 3 1 3 の動作により、共通電極 3 0 7 とデータ信

50

号線 Y_1 とが同電位となるため、 V_{Y_1} の電位の変化は小さく、共通電極や、 V_{Y_2} 及び V_{Y_3} 等の他の配線に与える影響は小さい。

【0025】

引き続き、時刻 t_7 において、データ信号電圧 V_{sig} が緑色の階調電圧 V_{sigH} となると共に、G スイッチ信号電圧 V_g がハイレベルとなることにより、階調電圧 V_{sigH} はデータ信号線 Y_2 に印加される。時刻 t_8 において、G スイッチ信号電圧 V_g がローレベルとなることにより、コンデンサ 309 には、共通電極電圧 V_{com} とデータ信号電圧 V_{sig} との電位差 ($V_{sigH} - V_{comL}$) が保持され、この電位差により生じる電界により液晶組成物の配向が調整され、緑色の明るさが制御される。

【0026】

時刻 t_9 から時刻 t_{10} においても、同様に、時刻 t_9 において、データ信号電圧 V_{sig} が青色の階調電圧 V_{sigH} となると共に、B スイッチ信号電圧 V_b をハイレベルとなることにより、階調電圧 V_{sigH} はデータ信号線 Y_3 に印加される。時刻 t_{10} において、B スイッチ信号電圧 V_b がローレベルとなることにより、コンデンサ 309 には、共通電極電圧 V_{com} とデータ信号電圧 V_{sig} との電位差 ($V_{sigH} - V_{comL}$) が保持され、この電位差により生じる電界により液晶組成物の配向が調整され、青色の明るさが制御される。

【0027】

時刻 t_{11} 以降においても、共通電極電圧 V_{com} が、データ信号電圧 V_{sig} に対し正極性の電位 V_{comH} となり、データ信号電圧 V_{sig} は、共通電極電圧 V_{com} に対し、負極性の階調電圧 V_{sigL} となる他は同様の動作となる。

【0028】

図5には、垂直駆動回路240の様子が概略的に示されている。垂直駆動回路240は、2つのクロック信号 GCK_1 及び GCK_2 により動作するシフトレジスタである。図5は、垂直駆動回路240のうち、走査信号線 X_i 及び X_{i+1} へ出力する部分が示されている。なお、符号 T はトランジスタを示し、符号 N はノードを示す。

【0029】

図6は、図5の垂直駆動回路240の動作の様子を表すタイミングチャートである。以下、図5に示された垂直駆動回路240の動作について、図6のタイミングチャートを用いて説明する。

【0030】

まず、 X_i の出力がされていないときは、上位側からの信号により、ノード N_{13} がハイレベルとなっている。ノード N_{13} のハイレベルにより、トランジスタ T_{18} が導通し、フローティングであったノード N_{11} は、ローレベル (V_{SS}) となる。ノード N_{11} がローレベルであるため、トランジスタ T_{17} は非導通となり、ローレベル (V_{SS}) とノード N_{14} は接続されない。また、クロック信号 GCK_2 により、トランジスタ T_{14} 及び T_{15} を介して N_{15} に電荷が充電され、引き続き、クロック信号 GCK_1 がハイレベルとなることにより、ノード N_{14} はハイレベルとなる (チャージポンプ)。これにより、ノード N_{14} はノード N_{11} がローレベルの間、安定してハイレベルを維持する。

【0031】

ここでノード N_{15} は、最大クロック振幅の2倍にまで昇圧されるため、ゲート電圧を V_{DD} に固定されたトランジスタ T_{15} により、トランジスタ T_{14} にノード N_{15} の電圧が直接かかるのを緩和し安定動作させると共に、トランジスタ T_{15} 自体もトランジスタを2つ用いるダブルゲート構成とし高耐圧化している。

【0032】

次に、 X_i の出力がなされる場合について説明すると、まず、走査信号線 X_{i-2} の立ち上がりで、ノード N_{13} はローレベルとなり、次に、走査信号線 X_{i-1} の出力により、ノード N_{11} 及び N_{12} はハイレベルとなる。ノード N_{13} がローレベルとなることにより、トランジスタ T_{18} は非導通となり、ノード N_{11} がハイレベルとなることにより、トランジスタ T_{17} が導通し、ノード N_{14} はローレベル (V_{SS}) となり、トランジスタ T_{19} は非導通となる。これにより、走査信号線 X_i には、トランジスタ T_{11} に接続され

10

20

30

40

50

たクロック信号GCK1が出力されると共に、この信号を、次段の回路のノードN21及びN22に、転送ダイオードトランジスタT13を介し、転送する。このときノードN12は、ブートストラップ動作により、初期の充電電圧とクロック振幅の分だけ昇圧されるため、 X_i にはクロック信号GCK1が減衰することなく出力される。

【0033】

ここで、ノードN12にはクロック振幅の2倍近い高電圧がかかるため、ノードN12とノードN11との間のトランジスタT12により、ノードN11の過度な昇圧を防ぎ、トランジスタT18のソース・ドレイン間のリークを防いでいる。引き続き、ノードN11がハイレベルからローレベルに変化した際には、ノードN14がローレベルのままの状態であるため、次段の回路の走査信号線 X_{i+1} の出力からトランジスタT110を導通させ、走査信号線 X_i の出力をローレベル(VSS)に固定している。

10

【0034】

図4を用いて説明したように、共通電極電圧Vcomを反転駆動するためには、走査信号線 X_1 の電圧 VX_1 のローレベルとハイレベルの電位差を大きくとらなければいけない。そのために、トランジスタT11に接続され、走査信号線 X_i に出力するクロック信号GCK1は、ローレベルとハイレベルの電位差が大きな信号、すなわち、振幅の大きなクロックとなる。

【0035】

従って、最大クロック振幅の2倍にまで昇圧されるノードN15の電圧は特に高電圧となるため、トランジスタT14にノードN15の電圧が直接かかるのを緩和するようダンパ(緩和素子)としてゲート電圧をVDDに固定されたトランジスタT15を設けることが有効である。

20

【0036】

図7は、イコライズスイッチ313のトランジスタの構成を概略的に示す図である。図8は、図7のA-A線における断面図である。これらの図に示されるように、イコライズスイッチ313を構成するトランジスタは、ガラス基板401と、ソース・ドレイン線の一方であるデータ信号線 Y_1 及び Y_2 と、ソース・ドレイン線の他方である電極407と、ソース・ドレイン間に配設された半導体膜404と、イコライズスイッチ信号線315に接続されたゲート信号線406と、共通電極307と、電極407と共通電極307とをスルーホール413を利用して接続する電極膜412と、により構成されている。これにより、イコライズスイッチ信号電圧 V_{eq} がハイレベルとなった際には、ゲート信号線406がハイレベルとなり、データ信号線 Y_1 及び Y_2 と、電極407及び共通電極307とが導通する。

30

【0037】

以上説明したように、本実施形態の液晶表示装置においては、表示領域内の画素電極305に対向する電極を1つの共通電極307としているため、共通電極の電位を制御するドライバ回路の回路規模を小さくすることができる。

【0038】

また、1つの共通電極307とした場合であっても、イコライズスイッチ313により、データ信号線 $Y_1 \sim Y_m$ と共通電極307を同電位にし、階調電圧印加時の電圧変動を小さくしているため、電力負荷を低減できると共に、他の信号線へのノイズを低減することができる。

40

【0039】

また、垂直駆動回路240を高耐圧化しているため、走査信号線 $X_1 \sim X_n$ に安定した信号を送ることができる。

【0040】

なお、本実施形態においては、トランジスタT15及びトランジスタT12を高耐圧化のためのトランジスタとして用いたが、高電圧がかかる恐れあるどの位置に配置されていてもよい。

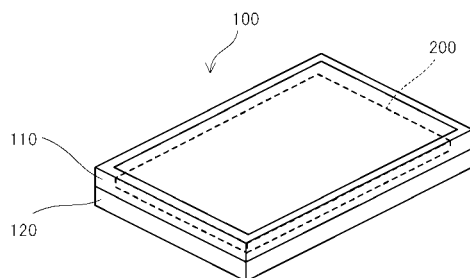
【符号の説明】

50

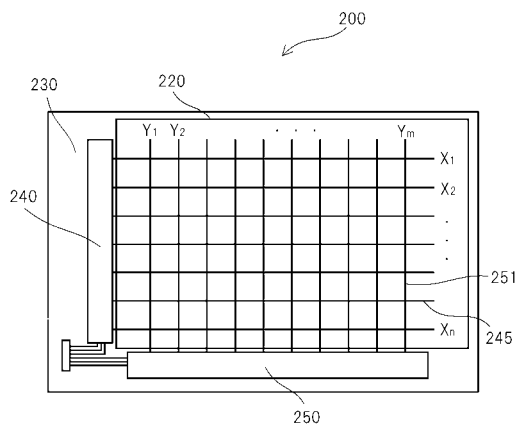
【0041】

100 液晶表示装置、110 上フレーム、120 下フレーム、200 液晶表示パネル、220 カラーフィルタ基板、230 TFT基板、240 垂直駆動回路、250 駆動IC、301 画素回路、303 薄膜トランジスタ、305 画素電極、307 共通電極、309 コンデンサ、311 RGBスイッチ、313 イコライズスイッチ、315 イコライズスイッチ信号線、401 ガラス基板、404 半導体膜、406 ゲート信号線、407 電極、412 電極膜、413 スルーホール。

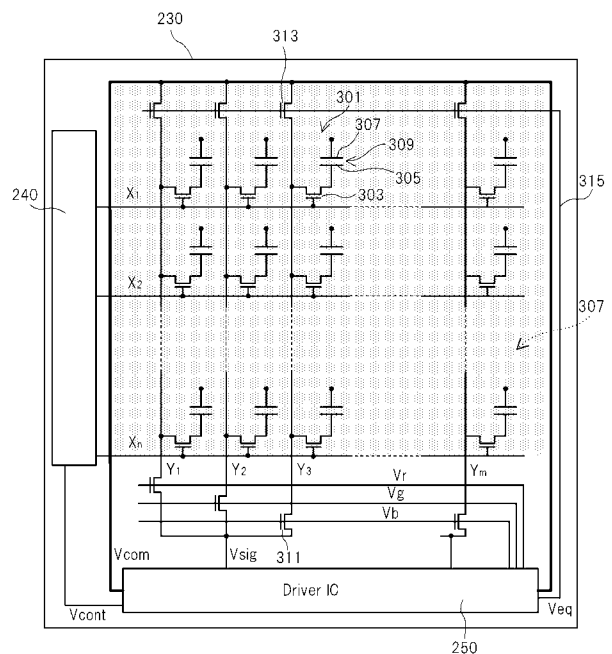
【図1】



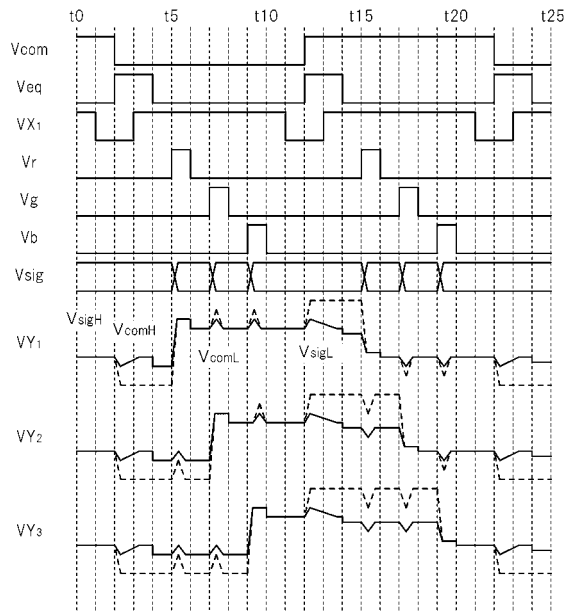
【図2】



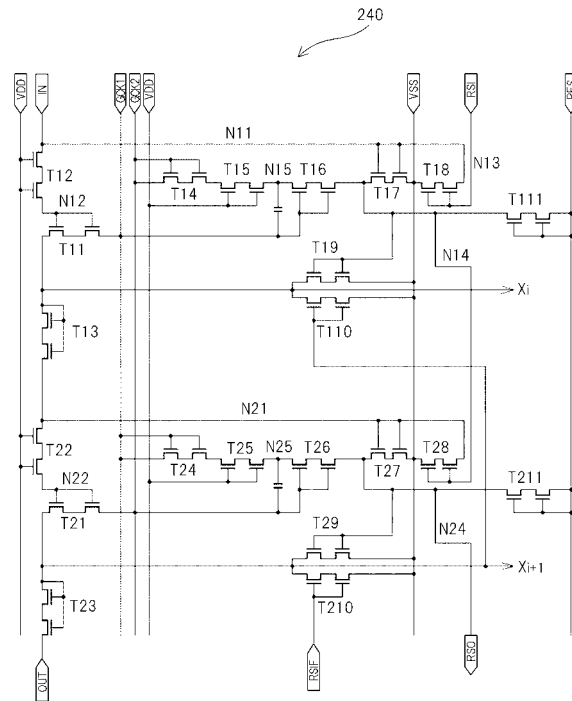
【図3】



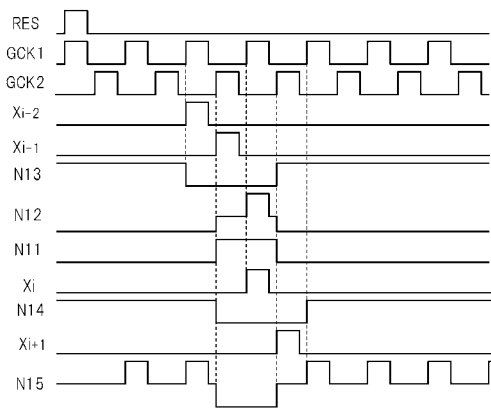
【図 4】



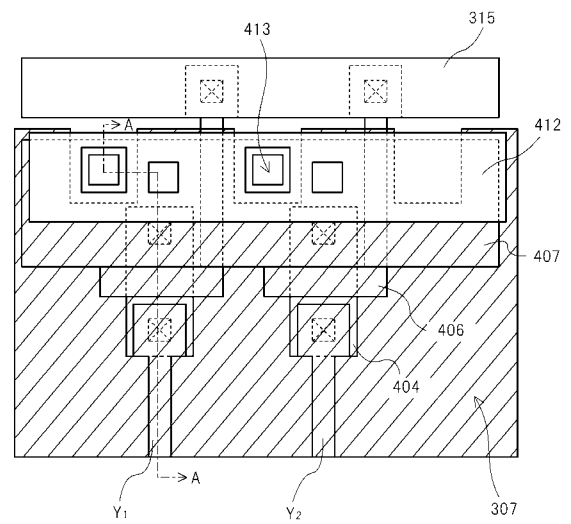
【図 5】



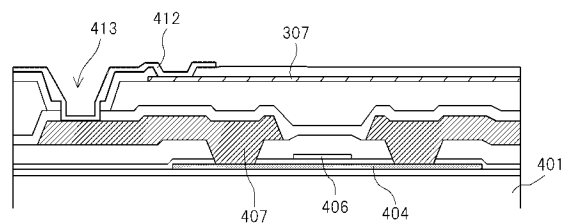
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 2 G
G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 4 C

(72)発明者 阿部 裕行

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

審査官 小濱 健太

(56)参考文献 特開 2 0 0 2 - 0 5 5 3 2 3 (J P, A)

特開 2 0 0 5 - 3 0 0 9 4 8 (J P, A)

特開 2 0 0 0 - 1 4 7 4 5 6 (J P, A)

特開 2 0 0 8 - 2 6 8 3 9 5 (J P, A)

特開 2 0 0 8 - 3 0 9 9 0 2 (J P, A)

特開 2 0 0 8 - 0 1 5 4 0 1 (J P, A)

特開 2 0 0 8 - 0 5 8 5 7 1 (J P, A)

(58)調査した分野(Int.Cl., D B名)

G 0 2 F 1 / 1 3 3

G 0 9 G 3 / 2 0

G 0 9 G 3 / 3 6

专利名称(译)	液晶表示装置		
公开(公告)号	JP5538765B2	公开(公告)日	2014-07-02
申请号	JP2009172261	申请日	2009-07-23
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	有限公司日本显示器 松下液晶显示器有限公司		
[标]发明人	榎正博 佐藤秀夫 阿部裕行		
发明人	榎 正博 佐藤 秀夫 阿部 裕行		
IPC分类号	G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G02F1/13306 G09G3/3655 G09G3/3677 G09G2310/0286 G09G2310/0297 G09G2310/08		
FI分类号	G02F1/133.575 G02F1/133.550 G09G3/36 G09G3/20.622.E G09G3/20.623.R G09G3/20.641.C G09G3/20.621.B G09G3/20.623.D G09G3/20.622.G G09G3/20.623.X G09G3/20.623.C G09G3/20.622.D G09G3/20.624.C		
F-TERM分类号	2H193/ZA04 2H193/ZC15 2H193/ZC24 2H193/ZD13 2H193/ZD23 2H193/ZD31 2H193/ZF22 2H193/ZF32 2H193/ZF34 2H193/ZF35 2H193/ZG02 2H193/ZG22 2H193/ZQ16 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC22 5C006/AC24 5C006/AC27 5C006/AF42 5C006/AF43 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC06 5C006/BC13 5C006/BC20 5C006/BC23 5C006/BF03 5C006/BF11 5C006/BF24 5C006/BF34 5C006/BF37 5C006/BF46 5C006/EB05 5C006/FA31 5C006/FA33 5C006/FA41 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD10 5C080/DD12 5C080/DD19 5C080/DD22 5C080/DD25 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF09 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
其他公开文献	JP2011027915A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够减小驱动电路的电路规模的液晶显示装置。解决方案：液晶显示装置的TFT基板在每个像素中包括像素电路301。像素电路301包括薄膜晶体管303，连接到薄膜晶体管303的源极侧的像素电极305，以及公共电极307，公共电极307是在平面形状的显示区域中延伸的一个板状透明电极。垂直驱动电路240包括晶体管，该晶体管由包括来自驱动IC 250的时钟信号的控制信号电压Vcont驱动，并构成用于高电压的阻尼器。驱动IC 250将均衡开关信号电压Veq输出到均衡开关313，均衡开关313将公共电极307连接到数据信号线Y 1 到Y m。

