

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5284535号
(P5284535)

(45) 発行日 平成25年9月11日 (2013.9.11)

(24) 登録日 平成25年6月7日 (2013.6.7)

(51) Int. Cl.

F I

GO2F 1/133 (2006.01)
 GO2F 1/1343 (2006.01)
 GO2F 1/1368 (2006.01)
 GO2F 1/1335 (2006.01)
 GO9G 3/36 (2006.01)

GO2F 1/133 575
 GO2F 1/133 550
 GO2F 1/133 510
 GO2F 1/1343
 GO2F 1/1368

請求項の数 6 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2012-501863 (P2012-501863)
 (86) (22) 出願日 平成23年2月24日 (2011.2.24)
 (86) 国際出願番号 PCT/JP2011/054185
 (87) 国際公開番号 W02011/105514
 (87) 国際公開日 平成23年9月1日 (2011.9.1)
 審査請求日 平成24年9月6日 (2012.9.6)
 (31) 優先権主張番号 特願2010-42311 (P2010-42311)
 (32) 優先日 平成22年2月26日 (2010.2.26)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 100101683
 弁理士 奥田 誠司
 (74) 代理人 100155000
 弁理士 喜多 修市
 (74) 代理人 100139930
 弁理士 山下 亮司
 (74) 代理人 100125922
 弁理士 三宅 章子
 (72) 発明者 北山 雅江
 大阪府大阪市阿倍野区長池町2番2号
 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

行および列を有するマトリクス状に配列された複数の画素であって、前記複数の画素のそれぞれは、列方向に配列された第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素の一方は、少なくともある階調において他方よりも高い輝度を呈する明副画素であり、前記他方は暗副画素である、複数の画素を有し、

前記複数の画素は、複数のカラー表示画素を構成しており、前記複数のカラー表示画素のそれぞれは、行方向に配列された第1、第2、第3および第4画素を含む偶数個の画素を有し、

任意の画素の行において、前記明副画素を含む副画素の行は、前記第1、第2、第3および第4画素のそれぞれの明副画素を含み、

任意の画素の行において、互いに隣接する任意の2つのカラー表示画素における前記明副画素と前記暗副画素との列方向における配置は同一である液晶表示装置であって、

複数のソースバスラインであって、それぞれがある列の画素に関連付けられている複数のソースバスラインと、

複数のゲートバスラインであって、それぞれがある行の画素に関連付けられている複数のゲートバスラインと、

複数のTF Tであって、それぞれが前記複数の画素のそれぞれが有する第1副画素および第2副画素の一方に関連付けられている複数のTF Tと、

複数の第1CSバスラインであって、それぞれがある画素が有する前記第1副画素に関

10

20

連付けられている複数の第 1 C S バスラインとをさらに有し、

前記第 1 副画素は、第 1 副画素電極と、液晶層と、前記液晶層を介して前記第 1 副画素電極に対向する対向電極とによって形成された液晶容量、および、前記第 1 副画素電極に電氣的に接続された第 1 補助容量電極と、絶縁層と、前記絶縁層を介して前記第 1 補助容量電極に対向する第 1 補助容量対向電極とによって形成された第 1 補助容量を有し、

前記第 2 副画素は、第 2 副画素電極と、前記液晶層を介して前記第 2 副画素電極に対向する対向電極とによって形成された液晶容量を有し、

対応する前記第 1 C S バスラインを介して前記第 1 補助容量対向電極に供給される第 1 C S 信号電圧は、1 垂直走査期間よりも短い周期を有する振動電圧であって、最大振幅を規定する第 1 電位および第 2 電位と、前記第 1 電位と前記第 2 電位との間の第 3 電位を含む少なくとも 3 つの電位をとり、任意の行の画素に関連付けられた前記ゲートバスラインに供給されるゲート信号電圧がハイからローに切り替わる時、対応する前記第 1 C S バスラインに供給される前記第 1 C S 信号電圧は第 3 電位にある、液晶表示装置。

【請求項 2】

前記第 3 電位は、前記第 1 電位と前記第 2 電位の平均値である、請求項 1 に記載の液晶表示装置。

【請求項 3】

複数の第 2 C S バスラインであって、それぞれがある画素が有する前記第 2 副画素に関連付けられている複数の第 2 C S バスラインをさらに有し、

前記第 2 副画素は、前記第 2 副画素電極に電氣的に接続された第 2 補助容量電極と、絶縁層と、前記絶縁層を介して前記第 2 補助容量電極に対向する第 2 補助容量対向電極とによって形成された第 2 補助容量を有し、

対応する前記第 2 C S バスラインを介して前記第 2 補助容量対向電極に供給される第 2 C S 信号電圧は、1 垂直走査期間の間一定である、請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記第 2 C S 信号電圧は、前記対向電極に供給される対向電圧と等しい、請求項 3 に記載の液晶表示装置。

【請求項 5】

前記第 2 副画素は補助容量を有しない、請求項 1 または 2 に記載の液晶表示装置。

【請求項 6】

前記第 1、第 2、第 3 および第 4 画素は、黄画素、シアン画素、マゼンタ画素および白色画素のいずれかが 1 つと、赤画素、青画素および緑画素とを含む、請求項 1 から 5 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に画素分割構造を有し、互いに異なる色を表示する 4 種類以上の画素によってカラー表示を行う液晶表示装置に関する。

【背景技術】

【0002】

MVA (Multidomain Vertical Alignment) 型液晶表示装置は、TN 型液晶表示装置に比べて広い視野角特性を有するので、TV 用途等の液晶表示装置に広く利用されている (例えば、特許文献 1 および 2 参照)。

【0003】

MVA 型液晶表示装置では、垂直配向型液晶層を挟んで対向する一対の基板の液晶層側に、ドメイン規制構造 (配向規制構造ともいわれる。) を設けることによって、ディレクタの配向方向 (チルト方向) が異なる複数の液晶ドメインを形成する。ドメイン規制構造としては、電極に設けた開口部 (スリット) あるいは電極の液晶層側に形成された誘電体

10

20

30

40

50

突起（リブ）が用いられている。

【0004】

典型的には、一对の基板のそれぞれに、互いに直交する2つの方向に延びる直線状のドメイン規制構造が配置され、基板に垂直な方向からみたとき、一方の基板に形成されたドメイン規制構造と他方の基板に配置されたドメイン規制構造は、平行かつ交互に配置される。その結果、任意の画素の液晶層に電圧が印加されたときに、直線状のドメイン規制手段の間に、液晶分子が倒れる方位（液晶ドメインのディレクタの方位ともいう。）が互いに約90°異なる4つのドメインを形成する。典型的には、クロスニコルに配置された一对の偏光板の偏光軸（透過軸）に対して、液晶ドメインのディレクタの方位角が45°をなす4つの液晶ドメインが形成される。方位角の0°を一方の偏光板の偏光軸の方向（例えば表示面の水平方向）とし、反時計回りを正の方位とすると、4つの液晶ドメインのディレクタの方位角は、45°、135°、225°、315°となる。

10

【0005】

なお、本明細書における「画素」は、液晶表示装置が表示を行う最小単位を指し、カラー表示装置の場合は、個々の原色を表示する最小単位をいい、「ドット」と呼ばれることがある。典型的なカラー表示装置では、光の三原色である赤、緑および青を表示する3個の画素によって1つのカラー表示画素が構成されており、各画素の輝度を制御することによってカラー表示を行っている。

【0006】

最近、MVA型液晶表示装置のγ特性の視角依存性を改善するために、本出願人は、特許文献3に、1つの画素を明るさの異なる複数の副画素に分割することによりγ特性の視角依存性を改善することができる液晶表示装置および駆動方法を開示している。特に、ノーマリブラックモードの表示において、低階調の表示輝度が所定の輝度よりも高くなる（白っぽくなる）というγ特性の視角依存性を改善することができる。本明細書においてこのような表示あるいは駆動を、面積階調表示、面積階調駆動、マルチ画素表示またはマルチ画素駆動などと呼ぶことがある。

20

【0007】

近年、液晶表示装置の表示可能な色の範囲（「色再現範囲」と呼ばれる。）を広くするために、表示に用いる原色の数を増やす手法が提案されている。例えば、赤（R）画素、緑（G）画素および青（B）画素に加えて、少なくとも他の1色の画素（黄（Y）画素、シアン（C）画素、マゼンタ（M）画素、または白（W）画素）によって構成されるカラー表示画素を備える液晶表示装置が開示されている。なお、白画素を追加した場合には、色再現範囲を広くすることはできないものの、表示輝度を高くすることができる。

30

【0008】

特許文献1から3の開示内容の全てを参考のために本明細書に援用する。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開平11-242225号公報（米国特許第6724452号明細書）

【特許文献2】特開2000-155317号公報（米国特許第6879364号明細書）

40

【特許文献3】特開2004-62146号公報（米国特許第6958791号明細書）

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明者が検討したところ、ストライプ配列の4原色カラー表示装置に、特許文献3に記載のマルチ画素駆動を行うと、行方向に平行な直線を表示したときに、直線の色がにじんで見えるという問題があることがわかった。

【0011】

特許文献3に記載されているマルチ画素駆動方法は、図7～10を参照して後述するよ

50

うに、2つの副画素に対応して設けられた互いに電氣的に独立な2つの補助容量に供給する補助容量対向電圧（「CS信号電圧」ともいう。）を異ならせることによって、2つの副画素の液晶層に印加される実効電圧を互いに異ならせている。具体的には、2つの副画素電極に所定の表示信号電圧が供給された後、TFTがオフ状態となり、副画素電極がソースバスラインから電氣的に切断された後に、各補助容量対向電圧が変化し、且つ、この補助容量対向電圧の変化量（変化方向、変化量の符号を含む）を2つの副画素に対して互いに異ならせることによって、2つの副画素の液晶層に印加される実効的な電圧を互いに異ならせている。

【0012】

このマルチ画素駆動方法においては、表示信号電圧の極性と、補助容量対向電圧の変化の方向との組み合わせによって、2つの副画素の内のいずれの副画素の液晶層に印加される実効的な電圧がより大きくなるかが決まる。そのため、明副画素と暗副画素とが列方向に配列された画素分割構造を有する液晶表示装置において、フリッカを防止するために、例えば1ドット反転駆動を行うと、画素の液晶層に印加される表示信号電圧の極性の配置に従って、明副画素が行方向に沿ってジグザグに配置される。すなわち、従来のR、GおよびBの3原色を用いる液晶表示装置において、行方向に互いに隣接する2つのカラー表示画素における画素の配列は、例えば、R（+）、G（-）、B（+）、R（-）、G（+）、B（-）となり、この極性に応じて、明副画素の列方向の位置は、例えば、R（上）、G（下）、B（上）、R（下）、G（上）、B（下）となる。従って、2つの画素内の上側にはR、BおよびGの明副画素が、下側にはG、RおよびBの明副画素が配置され、副画素によって構成される各行に3つの原色の明副画素が存在することになる。

【0013】

しかしながら、YとR、GおよびBの4原色を用いる液晶表示装置をマルチ画素駆動すると、行方向に互いに隣接する2つのカラー表示画素における画素の配列は、図9に示す様に、例えば、Y（+）、R（-）、G（+）、B（-）、Y（+）、R（-）、G（+）、B（-）となり、この極性に応じて、明副画素の列方向の位置は、例えば、Y（上）、R（下）、G（上）、B（下）、Y（上）、R（下）、G（上）、B（下）となる。そうすると、2つの画素内の上側にはYとGの明副画素が2つずつ、下側にはRとBの明副画素が2つずつ配置されることになる。そうすると、行方向に平行な、ある中間調の無彩色（灰色）の直線を表示すると、上端のエッジは、YとGの明副画素の影響で着色して見え、下端のエッジは、RとBの明副画素の影響で着色して見えることになる。白画素を追加した場合にも同様の問題がおこる。

【0014】

この問題は、4原色の場合に限られず、行方向に偶数個の原色画素を有するストライプ配列の液晶表示装置に共通の問題である。

【0015】

本発明は、上記問題を解決するためになされたものであり、その目的は、マルチ画素駆動を行っても、色のにじみの問題が発生しない、4以上の偶数個の原色画素によって構成されたカラー表示画素を有する液晶表示装置を提供することにある。

【課題を解決するための手段】

【0016】

本発明の液晶表示装置は、行および列を有するマトリクス状に配列された複数の画素であって、前記複数の画素のそれぞれは、列方向に配列された第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素の一方は、少なくともある階調において他方よりも高い輝度を呈する明副画素であり、前記他方は暗副画素である、複数の画素を有し、前記複数の画素は、複数のカラー表示画素を構成しており、前記複数のカラー表示画素のそれぞれは、行方向に配列された第1、第2、第3および第4画素を含む偶数個の画素を有し、任意の画素の行において、前記明副画素を含む副画素の行は、前記第1、第2、第3および第4画素のそれぞれの明副画素を含む。

【0017】

ある実施形態において、任意の画素の行において、互いに隣接する任意の2つのカラー表示画素における前記明副画素と前記暗副画素との列方向における配置は互いに逆である。

【0018】

ある実施形態の液晶表示装置は、複数のソースバスラインであって、それぞれがある列の画素に関連付けられている複数のソースバスラインと、複数のゲートバスラインであって、それぞれがある行の画素に関連付けられている複数のゲートバスラインと、複数のTFTであって、それぞれが前記複数の画素のそれぞれが有する第1副画素および第2副画素の一方に関連付けられている複数のTFTと、複数の第1CSバスラインであって、それぞれがある画素が有する前記第1副画素に関連付けられている複数の第1CSバスラインと、複数の第2CSバスラインであって、それぞれがある画素が有する前記第2副画素に関連付けられている複数の第2CSバスラインとをさらに有し、前記第1副画素は、第1副画素電極と、液晶層と、前記液晶層を介して前記第1副画素電極に対向する対向電極とによって形成された液晶容量、および、前記第1副画素電極に電氣的に接続された第1補助容量電極と、絶縁層と、前記絶縁層を介して前記第1補助容量電極に対向する第1補助容量対向電極とによって形成された第1補助容量を有し、前記第2副画素は、第2副画素電極と、液晶層と、前記液晶層を介して前記第2副画素電極に対向する対向電極とによって形成された液晶容量、および、前記第2副画素電極に電氣的に接続された第2補助容量電極と、絶縁層と、前記絶縁層を介して前記第2補助容量電極に対向する第2補助容量対向電極とによって形成された第2補助容量を有し、前記第1副画素および第2副画素のそれぞれに対応する前記TFTがオン状態にあるときに、前記第1および前記第2副画素電極と、前記第1および第2補助容量対向電極とに、それぞれ対応するソースバスラインから表示信号電圧が供給され、前記TFTがオフ状態とされた後に、前記第1および第2補助容量対向電極の電圧が変化し、その変化の方向および変化の大きさによって規定される変化量が前記第1副画素と前記第2副画素とで異なり、任意のカラー表示画素において、互いに隣接する画素に供給される表示信号電圧の極性は互いに逆であり、且つ、任意の画素の行において、互いに隣接する任意の2つのカラー表示画素が有する前記第1、第2、第3および第4画素に供給される表示信号電圧の極性は互いに逆である。

【0019】

ある実施形態において、任意の画素の行において、互いに隣接する任意の2つのカラー表示画素における前記明副画素と前記暗副画素との列方向における配置は同一である。

【0020】

ある実施形態の液晶表示装置は、複数のソースバスラインであって、それぞれがある列の画素に関連付けられている複数のソースバスラインと、複数のゲートバスラインであって、それぞれがある行の画素に関連付けられている複数のゲートバスラインと、複数のTFTであって、それぞれが前記複数の画素のそれぞれが有する第1副画素および第2副画素の一方に関連付けられている複数のTFTと、複数の第1CSバスラインであって、それぞれがある画素が有する前記第1副画素に関連付けられている複数の第1CSバスラインとをさらに有し、前記第1副画素は、第1副画素電極と、液晶層と、前記液晶層を介して前記第1副画素電極に対向する対向電極とによって形成された液晶容量、および、前記第1副画素電極に電氣的に接続された第1補助容量電極と、絶縁層と、前記絶縁層を介して前記第1補助容量電極に対向する第1補助容量対向電極とによって形成された第1補助容量を有し、前記第2副画素は、第2副画素電極と、前記液晶層を介して前記第2副画素電極に対向する対向電極とによって形成された液晶容量を有し、対応する前記第1CSバスラインを介して前記第1補助容量対向電極に供給される第1CS信号電圧は、1垂直走査期間よりも短い周期を有する振動電圧であって、最大振幅を規定する第1電位および第2電位と、前記第1電位と前記第2電位との間の第3電位を含む少なくとも3つの電位をとり、任意の行の画素に関連付けられた前記ゲートバスラインに供給されるゲート信号電圧がハイからローに切り替わる時、対応する前記第1CSバスラインに供給される前記第1CS信号電圧は第3電位にある。

【 0 0 2 1 】

ある実施形態において、前記第 3 電位は前記第 1 電位と前記第 2 電位の平均値である。

【 0 0 2 2 】

ある実施形態において、複数の第 2 C S バスラインであって、それぞれがある画素が有する前記第 2 副画素に関連付けられている複数の第 2 C S バスラインをさらに有し、前記第 2 副画素は、前記第 2 副画素電極に電氣的に接続された第 2 補助容量電極と、絶縁層と、前記絶縁層を介して前記第 2 補助容量電極に対向する第 2 補助容量対向電極とによって形成された第 2 補助容量を有し、対応する前記第 2 C S バスラインを介して前記第 2 補助容量対向電極に供給される第 2 C S 信号電圧は、1 垂直走査期間の間一定である。

【 0 0 2 3 】

ある実施形態において、前記第 2 C S 信号電圧は、前記対向電極に供給される対向電圧と等しい。

【 0 0 2 4 】

ある実施形態において、前記第 2 副画素は補助容量を有しない。

【 0 0 2 5 】

ある実施形態において、前記第 1、第 2、第 3 および第 4 画素は、黄画素、シアン画素、マゼンタ画素および白色画素のいずれか 1 つと、赤画素、青画素および緑画素とを含む。

【 発明の効果 】

【 0 0 2 6 】

本発明によると、マルチ画素駆動を行っても、色のにじみの問題が発生しない、4 以上の偶数個の原色画素によって構成されたカラー表示画素を有する液晶表示装置が提供される。

【 図面の簡単な説明 】

【 0 0 2 7 】

【図 1】本発明による実施形態の液晶表示装置 1 0 0 A の画素構造の一例を示す模式図である。

【図 2】(a) は、液晶表示装置 1 0 0 A の画素構造に対応した電氣的な等価回路を示す図であり、(b) は、本発明による他の実施形態の液晶表示装置 1 0 0 B の画素構造に対応した電氣的な等価回路を示す図である。

【図 3】第 1 の実施形態の液晶表示装置 1 0 0 A を 1 ドット反転駆動したときの表示状態を模式的に示す図である。

【図 4】第 2 の実施形態の液晶表示装置 1 0 0 A を駆動するための各種電圧 (信号) の波形を示す図である。

【図 5】第 2 の実施形態の液晶表示装置 1 0 0 A における、表示信号電圧 V_s に対する、各副画素の液晶層に印加される実効電圧 V_1 、 V_2 の関係を表すグラフである。

【図 6 A】第 2 の実施形態の液晶表示装置 1 0 0 A を 1 ドット反転駆動したときの他の表示状態を模式的に示す図である。

【図 6 B】第 2 の実施形態の液晶表示装置 1 0 0 B を 1 ドット反転駆動したときの表示状態を模式的に示す図である。

【図 7】(a) ~ (f) は、特許文献 3 の液晶表示装置の駆動に用いられる各種の電圧波形を示す図である。

【図 8】特許文献 3 の液晶表示装置における副画素間の液晶層への印加電圧の関係を示す図である。

【図 9】特許文献 3 に記載の液晶表示装置を 1 ドット反転駆動したときの表示状態を模式的に示す図である。

【図 1 0】(a) ~ (j) は、図 9 に示した表示状態を得るための各種電圧 (信号) の波形を示す図である。

【 発明を実施するための形態 】

【 0 0 2 8 】

以下、図面を参照しながら本発明による実施形態の液晶表示装置を説明する。なお、本発明は以下に例示する実施形態に限定されるものではない。

【0029】

図1に、本発明による実施形態の液晶表示装置100Aの電氣的な構成を模式的に示す。液晶表示装置100Aは、行および列を有するマトリクス状に配列された複数の画素を有しており、図1には、その内の1つの画素の構造を示している。

【0030】

画素10は、副画素10a、10bに分割されており、副画素10a、10bは、それぞれTFT16a、TFT16b、および補助容量(CS)22a、22bが接続されている。TFT16aおよびTFT16bのゲート電極はゲートバスライン(走査線)12に接続され、ソース電極は共通の(同一の)ソースバスライン(信号線)14に接続されている。補助容量22a、22bは、それぞれCSバスライン(補助容量配線)24aおよびCSバスライン24bに接続されている。補助容量22aおよび22bは、それぞれ副画素電極18aおよび18bに電氣的に接続された補助容量電極と、CSバスライン24aおよび24bに電氣的に接続された補助容量対向電極と、これらの間に設けられた絶縁層(不図示)によって形成されている。補助容量22aおよび22bの補助容量対向電極は互いに独立しており、それぞれCSバスライン24aおよび24bから互いに異なる補助容量対向電圧(CS信号電圧)が供給され得る構造を有している。

【0031】

図2(a)に、液晶表示装置100Aの1画素分の等価回路を模式的に示す。電氣的な等価回路において、副画素10aおよび10bの液晶容量をそれぞれ液晶容量13aおよび13bとして表している。液晶容量13a、13bは、それぞれ、副画素電極18aおよび18bと、液晶層と、対向電極17(副画素10aおよび10bに対して共通)によって形成されている。液晶容量13a、13bを電氣的な構成要素として言及するとき、それぞれ液晶容量C1ca、C1cbということもある。

【0032】

副画素10aの液晶容量C1caと補助容量Ccsaの一方の電極は副画素10aを駆動するために設けたTFT16aのドレイン電極に接続されており、液晶容量C1caの他方の電極は対向電極に接続され、補助容量Ccsaの他方の電極はCSバスライン24aに接続されている。副画素10bの液晶容量C1cbと補助容量Ccsbの一方の電極は副画素10bを駆動するために設けたTFT16bのドレイン電極に接続されており、液晶容量C1cbの他方の電極は対向電極に接続され、補助容量Ccsbの他方の電極はCSバスライン24bに接続されている。TFT16aおよびTFT16bのゲート電極はいずれもゲートバスライン12に接続されており、ソース電極はいずれもソースバスライン14に接続されている。なお、TFT16aおよびTFT16bは、共通のゲート信号電圧および共通の表示信号電圧(ソース信号電圧)が供給されればよく、ゲートバスライン12および/またはソースバスライン14は共通でなくてもよい。

【0033】

特許文献3にも、液晶表示装置100Aと同じ画素構造が開示されている。本発明による第1の実施形態の液晶表示装置100Aでは、特許文献3に記載のマルチ画素駆動の上記問題を解決するために、行方に隣接するカラー表示画素内に供給する表示信号電圧の極性の分布を、特許文献3に記載の液晶表示装置と異ならせる(図3)。第1の実施形態では、CSバスライン24aおよび24bに供給される補助容量対向電圧(CS信号電圧)は、特許文献3に記載の液晶表示装置と同様に、いずれも振動電圧である。ここでは、振動電圧は、特に断らない限り、振動の周期が1垂直走査期間より短いものをいう。

【0034】

本発明による第2の実施形態の液晶表示装置100Aでは、一方の副画素(明副画素、以下では、副画素10aを明副画素とする例を示す。)の液晶層には、対応するソースバスライン14から供給される表示信号電圧と、CSバスライン24aから供給される振動電圧である補助容量対向電圧(第1CS信号電圧)とを重疊的に印加する一方、他方の副

10

20

30

40

50

画素（副画素 10b）の液晶層には、表示信号電圧が印加され、振動電圧は印加されないように構成されている。他方の副画素（副画素 10b）の液晶層には、実質的に表示信号電圧だけが印加される。従って、第2の実施形態の液晶表示装置 100A の副画素 10b に供給される補助容量対向電圧（第2CS信号電圧） V_{csb} は、振動電圧でなく、直流電圧である（図4の V_{csb} 参照）。ここで、「直流電圧」とは1垂直走査期間において直流、すなわち電位が一定である電圧をいう。 V_{csb} として供給される直流電圧は、対向電極に供給される対向電圧と等しいことが好ましい。なお、液晶層に印加される電圧の大きさは、対向電極の電位を基準に表す。

【0035】

また、本発明による第2の実施形態の液晶表示装置においては、副画素 10b の液晶層に振動電圧を印加する必要がないので、図2（b）に示す液晶表示装置 100B のように、暗副画素となる副画素 10b が補助容量を有しない構成を採用することもできる。この様に、補助容量を省略することによって、画素の開口率を高めることができる。2倍速駆動や4倍速駆動の液晶表示装置、すなわち、従来の液晶表示装置の垂直走査期間が $1/60$ 秒（垂直走査周波数が 60Hz ）であったのに対し、垂直走査期間が $1/120$ 秒や $1/240$ 秒の液晶表示装置では、液晶層に印加された電圧を保持すべき時間が短いので、補助容量を省略できる。

【0036】

本発明による第2の実施形態の液晶表示装置 100A、100B において、副画素 10a の補助容量対向電極にCSバスライン 24a から供給されるCS信号電圧 V_{csa} は、図4に示すように、1垂直走査期間よりも短い周期を有する振動電圧であって、最大振幅を規定する第1電位および第2電位と、第1電位と第2電位との間の第3電位を含む少なくとも3つの電位をとる。第3電位は、例示するように、第1電位と第2電位との平均値であることが好ましい。第1、第2、第3電位は図示したように一定時間維持されることが好ましい。さらに、ゲートバスラインに供給されるゲート信号電圧がハイからローに切り替わる時、すなわち、TFTがオフ状態とされる時、対応するCSバスラインに供給されるCS信号電圧は第3電位にあるように設定されている。このことによって、本発明による第2の実施形態の液晶表示装置 100A、100B は、 γ 特性の視角依存性を改善しつつ、特許文献3に記載のマルチ画素駆動の上記問題を解決することができる。

【0037】

なお、「垂直走査期間」とは、あるゲートバスライン（走査線）が選択され、次にそのゲートバスラインが選択されるまでの期間を意味する。従来の倍速駆動を行わない液晶表示装置における1垂直走査期間は、映像信号がノンインターレース駆動用の信号の場合には映像信号の1フレーム期間に対応し、映像信号がインターレース駆動用の信号の場合には、映像信号の1フィールド期間に対応する。例えば、NTSC信号の場合、液晶表示装置の1垂直走査期間は、NTSC信号のフィールド周波数（ 60Hz ）の逆数である 16.7ms である。液晶表示装置ではインターレース駆動を行わないので、奇数フィールドおよび偶数フィールドのいずれにおいても全ての画素に信号電圧を書き込むため、NTSC信号のフィールド周波数の逆数が垂直走査期間となる。なお、各垂直走査期間内において、あるゲートバスラインを選択する時刻と、その次のゲートバスラインを選択する時刻との差（期間）を1水平走査期間（1H）という。

【0038】

ここで、図7～図10を参照して、特許文献3に記載のマルチ画素駆動方法の問題点を説明する。本発明による実施形態の液晶表示装置 100A の画素構造は、特許文献3に記載の画素構造と同じであり、また、補助容量電圧を振動電圧として供給することによって、明副画素を作る原理も共通しているので、特許文献3に記載のマルチ画素駆動方法の原理も併せて説明する。ここでは、図1および図2（a）に示した構成と同じ構成を有し、図7（a）～（f）に示す電圧を用いて駆動する液晶表示装置を例に説明する。

【0039】

図7（a）～（f）に液晶表示装置 100A と同じ画素構造を有する液晶表示装置を駆

10

20

30

40

50

動する際の各電圧のタイミングを模式的に示す。図7(a)は、ソースバスライン14の電圧波形 V_s 、図7(b)はCSバスライン24aの電圧波形 V_{csa} 、図7(c)はCSバスライン24bの電圧波形 V_{csb} 、図7(d)はゲートバスライン12の電圧波形 V_g 、図7(e)は副画素10aの画素電極18aの電圧波形 V_{lca} 、図7(f)は、副画素10bの画素電極18bの電圧波形 V_{lcb} をそれぞれ示している。また、図中の破線は、対向電極17の電圧波形COMMON(V_{com})を示している。

【0040】

以下の説明では、簡単のために、副画素10a、10bの液晶容量 C_{lca} 、 C_{lcb} の静電容量値は同一の値 $CLC(V)$ とする。 $CLC(V)$ の値は副画素10a、10bの液晶層に印加される実効電圧(V)に依存する。また、各副画素10aおよび10bの液晶容量にそれぞれ独立に接続されている補助容量22aおよび22bを C_{csa} 、 C_{csb} と表し、これらの静電容量値は同一の値 CCS とする。

10

【0041】

時刻 T_1 のときゲート信号電圧 V_g が V_{gL} (ロー)から V_{gH} (ハイ)に変化することにより、 TFT_{16a} と TFT_{16b} が同時に導通状態(オン状態)となり、副画素10a、10bの副画素電極18a、18bにソースバスライン14の表示信号電圧 V_s が供給され、液晶容量 C_{lca} 、 C_{lcb} が充電される。同様にそれぞれの副画素の補助容量 C_{sa} 、 C_{sb} にもソースバスライン14から表示信号電圧 V_s が供給され、充電される。

【0042】

20

次に、時刻 T_2 のときゲートバスライン12の電圧 V_g が V_{gH} から V_{gL} に変化することにより、 TFT_{16a} と TFT_{16b} が同時に非導通状態(OFF状態)となり、液晶容量 C_{lca} 、 C_{lcb} 、補助容量 C_{sa} 、 C_{sb} はすべてソースバスライン14と電氣的に絶縁される。なお、この直後 TFT_{16a} 、 TFT_{16b} の有する寄生容量等の影響による引き込み現象のために、それぞれの副画素電極の電圧 V_{lca} 、 V_{lcb} は概ね同一の電圧 V_d だけ低下し、

$$V_{lca} = V_s - V_d$$

$$V_{lcb} = V_s - V_d$$

となる。また、このとき、それぞれのCSバスラインの電圧 V_{csa} 、 V_{csb} は

$$V_{csa} = V_{com} - V_{ad}$$

$$V_{csb} = V_{com} + V_{ad}$$

30

である。

【0043】

時刻 T_3 で、補助容量 C_{sa} に接続されたCSバスライン24aの電圧 V_{csa} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ に変化し、補助容量 C_{sb} に接続されたCSバスライン24bの電圧 V_{csb} が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ に2倍の V_{ad} だけ変化する。CSバスライン24aおよび24bのこの電圧変化に伴い、それぞれの副画素電極の電圧 V_{lca} 、 V_{lcb} は

$$V_{lca} = V_s - V_d + 2 \times K \times V_{ad}$$

$$V_{lcb} = V_s - V_d - 2 \times K \times V_{ad}$$

40

へ変化する。但し、 $K = CCS / (CLC(V) + CCS)$ である。

【0044】

時刻 T_4 では、 V_{csa} が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ へ、 V_{csb} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ へ、2倍の V_{ad} だけ変化した、 V_{lca} 、 V_{lcb} もまた、

$$V_{lca} = V_s - V_d + 2 \times K \times V_{ad}$$

$$V_{lcb} = V_s - V_d - 2 \times K \times V_{ad}$$

から、

$$V_{lca} = V_s - V_d$$

$$V_{lcb} = V_s - V_d$$

50

へ変化する。

【0045】

時刻 T5 では、 V_{csa} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ へ、 V_{csb} が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ へ、2 倍の V_{ad} だけ変化し、 V_{lca} 、 V_{lcb} もまた、

$$V_{lca} = V_s - V_d$$

$$V_{lcb} = V_s - V_d$$

から、

$$V_{lca} = V_s - V_d + 2 \times K \times V_{ad}$$

$$V_{lcb} = V_s - V_d - 2 \times K \times V_{ad}$$

10

へ変化する。

【0046】

V_{csa} 、 V_{csb} 、 V_{lca} 、 V_{lcb} は、水平書き込み時間（水平走査期間）1 H の整数倍の間隔ごとに上記 T4、T5 における変化を交互に繰り返す。上記 T4、T5 の繰り返し間隔を 1 H の 1 倍とするか、2 倍とするか、3 倍とするかあるいはそれ以上とするかは液晶表示装置の駆動方法（極性反転方法等）や表示状態（ちらつき、表示のざらつき感等）を鑑みて適宜設定される。この繰り返しは次に画素 10 が書き換えられるとき、すなわち T1 に等価な時間になるまで継続される。従って、それぞれの副画素電極の電圧 V_{lca} 、 V_{lcb} の実効的な値は、

$$V_{lca} = V_s - V_d + K \times V_{ad}$$

20

$$V_{lcb} = V_s - V_d - K \times V_{ad}$$

となる。

【0047】

よって、副画素 10a、10b の液晶層に印加される実効電圧 V_1 、 V_2 は、

$$V_1 = V_{lca} - V_{com}$$

$$V_2 = V_{lcb} - V_{com}$$

すなわち、

$$V_1 = V_s - V_d + K \times V_{ad} - V_{com}$$

$$V_2 = V_s - V_d - K \times V_{ad} - V_{com}$$

となる。

30

【0048】

従って、副画素 10a および 10b のそれぞれの液晶層に印加される実効電圧の差 ΔV_{12} ($= V_1 - V_2$) は、 $\Delta V_{12} = 2 \times K \times V_{ad}$ (但し、 $K = CCS / (CLC(V) + CCS)$) となり、互いに異なる電圧を印加することができる。

【0049】

V_1 と V_2 の関係を模式的に図 8 に示す。図 8 からわかるように、液晶表示装置 100A では、 V_1 の値が小さいほど ΔV_{12} の値が大きい。従って、低階調（白よりも黒に近い階調）における γ 特性を改善する効果が高い。

【0050】

一般に、液晶表示装置では、信頼性の問題の観点から画素の液晶層に印加される電圧が交流電圧となるように設定してある（「交流駆動法」といわれることがある。）。すなわち、画素電極と対向電極との電位の大小関係が一定時間毎に反転し、液晶層に印加される電界の向き（電気力線の向き）が一定時間毎に反転するように設定されている。対向電極と画素電極とを異なる基板に設けた典型的な液晶表示装置では、液晶層に印加される電界の向きは光源側から観測者側、観測者側から光源側へと反転する。

40

【0051】

液晶層に印加される電界の向きの反転の周期は、典型的には垂直走査期間の 2 倍である。液晶表示装置では、表示する 1 枚の画像毎に液晶層に印加される電界の向きが反転している。従って、静止画を表示する場合、各々の電界の向きで電界強度（印加電圧）が正確に一致してなければ、すなわち、電界の向きが変わるたびごとに電界強度が変化すれば、

50

電界強度の変化に伴って画素の輝度が変化してしまい、表示がちらつくといった問題が発生する。

【0052】

このちらつきを防止するためには、各々の電界の向きの電界強度（印加電圧）を正確に一致させる必要がある。しかしながら、工業的に生産される液晶表示装置においては、各々の電界の向きについて電界強度を正確に一致させることは困難であるため、表示領域内に互いに異なる電界の向きを有する画素を隣接して配置することにより、画素の輝度が空間的に平均される効果を利用することによって、ちらつきを低減している。この方法は、一般的には、「ドット反転」あるいは「ライン反転」と呼ばれている。なお、これらの「反転駆動」には、反転する画素周期が1画素単位での市松模様状の反転（1行毎および1列毎の極性反転）のもの（1ドット反転）、あるいは1ライン状の反転（1行毎の反転）のもの（1ライン反転）だけでなく、2行毎および1列毎の極性反転（2行1列ドット反転）等様々な形態があり、必要に応じて適宜設定される。

10

【0053】

特許文献3に記載の液晶表示装置をストライプ配列の4原色カラー表示装置とし、1ドット反転駆動したときの表示状態を図9に示す。また、図9に示した表示状態を得るための各種電圧（信号）の波形を図10（a）～（j）に示す。

【0054】

ここでは、図9に示すように、複数の行（ $1 \sim r p$ ）および複数の列（ $1 \sim c q$ ）を有するマトリクス状（ $r p$ 、 $c q$ ）に配列され、それぞれの画素 $P(p, q)$ 、（ただし、 $1 \leq p \leq r p$ 、 $1 \leq q \leq c q$ ）が2つの副画素 $S P a(p, q)$ および $S P b(p, q)$ を有する例を説明する。図9は、ソースバスライン $S - C 1$ 、 $S - C 2$ 、 $S - C 3$ 、 $S - C 4 \cdots S - C c q$ 、ゲートバスライン $G - L 1$ 、 $G - L 2$ 、 $G - L 3$ 、 $\cdots G - L r p$ および $C S$ バスライン $C S - A$ および $C S - B$ と、各画素 $P(p, q)$ および各画素を構成する副画素 $S P a(p, q)$ および $S P b(p, q)$ の相対的な配置の一部分（8行8列）を模式的に示す模式図である。

20

【0055】

ここで、複数の画素 P は、複数のカラー表示画素 P_{CD} を構成しており、各カラー表示画素 P_{CD} は、行方向に配列された第1、第2、第3および第4画素から構成されている。ここでは、Y画素、R画素、G画素、およびB画素によって、1つのカラー表示画素 P_{CD} が構成されている例を示している。

30

【0056】

図9に示したように、1つの画素 $P(p, q)$ は画素の中央付近を水平に貫くゲートバスライン $G - L p$ の上下に副画素 $S P a(p, q)$ および $S P b(p, q)$ を有している。すなわち、副画素 $S P a(p, q)$ および $S P b(p, q)$ は各画素において列方向に配列されている。それぞれの副画素 $S P a(p, q)$ および $S P b(p, q)$ の補助容量電極の一方（不図示）は、隣接の $C S$ バスライン $C S - A$ または $C S - B$ に接続されている。また、各画素 $P(p, q)$ に表示画像に応じた信号電圧を供給するソースバスライン $S - C q$ は図面上で各画素の間に垂直に（列方向に）延びるように設けられており、各ソースバスラインの右隣の副画素（画素）が各々有する $T F T$ （不図示）に信号電圧を供給する構成となっている。図9に示した構成は、一本の $C S$ バスライン、または一本のゲートバスラインを2つの副画素で共有する構成であり、画素の開口率が高いという利点を有している。

40

【0057】

図9の構成を有する液晶表示装置を図10（a）～（j）の電圧波形を有する電圧で駆動することによって、1ドット反転駆動を行うことができる。以下の説明では、説明の簡略化のために、全ての画素がある中間調を表示している場合をとりあげる。

【0058】

図10（a）はソースバスライン $S - C 1$ 、 $S - C 3$ 、 $S - C 5 \cdots$ （奇数番目のソースバスラインの群を $S - O$ と呼ぶこともある）に供給される表示信号電圧波形（ソース

50

信号電圧波形)、図10(b)はソースバスラインS-C2、S-C4、S-C6・・・(偶数番目のソースバスラインの群をS-Eと呼ぶこともある)に供給される表示信号電圧波形、図10(c)はCSバスラインCS-Aに供給される補助容量対向電圧波形、図10(d)はCSバスラインCS-Bに供給される補助容量対向電圧波形、図10(e)はゲートバスラインG-L1に供給されるゲート信号電圧波形、図10(f)はゲートバスラインG-L2に供給されるゲート信号電圧波形、図10(g)はゲートバスラインG-L3に供給されるゲート信号電圧波形、図10(h)はゲートバスラインG-L4に供給されるゲート信号電圧波形、図10(i)はゲートバスラインG-L5に供給されるゲート信号電圧波形、図10(j)はゲートバスラインG-L6に供給されるゲート信号電圧波形をそれぞれ示す。あるゲートバスラインの電圧がローレベル(VgL)からハイレベル(VgH)に切替わる時刻から、その次のゲートバスラインの電圧がVgLからVgHに切替わる時刻までの期間が1水平走査期間(1H)である。また、各ゲートバスラインの電圧がハイレベル(VgH)になっている期間を選択期間PSと呼ぶこともある。

10

【0059】

ここでは、全ての画素が、ある中間調表示をしている場合を示しているので、図10(a)および(b)に示した表示信号電圧(ソース信号電圧)は全て一定振幅の振動波形となっている。表示信号電圧の振動の周期は2水平走査期間(2H)であり、表示信号電圧の極性が1行ごとに反転している。またソースバスラインS-O(S-C1、S-C3・・・)の電圧波形と、ソースバスラインS-E(S-C2、S-C4・・・)の電圧波形の位相が互いに180度異なっており、表示信号電圧の極性が1列ごとに反転している。その結果、1ドット反転駆動が実現されている。

20

【0060】

一般に、TF T駆動ではソースバスラインの電圧がTF Tを介して副画素電極に供給される際にはゲート信号電圧波形の変化の影響を受けて変化する現象(引き込み現象と呼ばれることもある)が発生する。ここで、対向電圧の設定はこの引き込み現象を考慮して、ソースバスラインの電圧波形が副画素電極に供給された後の電圧波形の略中心値となるように設定しており、図10(a)、(b)において副画素電極の電圧波形が対向電圧よりも高い電圧に対応する信号電圧には記号+を、画素電極の電圧波形が対向電圧よりも低い電圧に対応する信号電圧には記号-を付記してある。この+、-の記号は、液晶層に印加される電界の向きに対応しており、+と-では各々液晶層に印加されている電界の向きが反転している。

30

【0061】

あるゲートバスラインのゲート信号電圧がVgHのときこのゲートバスラインに接続されているTF Tがオン状態となり、このTF Tに接続されている副画素に、対応する表示信号電圧が供給される。ついで、ゲートバスラインの電圧がVgLとなった後に補助容量対向電圧が変化し、且つ、この補助容量対向電圧の変化量(変化方向、変化量の符号を含む)が2つの副画素に対して互いに異なっているので、副画素の液晶層に印加される実効的な電圧が変化する。

【0062】

図10(c)および(d)に示したように、ここでは、CSバスラインCS-AおよびCS-Bの補助容量対向電圧の振動の振幅および周期がともに、同一の値、例えば、振幅はVadの2倍(図10参照)で、周期は1Hであり、且つCS-A、CS-Bのいずれか一方の振動波形の位相を180度ずらすと、他方の振動波形と一致する。すなわち、位相が0.5Hだけずれている。各副画素電極の平均的な電圧は、対応するゲートバスラインの電圧がVgHからVgLに変化した後、対応するCSバスラインの最初の電圧変化が増加の場合には、対応するゲートバスラインの電圧がVgHの時の対応するソースバスラインの表示信号電圧よりも増加し、対応するCSバスラインの最初の電圧変化が低下の場合には、対応するゲートバスラインの電圧がVgHの時の対応するソースバスラインの表示信号電圧よりも低下する。

40

【0063】

50

その結果、図 10 (a) および (b) において表示信号電圧に付した記号が + の時には、CS バスラインの上記電圧変化が増加方向の場合、液晶層に印加される実効的な電圧は、上記電圧変化が減少方向の場合よりも高くなる。他方、図 10 (a) および (b) において表示信号電圧に付した記号が - の時には CS バスラインの上記電圧変化が増加方向の場合の液晶層に印加される実効的な電圧は、上記電圧変化が減少方向の場合よりも低くなる。

【 0 0 6 4 】

図 9 には、ある垂直走査期間（以下ではフレーム期間と呼ぶ）における各画素 $P(p, q)$ と副画素 $SPa(p, q)$ および $SPb(p, q)$ の状態を示している。各副画素に対応するゲートバスラインに対称に記してある次の 3 つの記号により、それぞれの副画素の状態を示している。

【 0 0 6 5 】

第 1 番目の記号 H または L は、副画素の実効的な印加電圧の大小関係を示しており、記号 H は実効印加電圧が高いことを示しており、記号 L は実効印加電圧が低いことを示している。第 2 番目の記号 + または - は、対向電極と副画素電極の電圧の大小関係、すなわち各副画素の液晶層に印加された電界の向きを示しており、記号 + は対向電極の電圧よりも副画素電極の電圧が高いことを示し、記号 - は対向電極の電圧よりも副画素電極の電圧が低いことを示している。第 3 番目の記号 A または B はそれぞれ対応する CS バスラインが CS - A または CS - B であることを示している。

【 0 0 6 6 】

例えば、画素 $P(1, 1)$ の副画素 $SPa(1, 1)$ および $SPb(1, 1)$ の状態をみる。図 10 (a) および (e) からわかるように、GL - 1 が選択される期間（VgH である期間 PS）の表示信号電圧は、「+」である。また、GL - 1 のゲート信号電圧が VgH から VgL に変化したときの、それぞれの副画素に対応する CS バスラインの電圧は、図 10 (c) および (d) に矢印（左から 1 番目の矢印）で示した位置の状態にある。従って、GL - 1 のゲート信号電圧が VgH から VgL に変化した後の、 $SPa(1, 1)$ の補助容量対向電圧の最初の電圧変化は、図 10 (c) からわかるように、増加（これを「U」として示している。）である。一方、GL - 1 のゲート信号電圧が VgH から VgL に変化した後の、 $SPb(1, 1)$ の補助容量対向電圧の最初の電圧変化は、図 10 (d) からわかるように、減少（これを「D」として示している。）である。従って、 $SPa(1, 1)$ の実効電圧は増加し、 $SPb(1, 1)$ の実効電圧は減少する。ゆえに、 $SPa(1, 1)$ の実効的な印加電圧は $SPb(1, 1)$ のそれよりも大きくなり、 $SPa(1, 1)$ に記号 H が $SPb(1, 1)$ に記号 L が付記されることとなる。

【 0 0 6 7 】

図 10 (b) によれば $P(1, 2)$ の $SPa(1, 2)$ および $SPb(1, 2)$ では、GL - 1 が選択される期間の表示信号電圧は、「-」である。また、GL - 1 のゲート信号電圧が VgH から VgL に変化したときの、それぞれの副画素に対応する CS バスラインの電圧は、図 10 (c) および (d) に矢印（左から 1 番目の矢印）で示した位置の状態にある。従って、GL - 1 のゲート信号電圧が VgH から VgL に変化した後の、 $SPa(1, 2)$ の補助容量対向電圧の最初の電圧変化は、図 10 (c) からわかるように、増加（「U」）である。一方、GL - 1 のゲート信号電圧が VgH から VgL に変化した後の、 $SPb(1, 2)$ の補助容量対向電圧の最初の電圧変化は、図 10 (d) からわかるように、減少（「D」）である。従って、 $SPa(1, 2)$ の実効電圧は減少し、 $SPb(1, 2)$ の実効電圧は増加する。ゆえに、 $SPa(1, 2)$ の実効的な印加電圧は $SPb(1, 2)$ のそれよりも小さくなり、 $SPa(1, 2)$ に記号 L が $SPb(1, 2)$ に記号 H が付記されることとなる。

【 0 0 6 8 】

さらに、図 10 (a) によれば $P(2, 1)$ の $SPa(2, 1)$ および $SPb(2, 1)$ では、GL - 2 が選択される期間の表示信号電圧は、「-」である。また、GL - 2 のゲート信号電圧が VgH から VgL に変化したときの、それぞれの副画素に対応する CS

10

20

30

40

50

バスラインの電圧は、図 10 (c) および (d) に矢印 (左から 2 番目の矢印) で示した位置の状態にある。従って、 $GL - 1$ のゲート信号電圧が V_{gH} から V_{gL} に変化した後の、 $SPa (2, 1)$ の補助容量対向電圧の最初の電圧変化は、図 10 (d) からわかるように、減少 (「D」) である。一方、 $GL - 2$ のゲート信号電圧が V_{gH} から V_{gL} に変化した後の、 $SPb (2, 1)$ の補助容量対向電圧の最初の電圧変化は、図 10 (c) からわかるように、増加 (「U」) である。従って、 $SPa (2, 1)$ の実効電圧は増加し、 $SPb (2, 1)$ の実効電圧は減少する。ゆえに、 $SPa (2, 1)$ の実効的な印加電圧は $SPb (2, 1)$ のそれよりも大きくなり、 $SPa (2, 1)$ に記号 H が $SPb (1, 2)$ に記号 L が付記されることとなる。このようにして、図 9 に示す各副画素状態が得られることがわかる。

10

【 0 0 6 9 】

また、例えば、図 10 に示したフレームの次のフレームで各ソースバスライン ($S - O$ (図 10 (a)) あるいは $S - E$ (図 10 (b))) の電圧波形の位相をそれぞれ 180 度ずらすことにより、液晶層に印加される電界の向きがフレーム期間毎に反転する交流駆動とすることができる。

【 0 0 7 0 】

さらに、それぞれの画素における各副画素の実効印加電圧の大小関係、言い換えると、副画素の輝度の大きさの順位の表示画面内での配置 (図 9 における記号 「H」 と 「L」 の位置関係) がフレーム毎に変化しないようにするためには、ソースバスラインの電圧波形の位相をずらすのに伴って、 CS バスライン $CS - A$ および $CS - B$ の電圧波形の位相も 180 度ずらせばよい。このようにすると、図 9 に示した次のフレームでは、図 9 における記号 「+」 と記号 「-」 とを入れ替えた状態が実現される (例えば、(+, H) (- , H)、(+, L) (- , L))。

20

【 0 0 7 1 】

図 9 に示したように、各画素の極性 (電界の向き) を示す記号 「+」 および 「-」 は行方向 (水平方向) には、例えば (+, -)、(+, -)、(+, -) と 2 画素 (2 列) 周期で反転しており、列方向 (垂直方向) にも、例えば、(+, -)、(+, -)、(+, -)、(+, -) と 2 画素 (2 行) 周期で反転している。すなわち、画素単位でみると 1 ドット反転が実現されている。

【 0 0 7 2 】

30

次に、輝度順位の高い副画素、即ち図 9 において記号 「H」 を付した明副画素について検討する。行方向には、例えば第 1 行の SPa を見ると、+ H、+ H、+ H と極性反転は見られないが、列方向には、例えば第 1 列を見ると、(+ H、- H)、(+ H、- H)、(+ H、- H)、(+ H、- H) と 2 画素 (2 行) 周期で極性反転している。すなわち、輝度順位の高い副画素単位でみるとライン反転が実現されている。記号 L を付した暗副画素も同様の規則性をもって配置されている。

【 0 0 7 3 】

特許文献 3 のマルチ画素駆動方法で、4 原色カラー表示装置に 1 ドット反転駆動を行うと、図 9 の第 1 行の画素に見られるように、行方向に互いに隣接する 2 つのカラー表示画素における画素の配列は、 $Y (+)$ 、 $R (-)$ 、 $G (+)$ 、 $B (-)$ 、 $Y (+)$ 、 $R (-)$ 、 $G (+)$ 、 $B (-)$ となり、この極性に応じて、明副画素の列方向の位置は、 $Y (上)$ 、 $R (下)$ 、 $G (上)$ 、 $B (下)$ 、 $Y (上)$ 、 $R (下)$ 、 $G (上)$ 、 $B (下)$ となる。従って、行方向に互いに隣接する 2 つのカラー表示画素内の上側には Y と G の明副画素が 2 つずつ、下側には R と B の明副画素が 2 つずつ配置されることになる。そうすると、行方向に平行な、ある中間調の無彩色 (灰色) の直線を表示すると、上端のエッジは、 Y と G の明副画素の影響で着色して見え、下端のエッジは、 R と B の明副画素の影響で着色して見えることになる。

40

【 0 0 7 4 】

次に、図 3 を参照して、本発明による第 1 の実施形態の液晶表示装置 100A が上記の問題を解決できることを説明する。図 3 は、第 1 の実施形態の液晶表示装置 100A を 1

50

ドット反転駆動したときの表示状態を模式的に示す図である。図3は、図9に対応し、同じ記号を用いている。

【0075】

第1の実施形態の液晶表示装置100Aは、図1および図2(a)に示した画素構造を有している。図3に示した表示状態と、図9に示した表示状態との違いは、第5列～第8列の画素の極性分布と、それに伴う、第5列～第8列の画素によって構成されるカラー表示画素内における明副画素の列方向の配置である。図3に示した表示状態は、第5列～第8列の画素にS-C5～S-C8から供給される表示信号電圧の極性を、第1列～第4列の画素にS-C1～S-C4から供給される表示信号電圧の極性と逆にすることによって得られる。

10

【0076】

図3の第1行の画素に注目すると、行方向に互いに隣接する2つのカラー表示画素における画素の配列は、Y(+)、R(-)、G(+)、B(-)、Y(-)、R(+)、G(-)、B(+)となり、この極性に応じて、明副画素の列方向の位置は、Y(上)、R(下)、G(上)、B(下)、Y(下)、R(上)、G(下)、B(上)となっている。すなわち、互いに隣接する2つのカラー表示画素における明副画素と暗副画素との列方向における配置が互いに逆になっている。従って、行方向に互いに隣接する2つのカラー表示画素内の列方向の上側にはY、G、RおよびBの4原色の明副画素が全て含まれており、当然に、列方向の下側にもY、G、RおよびBの4原色の明副画素が全て含まれている。従って、行方向に平行な、ある中間調の無彩色(灰色)の直線を表示すると、上端のエッジは、4原色の明副画素によって表示され、下端のエッジも、4原色の明副画素によって表示される。従って、特許文献3のマルチ画素駆動のように、直線のエッジが着色して見えないことがない。

20

【0077】

ここでは、行方向に互いに隣接する2つのカラー画素内で、4原色の明副画素が含まれるようにしたが、本発明の実施形態はこれに限られない。副画素の行でみたときに、明副画素を含む行が、4原色の明副画素を全て含むようにすればよい。もちろん、例示したように、隣接する2つのカラー表示画素が4原色の明副画素を全て含む構成にすれば、表示領域の全体に亘って色のにじみを視認されにくくできるので好ましい。

【0078】

なお、図3の表示状態においても、任意のカラー表示画素において、互いに隣接する画素に供給される表示信号電圧の極性は互いに逆であり、1列ごとに極性が反転している。もちろん、行方向については、図9と同様に、一行ごとに極性が反転している。なお、2つのカラー表示画素との境界に当たる第4列と第5列とにおいては、表示信号電圧の極性は互いに等しく、1列ごとの極性反転は実現されていないが、全体としては、1ドット反転駆動と同等の極性分布が得られるので、フリッカが生じることはない。

30

【0079】

次に、図4～5を参照して、本発明による第2の実施形態の液晶表示装置100Aが上記の問題を解決できることを説明する。

【0080】

図4は、本発明の第2の実施形態の液晶表示装置100Aを駆動するための各種電圧(信号)の波形を示す図であり、ゲート信号電圧 $V_g(m) \sim V_g(m+7)$ 、CS信号電圧 V_{csa} 、 V_{csb} 、および副画素の液晶層に印加される電圧 $V_{1ca}(m) \sim V_{1ca}(m+7)$ および $V_{1cb}(m)$ を示している。 $V_{1ca}(m) \sim V_{1ca}(m+7)$ は明副画素の液晶層に印加される電圧の波形を示しており、暗副画素の液晶層に印加される電圧の波形は、画素行によらず同じなので、 $V_{1cb}(m)$ だけを示している。なお、ソースバスラインに供給される表示信号電圧として、図10(a)および(b)に示した波形を有する表示信号電圧を用いることによって、1ドット反転駆動を行うことができる。

40

【0081】

50

図4に示すように、第2の実施形態の液晶表示装置100AのCSバスライン24a(明副画素に対応する)に供給される振動電圧 V_{csa} の電圧波形は、少なくとも3つの電位を含んでおり、この3つ以上の電位は、振動電圧の最大振幅 $V_{csa}(p-p)$ (上記の $2V_{add}$ に相当)を規定する2つの電位と、振動電圧の平均電位と一致する1つの電位を含んでいる。ここで、「振動電圧の平均電位」とは、振動電圧の最大振幅を規定する2つの電位の単純な平均値ではなく、振動電圧の実効的な平均値を意味する。すなわち、振動電圧の波形は一周期において、当該平均電位よりも高い部分の面積と低い部分の面積とが互いに等しくなる。なお、以下に例示する振動電圧は、最大振幅を規定する2つの電位間の中心線に対して対称な波形を有しているので、振動電圧の最大振幅を規定する2つの電位の単純な平均値は振動電圧の実効的な平均値と一致している。

10

【0082】

また、振動電圧が振動電圧波形の平均電位と一致した電位を呈している時間(平坦部)に、その振動電圧が供給されるCSバスラインに接続された画素に接続されたTFTがオフ状態となるようにしている。以下に示す例では、ゲートバスライン電圧が V_{gl} となりTFTがオフ状態となった瞬間が、振動電圧の平均電位を呈している時間の真中となるようにしてある。なお、ここでは、振動電圧波形が前記3つの電位から構成されている例を示すが、前記3つの電位を含んでいる限り、5電位、7電位、9電位・・・の電位を有してもよい。

【0083】

明副画素の液晶層に印加される実効電圧 V_1 は、図4に示した $V_{1ca}(m)$ のハッチング部分の振幅の二乗を時間積分した値の時間平均となる(実効電圧は、1垂直走査期間について求められる)。一方、暗副画素の液晶層に印加される実効電圧 V_2 は、図4に示した $V_{1cb}(m)$ のハッチング部分の振幅の二乗を積分した値の二乗平均となる。従って、実効電圧 V_1 は、表示信号電圧に振動電圧が重畳されている分、実効電圧 V_2 よりも大きく、このことは表示振動電圧の極性に依存しない。また、ゲートバスライン電圧が V_{gl} となりTFTがオフ状態となった瞬間が、振動電圧の平均電位を呈している期間内であって、且つその期間の丁度中央になるように設定することによって、明副画素の液晶層に印加される電圧の平均値が振動電圧の影響を受けて変動しないようにできる。この点について、参考のために特開2005-99746号公報の開示内容の全てを本明細書に援用する。

20

30

【0084】

上述したように、TFTがオフ状態とされる瞬間が振動電圧の平均電位を呈している期間の丁度中央になるように設定することが最も好ましいが、TFTがオフ状態とされる瞬間が振動電圧の平均電位を呈している期間であれば、液晶層に印加される電圧の平均値はほぼ一定にできる。また、TFTがオフ状態とされる瞬間の振動電圧の電位は、上述したように振動電圧の平均値であることが好ましいが、最大振幅を規定する2つの電位の間の電位であれば、少なくとも図6A、図6Bに示す表示状態を得ることができる。

【0085】

図5に、振幅が $2V_{add}$ の振動電圧を印加したときの、表示信号電圧 V_s に対する、各副画素の液晶層に印加される実効電圧 V_1 、 V_2 の関係を表すグラフを示す。ここで $2V_{add}$ の値は表示信号電圧が0ボルトのときの V_1 の値が $2V$ となるように設定した。 $2V_{add}$ の値を大きくするにつれて V_1 の値は大きくなる。

40

【0086】

V_1 の値は、表示信号電圧の値が大きくなるにつれて、表示信号電圧の値に近づく。一方、 V_2 の値は、常に表示信号電圧の値に等しい。すなわち、液晶表示装置100Aにおける V_1 、 V_2 についても、特許文献3の液晶表示装置と同様に、図7に示した関係を有しており、液晶表示装置100Aにおいても γ 特性の視角依存性が改善されることがわかる。

【0087】

図6Aに、第2の実施形態の液晶表示装置100Aを1ドット反転駆動したときの表示

50

状態を模式的に示す。図 6 A は、先に説明した図 9 に対応し、同じ記号を用いている。

【 0 0 8 8 】

図 6 A から理解されるように、第 2 の実施形態の液晶表示装置 1 0 0 A においては、表示信号電圧の極性に関わらず、振動電圧 V_{csa} が供給される CS バスライン CS - A に対応する副画素 S P a が明副画素となる。従って、ある画素の行に着目すると、画素内の明副画素の列方向の位置は一直線に配置されている。例えば、第 1 行では、画素内の列方向の上側に明副画素が配置されており、第 2 行では、画素内の列方向の下側に明副画素が配置されている。続いて、第 3 行では、画素内の列方向の上側に明副画素が配置されており、第 4 行では、画素内の列方向の下側に明副画素が配置されている。この様に、画素内の明副画素の列方向の位置が、行ごとに上下、交互になるのは、1 つの CS バスラインを列方向に隣接する画素で共用する構成を採用したためであり、各画素に 2 つの CS バスラインを設ければ、例えば、全ての画素において列方向の上側に明副画素を配置することができる（図 6 B 参照）。

10

【 0 0 8 9 】

図 6 A から分かるように、任意の画素の行において、互いに隣接する任意の 2 つのカラー表示画素における明副画素と暗副画素との列方向における配置は同一であり、全てのカラー表示画素において、列方向の上側には Y、G、R および B の 4 原色の明副画素が全て含まれており、当然に、列方向の下側には Y、G、R および B の 4 原色の暗副画素が全て含まれている。従って、行方向に平行な、ある中間調の無彩色（灰色）の直線を表示すると、上端のエッジは、4 原色の明副画素によって表示され、下端のエッジも、4 原色の暗副画素によって表示される。従って、特許文献 3 のマルチ画素駆動のように、直線のエッジが着色して見えない。

20

【 0 0 9 0 】

また、図 9 に示されているように、特許文献 3 のマルチ画素駆動方法で、1 ドット反転駆動を行うと、明副画素は市松状に配置される。画素の行に着目すると、画素の液晶層に印加される表示信号電圧の極性の配置に従って、明副画素が行方向に沿ってジグザグに配置される。すなわち、列方向の上側に位置する明副画素を有する画素の、行方向に隣接する画素においては、明副画素は列方向の下側に位置している。従って、行方向に平行な直線を表示したときに、直線がにじんで見えるという問題がある。

【 0 0 9 1 】

これに対して、第 2 の実施形態の液晶表示装置 1 0 0 A では、ある画素の行に着目すると、画素内の明副画素の列方向の位置は一直線に配置されている。従って、行方向に平行な直線を表示したときに、直線がにじんで見えるという問題がない。

30

【 0 0 9 2 】

また、図 6 A に示したように、各画素の極性（電界の向き）を示す記号「+」および「-」は行方向（水平方向）には、例えば（+、-）、（+、-）、（+、-）と 2 画素（2 列）周期で反転しており、列方向（垂直方向）にも、例えば、（+、-）、（+、-）、（+、-）、（+、-）と 2 画素（2 行）周期で反転している。すなわち、画素単位でみると 1 ドット反転が実現されている。

【 0 0 9 3 】

次に、輝度順位の高い副画素、即ち図 6 A において記号「H」を付した副画素に注目する。行方向には、例えば第 1 行の S P a を見ると、（+H、-H）、（+H、-H）、（+H、-H）と 2 画素（2 行）周期で極性反転している。また、列方向には、例えば第 1 列を見ると、（+H、-H）、（+H、-H）、（+H、-H）、（+H、-H）と 2 画素（2 行）周期で極性反転している。すなわち、輝度順位の高い副画素単位でみても、1 ドット反転が実現されている。記号 L の副画素も同様の規則性をもって配置されている。

40

【 0 0 9 4 】

このように、第 2 の実施形態の液晶表示装置 1 0 0 A は、液晶層に印加される電圧の極性の分布においても、図 8 に示した特許文献 3 に記載の液晶表示装置よりも小さな単位で分散しており、フリッカが発生し難いことがわかる。

50

【0095】

また、図2(b)に示した第2の実施形態の液晶表示装置100Bでも、液晶表示装置100Aと同様に、各画素の行内において、画素内の明副画素の列方向の位置を一直線に配置することができる。液晶表示装置100Bに、液晶表示装置100Aについて上述した信号電圧を用いて1ドット反転駆動を行ったときの表示状態を図6Bに模式的に示す。なお、液晶表示装置100Bは、液晶表示装置100Aの補助容量22bを有しないので、CS信号電圧Vcbは必要ない。

【0096】

図6Bと図6Aとを比較すると明らかなように、図6Bでは、画素内の明副画素の列方向の位置が全ての画素で一定(ここでは上側)になっている点において図6Aと異なっている。液晶表示装置100Bにおいても、画素単位でみても、明副画素単位でみても、1ドット反転駆動が実現されている。また、液晶表示装置100Bでは、画素内の明副画素の列方向の位置が全ての画素で一定である。すなわち、行方向に互いに隣接する2つの画素における明副画素と暗副画素との配置は同一であり、且つ、列方向に互いに隣接する2つの画素における明副画素と暗副画素との配置は同一である。従って、液晶表示装置100Bでは、明副画素同士が列方向において隣接することがない。従って、図6Bの表示状態は、図6Aの表示状態よりも空間解像度が高いといえる。なお、暗副画素の補助容量22bを省略できない場合には、上述したように、液晶表示装置100Aにおいて、各画素に2つのCSバスラインを設ければ、図6Bの表示状態を得ることができる。

【0097】

上述したように、本発明による第2の実施形態の液晶表示装置100A、100Bは、表示信号電圧の極性に無関係に、振動電圧を供給する副画素を選択することによって、明副画素となる副画素を選ぶことができるという利点を有している。

【0098】

なお、上記の説明では、1つのカラー画素が4原色の画素によって構成されている例を説明したが、本発明の実施形態は、4原色の場合に限られず、行方向に偶数個の原色画素を有するストライプ配列の液晶表示装置に適用できる。また、4原色として、黄、赤、青および緑を用いる例を示したが、これに限られない。4原色の場合は、例えば、黄に代えて、シアン、マゼンタまたは白を用いてもよい。なお、黄を用いると、表示輝度を抑制することなく、色再現範囲を拡大できるという利点が得られる。白を用いると、色再現範囲を広くすることはできないものの、表示輝度を高くすることができる。また、4原色の画素の面積は互いに同じである必要はなく、例えば、黄画素および緑画素の面積を赤画素および青画素の面積よりも小さくしてもよい。

【0099】

ここでは、振動電圧Vcsaの振動の周期が2Hの例を示したが、1Hであってもよい。但し、振動電圧の周期が短いと、CSバスラインのCR時定数(CSバスラインの負荷インピーダンスの近似値)によって、波形が鈍る。これを防止するためには、振動電圧の振動の周期をCSバスラインのCR時定数の8倍以上にすることが好ましい。このとき、各行の画素について、TF Tがオフ状態となった瞬間が、振動電圧の第3電位を呈している期間内にあるように、各振動電圧の位相を調整する必要がある。互いに電氣的に独立なN本のCS幹線を用意し、それぞれに異なる振動電圧を加えることにより前記条件を満たした上で振動電圧の周期を延ばすことが出来る。振動電圧の周期と、電氣的に独立なCS幹線の数との関係の考え方について、特許4104639号明細書の開示内容の全てを参考のために本明細書に援用する。

【0100】

なお、マルチ画素駆動は、全ての階調に対して行う必要は必ずしもなく、必要な階調、例えば、0~255階調の256階調表示を行うときの96階調以下あるいは64階調以下の低階調の表示を行う時にだけマルチ画素駆動を行ってもよい。ノーマリブラックモードの液晶表示装置のγ特性の視角依存性は、低階調において顕著であるから、このような駆動方法を採用しても、γ特性の視角依存性を改善することができる。

【 0 1 0 1 】

また、上記の説明では、行方向を表示面の水平方向、列方向を垂直方向としたが、これは逆になってもよい。すなわち、ゲートバスラインを垂直方向に延びるように配置し、ソースバスラインを水平方向に延びるように配置してもよい。言い換えると、上記の説明における行方向と列方向とを入れ替えてもよい。また、CSバスラインがゲートバスラインに平行な場合を例示したが、CSバスラインをソースバスラインに平行にしてもよい。

【産業上の利用可能性】

【 0 1 0 2 】

本発明は、MVA型液晶表示装置に限られず、例えば、PSA(Polymer Sustained Alignment)型、RTN型(VATN型ともいう)、IPS型

10

【符号の説明】

【 0 1 0 3 】

10 画素

10a、10b 副画素

12 ゲートバスライン

13a、13b 液晶容量

14 ソースバスライン

16a、16b TFT

18a、18b 副画素電極

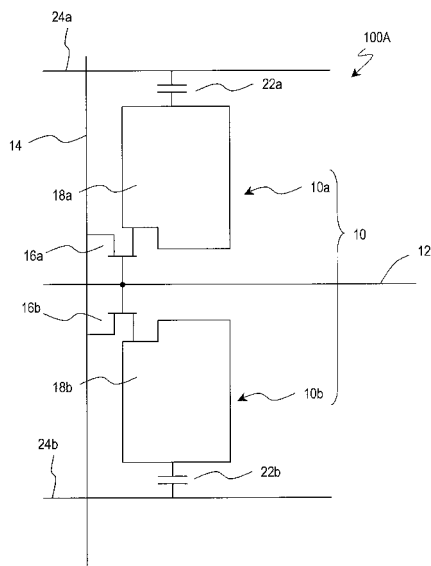
22a、22b 補助容量

24a、24b CSバスライン

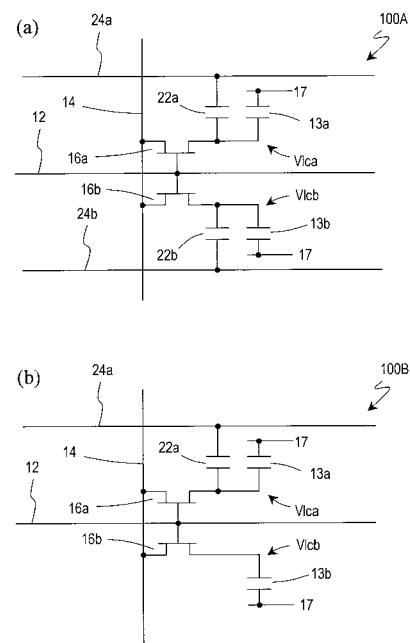
100A、100B 液晶表示装置

20

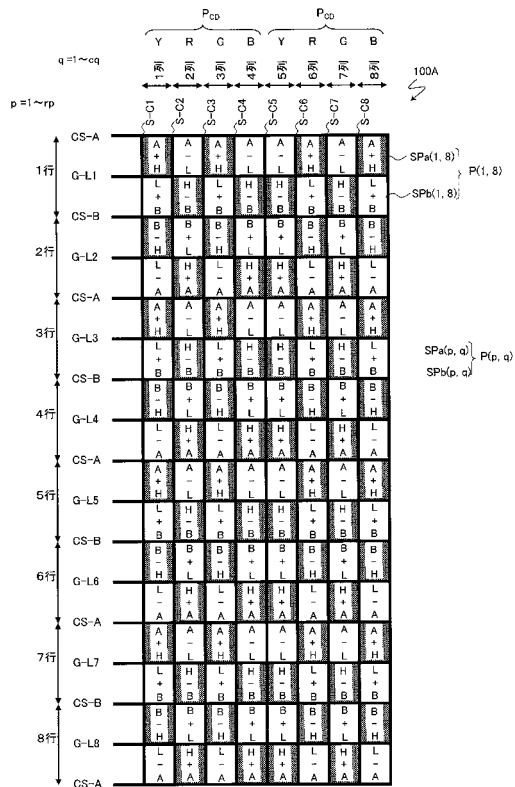
【図1】



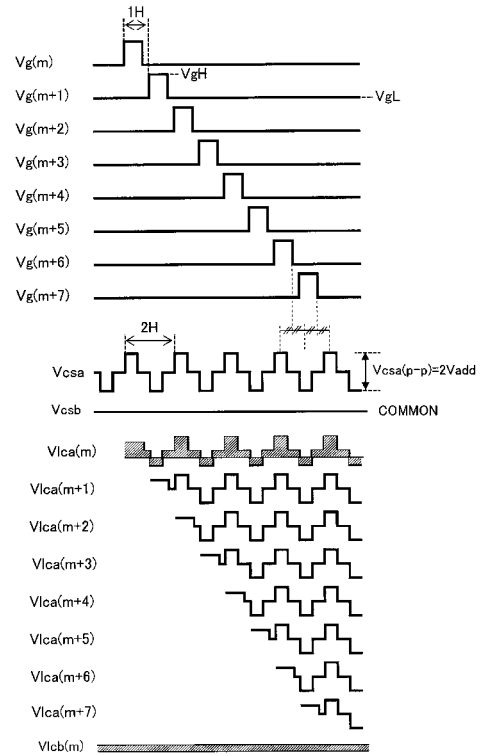
【図2】



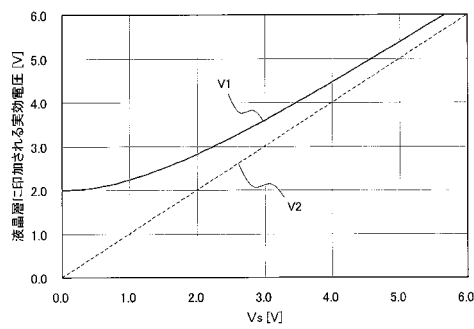
【図3】



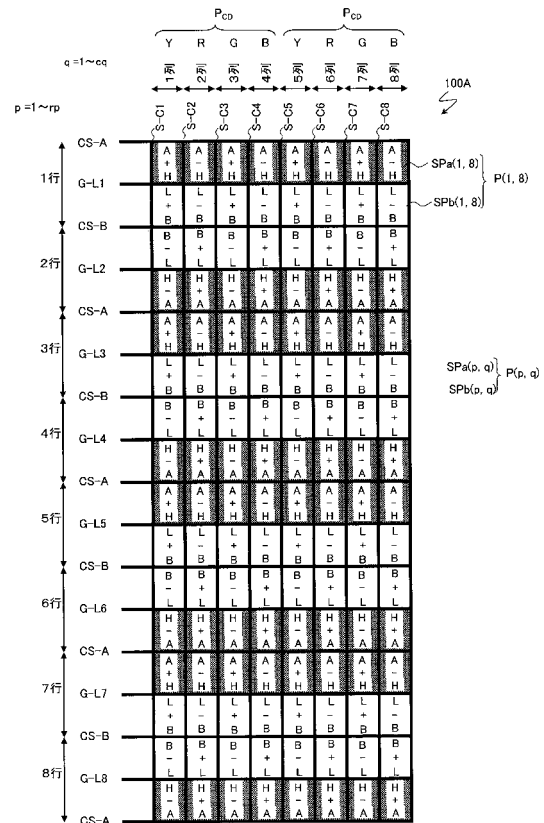
【図4】



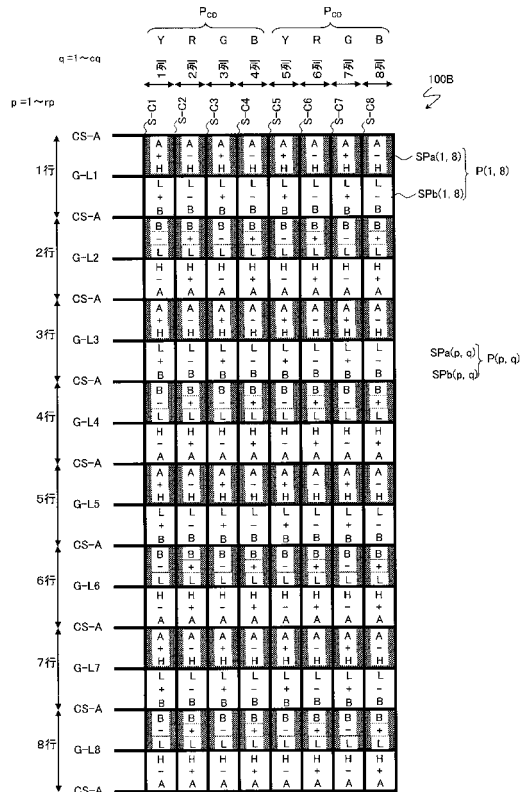
【図5】



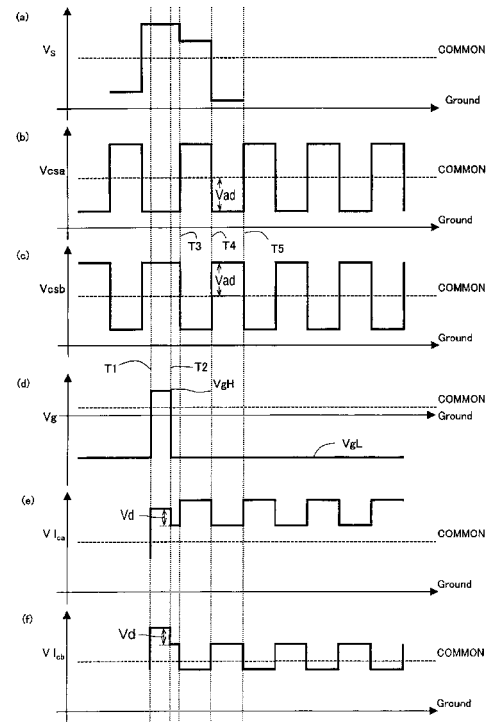
【図6A】



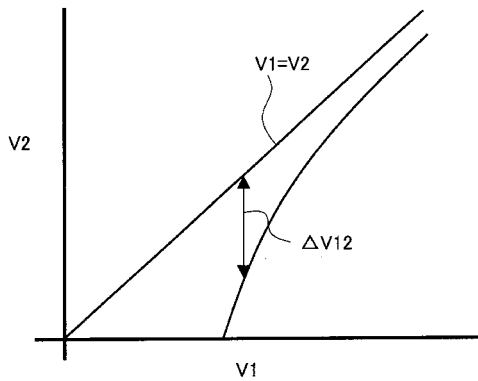
【図 6 B】



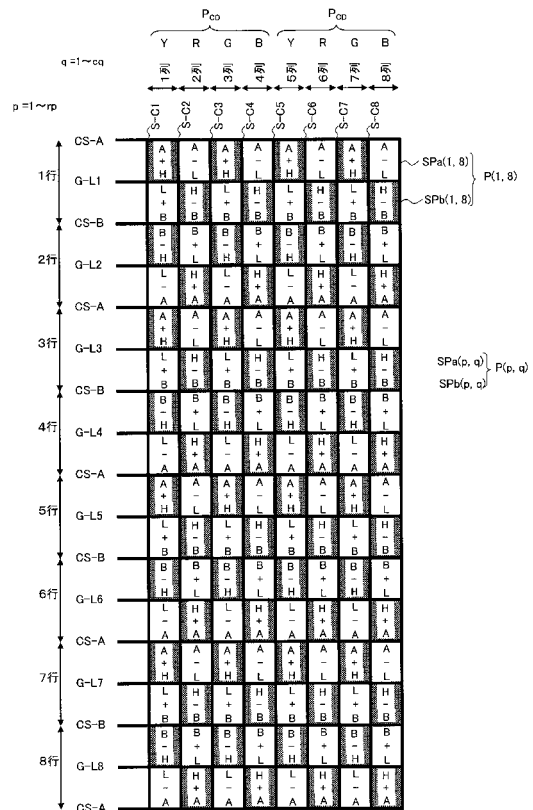
【図 7】



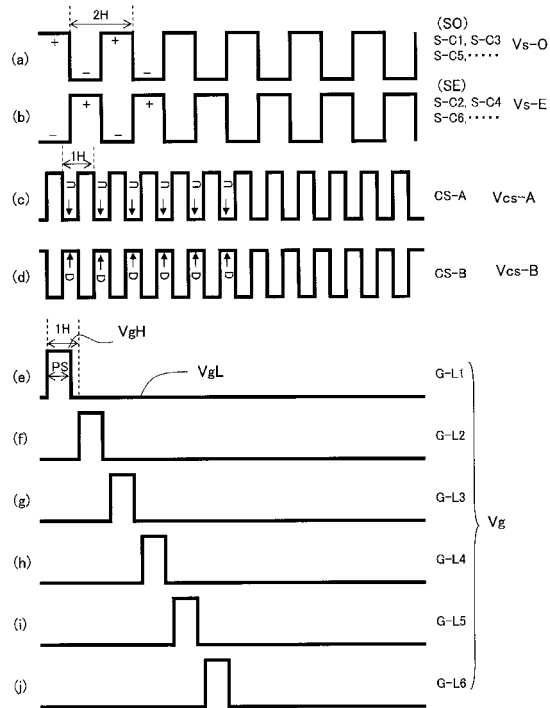
【図 8】



【図 9】



【図 10】



 フロントページの続き

(51) Int.Cl.		F I
G 0 9 G	3/20	(2006.01)
		G 0 2 F 1/1335 5 0 5
		G 0 9 G 3/36
		G 0 9 G 3/20 6 2 1 B
		G 0 9 G 3/20 6 2 4 D
		G 0 9 G 3/20 6 4 1 C
		G 0 9 G 3/20 6 1 1 E
		G 0 9 G 3/20 6 2 2 D

(72)発明者 下敷領 文一
 大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

審査官 森江 健蔵

(56)参考文献 特開2004-62146(JP, A)
 国際公開第2007/148519(WO, A1)
 特開2006-285238(JP, A)
 特開2008-164667(JP, A)
 国際公開第2009/034714(WO, A1)

(58)調査した分野(Int.Cl., DB名)
 G 0 2 F 1 / 1 3 3
 G 0 2 F 1 / 1 3 3 5
 G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP5284535B2	公开(公告)日	2013-09-11
申请号	JP2012501863	申请日	2011-02-24
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	北山雅江 下敷領文一		
发明人	北山 雅江 下敷領 文一		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1368 G02F1/1335 G09G3/36 G09G3/20		
CPC分类号	G02F1/13624 G02F2001/134345 G09G3/3607 G09G3/3614 G09G3/3651 G09G2300/0443 G09G2300/0452 G09G2310/06 G09G2320/028		
FI分类号	G02F1/133.575 G02F1/133.550 G02F1/133.510 G02F1/1343 G02F1/1368 G02F1/1335.505 G09G3/36 G09G3/20.621.B G09G3/20.624.D G09G3/20.641.C G09G3/20.611.E G09G3/20.622.D		
代理人(译)	奥田诚治 三宅明子		
审查员(译)	森江 健蔵		
优先权	2010042311 2010-02-26 JP		
其他公开文献	JPWO2011105514A1		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示装置 (100A) 包括多个像素 (10) , 这些像素以列和行排列以形成矩阵图案。多个像素 (10) 中的每一个包括沿列方向排列的第一和第二子像素 (10a , 10b) , 其中一个是亮子像素, 其至少在特定灰度级上呈现出比另一个更高的亮度, 另一个是暗子像素。多个像素限定多个彩色显示像素, 每个彩色显示像素包括偶数个像素, 包括沿行方向排列的第一, 第二, 第三和第四像素 (Y , R , G , B) 。在任意一行像素中, 包括亮子像素的一行子像素包括所有第一, 第二, 第三和第四像素的各个亮子像素。

【 图 1 】

