

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4893759号
(P4893759)

(45) 発行日 平成24年3月7日(2012.3.7)

(24) 登録日 平成24年1月6日(2012.1.6)

(51) Int.Cl.	F I
GO2F 1/1333 (2006.01)	GO2F 1/1333
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/133 (2006.01)	GO2F 1/133 530
GO6F 3/041 (2006.01)	GO6F 3/041 320A

請求項の数 7 (全 19 頁)

(21) 出願番号	特願2009-15129 (P2009-15129)	(73) 特許権者	000002185
(22) 出願日	平成21年1月27日 (2009.1.27)		ソニー株式会社
(65) 公開番号	特開2010-175595 (P2010-175595A)		東京都港区港南1丁目7番1号
(43) 公開日	平成22年8月12日 (2010.8.12)	(74) 代理人	100094053
審査請求日	平成22年1月19日 (2010.1.19)		弁理士 佐藤 隆久
		(72) 発明者	水橋 比呂志
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	山内 木綿子
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	小糸 健夫
			東京都港区港南1丁目7番1号 ソニー株
			式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1基板と、
第2基板と、
前記第1基板と前記第2基板との間に形成されている液晶層と、
前記第1基板に形成され、表示時に映像信号が画素内のトランジスタを介して信号線から与えられる画素ごとの画素電極と、
前記第2基板に形成され、前記第1基板または前記第2基板の側からの押圧によって、隣接する2画素の2つの前記画素電極をショートする、少なくとも1つの短絡切片と、
前記短絡切片が前記押圧によって接触する前記2つの画素電極のうち、一の画素電極と電氣的に接続されている第1配線に電圧を印加し、他の画素電極と電氣的に接続されている第2配線の電位変化を検出することセンサ駆動制御を行うセンサ駆動回路と、
を有する液晶表示装置。

【請求項2】

前記センサ駆動回路は、
前記第1配線に電圧を印加する電圧設定部と、
前記第2配線を、前記電圧と電位差がある状態でフローティング状態にする配線制御部と、
前記フローティング状態の第2配線の電位変化から、前記2つの画素電極が前記短絡切片を介して電氣的に接続されたことを読み出す読み出し部と、

10

20

を含む請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素ごとの画素電極との間で電位差が生じることによって前記液晶層を駆動する共通電極を有し、

前記センサ駆動回路は、前記電圧設定部によって前記共通電極を駆動する共通電圧と同じ電圧を前記第 1 配線に設定し、前記配線制御部によって前記共通電圧の反転電圧を前記第 2 配線に印加した後、当該第 2 配線をフローティング状態とする

請求項 2 に記載の液晶表示装置。

【請求項 4】

前記画素ごとの画素電極との間で電位差が生じることによって前記液晶層を駆動する共通電極を有し、

前記センサ駆動回路は、前記電圧設定部によって、前記共通電極を駆動する共通電圧と異なる同極性の第 1 電圧を前記第 1 配線に設定し、前記配線制御部によって、前記共通電圧の反転電圧と当該共通電圧との電位差よりも、前記第 1 電圧との電位差が小さい第 2 電圧を前記第 2 配線に印加した後、当該第 2 配線をフローティング状態とする

請求項 2 に記載の液晶表示装置。

【請求項 5】

前記第 1 配線と前記第 2 配線は、前記トランジスタを介して前記画素ごとの画素電極と接続される信号線である

請求項 1 から 4 の何れか一項に記載の液晶表示装置。

【請求項 6】

画素がマトリクス配置された画素アレイと、

複数 M 本の映像信号線からの映像信号の前記画素アレイへの供給を、M 相駆動のスイッチ回路を介して制御する書き込み回路と、
を有し、

前記センサ駆動回路は、前記書き込み回路によって駆動される前記 M 本の映像信号線のうち、異なる 2 本の映像信号線の一方から、前記第 1 配線に対し前記電圧の供給を行うと共に、前記異なる 2 本の映像信号線の他方と接続されていた前記第 2 配線を、前記 M 相駆動のスイッチ回路によって前記書き込み回路から切り離すことでフローティング状態とし、当該フローティング状態の第 2 配線で、センサ電極間の接触に基づく電位変化を検出する

請求項 5 に記載の液晶表示装置。

【請求項 7】

前記センサ駆動回路は、前記センサ駆動制御に続いて表示書き込み制御を行う回路を兼用しており、

当該センサ駆動回路は、前記第 1 配線の電圧を、前記表示書き込み制御時の基準電圧として用いることとし、前記第 2 配線に対する前記基準電圧の設定を書き込みに先立って行う

請求項 5 または 6 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、第 1 基板と第 2 基板との間に形成されている液晶層を挟んで接触センサ電極が配置されることで、接触センサの機能をもつ液晶表示装置に関する。

【背景技術】

【0002】

近年、液晶表示装置において、液晶表示装置の画面上に表示されたアイコン等を利用してユーザの指示を入力する“タッチパネル”と呼ばれるセンサ機能を有する液晶表示装置が実現されている。

タッチパネルは、液晶表示装置の画面上に示す指示内容を人の手または物体（たとえば

10

20

30

40

50

スタイラスペン)で選択できるように液晶表示装置の表示面側に設置される。人の手または物体がタッチパネルに直接、接触すると、タッチパネルは手または物体が接触するパネル面内の位置を検出する。液晶表示装置は、接触が検出された位置に応じて指示された内容を入力信号として受け入れ、この入力信号に基づく動作を実行する。

【0003】

タッチパネルの検出方式としては、抵抗膜方式、静電容量方式、光学式が知られている。

抵抗膜方式において、液晶表示パネルとタッチパネルを一体化して形成することが検討されている。

【0004】

10

抵抗膜方式で液晶表示パネルとタッチパネルを一体化するために、ユーザが指などでパネル表面を押したときに互いに接触する一対の電極(以下、第1および第2のセンサ電極、または、タッチ(接触)電極という)を、液晶層を挟む2つの基板に形成する接触センサ付きの液晶表示装置が知られている(例えば、特許文献1~3参照)。

【0005】

液晶表示装置では、2つの基板間に液晶が封入されて表示パネルが形成される。また、液晶表示装置では、2つの基板の対向距離(セルギャップ)を一定にするスペーサを、2つの基板間に適度な大きさや密度で配置して、表示面側を押圧時に表示パネルが備えるべき強度を調整している。スペーサのトータルな配置面積が大きいと押圧力に対して表示面側の基板が撓みにくい反面、第1および第2のセンサ電極の接触も容易でなくなる。これ

20

に対し、スペーサのトータルな配置面積が小さいと、第1および第2のセンサ電極が接触しやすいが表示パネルの強度が不足する。

【0006】

所望のパネル強度が得られるように適度にスペーサを配置した状態で、第1および第2のセンサ電極が接触しやすいようにしなければならない。このため、上述した特許文献1~3では、第1および第2のセンサ電極の少なくとも一方側に、高さ(液晶の厚さ方向の寸法)がスペーサより小さい“高さ調整層”を形成している。セルギャップと、高さ調整層の高さおよび電極厚等とによって、センサ電極間のギャップ(以下、センサギャップという)が決定される。

【0007】

30

上記センサギャップが小さいほど、小さい外圧での接触でも感知できる。したがって、感度向上のためにはセンサギャップはある程度小さいほうがよい。

その一方、センサギャップが余りに小さいと感度が高すぎる。そこで、抵抗膜式では、主にスペーサと高さ調整層の高低差で最適なセンサギャップが設定されている。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2007-52369号公報

【特許文献2】特開2007-95044号公報

【特許文献3】特開2001-75074号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0009】

センサギャップが最適に設定されている場合でも、その大きさはセルギャップの数分の1と小さいため、センサ電極間に異物が挟み込まれてスイッチが不良になることがある。このスイッチの不良の確率は、センサギャップが小さくなると急に上がり、このことが表示パネル一体型の抵抗膜式接触センサの感度や検出精度の向上を妨げている。

【0010】

本発明は、2つのセンサ電極の意図しない接触が発生しにくい接触センサを表示パネル内に含む液晶表示装置を提供するものである。

50

【課題を解決するための手段】

【0011】

本発明に関わる液晶表示装置は、第1基板と、第2基板と、前記第1基板と前記第2基板との間に形成されている液晶層と、画素ごとの画素電極と、少なくとも1つの短絡切片と、センサ駆動回路とを有する。

前記画素ごとの画素電極は、前記第1基板に形成され、表示時に映像信号が画素内のトランジスタを介して信号線から与えられる。

前記少なくとも1つの短絡切片は、前記第2基板に形成され、前記第1基板または前記第2基板の側からの押圧によって、隣接する2画素の2つの前記画素電極をショートする。

前記センサ駆動回路は、前記短絡切片が前記押圧によって接触する前記2つの画素電極のうち、一の画素電極と電氣的に接続されている第1配線に電圧を印加し、他の画素電極と電氣的に接続されている第2配線の電位変化を検出することセンサ駆動制御を行う。

【0012】

上記構成によれば、複数の画素電極間のショート、オープンを、センサ駆動回路が第2配線の電位変化で検出可能である。

ここで、一例として画素電極が2つの場合を考える。2つの画素電極全てが短絡切片と接触している場合、第1配線から設定された電圧が、一方の画素電極、短絡切片、他方の画素電極を通して第2配線に伝達される。このため、フローティング状態の第2配線の電位に変化が生じる。

これに対し、2つの画素電極の1つでも短絡切片と非接触（接触センサがオフ）の場合、上記電圧が接触センサを介して伝達されない。そのため、第2配線の電位変化が生じない。

【0013】

ここで接触センサがオフの場合は、外からの押圧力が不足している場合と、押圧力は十分であるが、異物が電極間に挟まっている場合の2通りがある。そのうち、後者の場合は正常なスイッチングを妨げている場合で極力防止する必要がある。

この異物が導電性の場合、電極間の接点が2点以上あると、その接点の数が多いほど、異物に起因したスイッチ不良（意図しない電極間ショート）の確率は小さい。なぜなら、全ての接点に導電性の異物が挟まっていなないとスイッチがオンしないため、それ以外ではスイッチの正常動作は確保されるからである。

【発明の効果】

【0014】

本発明によれば、2つのセンサ電極の意図しない接触が発生しにくい接触センサを表示パネル内に含む液晶表示装置を提供することができる。

【図面の簡単な説明】

【0015】

【図1】第1の実施の形態に関わる液晶表示装置の概略断面図

【図2】第1の実施の形態に関わる液晶表示装置の2画素分の等価回路とセンサ駆動回路の構成図

【図3】第2の実施の形態に関わる液晶表示装置の画素とセンサ駆動回路の構成図

【図4】第2の実施の形態に関わる液晶表示装置のセンサ駆動と表示書き込み制御を示すタイミングチャート

【図5】第3の実施の形態に関わる液晶表示装置の画素とセンサ駆動回路の構成図

【図6】第3の実施の形態に関わる液晶表示装置のセンサ駆動と表示書き込み制御を示すタイミングチャート

【図7】第4の実施の形態に関わる液晶表示装置のセンサ駆動と表示書き込み制御を示すタイミングチャート

【図8】第1～第4の実施の形態に関わる液晶表示装置を備えたデジタルスチルカメラを示す斜視図

10

20

30

40

50

【図 9】第 1 ～ 第 4 の実施の形態に関わる液晶表示装置を備えたノート型パーソナルコンピュータを示す斜視図

【図 10】第 1 ～ 第 4 の実施の形態に関わる液晶表示装置を備えた携帯端末装置の開状態と閉状態を示す正面図

【図 11】第 1 ～ 第 4 の実施の形態に関わる液晶表示装置を備えたビデオカメラを示す斜視図

【発明を実施するための形態】

【0016】

本発明の実施形態を、図面を参照して説明する。

以下、次の順で説明を行う。

10

1. 第 1 の実施の形態：基本構成
2. 第 2 の実施の形態：具体例 1
3. 第 3 の実施の形態：具体例 2
4. 第 4 の実施の形態：具体例 3（具体例 2 の制御変更例）
5. 変形例
6. 適用例（電子機器の実施例）

【0017】

< 1. 第 1 の実施の形態 >

図 1 は、F F S (Field Fringe Switching) モードの液晶表示装置の概略的な断面図である。

20

図 1 に図解する液晶表示装置 100 は、液晶パネル 200 と、バックライト（不図示）と、液晶パネルやバックライトを駆動する駆動部（不図示）とを有する。

図 1 に示す液晶パネル 200 は、図の上側が「表示面側」、図の下側が「背面側」である。バックライトは背面側に液晶パネル 200 と近接配置される。

【0018】

液晶パネル 200 においては、「第 1 基板または第 2 基板」としての、カラーフィルタ基板 201 と T F T アレイ基板 202 とが間隔を隔てるように対面している。T F T アレイ基板 202 は「駆動基板」とも呼ばれ、カラーフィルタ基板 201 は「対向基板」とも呼ばれる。

T F T アレイ基板 202 は、詳細は後述するが、画素電極、配線、トランジスタがマトリクス配置されている。これにより、液晶パネル 200 を、例えば表示面側から見ると複数の画素 P I X がマトリクス配置される。画素は階調変化が可能な最小単位である。

30

【0019】

図 1 に示すように、カラーフィルタ基板 201 と T F T アレイ基板 202 との間に挟まれるように、液晶層 203 が形成されている。

カラーフィルタ基板 201 と T F T アレイ基板 202 のそれぞれに所定の機能層を積層して形成した後に、互いに対向して 2 枚の基板を配置し、その間に液晶を注入して封止することで、液晶層 203 が形成される。

【0020】

T F T アレイ基板 202 は、例えばガラスなどの透明度が高い材料から形成され、その上にトランジスタ T r のゲート電極（不図示）が形成されている。ゲート電極上に薄いゲート絶縁膜（不図示）を介して、トランジスタ T r のボディ領域となる T F T 層 206 が形成されている。詳細は図示を省略しているが、T F T 層 206 に不純物を注入してソース領域とドレイン領域を形成している。

40

【0021】

なお、不図示のゲート電極は、図 1 に示す断面に沿って長く配線されて走査線を兼用してよい。ゲート電極はモリブデンなどの高融点金属材料からなるため、その配線抵抗を下げたい場合は、図示しない上層の配線に適宜接続されている。

【0022】

このように形成されたトランジスタ T r を埋め込むように多層絶縁膜 207 が、T F T

50

アレイ基板 202 に形成されている。

多層絶縁膜 207 内に導電層、例えばトランジスタのプラグ 208、あるいは、アルミニウム等の金属配線からなる信号線（不図示）が埋め込まれている。信号線は、後述するようにゲート電極（走査線）と直交する方向に長く配線されている。

多層絶縁膜 207 内に、図 1 に示すように、透明電極材料からなる共通電極 222 が埋め込まれている。共通電極 222 は画素ごとに分離されていてもよいが、少なくとも表示ラインに対応する画素行で一括して同一電位で駆動される。

【0023】

多層絶縁膜 207 上に、プラグ 208 上に接続し「第 1 センサ電極」を兼用する画素電極 210 が形成されている。画素電極 210 は透明電極材料からなる。

10

第 1 実施形態の液晶表示装置 100 は、F F S (Field Fringe Switching) モードの液晶表示装置である。このため、図 1 に示すように、画素電極 210 は、短冊状にパターンニングされている。透明材料からなる画素電極 210 と、その周囲の何も光を遮る部材がない領域が「光透過領域」、ゲート電極や信号線 209 の配線、さらには、トランジスタ T r 等によって光の透過が遮られる領域が「遮光領域」と呼ばれる。

【0024】

透明電極材料から形成された画素電極 210 は、複数のスリットを有している。画素電極 210 は、画素ごとに液晶層 203 に対して電界を印加するための電極である。この電界印加時の画素電極 210 の電位（表示画素電位）は、画素階調を決めるため、表示画素電位を与えるために信号線（不図示）から映像信号が供給され、その映像信号の所定の電位をトランジスタ T r でサンプリングする。

20

【0025】

F F S モードでは、T F T アレイ基板 202 上に形成された共通電極 222 と、さらにその上に絶縁膜を介して形成された画素電極 210 との間に画素階調に応じた大きさの電界が印加される。液晶層 203 に対し、共通電極 222 が画素電極 210 のスリットを通して対峙する位置に形成されている。したがって、液晶層 203 にほぼ横方向の電界が印加される。

【0026】

画素電極 210 の一部分の下に、高さ調整層 211 が形成され、画素電極 210 の上に、不図示の第 2 配向膜が予め形成されている。

30

【0027】

カラーフィルタ基板 201 は、その液晶層側の面に、複数の機能膜が積層されている。

より詳細には、カラーフィルタ基板 201 は、例えばガラスなどの透明度が高い材料から形成され、その上にカラーフィルタ層 220 が形成されている。カラーフィルタ層 220 は、例えば赤 (R) などの所定の色が染色されたフィルタ領域を有する。フィルタ領域の色は 1 画素に 1 色が指定され、その色配列は所定のパターンで決められている。例えば、赤 (R)、緑 (G)、青 (B) の 3 色の配列を 1 単位として、この色配列がマトリクス状に繰り返されている。

フィルタ領域間に非フィルタ領域を設ける場合と、設けない場合がある。非フィルタ領域は遮光のためのブラックマトリクス領域としてもよいし、カラーフィルタ膜を局部的に除去した構成でもよい。

40

【0028】

カラーフィルタ層 220 上に平坦化膜 221 が形成され、その上に、「対向電極」とも呼ばれスイッチ片となる「第 2 センサ電極」としての画素短絡電極 223 が形成されている。画素短絡電極 223 は、例えば透明電極材料からなり、複数の画素、例えば本例では 2 画素で共通なストライプ状の電極として形成されている。

なお、画素短絡電極 223 は、3 画素以上の画素で共通な構成としてもよく、その場合、適宜、適したパターン形状にて形成される。

【0029】

外からの力でカラーフィルタ基板 201 が押されると、画素短絡電極 223 が、隣接す

50

る2画素に設けられた2つの画素電極210に接触して、画素間ショートが発生させ、その画素間ショートの発生に応じてタッチセンサによる押圧位置の検出が行われる。この検出方法の詳細は後述する。

【0030】

なお、液晶層203を厚さ方向に支えるスペーサ230が複数画素ごと、あるいは、画素ごとに配置されているため、外からの力がかかってもある程度までしか液晶層203が変形しない。

スペーサ230は、望ましくは、2つの画素電極210と画素短絡電極223との接触箇所でも大きく液晶層203が変形する(カラーフィルタ基板201が撓む)ように適宜、その配置箇所と大きさ(強度)が決められる。また、この箇所での基板の撓みの程度に応じて適当な高さ調整層211の高さ(基板対向方向の寸法)が決められる。

10

【0031】

ここで高さ調整層211は、どのような平面形状でもよいが、例えば円や楕円の孤立パターンとして形成される。高さ調整層211を設けた目的は、画素電極210と画素短絡電極223との接触を良好なものとすることと、不図示の(TFTアレ基板202側の)配向膜が、画素電極210の画素短絡電極223との接触部分に形成されないようにすることである。プロセスにも依存するが、高さ調整層211の高さが2[μm]以上とすることが望ましい。また、この高さ調整層211を光透過領域に設けると、光透過の妨げとなるため、遮光部(例えばブラックマトリクスや配線の影となる遮光領域)に設けることが望ましい。ゲート電極の影となる部分に高さ調整層211を形成する、あるいは、信号線の影となる領域などに、これを形成してもよい。

20

【0032】

なお、画素電極210と共通電極222は絶縁膜207を介して対抗しているため、これにより保持容量が形成されている。

【0033】

図2に、隣接する2画素の等価回路を、タッチ検出やデータ書き込みのための回路とともに示す。図2では2点接触のタッチ検出構成を示す。

図2に図解する画素PIX_m, PIX_{m+1}の等価回路において、図1に図示して既に説明した構成を同一符号で示している。

ここで液晶層203をキャパシタ誘電体とするキャパシタの一方電極が画素電極210により形成され、他方電極が共通電極222により形成されている。

30

この液晶層203によるキャパシタでは電圧保持能力が不足する場合、図示のように保持容量Csが接続されている。保持容量Csは前述したとおり画素電極210、共通電極222、絶縁膜207より構成されている。

【0034】

画素PIX_m, PIX_{m+1}の2つの画素電極210間に、センサスイッチSWsが形成されている。このセンサスイッチSWsは、操作片(スイッチ片)が孤立した2つ端子に接触し、あるいは非接触となるスイッチである。操作片(スイッチ片)は、実際には液晶層203を挟んで対向する画素短絡電極223から構成される。2つの端子が画素PIX_m, PIX_{m+1}の各画素電極210に接続されている。

40

図2に示すように外から指などで押すときの圧力(押圧力)でオンし、圧力が解除されるとオフに復帰する。

【0035】

トランジスタTrのソースとドレインの一方が画素電極210に接続され、ソースとドレインの他方が信号線209に接続されている。図2では、全ての信号線209のうち、特に、画素PIX_mに接続された信号線を符号“209_m”により示し、画素PIX_{m+1}に接続された信号線を符号“209_{m+1}”により示す。

2つのトランジスタTrのゲートはゲート制御線204に接続されている。不図示の垂直ドライバ等の走査回路からゲート制御線204を介してゲート電圧Vgateが供給される。トランジスタTrはゲート電圧Vgateの電位によって制御される。

50

【 0 0 3 6 】

共通電極 2 2 2 は、共通電圧 V_{com} の供給線 (V_{com} 配線 2 1 2) に接続されている。 V_{com} 配線 2 1 2 は、共通電圧 V_{com} と、その反転電圧 (反転共通電圧 $\times V_{com}$) とが、 V_{com} 駆動回路 (不図示) から交互に与えられる。なお、垂直ドライバ等の一部の駆動回路は液晶パネル 2 0 0 内に形成されるが、 V_{com} 駆動回路は、通常、液晶パネル 2 0 0 の外に配置される。

【 0 0 3 7 】

表示装置の水平駆動部内の構成回路として、書き込み回路 ($WRITE.C$) 3 0 1 と、読み出し回路 ($READ.C$) 3 0 2 が設けられている。書き込み回路 ($WRITE.C$) 3 0 1 と、読み出し回路 ($READ.C$) 3 0 2 は、液晶パネル 2 0 0 内に設けてもよいが、通常、液晶パネル 2 0 0 の外に IC として配置される。

10

また、書き込み回路 3 0 1 および読み出し回路 3 0 2 と画素アレイとの間に、映像信号 $Video (... , Video_m, Video_m + 1, ...)$ の供給タイミングを制御する水平セクタ 3 0 3 が設けられている。水平セクタ 3 0 3 は、通常、TFT トランジスタの形成プロセスによって液晶パネル 2 0 0 内に形成される。

【 0 0 3 8 】

読み出し回路 3 0 2 はタッチ検出の機能をもつ回路である。書き込み回路 3 0 1 は、画像表示のために映像信号 $Video$ を発生、供給する機能をもつ回路であり、また、タッチ検出時に予め設定する電圧、例えばプリチャージ電圧の供給機能も有する。そのため、本実施の形態では書き込み回路 3 0 1 が「電圧設定回路」の機能を併せ持つ。

20

水平セクタ 3 0 3 は、映像信号 $Video$ やプリチャージ電圧の供給時にオンする書込スイッチ Wsw を有する。また、水平セクタ 3 0 3 は、センサスイッチ Sw のオン、オフの情報を信号線 2 0 9 から読み出し回路 3 0 2 に伝達させるときにオンする読出スイッチ Rsw を有する。

【 0 0 3 9 】

なお、図 2 にはこれらのスイッチの接続が図示されているが、この図示は、水平セクタ 3 0 3 は、この 2 種類のスイッチの機能を有すればよいとの意味を持ち、具体的な回路の接続は、図 2 に限定されない。また、映像信号 $Video$ とプリチャージ電圧のスイッチを分けてもよい。さらに、書き込み回路 3 0 1 と読み出し回路 3 0 2 を、画素アレイを挟んで一方と他方に離して配置する場合、水平セクタ 3 0 3 の機能を適宜分散して配置してよい。

30

このような実施形態の多様性については後述する。

【 0 0 4 0 】

図 2 に示す接触検出の構成は画素ごとにおいてもよい。その場合、書込スイッチ Wsw と読出スイッチ Rsw が、信号線 2 0 9 の各々に並列に接続される。

【 0 0 4 1 】

しかし、接触検出の対象は指など、画素サイズより十分大きいため、そこまでの接触位置検出の精度は不要である。また、接触検出機能の付加は表示に無関係なスイッチ数を増やす。このため、接触検出機能の付加に当たっては、センサスイッチ Sw 自体の配置スペース、ならびに、水平セクタ 3 0 3 内のスイッチ数が画素配置の制約事項とならないようにする配慮も必要である。言い換えると、接触位置検出の精度 (最小の検出ピッチ) は、画素ピッチより大きい最適な値を有する。

40

以上の理由から、水平、垂直の各方向で、例えば R, G, B の 1 色に対し、その色が割り当てられた画素ピッチの 1 倍以上の所定倍数ごとに図 2 の構成を配置するとよい。

【 0 0 4 2 】

図 2 における動作の基本を簡単に述べると、以下のごとくである。

図 2 に示す構成では、接触検出に当たって、書込みスイッチ Wsw を介して V_{com} 配線 2 1 2 と同極性の電位 V_{com} をセンサ出力の検出を行う信号線 209_m の隣の $209_m + 1$ に予め与えておき、さらに反対極性の電圧 $\times V_{com}$ を、センサ出力の検出を行う信号線 209_m に予め与えておく。この電圧の設定を“プリチャージ”と呼ぶ。こ

50

の後信号線 2 0 9 __m 側の書込みスイッチ $W s w$ はオフとし信号線 2 0 9 __m は $x V c o m$ レベルで電氣的フローティング状態となる。

【 0 0 4 3 】

プリチャージ後に、ゲート制御線 2 0 4 のゲート電圧 V_{gate} が活性レベル（本例では “H”）に遷移すると 2 つの画素 $P I X_m$, $P I X_m + 1$ 内の 2 つのトランジスタ $T r$ がオンする。このとき外圧により液晶パネル 2 0 0（図 1）に押圧力が印加されると、液晶パネル 2 0 0 が撓み、共通電極 2 2 2 を介して、隣接する 2 画素の 2 つの画素電極 2 1 0 が電氣的に短絡し、信号線 2 0 9 __m + 1 から信号線 2 0 9 __m へ、センサスイッチ $S W s$ を介して電流が流れる。その結果、フローティング状態にある信号線 2 0 9 __m の電位に変化が生じる。

10

一方、センサスイッチ $S W s$ がオンしない場合、信号線 2 0 9 __m に電位変化は生じない。

【 0 0 4 4 】

センサスイッチ $S W s$ のオンとオフによる信号線 2 0 9 __m の電位変化が確定した段階で、読出スイッチ $R s w$ をオンして、読み出し回路 3 0 2 内のセンスアンプで上記電位変化の有無を検出する。

これにより接触の有無（および、接触があった場合の位置）が検出可能である。

【 0 0 4 5 】

一方、画素電極 2 1 0 への映像信号 $V i d e o$ を書き込む表示制御は、書込スイッチ $W s w$ を介して行なう。このときセンサスイッチ $S W s$ がオンしていると、隣接画素間で表示階調が同じになるが、指の下なので表示階調が映像信号 $V i d e o$ と異なっても不都合はない。

20

【 0 0 4 6 】

本実施形態によれば、センサスイッチ $S W s$ が 1 点接触ではなく、2 点接触スイッチとなっている。1 点接触のスイッチでは、この接触箇所にも異物があり、常時ショートとなると、そのものが機能しない。しかし、図 1 および図 2 に示す 2 点接触式のセンサスイッチ $S W s$ では、画素短絡電極 2 2 3 と片方の画素電極 2 1 0 が常時ショートんでも、外圧が加わらない限り、2 つの画素電極 2 1 0 間はオープン状態を維持できる。

そのため、特に導電性の異物でセンサスイッチ $S W s$ の機能が発揮されない不良の確率が大幅に低減できる。

30

また、プリチャージ電圧の供給を隣の画素の信号線 2 0 9 から行うため、特別にプリチャージのためだけに配線が不要である。また、センサスイッチ $S W s$ そのものも、図 1 に示すように、2 つの高さ調整層 2 1 1 を並べて、その 2 つの高さ調整層 2 1 1 の配置に対応した局部に画素短絡電極 2 2 3 を形成するだけで済む。したがって、センサスイッチ $S W s$ を 1 点接触式から 2 点接触式にしたことによる面積の増大は極力抑制されて、画素の表示特性にほとんど影響しないレベルである。

【 0 0 4 7 】

< 2 . 第 2 の実施の形態 >

本実施の形態では、上記した第 1 の実施の形態の具体例を示す。

図 3 に、第 2 の実施の形態に関わる液晶表示装置の構成を示す。

40

図 3 に図解する液晶表示装置は、各表示ラインをなす画素の行（ロウ）ごとに、R, G, B の色が繰り返され、同じ画素の列（カラム）では同色の色配列となっている。この色配列は、図 1 のカラーフィルタ層 2 2 0 で決められている。

【 0 0 4 8 】

図 3 に示す構成も、図 1 と同様に、ある色（B 画素）の信号線をプリチャージしておき、当該（B）画素に隣接する他の色の（R）画素から接触検出を読み出すための構成となっている。ただし、電位供給する信号線と検出する信号線が、図 2 と図 3 では左右逆になっている。つまり、図 3 では、信号線 2 0 9 __m + 1 で接触センサの出力が得られる。

【 0 0 4 9 】

ここで「3 ラインセクタ方式」とは、R, G, B の水平画素配列において、色ごとに順

50

次、信号線 209 への電荷供給を制御する方式を言う。

より詳細には、映像信号 Video の供給線が複数 M 系統に分離され、M 本の供給線に映像信号 Video が短い持続時間の線順次のパルス列として繰り返し与えられる。

【0050】

図3では、ある m 番目の系統の映像信号 Video_m (0 ≤ m ≤ M) と、次の (m + 1) 番目の系統の映像信号 Video_{m+1} との 2 本の供給線を示す。なお、m = M の場合、m + 1 = 0 となるように m の値が変化する。

【0051】

より詳細に、図3に示す 6 × 2 画素のうち、左半分の 3 × 2 画素は、その信号線 209 が映像信号 Video_m の供給線に書込スイッチ W_{sw} を介して接続されている。また、右半分の 3 × 2 画素は、その信号線 209 が映像信号 Video_{m+1} の供給線に書込スイッチ W_{sw} を介して接続されている。なお、図3における書込スイッチ W_{sw} は、系統が異なる B 画素のものに符号 “W_{sw}__1” を付し、R 画素のものに符号 “W_{sw}__2” を付して、この 2 つ書込スイッチ W_{sw} のみ符号を付して図示している。

【0052】

図3では省略しているが、図2に示す書き込み回路 301 は、映像信号 Video_m , Video_{m+1} の供給線側に配置される。

読み出し回路 302 は、書き込み回路が配置された側と、画素アレイを挟んで反対の側に配置されている。このため、水平セクタ 303 の機能の一部である読出スイッチ R_{sw} が書込スイッチ W_{sw} とは離れて配置されている。

読出スイッチ R_{sw} は、センサ出力が得られる R 画素に対応する信号線 209_{m+1} にのみ接続されている。

【0053】

なお、3ラインセクタ方式では、色ごとに書込スイッチ W_{sw} の点順次駆動が可能である。R 画素列に対応した書込スイッチ W_{sw} はセレクト信号 (sel R) により制御される。同様に、G 画素列に対応した書込スイッチ W_{sw} はセレクト信号 (sel G) により制御され、B 画素列に対応した書込スイッチ W_{sw} はセレクト信号 (sel B) により制御される。

一方、読出スイッチ R_{sw} は読出し信号 RD により制御される。

これらセレクト信号および読み出し信号は、例えば、液晶パネル 200 の外に液晶表示装置 100 内に設けられた CPU や IC 等から与えられる。

【0054】

図3は、2行目の B 画素 (PIX_m) と、その隣の R 画素 (PIX_{m+1}) とに着目している。

この 2 つの画素の 2 つの高さ調整層 211 に重ねて画素短絡電極 223 が配置され、センサスイッチ S_{ws} が形成されている。図3では、センサスイッチ S_{ws} が 1 行目の B 画素と R 画素でも同様に形成されている。ただし、列方向に複数画素おきにセンサスイッチ S_{ws} を配置することも許容される。

【0055】

一方、スペーサ 230 は、行方向ではセンサスイッチ S_{ws} から等距離で離れた 2 箇所に配置されている。列方向では、各行に設けてもよいが、ここでは 2 行目のみスペーサ 230 が形成されている例を示す。

このようにスペーサ 230 の配置箇所の中央付近にセンサスイッチ S_{ws} を形成すると、この箇所で基板の撓みが最も大きいため好ましい。

ただし、画素配列に対するセンサやスペーサの配置は、図3に限定されるものではない。本実施例での特徴は信号線 Sig 上に書込みスイッチ W_{sw} の他にプリチャージ・スイッチ P_{sw} が接続されている点であり、また読出スイッチ R_{sw} は R 画素に対応する信号線に接続されており Read 回路と R 用信号線との接続を制御している。

【0056】

本実施の形態の構成上の特徴として、信号線 209 ごとに、水平セクタ 303 (図2

10

20

30

40

50

）内のスイッチとして、プリチャージ・スイッチ Psw が設けられている。

図 3 では着目 2 画素に対応して、B 画素の信号線 209_m に接続されたプリチャージ・スイッチ $Psw1$ と、R 画素の信号線 $209_m + 1$ に接続されたプリチャージ・スイッチ $Psw2$ とを、符号を付して示している。

【0057】

なお、プリチャージ電圧の供給線は、映像信号 $Video$ の供給に対応した m 系統に分かれて供給可能となっている。具体的には、図 3 の左側 3 列には、プリチャージ信号（電圧） $Presig1$ の供給線からのプリチャージ電圧を信号線に設定する際に、プリチャージ制御信号 $Pre1$ の制御で同時にオンする 3 つのプリチャージ・スイッチ $Psw1$ が形成されている。また、図 3 の右側 3 列には、プリチャージ信号（電圧） $Presig2$ の供給線からのプリチャージ電圧を信号線に設定する際に、プリチャージ制御信号 $Pre2$ の制御で同時にオンする 3 つのプリチャージ・スイッチ $Psw2$ が形成されている。

【0058】

図 4 (A) ~ 図 4 (H2) に、図 3 に示す構成を 3 ラインセクタ方式で駆動した場合のタイミングチャートを示している。

【0059】

図 4 (A) に示す水平同期信号 HD は、時間 $T1$ を始点として、所定期間だけハイレベル（以下、“ H ”と表記）からローレベル（以下、“ L ”と表記）に遷移することを水平期間（ $1H$ ）のサイクルタイムで繰り返す信号である。

水平同期信号 HD が時間 $T1$ で“ L ”に遷移することに応じて、図 4 (D) に示すように、共通電極 222 の電位（共通電圧 $Vcom$ ）が“ H ”または“ L ”で確定する。共通電圧 $Vcom$ が水平期間（ $1H$ ）ごとに“ H ”と“ L ”が反転される。このとき逆位相で、反転共通電圧 $xVcom$ が駆動される。図 3 (D) の時間 $T2$ のタイミングでは、共通電圧 $Vcom$ が“ H ”に確定された場合を例示している。

【0060】

図 4 (F1) と図 4 (F2) に示すように、時間 $T2$ とほぼ同時に、プリチャージ電圧 $Presig1$ 、 $Presig2$ が、互いに逆位相で確定される。ここではプリチャージ電圧 $Presig1$ が“ H ”、プリチャージ電圧 $Presig2$ が“ L ”で確定する。

【0061】

これらの電圧確定後の電位が安定した時間 $T3$ において、図 4 (H1) と図 4 (H2) に示すように、プリチャージ制御信号 $Pre1$ と $Pre2$ が共に活性化（本例では“ H ”に遷移）する。このため、図 3 に示すプリチャージ・スイッチ $Psw1$ と $Psw2$ が共にオンする。すると、プリチャージ電圧 $Presig1$ 、 $Presig2$ が、信号線 209_m と $209_m + 1$ に与えられ、プリチャージが実行される。

このプリチャージは“リードプリチャージ”と呼ばれ、時間 $T4$ まで続く。

【0062】

時間 $T4$ では、プリチャージ制御信号 $Pre2$ のみ“ L ”に遷移するため、プリチャージ・スイッチ $Psw2$ がオフし、R 画素の信号線 $209_m + 1$ がフローティングとなる。ただし、この時点でプリチャージ・スイッチ $Psw1$ はオンしたままである。

続く時間 $T5$ にて、図 4 (E) に示すように、ゲート電圧 $Vgate$ が“ H ”で活性化する。そのため、トランジスタ Tr_m 、 $Tr_m + 1$ がオンする。

【0063】

このとき外圧がある程度大きいと、センサスイッチ SWs がオンし、図 3 に示す B 画素（ PIX_m ）の画素電極 210 と、R 画素（ $PIX_m + 1$ ）の画素電極 210 とが短絡する。そのため、“ L ”のフローティング状態であった信号線 209_m が、トランジスタ $Tr_m + 1$ 、画素電極 210 （R 画素）、画素短絡電極 223 、画素電極 210 （B 画素）、トランジスタ Tr_m を経由して、“ H ”固定の信号線 $209_m + 1$ に接続される。その結果、信号線 209_m が“ H ”に遷移する。

一方、外圧が無い、あるいは、検出感度より小さい場合、センサスイッチ SWs がオフのままとなり、信号線 209_m も“ L ”のフローティング状態を維持する。

【 0 0 6 4 】

時間 T 6 で、図 4 (G) に示す読出し信号 R D が活性化すると、図 3 の読出スイッチ R s w がオンし、信号線 2 0 9 _ m + 1 の電位を読み出し回路 3 0 2 に出力する。読み出し回路 3 0 2 内のセンスアンプが、信号線 2 0 9 _ m + 1 の電位を、例えば所定の参照電位と比較するなどの手法で検出し、接触の有無判定を行う。

【 0 0 6 5 】

その後は、共通電圧 V c o m と同相のプリチャージ電圧 P r e s i g 1 の印加を持続するため、プリチャージ制御信号 P r e 1 は “ H ” (図 4 (H 2)) のまま、時間 T 7 で、信号線への共通電圧 V c o m 設定が行われる。

このとき B 画素 (P I X _ m) が属する R , G , B 画素トリオの信号線では、プリチャージ制御信号 P r e 1 と共通電圧 V c o m といった “ H ” 同士の電位設定であるため電荷の充放電はほとんど発生しない。そのため、無駄な電力消費が抑制される。

一方、R 画素 (P I X _ m + 1) が属する R , G , B 画素トリオの V c o m 配線 2 1 2 には、接触検出によって電位が “ L ” となっている場合もあるため、“ H ” の共通電圧 V c o m の設定を行う必要がある。

【 0 0 6 6 】

その後、青 (B) , 緑 (G) , 赤 (R) の順に、セレクト信号 (s e l B ~ s e l R) を順次立ち上げて、色ごとの信号電荷の画素への入力 (書き込み) を行う。ただし、その最初の青 (B) のセレクト信号 (s e l B) のパルス先頭部分 (時間 T 1 0 ~ T 1 1) で全てのセレクト信号を短時間立ち上げて、映像信号の基準電位で信号線電位を揃える、ライトプリチャージを行う。

その後、B 画素書き込みパルス P (B) のみ持続し、その間に、映像信号の基準電位から所定の波高値の B 画素信号が、表示ラインの B 画素に一斉に書き込まれる。続いて、G 画素書き込みパルス P (G) 、 R 画素書き込みパルス P (R) が順番に与えられて、その間に、それぞれ G 画素信号、R 画素信号が書き込まれる。

これにより R , G , B の画素信号の電圧比に応じた色で、各画素トリオが発光する。

【 0 0 6 7 】

第 2 の実施の形態ではプリチャージ・スイッチ P s w と書込スイッチ W s w を分けて形成し、リードプリチャージ後の電位から余り充放電を行わないで済むように共通電圧 V c o m の設定を行い、その後、書き込みのためのプリチャージを別途行っている。

【 0 0 6 8 】

このような方法でも、導電性異物によるスイッチング不能の確率が低減される 2 点接触式のタッチセンサと、その駆動回路が実現できる。

駆動回路では、第 1 の実施の形態と同様に、隣接する信号線をプリチャージ線として用いることが可能となる。そのため、画素配置で行方向に配線を増やす必要がなく、また、センサスイッチ S W s も簡素な構成とすることができる。また、画素アレイの両側に水平セクタ 3 0 3 を構成するスイッチを分散配置するため、スイッチ配置の行方向の余裕があり、回路設計が容易である。

【 0 0 6 9 】

< 3 . 第 3 の実施の形態 >

本実施の形態では、前記した第 1 の実施の形態の他の具体例を示す。

図 5 に、第 3 の実施の形態に関わる液晶表示装置の構成を示す。

図 5 に図解する液晶表示装置が図 3 (第 2 の実施の形態) と異なるのは、プリチャージ・スイッチ P s w を、書込スイッチ W s w が兼用することである。

したがって、第 3 の実施の形態に関わる液晶表示装置は、その分、回路的な負担が軽くて済むという利点がある。他の構成は、図 1 ~ 図 3 と同一符号を付し、ここでの説明を省略する。

【 0 0 7 0 】

図 6 (A) ~ 図 6 (F) に、3 ラインセクタ方式であるが、セレクト信号でリードプリチャージを制御する駆動方法のタイミングチャートを示す。

図 6 において時間 $T_1 \sim$ 時間 T_{11} の意味、つまり期間の始点や終点、さらには、電位確定や配線接続の意味は、図 4 と基本的に変わらない。

【0071】

図 6 が図 4 と異なる点は、主に、リードプリチャージの期間 ($T_3 \sim T_4$) が、図 6 (B1) に示すセレクト信号 ($selB$) と図 6 (B3) に示すセレクト信号 ($selR$) の“H”が重なる期間で規定されていることである。

また、他の相違点として、セレクト信号でリードプリチャージを制御するため、映像信号 $Video$ の供給線を用いていることである。

【0072】

さらに、リードプリチャージの期間 (時間 $T_3 \sim T_4$) に先立って、R 画素側と B 画素の隣接する 2 本の信号線 209_m と $209_m + 1$ で反転信号を供給する必要がある。具体的には、図 6 (C1) で共通電圧 V_{com} を B 画素が接続された信号線 209_m に設定する場合、図 6 (C2) に示すように、その逆極性 (逆位相) の反転共通電圧 $\times V_{com}$ を隣接する信号線 $209_m + 1$ に設定する必要がある。

【0073】

信号線 $209_m + 1$ の電位 ($Sig_m + 1$) は、図 6 (C2) に示すように、リードプリチャージ後の時間 T_5 付近で共通電圧 V_{com} に反転しておく必要がある。一方、信号線 209_m は共通電圧 V_{com} が設定されているので、そのままよい。

また、少なく後もリード期間の終了 (時間 T_8) まではセレクト信号 ($selB$) を活性化してセンサスイッチ SWs に対する電荷供給経路を確保する必要がある。

時間 T_{10} 以後の書き込みは、図 4 と同じである。

【0074】

このような方法でも、導電性異物によるスイッチング不能の確率が低減される 2 点接触式のタッチセンサと、その駆動回路が実現できる。

第 3 の実施形態の駆動回路では、書込スイッチ Wsw がプリチャージ・スイッチ Psw を兼用するため回路構成が簡素である。その一方で、セレクト信号の制御による信号線の逆極性電圧駆動をリードプリチャージのために行う必要があるため、制御の複雑さや時間の面で図 4 の場合よりやや不利であり、充放電による電力消費も若干増える。

このように第 2 の実施形態と第 3 の実施形態では一長一短がある。

【0075】

< 4 . 第 4 の実施の形態 >

本実施の形態は、第 3 の実施の形態の変形例に該当する。

第 4 の実施の形態では、回路構成は第 3 の実施の形態 (図 5) と共通する。

【0076】

図 7 に、図 6 に示す駆動方法の変形例のタイミングチャートを示す。

図 7 が図 6 と異なる第 1 の点は、図 7 (C1) のリードプリチャージに映像信号 $Video$ から与えられる信号線電位 $Sig_m + 1$ を、共通電圧 V_{com} とは別電源の電源電圧 VDD としていることである。また、第 2 の相違点は、隣接する信号線電位 Sig_m を、反転共通電圧 $\times V_{com}$ とは別の基準電圧 VSS としていることである。

【0077】

例えば、共通電圧 V_{com} と反転共通電圧 $\times V_{com}$ の電位差 (V_{com} 反転振幅) が、電源電圧 VDD と基準電圧 VSS の電位差 (電源振幅) より大きい場合がある。一方で、接触センサ検出のためには電源振幅で十分な場合もあり、その場合、 V_{com} 反転振幅を行うと電力的にも無駄が多い場合がある。

そのような場合、接触検出は電源振幅を用いて行い、その後、時間 T_8 から V_{com} 設定を行う変形も可能である。

【0078】

このようにプリチャージレベルを電源振幅レベルとすることで共通電圧の確定を待たずに信号線のプリチャージを開始することが可能となる。その結果、その後の読出し動作や書込み動作にマージンがもてる。またリードプリチャージ時の充放電電流が大幅に削減さ

10

20

30

40

50

れることになる。

【 0 0 7 9 】

なお、導電性異物によるスイッチング不能の確率が低減される２点接触式のタッチセンサと、その駆動回路が実現できるという第１～第３の実施形態と同様な効果が、このような制御でも得られる。また、第３の実施の形態と同様、回路構成がシンプルである。

【 0 0 8 0 】

< ５．変形例 >

上述した第１～第４の実施形態では、いずれも、センサスイッチＳＷｓの片側の電極が画素電極２１０であった。しかし、その必要は必ずしもない。

つまり、センサスイッチＳＷｓの画素短絡電極２２３と異なるもう一方の電極は、画素電極２１０のような表示のための電荷を蓄積する電極とは別に、画素ごとに設けてよい。また、表示のためにトランジスタＴｒを制御するゲート制御線２０４、信号線２０９とは別に、センサ用の配線を設けてもよい。それらの配線を別途設けた場合、接続制御素子もトランジスタＴｒと別に設けてもよい。

【 0 0 8 １ 】

ただし、第１～第４の実施形態のように、タッチ検出のための構成を、可能な限り表示用の画素構成と兼用することが面積増大の抑制の面では望ましい。

【 0 0 8 ２ 】

また、接触検出のための電荷供給画素は、隣接画素には限定されず、数画素離れたものでもよい。たとえば、２画素間の（画素電極２１０）の接続が、合計３画素にわたって２箇所達成されたときに初めてセンサ検出電流が流れる構成としてもよい。その場合、２接点のスイッチが２つ同時にオンして初めて接触が検出されるため、さらに導電性異物によるスイッチング不良の確率が各段に低下する。

【 0 0 8 ３ 】

さらにＦＦＳモード以外の液晶表示装置に、本発明の適用も可能である。たとえば、「ＶＡ－ＥＣＢモード」など、共通電極２２２が液晶層２０３をカラーフィルタ基板２０１側に形成されている液晶表示装置でも、本発明の適用が可能である。

【 0 0 8 ４ 】

< ６．適用例（電子機器の実施例） >

図８は本発明が適用されたデジタルカメラを示し、（Ａ）が正面図であり（Ｂ）が背面図である。

図８に図解するデジタルカメラ３１０は、保護カバー３１４内の撮像レンズ、フラッシュ用の発光部３１１、表示部３１３、コントロールスイッチ、メニュースイッチ、シャッター３１２等を有する。デジタルカメラ３１０は、上記第１～第４の実施形態で説明したタッチセンサ付の表示パネルを有する表示装置を、表示部３１３に用いることにより作製される。

【 0 0 8 ５ 】

図９は本発明が適用されたノート型パーソナルコンピュータを示す。

図９に図解するパーソナルコンピュータ３４０は、本体３４１に、文字等を入力するとき操作されるキーボード３４２を有し、本体カバーには画像を表示する表示部３４３を有する。パーソナルコンピュータ３４０は、上記第１～第４の実施形態で説明したタッチセンサ付の表示パネルを有する表示装置を、表示部３４３に用いることにより作製される。

【 0 0 8 ６ 】

図１０は本発明が適用された携帯端末装置を示し、（Ａ）が開いた状態を表し、（Ｂ）が閉じた状態を表している。

図１０に図解する携帯端末装置３３０は、上側筐体３３１、下側筐体３３２、連結部（ここではヒンジ部）３３３、ディスプレイ３３４、サブディスプレイ３３５、ピクチャーライト３３６、カメラ３３７等を有する。携帯端末装置３３０は、上記第１～第４の実施形態で説明したタッチセンサ付の表示パネルを有する表示装置を、ディスプレイ３３４やサブディスプレイ３３５に用いることにより作製される。

【 0 0 8 7 】

図 1 1 は本発明が適用されたビデオカメラを示す。

図 1 1 に図解するビデオカメラ 3 2 0 は、本体部 3 2 1、前方を向いた側面に設けられた被写体撮影用のレンズ 3 2 2、撮影時のスタート/ストップスイッチ 3 2 3、モニター 3 2 4 等を有する。ビデオカメラ 3 2 0 は、上記第 1 ~ 第 4 の実施形態で説明したタッチセンサ付の表示パネルを有する表示装置を、モニター 3 2 4 に用いることにより作製される。

【 0 0 8 8 】

以上の各種実施の形態、変形例および適用例によれば、以下の効果が得られる。

上記各種実施の形態では、近接（または隣接）する一方の信号線には電位を供給し他方の信号線は電氣的にフローティング状態としておく。これにより、フローティング状態の信号線レベルの変化を検出することで対向電極と近接する 2 画素間の 2 点接触（または 3 画素以上の画素で、3 点以上での接触）を検出が可能となる。

10

【 0 0 8 9 】

上記構成において一方の信号線を電氣的にフローティング状態とする前に一方の信号線レベルとは異なるレベルにチャージしておくことで動作マージンが向上する。

【 0 0 9 0 】

上記構成において異なるレベルが供給可能な電位供給線をスイッチを介して前記信号線と接続させそれらスイッチを異なるタイミングでオンまたはオフ可能な制御線を付加することで、上記のような信号線制御が可能となる。

20

【 0 0 9 1 】

上記構成において外部から供給される映像信号線と上記信号線を接続するスイッチを有しておりこれらスイッチを異なるタイミングでオンまたはオフさせ、それらに接続される前記映像信号線から異なる電位を供給することで上記のような信号線制御が可能となる。

【 0 0 9 2 】

上記構成において信号線のプリチャージレベルを共通電圧とは異なる電位に設定することで共通電圧の確定を待たずに信号線のプリチャージを開始することが可能となりその後の読出し動作や書き込み動作にマージンがもてる。またプリチャージレベルを D C（例えば電源振幅レベル）とすることでリードプリチャージ時の充放電電流が大幅に削減されることになる。

30

【 0 0 9 3 】

このように、本発明の実施の形態と変形例では、導電性の異物や工程バラツキ等によるショート確率の減少を図るため、回路の追加を極力抑制した接触センサの出力読出し方式が実現できる。

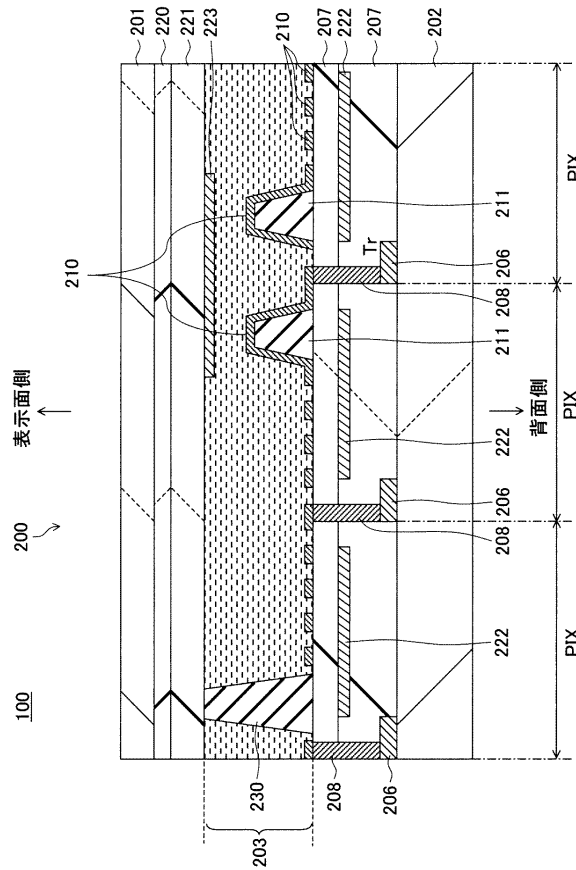
【 符号の説明 】

【 0 0 9 4 】

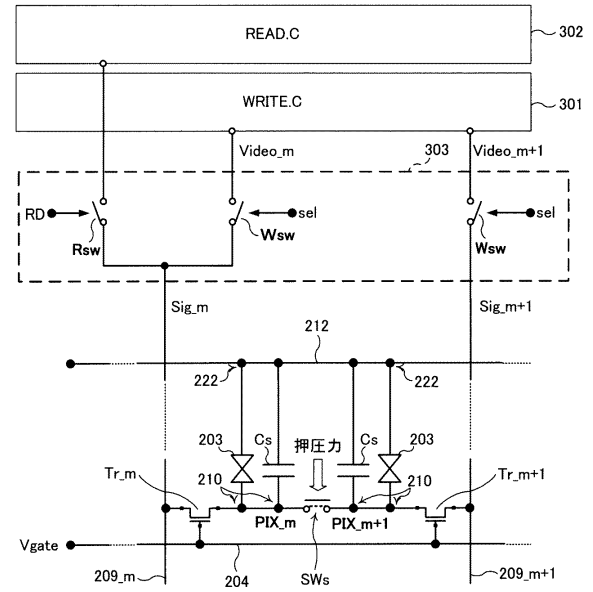
1 0 0 ... 液晶表示装置、2 0 0 ... 液晶パネル、2 0 1 ... カラーフィルタ基板、2 0 2 ... T F T アレイ基板、2 0 3 ... 液晶層、2 0 6 ... T F T 層、2 0 4 ... ゲート制御線、2 0 9 ... 信号線、2 1 0 ... 画素電極、2 1 2 ... V c o m 配線、2 2 2 ... 共通電極、2 2 3 ... 画素短絡電極、2 3 0 ... スペース、3 0 1 ... 書き込み回路、3 0 2 ... 読み出し回路、3 0 3 ... 水平セレクト、P I X ... 画素、V i d e o ... 映像信号、S W s ... センサスイッチ、W s w ... 書込スイッチ、R s w ... 読出スイッチ、P s w ... プリチャージ・スイッチ

40

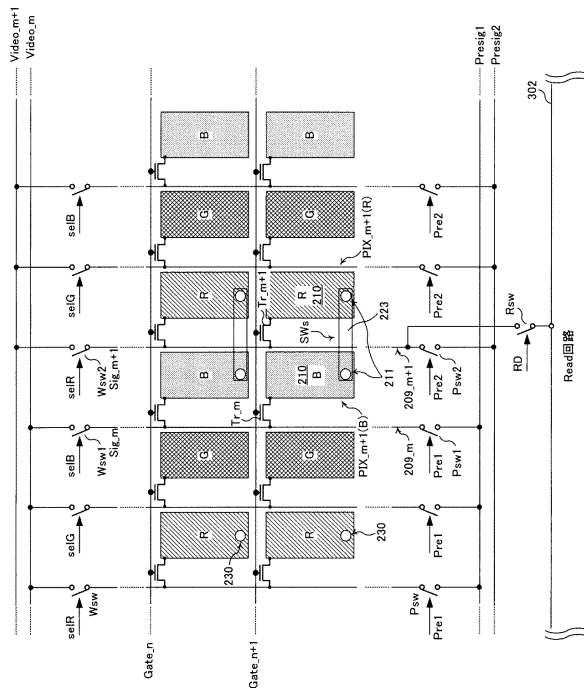
【図 1】



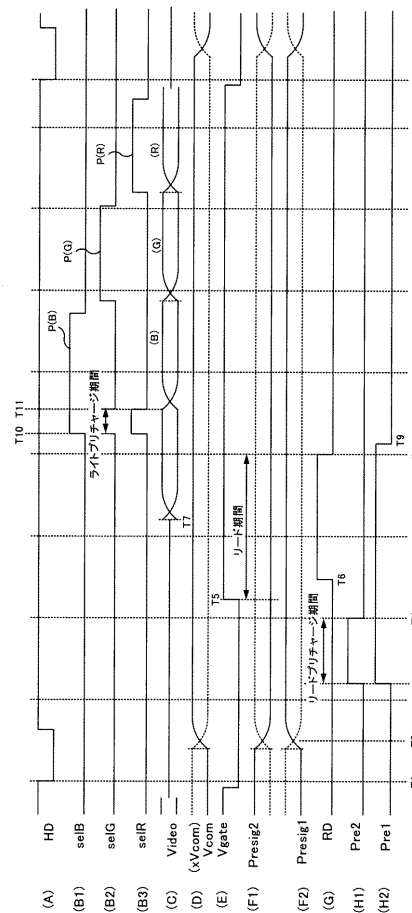
【図 2】



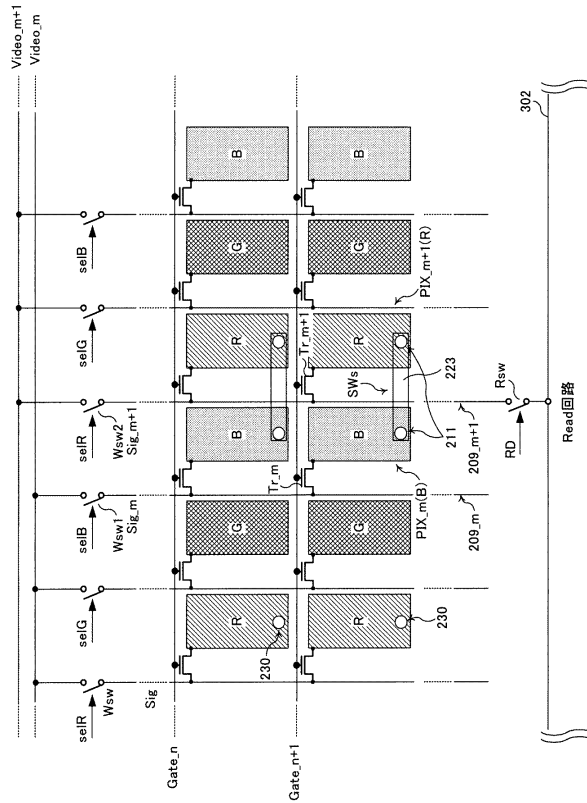
【図 3】



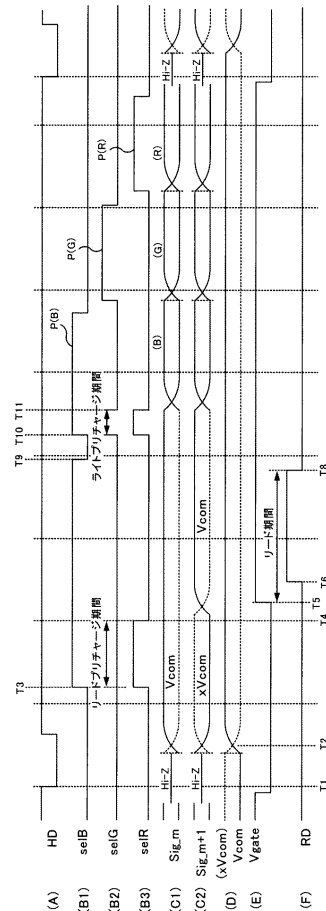
【図 4】



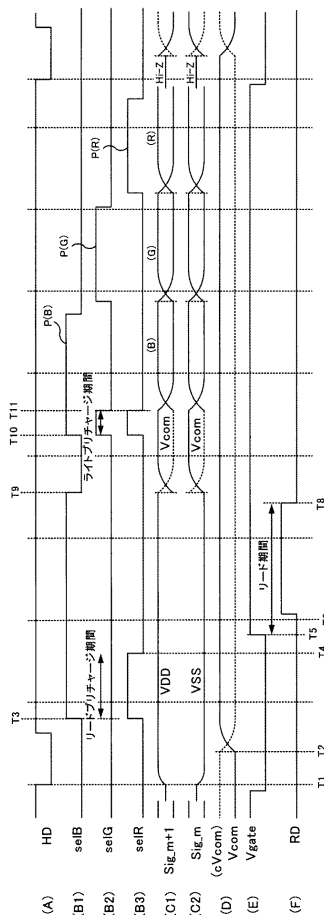
【図 5】



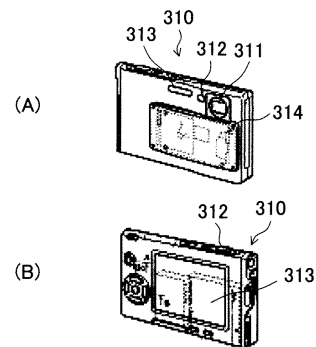
【図 6】



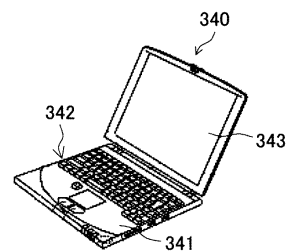
【図 7】



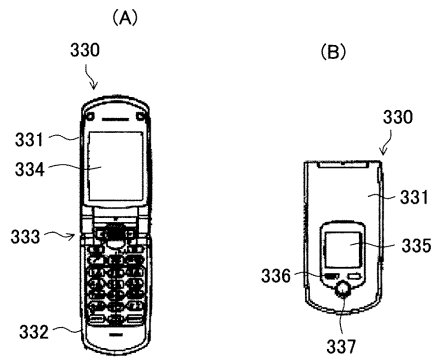
【図 8】



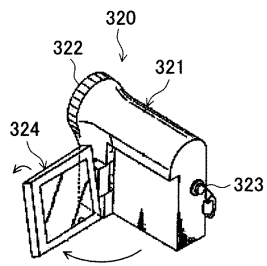
【図 9】



【図 10】



【図 11】



フロントページの続き

- (72)発明者 田中 勉
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 林 宗治
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 中西 貴之
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 仲島 義晴
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 瀬川 勝久

- (56)参考文献 特開2008-065302(JP,A)
特開平03-020817(JP,A)
特開2010-182120(JP,A)
特開2008-146077(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 3 3
G 0 2 F	1 / 1 3 3
G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 6 8
G 0 6 F	3 / 0 4 1

专利名称(译)	液晶表示装置		
公开(公告)号	JP4893759B2	公开(公告)日	2012-03-07
申请号	JP2009015129	申请日	2009-01-27
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	水橋比呂志 山内木綿子 小糸健夫 田中勉 林宗治 中西貴之 仲島義晴		
发明人	水橋 比呂志 山内 木綿子 小糸 健夫 田中 勉 林 宗治 中西 貴之 仲島 義晴		
IPC分类号	G02F1/1333 G02F1/1368 G02F1/1343 G02F1/133 G06F3/041		
CPC分类号	G06F3/0412 G02F1/13338 G02F1/133514 G02F1/13394 G02F2001/134372 G06F3/0414		
FI分类号	G02F1/1333 G02F1/1368 G02F1/1343 G02F1/133.530 G06F3/041.320.A G06F3/041.500		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/GA62 2H092/JA24 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB69 2H092/NA25 2H092/PA08 2H092/PA09 2H092/PA13 2H093/NA16 2H093/NC02 2H093/NC10 2H093/NC12 2H093/NC34 2H093/NC90 2H093/ND60 2H093/NE06 2H093/NG15 2H189/AA15 2H189/HA16 2H189/LA03 2H189/LA10 2H189/LA14 2H189/LA15 2H189/LA20 2H189/LA28 2H189/LA31 2H192/AA24 2H192/BB13 2H192/BB73 2H192/CB05 2H192/CC04 2H192/EA43 2H192/EA68 2H192/GB34 2H192/GB36 2H192/GB42 2H192/GB43 2H192/JA13 2H192/JA33 2H193/ZA04 2H193/ZA05 2H193/ZA19 2H193/ZA27 2H193/ZB08 2H193/ZC04 2H193/ZC23 2H193/ZD13 2H193/ZD14 2H193/ZD23 2H193/ZE06 2H193/ZE40 2H193/ZF36 2H193/ZG02 2H193/ZH21 2H193/ZH40 2H193/ZH79 2H193/ZJ02 2H193/ZJ20 2H193/ZK22 2H193/ZP03 2H193/ZQ08 2H193/ZQ11 2H193/ZQ16 5B087/AA02 5B087/CC02 5B087/CC11 5B087/CC37		
代理人(译)	佐藤隆久		
其他公开文献	JP2010175595A		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止或抑制两个传感器电极之间意外接触的发生。ŽSOLUTION：该液晶显示装置包括：滤色器基板201; TFT阵列基板202;两个基板之间的液晶层203;像素电极210;像素短路电极223;和传感器驱动电路。像素短路电极223设置成由于外部按压而与多个相邻的像素电极210接触。传感器驱动电路将电压施加到与像素短路电极223接触的多个像素电极210中的一个像素电极210电连接的信号线，从而检测电连接到a的第二信号线的电位变化。第二像素电极210.Ž

