

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-15844

(P2019-15844A)

(43) 公開日 平成31年1月31日(2019.1.31)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/1339 (2006.01)	G02F 1/1339 500	2H189
G02F 1/1368 (2006.01)	G02F 1/1368	2H192

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号	特願2017-132766 (P2017-132766)	(71) 出願人	502356528
(22) 出願日	平成29年7月6日 (2017.7.6)		株式会社ジャパンディスプレイ
			東京都港区西新橋三丁目7番1号
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	竹内 俊平
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	脇本 竜也
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	甲斐 修
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内

最終頁に続く

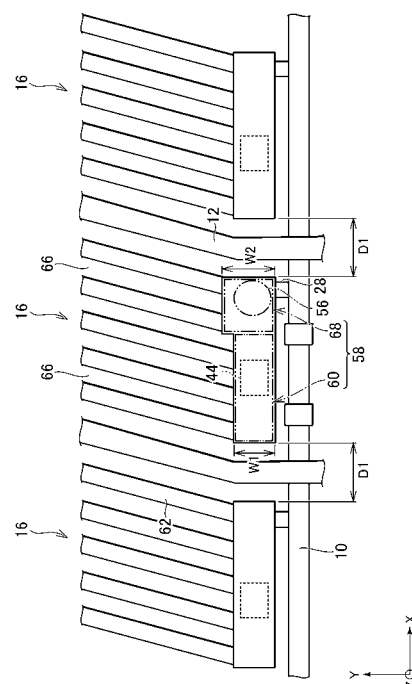
(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【要約】

【課題】 スペーサ又は配向膜が削られることによる表示不良を抑えることを目的とする。

【解決手段】 液晶表示装置は、複数の画素電極16に積層する第1配向膜46と、第2基板48と、液晶層20と、第1配向膜46と第2基板48との間に介在する複数のスペーサ56と、を有する。複数の画素電極16の少なくとも1つは、第1方向Xに延びる基端部58と、第1方向Xに交差する第2方向Yに基端部58から延びる櫛歯部62と、を含む。基端部58は、回路層24とのコンタクト部44を有する第1領域60と、コンタクト部44から第1方向Xにずれた位置にあって第1方向Xに直交する幅W2が第1領域60の幅W1よりも広い第2領域68と、を含む。複数のスペーサ56の少なくとも1つは、第2領域68に重なって基端部58からはみ出さないように配置されている。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

スイッチング素子と、前記スイッチング素子と電氣的に接続し第 1 方向に延在する基端部と、前記基端部から前記第 1 方向と交差する第 2 方向に延在する櫛歯部と、を含む画素電極と、を有する第 1 基板と、

前記第 1 基板と対向する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に位置するスペーサと、

を有する液晶表示装置であって、

前記基端部は、前記スイッチング素子と接続するコンタクト部を有する第 1 領域と、前記第 1 領域と隣接する第 2 領域と、含み、

10

前記スペーサは、前記第 2 領域と重なるように配置され、

前記第 2 領域の前記第 2 方向の幅は、前記第 1 領域の前記第 2 方向の幅よりも広いことを特徴とする液晶表示装置。

【請求項 2】

請求項 1 に記載された液晶表示装置において、

前記第 2 領域は、前記櫛歯部が延びる側及び前記櫛歯部とは反対側の両方に、前記第 1 領域から突出した部分を有することを特徴とする液晶表示装置。

【請求項 3】

請求項 1 又は 2 に記載された液晶表示装置において、

さらに、前記第 1 基板は、前記第 1 方向に延在する走査線と、前記第 2 方向に延在する信号線と、を含み、

20

前記第 2 領域は、前記信号線と重なることを特徴とする液晶表示装置。

【請求項 4】

請求項 3 に記載された液晶表示装置において、

前記走査線は、分断部を有しており、

前記分断部は、接続配線によって接続されていることを特徴とする液晶表示装置。

【請求項 5】

スイッチング素子と、前記スイッチング素子と電氣的に接続し第 1 方向に延在する基端部と、前記基端部から前記第 1 方向と交差する第 2 方向に延在する櫛歯部と、を含む画素電極と、を有する第 1 基板と、

30

前記第 1 基板と対向する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に位置するスペーサと、

を有する液晶表示装置であって、

前記基端部は、前記スイッチング素子と接続するコンタクト部を有する第 1 領域と、前記第 1 領域と隣接する第 2 領域と、含み、

前記第 2 領域は切り欠きによって、前記第 1 領域の前記第 2 方向の幅よりも狭い幅を有しており、

前記スペーサは、前記第 2 領域の切り欠きと重なるように配置されていることを特徴とする液晶表示装置。

【請求項 6】

40

請求項 5 に記載された液晶表示装置において、

前記基端部は、前記櫛歯部を連結するように形成されており、

前記第 2 領域の切り欠きは、前記櫛歯部とは反対側に形成されていることを特徴とする液晶表示装置。

【請求項 7】

請求項 5 又は 6 に記載された液晶表示装置において、

さらに、前記第 1 基板は、前記第 1 方向に延在する走査線と、前記第 2 方向に延在する信号線と、を含み、

前記走査線は、分断部を有しており、

前記分断部は、接続配線によって接続されていることを特徴とする液晶表示装置。

50

【請求項 8】

請求項 1 乃至 7 のいずれか 1 項に記載の液晶表示装置を備える、電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及び電子機器に関する。

【背景技術】

【0002】

スペーサによってセルギャップを保持する液晶表示装置のうち、特に車載用途で用いられる液晶表示装置では、振動試験や信頼性試験において、常時明るい微小な輝点や輝度ムラが検出されることがある。これらは、スペーサ又は配向膜が削られることで、異物が液晶に浮遊したり、ギャップ異常が生じたりすることが原因である（特許文献 1）。

10

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特許第 6014324 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

配向膜は、その下に画素電極があるため、表面が凹凸になっている。その凹部と凸部にまたがってスペーサが配置されると、スペーサ又は配向膜が削られやすくなる。特に、横電界駆動（In-Plane Switching）方式で駆動する液晶表示装置では、画素電極にスリットが形成されるので凹凸が多くなり、平坦な位置にスペーサを配置することが難しかった。

20

【0005】

本発明は、スペーサ又は配向膜が削られることによる表示不良を抑えることを目的とする。

【課題を解決するための手段】

【0006】

本発明に係る液晶表示装置は、スイッチング素子と、前記スイッチング素子と電気的に接続し第 1 方向に延在する基端部と、前記基端部から前記第 1 方向と交差する第 2 方向に延在する櫛歯部と、を含む画素電極と、を有する第 1 基板と、前記第 1 基板と対向する第 2 基板と、前記第 1 基板と前記第 2 基板との間に位置するスペーサと、を有する液晶表示装置であって、前記基端部は、前記スイッチング素子と接続するコンタクト部を有する第 1 領域と、前記第 1 領域と隣接する第 2 領域と、含み、前記スペーサは、前記第 2 領域と重なるように配置され、前記第 2 領域の前記第 2 方向の幅は、前記第 1 領域の前記第 2 方向の幅よりも広いことを特徴とする。

30

【0007】

本発明によれば、幅の広い第 2 領域を画素電極が有し、第 2 領域にスペーサが重なるので、スペーサと配向膜が接触しても凸凹が少なく、それらが削られることによる表示不良を抑えることができる。

40

【0008】

本発明に係る液晶表示装置は、スイッチング素子と、前記スイッチング素子と電気的に接続し第 1 方向に延在する基端部と、前記基端部から前記第 1 方向と交差する第 2 方向に延在する櫛歯部と、を含む画素電極と、を有する第 1 基板と、前記第 1 基板と対向する第 2 基板と、前記第 1 基板と前記第 2 基板との間に位置するスペーサと、を有する液晶表示装置であって、前記基端部は、前記スイッチング素子と接続するコンタクト部を有する第 1 領域と、前記第 1 領域と隣接する第 2 領域と、含み、前記第 2 領域は切り欠きによって、前記第 1 領域の前記第 2 方向の幅よりも狭い幅を有しており、前記スペーサは、前記第 2 領域の切り欠きと重なるように配置されていることを特徴とする。

【0009】

50

本発明によれば、幅の狭い第2領域を画素電極が有し、第2領域の隣りにスペーサが配置されるので、スペーサと配向膜が接触しても凸凹が少なく、それらが削られることによる表示不良を抑えることができる。

【図面の簡単な説明】

【0010】

【図1】本発明の第1の実施形態に係る液晶表示装置の回路図である。

【図2】図1に示す回路の副画素を拡大した図である。

【図3】1つの画素の詳細図である。

【図4】図3に示す構造のIV-IV線断面図である。

【図5】図3に示す構造のV-V線断面図である。

10

【図6】図3に示す構造の画素電極の基端部付近の詳細図である。

【図7】第1の実施形態の変形例を示す図である。

【図8】図7に示す構造の一部の画素電極の基端部付近の詳細図である。

【図9】本発明の第2の実施形態に係る、1つの画素の詳細図である。

【図10】図9に示す構造の一部の画素電極の基端部付近の詳細図である。

【図11】図9に示す構造のXI-XI線断面図である。

【図12】本発明に係る液晶表示装置を適用する電子機器の一例を示す図である。

【発明を実施するための形態】

【0011】

以下、本発明の実施形態について図面を参照して説明する。但し、本発明は、その要旨を逸脱しない範囲において様々な態様で実施することができ、以下に例示する実施形態の記載内容に限定して解釈されるものではない。

20

【0012】

図面は、説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。本明細書と各図において、既出の図に関して説明したものと同様の機能を備えた要素には、同一の符号を付して、重複する説明を省略することがある。

【0013】

さらに、本発明の詳細な説明において、ある構成物と他の構成物の位置関係を規定する際、「上に」「下に」とは、ある構成物の直上あるいは直下に位置する場合のみでなく、特に断りの無い限りは、間にさらに他の構成物を介在する場合を含むものとする。

30

【0014】

図1は、液晶表示装置の平面図であり、液晶表示装置の回路構成を示す図である。液晶表示装置1は、画像を表示する表示領域DAと、表示領域DAの外側の周辺領域PAと、を備えている。例えば、周辺領域PAは、表示領域DAを囲み、額縁状の形状を有している。液晶表示装置1は、表示領域DAにおいて、複数の副画素SPを備えている。複数の副画素SPは、第1方向X及び第2方向Yにマトリクス状に配置されている。本実施形態においては、第1方向Xに隣り合う3個の副画素SPで1つの画素を構成する。なお、図示した例では、液晶表示装置1及び表示領域DAは矩形形状であるが、4つの角部が丸みを帯びているラウンド形状でもよいし、その他の多角形状でもよい。

40

【0015】

液晶表示装置1は、複数の走査線10、複数の信号線12を備えている。走査線10は、各々第1方向Xに延出し、第2方向Yに間隔を置いて配置されている。信号線12は、各々第2方向Yに延出し、第1方向Xに間隔を置いて配置されている。なお、走査線10及び信号線12は、必ずしも直線的に延出していなくてもよく、それらの一部が屈曲していてもよい。走査線10は、走査線駆動回路GDに接続されている。信号線12は、信号線駆動回路SDに接続されている。

【0016】

図2は、図1に示す副画素SPの回路構成を示す図である。副画素SPは、走査線10及び信号線12が交差する位置近傍に配置されたスイッチング素子14（例えば薄膜トラ

50

ンジスタ)を備えている。スイッチング素子14は、走査線10及び信号線12と電氣的に接続されている。走査線10は、図1に示す第1方向Xに並んだ副画素SPの各々におけるスイッチング素子14と接続されている。信号線12は、図1に示す第2方向Yに並んだ副画素SPの各々におけるスイッチング素子14と接続されている。

【0017】

スイッチング素子14は、さらに画素電極16と電氣的に接続されている。画素電極16は、共通電極18と対向し、画素電極16と共通電極18との間に生じる電界によって液晶層20を駆動する。共通電極18は、図1に示す共通電極駆動回路CDに接続されて、複数の副画素SPにわたって配置されている。保持容量CSは、例えば、共通電極18と画素電極16との間に形成される。

10

【0018】

図3は、1つの画素の詳細図である。図4は、図3に示す構造のIV-IV線断面図である。図5は、図3に示す構造のV-V線断面図である。図6は、図3に示す構造の画素電極の基端部付近の詳細図である。

【0019】

図3に示すように、走査線10は第1方向Xに延出し、第2方向Yに間隔を置いて配置され、信号線12は第2方向Yに延出し、第1方向Xに間隔を置いて配置されている。図示した例では、画素電極16は、走査線10と信号線12とで囲まれた領域に配置されている。また、図示した例では、走査線10は、1つの画素毎に分断される分断部Bを有している。走査線10は、分断部Bにおいて、図3の右側部分と左側部分とに分断され、コンタクトホールを介して、信号線12と同じ層に形成された接続配線CLによって接続されている。このような構成とすることで、製造工程中の帯電を抑制することができ、帯電によって起きる回路破壊を抑えることができる。なお、走査線10は、必ずしも分断されている必要はなく、第1方向Xに一直線状に繋がっていてもよい。また、1つの画素毎に分断されていなくてもよいし、副画素SP毎に分断されていてもよい。

20

【0020】

図4に示すように、液晶表示装置は、第1絶縁基板22を有する。第1絶縁基板22上に回路層24が積層している。回路層24は、スイッチング素子14を含む。スイッチング素子14は、半導体層26及びゲート電極28並びにこれらの間にゲート絶縁膜として介在する部分を含む第1絶縁膜30を有する。ゲート電極28を覆うように、第1絶縁膜30上に第2絶縁膜32が積層する。第2絶縁膜32を貫通するコンタクトホール32aを介して半導体層26に接続するように、ドレイン電極34が設けられている。ドレイン電極34を覆うように、第2絶縁膜32上に第3絶縁膜36が積層する。

30

【0021】

スイッチング素子14の下には、光による誤作動を防止するため、例えば金属からなる遮光膜38が第1絶縁基板22上に設けられている。遮光膜38を覆うように下地絶縁膜40が第1絶縁基板22上に積層され、下地絶縁膜40の上に半導体層26が設けられている。

【0022】

図5に示すように、回路層24は、ドレイン電極34と同層に形成された信号線12と、ゲート電極28と同層に形成された走査線10(図示せず)をさらに有する。信号線12は、第1方向Xに間隔を置いて複数配置されており、表示領域DAにおいては、複数の画素電極16の間に配置されている。スイッチング素子14のソース電極33は、信号線12と一体的に形成されている。また、図4に示しているスイッチング素子14のゲート電極28は、走査線10から分岐した部分であり、走査線10と一体的に形成されている。

40

【0023】

図4及び図5に示すように、回路層24の上には、第3絶縁膜36上に積層するように、共通電極18が配置されている。共通電極18は、複数の副画素SPに亘って形成されている。共通電極18を覆うように、第3絶縁膜36上に第4絶縁膜42が積層している。第4絶縁膜42の上には、複数の画素電極16が積層している。画素電極16は、第4

50

絶縁膜 42 を貫通して、ドレイン電極 34 に接続するコンタクト部 44 を有する。複数の画素電極 16 を覆うように、第 1 配向膜 46 が積層する。図示した例では、画素電極 16 は、共通電極 18 より上に形成され、複数のスリットを有するように形成されている。なお、画素電極 16 は、共通電極 18 より下に形成されていてもよい。その場合、画素電極 16 は、副画素 S P 毎に平面状に形成され、共通電極 18 は、複数の副画素 S P に亘って形成され、画素電極 16 と対向する位置において、複数のスリットを有するように形成される。なお、第 1 絶縁基板 22 と第 1 絶縁基板 22 上に形成された構造とを全て含めて、第 1 基板 S U B 1 とする。

【0024】

図 4 及び図 5 に示すように、液晶表示装置 1 は、さらに第 2 絶縁基板 48 を有する。第 2 絶縁基板 48 には、ブラックマトリクス 50 及びカラーフィルタ層 51 が設けられ、これらは図 4 の下側においてオーバーコート層 52 で覆われている。オーバーコート層 52 を覆うように、第 2 配向膜 54 が積層する。なお、図示した例では、ブラックマトリクス 50 は、第 2 絶縁基板 48 とカラーフィルタ層 51 との間に配置されているが、カラーフィルタ層 51 とオーバーコート層 52 との間に配置されていてもよいし、オーバーコート層 52 と第 2 配向膜 54 との間に配置されていてもよい。なお、第 2 絶縁基板 48 と第 2 絶縁基板 48 上に形成された構造とを全て含めて、第 2 基板 S U B 2 とする。

【0025】

図 4 及び図 5 に示すように、第 1 配向膜 46 と第 2 配向膜 54 の間に液晶層 20 が介在する。第 1 基板 S U B 1 と第 2 基板 S U B 2 との間のセルギャップは、複数のスペーサ 56 によって保持されている。複数のスペーサ 56 は、第 1 基板 S U B 1 と第 2 基板 S U B 2 との間に位置し、さらに言うと、第 1 配向膜 46 とオーバーコート層 52 との間に位置している。図示した例では、オーバーコート層 52 上にスペーサ 56 が設けられ、オーバーコート層 52 及びスペーサ 56 を覆うように第 2 配向膜 54 が成膜されている。なお、第 1 配向膜 46 とスペーサ 56 は、接触してもよいし、両者間に第 2 配向膜 54 が介在していてもよい。図示した例では、液晶表示装置の一方の基板側に、共通電極 18 及び画素電極 16 が位置する横電界駆動方式が採用されている。

【0026】

複数のスペーサ 56 は、それぞれ 2 つの底部を備えており、第 1 基板 S U B 1 と第 2 基板 S U B 2 のいずれかに固定されている下底部と、下底部と反対側の上底部とを有している。図示した例では、オーバーコート層 52 と接触している方が下底部、第 1 配向膜 46 と接触している方が上底部に相当する。図 3 に示しているスペーサ 56 は、スペーサ 56 の上底部の位置を示している。また、図示した例では、1 つの画素毎にスペーサ 56 を設けているが、1 つの副画素 S P 毎に設けてもよい。

【0027】

図 6 に示すように、画素電極 16 は、第 1 方向 X に延びる基端部 58 と、基端部 58 から第 2 方向 Y に延びる櫛歯部 62 とを含む。さらに、図 6 に示すように、基端部 58 は、画素電極 16 とドレイン電極 34 とが接続するコンタクト部 44 を含む第 1 領域 60 と、第 1 領域 60 と第 1 方向 X に隣接する第 2 領域 68 とを備えている。なお、本実施形態において、櫛歯部 62 が延びる方向は、第 1 方向 X に直交していてもよいが、図 6 に示すように直交していなくてもよい。

櫛歯部 62 は、直線状に延びていてもよいし、図 6 に示すように屈曲していてもよい。櫛歯部 62 は、基端部 58 と、基端部 58 とは反対側で第 1 方向 X に延びる連結部 64 (図 3 参照) とで連結されている。言い換えると、画素電極 16 は、複数のスリット 66 を有する形状になっている。スリット 66 は、図 6 の例では、屈曲した部分を有しているが、直線状のスリットでもよい。なお、連結部 64 は形成されていなくてもよい。その場合、スリット 66 の一端側は開放される。また、基端部 58 は、櫛歯部 62 を連結する連結部としても用いられている。つまり、基端部 58 も連結部に相当する。

【0028】

図 6 に示すように、第 2 領域 68 の第 2 方向 Y の幅 W2 は、第 1 領域 60 の第 2 方向 Y

10

20

30

40

50

の幅W1よりも広がっている。つまり、第2領域68は、第1領域60よりも櫛歯部62側に突出した部分を有している。言い換えると、第2領域68に対応する位置から第2方向Yに延びている櫛歯部62は、第1領域60に対応する位置から第2方向Yに延びている櫛歯部62よりも短くなっている。また、言い換えると、第2領域68と対応する位置に形成されたスリット66は、第1領域60に対応する位置に形成されたスリット66よりも短くなっている。スペーサ56は、第2領域68と重なる位置に配置され、基端部（連結部）58からはみ出さないように配置されている。なお、図示した例では、スペーサ56が配置される箇所のみ、第2領域68の幅W2を広く形成しているが、全ての画素電極において、第2領域68の幅W2を広く形成してもよい。

【0029】

10

図6に示すように、基端部（連結部）58の第2領域68は、第2方向Yにのみ幅が大きくなっている。そのため、第1方向Xにおける、各画素電極16の基端部（連結部）58間の距離D1は略等距離に配置されている。

【0030】

本実施形態によれば、基端部（連結部）58の第1領域60の幅W1よりも広い幅W2を有する第2領域68にスペーサ56の上底部が重なるように配置されている。言い換えると、基端部（連結部）58の第2領域68によって形成された平坦な部分にスペーサ56が位置している。そのため、スペーサ56と第1配向膜46及び第2配向膜54の少なくとも一方とが接触しても、第3方向Zに凹凸が少なく、それらが削られることによる表示不良を抑えることができる。

20

【0031】

図7は、第1の実施形態の変形例を示す図である。図8は、図7に示す構造の一部の画素電極の基端部付近の詳細図である。この変形例では、第2領域168の一部が信号線112と重なるように第1方向Xにおいても、突出した部分を有している。言い換えると、第2領域168側において第1方向Xに隣り合う画素電極の基端部（連結部）158間の距離D2は、第1領域160側において第1方向Xに隣り合う画素電極の基端部（連結部）158間の距離D1よりも狭くなっている。

【0032】

さらに、図8に示すように、この変形例では、第2領域168は、櫛歯部162側（図7の上方向）だけでなく、櫛歯部162とは反対側（図7の下方向）においても、第1領域160よりも突出した部分を有している。言い換えると、第2領域168における基端部158と走査線110との間の間隔D4は、第1領域160における基端部158と走査線110との間の間隔D3よりも狭くなっている。つまり、第2領域168の幅W3は、第1の実施形態の幅W2よりも広く形成されている。

30

【0033】

本変形例によれば、基端部158の第2領域168が、櫛歯部162側だけでなく、櫛歯部162とは反対側においても、第1領域160よりも突出した部分を有している。さらには、信号線112と重なるように第1方向Xにおいても、突出した部分を有している。そのため、第1の実施形態よりも、第2領域168によって形成された平坦部分の面積が増え、スペーサ156を容易に凹凸の少ない部分に配置することができる。また、大きな振動を受けたとしても、第2領域168からずれて凹凸のある部分に接触する可能性を低くすることができ、表示不良を抑えることができる。なお、第1の実施形態及び変形例では、いずれも突出した部分は角を有するような形状となっているが、これに限定されるものではなく、例えば、円弧状に形成されていてもよい。

40

【0034】

図9は、本発明の第2の実施形態に係る1つの画素の詳細図である。図10は、図9に示す構造の一部の画素電極の基端部付近の詳細図である。図11は、図9に示す構造のXI-XI線断面図である。ここでは、第1の実施形態との差異に着目し、第1の実施形態と同一又は類似の構成物については説明を省略する。

図9及び図10に示すように、本実施形態では、第2方向Yにおいて、第2領域268

50

は、第1領域260の幅W11よりも狭い幅W22を有する部分を備えている。つまり、基端部258の第2領域268には、切り欠きが形成されている。言い換えると、第2領域268における基端部258と走査線10との間の間隔D6は、第1領域260における基端部258と走査線10との間の間隔D5よりも広がっている。スペーサ256の上底部は、第2領域268の切り欠きと重畳するように配置され、櫛歯部262を有する画素電極216とは重畳しないように配置されている。

【0035】

図11に示すように、本実施形態によれば、画素電極216が形成されていない部分にスペーサ256が配置されている。図9及び図10に示すように平面状でみると、スペーサ256の上底部は、ゲート電極28と重なっている。しかし、図11に示すように、ゲート電極28と重なる部分は、第2絶縁膜32や第3絶縁膜36によって十分に平坦化されている。そのため、第1の実施形態と同様に、第3方向Zに凹凸の少ない部分にスペーサ256を配置することができる。

【0036】

以上のことから、本実施形態によれば、第2領域268の切り欠き部分にスペーサ256が配置されるので、第1の実施形態と同様に、スペーサ256と第1配向膜246とが接触しても凹凸が少なく、それらが削られることによる表示不良を抑えることができる。

【0037】

図12は、本発明に係る液晶表示装置を適用する電子機器の一例を示す図である。上述した液晶表示装置は、図12に示すようなカーナビゲーションシステム、テレビジョン装置、デジタルカメラ、ノート型パーソナルコンピュータなどのあらゆる分野の電子機器に適用することが可能である。言い換えると、液晶表示装置は、外部から入力された映像信号あるいは内部で生成した映像信号を、画像あるいは映像として表示するあらゆる分野の電子機器に適用することが可能である。

【0038】

図12に示す電子機器は、本発明に係る液晶表示装置が適用されるカーナビゲーション装置である。液晶表示装置1は、自動車の車内のダッシュボード300に設置される。具体的には、ダッシュボード300の運転席311と助手席312との間に設置される。カーナビゲーション装置の液晶表示装置1は、ナビゲーション表示、音楽操作画面の表示、または、映画再生表示等に利用される。

【0039】

本発明は、上述した実施形態に限定されるものではなく種々の変形が可能である。例えば、実施形態で説明した構成は、実質的に同一の構成、同一の作用効果を奏する構成又は同一の目的を達成することができる構成で置き換えることができる。

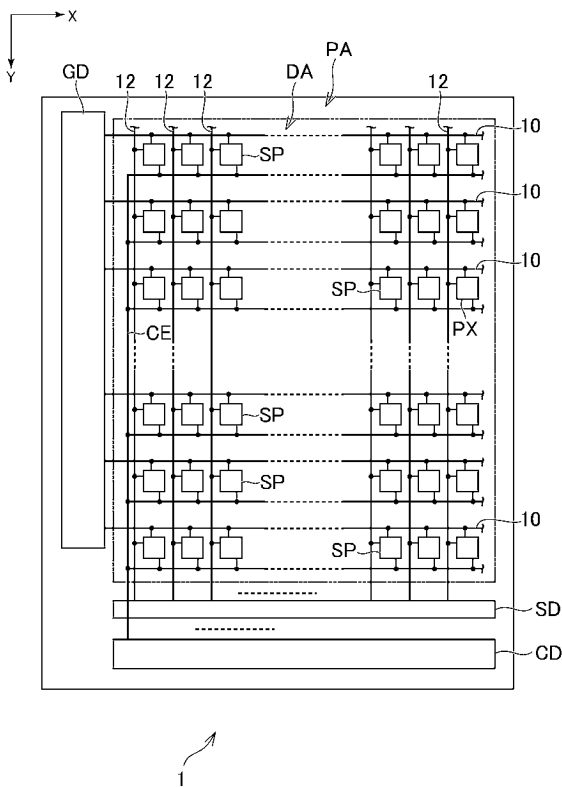
【符号の説明】

【0040】

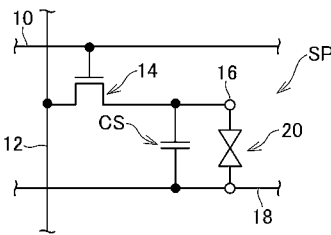
1 液晶表示装置、10 走査線、12 信号線、14 スイッチング素子、16 画素電極、18 共通電極、20 液晶層、22 第1絶縁基板、24 回路層、26 半導体層、28 ゲート電極、30 第1絶縁膜、32 第2絶縁膜、32a コンタクトホール、33 ソース電極、34 ドレイン電極、36 第3絶縁膜、38 遮光膜、40 下地絶縁膜、42 第4絶縁膜、44 コンタクト部、46 第1配向膜、48 第2絶縁基板、50 ブラックマトリクス、51 カラーフィルタ層、52 オーバーコート層、54 第2配向膜、56 スペーサ、58 基端部、60 第1領域、62 櫛歯部、64 連結部、66 スリット、68 第2領域、110 走査線、112 信号線、156 スペーサ、158 基端部、160 第1領域、162 櫛歯部、168 第2領域、216 画素電極、246 第1配向膜、256 スペーサ、258 基端部、260 第1領域、268 第2領域、B 分断部、CD 共通電極駆動回路、CL 接続配線、CS 保持容量、D1 間隔、D2 間隔、DA 表示領域、GD 走査線駆動回路、PA 周辺領域、SD 信号線駆動回路、SP 副画素、SUB1 第1基板、SUB2 第2基板、W1 幅、W11 幅、W2 幅、W22 幅、W3 幅、X 第1

方向、Y 第 2 方向、Z 第 3 方向。

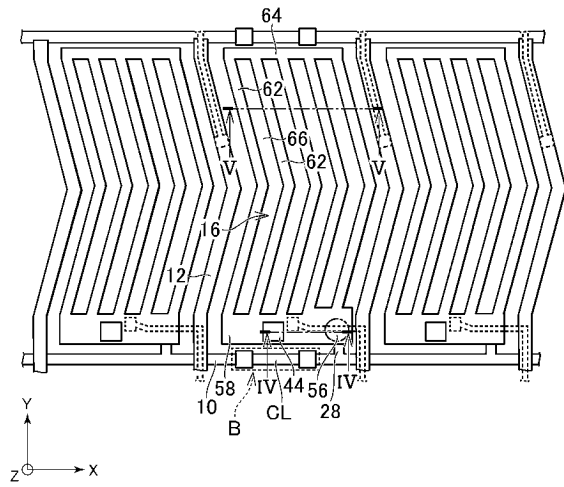
【 図 1 】



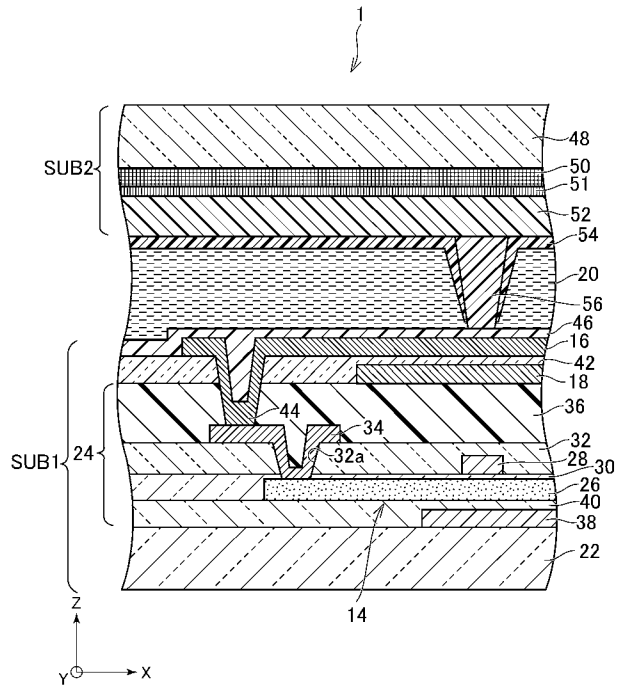
【 図 2 】



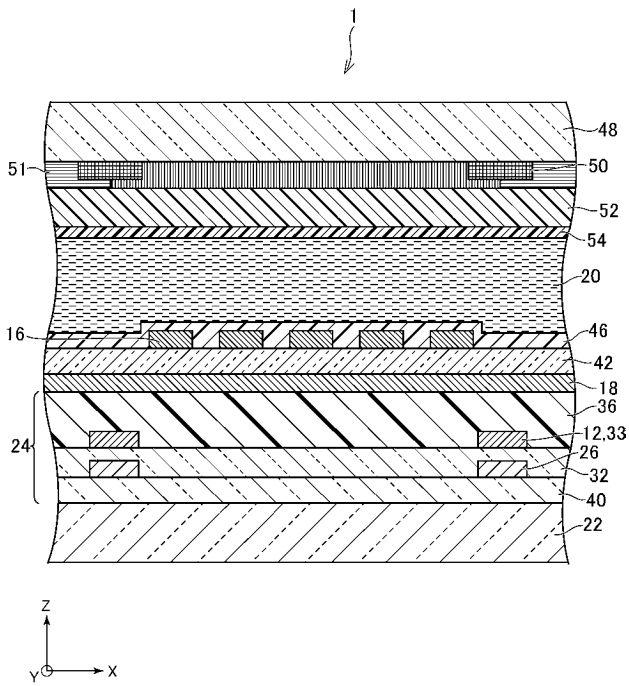
【図 3】



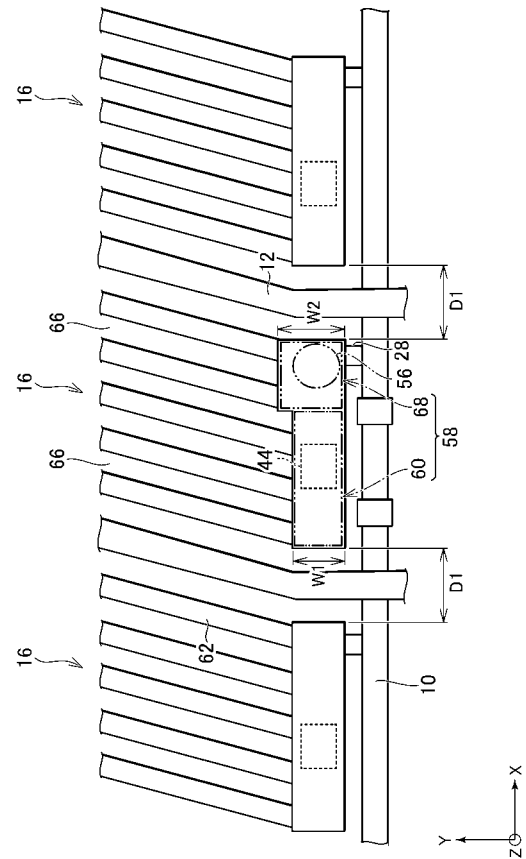
【図 4】



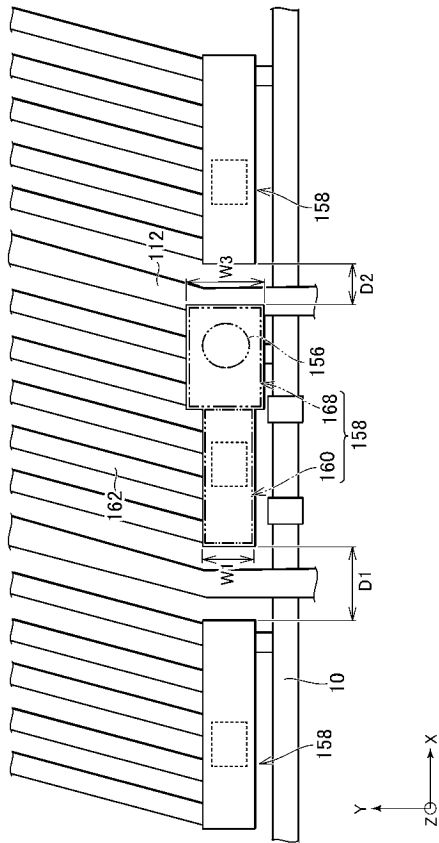
【図 5】



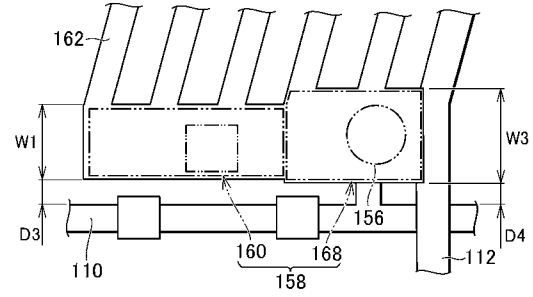
【図 6】



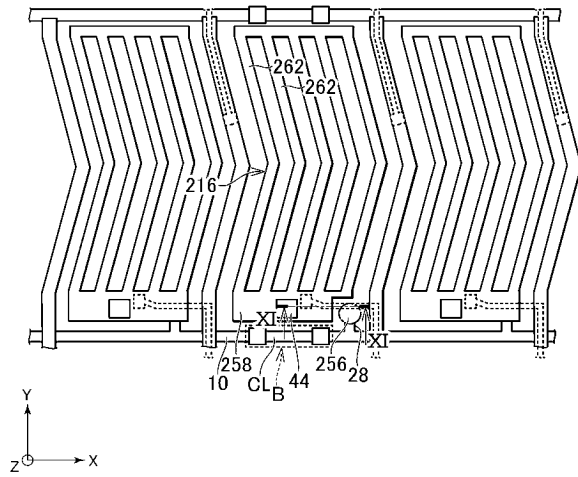
【図 7】



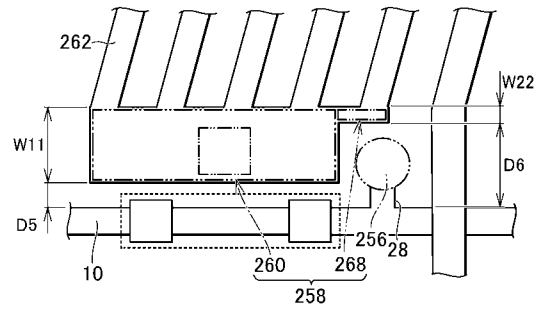
【図 8】



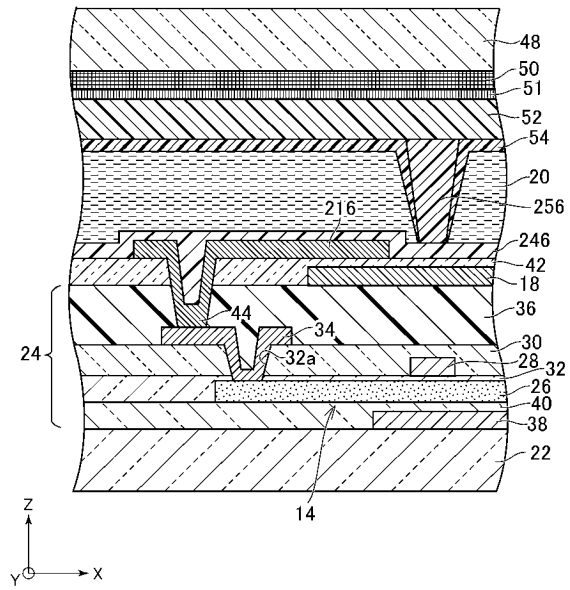
【図 9】



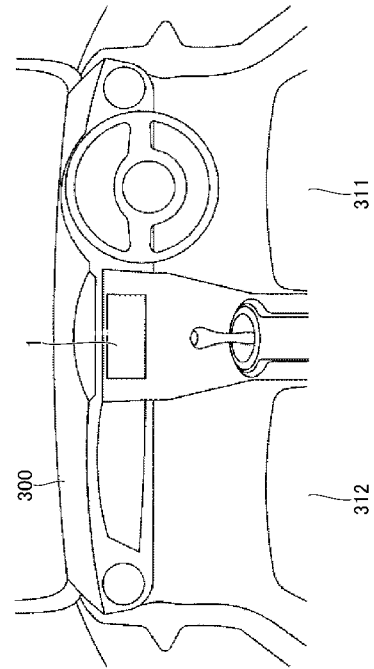
【図 10】



【図 1 1】



【図 1 2】



フロントページの続き

(72)発明者 花咲 晃平

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

Fターム(参考) 2H092 GA14 GA29 JA25 JA46 JB24 JB32 JB51 JB69 JB79 NA04

PA03

2H189 DA07 DA31 DA32 HA15 JA14 LA03 LA10

2H192 AA24 BB13 BB53 BC31 CB02 CC33 CC55 DA12 EA15 EA22

EA43 GA31 GD23 JA33

专利名称(译)	液晶表示装置及び电子机器		
公开(公告)号	JP2019015844A	公开(公告)日	2019-01-31
申请号	JP2017132766	申请日	2017-07-06
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	竹内俊平 脇本竜也 甲斐修 花咲晃平		
发明人	竹内 俊平 脇本 竜也 甲斐 修 花咲 晃平		
IPC分类号	G02F1/1343 G02F1/1339 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1339.500 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA29 2H092/JA25 2H092/JA46 2H092/JB24 2H092/JB32 2H092/JB51 2H092/JB69 2H092/JB79 2H092/NA04 2H092/PA03 2H189/DA07 2H189/DA31 2H189/DA32 2H189/HA15 2H189/JA14 2H189/LA03 2H189/LA10 2H192/AA24 2H192/BB13 2H192/BB53 2H192/BC31 2H192/CB02 2H192/CC33 2H192/CC55 2H192/DA12 2H192/EA15 2H192/EA22 2H192/EA43 2H192/GA31 2H192/GD23 2H192/JA33		
外部链接	Espacenet		

摘要(译)

要解决的问题：由于刮擦间隔物或取向膜而抑制显示不良。液晶显示装置包括层叠在多个像素电极16上的第一取向膜46，第二基板48，液晶层20，第一取向膜46和第二基板48之间的中间层并且多个间隔物56。多个像素电极16中的至少一个包括在第一方向X上延伸的基端部分58和在与第一方向X交叉的第二方向Y上从基端部分58延伸的梳齿部分62。基端部58包括：第一区域60，具有与电路层24的接触部分44；第二区域60，具有与电路层24的接触部分44；以及第三区域60，其位于在第一方向X上从接触部分44偏移的位置，并且具有与第一方向X正交的宽度W₂，并且第三区域68比第二区域60的宽度W₁宽。多个间隔件56中的至少一个布置成与第二区域68重叠，以便不从基端部分58突出。点域6

