

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-31855

(P2018-31855A)

(43) 公開日 平成30年3月1日(2018.3.1)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20	621B
G02F 1/133 (2006.01)	G09G 3/20	624D
	G09G 3/20	631V
	G09G 3/20	612E
審査請求 未請求 請求項の数 12 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2016-162992 (P2016-162992)
 (22) 出願日 平成28年8月23日 (2016.8.23)

(71) 出願人 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 110001737
 特許業務法人スズエ国際特許事務所
 (72) 発明者 多田 正浩
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 (72) 発明者 木村 裕之
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 (72) 発明者 中村 卓
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内

最終頁に続く

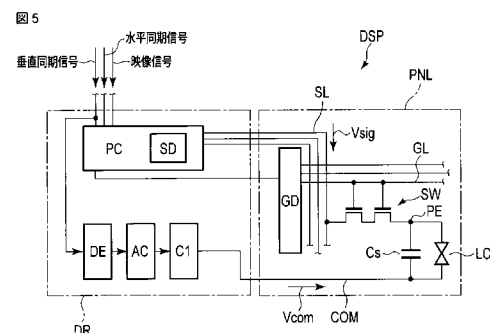
(54) 【発明の名称】 表示ドライバ及び液晶表示装置

(57) 【要約】

【課題】 表示品位に優れた表示ドライバ及び液晶表示装置を提供する。

【解決手段】 表示ドライバは、共通電極COMにコモン電圧Vcomを与え、第1極性の映像信号Vsigと第2極性の映像信号Vsigとを画素電極PEに1フレーム期間毎に交互に与える駆動部DRを備える。駆動部DRは、映像信号Vsigの駆動周波数の情報に基づいて共通電極COMに与えるコモン電圧Vcomの値を調整する。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

画素電極と、共通電極と、液晶層と、を有する液晶表示パネルに対し、

前記共通電極にコモン電圧を与え、第 1 極性の映像信号と前記第 1 極性と異なる第 2 極性の前記映像信号とを前記画素電極に 1 フレーム期間毎に交互に与える駆動部を備え、

前記駆動部は、前記映像信号の駆動周波数の情報に基づいて前記共通電極に与える前記コモン電圧の値を調整する、

表示ドライバ。

【請求項 2】

前記駆動部は、前記駆動周波数を判定する判定回路と、前記判定回路で判定された前記駆動周波数に基づいた値の前記コモン電圧を導出する導出回路と、前記導出回路で導出した前記コモン電圧をアナログの前記コモン電圧に変換し前記アナログのコモン電圧を前記共通電極に与えるデジタル - アナログ変換器と、を備え、前記駆動周波数に応じて前記共通電極に与える前記コモン電圧の値を自動制御する、
請求項 1 に記載の表示ドライバ。

10

【請求項 3】

前記導出回路は、前記判定回路で判定された前記駆動周波数に基づいて前記コモン電圧の値を演算する演算回路である、
請求項 2 に記載の表示ドライバ。

【請求項 4】

前記コモン電圧の値は、前記駆動周波数の関数である、
請求項 3 に記載の表示ドライバ。

20

【請求項 5】

前記駆動周波数に対応した前記コモン電圧の値の情報が記憶された記憶部をさらに備え、
前記導出回路は、前記コモン電圧を導出する際、前記判定回路で判定された前記駆動周波数に対応した前記コモン電圧を前記記憶部から選択する、
請求項 2 に記載の表示ドライバ。

【請求項 6】

前記駆動部は、前記共通電極からのコモン電流を電圧に変換する変換回路と、前記変換回路で変換された電圧を平滑化する平滑回路と、前記平滑回路で平滑化され電圧をデジタルの電圧に変換するアナログ - デジタル変換器と、を備え、
前記デジタルの電圧の平均値が 0 となるように、前記共通電極に与える前記コモン電圧の値を調整する、
請求項 1 に記載の表示ドライバ。

30

【請求項 7】

前記駆動部は、前記駆動周波数を判定する判定回路と、前記判定回路で判定された前記駆動周波数に基づいた値の前記コモン電圧を導出する導出回路と、前記導出回路で導出した前記コモン電圧をアナログの前記コモン電圧に変換し前記アナログのコモン電圧を前記共通電極に与えるデジタル - アナログ変換器と、前記共通電極からの電圧をデジタルの電圧に変換するアナログ - デジタル変換器と、前記共通電極と前記デジタル - アナログ変換器とを接続する第 1 状態と前記共通電極と前記アナログ - デジタル変換器とを接続する第 2 状態との何れか一方に切替えるスイッチと、を備え、

40

前記スイッチは、前記映像信号を前記画素電極に与える駆動期間毎に前記第 1 状態に切替え、前記駆動期間の間の期間に前記第 2 状態に切替えフローティング状態の前記共通電極の電圧を前記アナログ - デジタル変換器に与え、

前記導出回路は、前記アナログ - デジタル変換器で変換された前記デジタルの電圧に基づいて前記共通電極に与える前記コモン電圧の値を調整する、
請求項 1 に記載の表示ドライバ。

【請求項 8】

50

前記画素電極と、前記共通電極と、前記液晶層と、を有する前記液晶表示パネルと、請求項 1 乃至 7 の何れか 1 項に記載の表示ドライバとを有する液晶表示装置。

【請求項 9】

前記液晶表示パネルは、前記液晶層を介して前記共通電極と容量結合される第 1 ダミー画素電極と、前記液晶層を介して前記共通電極と容量結合される第 2 ダミー画素電極と、をさらに有し、

前記表示ドライバは、前記第 1 極性のバイアス電圧が印加された前記第 1 ダミー画素電極と前記共通電極との間に形成される第 1 液晶容量を測定する第 1 測定器と、前記第 2 極性のバイアス電圧が印加された前記第 2 ダミー画素電極と前記共通電極との間に形成される第 2 液晶容量を測定する第 2 測定器と、前記第 1 液晶容量の値と前記第 2 液晶容量の値とを比較する比較回路と、を有し、前記第 1 液晶容量の値と前記第 2 液晶容量の値とが等しくなるように前記共通電極に与える前記コモン電圧の値を調整する、
請求項 8 に記載の液晶表示装置。

10

【請求項 10】

前記共通電極は、複数の分割電極を有し、

前記表示ドライバは、前記複数の分割電極に与える前記コモン電圧の値を前記分割電極毎に調整する、
請求項 8 に記載の液晶表示装置。

【請求項 11】

前記液晶表示パネルは、前記画素電極に接続され前記映像信号が与えられる信号線と、前記信号線に交差した走査線と、をさらに有し、

20

前記複数の分割電極は、前記走査線に並行して延在し、前記信号線が延在する方向に並べられている、
請求項 10 に記載の液晶表示装置。

【請求項 12】

前記液晶表示パネルは、前記画素電極に接続され前記映像信号が与えられる信号線と、前記信号線に交差した走査線と、をさらに有し、

前記複数の分割電極は、前記信号線に並行して延在し、前記走査線が延在する方向に並べられている、
請求項 10 に記載の液晶表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、表示ドライバ及び液晶表示装置に関する。

【背景技術】

【0002】

一般に、液晶表示装置は、アレイ基板と、対向基板と、これら両基板間に挟持された液晶層と、アレイ基板及び対向基板のいずれか一方に形成されたカラーフィルタと、を有している。アレイ基板と対向基板との間の隙間は、スペーサにより一定に保持されている。液晶表示装置の表示方式としては、TN (Twisted Nematic) 方式等の各種の方式が用いられている。各画素は、薄膜トランジスタ (thin film transistor: TFT) を有している。

40

【0003】

液晶表示装置は、60Hz の駆動周波数 (フレームレート) で駆動されることが多いが、駆動周波数を低減することにより、低消費電力化を図ることができる。しかしながら、駆動周波数を変更した場合、液晶表示装置の画面にフリッカが発生したり、焼き付きが発生したりする恐れがある。

【先行技術文献】

【特許文献】

【0004】

50

【特許文献 1】特開 2 0 0 6 - 1 6 3 0 2 5 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 5】

本実施形態は、表示品位に優れた表示ドライバ及び液晶表示装置を提供する。

【課題を解決するための手段】

【0 0 0 6】

一実施形態に係る表示ドライバは、

画素電極と、共通電極と、液晶層と、を有する液晶表示パネルに対し、

前記共通電極にコモン電圧を与え、第 1 極性の映像信号と前記第 1 極性と異なる第 2 極性の前記映像信号とを前記画素電極に 1 フレーム期間毎に交互に与える駆動部を備え、

前記駆動部は、前記映像信号の駆動周波数の情報に基づいて前記共通電極に与える前記コモン電圧の値を調整する。

【図面の簡単な説明】

【0 0 0 7】

【図 1】図 1 は、一実施形態に係る液晶表示装置の構成を示す斜視図である。

【図 2】図 2 は、図 1 に示した液晶表示パネルを示す断面図である。

【図 3】図 3 は、上記液晶表示装置の構成を示す回路図である。

【図 4】図 4 は、上記液晶表示パネルの一部を示す断面図である。

【図 5】図 5 は、上記実施形態に係る実施例 1 の液晶表示装置の一部の構成を示す回路図である。

【図 6】図 6 は、上記実施例 1 の液晶表示装置において、駆動周波数に対するコモン電圧の変化をグラフで示した図である。

【図 7】図 7 は、上記実施形態に係る実施例 2 の液晶表示装置の一部の構成を示す回路図である。

【図 8】図 8 は、上記実施形態に係る実施例 3 の液晶表示装置の一部の構成を示す回路図である。

【図 9】図 9 は、上記実施例 3 の液晶表示装置において、コモン電流に対するコモン電圧の補正值の変化をグラフで示した図である。

【図 1 0】図 1 0 は、上記実施例 3 の液晶表示装置において、時間に対するコモン電流の変化をグラフで示した図である。

【図 1 1】図 1 1 は、上記実施形態に係る実施例 4 の液晶表示装置の一部の構成を示す回路図である。

【図 1 2】図 1 2 は、上記実施例 4 の液晶表示装置において、液晶容量差に対するコモン電圧の補正值の変化をグラフで示した図である。

【図 1 3】図 1 3 は、上記実施形態に係る実施例 5 の液晶表示装置の一部の構成を示す回路図である。

【図 1 4】図 1 4 は、上記実施例 5 の液晶表示装置において、共通電極のフローティング時の電圧に対するコモン電圧の補正值の変化をグラフで示した図である。

【図 1 5】図 1 5 は、上記実施形態に係る実施例 6 の液晶表示装置の共通電極を示す平面図である。

【図 1 6】図 1 6 は、上記実施例 6 の液晶表示装置の一部の構成を示す回路図である。

【図 1 7】図 1 7 は、上記実施例 6 の液晶表示装置の各領域において、駆動周波数に対するコモン電圧の変化をグラフで示した図である。

【図 1 8】図 1 8 は、上記実施形態に係る実施例 7 の液晶表示装置の共通電極を示す平面図である。

【図 1 9】図 1 9 は、上記実施例 7 の液晶表示装置の一部の構成を示す回路図である。

【図 2 0】図 2 0 は、上記実施形態に係る実施例 8 の液晶表示装置の共通電極を示す平面図である。

【図 2 1】図 2 1 は、上記実施例 8 の液晶表示装置の一部の構成を示す回路図である。

10

20

30

40

50

【発明を実施するための形態】

【0008】

以下に、本発明の各実施の形態について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

【0009】

10

まず、図面を参照しながら一実施形態に係る液晶表示装置について詳細に説明する。図1は、液晶表示装置DSPの構成を示す斜視図である。本実施形態では、第1方向X及び第2方向Yは、互いに直交しているが、90°以外の角度で交差していてもよい。第3方向Zは、第1方向X及び第2方向Yのそれぞれと直交している。

図1に示すように、液晶表示装置DSPは、アクティブマトリックス型の液晶表示パネルPNL、液晶表示パネルPNLを駆動する駆動IC1、液晶表示パネルPNLを照明するバックライトユニットBL、制御モジュールCM、フレキシブル配線基板2, 3などを備えている。

【0010】

20

液晶表示パネルPNLは、アレイ基板ARと、アレイ基板ARに対向配置された対向基板CTとを備えている。液晶表示パネルPNLは、画像を表示する表示領域DAと、表示領域DAを囲む額縁状の非表示領域NDAと、を備えている。液晶表示パネルPNLは、表示領域DAにおいて第1方向X及び第2方向Yにマトリクス状に配列された複数の画素PXを備えている。

【0011】

バックライトユニットBLは、アレイ基板ARの背面に配置されている。このようなバックライトユニットBLとしては、種々の形態が適用可能であるが、詳細な構造については説明を省略する。駆動IC1は、アレイ基板ARに実装されている。フレキシブル配線基板2は、液晶表示パネルPNLと制御モジュールCMとを接続している。フレキシブル配線基板3は、バックライトユニットBLと制御モジュールCMとを接続している。

30

【0012】

このような構成の液晶表示装置DSPは、バックライトユニットBLから液晶表示パネルPNLに入射する光を各画素PXで選択的に透過することによって画像を表示する、いわゆる透過型の液晶表示装置に相当する。但し、液晶表示装置DSPは、外部から液晶表示パネルPNLに向かって入射する外光を各画素PXで選択的に反射することによって画像を表示する反射型の液晶表示装置であってもよいし、透過型及び反射型の双方の機能を備えた半透過型の液晶表示装置であってもよい。

【0013】

図2は、液晶表示パネルPNLを示す断面図である。

図2に示すように、液晶表示パネルPNLは、アレイ基板AR、対向基板CT、液晶層LC、シール材SE、第1光学素子OD1、第2光学素子OD2などを備えている。アレイ基板AR及び対向基板CTの詳細については後述する。

40

【0014】

シール材SEは、非表示領域NDAに配置され、アレイ基板ARと対向基板CTとを貼り合わせている。液晶層LCは、アレイ基板ARと対向基板CTとの間に保持されている。第1光学素子OD1は、アレイ基板ARの液晶層LCに接する面の反対側に配置されている。第2光学素子OD2は、対向基板CTの液晶層LCに接する面の反対側に配置されている。第1光学素子OD1及び第2光学素子OD2は、それぞれ偏光板を備えている。なお、第1光学素子OD1及び第2光学素子OD2は、位相差板などの他の光学素子を含んでいてもよい。

50

【 0 0 1 5 】

図 3 は、液晶表示装置 D S P の構成を示す平面図である。図 4 は、液晶表示パネル P N L の一部を示す断面図である。ここでは説明に必要な主要部のみを図示している。

図 3 及び図 4 に示すように、対向基板 C T には、透明な絶縁基板 S B 2、カラーフィルタ C F、オーバコート層 L 2、及び配向膜 A L 2 が設けられている。カラーフィルタ C F は、絶縁基板 S B 2 上に配置された複数色の着色層を含んでいる。例えば、カラーフィルタ C F は、赤色 (R)、緑色 (G)、青色 (B) の着色層を含んでいる。オーバコート層 L 2 は、カラーフィルタ C F を覆って設けられ、カラーフィルタ C F に含まれる物質が液晶層 L C へ流出することを防止する。配向膜 A L 2 は、アレイ基板 A R と対向し、液晶層 L C に接している。なお、本実施形態において、液晶層 L C はネガ型の液晶材料で形成されている。

10

【 0 0 1 6 】

アレイ基板 A R は、絶縁基板 S B 1、共通電極 (対向電極) C O M、絶縁層 L 1、複数の画素電極 P E、及び配向膜 A L 1 を備えている。画素電極 P E は、窒化シリコン (S i N) 等の絶縁層 L 1 の上に形成され、共通電極 C O M と対向している。画素電極 P E は画素 P X 毎に配置され、画素電極 P E にはスリット状の開口部 S L T が形成されている。共通電極 C O M は、画素電極 P E に対して配向膜 A L 1 の反対側に位置している。共通電極 C O M と画素電極 P E とは、例えば透明な導電材料としての I T O (Indium Tin Oxide) によって形成されている。配向膜 A L 1 は、一方で画素電極 P E に接し、他方で液晶層 L C に接している。

20

【 0 0 1 7 】

アレイ基板 A R は、複数の画素 P X が配列する第 1 方向 X に延びる走査線 G L (G L 1、G L 2 ...) と、複数の画素 P X が配列する第 2 方向 Y に延びる信号線 S L (S L 1、S L 2 ...) と、走査線 G L と信号線 S L が交差する位置近傍に配置された画素スイッチ S W とを備えている。

【 0 0 1 8 】

画素スイッチ S W は、薄膜トランジスタ (T F T : Thin Film Transistor) を備えている。画素スイッチ S W の第 1 電極は対応する走査線 G L と電氣的に接続されている。画素スイッチ S W の第 2 電極は対応する信号線 S L と電氣的に接続されている。画素スイッチ S W の第 3 電極は対応する画素電極 P E と電氣的に接続されている。ここでは、上記第 1 電極がゲート電極として機能し、上記第 2 電極及び第 3 電極の一方がソース電極として機能し、上記第 2 電極及び第 3 電極の他方がドレイン電極として機能する。

30

【 0 0 1 9 】

駆動 I C 1 は、信号線駆動回路 S D を備えている。アレイ基板 A R は、走査線駆動回路 G D (左側の走査線駆動回路 G D - L 及び右側の走査線駆動回路 G D - R) を備えている。複数の走査線 G L は走査線駆動回路 G D の出力端子と電氣的に接続されている。複数の信号線 S L は信号線駆動回路 S D の出力端子と電氣的に接続されている。走査線駆動回路 G D、駆動 I C 1 (信号線駆動回路 S D) 及び制御モジュール C M は、複数の画素 P X を駆動する駆動部 D R として機能する。表示ドライバは、駆動部 D R を備えている。

【 0 0 2 0 】

走査線駆動回路 G D と駆動 I C 1 とは、上記非表示領域 N D A に配置されている。走査線駆動回路 G D は、複数の走査線 G L にオン電圧を順次印加して、選択された走査線 G L に電氣的に接続された画素スイッチ S W のゲート電極にオン電圧を供給する。ゲート電極にオン電圧が供給された画素スイッチ S W の、ソース電極 - ドレイン電極間が導通する。信号線駆動回路 S D は、複数の信号線 S L のそれぞれに対応する出力信号を供給する。信号線 S L に供給された信号は、ソース電極 - ドレイン電極間が導通した画素スイッチ S W を介して対応する画素電極 P E に印加される。

40

【 0 0 2 1 】

走査線駆動回路 G D と信号線駆動回路 S D との動作は、液晶表示パネル P N L の外部に配置された制御モジュール C M により制御される。また制御モジュール C M は、共通電極

50

COMにコモン電圧Vcomを与える。但し、本実施形態と異なり、コモン電圧Vcomは、駆動IC 1から共通電極COMに与えられてもよい。さらに制御モジュールCMは、バックライトユニットBLの動作を制御する。

【0022】

制御モジュールCMは、通常駆動のほかに駆動電力低減のために低周波駆動の機能を備えている。なお、同一の画素電極PEに対して映像信号(画像信号)を書き換える時間間隔を「1フレーム期間」と呼び、その逆数を「駆動周波数」あるいは「フレーム周波数」と呼ぶが、本願においては間欠駆動に関しても、同様に呼ぶものとする。

【0023】

一例として液晶表示装置DSPの標準のフレーム周波数が60Hz(すなわち(1/60)秒ごとに画素PXへの映像信号の書き換えが行われる)であるとする。動画表示の場合には標準の60Hzでの動作とするが、動画視認性がそれほど重視されない静止画像などを表示する場合には、制御モジュールCMなどの駆動部は、低周波駆動を実行する。

【0024】

駆動部は、(1/60)秒をかけて1フレーム分の書き込み動作(画面の上から下までの走査)を行った後に、例えば、(2/60)秒、(3/60)秒、(4/60)秒、(5/60)秒、(9/60)秒、(11/60)秒、(14/60)秒、(19/60)秒、(29/60)秒、あるいは(59/60)秒の休止期間を設ける。休止期間において制御モジュールCMの書き込み動作を停止すればその間の消費電力は実質0になり、書き込み時も含めた時間平均としての回路消費電力はそれぞれ、(1/3)乃至(1/60)に低減される。

すなわち、本実施形態において、駆動部は、1Hz以上であり20Hz以下である駆動周波数で同一の画素電極PEを駆動する。

【0025】

本実施形態に係る液晶表示装置DSPは、共通電極COMと画素電極PEとの電位差により、液晶層LCに電界を生じさせ、液晶層の液晶分子の配向方向を制御するFFS(Fringe-FIELD Switching)モードの液晶表示装置である。液晶分子の配向方向により、バックライトユニットBLから出射される光の透過光量が制御される。

画素電極PEと共通電極COMとが絶縁層L1を挟んで対向する部分には、容量成分Cs0が発生する。この他に液晶層LC内に回り込む電界に対応する補助容量成分Cs1および液晶容量Clcも存在する。画素電極PEと共通電極COMとの間に存在する全容量をCsと表すと、容量Csを図3に示すような等価回路で表現することができる。

【0026】

次に、上記したFFSモードの液晶表示装置DSPにおいて画像を表示する表示駆動時の動作について説明する。

まず、液晶層LCに電圧が印加されていないオフ状態について説明する。オフ状態は、画素電極PEと共通電極COMとの間に電位差が形成されていない状態に相当する。このようなオフ状態では、液晶層LCに含まれる液晶分子は、配向膜AL1及び配向膜AL2の配向規制力によりX-Y平面内において一方向に初期配向している。バックライトユニットBLからのバックライトの一部は、第1光学素子OD1の偏光板を透過し、液晶表示パネルPNLに入射する。液晶表示パネルPNLに入射した光は、偏光板の吸収軸と直交する直線偏光である。このような直線偏光の偏光状態は、オフ状態の液晶表示パネルPNLを通過した際にほとんど変化しない。このため、液晶表示パネルPNLを透過した直線偏光のほとんどが、第2光学素子OD2の偏光板によって吸収される(黒表示)。このようにオフ状態で液晶表示パネルPNLが黒表示となるモードをノーマリーブラックモードという。

【0027】

続いて、液晶層LCに電圧が印加されたオン状態について説明する。オン状態は、画素電極PEと共通電極COMとの間に電位差が形成された状態に相当する。つまり、共通電極COMに対してはコモン電圧Vcomが与えられる。その一方で、画素電極PEには、

コモン電圧に対して電位差を形成するような映像信号 V_{sig} が供給される。これにより、オン状態では、画素電極 P_E と共通電極 C_{OM} との間にフリンジ電界が形成される。

このようなオン状態では、液晶分子は、 $X - Y$ 平面内において、初期配向方向とは異なる方位に配向する。オン状態では、第 1 光学素子 OD_1 の偏光板の吸収軸と直交する直線偏光は、液晶表示パネル P_{NL} に入射し、その偏光状態は、液晶層 LC を通過する際に液晶分子の配向状態に応じて変化する。このため、オン状態においては、液晶層 LC を通過した少なくとも一部の光は、第 2 光学素子 OD_2 の偏光板を透過する（白表示）。

【0028】

上述したように、低周波駆動を利用し、画素電極 P_E への書き込み回数（画素スイッチ SW をオフからオンに切替える回数）を減少することにより、回路消費電力を低減する効果を得ることができる。

一方、低周波駆動の場合の 1 フレーム期間中の保持期間は、通常の 60Hz 駆動の場合の 1 フレーム期間中の保持期間と比較して長くなる。このため、保持期間が長くなることにより液晶層 LC に印加される電圧の値が低下し、フリッカが発生し易くなる。また、画像の焼き付きが発生し易くなる。ここで、画像の焼き付きとは、固定画像が画面に残ってしまう現象である。

【0029】

なお、本願発明者らの実験結果によれば、フリッカや画像の焼き付きの発生は、液晶表示パネル P_{NL} の周囲の雰囲気温度、液晶表示パネル P_{NL} へのバックライトの照射時間、バックライトの輝度など、液晶表示パネル P_{NL} が置かれる環境の変化に応じて換わることが分かった。

これに対し、本実施形態においては、低周波駆動を利用して画像を表示してもフリッカや画像の焼き付きの発生を抑制することのできる液晶表示装置 DS_P を得ることができるものである。以下に、上記のような液晶表示装置 DS_P を、実施例 1 乃至 7 において例示的に説明する。

【0030】

（実施例 1）

まず、実施例 1 の液晶表示装置 DS_P について説明する。図 5 は、本実施形態に係る実施例 1 の液晶表示装置 DS_P の一部の構成を示す回路図である。例えば、実施例 1 の液晶表示装置 DS_P は、駆動周波数に応じてコモン電圧 V_{com} を自動制御する回路を有している。

【0031】

液晶表示パネル P_{NL} を駆動する駆動部は、映像信号処理回路 PC と、駆動周波数を判定する判定回路 DE と、コモン電圧 V_{com} を導出する導出回路としての演算回路 AC と、デジタル - アナログ変換器 C_1 と、を備えている。駆動部 DR は、共通電極 C_{OM} にコモン電圧 V_{com} を与え、第 1 極性の映像信号 V_{sig} と第 1 極性と異なる第 2 極性の映像信号 V_{sig} とを画素電極 P_E に 1 フレーム期間毎に交互に与えるように構成されている。例えば、第 1 極性は正極性であり、第 2 極性は負極性である。本実施例 1 において、駆動部 DR は、映像信号の駆動周波数の情報に基づいて共通電極 C_{OM} に与えるコモン電圧 V_{com} の値を調整するように構成されている。

【0032】

映像信号処理回路 PC は、上記信号線駆動回路 SD を含んでいる。映像信号処理回路 PC には、外部から、映像信号と、垂直同期信号と、水平同期信号とが入力される。垂直同期信号及び水平同期信号は、映像信号に付随した信号である。映像信号処理回路 PC は、これらの信号に基づいて、適宜、液晶表示パネル P_{NL} に映像信号 V_{sig} を送信する。

【0033】

垂直同期信号は、判定回路 DE にも与えられる。判定回路 DE は、垂直同期信号に基づいて、駆動周波数を判定する。

演算回路 AC は、判定回路 DE で判定された駆動周波数に基づいた値のコモン電圧 V_{com} を導出するように構成されている。本実施例 1 において、演算回路 AC は、駆動周波

10

20

30

40

50

数からコモン電圧 V_{com} の値を演算するように構成されている。詳しくは、演算回路 AC は、判定回路 DE で判定された駆動周波数に基づいてコモン電圧 V_{com} の値を演算するように構成されている。これにより、例えば、液晶表示装置 DSP は、映像信号の駆動周波数に対応したコモン電圧 V_{com} の情報を含む記憶部無しに、コモン電圧 V_{com} の値を導出することができる。これにより、液晶表示装置 DSP の記憶容量を増大を抑制することができる。

【0034】

デジタル - アナログ変換器 $C1$ は、演算回路 AC で導出したコモン電圧 V_{com} をアナログのコモン電圧 V_{com} に変換し、アナログのコモン電圧 V_{com} を共通電極 COM に与えるように構成されている。本実施例 1 において、デジタル - アナログ変換器 $C1$ は、演算回路 AC における演算値をアナログ信号に変換するように構成されている。

このため、駆動部 DR は、映像信号 $Vsig$ の駆動周波数に応じて COM 共通電極に与えるコモン電圧 V_{com} の値を自動制御することができる。または、液晶表示パネル PNL の駆動時には、垂直同期信号から判定された駆動周波数に応じてあらかじめプログラミングされたコモン電圧 V_{com} が出力される。

【0035】

図 6 は、本実施例 1 の液晶表示装置 DSP において、駆動周波数に対するコモン電圧 V_{com} の変化をグラフで示した図である。

図 6 に示すように、演算回路 AC は、例えば、駆動周波数が高くなるほどコモン電圧 V_{com} を高くし、駆動周波数が低くなるほどコモン電圧 V_{com} を低くするように、演算する。本実施例 1 において、コモン電圧 V_{com} の値は、駆動周波数の関数である。例えば、駆動周波数を f 、コモン電圧 V_{com} を $\varphi(f)$ とすると、 $\varphi(f) = af + b$ である。ここで、上記 a 及び上記 b は、それぞれ定数である。上記のように、駆動周波数が増加する場合において、コモン電圧 V_{com} の値を駆動周波数に対応した値に調整することにより、フリッカや画像の焼き付きの発生を抑制することができる。

【0036】

(実施例 2)

次に、実施例 2 の液晶表示装置 DSP について説明する。

実施例 2 に係る液晶表示装置 DSP の駆動部 DR は、実施例 1 と比較し、演算回路 AC の代わりに、導出回路 DC 及び記憶部 M を備えている点で相違している。図 7 は、上記実施形態に係る実施例 2 の液晶表示装置 DSP の一部の構成を示す回路図である。

【0037】

図 7 に示すように、駆動部 DR は記憶部 M を備えている。記憶部 M は、駆動周波数に対応したコモン電圧 V_{com} の値の情報が記憶されたテーブル $T1$ を含んでいる。導出回路 DC は、コモン電圧 V_{com} を導出する際、判定回路 DE で判定された駆動周波数に対応したコモン電圧 V_{com} を記憶部 M (テーブル $T1$) から選択することができる。

上記のことから、実施例 2 では、実施例 1 と比較して、コモン電圧 V_{com} を導出する際の演算量を低減することができる。

【0038】

なお、テーブル $T1$ に記憶される情報としては、駆動周波数とコモン電圧 V_{com} とが一对一に対応している情報である。又は、上記情報としては、特定の範囲の駆動周波数と単個のコモン電圧 V_{com} とが一对一に対応している情報である。後者の方が記憶部 M に記憶させる量を低減することができ、液晶表示装置 DSP の記憶容量を増大をより抑制することができる。

また、上記実施例 2 の液晶表示装置 DSP は、上記実施例 1 の液晶表示装置 DSP の特有の構成を含んでもよく、上記実施例 1 と同様の機能を発揮できるように構成されていてもよい。

【0039】

(実施例 3)

次に、実施例 3 の液晶表示装置 DSP について説明する。

実施例 3 に係る液晶表示装置 D S P の駆動部 D R は、実施例 1 と比較し、アナログ - デジタル変換器 C 2、平滑回路 S M、及び変換回路 C 3 をさらに備えている点で相違している。図 8 は、上記実施形態に係る実施例 3 の液晶表示装置 D S P の一部の構成を示す回路図である。

【 0 0 4 0 】

図 8 に示すように、変換回路 C 3 は、共通電極 C O M からのコモン電流 I_{com} を電圧に変換するように構成されている。平滑回路 S M は、変換回路 C 3 で変換された電圧を平滑化するように構成されている。アナログ - デジタル変換器 C 2 は、平滑回路 S M で平滑化され電圧をデジタルの電圧に変換するように構成されている。演算回路 A C (駆動部 D R) は、アナログ - デジタル変換器 C 2 から出力されるデジタルの電圧の平均値が 0 となるように、共通電極 C O M に与えるコモン電圧 V_{com} の値を調整するように構成されている。

10

上記のことから、実施例 3 の駆動部 D R は、コモン電流 I_{com} に応じてコモン電圧 V_{com} を自動制御する回路を有している。そして、駆動部 D R は、コモン電流 I_{com} の平均が 0 となるように、コモン電圧 V_{com} を、逐次、微調整するように構成されている。

【 0 0 4 1 】

図 9 は、本実施例 3 の液晶表示装置 D S P において、コモン電流 I_{com} に対するコモン電圧 V_{com} の補正值の変化をグラフで示した図である。

図 9 に示すように、例えば、コモン電流 I_{com} が正の場合、コモン電圧 V_{com} を低減させることができる。コモン電流 I_{com} が負の場合、コモン電圧 V_{com} を増加させることができる。

20

【 0 0 4 2 】

図 10 は、本実施例 3 の液晶表示装置 D S P において、時間に対するコモン電流 I_{com} の変化をグラフで示した図である。

図 10 に示すように、例えば駆動周波数が変化しても、実施例 3 の駆動部 D R は、コモン電流 I_{com} の平均が 0 になるように制御している。また、極性反転駆動を行っているため、1 フレーム期間毎に、コモン電流 I_{com} の向きが逆になっている。実施例 3 の駆動部 D R は、上述したようにコモン電圧 V_{com} を微調整することができる。このため、フリッカの発生をより抑制することができる。

30

【 0 0 4 3 】

なお上記実施例 3 の液晶表示装置 D S P は、上記実施例 1 の液晶表示装置 D S P の構成を含んでいるため、上記実施例 1 と同様の機能を備えていてもよい。又は、上記実施例 3 の液晶表示装置 D S P は、上記実施例 2 の液晶表示装置 D S P の特有の構成を含んでいてもよく、上記実施例 2 と同様の機能を発揮できるように構成されていてもよい。

【 0 0 4 4 】

(実施例 4)

次に、実施例 4 の液晶表示装置 D S P について説明する。

実施例 4 に係る液晶表示装置 D S P の駆動部 D R は、実施例 1 と比較し、液晶表示パネル P N L の構成と、駆動部 D R の構成とに関して相違している。図 11 は、本実施形態に係る実施例 4 の液晶表示装置 D S P の一部の構成を示す回路図である。

40

図 11 に示すように、液晶表示パネル P N L は、第 1 ダミー画素電極 D P E 1 及び第 2 ダミー画素電極 D P E 2 をさらに有している。平面視にて、第 1 ダミー画素電極 D P E 1 及び第 2 ダミー画素電極 D P E 2 は、表示領域 D A の外側に位置し、液晶層 L C 及び共通電極 C O M と重なっている。第 1 ダミー画素電極 D P E 1 は、液晶層 L C を介して共通電極 C O M と容量結合される。第 2 ダミー画素電極 D P E 2 は、液晶層 L C を介して共通電極 C O M と容量結合される。

【 0 0 4 5 】

駆動部 D R は、第 1 電源 P O 1 と、第 2 電源 P O 2 と、第 1 測定器 C A P 1 と、第 2 測定器 C A P 2 と、比較回路 C R と、アナログ - デジタル変換器 C 2 と、をさらに備えてい

50

る。

第1電源PO1は、第1ダミー画素電極DPE1に第1極性のバイアス電圧を印加するために利用される。第2電源PO2は、第2ダミー画素電極DPE2に第2極性のバイアス電圧を印加するために利用される。この実施例において、例えば、第1極性は正極性であり、第2極性は負極性である。

【0046】

第1測定器CAP1は、第1電源PO1からの第1極性のバイアス電圧を第1ダミー画素電極DPE1に印加し、第1極性のバイアス電圧が印加された第1ダミー画素電極DPE1と共通電極COMとの間に形成される第1液晶容量C1c1を測定するように構成されている。

10

第2測定器CAP2は、第2電源PO2からの第2極性のバイアス電圧を第2ダミー画素電極DPE2に印加し、第2極性のバイアス電圧が印加された第2ダミー画素電極DPE2と共通電極COMとの間に形成される第2液晶容量C1c2を測定するように構成されている。

【0047】

比較回路CRは、第1測定器CAP1及び第2測定器CAP2に接続され、第1液晶容量C1c1の値と第2液晶容量C1c2の値とを比較するように構成されている。アナログ-デジタル変換器C2は、比較回路CRから出力される電圧信号をデジタルの電圧に変換するように構成されている。演算回路AC(駆動部DR)は、第1液晶容量C1c1の値と第2液晶容量C1c2の値とが等しくなるように共通電極COMに与えるコモン電圧Vcomの値を調整するように構成されている。

20

【0048】

上述したことから、本実施例4の液晶表示装置DSPは、液晶の配向状態をモニタし、コモン電圧Vcomを自動制御する回路を有している。コモン電圧Vcomが最適値からずれると、第1液晶容量C1c1と第2液晶容量C1c2とに差が発生する。このため、駆動部DRは、この差を比較回路CRで検知し、液晶容量差が0となるように、コモン電圧Vcomを、逐次、微調整されるように構成されている。

【0049】

図12は、本実施例4の液晶表示装置DSPにおいて、液晶容量差に対するコモン電圧Vcomの補正值の変化をグラフで示した図である。

30

図12に示すように、第1液晶容量C1c1と第2液晶容量C1c2との差が正の場合、駆動部DRはコモン電圧Vcomを増加させる。第1液晶容量C1c1と第2液晶容量C1c2との差が負の場合、駆動部DRは、コモン電圧Vcomを低減させる。実施例4の駆動部DRは、上述したようにコモン電圧Vcomを微調整することができる。このため、フリッカの発生をより抑制することができる。

【0050】

なお上記実施例4の液晶表示装置DSPは、上記実施例1の液晶表示装置DSPの構成を含んでいるため、上記実施例1と同様の機能を備えていてもよい。又は、上記実施例4の液晶表示装置DSPは、上記実施例2の液晶表示装置DSPの特有の構成を含んでいてもよく、上記実施例2と同様の機能を発揮できるように構成されていてもよい。又は、上記実施例4の液晶表示装置DSPは、上記実施例3の液晶表示装置DSPの特有の構成を含んでいてもよく、上記実施例3と同様の機能を発揮できるように構成されていてもよい。

40

【0051】

(実施例5)

次に、実施例5の液晶表示装置DSPについて説明する。

実施例5に係る液晶表示装置DSPの駆動部DRは、実施例1と比較し、駆動部DRの構成に関して相違している。図13は、本実施形態に係る実施例5の液晶表示装置DSPの一部の構成を示す回路図である。

【0052】

50

図 1 3 に示すように、駆動部 D R は、アナログ - デジタル変換器 C 2 と、スイッチ D S W と、をさらに備えている。アナログ - デジタル変換器 C 2 は、共通電極 C O M からの電圧 V f をデジタルの電圧に変換するように構成されている。スイッチ D S W は、第 1 状態と第 2 状態との何れか一方に切替える。上記第 1 状態とは、共通電極 C O M とデジタル - アナログ変換器 C 1 とを接続する状態である。上記第 2 状態とは、共通電極 C O M とアナログ - デジタル変換器 C 2 とを接続する状態である。

【 0 0 5 3 】

スイッチ D S W は、映像信号 V s i g を画素電極 P E に与える駆動期間毎に上記第 1 状態に切替える。また、スイッチ D S W は、駆動期間の間の期間に上記第 2 状態に切替える。これにより、フローティング状態の共通電極 C O M の電圧 V f をアナログ - デジタル変換器 C 2 に与えることができる。演算回路 (導出回路) A C は、アナログ - デジタル変換器 C 2 で変換されたデジタルの電圧に基づいて共通電極 C O M に与えるコモン電圧 V c o m の値を調整する。

10

【 0 0 5 4 】

上述したことから、本実施例 5 の液晶表示装置 D S P は、一時的にフローティング状態の共通電極 C O M の電圧 V f をモニタし、コモン電圧 V c o m を自動制御する回路を有している。モニタした共通電極 C O M の電圧 V f は最適な値となるため、駆動部 D R は、現在設定されているコモン電圧 V c o m の値を補正し、次のフレーム期間に補正したコモン電圧 V c o m を共通電極 C O M に印加する。

【 0 0 5 5 】

20

図 1 4 は、本実施例 5 の液晶表示装置 D S P において、共通電極 C O M のフローティング時の電圧 V f に対するコモン電圧 V c o m の補正值の変化をグラフで示した図である。図 1 4 に示すように、共通電極 C O M のフローティング時の電圧 V f が増加する場合、駆動部 D R はコモン電圧 V c o m を増加させる。上記電圧 V f が低下する場合、駆動部 D R はコモン電圧 V c o m を低減させる。実施例 5 の駆動部 D R は、上述したようにコモン電圧 V c o m を微調整することができる。このため、フリッカの発生をより抑制することができる。

【 0 0 5 6 】

なお上記実施例 5 の液晶表示装置 D S P は、上記実施例 1 の液晶表示装置 D S P の構成を含んでいるため、上記実施例 1 と同様の機能を備えていてもよい。又は、上記実施例 5 の液晶表示装置 D S P は、上記実施例 2 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 2 と同様の機能を発揮できるように構成されていてもよい。又は、上記実施例 5 の液晶表示装置 D S P は、上記実施例 3 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 3 と同様の機能を発揮できるように構成されていてもよい。又は、上記実施例 5 の液晶表示装置 D S P は、上記実施例 4 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 4 と同様の機能を発揮できるように構成されていてもよい。

30

【 0 0 5 7 】

(実施例 6)

次に、実施例 6 の液晶表示装置 D S P について説明する。

40

実施例 6 に係る液晶表示装置 D S P の駆動部 D R は、実施例 1 と比較し、液晶表示パネル P N L の構成と、駆動部 D R の構成とに関して相違している。図 1 5 は、本実施形態に係る実施例 6 の液晶表示装置 D S P の共通電極 C O M を示す平面図である。

【 0 0 5 8 】

図 1 5 に示すように、共通電極 C O M は、複数の分割電極 C E を有している。複数の分割電極 C E は、それぞれ帯状に形成され、第 1 方向 X に延在し、第 2 方向 Y に互いに間隔を置いて並べられている。複数の分割電極 C E は、上述した走査線 G L に並行して延在し、信号線 S L が延在する方向に並べられている。各分割電極 C E は、複数行の画素 P X で共用されている。共通電極 C O M は、分割電極 C E 1 から分割電極 C E j までの j 個の分割電極 C E を有している。j は 2 以上の整数である。ここで、分割電極 C E 1 と対向する

50

領域を第 1 領域 A 1、分割電極 C E 2 と対向する領域を第 2 領域 A 2、分割電極 C E j と対向する領域を第 j 領域 A j、とする。

【 0 0 5 9 】

各フレーム期間において、第 1 領域 A 1 の画素 P X は最初の駆動期間に駆動され、第 2 領域 A 2 の画素 P X は 2 番目の駆動期間に駆動され、第 j 領域 A j の画素 P X は最後の駆動期間に駆動される。

【 0 0 6 0 】

図 1 6 は、本実施例 6 の液晶表示装置 D S P の一部の構成を示す回路図である。

図 1 6 に示すように、駆動部 D R は、複数の分割電極 C E に与えるコモン電圧 V c o m の値を分割電極 C E 毎に調整するように構成されている。詳しくは、駆動部 D R は、判定回路 D E、演算回路（導出回路）A C、及びデジタル - アナログ変換器 C 1 のセットを、分割電極 C E と同数の j 個、有している。このため、駆動部 D R は、分割電極 C E に与えるコモン電圧 V c o m を個別に調整することができる。

10

【 0 0 6 1 】

図 1 7 は、本実施例 6 の液晶表示装置 D S P の各領域 A において、駆動周波数に対するコモン電圧 V c o m の変化をグラフで示した図である。

図 1 7 に示すように、駆動周波数に応じて、各分割電極 C E に与えられるコモン電圧 V c o m が最適な値に制御される。例えば、第 1 領域 A 1 の分割電極 C E 1 に与えるコモン電圧 V c o m を高く、第 j 領域 A j の分割電極 C E j に与えるコモン電圧 V c o m を相対的に低くしている。これにより、各フレーム期間において、最初の駆動期間に駆動される画素電極 P E と分割電極 C E 1 との電位差を、最後の駆動期間に駆動される画素電極 P E と分割電極 C E j との電位差より小さくすることができる。実施例 6 の駆動部 D R は、上述したように分割電極 C E 毎に与えるコモン電圧 V c o m を微調整することができる。このため、フリッカの発生をより抑制することができる。

20

【 0 0 6 2 】

なお上記実施例 6 の液晶表示装置 D S P は、上記実施例 1 の液晶表示装置 D S P の構成を含んでいるため、上記実施例 1 と同様の機能を備えていてもよい。又は、上記実施例 6 の液晶表示装置 D S P は、上記実施例 2 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 2 と同様の機能を発揮できるように構成されていてもよい。又は、上記実施例 6 の液晶表示装置 D S P は、上記実施例 3 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 3 と同様の機能を発揮できるように構成されていてもよい。又は、上記実施例 6 の液晶表示装置 D S P は、上記実施例 4 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 4 と同様の機能を発揮できるように構成されていてもよい。又は、上記実施例 6 の液晶表示装置 D S P は、上記実施例 5 の液晶表示装置 D S P の特有の構成を含んでもよく、上記実施例 5 と同様の機能を発揮できるように構成されていてもよい。

30

【 0 0 6 3 】

（実施例 7）

次に、実施例 7 の液晶表示装置 D S P について説明する。

実施例 7 に係る液晶表示装置 D S P の駆動部 D R は、実施例 6 と比較し、液晶表示パネル P N L の構成に関して相違している。図 1 8 は、本実施形態に係る実施例 7 の液晶表示装置 D S P の共通電極 C O M を示す平面図である。

40

【 0 0 6 4 】

図 1 8 に示すように、複数の分割電極 C E は、それぞれ帯状に形成され、第 2 方向 Y に延在し、第 1 方向 X に互いに間隔を置いて並べられている。複数の分割電極 C E は、上述した信号線 S L に並行して延在し、走査線 G L が延在する方向に並べられている。各分割電極 C E は、複数列の画素 P X で共用されている。

【 0 0 6 5 】

図 1 9 は、本実施例 7 の液晶表示装置の一部の構成を示す回路図である。

図 1 9 に示すように、実施例 7 の駆動部 D R は、上記実施例 6 の駆動部と同様、判定回

50

路 D E、演算回路（導出回路） A C、及びデジタル - アナログ変換器 C 1 のセットを、分割電極 C E と同数の j 個、有している。このため、本実施例 7 の駆動部 D R は、上記実施例 6 と同様に、分割電極 C E 毎に与えるコモン電圧 V c o m を微調整することができる。このため、フリッカの発生をより抑制することができる。

【 0 0 6 6 】

（実施例 8）

次に、実施例 8 の液晶表示装置 D S P について説明する。

実施例 8 に係る液晶表示装置 D S P の駆動部 D R は、実施例 6 と比較し、液晶表示パネル P N L の構成に関して相違している。図 2 0 は、本実施形態に係る実施例 8 の液晶表示装置 D S P の共通電極 C O M を示す平面図である。

10

【 0 0 6 7 】

図 2 0 に示すように、複数の分割電極 C E は、それぞれ矩形状に形成され、第 1 方向 X 及び第 2 方向 Y にマトリクス状に並べられている。複数の分割電極 C E は、一方で信号線 S L に沿って並べられ、他方で走査線 G L に沿って並べられている。各分割電極 C E は、複数列の画素 P X で共用されている。

【 0 0 6 8 】

図 2 1 は、本実施例 8 の液晶表示装置の一部の構成を示す回路図である。

図 2 1 に示すように、実施例 8 の駆動部 D R は、上記実施例 6 の駆動部と同様、判定回路 D E、演算回路（導出回路） A C、及びデジタル - アナログ変換器 C 1 のセットを、分割電極 C E と同数の j 個、有している。このため、本実施例 8 の駆動部 D R は、上記実施例 6 と同様に、分割電極 C E 毎に与えるコモン電圧 V c o m を微調整することができる。このため、フリッカの発生をより抑制することができる。

20

上記のように構成された実施形態に係る液晶表示装置 D S P によれば、表示品位に優れた液晶表示装置を得ることができる。

【 0 0 6 9 】

本発明の実施形態を説明したが、上記の実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。上記の新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。上記実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

30

例えば、上述した実施形態では、液晶表示装置を例に開示した。しかし、上述した実施形態は、上述した液晶表示装置への適用に限定されるものではなく、各種の液晶表示装置に適用可能である。

【 符号の説明 】

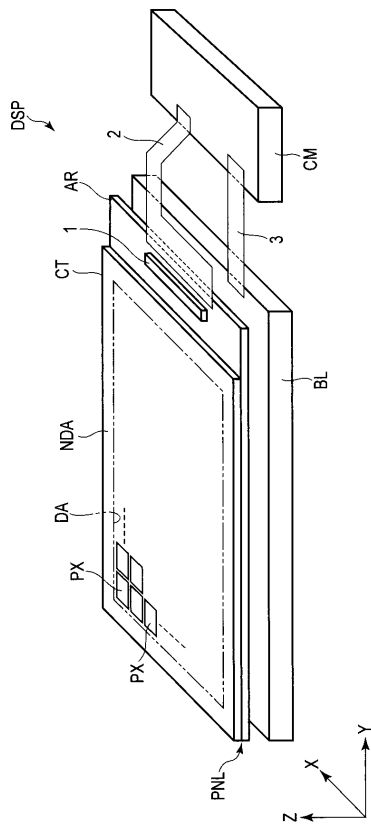
【 0 0 7 0 】

D S P ... 液晶表示装置、 P N L ... 液晶表示パネル、
 1 ... 駆動 I C、 C M ... 制御モジュール、
 A R ... アレイ基板、 C T ... 対向基板、 L C ... 液晶層、
 D A ... 表示領域、 N D A ... 非表示領域、 P X ... 画素、
 C O M ... 共通電極、 C E ... 分割電極、
 P E ... 画素電極、 D P E 1 , D P E 2 ... ダミー画素電極、
 G L ... 走査線、 S L ... 信号線、 S W ... 画素スイッチ、
 S D ... 信号線駆動回路、 G D ... 走査線駆動回路、 D R ... 駆動部、
 D E ... 判定回路、 A C ... 演算回路、 C 1 ... デジタル - アナログ変換器、
 D C ... 導出回路、 M ... 記憶部、 C 2 ... アナログ - デジタル変換器、
 S M ... 平滑回路、 C 3 ... 変換回路、 C R ... 比較回路、 D S W ... スイッチ、
 C A P 1 ... 第 1 測定器、 C A P 2 ... 第 2 測定器、
 V c o m ... コモン電圧、 I c o m ... コモン電流、 V f ... 電圧、
 C 1 c , C 1 c 1 , C 1 c 2 ... 液晶容量。

40

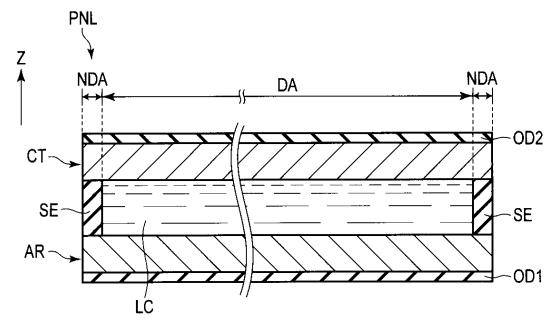
【図 1】

図 1



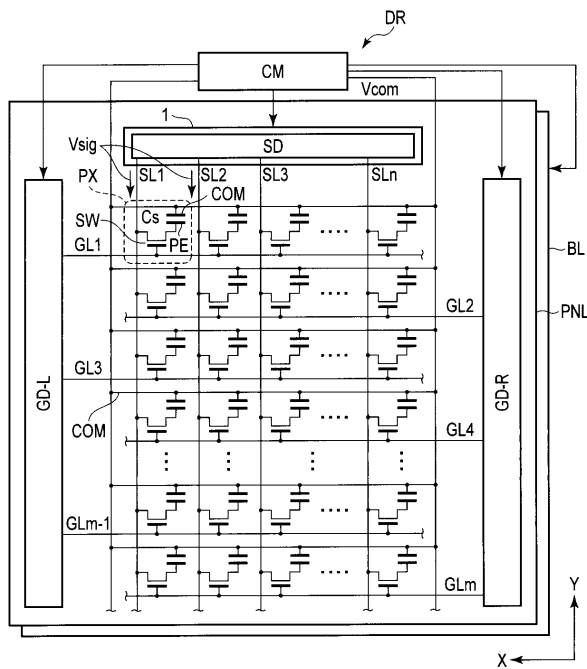
【図 2】

図 2



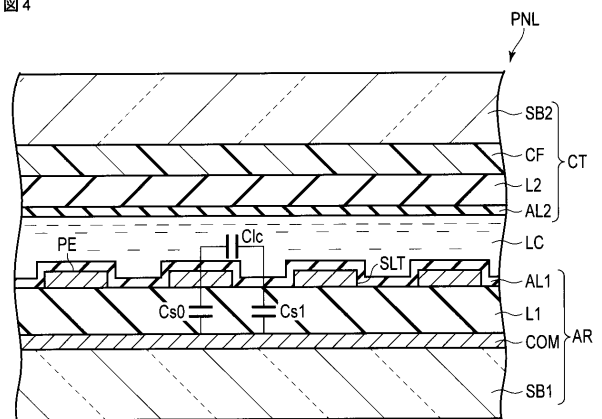
【図 3】

図 3



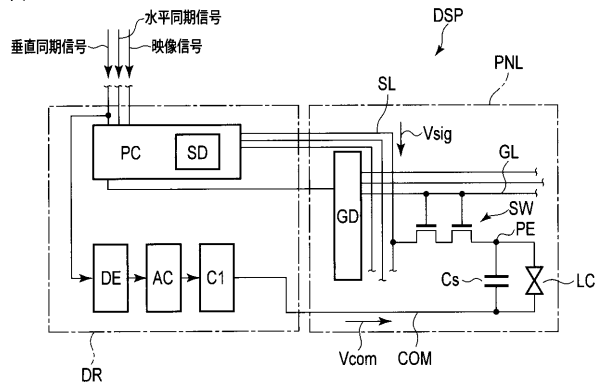
【図 4】

図 4



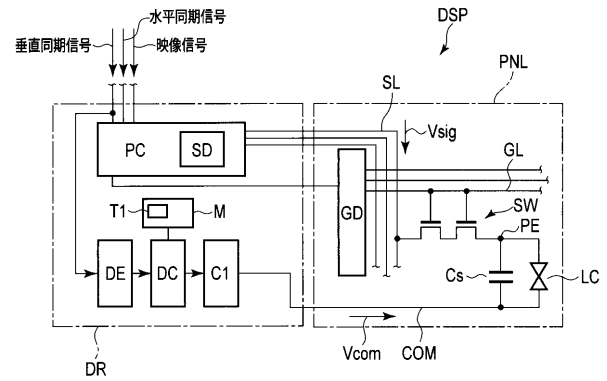
【図 5】

図 5



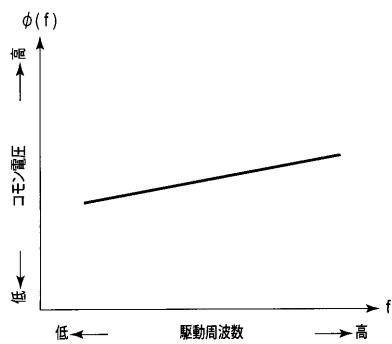
【図 7】

図 7



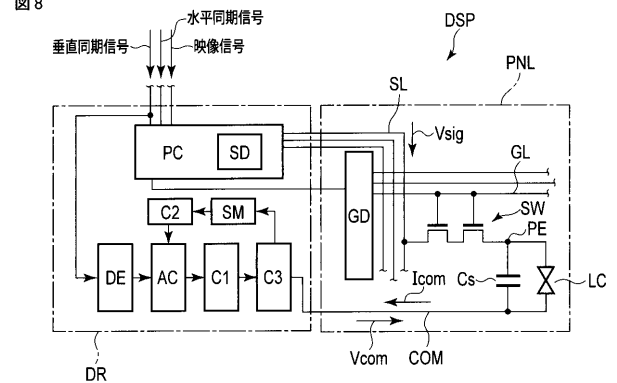
【図 6】

図 6



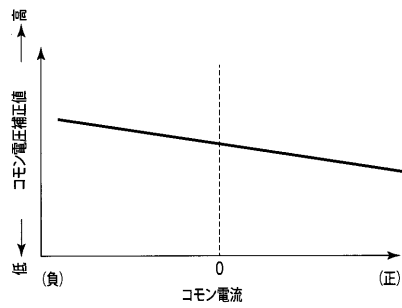
【図 8】

図 8



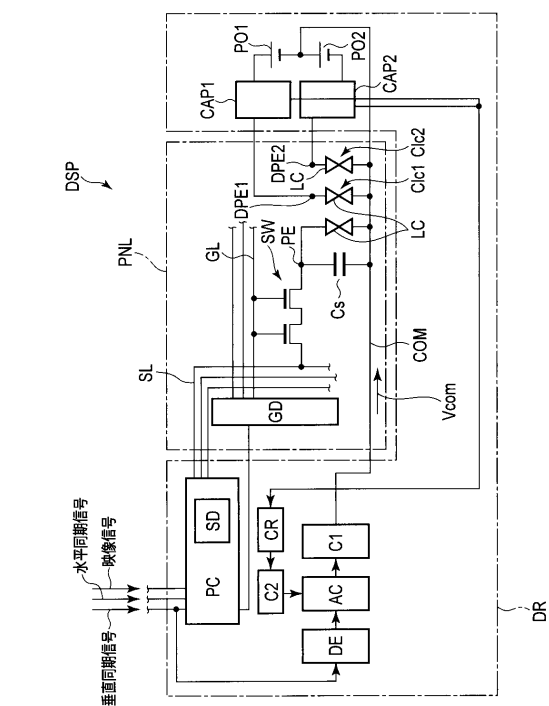
【図 9】

図 9



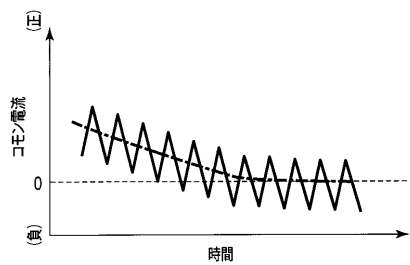
【図 1 1】

図 11



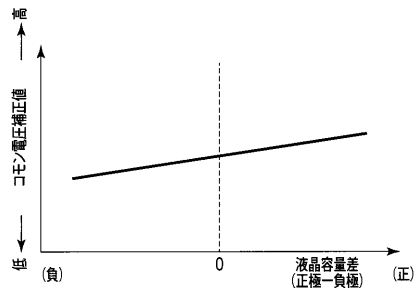
【図 1 0】

図 10



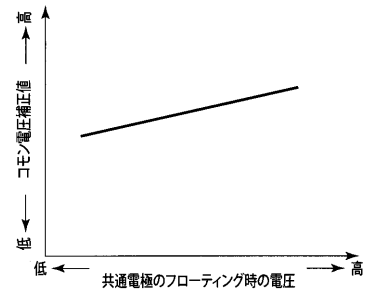
【図 1 2】

図 12



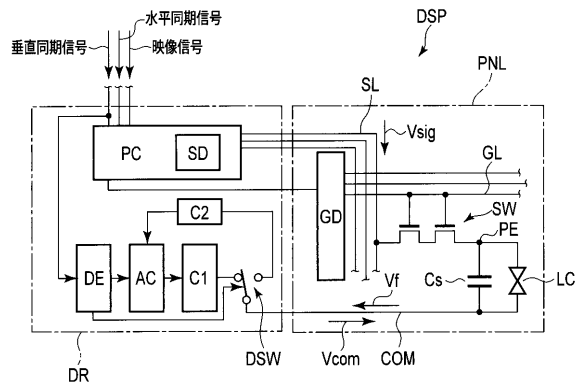
【図 1 4】

図 14



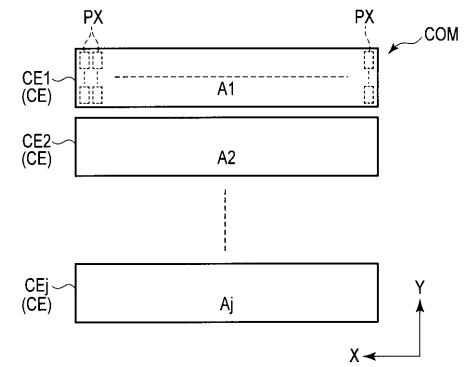
【図 1 3】

図 13



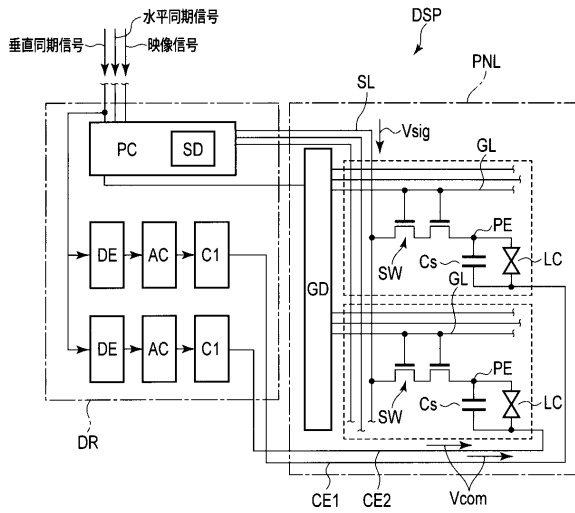
【図 1 5】

図 15



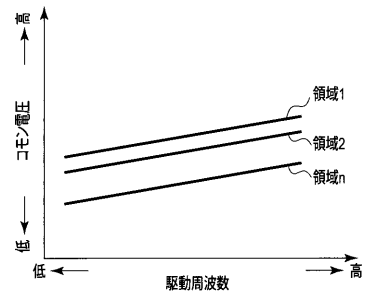
【図 1 6】

図 16



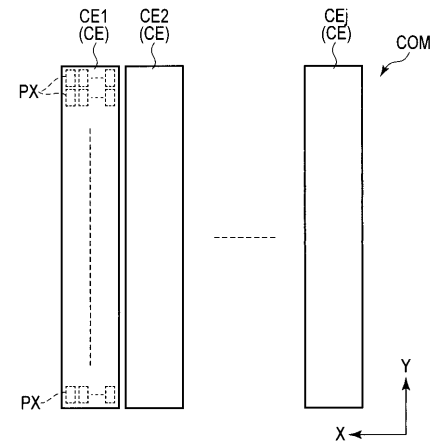
【図 1 7】

図 17



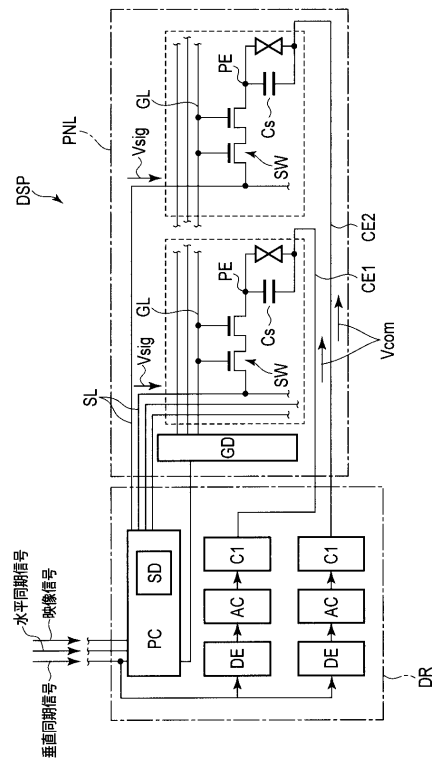
【図 1 8】

図 18



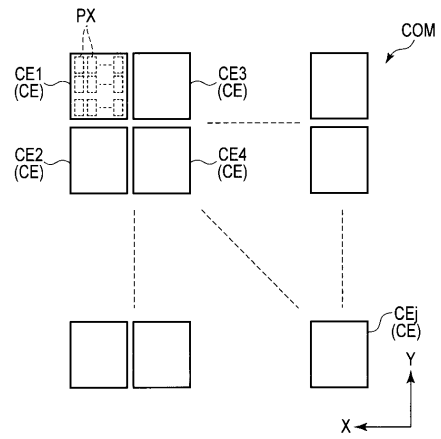
【図 19】

図 19



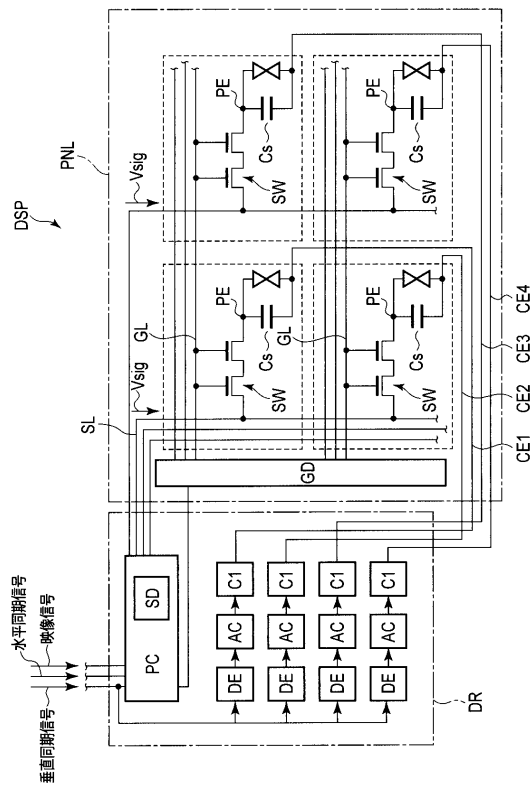
【図 20】

図 20



【図 21】

図 21



 フロントページの続き

(51) Int.Cl. F I テーマコード (参考)

G 0 9 G	3/20	6 8 0 H
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 2 1 E
G 0 2 F	1/133	5 2 5

F ターム (参考) 2H193 ZA04 ZA05 ZA09 ZA19 ZB07 ZC16 ZE03 ZH30 ZH44 ZH51
 ZQ16
 5C006 AA22 AC25 AC28 AF45 AF53 AF61 AF81 AF82 BB16 BB27
 BC03 BF14 BF21 BF42 FA23 FA34
 5C080 AA10 BB05 CC03 DD06 DD29 FF03 FF11 JJ02 JJ03 JJ05
 JJ06

专利名称(译)	显示驱动器和液晶显示器件		
公开(公告)号	JP2018031855A	公开(公告)日	2018-03-01
申请号	JP2016162992	申请日	2016-08-23
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	多田正浩 木村裕之 中村卓		
发明人	多田 正浩 木村 裕之 中村 卓		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G3/342 G09G3/3614 G09G3/3655 G09G2370/08		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.624.D G09G3/20.631.V G09G3/20.612.E G09G3/20.680.H G09G3/20.612.U G09G3/20.611.E G09G3/20.670.K G09G3/20.621.E G02F1/133.525		
F-TERM分类号	2H193/ZA04 2H193/ZA05 2H193/ZA09 2H193/ZA19 2H193/ZB07 2H193/ZC16 2H193/ZE03 2H193/ZH30 2H193/ZH44 2H193/ZH51 2H193/ZQ16 5C006/AA22 5C006/AC25 5C006/AC28 5C006/AF45 5C006/AF53 5C006/AF61 5C006/AF81 5C006/AF82 5C006/BB16 5C006/BB27 5C006/BC03 5C006/BF14 5C006/BF21 5C006/BF42 5C006/FA23 5C006/FA34 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD29 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供显示质量优异的显示驱动器和液晶显示装置。显示驱动器将公共电压Vcom提供给公共电极COM，以在每个帧周期交替地向像素电极PE施加第一极性的视频信号Vsig和第二极性的视频信号Vsig。配备了。驱动单元DR基于关于视频信号Vsig的驱动频率的信息来调整施加到公共电极COM的公共电压Vcom的值。点域5

图5

