

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-224305

(P2016-224305A)

(43) 公開日 平成28年12月28日(2016.12.28)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G02F 1/1368

テーマコード (参考)

2H192

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21) 出願番号 特願2015-111405 (P2015-111405)
 (22) 出願日 平成27年6月1日(2015.6.1)

(71) 出願人 502356528
 株式会社ジャパンディスプレイ
 東京都港区西新橋三丁目7番1号
 (74) 代理人 110001737
 特許業務法人スズエ国際特許事務所
 (72) 発明者 日向野 敏行
 東京都港区西新橋三丁目7番1号 株式会
 社ジャパンディスプレイ内
 Fターム(参考) 2H192 AA24 AA43 BB12 BB53 CB05
 CB13 FA73 JA33

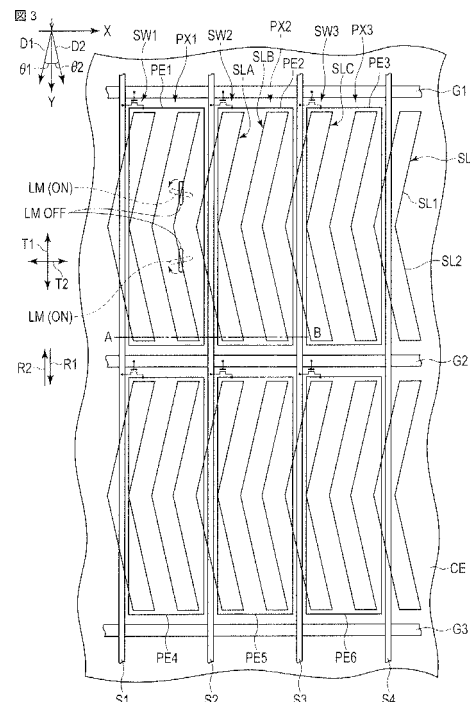
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】表示品位を改善することが可能な液晶表示装置を提供する。

【解決手段】第1方向に延出した第1配線と、第1方向に直交する第2方向に延出した第2配線と、第1電極と、前記第1電極と対向する第2電極であって第1方向及び第2方向とは異なる方向に延出したスリットを有する第2電極と、を備えた第1基板と、前記第1基板と対向する第2基板と、前記第1基板と前記第2基板との間に保持され、第2方向に初期配向する液晶分子を含む液晶層と、前記第1基板の前記第2基板と対向する側とは反対側に配置され、第1方向または第2方向に平行な第1透過軸を有する第1偏光板と、前記第2基板の前記第1基板と対向する側とは反対側に配置され、前記第1透過軸と直交する第2透過軸を有する第2偏光板と、を備えた液晶表示装置。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

第 1 方向に延出した第 1 配線と、第 1 方向に直交する第 2 方向に延出した第 2 配線と、前記第 1 配線及び前記第 2 配線と電氣的に接続されたスイッチング素子と、前記スイッチング素子の上に配置された第 1 層間絶縁膜と、前記第 1 層間絶縁膜の上に配置された第 1 電極と、前記第 1 電極の上に配置された第 2 層間絶縁膜と、前記第 2 層間絶縁膜の上に配置され前記第 1 電極と対向する第 2 電極であって第 1 方向及び第 2 方向とは異なる方向に延出したスリットを有する第 2 電極と、を備えた第 1 基板と、

前記第 1 基板と対向する第 2 基板と、

前記第 1 基板と前記第 2 基板との間に保持され、第 2 方向に初期配向する液晶分子を含む液晶層と、

前記第 1 基板の前記第 2 基板と対向する側とは反対側に配置され、第 1 方向または第 2 方向に平行な第 1 透過軸を有する第 1 偏光板と、

前記第 2 基板の前記第 1 基板と対向する側とは反対側に配置され、前記第 1 透過軸と直交する第 2 透過軸を有する第 2 偏光板と、

を備えた液晶表示装置。

【請求項 2】

前記第 1 電極は、前記スイッチング素子と電氣的に接続され、

前記第 2 電極は、前記第 1 電極と対向する位置から前記第 1 配線及び前記第 2 配線のそれぞれの上に延在した、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記スリットは、前記第 1 電極と対向する位置で屈曲した、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記スリットは、前記第 1 電極と対向する位置で直線状に延出した、請求項 2 に記載の液晶表示装置。

【請求項 5】

前記スリットは、前記第 1 電極と対向する位置から前記第 2 配線を跨いで形成された、請求項 3 または 4 に記載の液晶表示装置。

【請求項 6】

前記スリットは、前記第 2 配線と対向する位置で途切れた、請求項 3 または 4 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の実施形態は、液晶表示装置に関する。

【背景技術】**【0002】**

近年、横電界方式の液晶表示装置が実用化されている。一例では、下側の透明パネル基板において、ゲートラインが水平方向に配列され、データラインが垂直方向に配列され、共通電極層が全面に配置され、画素電極層が共通電極層と重なるように配置された構成が知られている（例えば、特許文献 1）。共通電極層には、データラインと平行なスリットが形成されている。共通電極層の上に配置された配向膜には、所定の配向処理が行われる。一般に、横電界方式の液晶表示装置では、配向膜の配向処理方向（あるいは、オフ状態での液晶分子の初期配向方向）は、スリットの延出方向に対して 45°未満の鋭角で交差するように設定される。

【0003】

このような構成において、表示パネルに入射する直線偏光は、配向処理方向と平行あるいは直交する振動面を有するが、その振動面は、ゲートライン及びデータラインなどの配線部に対しては非平行であり、非直交である。このため、配線部で反射された直線偏光は

10

20

30

40

50

、散乱し、一定の振動面を維持できなくなる。これにより、配線部の周辺では、光漏れが発生し、コントラスト比の低下を招く恐れがある。

【 0 0 0 4 】

特に、最近の高精細化仕様の液晶表示装置においては、画素サイズが縮小するのに伴い、配線部と対向する位置に配置される遮光層の幅も縮小している。配線部周辺の光漏れを抑制するために遮光層の幅を拡大すると、画素の開口率の低下を招くといった不具合も生ずる。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 5 】

10

【 特許文献 1 】 特開 2 0 0 7 - 2 4 8 8 9 2 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

本実施形態の目的は、表示品位を改善することが可能な液晶表示装置を提供することである。

【 課題を解決するための手段 】

【 0 0 0 7 】

本実施形態によれば、

第 1 方向に延出した第 1 配線と、第 1 方向に直交する第 2 方向に延出した第 2 配線と、前記第 1 配線及び前記第 2 配線と電気的に接続されたスイッチング素子と、前記スイッチング素子の上に配置された第 1 層間絶縁膜と、前記第 1 層間絶縁膜の上に配置された第 1 電極と、前記第 1 電極の上に配置された第 2 層間絶縁膜と、前記第 2 層間絶縁膜の上に配置され前記第 1 電極と対向する第 2 電極であって第 1 方向及び第 2 方向とは異なる方向に延出したスリットを有する第 2 電極と、を備えた第 1 基板と、前記第 1 基板と対向する第 2 基板と、前記第 1 基板と前記第 2 基板との間に保持され、第 2 方向に初期配向する液晶分子を含む液晶層と、前記第 1 基板の前記第 2 基板と対向する側とは反対側に配置され、第 1 方向または第 2 方向に平行な第 1 透過軸を有する第 1 偏光板と、前記第 2 基板の前記第 1 基板と対向する側とは反対側に配置され、前記第 1 透過軸と直交する第 2 透過軸を有する第 2 偏光板と、を備えた液晶表示装置が提供される。

20

30

【 図面の簡単な説明 】

【 0 0 0 8 】

【 図 1 】 図 1 は、表示装置 D S P の構成を概略的に示す斜視図である。

【 図 2 】 図 2 は、表示パネル P N L の断面を示す概略図である。

【 図 3 】 図 3 は、図 1 に示した画素 P X の構成例を示す図である。

【 図 4 】 図 4 は、図 3 に示したスイッチング素子 S W 1 及び画素電極 P E 1 を含むアレイ基板 A R の構造例を示す断面図である。

【 図 5 】 図 5 は、図 3 の A - B 線に沿った表示パネル P N L の構造例を示す断面図である。

40

【 図 6 】 図 6 は、図 1 に示した画素 P X の他の構成例を示す図である。

【 図 7 】 図 7 は、図 1 に示した画素 P X の他の構成例を示す図である。

【 図 8 】 図 8 は、図 1 に示した画素 P X の他の構成例を示す図である。

【 発明を実施するための形態 】

【 0 0 0 9 】

以下、一実施形態について、図面を参照しながら説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有される。また、図面は、説明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。各図において、連続して配置される同一又は類似の要素については符号を省略することがある。また、本明

50

細書と各図において、既出の図に関して前述したものと同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を省略することがある。

【0010】

本実施形態においては、表示装置の一例として、液晶表示装置を開示する。この液晶表示装置は、例えば、スマートフォン、タブレット端末、携帯電話端末、パーソナルコンピュータ、テレビ受像装置、車載装置、ゲーム機器等の種々の装置に用いることができる。なお、本実施形態にて開示する主要な構成は、有機エレクトロルミネッセンス表示素子等を有する自発光型の表示装置、電気泳動素子等を有する電子ペーパー型の表示装置、MEMS (Micro Electro Mechanical Systems) を応用した表示装置、或いはエレクトロクロミズムを応用した表示装置などにも適用可能である。

10

【0011】

図1は、表示装置DSPの構成を概略的に示す斜視図である。

表示装置DSPは、アクティブマトリックス型の表示パネルPNL、表示パネルPNLを駆動する駆動ICチップIC、表示パネルPNLを照明するバックライトユニットBL、制御モジュールCM、フレキシブル配線基板FPC1、FPC2などを備えている。

【0012】

表示パネルPNLは、アレイ基板ARと、アレイ基板ARに対向配置された対向基板CTとを備えている。本実施形態において、アレイ基板ARは第1基板として機能し、対向基板CTは第2基板として機能する。表示パネルPNLは、画像を表示する表示領域DA、及び、表示領域DAを囲む額縁状の非表示領域NDAを備えている。表示パネルPNLは、表示領域DAにおいてマトリクス状に配列された複数の画素PXを備えている。

20

【0013】

バックライトユニットBLは、アレイ基板ARの背面側に配置されている。このようなバックライトユニットBLとしては、種々の形態が適用可能であるが、詳細な構造については説明を省略する。駆動ICチップICは、アレイ基板ARに実装されている。フレキシブル配線基板FPC1は、表示パネルPNLと制御モジュールCMとを接続している。フレキシブル配線基板FPC2は、バックライトユニットBLと制御モジュールCMとを接続している。

【0014】

このような構成の表示装置DSPは、バックライトユニットBLから表示パネルPNLに入射する光を各画素PXで選択的に透過させることによって画像を表示する透過表示機能を備えた透過型の液晶表示装置に相当する。但し、表示装置DSPは、透過表示機能に加えて、外光または補助光を選択的に反射させることで画像を表示させる反射表示機能を備えた半透過型の液晶表示装置であっても良い。

30

【0015】

図2は、表示パネルPNLの断面を示す概略図である。

表示パネルPNLは、アレイ基板AR、対向基板CT、液晶層LQ、シール材SE、光学素子OD1、光学素子OD2などを備えている。アレイ基板AR及び対向基板CTの詳細については後述する。

【0016】

シール材SEは、非表示領域NDAに配置され、アレイ基板ARと対向基板CTとを貼り合わせている。液晶層LQは、アレイ基板ARと対向基板CTとの間に保持されている。光学素子OD1は、アレイ基板ARの対向基板CTと対向する側とは反対側に配置されている。光学素子OD2は、対向基板CTのアレイ基板ARと対向する側とは反対側に配置されている。光学素子OD1及びOD2は、それぞれ偏光板を備えている。なお、光学素子OD1及びOD2は、位相差板などの他の光学素子を含んでも良い。

40

【0017】

なお、表示パネルPNLの詳細な構成について、ここでは説明を省略するが、表示パネルPNLは、基板主面の法線に沿った縦電界を利用する表示モード、基板主面に対して斜め方向に傾斜した傾斜電界を利用する表示モード、基板主面に沿った横電界を利用する表

50

示モード、さらには、上記の縦電界、横電界、及び、傾斜電界を適宜組み合わせて利用する表示モードに対応したいずれの構成を有していても良い。

【0018】

図3は、図1に示した画素PXの構成例を示す図である。なお、以下に説明する構成例は、表示モードとして横電界を利用する表示モード、例えばFFS(Fringe Field Switching)モードに対応した構成を有しているが、他の表示モードに対応した構成を有していても良い。ここでは、第1方向Xと第2方向Yとで規定されるX-Y平面の平面図を参照しながら説明する。

【0019】

ソース配線S1乃至S4は、第1方向Xに並んでいる。ゲート配線G1乃至G3は、第2方向Yに並んでいる。図示した例では、ゲート配線G1乃至G3は、第1配線に相当し、いずれも第1方向Xに沿って直線状に延出している。また、ソース配線S1乃至S4は、第2配線に相当し、いずれも第2方向Yに沿って直線状に延出している。ここでは、第1方向X及び第2方向Yは、互いに直交している。つまり、ゲート配線G1乃至G3と、ソース配線S1乃至S4とは、互いに直交している。第1方向Xに隣り合うソース配線間のピッチは、第2方向Yに隣り合うゲート配線間のピッチよりも小さい。以下に説明する画素は、これらのソース配線及びゲート配線によって区画され、第2方向Yに沿った長さが第1方向Xに沿った長さよりも長い縦長の長方形に形成されている。

【0020】

画素PX1乃至PX3は、第1方向Xに並んでいる。画素PX1は、ゲート配線G1及びソース配線S1と電氣的に接続されたスイッチング素子SW1、及び、スイッチング素子SW1と電氣的に接続された画素電極PE1を備えている。画素PX2は、ゲート配線G1及びソース配線S2と電氣的に接続されたスイッチング素子SW2、及び、スイッチング素子SW2と電氣的に接続された画素電極PE2を備えている。画素PX3は、ゲート配線G1及びソース配線S3と電氣的に接続されたスイッチング素子SW3、及び、スイッチング素子SW3と電氣的に接続された画素電極PE3を備えている。

【0021】

画素電極PE1乃至PE3は、例えば第1電極に相当し、それぞれ島状に形成されている。図示した例では、画素電極PE1乃至PE3は、いずれも第2方向Yに延出した長方形に形成されている。画素電極PE1は、ゲート配線G1及びG2と、ソース配線S1及びS2とで囲まれている。画素電極PE2は、ゲート配線G1及びG2と、ソース配線S2及びS3とで囲まれている。画素電極PE3は、ゲート配線G1及びG2と、ソース配線S3及びS4とで囲まれている。

【0022】

なお、ゲート配線G2とゲート配線G3との間にも同様に、第1方向Xに並んだ画素が形成されているが、これらの画素は、上記の画素PX1乃至PX3と同様の構成であるため、説明を省略する。

【0023】

共通電極CEは、例えば第2電極に相当し、ゲート配線G1乃至G3、ソース配線S1乃至S4、スイッチング素子SW1乃至SW3、画素電極PE1乃至PE3などの上層に延在している。詳細については、後の断面図を参照しながら説明する。この共通電極CEは、画素電極PE1乃至PE3と対向している。このような共通電極CEは、第1方向X及び第2方向Yとは異なる方向に延出したスリットSLを有している。

【0024】

図示した例では、スリットSLは、画素電極と対向する位置で屈曲しており、V字状に形成されている。すなわち、スリットSLは、第2方向Yに対して時計回りに鋭角に交差する第1延出方向D1に沿って延出した第1部分SL1、及び、第2方向Yに対して反時計回りに鋭角に交差する第2延出方向D2に沿って延出した第2部分SL2を有している。これらの第1部分SL1及び第2部分SL2は、互いの端部で繋がり、屈曲部を形成している。なお、第1延出方向D1と第2方向Yとのなす角度 θ_1 、及び、第2延出方向D

10

20

30

40

50

2と第2方向Yとのなす角度 $\theta 2$ は、ほぼ同一の角度である。一例では、なす角度 $\theta 1$ 及び $\theta 2$ は、いずれも 45° 未満の鋭角であり、望ましくは $1^\circ \sim 20^\circ$ であり、より望ましくは $7^\circ \sim 15^\circ$ である。

【0025】

複数のスリットSLは、それぞれの屈曲部が第1方向Xに並び、第1方向Xに沿って等ピッチで配列されている。各スリットSLは、いずれも同一形状に形成されている。複数のスリットSLのうち、少なくとも1つは画素電極と対向している。図示した例では、第1方向Xに並んだ3個のスリットSLA、SLB、SLCに着目すると、スリットSLBは、そのほぼ全体が画素電極PE2と対向している。スリットSLAは、画素電極PE2と対向する位置からソース配線S2を跨いで形成され、その一部が画素電極PE1と対向している。スリットSLCは、画素電極PE3と対向する位置からソース配線S3を跨いで形成され、その一部が画素電極PE2と対向している。つまり、図示した例では、画素電極PE2は、スリットSLBのほぼ全部、スリットSLAの一部(第1部分及び第2部分のそれぞれの先端部付近)、及び、スリットSLCの一部(屈曲部付近)と対向している。

10

【0026】

図4は、図3に示したスイッチング素子SW1及び画素電極PE1を含むアレイ基板ARの構造例を示す断面図である。

【0027】

アレイ基板ARは、ガラス基板や樹脂基板などの光透過性を有する絶縁基板10を用いて形成されている。アレイ基板ARは、スイッチング素子SW1、画素電極PE1、共通電極CE、絶縁膜11乃至14、配向膜AL1などを備えている。図示した例では、スイッチング素子SW1は、トップゲート型のダブルゲート構造であるが、ボトムゲート型であっても良いし、シングルゲート構造であっても良い。

20

【0028】

スイッチング素子SW1の半導体層SCは、絶縁基板10の上に位置し、絶縁膜11によって覆われている。絶縁膜11は、絶縁基板10の上にも配置されている。なお、絶縁基板10と半導体層SCとの間に、他の絶縁膜が介在していても良い。スイッチング素子SW1のゲート電極WGは、絶縁膜11の上においてゲート配線G1と一体的に形成され、半導体層SCの上方に位置している。ゲート電極WGは、ゲート配線G1とともに絶縁膜12によって覆われている。絶縁膜12は、絶縁膜11の上にも配置されている。

30

【0029】

スイッチング素子SW1のソース電極WS及びドレイン電極WDは、絶縁膜12の上に形成されている。また、ソース配線S1及びS2も同様に絶縁膜12の上に形成されている。ソース電極WSは、ソース配線S1と一体的に形成されている。ソース電極WSは、絶縁膜11及び12を貫通するコンタクトホールCH1を介して半導体層SCにコンタクトしている。ドレイン電極WDは、絶縁膜11及び12を貫通するコンタクトホールCH2を介して半導体層SCにコンタクトしている。このような構成のスイッチング素子SW1は、ソース配線S1及びS2とともに絶縁膜13によって覆われている。絶縁膜13は、絶縁膜12の上にも配置されている。このような絶縁膜13は、ゲート配線G1、ソース配線S1及びS2、スイッチング素子SW1の上に配置された第1層間絶縁膜に相当する。

40

【0030】

画素電極PE1は、第1層間絶縁膜の上に配置された第1電極に相当し、絶縁膜13の上に形成されている。この画素電極PE1は、絶縁膜13を貫通するコンタクトホールCH3を介してスイッチング素子SW1のドレイン電極WDにコンタクトしている。画素電極PE1は、絶縁膜14によって覆われている。絶縁膜14は、絶縁膜13の上にも配置されている。このような絶縁膜14は、第1電極の上に配置された第2層間絶縁膜に相当する。

【0031】

50

共通電極 C E は、第 2 層間絶縁膜の上に配置された第 2 電極に相当し、絶縁膜 1 4 の上に形成され、画素電極 P E 1 と向かい合っている。この共通電極 C E には、スリット S L が形成されている。それぞれのスリットは、画素電極 P E 1 の上方に位置している。また、共通電極 C E は、画素電極 P E 1 と対向する位置からゲート配線 G 1 の上方、ソース配線 S 1 及び S 2 のそれぞれの上方にも延在している。画素電極 P E 1 及び共通電極 C E は、例えば、インジウム・ティン・オキサイド (I T O) やインジウム・ジnk・オキサイド (I Z O) などの透明な導電材料によって形成されている。共通電極 C E は、配向膜 A L 1 によって覆われている。配向膜 A L 1 は、絶縁膜 1 4 も覆っている。配向膜 A L 1 は、例えば水平配向性を示す材料によって形成され、アレイ基板 A R の液晶層 L Q に接する面に配置されている。

10

【 0 0 3 2 】

なお、絶縁膜 1 1 及び 1 2 は、例えばシリコン酸化物やシリコン窒化物などの無機系材料によって形成されている。絶縁膜 1 4 は、例えばシリコン窒化物などの無機系材料によって形成されている。絶縁膜 1 3 は、例えば樹脂材料等の透明な有機系材料によって形成されている。無機系材料の絶縁膜 1 1、絶縁膜 1 2、及び、絶縁膜 1 4 は、比較的薄い膜厚を有するのに対して、有機系材料の絶縁膜 1 3 は、無機系材料の絶縁膜よりも厚い膜厚を有している。

【 0 0 3 3 】

図 5 は、図 3 の A - B 線に沿った表示パネル P N L の構造例を示す断面図である。

アレイ基板 A R において、ソース配線 S 1 乃至 S 3 は、絶縁膜 1 3 及び 1 4 の間に配置されている。画素電極 P E 1 及び P E 2 は、絶縁膜 1 4 及び 1 5 の間に配置されている。画素電極 P E 1 はソース配線 S 1 及び S 2 の間に位置し、画素電極 P E 2 はソース配線 S 2 及び S 3 の間に位置している。共通電極 C E は、絶縁膜 1 5 と配向膜 A L 1 との間に配置されている。共通電極 C E は、画素電極 P E 1 及び P E 2、及び、ソース配線 S 1 乃至 S 3 と対向している。

20

【 0 0 3 4 】

対向基板 C T は、ガラス基板や樹脂基板などの光透過性を有する絶縁基板 2 0 を用いて形成されている。対向基板 C T は、絶縁基板 2 0 のアレイ基板 A R と対向する側に、遮光層 S H、カラーフィルタ C F 1 及び C F 2、オーバーコート層 O C、配向膜 A L 2 などを備えている。遮光層 S H は、ソース配線 S 1 乃至 S 3 と対向する位置に形成されている。なお、図示しないが、遮光層 S H は、ゲート配線やスイッチング素子と対向する位置にも形成されている。カラーフィルタ C F 1 は、画素電極 P E 1 と対向する位置に形成されている。カラーフィルタ C F 2 は、画素電極 P E 2 と対向する位置に形成されている。カラーフィルタ C F 1 及び C F 2 のそれぞれの端部は、遮光層 S H と重なっている。第 1 方向 X に並んだカラーフィルタ C F 1 及び C F 2 は、互いに異なる色に着色された樹脂材料によって形成されている。例えば、カラーフィルタ C F 1 及び C F 2 の各々は、赤色、緑色、青色、白色のいずれかの色のカラーフィルタである。オーバーコート層 O C は、カラーフィルタ C F 1 及び C F 2 を覆っている。このようなオーバーコート層 O C は、透明な樹脂材料によって形成されている。配向膜 A L 2 は、オーバーコート層 O C を覆っている。配向膜 A L 2 は、水平配向性を示す材料によって形成されている。なお、図示した例では、カラーフィルタは、対向基板 C T に形成されたが、アレイ基板 A R に形成されていても良い。

30

40

【 0 0 3 5 】

図示したように、横電界を利用する表示モードの表示パネル P N L では、画素電極 P E 及び共通電極 C E の双方がアレイ基板 A R に備えられている。なお、表示パネル P N L は、縦電界あるいは斜め電界を利用する表示モードに対応した構成であっても良く、これらの表示モードでは、画素電極 P E がアレイ基板 A R に備えられる一方で、共通電極 C E が対向基板 C T に備えられる。

【 0 0 3 6 】

上述したようなアレイ基板 A R 及び対向基板 C T において、配向膜 A L 1 及び A L 2 は

50

、互いに対向して配置されている。このとき、アレイ基板 A R と対向基板 C T との間には、図示しないスペーサにより、所定のセルギャップが形成される。アレイ基板 A R と対向基板 C T とは、セルギャップが形成された状態でシール材によって貼り合わせられている。液晶層 L Q は、アレイ基板 A R の配向膜 A L 1 と対向基板 C T の配向膜 A L 2 との間に封入された液晶分子 L M を含む液晶組成物によって構成されている。

【0037】

第1偏光板 P L 1 を含む光学素子 O D 1 は、アレイ基板 A R の外面すなわち絶縁基板 10 の外面 10 B に配置されている。第2偏光板 P L 2 を含む光学素子 O D 2 は、対向基板 C T の外面すなわち絶縁基板 20 の外面 20 B に配置されている。第1偏光板 P L 1 の第1透過軸 T 1 と第2偏光板 P L 2 の第2透過軸 T 2 とは、X - Y 平面において、例えば、互いに直交するクロスニコルの位置関係にある。図3に示した例では、第1透過軸 T 1 は第2方向 Y と平行であり、第2透過軸 T 2 は第1方向 X と平行である。但し、第1透過軸 T 1 が第1方向 X と平行であって、第2透過軸 T 2 が第2方向 Y と平行であっても良い。つまり、第1透過軸 T 1 は、ソース配線の延出方向と平行である、または、ソース配線の延出方向と直交する。

【0038】

配向膜 A L 1 及び A L 2 は、図3に示したように、基板主面（あるいは、X - Y 平面）と平行な面内において、互いに平行な方位に配向処理されている。配向処理としては、ラビング処理や光配向処理等が挙げられる。液晶層 L Q として、例えば、誘電率異方性が正のポジ型が適用される場合、配向膜 A L 1 の配向方向 R 1、及び、配向膜 A L 2 の配向方向 R 2 は、いずれも第2方向 Y に平行である。但し、配向方向 R 1 及び R 2 は図示したように互いに逆向きであっても良いし、配向方向 R 1 及び R 2 が同じ向きであっても良い。なお、液晶層 L Q として、例えば、誘電率異方性が負のネガ型が適用される場合、配向方向 R 1 及び R 2 は、いずれも第1方向 X に平行である。

【0039】

以下に、上記構成の表示装置 D S P における動作について簡単に説明する。

液晶層 L Q に電圧が印加されていない状態、つまり、画素電極 P E と共通電極 C E との間に電界が形成されていない状態（オフ状態）では、液晶層 L Q に含まれる液晶分子 L M は、配向膜 A L 1 及び A L 2 の配向規制力によって、図3に実線で示したように、X - Y 平面内において第2方向 Y に沿って初期配向する（液晶分子 L M が初期配向する方向を初期配向方向と称する）。

【0040】

バックライトユニット B L からのバックライト光の一部は、第1偏光板 P L 1 を透過し、表示パネル P N L に入射する。表示パネル P N L に入射した光は、第1偏光板 P L 1 の第1透過軸 T 1 と平行な直線偏光である。このような直線偏光の偏光状態は、OFF 時の表示パネル P N L を通過した際にほとんど変化しない。このため、表示パネル P N L を透過した直線偏光のほとんどは、第1偏光板 P L 1 に対してクロスニコルの位置関係にある第2偏光板 P L 2 によって吸収される（黒表示）。このとき、表示パネル P N L に入射した直線偏光のうち、ゲート配線に到達した直線偏光は、その振動面がゲート配線の延出方向と直交するため、振動面を維持した状態でゲート配線によって反射される。また、ソース配線に到達した直線偏光は、その振動面がソース配線の延出方向と平行であるため、振動面を維持した状態でソース配線によって反射される。つまり、オフ状態においては、ゲート配線及びソース配線によって反射された直線偏光は、その振動面を一定に維持できるため、第2偏光板 P L 2 によって吸収される。したがって、ゲート配線及びソース配線の周辺における光漏れを抑制することができる。

【0041】

一方、液晶層 L Q に電圧が印加された状態、つまり、画素電極 P E と共通電極 C E との間にフリンジ電界が形成された状態（オン状態）では、液晶分子 L M は、図3に破線で示したように、X - Y 平面内において、電界の作用によって初期配向方向とは異なる方位に配向する。ポジ型の液晶材料においては、液晶分子 L M は、その長軸が X - Y 平面内にお

10

20

30

40

50

いて電界と略平行な方向を向くように配向する。図3に示した例では、スリットSLの第1部分SL1のエッジに沿った領域では、液晶分子LMは初期配向方向に対して反時計回りに回転し、また、スリットSLの第2部分SL2のエッジに沿った領域では、液晶分子LMは初期方向に対して時計回りに回転する。つまり、オン状態では、一画素内において、液晶分子LMの配向方向は、スリットSLの屈曲部と重なる位置を境界として2つの方向に分かれ、それぞれの配向方向でドメインを形成する。このようなドメインは、スリットSLのエッジに沿って伝播する。

【0042】

バックライト光のうち、第1透過軸T1と平行な直線偏光は、表示パネルPNLに入射し、その偏光状態は、液晶層LQを通過する際に液晶分子LMの配向状態に応じて変化する。このため、ON時においては、液晶層LQを通過した少なくとも一部の光は、第2偏光板PL2を透過する（白表示）。このとき、ドメインに相当する領域は、バックライト光が透過する透過領域となる。本実施形態では、スリットSLは、画素電極PEと対向する位置から外側に向かって延出しているため、ドメインは、画素電極PEと対向する位置のみならず、その外側にも拡大され、実質的に表示に寄与する開口部を拡張することができる。

10

【0043】

上記の本実施形態によれば、ゲート配線の延出方向、及び、ソース配線の延出方向に対して平行または直交する直線偏光を用いて一画素をマルチドメイン化することが可能となる。このため、広視野角化が可能となる。

20

また、このような構成において、表示パネルに入射した直線偏光がゲート配線及びソース配線で反射されたとしても、その振動面が維持されるため、これらの配線の周辺における不所望な光漏れを抑制することが可能となる。このため、オフ状態あるいは黒表示の状態において、コントラスト比の低下を抑制することが可能となる。一方で、このような配線と対向する遮光層SHについては、配線周辺での光漏れ対策のために遮光層SHの幅を拡張する必要がなく、開口部の面積の低減、あるいは、オン状態での透過率の低減を抑制することが可能となる。

さらに、スリットのエッジに沿って伝播するドメインは、画素電極PEと対向する領域のみならず、その外側にも拡大されるため、開口部を拡大することが可能となる。

また、各画素のみならず画素間に亘って延在する共通電極が画素電極よりも液晶層側に位置するため、隣接する画素電極間で大きな電位差が発生した場合であっても、画素電極間の電位差に起因した不所望な電界の液晶層への漏洩を抑制することができる。加えて、共通電極はゲート配線及びソース配線よりも液晶層側に位置するため、ゲート配線及びソース配線から不所望な電界の液晶層への漏洩を抑制することができる。したがって、液晶分子の配向乱れに伴う表示不良の発生を抑制することが可能となる。

30

したがって、表示品位を改善することが可能となる。

【0044】

次に、本実施形態の他の構成例について説明する。

【0045】

図6は、図1に示した画素PXの他の構成例を示す図である。図示した構成例は、図3に示した構成例と比較して、スリットSLが画素電極PEと対向する位置で直線状に延出した点で相違している。なお、その他の構成については、図3に示した構成例と同一であるので、詳細な説明を省略する。

40

【0046】

画素電極PE1乃至PE3は、ゲート配線G1及びG2の間において、第1方向Xに並んでいる。画素電極PE4乃至PE6は、ゲート配線G2及びG3の間において、第1方向Xに並んでいる。なお、一例では、第2方向Yに並ぶそれぞれの画素電極は同一色のカラーフィルタと対向しており、例えば、画素電極PE1及びPE4は赤色カラーフィルタと対向し、画素電極PE2及びPE5は緑色カラーフィルタと対向し、画素電極PE3及びPE6は青色カラーフィルタと対向する。

50

【 0 0 4 7 】

共通電極 C E は、ゲート配線 G 1 乃至 G 3、及び、ソース配線 S 1 乃至 S 4 の上層に延在している。また、共通電極 C E は、画素電極 P E 1 乃至 P E 6 と対向している。このような共通電極 C E は、第 1 方向 X 及び第 2 方向 Y とは異なる方向に延出したスリット S L を有している。

【 0 0 4 8 】

図示した例では、スリット S L は、V 字状に形成され、第 2 方向 Y に隣り合う 2 つの画素電極と対向している。すなわち、スリット S L において、第 1 延出方向 D 1 に沿って延出した第 1 部分 S L 1 は、ゲート配線 G 1 及び G 2 の間で直線状に延出しており、また、第 2 延出方向 D 2 に沿って延出した第 2 部分 S L 2 は、ゲート配線 G 2 及び G 3 の間で直線状に延出している。第 1 部分 S L 1 の各々は、画素電極 P E 1 乃至 P E 3 と対向している。また、第 2 部分 S L 2 の各々は、画素電極 P E 4 乃至 P E 6 と対向している。これらの第 1 部分 S L 1 及び第 2 部分 S L 2 は、ゲート配線 G 2 と対向する位置において、互いの端部で繋がり、屈曲部を形成している。

【 0 0 4 9 】

複数のスリット S L は、それぞれの屈曲部がゲート配線 G 2 と対向する位置で第 1 方向 X に並び、第 1 方向 X に沿って等ピッチで配列されている。各スリット S L は、いずれも同一形状に形成されている。図示した例では、第 1 方向 X に並んだ 3 個のスリット S L A、S L B、S L C に着目すると、スリット S L B の第 1 部分 S L 2 1 はそのほぼ全体が画素電極 P E 2 と対向し、スリット S L B の第 2 部分 S L 2 2 はそのほぼ全体が画素電極 P E 5 と対向している。スリット S L A の第 1 部分 S L 1 1 は、画素電極 P E 2 と対向する位置からソース配線 S 2 を跨いで形成され、その一部が画素電極 P E 1 と対向している。スリット S L A の第 2 部分 S L 1 2 は、画素電極 P E 5 と対向する位置からソース配線 S 2 を跨いで形成され、その一部が画素電極 P E 4 と対向している。スリット S L C の第 1 部分 S L 3 1 は、画素電極 P E 3 と対向する位置からソース配線 S 3 を跨いで形成され、その一部が画素電極 P E 2 と対向している。スリット S L C の第 2 部分 S L 3 2 は、画素電極 P E 6 と対向する位置からソース配線 S 3 を跨いで形成され、その一部が画素電極 P E 5 と対向している。

【 0 0 5 0 】

このような構成例においては、第 2 方向 Y に並んだ 2 つの画素でマルチドメイン化することが可能となる。また、一画素において、異なるドメインが拮抗する領域すること起因した暗線の発生を抑制することが可能となる。

したがって、このような構成例においても、上記の構成例と同様の効果が得られる。

【 0 0 5 1 】

図 7 は、図 1 に示した画素 P X の他の構成例を示す図である。図示した構成例は、図 6 に示した構成例と比較して、スリット S L が連続的な直線状に延出した点で相違している。なお、その他の構成については、図 6 に示した構成例と同一であるので、詳細な説明を省略する。

【 0 0 5 2 】

共通電極 C E は、第 1 方向 X 及び第 2 方向 Y とは異なる第 1 延出方向 D 1 に延出したスリット S L を有している。複数のスリット S L は、第 1 方向 X に沿って等ピッチで配列されている。各スリット S L は、いずれも同一形状に形成されている。図示した例では、第 1 方向 X に並んだ 3 個のスリット S L A、S L B、S L C に着目すると、スリット S L A は、画素電極 P E 2 と対向する位置からソース配線 S 2 を跨ぎ、画素電極 P E 1 と対向し、さらに、ゲート配線 G 2 を跨ぎ、画素電極 P E 4 と対向している。スリット S L B は、画素電極 P E 2 と対向する位置からゲート配線 G 2 を跨ぎ、画素電極 P E 4 及び P E 5 と対向している。スリット S L C は、画素電極 P E 3 と対向する位置からソース配線 S 3 を跨ぎ、画素電極 P E 2 と対向し、さらに、ゲート配線 G 2 を跨ぎ、画素電極 P E 4 と対向している。

【 0 0 5 3 】

このような構成例においては、一画素において、異なるドメインが拮抗する領域すること起因した暗線の発生を抑制することが可能となる。したがって、このような構成例においても、上記の構成例と同様の効果が得られる。

【0054】

図8は、図1に示した画素PXの他の構成例を示す図である。図示した構成例は、図3に示した構成例と比較して、スリットSLがソース配線と対向する位置で途切れた点で相違している。なお、その他の構成については、図3に示した構成例と同一であるので、詳細な説明を省略する。

【0055】

共通電極CEは、第1方向X及び第2方向Yとは異なる方向に延出したスリットSLを有している。図示した例では、スリットSLは、V字状に形成され、第1延出方向D1に沿って延出した第1部分SL1、及び、第2延出方向D2に沿って延出した第2部分SL2を有している。複数のスリットSLは、第1方向Xに沿って等ピッチで配列されている。図示した例では、第1方向Xに並んだ3個のスリットSLA、SLB、SLCに着目すると、スリットSLBは、そのほぼ全体が画素電極PE2と対向している。スリットSLAは、ソース配線S2と対向する位置で途切れ、その一部が画素電極PE1及びPE2とそれぞれ対向している。スリットSLCは、ソース配線S3と対向する位置で途切れ、その一部が画素電極PE2及びPE3とそれぞれ対向している。

【0056】

このような構成例においても、上記の構成例と同様の効果が得られる。加えて、ソース配線のほぼ全体が共通電極CEによってカバーされるため、ソース配線からの不所望な電界の液晶層への漏洩をさらに抑制することが可能となる。

【0057】

以上説明したように、本実施形態によれば、表示品位を改善することが可能な液晶表示装置を提供することができる。

【0058】

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【0059】

上記の実施形態では、ゲート配線が第1配線に相当し、ソース配線が第2配線に相当する場合について説明したが、ゲート配線が第2配線に相当し、ソース配線が第1配線に相当していても良い。また、上記の実施形態では、画素電極が第1電極に相当し、共通電極が第2電極に相当する場合について説明したが、画素電極が第2電極に相当し、共通電極が第1電極に相当しても良く、この場合には共通電極が絶縁膜14と絶縁膜15との間に配置され、画素電極が絶縁膜15と配向膜AL1との間に配置され、しかも、画素電極には共通電極と対向するスリットが形成される。

【符号の説明】

【0060】

DSP...表示装置 PNL...表示パネル G...ゲート配線 S...ソース配線 SW...スイッチング素子
PE...画素電極 CE...共通電極 SL...スリット
PL1...第1偏光板 T1...第1透過軸 PL2...第2偏光板 T2...第2透過軸

10

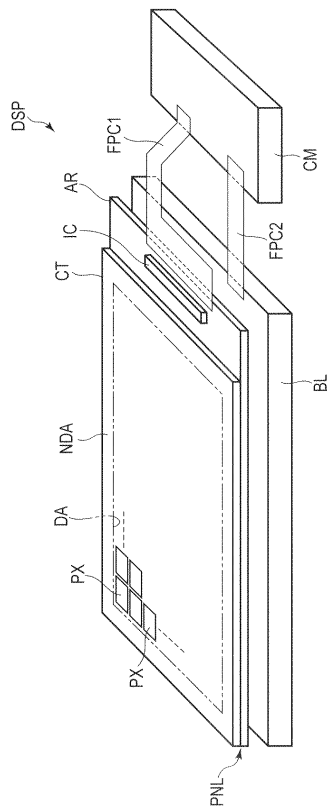
20

30

40

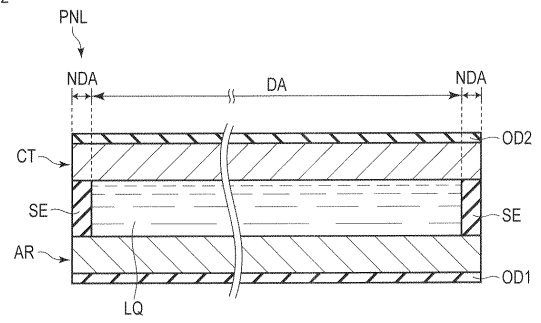
【図 1】

図 1



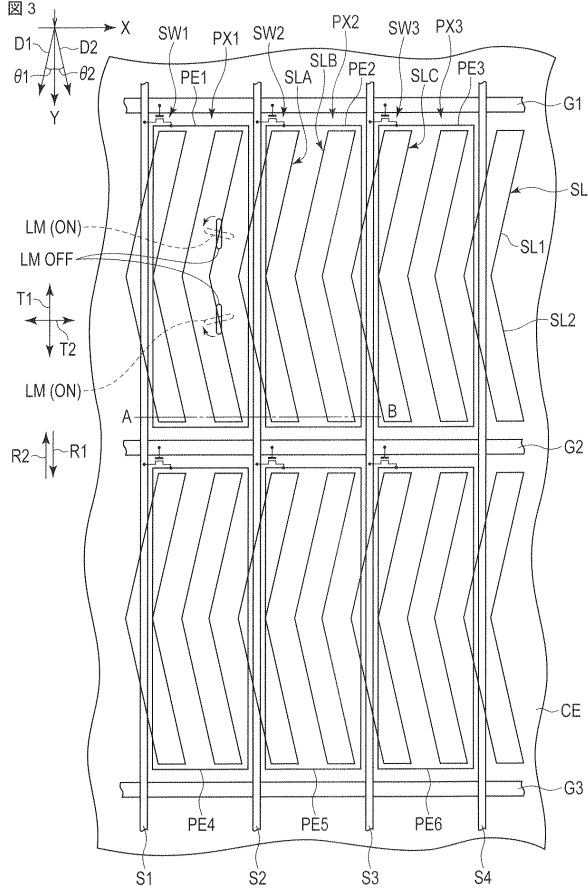
【図 2】

図 2



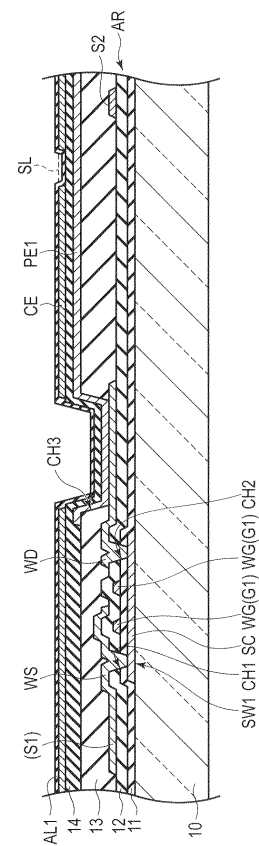
【図 3】

図 3



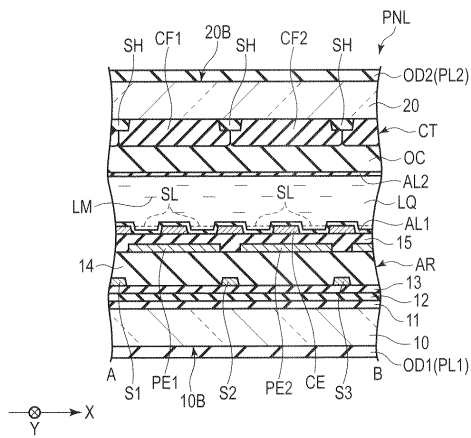
【図 4】

図 4



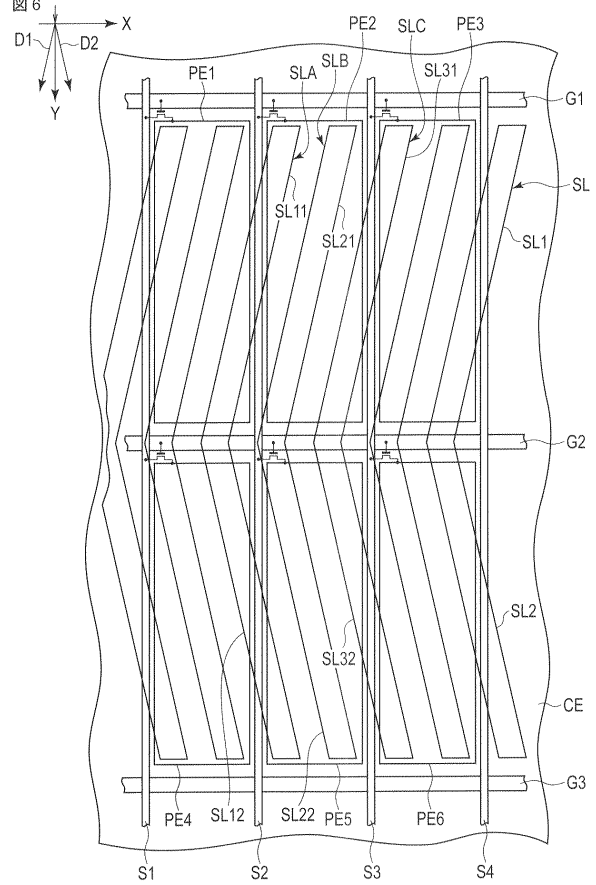
【図 5】

図 5



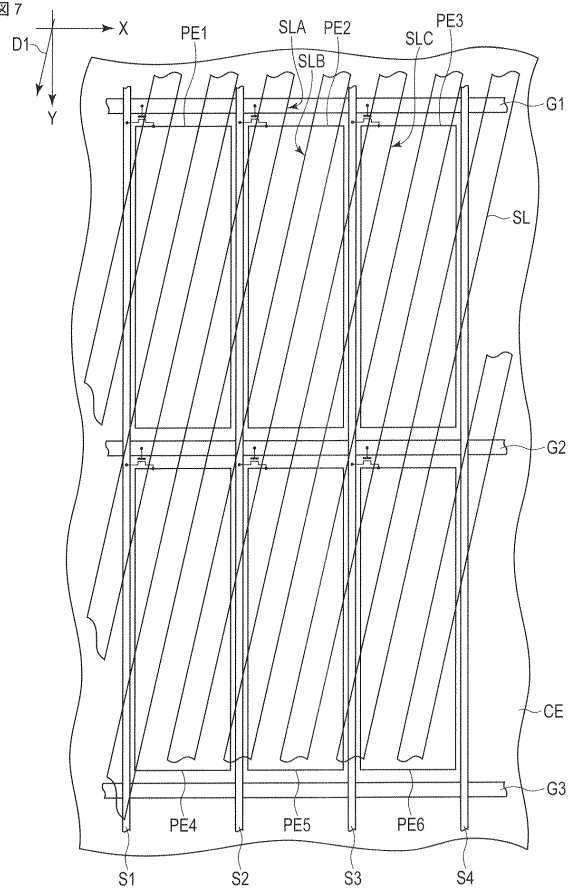
【図 6】

図 6



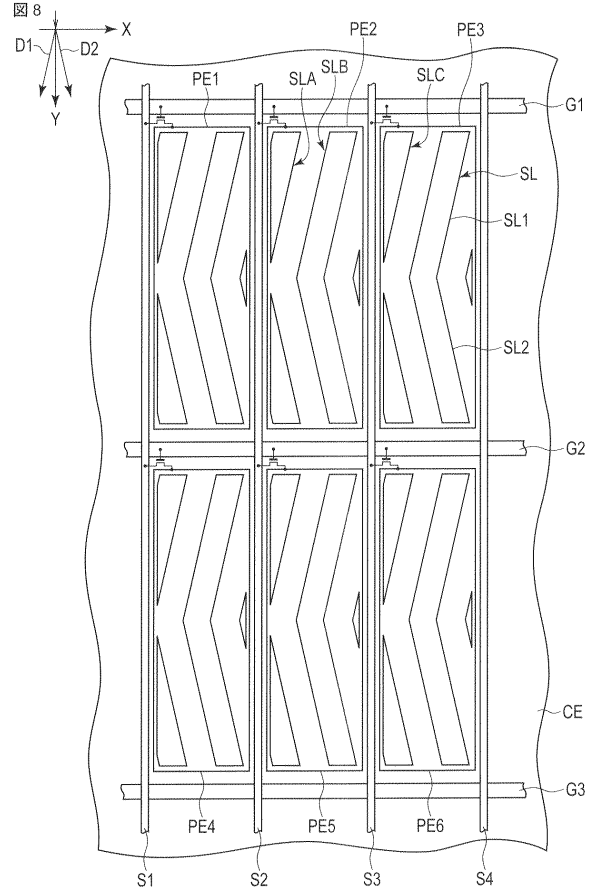
【図 7】

図 7



【図 8】

図 8



专利名称(译)	液晶表示装置		
公开(公告)号	JP2016224305A	公开(公告)日	2016-12-28
申请号	JP2015111405	申请日	2015-06-01
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	日向野敏行		
发明人	日向野 敏行		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/134363 G02F1/133707 G02F1/136286 G02F2201/40		
FI分类号	G02F1/1368		
F-TERM分类号	2H192/AA24 2H192/AA43 2H192/BB12 2H192/BB53 2H192/CB05 2H192/CB13 2H192/FA73 2H192/JA33		
外部链接	Espacenet		

摘要(译)

根据一个实施方式，液晶显示装置包括：第一基板，其具有在第二方向上延伸的第二布线，第一层间绝缘膜，第一电极，第二层间绝缘膜和第二电极，第二基板，液晶层，其包含最初在第二方向上对准的液晶分子；第一偏振器，其具有垂直或平行于第二线的第一透射轴；以及第二偏振器，其具有与第一透射轴正交的第二透射轴。

