

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-43850

(P2011-43850A)

(43) 公開日 平成23年3月3日(2011.3.3)

|                              |                 |             |
|------------------------------|-----------------|-------------|
| (51) Int.Cl.                 | F I             | テーマコード (参考) |
| <b>GO2F 1/1368 (2006.01)</b> | GO2F 1/1368     | 2H092       |
| <b>HO1L 29/786 (2006.01)</b> | HO1L 29/78 612C | 5F110       |

審査請求 有 請求項の数 8 O L (全 15 頁)

|            |                                     |          |                                                                                                                                                                                                                                                  |
|------------|-------------------------------------|----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| (21) 出願番号  | 特願2010-243206 (P2010-243206)        | (71) 出願人 | 000001443                                                                                                                                                                                                                                        |
| (22) 出願日   | 平成22年10月29日 (2010.10.29)            |          | カシオ計算機株式会社                                                                                                                                                                                                                                       |
| (62) 分割の表示 | 特願2008-187981 (P2008-187981)<br>の分割 | (72) 発明者 | 石井 裕満                                                                                                                                                                                                                                            |
| 原出願日       | 平成20年7月19日 (2008.7.19)              |          | 東京都八王子市石川町2951番地の5<br>カシオ計算機株式会社八王子技術センター<br>内                                                                                                                                                                                                   |
|            |                                     | Fターム(参考) | 2H092 GA17 GA25 GA29 JA25 JA44<br>JA46 JB33 JB38 JB57 JB58<br>JB63 JB64 JB66 JB69 KA05<br>KA07 KA12 MA18 NA07 NA15<br>NA29<br>5F110 AA04 AA26 BB01 CC07 DD02<br>FF03 GG02 GG15 HK07 HK09<br>HK16 HK22 HL07 HM17 HM19<br>NN03 NN16 NN24 NN72 NN73 |

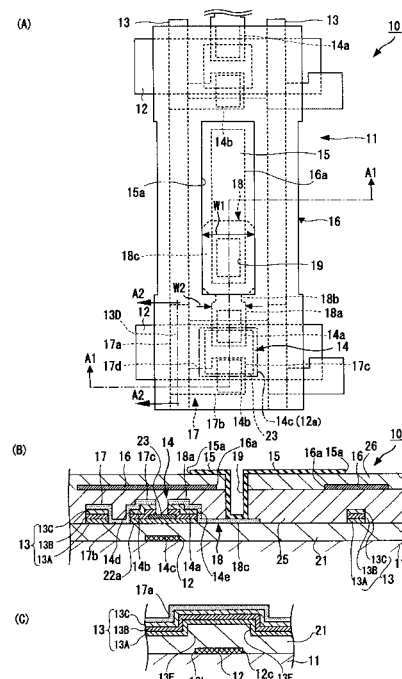
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 高開口率化及び高精細化に対応した液晶表示装置を提供する。

【解決手段】 複数の走査線12と、走査線を覆って形成した絶縁膜21と、各走査線12に交差する交差部13Dを有する複数の信号線13と、走査線と信号線とに隣接して配設した画素電極と、半導体層、ゲート絶縁膜、前記走査線に接続したゲート電極と、ドレイン電極14b及びソース電極14aの何れかで信号線に接続された一方の電極と、画素電極に接続されたドレイン電極及びソース電極の他方の電極と、ドレイン電極及びソース電極が信号線に沿う方向に直線状に配置された複数の薄膜トランジスタ14と、第1の重ね合わせ部17aが交差部13D上に重なり第2の重ね合わせ部17cが一方の電極上に重なり一方の電極と信号線とを接続する複数の中継電極17と、を具備し、中継電極の第1の重ね合わせ部は走査線12の幅方向の両側端部12b、12cに対応する絶縁膜21の段差部13E、13Dを覆う長さを有する。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

複数の走査線と、  
前記走査線を覆って形成された絶縁膜と、  
前記各走査線に交差する交差部を有する複数の信号線と、  
前記走査線と前記信号線とに隣接して配設された複数の画素電極と、  
半導体層、ゲート絶縁膜、前記走査線に接続されたゲート電極とドレイン電極及びソース電極の何れかで前記信号線に接続された一方の電極と前記画素電極に接続された前記ドレイン電極及びソース電極の他方の電極とを有し前記ドレイン電極及び前記ソース電極が前記信号線に沿う方向に直線状に配置された複数の薄膜トランジスタと、  
前記交差部上に重なる第 1 の重ね合わせ部と前記一方の電極上に重なる第 2 の重ね合わせ部とを有して前記一方の電極と前記信号線とを接続する複数の中継電極と、  
を具備し、前記中継電極の前記第 1 の重ね合わせ部は前記走査線の幅方向の両側端部に対応する絶縁膜の段差部を覆う長さを有する、液晶表示装置。

10

## 【請求項 2】

前記信号線の交差部における幅および前記中継電極の第 1 の重ね合わせ部の幅は、パターン形成時に段差部に対応して縮小される分を加えた幅以下である、請求項 1 に記載の液晶表示装置。

## 【請求項 3】

前記第 1 の重ね合わせ部が前記信号線の長手方向に沿って前記走査線の線幅よりも長く形成されている、請求項 1 に記載の液晶表示装置。

20

## 【請求項 4】

前記第 2 の重ね合わせ部が前記一方の電極の幅方向における両側端面を覆う部分を有する、請求項 1 に記載の液晶表示装置。

## 【請求項 5】

さらに、前記他方の電極上に重なる第 3 の重ね合わせ部と前記信号線に沿う方向に沿って延出された本体部とを有する台座部を有し、前記画素電極は前記台座部を介在させて前記他方の電極に接続されている、請求項 1 に記載の液晶表示装置。

## 【請求項 6】

前記中継電極及び前記台座部は同一の材料で形成されている、請求項 5 に記載の液晶表示装置。

30

## 【請求項 7】

前記中継電極及び前記台座部が透明電極膜から構成されている、請求項 5 に記載の液晶表示装置。

## 【請求項 8】

前記第 3 の重ね合わせ部が前記他方の電極の幅方向における両側端面を覆う部分を有する、請求項 5 に記載の液晶表示装置。

## 【請求項 9】

前記本体部が前記第 3 の重ね合わせ部よりも幅広に形成されている、請求項 5 に記載の液晶表示装置。

40

## 【請求項 10】

前記本体部が前記ゲート絶縁膜上に形成されている、請求項 5 に記載の液晶表示装置。

## 【請求項 11】

さらに、前記画素電極と前記走査線及び前記信号線との間には、それぞれ絶縁膜を介し前記画素電極の外周部内側に内周縁を有する枠状の補助容量電極を有する、請求項 1 に記載の液晶表示装置。

## 【請求項 12】

さらに、前記他方の電極上に重なる第 3 の重ね合わせ部と前記信号線に沿う方向に沿って延出された本体部とを有する台座部を有し、前記画素電極は前記台座部を介在させて前記他方の電極に接続されている、請求項 11 に記載の液晶表示装置。

50

## 【請求項 1 3】

前記中継電極及び前記台座部が透明電極膜から構成されている、請求項 1 2 に記載の液晶表示装置。

## 【請求項 1 4】

前記本体部が前記第 3 の重ね合わせ部よりも幅広に形成されている、請求項 1 2 に記載の液晶表示装置。

## 【請求項 1 5】

前記本体部が前記ゲート絶縁膜上に形成されている、請求項 1 3 に記載の液晶表示装置。

## 【発明の詳細な説明】

10

## 【技術分野】

## 【0001】

本発明は液晶表示装置に関し、より詳細には高開口率化及び高精細化を図った液晶表示装置に関する。

## 【背景技術】

## 【0002】

従来の液晶表示装置は、例えば特許文献 1 に開示されており、複数の走査線及び信号線と、画素電極と、走査線と信号線との各交点近傍にて走査線に接続されて設けられたゲート電極、信号線に接続して設けられたドレイン電極及び画素電極に接続して設けられたソース電極を有する薄膜トランジスタと、画素電極と重ね合わされた部分により補助容量部を形成する補助容量線と、対向電極と、各画素電極と該対向電極との間に設けられた液晶と、を備えて構成されている。

20

## 【0003】

この液晶表示装置では、薄膜トランジスタにおける画素電極に接続されたソース電極と信号線に接続されたドレイン電極との対が走査線の配列方向に沿って設けられている。

## 【0004】

さらに、ソース電極は走査線に沿って平行に延びた台座部と一体的に形成されており、この台座部上の絶縁層に設けられているコンタクトホールを介して、台座部と画素電極とが接続され、結果として、画素電極がソース電極と接続されている。

## 【0005】

30

このような液晶表示装置では、走査線及び信号線上に第 1 の絶縁膜を介して補助容量部を設け、この補助容量部により走査線及び信号線を覆っている。この補助容量部の上に第 2 の絶縁膜を介して画素電極を形成している。これにより、走査線、信号線及び薄膜トランジスタと画素電極とを重ねて配置することが可能になり、画素電極の間隔をその加工限界まで狭くし、高開口率化を実現している。

## 【0006】

一方、特許文献 2 には、所謂デルタ配列の画素電極を備えた液晶表示装置が開示されている。この液晶表示装置では、交互にずれて配置された同色の画素電極を信号線に接続するにあたり、薄膜トランジスタのゲート電極、ドレイン電極及びソース電極の配置方向を列方向とし、ドレイン電極を信号線から行方向へ突出させているので、ソース電極近傍に例えば L 字状の溝が形成される。この L 字状の溝が、ドレイン電極を含む信号線及びソース電極を形成する際に、フォトリソ膜の存在によってある程度深くなり、このフォトリソ膜をマスクとして金属膜をエッチングするとき、エッチング液が上述した L 字状の溝内に滞留し易い。これにより加工不良の発生のおそれがあり、場合によってはドレイン電極を含む信号線とソース電極との間にショートが発生してしまうことがある。

40

このため、特許文献 2 の液晶表示装置では、信号線の側縁をそのままドレイン電極として利用すると共に、ドレイン電極に対して走査線の方にソース電極を配置して、前述した L 字状の溝を排除している。

これにより、ドレイン電極、該ドレイン電極に接続された信号線及びソース電極の形成の際に、フォトリソ膜をマスクとして金属膜をエッチングするときエッチング液が滞

50

留することはなく、加工不良、ドレイン電極とソース電極との間のショートを一時的に回避することができる。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2004-341185号公報

【特許文献2】特開2002-098993号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

10

ところで、特許文献1に示された液晶表示装置において、さらに高精細化を進めると、画素を画成する走査線及び信号線のピッチが狭小化し、例えば20 $\mu$ mを下回る程度になると、隣接する信号線の間で、薄膜トランジスタにおけるソース電極とドレイン電極とを走査線の方に直線状に配置することが困難となる。

【0009】

そこで、図7に示すような液晶表示装置1の構成が考えられる。即ち、液晶表示装置1は、行方向に沿って配設される複数の走査線2と、列方向に沿って配設される複数の信号線3と、走査線2及び信号線3で画成される領域毎に配置される複数の薄膜トランジスタ4と、各薄膜トランジスタ4のソース電極4aにコンタクトホールを介して接続される画素電極5と、画素電極5と走査線2及び信号線3との間に絶縁膜（図示せず）を介して設けられる補助容量電極6と、を備えている。

20

【0010】

この場合、隣接する信号線3間の狭小ピッチに対応するため、薄膜トランジスタ4におけるソース電極4a及びドレイン電極4bが信号線3の方に沿って配置され、かつ、薄膜トランジスタ4におけるゲート電極4cが走査線2の一部で構成される。また、信号線3のうち走査線2と交差する部位は、信号線3の線幅が広くなり、ゲート電極4c上まで延設され平面視でL字状の接続部3aを構成している。この接続部3aのうち信号線3から走査線2の長手方向と平行に突出した部分の先端部として上記ドレイン電極4bが信号線3と一体に形成されている。

このL字状の接続部3aによって三方が囲われた領域4gが形成されるため、前述した特許文献2の場合と同様に、信号線3、ドレイン電極4bを形成する際、接続部3aおよびドレイン電極4bを含む領域4gを形成する際のエッチング液やエッチング後の洗浄液がこの領域4gに滞留し、場合によっては洗浄後も残留して、加工不良、乾燥不良等が発生するおそれがある。

30

しかしながら、この液晶表示装置1においては、ゲート電極4cが走査線2の一部で構成され、信号線間のピッチが狭いことから、このような領域4gを回避するために、特許文献2のような構成を適用することは困難である。

【0011】

また、各信号線3は狭小ピッチに対応して、線幅が例えば3 $\mu$ m程度と狭くしているものの、走査線2との交差付近では走査線2が行方向に配設されているため盛り上がっており、走査線2を乗り越えて信号線3が形成されるため信号線3の長手方向に沿った接続部3aの部分を幅広にして所謂段切れを防止している。このため、信号線3の狭小化が制限されてしまう。

40

【0012】

なお、ドレイン電極とソース電極が逆に配置され、ソース電極が信号線に接続されると共に、ドレイン電極が画素電極に接続された構成の液晶表示装置も知られているが、このような構成の液晶表示装置においても同様の問題がある。

【0013】

上記課題に鑑み、本発明は、高開口率化及び高精細化に対応した液晶表示装置を提供することを目的とする。

50

## 【課題を解決するための手段】

## 【0014】

上記目的を達成するため、本発明の液晶表示装置は、複数の走査線と、該複数の走査線を覆って形成された絶縁膜と、各走査線に交差する交差部を有する複数の信号線と、走査線と信号線とに隣接して配設された複数の画素電極と、半導体層、ゲート絶縁膜、走査線に接続されたゲート電極とドレイン電極及びソース電極の何れかで信号線に接続された一方の電極と画素電極に接続されたドレイン電極及びソース電極の他方の電極とを有しドレイン電極及びソース電極が信号線に沿う方向に直線状に配置された複数の薄膜トランジスタと、交差部上に重なる第1の重ね合わせ部と一方の電極上に重なる第2の重ね合わせ部とを有して一方の電極と信号線とを接続する複数の中継電極と、を具備し、中継電極の第1の重ね合わせ部は走査線の幅方向の両側端部に対応する絶縁膜の段差部を覆う長さを有するように構成したことを特徴としている。

10

## 【0015】

本発明の液晶表示装置において、信号線の交差部における幅および中継電極の第1の重ね合わせ部の幅は、パターン形成時に段差部に対応して縮小される分を加えた幅以下である。

中継電極は、信号線の走査線と交差する交差部上に重なる第1の重ね合わせ部が交差部の領域よりも信号線の長手方向に沿った広い領域において信号線に重なっていることを特徴とする。中継電極は、一方の電極上に重なる第2の重ね合わせ部が一方の電極の幅方向における両側端面を覆う部分を有する。

20

## 【0016】

さらに、本発明の液晶表示装置は、他方の電極上に重なる第3の重ね合わせ部と信号線に沿う方向に沿って延出された本体部とを有する台座部を有し、画素電極は台座部を介在させて他方の電極に接続されている。中継電極及び台座部は、同一の材料で形成され、例えば、透明電極膜から構成されている。

## 【0017】

上記構成において、第3の重ね合わせ部が他方の電極の幅方向における両側端面を覆う部分を有する。第3の重ね合わせ部よりも幅広に形成されている。台座部の本体部はゲート絶縁膜上に形成されている。

## 【0018】

さらに、本発明の液晶表示装置において、画素電極と走査線及び信号線との間には、それぞれ絶縁膜を介し画素電極の外周部内側に内周縁を有する枠状の補助容量電極を有する。

30

## 【発明の効果】

## 【0019】

本発明の液晶表示装置によれば、信号線及び薄膜トランジスタにおけるソース電極及びドレイン電極の何れか一方の電極を形成するとき、信号線と薄膜トランジスタにおける一方の電極を接続する中継電極が形成されないので、従来のようなエッチング液の滞留を誘発する形状を生じない。このため、フォトリジスト膜をマスクとして金属膜をエッチングする際、エッチング液が滞留するようなことがないので、エッチング液の滞留による加工不良等の発生が抑制される。

40

## 【0020】

さらに、信号線又は走査線の形成時に各走査線又は各信号線を乗り越える段差部分で、所謂段切れが発生したとしても、中継電極の第1の重ね合わせ部により信号線が連続的に構成され、段切れの影響を受けることなく、確実に信号を伝送することができる。これにより、信号線又は走査線は、段切れを考慮して、各走査線又は各信号線を乗り越える領域で幅広に形成する必要がないので、液晶表示装置の各画素をより狭いピッチで構成することができる。

## 【図面の簡単な説明】

## 【0021】

50

【図 1】 (A) は本発明の液晶表示装置の一実施形態における 1 画素分の T F T 基板の構成例を示す概略平面図、(B) は A 1－A 1 線断面図、(C) は A 2－A 2 線断面図である。

【図 2】 (A) は図 1 の T F T 基板の製造工程の第一ステップを示す概略平面図、(B) は B－B 線断面図である。

【図 3】 (A) は図 1 の T F T 基板の製造工程の第二ステップを示す概略平面図、(B) は C－C 線断面図である。

【図 4】 (A) は図 1 の T F T 基板の製造工程の第三ステップを示す概略平面図、(B) は D－D 線断面図である。

【図 5】 (A) は図 1 の T F T 基板の製造工程の第四ステップを示す概略平面図、(B) は E－E 線断面図である。

【図 6】 (A) は図 1 の T F T 基板の製造工程の第五ステップを示す概略平面図、(B) は F－F 線断面図である。

【図 7】 従来の液晶表示装置の 1 画素分の構造を模式的に示す図である。

【発明を実施するための形態】

【0022】

以下、図面を参照してこの発明の実施の形態を詳細に説明する。各図において同一又は対応する部材には同一符号を用いる。

図 1 (A) は本発明の一実施形態に係る液晶表示装置の内、T F T 基板の構成を示す概略平面図であり、(B) は (A) における A－A 線断面図である。

【0023】

図 1 に示すように、実施形態に係る液晶表示装置 10 は、ガラス等の透明材料から成る透明基板 11 と、透明基板 11 上に行方向に延びて形成され互いに平行に並んで配設された走査線 12 と、走査線 12 を覆って形成された絶縁膜 21 と、透明基板 11 上で列方向に延びる互いに平行に並んで配設された信号線 13 と、それぞれが各走査線 12 と各信号線 13 とで画成される領域毎に各走査線 12 と各信号線 13 との各交点近傍に配設された薄膜トランジスタ 14 と、走査線 12 と信号線 13 とにそれぞれ隣接して、即ち、各走査線 12 と信号線 13 とで画される領域毎に配設されていて薄膜トランジスタ 14 に接続された各画素電極 15 と、走査線 12 及び信号線 13 と画素電極 15 との間に配置された補助容量電極 16 と、を備えている。ここで、絶縁膜 21 は、後述のゲート絶縁膜を含む。

図示を省略するが、液晶表示装置 10 は、対向電極（所謂共通電極）と、各画素電極と対向電極との間に配設される液晶セルと、を備えている。

図 1 に示すように、液晶表示装置 10 では、一对の走査線 12 及び一对の信号線 13 によって、信号線 13 の長手方向に沿って細長い領域が画成され、この領域が一画素分に対応しており、液晶表示装置 10 にはこのような構成がマトリックス状に配置される。なお、カラー表示の場合には、例えばこの構成が R G B に対応して設けられて一画素分となる。

【0024】

走査線 12 は、透明基板 11 上に積層した A 1, C r 等の第一の導電膜で形成されている。

信号線 13 は、S i N 等の第一の絶縁膜 21 の上に積層したアモルファスシリコン膜 13 A と、このアモルファスシリコン膜 13 A の上に形成した n<sup>+</sup>アモルファスシリコンなどからなるオーミックコンタクト層 13 B と、このオーミックコンタクト層 13 B 上に形成した A 1, C r 等の第二の導電膜 13 C とから成る。本実施形態において、信号線 13 は、各走査線 12 に交差する交差部 13 D を有し、この交差部 13 D の幅は信号線 13 の他の部分と実質的に同じに形成されている。信号線 13 の交差部 13 D における幅に関しては、後述の製造方法の説明において詳述する。

各薄膜トランジスタ 14 は、それぞれが半導体層 22 a、ゲート絶縁膜 21、走査線 12 に接続されたゲート電極 14 c と、信号線 13 に接続されたドレイン電極 14 b と、画素電極 15 に接続されたソース電極 14 a とを有する。本実施形態において、ドレイン電

10

20

30

40

50

極 1 4 b とソース電極 1 4 a とは信号線 1 3 に沿う方向に直線状に配置されている。ドレイン電極 1 4 b は中継電極 1 7 を介して信号線 1 3 に接続されている。中継電極 1 7 は、ドレイン電極 1 4 b 及び信号線 1 3 上に重なり合うように設けられ、ドレイン電極 1 4 b と信号線 1 3 との間では第一の絶縁膜としてのゲート絶縁膜 2 1 上に設けられている。なお、各薄膜トランジスタ 1 4 のゲート電極 1 4 c は、走査線 1 2 の一部で形成されている。

#### 【0025】

画素電極 1 5 は I T O で成り、薄膜トランジスタ 1 4 のソース電極 1 4 a に接続された台座部 1 8 にコンタクトホール 1 9 を介して接続されている。

画素電極 1 5 は、図 1 (A) に示されているように、平面図において一つの画素の周縁に位置する上下の走査線 1 2 と左右の信号線 1 3 の間の領域全体に亘って設けられている。

#### 【0026】

補助容量電極 1 6 は A 1 , C r 等で成り、一つの画素の周縁に沿って位置するように形成されている。具体的には、補助容量電極 1 6 は平面視で枠状に形成されて、上下の走査線 1 2 と左右の信号線 1 3 及び薄膜トランジスタ 1 4 を上方から覆い、さらに一部が画素電極 1 5 の周縁部に重なるようにその内周縁 1 6 a が画素電極 1 5 の外側縁 1 5 a の内側に形成されている。

#### 【0027】

中継電極 1 7 は、信号線 1 3 の走査線 1 2 を乗り越える領域即ち交差部 1 3 D に重なる第 1 の重ね合わせ部 1 7 a と、この第 1 の重ね合わせ部 1 7 a の一端から走査線 1 2 の長手方向に沿って延びた延出部 1 7 b と、延出部 1 7 b の先端から第 1 の重ね合わせ部 1 7 a と平行に延びて薄膜トランジスタ 1 4 のドレイン電極 1 4 b に重なる第 2 の重ね合わせ部 1 7 c と、で一体的に形成されている。

これにより、中継電極 1 7 は、第 1 の重ね合わせ部 1 7 a と延出部 1 7 b と第 2 の重ね合わせ部 1 7 c とで三方を囲われた領域 1 7 d を画成している。

#### 【0028】

第 1 の重ね合わせ部 1 7 a は、上述した交差部 1 3 D において、信号線 1 3 の長手方向に沿って広がっている。具体的には、第 1 の重ね合わせ部 1 7 a は、図 1 (C) に示すように、走査線 1 2 の幅方向の両側端部 1 2 b 、 1 2 c に対応する絶縁膜 2 1 の段差部 1 3 E , 1 3 F を覆う長さを有し、第 1 の重ね合わせ部 1 7 a は、交差部 1 3 D を跨いで信号線 1 3 が走査線 1 2 を乗り越える領域全体を覆っている。この第 1 の重ね合わせ部 1 7 a は、好ましくは、交差部 1 3 D の領域よりも信号線 1 3 の長手方向に沿った広い領域において信号線 1 3 に重なっており、走査線 1 2 の線幅よりも長く形成されている。第 1 の重ね合わせ部 1 7 a の幅については、後述の製造方法の説明において詳述する。

第 2 の重ね合わせ部 1 7 c は、ドレイン電極 1 4 b の幅方向、即ち図 1 (A) における走査線 1 2 の長手方向における両側端面を覆うように形成されている。なお、図 1 (B) では、ドレイン電極 1 4 b の幅方向における一方の端面 1 4 d が、第 2 の重ね合わせ部 1 7 c によって覆われている状態が表されている。

#### 【0029】

また、これらの第 1 の重ね合わせ部 1 7 a , 延出部 1 7 b 及び第 2 の重ね合わせ部 1 7 c は、互いに一体の一つの導電層で成り、信号線 1 3 とは別体の導電層として、好ましくは透明電極膜によって信号線 1 3 及び薄膜トランジスタ 1 4 のドレイン電極 1 4 b の上に重ねて形成されている。

なお、図示の場合、第 2 の重ね合わせ部 1 7 c は薄膜トランジスタ 1 4 のドレイン電極 1 4 b 全体を覆うように形成されているが、これに限らず、ドレイン電極 1 4 b を部分的に覆うように形成されていてもよい。

#### 【0030】

台座部 1 8 は、薄膜トランジスタ 1 4 のソース電極 1 4 a に重なる第 3 の重ね合わせ部 1 8 a と、この第 3 の重ね合わせ部 1 8 a から第 2 の重ね合わせ部とは反対側に突出した

10

20

30

40

50

幅の狭い連結部 18b と、この連結部 18b と連成して左右の信号線 13 の間の領域でゲート絶縁膜 21 上に配置され信号線 13 に沿う方向に沿って延出された本体部 18c と、で一体構成されている。

台座部 18 は、信号線 13 とは別体の導電層で成る。具体的には、台座部 18 は中継電極 17 と同じ導電性材料で形成され、好ましくは透明電極膜によって形成される。

第 3 の重ね合わせ部 18a は、ソース電極 14a の幅方向、即ち図 1 (A) における走査線 12 の長手方向における両側端面を覆うように形成されている。なお、図 1 (B) では、ソース電極 14a の奥行方向、即ち幅方向に直交する方向における一方の端面 14e が、第 3 の重ね合わせ部 18a によって覆われている状態が表されている。台座部 18 のうち第 3 の重ね合わせ部 18a は薄膜トランジスタ 14 のソース電極 14a の上に重ねて形成されている。

台座部 18 は、図 1 に示すように本体部 18c の幅 W1 が第 3 の重ね合わせ部 18a の幅 W2 よりも広く設定されている。

なお、図示の場合、第 3 の重ね合わせ部 18a は、薄膜トランジスタ 14 のソース電極 14a 全体を覆うように形成されているが、これに限らず、ソース電極 14a を部分的に覆うように形成されていてもよい。

#### 【0031】

コンタクトホール 19 は、台座部 18 と画素電極 15 を接続するために、台座部 18 の中央の上方においてそれぞれ SiN 等で成る第二の絶縁膜 25 及び第三の絶縁膜 26 を貫通して形成され、画素電極 15 が形成される際に、画素電極 15 の一部がコンタクトホール 19 の内壁、コンタクトホール 19 によって露出した台座部 18 の一部表面に形成される。これにより、画素電極 15 が台座部 18 と電氣的に接続される。

#### 【0032】

次に、液晶表示装置 10 の製造方法の各工程を図 2 から図 6 に示す。

まず、図 2 に示す第一ステップでは、透明基板 11 上に第一の導電膜を形成し、この第一の導電膜をパターニングマスクによって加工して、ゲート電極 14c を含む走査線 12 を形成する。なお、ゲート電極 14c は、走査線 12 の一部により構成されている。図 1 (A)、図 2 (A) において、二点鎖線で示す領域 12a がゲート電極 14c の領域を示す。

そして、これらの走査線 12 及びゲート電極 14c の上から、SiN 等で成るゲート絶縁膜 21、アモルファスシリコン膜等で成る半導体層 22、SiN 等で成るチャネル保護膜（絶縁膜）を順次形成した後、チャネル保護膜をパターニングマスクにより加工して、エッチングストッパー層 23 を形成する。

#### 【0033】

続いて、図 3 に示す第二ステップでは、エッチングストッパー層 23 及び半導体層 22 の上面に、オーミックコンタクト用の  $n^+$  アモルファスシリコン層 24、第二の導電膜を順次に形成し、この第二の導電膜上にパターニングマスクにより加工して、エッチングにより信号線 13、ソース電極 14a 及びドレイン電極 14b を形成する。また、同様に、 $n^+$  アモルファスシリコン層 24 および半導体層 22 をエッチングしてオーミックコンタクト層 14a、14b および活性層としてのアモルファスシリコン膜からなる半導体層 22a を形成する。ここで、信号線 13 は、アモルファスシリコン膜、 $n^+$  アモルファスシリコン層および第二の導電膜の積層構造に形成され、また、走査線 12 との交差部 13D を含む全長に亘って同じ線幅で形成される。

#### 【0034】

薄膜トランジスタ 14 のドレイン電極 14b は、信号線 13 から分離されており、ドレイン電極 14b として必要な最小寸法に形成されている。同様に、薄膜トランジスタ 14 のソース電極 14a は、ソース電極として必要な最小寸法に形成されている。

これにより、この時点ではドレイン電極 14b が信号線 13 に対して中継電極 17 により連結されていないので、領域 17d (図 1) も存在しない。従って、パターニングのためのエッチング工程において、ドレイン電極 14b および信号線 13 を形成するための



エッチング液の滞留やエッチング後の洗浄液の滞留や乾燥不良が発生しないので、加工不良が発生するようなことはない。

#### 【0035】

その後、図4に示す第三のステップでは、信号線13、ソース電極14a、ドレイン電極14bの上から表面全体に亘って第三の導電膜を形成し、この第三の導電膜をパターンニングマスクにより加工して、中継電極17及び台座部18を形成する。

これにより、ドレイン電極14bは中継電極17を介して信号線13に接続されると共に、ソース電極14aは台座部18と接続される。

その際、中継電極17及び台座部18は、ドレイン電極14b及びソース電極14aと良好なオーミックコンタクトを取ることができる。

さらに、中継電極17の第1の重ね合わせ部17aが信号線13の交差部13a上に重ね合わさることによって、信号線13の裏打ちとして機能する。これにより、走査線12との交差部13aを跨ぐ領域で信号線13の線幅を広くすることなく、信号線13の所謂段切れの影響を排除することができる。

ここで、信号線13の交差部13Dにおける幅および中継電極17の第1の重ね合わせ部17cにおける幅に関して述べる。交差部13Dにおける幅及び第1の重ね合わせ部17cにおける幅とは行方向に沿った幅である。基本的には、信号線13の交差部における幅も中継電極17が第1の重ね合わせ部17cにおける幅も全て同一でよい。しかしながら、段差を有する層上に配線を形成する場合には、フォトレジストを露光する際の高さずれによって、形成される配線は、段差の上面側における幅が段差の下面に形成される幅よりも小さくなる。例えば、ゲート電極14cの厚さが1800 Åの場合に、段差の上面側の方が1 μm程度小さくなる。このため、信号線13の幅を3 μmとするとき、段差の上面においては信号線の幅を4 μm程度に設計する。つまり、信号線13の交差部における幅は、パターン形成時に段差に対応して縮小される分を加えて設計される。このことは、中継電極17の第1の重ね合わせ部17cについても同様であるが、中継電極17の第1の重ね合わせ部17cは、前段および後段に信号を伝送する機能を有するものではないので、信号線13の交差部以外の部分の幅、上述の場合には3 μmとしても差し支えない。

#### 【0036】

ここで、中継電極17及び台座部18を構成する第三の導電膜は、そのエッチングの際に、信号線13、薄膜トランジスタ14のソース電極14a及びドレイン電極14bに影響を与えない必要がある。

このような条件を満たす第二の導電膜及び第三の導電膜の組合せは、種々考えられるが、第三の導電膜としては、好ましくはITO等の透明導電膜が使用される。これは、ITO等の透明導電膜は、比較的薄い膜厚で良好な段差被覆性能を示すので、特に中継電極17の第1の重ね合わせ部17aが信号線13の裏打ちとして好適であると共に、薄膜トランジスタ14の立体形状を大きく変化させることがなく、その上に配置される液晶セルの液晶配向を乱すおそれが少ないためである。

#### 【0037】

また、台座部18は、信号線13とは別工程で形成されるので、信号線13に対して、パターンニングの際のマスクの位置合わせ精度に基づいて配置される。従って、台座部18の両側縁と信号線13との間の間隔d（図4参照）は、同工程におけるマスク製造の際の解像度による許容限度（例えば3 μm）に対して、位置合わせ精度による許容限度（例えば1 μm以下）まで低減することができる。これにより、信号線13間のピッチをより一層狭小化することが可能になる。

#### 【0038】

続いて、図5に示す第四のステップでは、中継電極17、台座部18の上から表面全体に亘って第二の絶縁膜25及び第四の導電膜を形成し、この第四の導電膜をパターンニングマスクにより加工して、補助容量電極16を形成する。

この補助容量電極16は、走査線12及び信号線13を上方から覆うように、且つ台座部18上に形成されるべきコンタクトホール19の領域を覆わないように形成されている

10

20

30

40

50

。なお、図示の場合、補助容量電極 16 は、薄膜トランジスタ 14 の上方も覆っているが、薄膜トランジスタ 14 の上方領域をくり抜いてもよい。

#### 【0039】

その後、図 6 に示す第五のステップでは、補助容量電極 16 の上から表面全体に亘って第三の絶縁膜 26 を形成し、この第三の絶縁膜 26 及び第二の絶縁膜 25 をパターンニングマスクにより加工して、第三の絶縁膜 26 及び第二の絶縁膜 25 を貫通するコンタクトホール 19 を形成する。

#### 【0040】

最後に、図 1 に示す第六のステップでは、第三の絶縁膜 26 の上から表面全体に亘って画素電極材料を成膜し、パターンニングマスクにより加工して、画素電極 15 を形成する。

このとき、画素電極材料がコンタクトホール 19 の内壁及びコンタクトホール 19 の底部に露出した台座部 18 の本体部 18c の表面に成膜されるので、画素電極 15 はコンタクトホール 19 を介して台座部 18 と接続され、さらに薄膜トランジスタ 14 のソース電極 14a と接続される。

#### 【0041】

本発明は、上記実施形態に限定されることなく、特許請求の範囲に記載した発明の範囲内で種々の変形が可能であり、それらも本発明の範囲内に含まれることはいうまでもない。

例えば、上述した実施形態においては、薄膜トランジスタ 14 のソース電極 14a が台座部 18 からコンタクトホール 19 を介して画素電極 15 に接続され、ドレイン電極 14b が信号線 13 に接続されているが、これとは逆に、ソース電極 14a が信号線 13 と接続され、ドレイン電極 14b が画素電極 15 と接続されていてもよい。

本発明の液晶表示装置は、画素電極と走査線及び信号線との間に、それぞれ絶縁膜を介して枠状の補助容量電極 16 を備えずに構成されてもよい。

#### 【符号の説明】

#### 【0042】

- 10 液晶表示装置
- 11 透明基板
- 12 走査線
- 12a ゲート電極
- 13 信号線
- 13A アモルファスシリコン膜
- 13B オーミックコンタクト層
- 13C 第二の導電膜
- 13D 交差部
- 14 薄膜トランジスタ
- 14a ソース電極
- 14b ドレイン電極
- 14c ゲート電極
- 14d, 14e 端面
- 15 画素電極
- 15a 外側縁
- 16 補助容量電極
- 16a 内周縁
- 17 中継電極
- 17a 第 1 の重ね合わせ部
- 17b 延出部
- 17c 第 2 の重ね合わせ部
- 17d 領域
- 18 台座部

10

20

30

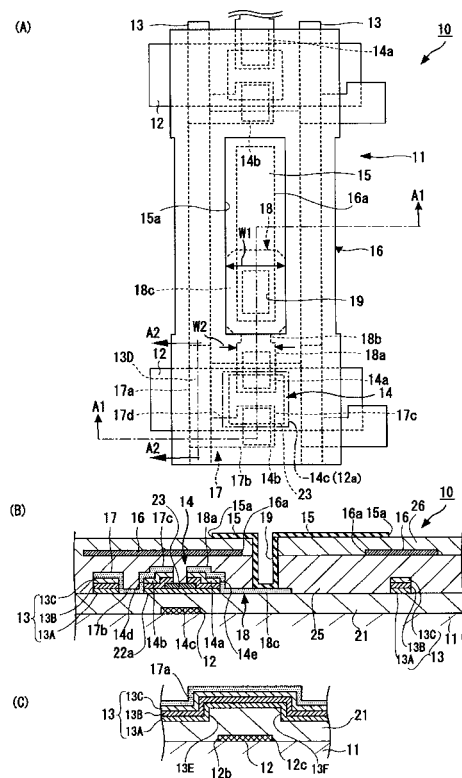
40

50

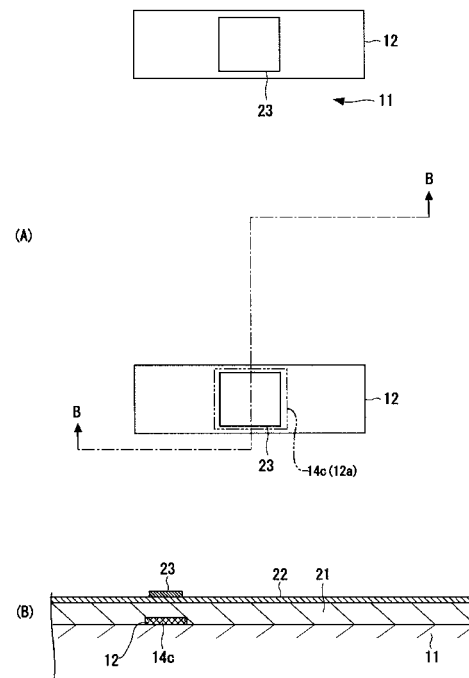
- 18a 第3の重ね合わせ部
- 18b 連結部
- 18c 本体部
- 19 コンタクトホール
- 21 第一の絶縁膜
- 22 アモルファスシリコン膜
- 22a 半導体層
- 23 エッチングストッパー層
- 24 オーミックコンタクト層
- 25 第二の絶縁膜
- 26 第三の絶縁膜

10

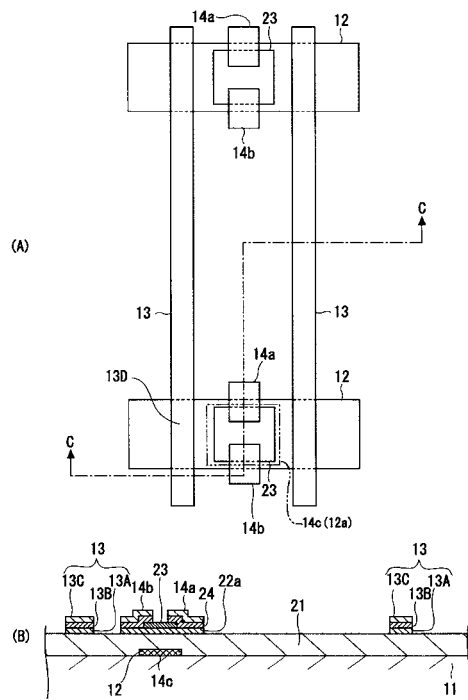
【図1】



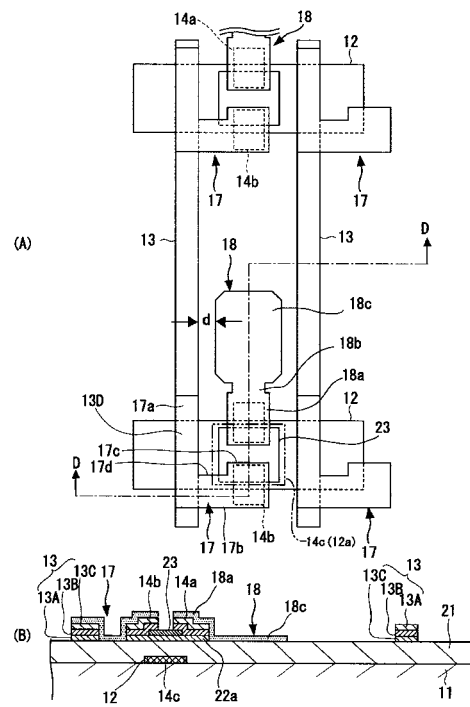
【図2】



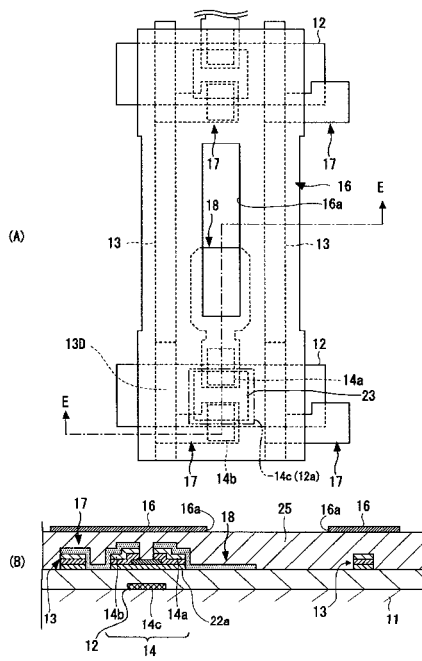
【図 3】



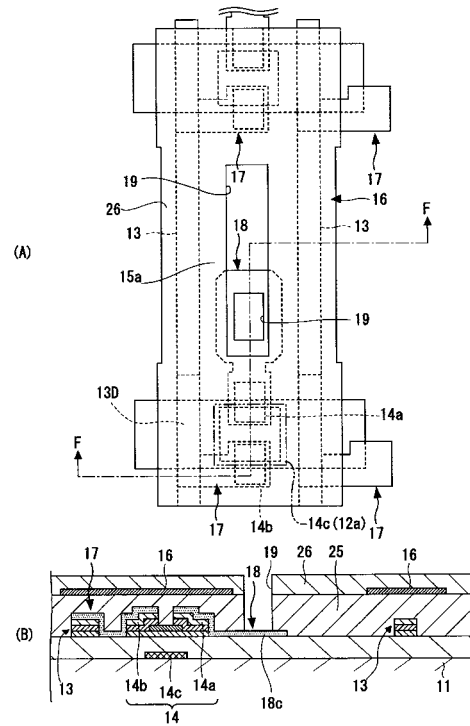
【図 4】



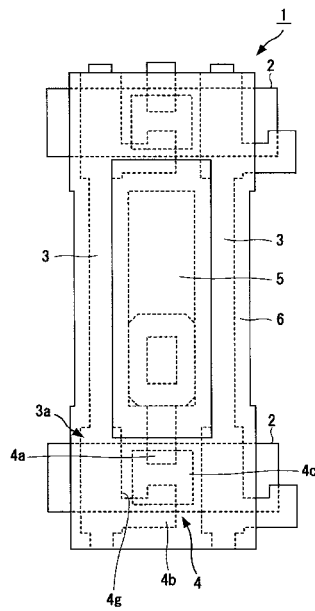
【図 5】



【図 6】



【図 7】



## 【手続補正書】

【提出日】平成22年11月29日(2010.11.29)

## 【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、高開口率化及び高精細化を図った表示装置に関する。

## 【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

上記課題に鑑み、本発明は、高開口率化及び高精細化に対応した表示装置を提供することを目的とする。

## 【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

上記目的を達成するため、請求項1に記載の発明に係る表示装置は、所定の方向に延伸するように配置された走査線と、絶縁膜を介して前記走査線の上層側に前記走査線と交差

するように配置された信号線と、ソース電極及びドレイン電極の何れか一方の電極が前記信号線に中継電極を介して電氣的に接続されるとともに、前記走査線の所定の領域がゲート電極にされた薄膜トランジスタと、を備え、前記中継電極は、前記信号線と前記走査線との交差部で前記走査線の厚みに伴って前記信号線の表面に生じる段差部を覆うように設けられていることを特徴とする。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

また、請求項 2 に記載の発明は、請求項 1 に記載の表示装置において、前記中継電極は、前記信号線に重なる第 1 の領域と、前記一方の電極に重なる第 2 の領域と、前記信号線と前記一方の電極の何れにも重ならない第 3 の領域と、を有していることを特徴とする。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

また、請求項 3 に記載の発明は、請求項 2 に記載の表示装置において、前記第 1 の領域は前記走査線を跨ぐように設けられていることを特徴とする。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

また、請求項 4 に記載の発明は、請求項 1 から 3 の何れかに記載の表示装置において、前記中継電極は、前記段差部を含む前記信号線の表面に接触するように設けられていることを特徴とする。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

また、請求項 5 に記載の発明は、請求項 1 から 4 の何れかに記載の表示装置において、前記一方の電極と前記信号線は、同時に成膜された薄膜が互いに分離された薄膜パターンとして形成されていることを特徴とする。

また、請求項 6 に記載の発明は、請求項 1 から 5 の何れかに記載の表示装置において、前記中継電極は透明性の材料からなることを特徴とする。

また、請求項 7 に記載の発明は、請求項 1 から 6 の何れかに記載の表示装置において、前記ソース電極及び前記ドレイン電極の何れか他方の電極に電氣的に接続された画素電極を備えていることを特徴とする。

また、請求項 8 に記載の発明は、請求項 7 に記載の表示装置において、前記中継電極と前記画素電極の間の層として補助容量電極を備えていることを特徴とする。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

本発明によれば、高開口率化及び高精細化に対応できる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】削除

【補正の内容】

【手続補正11】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

所定の方向に延伸するように配置された走査線と、  
絶縁膜を介して前記走査線の上層側に前記走査線と交差するように配置された信号線と

、

ソース電極及びドレイン電極の何れか一方の電極が前記信号線に中継電極を介して電氣的に接続されるとともに、前記走査線の所定の領域がゲート電極にされた薄膜トランジスタと、  
を備え、

前記中継電極は、前記信号線と前記走査線との交差部で前記走査線の厚みに伴って前記信号線の表面に生じる段差部を覆うように設けられていることを特徴とする表示装置。

【請求項2】

前記中継電極は、前記信号線に重なる第1の領域と、前記一方の電極に重なる第2の領域と、前記信号線と前記一方の電極の何れにも重ならない第3の領域と、を有していることを特徴とする請求項1に記載の表示装置。

【請求項3】

前記第1の領域は前記走査線を跨ぐように設けられていることを特徴とする請求項2に記載の表示装置。

【請求項4】

前記中継電極は、前記段差部を含む前記信号線の表面に接触するように設けられていることを特徴とする請求項1から3の何れかに記載の表示装置。

【請求項5】

前記一方の電極と前記信号線は、同時に成膜された薄膜が互いに分離された薄膜パターンとして形成されていることを特徴とする請求項1から4の何れかに記載の表示装置。

【請求項6】

前記中継電極は透明性の材料からなることを特徴とする請求項1から5の何れかに記載の表示装置。

【請求項7】

前記ソース電極及び前記ドレイン電極の何れか他方の電極に電氣的に接続された画素電極を備えていることを特徴とする請求項1から6の何れかに記載の表示装置。

【請求項8】

前記中継電極と前記画素電極の間の層として補助容量電極を備えていることを特徴とする請求項7に記載の表示装置。

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
|----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 表示装置                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| 公开(公告)号        | <a href="#">JP2011043850A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              | 公开(公告)日 | 2011-03-03 |
| 申请号            | JP2010243206                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               | 申请日     | 2010-10-29 |
| [标]申请(专利权)人(译) | 卡西欧计算机株式会社                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| 申请(专利权)人(译)    | 卡西欧计算机有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| [标]发明人         | 石井裕满                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| 发明人            | 石井 裕满                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| IPC分类号         | G02F1/1368 H01L29/786                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| FI分类号          | G02F1/1368 H01L29/78.612.C                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| F-TERM分类号      | 2H092/GA17 2H092/GA25 2H092/GA29 2H092/JA25 2H092/JA44 2H092/JA46 2H092/JB33 2H092/JB38 2H092/JB57 2H092/JB58 2H092/JB63 2H092/JB64 2H092/JB66 2H092/JB69 2H092/KA05 2H092/KA07 2H092/KA12 2H092/MA18 2H092/NA07 2H092/NA15 2H092/NA29 5F110/AA04 5F110/AA26 5F110/BB01 5F110/CC07 5F110/DD02 5F110/FF03 5F110/GG02 5F110/GG15 5F110/HK07 5F110/HK09 5F110/HK16 5F110/HK22 5F110/HL07 5F110/HM17 5F110/HM19 5F110/NN03 5F110/NN16 5F110/NN24 5F110/NN72 5F110/NN73 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CB46 2H192/CB71 2H192/CC04 2H192/CC44 2H192/DA15 |         |            |
| 其他公开文献         | JP5316511B2                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |

## 摘要(译)

解决的问题：提供一种与高开口率和高清晰度相对应的液晶显示装置。

解决方案：多条扫描线12，形成为覆盖扫描线的绝缘膜21，多条信号线13，其信号线13D与每条扫描线12相交，并与扫描线和信号线相邻。一种像素电极，其具有半导体层，栅极绝缘膜，连接至扫描线的栅极，通过漏极电极14b和源极电极14a中的任一个与信号线连接的一个电极以及像素电极 漏极和源极中的另一个电极连接到多个薄膜晶体管14，其中，漏极和源极在沿着信号线的方向上线性地布置，并且第一重叠部分17a是交叉点13D。在一个电极上重叠的第二重叠部分17c设置有多个中继电极17，所述多个中继电极17与一个电极重叠并且将信号线连接到一个电极，并且中继电极的第一重叠部分是扫描线。绝缘膜21的在12的宽度方向上两个端部12b和12c相对应的台阶部分 它的长度覆盖13E和13D。

[选型图]图1

