

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号

W02010/052963

発行日 平成24年4月5日(2012.4.5)

(43) 国際公開日 平成22年5月14日(2010.5.14)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H090
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G02F 1/1337 (2006.01)	G02F 1/1337 505	

審査請求 有 予備審査請求 未請求 (全 37 頁)

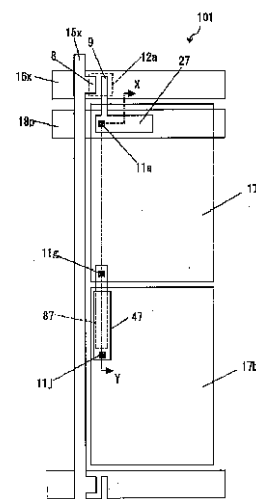
出願番号	特願2010-536718 (P2010-536718)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2009/064508		シャープ株式会社
(22) 国際出願日	平成21年8月19日 (2009.8.19)		大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号	特願2008-284805 (P2008-284805)	(74) 代理人	110000338
(32) 優先日	平成20年11月5日 (2008.11.5)		特許業務法人原謙三国際特許事務所
(33) 優先権主張国	日本国 (JP)	(72) 発明者	津幡 俊英
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		Fターム(参考)	2H090 HA16 HC19 LA01 LA04 LA16 MA15 MB14 2H092 GA59 JA26 JA46 JB02 JB05 JB66 JB69 JB73 MA05 MA07 MA13 MA17 NA16 PA02 PA06 PA13
			最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板、液晶パネル、液晶表示ユニット、液晶表示装置、テレビジョン受像機

(57) 【要約】

走査信号線(16x)とデータ信号線(15x)を備え、1つの画素領域(101)に、データ信号線にトランジスタ(12a)を介して接続された第1画素電極(17a)と、該第1画素電極に容量を介して接続された第2画素電極(17b)とが設けられたアクティブマトリクス基板であって、走査信号線と同層に形成され、第1画素電極(17a)に電気的に接続された第1容量電極(87)と、データ信号線と同層に形成され、第2画素電極(17b)に電気的に接続された第2容量電極(47)とを備え、第1および第2容量電極(87・47)が第1絶縁膜を介して重なることで、第1および第2容量電極(87・47)間に結合容量が形成されている。こうすれば、容量結合型の画素分割方式のアクティブマトリクス基板において、結合容量部分の短絡を抑制しながら、暗副画素に対応する画素電極の焼き付きを緩和することができる。

【図8】



【特許請求の範囲】**【請求項 1】**

走査信号線とデータ信号線を備え、1つの画素領域に、データ信号線にトランジスタを介して接続された第1画素電極と、該第1画素電極に容量を介して接続された第2画素電極とが設けられたアクティブマトリクス基板であって、

走査信号線と同層に形成され、第1画素電極に電氣的に接続された第1容量電極と、走査信号線を覆う第1絶縁膜と、該第1絶縁膜および第2画素電極の間の層に形成された第2絶縁膜とを備え、

第1容量電極と第2画素電極とが第1および第2絶縁膜を介して重なることで、第1容量電極と第2画素電極との間に容量が形成されていることを特徴とするアクティブマトリクス基板。

10

【請求項 2】

第2絶縁膜の厚さは第1絶縁膜の厚さ以下であることを特徴とする請求項1記載のアクティブマトリクス基板。

【請求項 3】

上記第2絶縁膜は、第1容量電極および第2画素電極と重なる部分の厚みが、周囲よりも小さくなっていることを特徴とする請求項1記載のアクティブマトリクス基板。

【請求項 4】

走査信号線とデータ信号線を備え、1つの画素領域に、データ信号線にトランジスタを介して接続された第1画素電極と、該第1画素電極に容量を介して接続された第2画素電極とが設けられたアクティブマトリクス基板であって、

20

走査信号線と同層に形成され、第1画素電極に電氣的に接続された第1容量電極と、走査信号線を覆う第1絶縁膜と、データ信号線と同層に形成され、第2画素電極に電氣的に接続された第2容量電極とを備え、

第1容量電極と第2容量電極とが第1絶縁膜を介して重なることで、第1容量電極と第2容量電極との間に容量が形成されていることを特徴とするアクティブマトリクス基板。

【請求項 5】

第2容量電極および第2画素電極の間の層に、第1絶縁膜よりも厚い第2絶縁膜が形成されていることを特徴とする請求項4に記載のアクティブマトリクス基板。

30

【請求項 6】

上記第2絶縁膜は、有機絶縁膜を含んで構成されていることを特徴とする請求項5に記載のアクティブマトリクス基板。

【請求項 7】

第1容量電極が平行な2本のエッジを有するとともに、第2容量電極も平行な2本のエッジを有し、平面的に視たときに、第2容量電極の両エッジの内側に第1容量電極の両エッジが位置しているか、あるいは、第1容量電極の両エッジの内側に第2容量電極の両エッジが位置していることを特徴とする請求項4または5に記載のアクティブマトリクス基板。

【請求項 8】

第1絶縁膜はゲート絶縁膜であることを特徴とする請求項1～7のいずれか1項に記載のアクティブマトリクス基板。

40

【請求項 9】

第2絶縁膜はトランジスタのチャネルを覆う層間絶縁膜であることを特徴とする請求項1～3および請求項5～6のいずれか1項に記載のアクティブマトリクス基板。

【請求項 10】

第1画素電極と第1容量電極とが、第1および第2絶縁膜を貫くコンタクトホールによって接続されていることを特徴とする請求項1～3および請求項5～6のいずれか1項に記載のアクティブマトリクス基板。

【請求項 11】

上記走査信号線と同層に形成され、第1および第2画素電極の少なくとも一方と容量を

50

形成する保持容量配線を備えることを特徴とする請求項 1 ~ 10 のいずれか 1 項に記載のアクティブマトリクス基板。

【請求項 12】

上記データ信号線と同層に、保持容量配線および第 1 容量電極それぞれに重なる修正用電極が設けられていることを特徴とする請求項 11 に記載のアクティブマトリクス基板。

【請求項 13】

1 つの画素領域に、トランジスタに接続された第 1 画素電極と、第 2 画素電極と、第 1 画素電極にコンタクトホールを介して接続された第 1 容量電極と、上記トランジスタとは別のトランジスタを介して第 2 画素電極に接続された第 2 容量電極とを備え、

上記第 2 容量電極は、第 1 容量電極よりも上層で第 1 および第 2 画素電極よりも下層に配され、

上記第 1 容量電極と第 2 容量電極とが第 1 絶縁膜を介して重なることで、第 1 容量電極と第 2 容量電極との間に容量が形成されていることを特徴とするアクティブマトリクス基板。

【請求項 14】

上記第 2 容量電極に同層にて接続された第 3 容量電極と、該第 3 容量電極と容量を形成する保持容量配線とを備えることを特徴とする請求項 13 に記載のアクティブマトリクス基板。

【請求項 15】

請求項 1 ~ 14 のいずれか 1 項に記載のアクティブマトリクス基板を備えることを特徴とする液晶パネル。

【請求項 16】

請求項 1 ~ 14 のいずれか 1 項に記載のアクティブマトリクス基板と、配向規制用の線状突起を有する対向基板とを備え、

第 1 容量電極の少なくとも一部がこの線状突起の下に配されていることを特徴とする液晶パネル。

【請求項 17】

請求項 1 ~ 14 のいずれか 1 項に記載のアクティブマトリクス基板と、共通電極を有する対向基板とを備え、上記対向電極には配向規制用のスリットが設けられ、

第 1 容量電極の少なくとも一部がこのスリットの下に配されていることを特徴とする液晶パネル。

【請求項 18】

請求項 15 ~ 17 のいずれか 1 項に記載の液晶パネルとドライバとを備えることを特徴とする液晶表示ユニット。

【請求項 19】

請求項 18 に記載の液晶表示ユニットと光源装置とを備えることを特徴とする液晶表示装置。

【請求項 20】

請求項 19 に記載の液晶表示装置と、テレビジョン放送を受信するチューナー部とを備えることを特徴とするテレビジョン受像機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、1 つの画素領域に複数の画素電極を設けるアクティブマトリクス基板およびこれを用いた液晶表示装置（画素分割方式）に関する。

【背景技術】

【0002】

液晶表示装置の γ 特性の視野角依存性を向上させる（例えば、画面の白浮き等を抑制する）ため、1 画素に設けた複数の副画素を異なる輝度に制御し、これら副画素の面積階調によって中間調を表示する液晶表示装置（画素分割方式、例えば特許文献 1 参照）が提案

10

20

30

40

50

されている。

【0003】

特許文献1記載のアクティブマトリクス基板では(図31参照)、1つの画素領域に、2つの画素電極190a・190bが配され、トランジスタのソース電極178がデータ線171に接続され、ドレイン電極175がコンタクトホール185を介して画素電極190aに接続されている。また、結合電極176が、拡張部177を介してトランジスタのドレイン電極175に繋がっている。そして、結合電極176と画素電極190bとが保護膜(チャネル保護膜)を介して重なっており、この重なり部分に形成される容量(結合容量)を介して、トランジスタに接続する画素電極109aと、電氣的にフローティングとなる画素電極109bとが接続される(容量結合型の画素割方式)。このアクティブマトリクス基板を用いた液晶表示装置では、画素電極190aに対応する副画素を明副画素、画素電極190bに対応する副画素を暗副画素とすることができ、これら明副画素・暗副画素の面積階調によって中間調を表示することができる。ただ、この特許文献1の構成では、結合電極176と画素電極190bとの重なり部分で両者が短絡し易いという問題があった。

10

【0004】

ここで、特許文献2には、電氣的にフローティングとなる画素電極(暗副画素に対応する画素電極)が、走査信号線と同層(基板上)に形成された下層容量電極に接続され、トランジスタに接続された画素電極が、データ信号線と同層(ゲート絶縁膜上)に形成された上層容量電極に接続され、上層容量電極および下層容量電極がゲート絶縁膜を介して重なり、この重なり部分に結合容量が形成される構成が開示されている。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】日本国公開特許公報「特開2006-221174号公報(公開日:2006年8月24日)」

【特許文献2】日本国公開特許公報「特開2005-346082号公報(公開日:2005年12月15日)」

【発明の概要】

【発明が解決しようとする課題】

30

【0006】

しかしながら、特許文献2記載のアクティブマトリクス基板は、走査信号線と同層に形成される下層容量電極が電氣的にフローティングとなっていることに起因して、暗副画素に対応する画素電極が焼き付き易くなっていることを、本願発明者は見出した。

【0007】

本発明では、容量結合型の画素分割方式のアクティブマトリクス基板において、結合容量部分の短絡を抑制しながら、暗副画素に対応する画素電極の焼き付きを緩和することを目的とする。

【課題を解決するための手段】

【0008】

40

本発明のアクティブマトリクス基板は、走査信号線とデータ信号線を備え、1つの画素領域に、データ信号線にトランジスタを介して接続された第1画素電極と、該第1画素電極に容量を介して接続された第2画素電極とが設けられたアクティブマトリクス基板であって、走査信号線と同層に形成され、第1画素電極に電氣的に接続された第1容量電極と、走査信号線を覆う第1絶縁膜と、該第1絶縁膜および第2画素電極の間の層に形成された第2絶縁膜とを備え、第1容量電極と第2画素電極とが第1および第2絶縁膜を介して重なることで、第1容量電極と第2画素電極との間に容量が形成されていることを特徴とする。

【0009】

本アクティブマトリクス基板では、結合容量を形成する第1容量電極と第2画素電極と

50

が、第 1 絶縁膜（例えば、ゲート絶縁膜）および第 2 絶縁膜（例えば、チャネル保護膜）を介して重なっているため、両者（第 1 容量電極と第 2 画素電極）の短絡を抑制することができる。また、第 1 容量電極がトランジスタに繋がる第 1 画素電極に接続されているため、電氣的にフローティングとなる第 2 画素電極（暗副画素に対応する画素電極）の焼き付きを緩和することができる。

【0010】

本アクティブマトリクス基板では、第 2 絶縁膜の厚さは第 1 絶縁膜の厚さ以下である構成とすることもできる。

【0011】

本アクティブマトリクス基板では、上記第 2 絶縁膜は、第 1 容量電極および第 2 画素電極と重なる部分の厚みが周囲よりも小さくなっている構成とすることもできる。

10

【0012】

本発明のアクティブマトリクス基板は、走査信号線とデータ信号線を備え、1つの画素領域に、データ信号線にトランジスタを介して接続された第 1 画素電極と、該第 1 画素電極に容量を介して接続された第 2 画素電極とが設けられたアクティブマトリクス基板であって、走査信号線と同層に形成され、第 1 画素電極に電氣的に接続された第 1 容量電極と、走査信号線を覆う第 1 絶縁膜と、データ信号線と同層に形成され、第 2 画素電極に電氣的に接続された第 2 容量電極とを備え、第 1 容量電極と第 2 容量電極とが第 1 絶縁膜を介して重なることで、第 1 容量電極と第 2 容量電極との間に容量が形成されていることを特徴とする。

20

【0013】

本アクティブマトリクス基板では、結合容量を形成する第 1 容量電極と第 2 画素電極とが、第 1 絶縁膜（例えば、ゲート絶縁膜）を介して重なっているため、両者（第 1 容量電極と第 2 画素電極）の短絡を抑制することができる。また、第 1 容量電極がトランジスタに繋がる第 1 画素電極に接続されているため、電氣的にフローティングとなる第 2 画素電極（暗副画素に対応する画素電極）の焼き付きを緩和することができる。

【0014】

本アクティブマトリクス基板では、第 2 容量電極および第 2 画素電極の間の層に、第 1 絶縁膜よりも厚い第 2 絶縁膜が形成されている構成とすることもできる。

【0015】

本アクティブマトリクス基板では、上記第 2 絶縁膜は、有機絶縁膜を含んで構成されている構成とすることもできる。

30

【0016】

本アクティブマトリクス基板では、第 1 容量電極が平行な 2 本のエッジを有するとともに、第 2 容量電極も平行な 2 本のエッジを有し、平面的に視たときに、第 2 容量電極の両エッジの内側に第 1 容量電極の両エッジが位置しているか、あるいは、第 1 容量電極の両エッジの内側に第 2 容量電極の両エッジが位置している構成とすることもできる。

【0017】

本アクティブマトリクス基板では、第 1 絶縁膜はゲート絶縁膜である構成とすることもできる。

40

【0018】

本アクティブマトリクス基板では、第 2 絶縁膜はトランジスタのチャネルを覆う層間絶縁膜である構成とすることもできる。

【0019】

本アクティブマトリクス基板では、第 1 画素電極と第 1 容量電極とが、第 1 および第 2 絶縁膜を貫くコンタクトホールによって接続されている構成とすることもできる。

【0020】

本アクティブマトリクス基板では、上記走査信号線と同層に形成され、第 1 および第 2 画素電極の少なくとも一方と容量を形成する保持容量配線を備える構成とすることもできる。

50

【 0 0 2 1 】

本アクティブマトリクス基板では、上記データ信号線と同層に、保持容量配線および第 1 容量電極それぞれに重なる修正用電極が設けられている構成とすることもできる。

【 0 0 2 2 】

本液晶パネルは、上記アクティブマトリクス基板と、配向規制用の線状突起を有する対向基板とを備え、第 1 容量電極の少なくとも一部がこの線状突起の下に配されていることを特徴とする。

【 0 0 2 3 】

本アクティブマトリクス基板は、1つの画素領域に、トランジスタに接続された第 1 画素電極と、第 2 画素電極と、第 1 および第 2 画素電極よりも下層に配され、コンタクトホールを介して第 1 画素電極に接続された第 1 容量電極と、上記トランジスタとは別のトランジスタを介して第 2 画素電極に接続された第 2 容量電極とを備え、上記第 2 容量電極は、第 1 容量電極よりも上層で第 1 および第 2 画素電極よりも下層に配され、上記第 1 容量電極と第 2 容量電極とが第 1 絶縁膜を介して重なることで、第 1 容量電極と第 2 容量電極との間に容量が形成されていることを特徴とする。

【 0 0 2 4 】

上記構成では、上記第 2 容量電極に同層にて接続された第 3 容量電極と、該第 3 容量電極と容量を形成する保持容量配線とを備える構成とすることもできる。

【 0 0 2 5 】

本液晶パネルは、上記アクティブマトリクス基板と、共通電極を有する対向基板とを備え、上記対向電極には配向規制用のスリットが設けられ、第 1 容量電極の少なくとも一部がこのスリットの下に配されていることを特徴とする。

【 0 0 2 6 】

本液晶表示ユニットは、上記液晶パネルとドライバとを備えることを特徴とする。また、本液晶表示装置は、上記液晶表示ユニットと光源装置とを備えることを特徴とする。また、テレビジョン受像機は、上記液晶表示装置と、テレビジョン放送を受信するチューナ一部とを備えることを特徴とする。

【 発明の効果 】

【 0 0 2 7 】

以上のように、本アクティブマトリクス基板によれば、結合容量を形成する第 1 容量電極と第 2 画素電極の短絡を抑制しつつ、第 2 画素電極（暗副画素に対応する画素電極）の焼き付きを緩和することができる。

【 図面の簡単な説明 】

【 0 0 2 8 】

【 図 1 】 本液晶パネルの構成を示す平面図である。

【 図 2 】 図 1 の液晶パネルの等価回路図である。

【 図 3 】 図 1 の液晶パネルの X - Y 矢視断面図である。

【 図 4 】 図 1 の液晶パネルを備えた液晶表示装置の駆動方法を示すタイミングチャートである。

【 図 5 】 図 4 の駆動方法を用いた場合のフレーム毎の表示状態を示す模式図である。

【 図 6 】 図 1 に示す液晶パネルの変形例を示す平面図である。

【 図 7 】 図 6 の液晶パネルの X - Y 矢視断面図である。

【 図 8 】 図 1 に示す液晶パネルの変形例を示す平面図である。

【 図 9 】 図 8 に示す液晶パネルの X - Y 矢視断面図である。

【 図 10 】 図 9 に示す液晶パネルの変形例を示す断面図である。

【 図 11 】 図 1 に示す液晶パネルの変形例を示す平面図である。

【 図 12 】 本液晶パネルの他の例を示す平面図である。

【 図 13 】 図 12 に示す液晶パネルの X - Y 矢視断面図である。

【 図 14 】 図 1 に示す液晶パネルのさらに他の変形例を示す平面図である。

【 図 15 】 図 14 に示す液晶パネルの変形例を示す平面図である。

10

20

30

40

50

【図 16】図 15 に示す液晶パネルの修正例を示す平面図である。

【図 17】図 8 に示す液晶パネルの変形例を示す平面図である。

【図 18】図 12 に示す液晶パネルの変形例を示す平面図である。

【図 19】本液晶パネルの他の構成を示す平面図である。

【図 20】図 19 に示す液晶パネルの変形例を示す平面図である。

【図 21】図 19 に示す液晶パネルのさらに他の変形例を示す平面図である。

【図 22】(a) は本液晶表示ユニットの構成を示す模式図であり、(b) は本液晶表示装置の構成を示す模式図である。

【図 23】本液晶表示装置の全体構成を説明するブロック図である。

【図 24】本液晶表示装置の機能を説明するブロック図である。

10

【図 25】本テレビジョン受像機の機能を説明するブロック図である。

【図 26】本テレビジョン受像機の構成を示す分解斜視図である。

【図 27】本液晶パネルのさらに他の構成例を示す平面図である。

【図 28】図 27 の液晶パネルの矢視断面図である。

【図 29】本液晶パネルのさらに他の構成例を示す平面図である。

【図 30】図 29 の液晶パネルの矢視断面図である。

【図 31】従来の液晶パネルの構成を示す平面図である。

【発明を実施するための形態】

【0029】

本発明にかかる実施の形態の例を、図 1 ~ 30 を用いて説明すれば、以下のとおりである。なお、説明の便宜のため、以下では走査信号線の延伸方向を行方向とする。ただし、本液晶パネル（あるいはこれに用いられるアクティブマトリクス基板）を備えた液晶表示装置の利用（視聴）状態において、その走査信号線が横方向に延伸していても縦方向に延伸していてもよいことはいうまでもない。なお、液晶パネルの各図では配向規制用構造物（例えば、アクティブマトリクス基板の画素電極に形成されるスリットやカラーフィルタ基板に形成されるリブ）を適宜省略記載している。

20

【0030】

図 2 は本実施の形態にかかる液晶パネル（例えば、ノーマリブラックモード）の一部を示す等価回路図である。図 2 に示すように、本液晶パネルは、列方向（図中上下方向）に延伸するデータ信号線 $15x \cdot 15y$ 、行方向（図中左右方向）に延伸する走査信号線 $16x \cdot 16y$ 、行および列方向に並べられた画素（ $101 \sim 104$ ）、保持容量配線 $18p \cdot 18q$ 、および共通電極（対向電極） com を備え、各画素の構造は同一である。なお、画素 $101 \cdot 102$ が含まれる画素列と、画素 $103 \cdot 104$ が含まれる画素列とが隣接し、画素 $101 \cdot 103$ が含まれる画素行と、画素 $102 \cdot 104$ が含まれる画素行とが隣接している。

30

【0031】

本液晶パネルでは、1つの画素に対応して1本のデータ信号線と1本の走査信号線と1本の保持容量配線とが設けられ、1つの画素に2つの画素電極が列方向に並べられている。

【0032】

例えば画素 101 では、画素電極 $17a$ が、走査信号線 $16x$ に接続されたトランジスタ $12a$ を介してデータ信号線 $15x$ に接続され、画素電極 $17a$ と画素電極 $17b$ とが結合容量 Cab を介して接続され、画素電極 $17a$ と保持容量配線 $18p$ との間に保持容量 Cha が形成され、画素電極 $17a$ と共通電極 com との間に液晶容量 $Cl a$ が形成され、画素電極 $17b$ と共通電極 com との間に液晶容量 $Cl b$ が形成されている。

40

【0033】

本液晶パネルを備えた液晶表示装置では、走査信号線 $16x$ が選択されると、画素電極 $17a$ がデータ信号線 $15x$ に（トランジスタ $12a$ を介して）接続される。ここで、画素電極 $17a$ と画素電極 $17b$ とが結合容量 Cab を介して結合されているため、トランジスタ $12a$ が OFF した後の画素電極 $17a$ の電位を Va 、トランジスタ $12a$ が OFF

50

Fした後の画素電極 17b の電位を V_b とすれば、 $|V_a| - |V_b|$ (なお、例えば $|V_b|$ は、 V_b と com 電位 = V_{com} との電位差を意味する) となるため、画素電極 17a を含む副画素を明副画素、画素電極 17b を含む副画素を暗副画素とし、これら明副画素および暗副画素の面積階調によって中間調表示を行うことができる。これにより、本液晶表示装置の視野角特性を高めることができる。

【0034】

図2の画素101の具体例を図1に示す。図1では、その見易さのために、カラーフィルタ基板(対向基板)側の部材を省略してアクティブマトリクス基板の部材のみ記載している。同図に示されるように、データ信号線15xおよび走査信号線16xの交差部近傍にトランジスタ12aが配され、トランジスタ12aのソース電極8はデータ信号線15xに接続され、トランジスタ12aのゲート電極を走査信号線16xが兼ね、トランジスタ12aのドレイン電極9はドレイン引き出し電極27に接続され、両信号線(15x・16x)で画される画素領域に、トランジスタ12aに近接する画素電極17a(第1画素電極)と、画素電極17b(第2画素電極)とが列方向に並べられている。

10

【0035】

そして、ドレイン引き出し電極27が、コンタクトホール11aを介して画素電極17aに接続され、コンタクトホール11gを介して画素電極17aに接続された下層容量電極87(第1容量電極)が、画素電極17bに重なるように延伸している。

【0036】

ここで、下層容量電極87は走査信号線16xと同層に形成され、下層容量電極87および画素電極17bの重畳部分では、下層容量電極87と画素電極17bとの間にゲート絶縁膜および層間絶縁膜が配されている。これにより、下層容量電極87と画素電極17bとの重なり部分に結合容量C_{ab}(図2参照)が形成される。

20

【0037】

また、本アクティブマトリクス基板では、保持容量配線18pが走査信号線16xに近接配置され、保持容量配線18pは画素電極17aのみに重なっている。ここでは、保持容量を確保するために、ドレイン引き出し電極27を、保持容量配線18pと重なるように行方向に延伸させている。この場合、保持容量配線18pとドレイン引き出し電極27とがゲート絶縁膜のみを介して重なることになり、この重なり部分に保持容量配線18pおよび画素電極17a間の保持容量C_{ha}の多くが形成される。

30

【0038】

図3は図1のX-Y矢視断面図である。同図に示すように、本液晶パネルは、アクティブマトリクス基板3と、これに対向するカラーフィルタ基板30と、両基板(3・30)間に配される液晶層40とを備える。アクティブマトリクス基板3では、ガラス基板31上に走査信号線16x、保持容量配線18p、および下層容量電極87が形成され、これらを覆うようにゲート絶縁膜22が形成されている。ゲート絶縁膜22の上層には、ドレイン引き出し電極27が形成されている。なお、断面には含まれないが、ゲート絶縁膜22の上層には、半導体層(i層およびn+層)と、n+層に接するソース電極8およびドレイン電極9と、データ信号線15xとが形成されている。さらに、このメタル層を覆うように層間絶縁膜25(無機層間絶縁膜)が形成されている。層間絶縁膜25上には画素電極17a・17bが形成され、さらに、これら画素電極を覆うように配向膜7が形成されている。なお、コンタクトホール11aでは、層間絶縁膜25が割り貫かれ、これによって、画素電極17aとドレイン引き出し電極27とが接続されている。また、コンタクトホール11gでは、ゲート絶縁膜22および層間絶縁膜25が割り貫かれ、これによって、画素電極17bと下層容量電極87とが接続される。

40

【0039】

ここで、下層容量電極87は、ゲート絶縁膜22および層間絶縁膜25を介して画素電極17bと重なっており、両者(87・17b)の重なり部分に結合容量C_{ab}(図2参照)が形成される。また、保持容量配線18pは、ゲート絶縁膜22を介してドレイン引き出し電極27と重なっており、両者(18p・27)の重なり部分に保持容量C_{ha}(

50

図 2 参照)の多くが形成される。

【 0 0 4 0 】

なお、ゲート絶縁膜 2 2 の材料および厚み、並びに層間絶縁膜 2 5 の材料および厚みについては、ゲート絶縁膜 2 2 のゲート絶縁膜としての機能および層間絶縁膜 2 5 のトランジスタのチャネル保護膜としての機能、並びに必要な結合容量の値を勘案して決定すればよい。ここでは、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 それぞれに窒化シリコン (S i N x) を用い、層間絶縁膜 2 5 をゲート絶縁膜 2 2 よりも薄く形成している。

【 0 0 4 1 】

一方、カラーフィルタ基板 3 0 では、ガラス基板 3 2 上に着色層 (カラーフィルタ層) 1 4 が形成され、その上層に共通電極 (c o m) 2 8 が形成され、さらにこれを覆うように配向膜 1 9 が形成されている。

10

【 0 0 4 2 】

図 4 は図 1 ・ 2 に示す液晶パネルを備えた本液晶表示装置 (ノーマリブラックモードの液晶表示装置) の駆動方法を示すタイミングチャートである。なお、 S v および S V は、データ信号線 1 5 x ・ 1 5 y (図 2 参照) それぞれに供給される信号電位を示し、 G x ・ G y は走査信号線 1 6 x ・ 1 6 y に供給されるゲートオンパルス信号を示し、 V a ~ V d はそれぞれ、画素電極 1 7 a ~ 1 7 d の電位を示し、 V A ・ A B はそれぞれ、画素電極 1 7 A ・ 1 7 B の電位を示している。

【 0 0 4 3 】

この駆動方法では、図 4 に示されるように、走査信号線を順次選択し、データ信号線に供給する信号電位の極性を 1 水平走査期間 (1 H) ごとに反転させるとともに、各フレームにおける同一番目の水平走査期間に供給される信号電位の極性を 1 フレーム単位で反転させ、かつ同一水平走査期間においては隣接する 2 本のデータ信号線に逆極性の信号電位を供給する。

20

【 0 0 4 4 】

具体的には、連続するフレーム F 1 ・ F 2 において、 F 1 では、走査信号線を順次選択し、隣接する 2 本のデータ信号線の一方には、 1 番目の水平走査期間 (例えば、画素電極 1 7 a の書き込み期間含む) にプラス極性の信号電位を供給し、 2 番目の水平走査期間にマイナス極性の信号電位を供給し、上記 2 本のデータ信号線の他方には、 1 番目の水平走査期間にマイナス極性の信号電位を供給し、 2 番目の水平走査期間にプラス極性の信号電位を供給する。これにより、図 4 に示すように、 | V a | | V b | , | V c | | V d | となり、例えば、画素電極 1 7 a (プラス極性) を含む副画素は明副画素 (以下、「明」) 、画素電極 1 7 b (プラス極性) を含む副画素は暗副画素 (以下、「暗」) 、画素電極 1 7 c (マイナス極性) を含む副画素は「明」、画素電極 1 7 d (マイナス極性) を含む副画素は「暗」となり、全体としては、図 5 (a) のようになる。

30

【 0 0 4 5 】

また、 F 2 では、走査信号線を順次選択し、隣接する 2 本のデータ信号線の一方には、 1 番目の水平走査期間 (例えば、画素電極 1 7 a の書き込み期間含む) にマイナス極性の信号電位を供給し、 2 番目の水平走査期間にプラス極性の信号電位を供給し、上記 2 本のデータ信号線の他方には、 1 番目の水平走査期間にプラス極性の信号電位を供給し、 2 番目の水平走査期間にマイナス極性の信号電位を供給する。これにより、図 4 に示すように | V a | | V b | , | V c | | V d | となり、例えば、画素電極 1 7 a (マイナス極性) を含む副画素は「明」、画素電極 1 7 b (マイナス極性) を含む副画素は「暗」、画素電極 1 7 c (プラス極性) を含む副画素は「明」、画素電極 1 7 d (プラス極性) を含む副画素は「暗」となり、全体としては、図 5 (b) のようになる。

40

【 0 0 4 6 】

なお、図 1 ・ 3 では配向規制用構造物の記載を省略しているが、例えば M V A (マルチドメインパーティカルアライメント) 方式の液晶パネルでは、各画素電極に配向規制用のスリットが設けられ、カラーフィルタ基板に配向規制用のリブが設けられる。なお、配向規制用のリブに代えて、カラーフィルタ基板の共通電極に配向規制用のスリットを設けて

50

もよい。

【 0 0 4 7 】

次に、本液晶パネルの製造方法について説明する。液晶パネルの製造方法には、アクティブマトリクス基板製造工程と、カラーフィルタ基板製造工程と、両基板を貼り合わせて液晶を充填する組み立て工程とが含まれる。

【 0 0 4 8 】

まず、ガラス、プラスチックなどの基板上に、チタン、クロム、アルミニウム、モリブデン、タンタル、タングステン、銅などの金属膜、それらの合金膜、または、それらの積層膜（厚さ 1 0 0 0 ～ 3 0 0 0 ）をスパッタリング法により成膜し、その後、フォトリソグラフィ技術（Photo Engraving Process、以下、「PEP 技術」と称する）によりパターンニングを行い、走査信号線（トランジスタのゲート電極）、保持容量配線、および下層容量電極を形成する。

10

【 0 0 4 9 】

次いで、走査信号線などが形成された基板全体に、CVD（Chemical Vapor Deposition）法により窒化シリコンや酸化シリコンなどの無機絶縁膜（厚さ 4 0 0 0 程度）を成膜し、ゲート絶縁膜を形成する（成膜時の基板温度は、例えば 3 5 0 とする）。

【 0 0 5 0 】

続いて、ゲート絶縁膜上（基板全体）に、CVD 法により真性アモルファスシリコン膜（厚さ 1 0 0 0 ～ 3 0 0 0 ）と、リンがドーパされた n + アモルファスシリコン膜（厚さ 4 0 0 ～ 7 0 0 ）とを連続して成膜し、その後、PEP 技術によってパターンニングを行い、ゲート電極上に、真性アモルファスシリコン層と n + アモルファスシリコン層とからなるシリコン積層体を島状に形成する。

20

【 0 0 5 1 】

続いて、シリコン積層体が形成された基板全体に、チタン、クロム、アルミニウム、モリブデン、タンタル、タングステン、銅などの金属膜、それらの合金膜、または、それらの積層膜（厚さ 1 0 0 0 ～ 3 0 0 0 ）をスパッタリング法により成膜し、その後、PEP 技術によりパターンニングを行い、データ信号線、トランジスタのソース電極・ドレイン電極、およびドレイン引き出し電極を形成する（メタル層の形成）。

【 0 0 5 2 】

さらに、ソース電極およびドレイン電極をマスクとして、シリコン積層体を構成する n + アモルファスシリコン層をエッチング除去し、トランジスタのチャネルを形成する。ここで、半導体層は、上記のようにアモルファスシリコン膜により形成させてもよいが、ポリシリコン膜を成膜させてもよく、また、アモルファスシリコン膜およびポリシリコン膜にレーザアニール処理を行って結晶性を向上させてもよい。これにより、半導体層内の電子の移動速度が速くなり、トランジスタ（TFT）の特性を向上させることができる。

30

【 0 0 5 3 】

次いで、データ信号線などが形成された基板全体に、CVD 法により窒化シリコンや酸化シリコンなどの無機絶縁膜（厚さ 3 0 0 0 程度）を成膜して、層間絶縁膜を形成する（成膜時の基板温度は、例えば 2 5 0 とする）。

【 0 0 5 4 】

その後、PEP 技術により、層間絶縁膜あるいは層間絶縁膜とゲート絶縁膜をエッチング除去して、コンタクトホールを形成する。ここで、図 1・3 のコンタクトホール 1 1 a の形成箇所では層間絶縁膜が除去され、コンタクトホール 1 1 g の形成箇所では層間絶縁膜およびゲート絶縁膜が除去される。

40

【 0 0 5 5 】

続いて、コンタクトホールが形成された層間絶縁膜上の基板全体に、ITO（Indium Tin Oxide）、IZO（Indium Zinc Oxide）、酸化亜鉛、酸化スズなどからなる透明導電膜（厚さ 1 0 0 0 ～ 2 0 0 0 ）をスパッタリング法により成膜し、その後、PEP 技術によりパターンニングし、各画素電極を形成する。

【 0 0 5 6 】

50

最後に、画素電極上の基板全体に、ポリイミド樹脂を厚さ500 ~ 1000 で印刷し、その後、焼成して、回転布にて1方向にラビング処理を行って、配向膜を形成する。以上のようにして、アクティブマトリクス基板製造される。

【0057】

以下に、カラーフィルタ基板製造工程について説明する。

【0058】

まず、ガラス、プラスチックなどの基板上（基板全体）に、クロム薄膜、または黒色顔料を含有する樹脂を成膜した後にPEP技術によってパターンニングを行い、ブラックマトリクスを形成する。次いで、ブラックマトリクスの間隙に、顔料分散法などを用いて、赤、緑および青のカラーフィルタ層（厚さ2 μm程度）をパターン形成する。

10

【0059】

続いて、カラーフィルタ層上の基板全体に、ITO、IZO、酸化亜鉛、酸化スズなどからなる透明導電膜（厚さ1000程度）を成膜し、共通電極（com）を形成する。

【0060】

最後に、共通電極上の基板全体に、ポリイミド樹脂を厚さ500 ~ 1000 で印刷し、その後、焼成して、回転布にて1方向にラビング処理を行って、配向膜を形成する。上記のようにして、カラーフィルタ基板を製造することができる。

【0061】

以下に、組み立て工程について、説明する。

【0062】

まず、アクティブマトリクス基板およびカラーフィルタ基板の一方に、スクリーン印刷により、熱硬化性エポキシ樹脂などからなるシール材料を液晶注入口の部分に欠いた枠状パターンに塗布し、他方の基板に液晶層の厚さに相当する直径を持ち、プラスチックまたはシリカからなる球状のスペーサーを散布する。

20

【0063】

次いで、アクティブマトリクス基板とカラーフィルタ基板とを貼り合わせ、シール材料を硬化させる。

【0064】

最後に、アクティブマトリクス基板およびカラーフィルタ基板並びにシール材料で囲まれる空間に、減圧法により液晶材料を注入した後、液晶注入口にUV硬化樹脂を塗布し、UV照射によって液晶材料を封止することで液晶層を形成する。以上のようにして、液晶パネルが製造される。

30

【0065】

図1の液晶パネルでは、結合容量Cabを形成する下層容量電極87および画素電極17bの間に、層間絶縁膜25に加えて緻密性の高いゲート絶縁膜22が存在するため、結合容量形成部分の短絡発生を抑制することができる。なお、チャネル保護膜である層間絶縁膜25は、一般にゲート絶縁膜22よりも緻密性が低い（一般に、層間絶縁膜の成膜がゲート絶縁膜の成膜よりも低温下で行われることが一因である）ため、図31のように結合電極176と画素電極190bとが層間絶縁膜のみを介して重なる構成では両者が短絡し易くなる。

40

【0066】

また、図1の液晶パネルでは、下層容量電極87が画素電極17aに接続しているため、暗副画素に対応する画素電極17bの焼き付きも緩和することができる。

【0067】

さらに、図31のように結合電極176と画素電極190bとが層間絶縁膜のみを介して重なる構成では、結合電極176と画素電極190bとが近づき過ぎるため、結合電極176の仕上がり幅がばらついた場合における結合容量の値のばらつきが大きくなる。一方、図1の液晶パネルでは、下層容量電極87および画素電極17bが近づき過ぎないため、下層容量電極87の線幅がばらついた場合における結合容量の値のばらつきが抑えられる。

50

【 0 0 6 8 】

また、図 1 の液晶パネルでは、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 それぞれに窒化シリコン (S i N x) を用い、層間絶縁膜 2 5 をゲート絶縁膜 2 2 よりも薄く形成している。この点、結合容量の値を大きくするには、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 の厚みの和を小さくすることが望ましい。しかし、ゲート絶縁膜 2 2 の厚みは、トランジスタ特性に与える影響が大きく、結合容量の値を大きくするためにこの厚みを大きく変えることは好ましくない。一方、層間絶縁膜 2 5 (チャネル保護膜) の厚みはトランジスタ特性に与える影響が比較的小さい。そこで、トランジスタ特性を保ちつつ結合容量の値を大きくするためには、層間絶縁膜 2 5 の厚みを小さくする、例えば、層間絶縁膜 2 5 の厚みを、ゲート絶縁膜 2 2 の厚み以下とすることが好ましい。

10

【 0 0 6 9 】

図 3 に戻って、図 3 の層間絶縁膜 (無機層間絶縁膜) 2 5 上にこれよりも厚い有機層間絶縁膜 2 6 を設け、図 7 に示すように、チャネル保護膜を 2 層 (2 5 ・ 2 6) 構造とすることもできる。こうすれば、各種寄生容量の低減、配線同士の短絡防止、および平坦化による画素電極の裂け等の低減といった効果が得られる。この場合、図 6 ・ 7 に示すように、有機層間絶縁膜 2 6 については、下層容量電極 8 7 と重なる部分 K を割り貫いておくことがより好ましい。こうすれば、結合容量の値を十分に確保しながら、上記の効果を得ることができる。また、本構成では走査信号線および画素電極間の寄生容量やデータ信号線および画素電極間の寄生容量が低減されるため、図 6 ・ 7 のように、画素電極をデータ信号線や走査信号線に重ねて開口率を高めることができる。

20

【 0 0 7 0 】

図 7 の無機層間絶縁膜 2 5 、有機層間絶縁膜 2 6 およびコンタクトホール 1 1 a ・ 1 1 g は、例えば以下のようにして形成することができる。すなわち、トランジスタやデータ信号線を形成した後、S i H₄ ガスと N H₃ ガスと N₂ ガスとの混合ガスを用い、基板全面を覆うように、厚さ約 3 0 0 0 の S i N x からなる層間絶縁膜 2 5 (パッシベーション膜) を C V D にて形成する。その後、厚さ約 3 μ m のポジ型感光性アクリル樹脂からなる有機層間絶縁膜 2 6 をスピンコートやダイコートにて形成する。続いて、フォトリソグラフィを行って有機層間絶縁膜 2 6 の割り貫き部分および各種のコンタクト用パターンを形成し、さらに、パターンングされた有機層間絶縁膜 2 6 をマスクとし、C F₄ ガスと O₂ ガスとの混合ガスを用いて、層間絶縁膜 2 5 をドライエッチングする。具体的には、例えば、有機層間絶縁膜の割り貫き部分についてはフォトリソグラフィ工程でハーフ露光とすることで現像完了時に有機層間絶縁膜が薄く残膜するようにしておく一方、コンタクトホール部分については上記フォトリソグラフィ工程でフル露光とすることで現像完了時に有機層間絶縁膜が残らないようにしておく。ここで、C F₄ ガスと O₂ ガスとの混合ガスでドライエッチングを行えば、有機層間絶縁膜の割り貫き部分については (有機層間絶縁膜の) 残膜が除去され、コンタクトホール 1 1 a の部分については有機層間絶縁膜下の無機層間絶縁膜が除去され、コンタクトホール 1 1 g の部分については有機層間絶縁膜下の無機層間絶縁膜およびゲート絶縁膜が除去される。すなわち、コンタクトホール 1 1 a の部分では層間絶縁膜 2 5 が除去されてドレイン引き出し電極 2 7 の表面 (例えば、A 1 膜) が露出することでエッチングが止まり、コンタクトホール 1 1 g の部分では層間絶縁膜 2 5 およびゲート絶縁膜 2 2 が除去されて下層容量電極 8 7 の表面 (例えば、A 1 膜) が露出することでエッチングが止まる。なお、有機層間絶縁膜 2 6 は、例えば、S O G (スピンオンガラス) 材料からなる絶縁膜であってもよく、また、有機層間絶縁膜 2 6 に、アクリル樹脂、エポキシ樹脂、ポリイミド樹脂、ポリウレタン樹脂、ノボラック樹脂、およびシロキサン樹脂の少なくとも 1 つが含まれていてもよい。

30

40

【 0 0 7 1 】

図 1 の液晶パネルを図 8 のように変形することもできる。図 8 の液晶パネルでは、下層容量電極 8 7 および画素電極 1 7 b と重なるように上層容量電極 4 7 が設けられている。この上層容量電極 4 7 は、図 9 に示すように、ゲート絶縁膜 2 2 上 (ドレイン引き出し電極 2 7 と同層) に形成され、コンタクトホール 1 1 j を介して画素電極 1 7 b に接続され

50

ている。

【 0 0 7 2 】

図 8・9 の構成では、下層容量電極 8 7 および上層容量電極 4 7 がゲート絶縁膜 2 2 のみを介して重なり、この重なり部分に結合容量が形成されるため、結合容量 C_{ab} の値を十分に確保することができる。なお、上記のとおりゲート絶縁膜 2 2 は層間絶縁膜 2 5 よりも緻密性が高いため、図 3 1 のような構成と比較して、容量結合形成部分での短絡を抑制することができる。

【 0 0 7 3 】

また、平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置しているため、下層容量電極 8 7 や上層容量電極 4 7 のアライメントが行方向にずれても結合容量の値が変動しにくい（アライメントずれに強い）構成となっている。なお、下層容量電極 8 7 の両エッジの内側に上層容量電極 4 7 の両エッジが位置するように構成してもよい。

10

【 0 0 7 4 】

また、図 8 の構成では、層間絶縁膜 2 5 の厚さにほぼ関係なく結合容量 C_{ab} の値を決めることができるため、例えば図 1 0 のように、チャンネル保護膜として無機層間絶縁膜 2 5 および有機層間絶縁膜 2 6 を積層させる（チャンネル保護膜を厚く形成する）ような場合により好適といえる。

【 0 0 7 5 】

図 1 に示す液晶パネルを図 1 1 のように構成することもできる。すなわち、図 1 では記載を省略しているが、MVA の液晶パネルでは、図 1 1 に示すように、アクティブマトリクス基板の画素電極に配向規制用のスリット SL が設けられ、カラーフィルタ基板に配向規制用のリブ Li（線状突起）が設けられる。ここで、アクティブマトリクス基板の下層容量電極 8 7 をリブ Li 下に配置することで、開口率を高めることができる。もちろん、リブ Li のかわりに CF（カラーフィルタ）基板の共通電極にスリットを設けても構わない。

20

【 0 0 7 6 】

本液晶表示装置他の具体例を図 1 2 に示す。図 1 2 では、データ信号線 1 5 x および走査信号線 1 6 x の交差部近傍にトランジスタ 1 2 a が配され、トランジスタ 1 2 a のソース電極 8 はデータ信号線 1 5 x に接続され、トランジスタ 1 2 a のゲート電極を走査信号線 1 6 x が兼ね、トランジスタ 1 2 a のドレイン電極 9 はドレイン引き出し電極 2 7 に接続され、両信号線（1 5 x・1 6 x）で画される画素領域に、トランジスタ 1 2 a に近接する画素電極 1 7 a（第 1 画素電極）と、画素電極 1 7 b（第 2 画素電極）とが列方向に並べられている。

30

【 0 0 7 7 】

そして、コンタクトホール 1 1 j を介して画素電極 1 7 b に接続された上層容量電極 4 7 が、画素電極 1 7 a に重なるように延伸し、さらに、上層容量電極 4 7 および画素電極 1 7 a と重なるように下層容量電極 8 7 が設けられ、下層容量電極 8 7 と画素電極 1 7 a とが、コンタクトホール 1 1 g を介して接続されている。なお、上層容量電極 4 7 は、画素電極 1 7 a 下に、列方向に沿う 2 本のエッジを有するとともに、下層容量電極 8 7 も、画素電極 1 7 a 下に、列方向に沿う 2 本のエッジを有し、平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置している。

40

【 0 0 7 8 】

ここで、下層容量電極 8 7 は走査信号線 1 6 x と同層に形成され、上層容量電極 4 7 はデータ信号線 1 5 x と同層に形成され、下層容量電極 8 7、上層容量電極 4 7、および画素電極 1 7 a の重畳部分では、下層容量電極 8 7 と上層容量電極 4 7 との間にゲート絶縁膜が配されるとともに、上層容量電極 4 7 と画素電極 1 7 a との間に層間絶縁膜が配され、下層容量電極 8 7 と上層容量電極 4 7 との重なり部分に形成される第 1 結合容量と、上層容量電極 4 7 と画素電極 1 7 a との重なり部分に形成される第 2 結合容量とが並列化されている。

50

【 0 0 7 9 】

また、画素領域を横切るように保持容量配線 1 8 p が配され、保持容量配線 1 8 p は、ゲート絶縁膜と層間絶縁膜を介して画素電極 1 7 a および画素電極 1 7 b それぞれと重なっている。これにより、保持容量配線 1 8 p と画素電極 1 7 a との重なり部分に保持容量が形成され、保持容量配線 1 8 p と画素電極 1 7 b との重なり部分に保持容量が形成される。

【 0 0 8 0 】

図 1 3 は図 1 2 の X - Y 矢視断面図である。同図に示すように、アクティブマトリクス基板 3 では、ガラス基板 3 1 上に、保持容量配線 1 8 p および下層容量電極 8 7 が形成され、これらを覆うようにゲート絶縁膜 2 2 が形成されている。ゲート絶縁膜 2 2 の上層には上層容量電極 4 7 およびド레인引き出し電極 2 7 が形成されている。さらに、このメタル層を覆うように層間絶縁膜 2 5 が形成されている。層間絶縁膜 2 5 上には画素電極 1 7 a ・ 1 7 b が形成され、さらに、これら画素電極を覆うように配向膜 7 が形成されている。なお、コンタクトホール 1 1 j では、層間絶縁膜 2 5 が割り貫かれ、これによって、画素電極 1 7 b と上層容量電極 4 7 とが接続されている。また、コンタクトホール 1 1 g では、層間絶縁膜 2 5 およびゲート絶縁膜 2 2 が割り貫かれ、これによって、下層容量電極 8 7 と画素電極 1 7 a とが接続される。

【 0 0 8 1 】

ここで、下層容量電極 8 7 は、ゲート絶縁膜 2 2 を介して上層容量電極 4 7 と重なっており、両者 (8 7 ・ 4 7) この重なり部分に第 1 結合容量が形成される。さらに、上層容量電極 4 7 は、層間絶縁膜 2 5 を介して画素電極 1 7 a と重なっており、両者 (4 7 ・ 1 7 a) の重なり部分に第 2 結合容量が形成される。また、保持容量配線 1 8 p は、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 を介して画素電極 1 7 a と重なっており、両者 (1 8 p ・ 1 7 a) の重なり部分に保持容量が形成される。同様に、保持容量配線 1 8 p は、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 を介して画素電極 1 7 b と重なっており、両者 (1 8 p ・ 1 7 b) の重なり部分に保持容量が形成される。

【 0 0 8 2 】

本液晶パネルでは、基板の厚み方向に第 1 結合容量 (下層容量電極 8 7 および上層容量電極 4 7 の重なり部分の結合容量) および第 2 結合容量 (上層容量電極 4 7 および画素電極 1 7 a の重なり部分の結合容量) が形成されるとともにこれら第 1 および第 2 結合容量が並列化され、画素電極 1 7 a ・ 1 7 b を、並列化された第 1 および第 2 結合容量を介して接続することができる。したがって、結合容量形成部分での短絡を抑えながら、暗副画素に対応する画素電極の焼き付きを緩和することができるといった上記メリットに加え、結合容量の値を変えなく上層容量電極 4 7 の面積を小さくして開口率を高めたり、上層容量電極 4 7 の面積を変えなく (開口率を変えなく) 結合容量の値を大きくしたりすることができるという効果がある。

【 0 0 8 3 】

また、本液晶パネルでは、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 それぞれに窒化シリコン (S i N x) を用い、層間絶縁膜 2 5 をゲート絶縁膜 2 2 よりも薄く形成している。この点、ゲート絶縁膜 2 2 の厚みは、トランジスタ特性に与える影響が大きく、開口率を向上させる、あるいは結合容量の値を大きくするといった上記効果のためにこの厚みを大きく変えることは好ましくない。一方、層間絶縁膜 2 5 (チャネル保護膜) の厚みはトランジスタ特性に与える影響が比較的小さい。そこで、トランジスタ特性を保ちつつ上記効果を高めるためには、層間絶縁膜 2 5 の厚みを小さくすることが好ましく、本液晶パネルのように、層間絶縁膜 2 5 の厚みをゲート絶縁膜 2 2 の厚み以下とすることが好ましい。

【 0 0 8 4 】

また、本液晶パネルを平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置しているため、下層容量電極 8 7 や上層容量電極 4 7 のアライメントが行方向にずれても結合容量の値が変動しにくい (アライメントずれに強い) 構成となっている。なお、アライメントずれに強いという観点からは、下層容量電極 8 7 の両

エッジの内側に上層容量電極 4 7 の両エッジが位置するように構成することもできるが、図 1 2 のように、下層容量電極 8 7 および画素電極 1 7 a 双方と結合容量を形成する上層容量電極 4 7 の幅を広くすれば、開口率を向上させる、あるいは結合容量の値を大きくするといった上記効果を一層高めることができる。

【 0 0 8 5 】

ここで、図 1 2 ・ 1 3 において、画素電極 1 7 a と上層容量電極 4 7 とが短絡した（これにより画素電極 1 7 a ・ 1 7 b が短絡した）場合には、画素電極 1 7 b のうちコンタクトホール 1 1 j 内の部分をトリミング除去することで、上層容量電極 4 7 および画素電極 1 7 b の重なり部分の結合容量を残しながら上記短絡を修正することができる。これを考慮して、本構成では、上層容量電極 4 7 と画素電極 1 7 b の重なりをある程度確保しておくことが望ましい。

10

【 0 0 8 6 】

また、平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置しているため、下層容量電極 8 7 や上層容量電極 4 7 のアライメントが行方向にずれても結合容量の値が変動しにくい（アライメントずれに強い）構成となっている。なお、アライメントずれに強いという観点からは、下層容量電極 8 7 の両エッジの内側に上層容量電極 4 7 の両エッジが位置するように構成することもできるが、結合容量を大きくする点では前者（図 1 2 の構成）の方が望ましい。

【 0 0 8 7 】

図 1 の液晶パネルを図 1 4 のように変形することもできる。図 1 4 の液晶パネルでは、画素電極 1 7 b が行方向に視て V 字形状に形成されるとともに、画素電極 1 7 a がこの画素電極 1 7 b を取り囲むように構成されている。具体的には、画素電極 1 7 b は、行方向に対して 4 5 度をなす 2 つのエッジ E 1 ・ E 2 と、行方向に対して 3 1 5 度をなす 2 つのエッジ E 3 ・ E 4 を含んでおり、エッジ E 1 とこれに平行な画素電極 1 7 a のエッジとの間隙、エッジ E 2 とこれに平行な画素電極 1 7 a のエッジとの間隙、エッジ E 3 とこれに平行な画素電極 1 7 a のエッジとの間隙、およびエッジ E 4 とこれに平行な画素電極 1 7 a のエッジとの間隙それぞれが配向規制用のスリット S L 1 ~ S L 4 となっている。

20

【 0 0 8 8 】

ここで、ドレイン引き出し電極 2 7 が、コンタクトホール 1 1 a を介して画素電極 1 7 a に接続され、コンタクトホール 1 1 g を介して画素電極 1 7 a に接続する下層容量電極 8 7 が、スリット S L 3 下をくぐるように延伸し、画素電極 1 7 b と重なっている。この構成では、下層容量電極 8 7 と画素電極 1 7 b との重なり部分に結合容量が形成される。

30

【 0 0 8 9 】

また、画素領域を横切るように保持容量配線 1 8 p が配され、保持容量配線 1 8 p は、ゲート絶縁膜と層間絶縁膜を介して画素電極 1 7 a および画素電極 1 7 b それぞれと重なっている。これにより、保持容量配線 1 8 p と画素電極 1 7 a との重なり部分に保持容量が形成され、保持容量配線 1 8 p と画素電極 1 7 b との重なり部分に保持容量が形成される。

【 0 0 9 0 】

図 1 4 の液晶パネルを図 1 5 のように変形することもできる。すなわち、平面的に視たときに、保持容量配線 1 8 p と下層容量電極 8 7 とを短絡しない程度に近接させ、保持容量配線 1 8 p および下層容量電極 8 7 それぞれと重なる修正用電極 4 4 を、データ信号線 1 5 x と同層に形成する。図 1 5 の構成では、トランジスタ 1 2 a に欠陥（例えば、ソース・ドレイン短絡）が生じたときに、ドレイン引き出し電極 2 7 を切断し、下層容量電極 8 7 および修正用電極 4 4 をメルト接続するとともに、下層容量電極 8 7 および保持容量配線 1 8 p をメルト接続することで、画素電極 1 7 a を保持容量配線 1 8 p に接続することができる（図 1 6 参照）。これにより、画素電極 1 7 a ・ 1 7 b を黒点とすることができる。

40

【 0 0 9 1 】

図 1 4 の液晶パネルを図 1 7 のように変形することもできる。図 1 7 の液晶パネルでは

50

、下層容量電極 8 7 および画素電極 1 7 b と重なるように上層容量電極 4 7 が設けられている。この上層容量電極 4 7 は、ゲート絶縁膜 2 2 上（ドレイン引き出し電極 2 7 と同層）に形成され、コンタクトホール 1 1 j を介して画素電極 1 7 b に接続されている。

【 0 0 9 2 】

図 1 7 の構成では、下層容量電極 8 7 および上層容量電極 4 7 がゲート絶縁膜 2 2 のみを介して重なり、この重なり部分に結合容量が形成されるため、結合容量の値を十分に確保することができる。なお、ゲート絶縁膜 2 2 は層間絶縁膜 2 5 よりも緻密性が高いため、従来よりも容量結合形成部分での短絡発生を抑制することができる。

【 0 0 9 3 】

また、平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置しているため、下層容量電極 8 7 や上層容量電極 4 7 のアライメントが行方向にずれても結合容量の値が変動しにくい（アライメントずれに強い）構成となっている。なお、下層容量電極 8 7 の両エッジの内側に上層容量電極 4 7 の両エッジが位置するように構成してもよい。

【 0 0 9 4 】

また、図 1 7 の構成では、層間絶縁膜の厚さにほぼ関係なく結合容量の値を決めることができるため、チャンネル保護膜を厚く形成するような場合により好適といえる。

【 0 0 9 5 】

図 1 2 の液晶パネルを図 1 8 のように変形することもできる。図 1 8 の液晶パネルでは、画素電極 1 7 a が行方向に視て三角形形状に形成されるとともに、画素電極 1 7 b がこの画素電極 1 7 a を取り囲むように構成されている。具体的には、画素電極 1 7 a は、行方向に対して 4 5 度をなすエッジ E 1 と、行方向に対して 3 1 5 度をなすエッジ E 2 とを含んでおり、エッジ E 1 とこれに平行な画素電極 1 7 b のエッジとの間隙、およびエッジ E 2 とこれに平行な画素電極 1 7 b のエッジとの間隙それぞれが、配向規制用のスリット S L 1 ・ S L 2 となっている。

【 0 0 9 6 】

ここで、ドレイン電極 9 から引き出されたドレイン引き出し配線 5 7 が、コンタクトホール 1 1 a を介して画素電極 1 7 a に接続され、コンタクトホール 1 1 j を介して画素電極 1 7 b に接続する上層容量電極 4 7 が、スリット S L 2 下をくぐるように延伸し、さらに、上層容量電極 4 7 および画素電極 1 7 a と重なるように下層容量電極 8 7 が設けられ、下層容量電極 8 7 はコンタクトホール 1 1 g を介して画素電極 1 7 a に接続されている。なお、上層容量電極 4 7 は、画素電極 1 7 a 下に、行方向に対して 4 5 度をなす 2 本のエッジを有するとともに、下層容量電極 8 7 も、画素電極 1 7 a 下に、行方向に対して 4 5 度をなす 2 本のエッジを有し、平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置している。

【 0 0 9 7 】

また、保持容量配線 1 8 p からは、画素電極 1 7 a の外周と重なる環状の保持容量延伸部 1 8 p x が延伸しており、この保持容量延伸部 1 8 p x が、ゲート絶縁膜および層間絶縁膜を介して画素電極 1 7 a および画素電極 1 7 b それぞれと重なっている。これにより、保持容量延伸部 1 8 p x と画素電極 1 7 a との重なり部分に保持容量が形成され、保持容量延伸部 1 8 p x と画素電極 1 7 b との重なり部分に保持容量が形成される。図 1 8 のように、保持容量延伸部 1 8 p x を画素電極 1 7 a の外周に重ねることで、保持容量を確保しながら開口率を高め、さらに配向規制力を高めることができる。

【 0 0 9 8 】

本液晶パネルは図 1 9 のように構成することもできる。図 1 9 の液晶パネルでは、データ信号線 1 5 x および走査信号線 1 6 x の交差部近傍にトランジスタ 1 2 a が配され、トランジスタ 1 2 a のソース電極 8 はデータ信号線 1 5 x に接続され、トランジスタ 1 2 a のゲート電極を走査信号線 1 6 x が兼ね、トランジスタ 1 2 a のドレイン電極 9 はドレイン引き出し電極 2 7 に接続され、両信号線（ 1 5 x ・ 1 6 x ）で画される画素領域に、トランジスタ 1 2 a に近接する画素電極 1 7 a u と、画素電極 1 7 b と、画素電極 1 7 a u

10

20

30

40

50

と同一形状を有する画素電極 17 a v とが設けられている。画素電極 17 a u は、行方向に対して 315 度をなすエッジ E 1 と行方向に対して 45 度をなすエッジ E 2 を脚とし、列方向に沿う底辺を有する等脚台形形状であり、画素電極 17 a v は、行方向に対して 45 度をなすエッジ E 3 と行方向に対して 315 度をなすエッジ E 4 を脚とし、列方向に沿う底辺を有する等脚台形形状である。これら画素電極 17 a u ・ 17 a v は、画素電極 17 a u を、画素領域中央を中心として 180 度回転させると画素電極 17 a v に一致するように配され、画素電極 17 b は、画素電極 17 a u ・ 17 a v と嵌めあうような Z 字形状を有している。そして、画素電極 17 a u のエッジ E 1 とこれに平行な画素電極 17 b のエッジとの間隙、画素電極 17 a u のエッジ E 2 とこれに平行な画素電極 17 b のエッジとの間隙、画素電極 17 a v のエッジ E 3 とこれに平行な画素電極 17 b のエッジとの間隙、および画素電極 17 a v のエッジ E 4 とこれに平行な画素電極 17 b のエッジとの間隙それぞれが、配向規制用のスリット S L 1 ~ S L 4 となっている。

10

20

30

40

50

【0099】

ここで、ドレイン引き出し電極 27 が、コンタクトホール 11 a を介して画素電極 17 a u に接続され、コンタクトホール 11 u を介して画素電極 17 a u に接続する、走査信号線 16 x と同層に形成された下層容量電極 87 が、列方向に延伸してスリット S L 2 下をくぐり、ついで画素電極 17 b 下で 90 度向きを変えて画素電極 17 a v 下に至っており、この下層容量電極 87 の端部と画素電極 17 a v とがコンタクトホール 11 v を介して接続されている。さらに、ゲート絶縁膜上（データ信号線 15 x と同層）に、下層容量電極 87 および画素電極 17 b と重なるような上層容量電極 47 が形成され、この上層容量電極 47 はコンタクトホール 11 j を介して画素電極 17 b に接続されている。なお、上層容量電極 47 は、画素電極 17 b 下に、列方向に沿う 2 本のエッジを有するとともに、下層容量電極 87 も、画素電極 17 b 下に、列方向に沿う 2 本のエッジを有し、平面的に視ると、上層容量電極 47 の両エッジの内側に下層容量電極 87 の両エッジが位置している。

【0100】

図 19 の構成では、下層容量電極 87 および上層容量電極 47 がゲート絶縁膜 22 のみを介して重なり、この重なり部分に結合容量が形成されるため、結合容量の値を十分に確保することができる。なお、ゲート絶縁膜 22 は層間絶縁膜 25 よりも緻密性が高いため、従来よりも容量結合形成部分での短絡発生を抑制することができる。

【0101】

また、平面的に視ると、上層容量電極 47 の両エッジの内側に下層容量電極 87 の両エッジが位置しているため、下層容量電極 87 や上層容量電極 47 のアライメントが行方向にずれても結合容量の値が変動しにくい（アライメントずれに強い）構成となっている。なお、下層容量電極 87 の両エッジの内側に上層容量電極 47 の両エッジが位置するように構成してもよい。

【0102】

また、図 19 の構成では、層間絶縁膜の厚さにほぼ関係なく結合容量の値を決めることができるため、チャネル保護膜を厚く形成する（チャネル保護膜に有機層間絶縁膜を含む）ような場合により好適といえる。

【0103】

また、保持容量配線 18 p からは、画素領域の外周と重なる環状の保持容量延伸部 18 p x が延伸しており、この保持容量延伸部 18 p x が、ゲート絶縁膜および層間絶縁膜を介して画素電極 17 a および画素電極 17 b それぞれと重なっている。これにより、保持容量延伸部 18 p x と画素電極 17 a との重なり部分に保持容量が形成され、保持容量延伸部 18 p x と画素電極 17 b との重なり部分に保持容量が形成される。図 19 のように、保持容量延伸部 18 p x を画素領域の外周に重ねることで、保持容量を確保しながら、電氣的にフローティングとなる画素電極 17 b の焼き付きを抑制することができる。

【0104】

図 19 の液晶パネルを図 20 のように変形することもできる。すなわち、保持容量延伸

部 18 p x を、画素電極 17 b の外周に重ねるとともに、下層容量電極 87 を行方向に延伸させる。図 20 では、コンタクトホール 11 u を介して画素電極 17 a u に接続する下層容量電極 87 が画素中央を行方向に延伸し、まずスリット S L 2 下をくぐって画素電極 17 b 下に達し、さらにスリット S L 3 をくぐって画素電極 17 a v 下に至っており、この下層容量電極 87 の端部と画素電極 17 a v とがコンタクトホール 11 v を介して接続されている。さらに、下層容量電極 87 および画素電極 17 b と重なるように上層容量電極 47 が設けられ、上層容量電極 47 はコンタクトホール 11 j を介して画素電極 17 b に接続されている。図 20 のように、保持容量延伸部 18 p x を画素電極 17 b の外周に重ねることで、保持容量を確保しながら開口率を高め、さらに配向規制力を高めることができる。また、電氣的にフローティングとなる画素電極 17 b の焼き付き抑制効果もある。

10

【0105】

図 19 の液晶パネルを図 21 のように変形することもできる。図 21 では、コンタクトホール 11 u を介して画素電極 17 a u に接続する、走査信号線 16 x と同層に形成された下層容量電極 87 が、行方向に延伸し、画素電極 17 b 下で二手に分かれる。その一方は、カラーフィルタ基板に形成されるリブ L i の下を這うように、平面的に視て画素電極 17 b のエッジ E 2 および E 3 間を行方向に対して 315 度をなすように延伸し、他方は、スリット S L 3 をくぐって画素電極 17 a v 下に至り、この他方の端部と画素電極 17 a v とがコンタクトホール 11 v を介して接続される。さらに、データ信号線 15 x と同層（ゲート絶縁膜上）に、下層容量電極 87 のうち行方向に対して 315 度をなすように延伸している部分、および画素電極 17 b に重なるように上層容量電極 47 が形成されており、この上層容量電極 47 がコンタクトホール 11 j を介して画素電極 17 b に接続されている。

20

【0106】

また、画素領域を横切るように保持容量配線 18 p が配され、保持容量配線 18 p および画素電極 17 b と重なるように保持容量電極 67 b が設けられ、保持容量配線 18 p および画素電極 17 a v と重なるように保持容量電極 67 a v が設けられている。なお、保持容量電極 67 b ・ 67 a v はともにデータ信号線 15 x と同層に形成されており、画素電極 17 b と保持容量電極 67 b とがコンタクトホール 11 i を介して接続され、画素電極 17 a v と保持容量電極 67 a v とがコンタクトホール 11 v を介して接続されている。

30

【0107】

図 21 のように、下層容量電極 87 がリブ L i 下を這うような構成とすることで、開口率の向上と配向規制力の向上を図ることができる。もちろん、リブ L i のかわりに C F 基板の共通電極にスリットを設けても構わない。また、保持容量電極 67 b ・ 67 a v を設けることで、保持容量配線 18 p と画素電極 17 a u ・ 17 a v との間の保持容量、並びに保持容量配線 18 p と画素電極 17 b との間の保持容量を大きくすることができる。

【0108】

本液晶パネルの他の構成を図 27 に示し、図 27 の矢視断面図を図 28 に示す。図 27 に示す液晶パネルのアクティブマトリクス基板は、走査信号線 16 x に接続されたトランジスタ 12 a ・ 12 b と、走査信号線 16 x の次段となる走査信号線 16 y に接続されたトランジスタ 112 とを備え、データ信号線 15 x および走査信号線 16 x で画された画素領域に、画素電極 17 a u ・ 17 a v ・ 17 b と、データ信号線 15 x と同層に形成された、保持容量電極 67 b ・ 67 a v および上層容量電極 87 ・ 97 並びに連結配線 57 と、走査信号線 16 x と同層に形成された下層容量電極 77 とを備える。画素電極 17 a u ・ 17 a v ・ 17 b の形状および配置は図 21 と同一である。また、画素電極 17 a u と画素電極 17 a v とが、コンタクトホール 11 u ・ 11 v および連結配線 57 を介して接続され、保持容量電極 67 b はコンタクトホール 11 i を介して画素電極 17 b に接続され、保持容量電極 67 a v はコンタクトホール 11 j を介して画素電極 17 a v に接続され、下層容量電極 77 は、コンタクトホール 11 f を介して画素電極 17 b に接続され

40

50

ている。

【0109】

なお、トランジスタ12a・12bの共通ソース電極8はデータ信号線15xに接続され、トランジスタ12aのドレイン電極9aはコンタクトホール11aを介して画素電極17auに接続され、トランジスタ12bのドレイン電極9bはコンタクトホール11bを介して画素電極17bに接続されている。また、トランジスタ112のソース電極108は保持容量電極67avに繋がり（同層にて接続され）、トランジスタ112のドレイン電極109は上層容量電極87に繋がり（同層にて接続され）、上層容量電極87は上層容量電極97に繋がって（同層にて接続されて）いる。

【0110】

ここで、図27・28に示すように、保持容量電極67bは、ゲート絶縁膜22を介して保持容量配線18pと重なり、保持容量電極67avは、ゲート絶縁膜22を介して保持容量配線18pと重なり、上層容量電極97は、ゲート絶縁膜22を介して保持容量配線18pと重なるとともに、チャネル保護膜（無機層間絶縁膜25とこれよりも厚い有機層間絶縁膜26の積層膜）を介して画素電極17bと重なり、上層容量電極87は、チャネル保護膜（無機層間絶縁膜25とこれよりも厚い有機層間絶縁膜26の積層膜）を介して画素電極17bと重なり、下層容量電極77は、ゲート絶縁膜22を介して上層容量電極87と重なっている。ここでは、保持容量電極67avと保持容量配線18pとの重なり部分に画素電極17avおよび保持容量配線18p間の保持容量が形成され、保持容量電極67bと保持容量配線18pとの重なり部分に画素電極17bおよび保持容量配線18p間の保持容量が形成され、下層容量電極77および上層容量電極87の重なり部分に画素電極17au・17avおよび画素電極17b間の結合容量の大半が形成され、この結合容量の残りが、上層容量電極87および画素電極17bの重なり部分と、上層容量電極97および画素電極17bの重なり部分とに形成される。

【0111】

図27の液晶パネルを駆動すると、走査信号線16xの走査時に画素電極17au・17av・17bに同一のデータ信号電位が書き込まれるが、走査信号線16yの（次段の）走査時に、画素電極17av・17auと画素電極17bとが上記結合容量を介して接続される。これにより、中間調表示時には、画素電極17au・17avによる暗副画素と、画素電極17bによる明副画素とが形成される。

【0112】

図27では、下層容量電極77および上層容量電極87が画素電極17bと重なっているがこれに限定されない。例えば図29およびその矢視断面図である図30に示すように、下層容量電極77および上層容量電極87が画素電極17avと重なっていてもよい。この場合、下層容量電極77と上層容量電極87とがゲート絶縁膜22を介して重なっており、これらの重なり部分に、画素電極17au・17avおよび画素電極17b間の結合容量が形成される。

【0113】

本実施の形態では、以下のようにして、本液晶表示ユニットおよび液晶表示装置を構成する。すなわち、本液晶パネルの両面に、2枚の偏光板A・Bを、偏光板Aの偏光軸と偏光板Bの偏光軸とが互いに直交するように貼り付ける。なお、偏光板には必要に応じて、光学補償シート等を積層してもよい。次に、図22(a)に示すように、ドライバ（ゲートドライバ202、ソースドライバ201）を接続する。ここでは、一例として、ドライバをTCP方式による接続について説明する。まず、液晶パネルの端子部にACFを仮圧着する。ついで、ドライバが乗せられたTCPをキャリアテープから打ち抜き、パネル端子電極に位置合わせし、加熱、本圧着を行う。その後、ドライバTCP同士を連結するための回路基板209（PWB）とTCPの入力端子とをACFで接続する。これにより、液晶表示ユニット200が完成する。その後、図22(b)に示すように、液晶表示ユニットの各ドライバ（201・202）に、回路基板201を介して表示制御回路209を接続し、照明装置（バックライトユニット）204と一体化することで、液晶表示装置2

10

20

30

40

50

10となる。

【0114】

図23は、本液晶表示装置の構成を示すブロック図である。同図に示されるように、本液晶表示装置は、表示部（液晶パネル）と、ソースドライバ（SD）と、ゲートドライバ（GD）と、表示制御回路とを備えている。ソースドライバはデータ信号線を駆動し、ゲートドライバは走査信号線を駆動し、表示制御回路は、ソースドライバおよびゲートドライバを制御する。

【0115】

表示制御回路は、外部の信号源（例えばチューナー）から、表示すべき画像を表すデジタルビデオ信号Dvと、当該デジタルビデオ信号Dvに対応する水平同期信号HSYおよび垂直同期信号VSYと、表示動作を制御するための制御信号Dcとを受け取る。また、表示制御回路は、受け取ったこれらの信号Dv, HSY, VSY, Dcに基づき、そのデジタルビデオ信号Dvの表す画像を表示部に表示させるための信号として、データスタートパルス信号SSPと、データクロック信号SCKと、表示すべき画像を表すデジタル画像信号DA（ビデオ信号Dvに対応する信号）と、ゲートスタートパルス信号GSPと、ゲートクロック信号GCKと、ゲートドライバ出力制御信号（走査信号出力制御信号）GOEとを生成し、これらを出力する。

10

【0116】

より詳しくは、ビデオ信号Dvを内部メモリで必要に応じてタイミング調整等を行った後に、デジタル画像信号DAとして表示制御回路から出力し、そのデジタル画像信号DAの表す画像の各画素に対応するパルスからなる信号としてデータクロック信号SCKを生成し、水平同期信号HSYに基づき1水平走査期間毎に所定期間だけハイレベル（Hレベル）となる信号としてデータスタートパルス信号SSPを生成し、垂直同期信号VSYに基づき1フレーム期間（1垂直走査期間）毎に所定期間だけHレベルとなる信号としてゲートスタートパルス信号GSPを生成し、水平同期信号HSYに基づきゲートクロック信号GCKを生成し、水平同期信号HSYおよび制御信号Dcに基づきゲートドライバ出力制御信号GOEを生成する。

20

【0117】

上記のようにして表示制御回路において生成された信号のうち、デジタル画像信号DA、信号電位（データ信号電位）の極性を制御する極性反転信号POL、データスタートパルス信号SSP、およびデータクロック信号SCKは、ソースドライバに入力され、ゲートスタートパルス信号GSPとゲートクロック信号GCKとゲートドライバ出力制御信号GOEとは、ゲートドライバに入力される。

30

【0118】

ソースドライバは、デジタル画像信号DA、データクロック信号SCK、データスタートパルス信号SSP、および極性反転信号POLに基づき、デジタル画像信号DAの表す画像の各走査信号線における画素値に相当するアナログ電位（信号電位）を1水平走査期間毎に順次生成し、これらのデータ信号をデータ信号線に出力する。

【0119】

ゲートドライバは、ゲートスタートパルス信号GSPおよびゲートクロック信号GCKと、ゲートドライバ出力制御信号GOEとに基づき、ゲートオンパルス信号を生成し、これらを走査信号線に出力し、これによって走査信号線を選択的に駆動する。

40

【0120】

上記のようにソースドライバおよびゲートドライバにより表示部（液晶パネル）のデータ信号線および走査信号線が駆動されることで、選択された走査信号線に接続されたトランジスタ（TFT）を介して、データ信号線から画素電極に信号電位が書き込まれる。これにより各副画素の液晶層に電圧が印加され、これによってバックライトからの光の透過量が制御され、デジタルビデオ信号Dvの示す画像が各副画素に表示される。

【0121】

次に、本液晶表示装置をテレビジョン受信機に適用するときの一構成例について説明す

50

る。図 2 4 は、テレビジョン受信機用の液晶表示装置 8 0 0 の構成を示すブロック図である。液晶表示装置 8 0 0 は、液晶表示ユニット 8 4 と、Y / C 分離回路 8 0 と、ビデオクロマ回路 8 1 と、A / D コンバータ 8 2 と、液晶コントローラ 8 3 と、バックライト駆動回路 8 5 と、バックライト 8 6 と、マイコン（マイクロコンピュータ）8 7 と、階調回路 8 8 とを備えている。なお、液晶表示ユニット 8 4 は、液晶パネルと、これを駆動するためのソースドライバおよびゲートドライバとで構成される。

【 0 1 2 2 】

上記構成の液晶表示装置 8 0 0 では、まず、テレビジョン信号としての複合カラー映像信号 S c v が外部から Y / C 分離回路 8 0 に入力され、そこで輝度信号と色信号に分離される。これらの輝度信号と色信号は、ビデオクロマ回路 8 1 にて光の 3 原色に対応するアナログ R G B 信号に変換され、さらに、このアナログ R G B 信号は A / D コンバータ 8 2 により、デジタル R G B 信号に変換される。このデジタル R G B 信号は液晶コントローラ 8 3 に入力される。また、Y / C 分離回路 8 0 では、外部から入力された複合カラー映像信号 S c v から水平および垂直同期信号も取り出され、これらの同期信号もマイコン 8 7 を介して液晶コントローラ 8 3 に入力される。

【 0 1 2 3 】

液晶表示ユニット 8 4 には、液晶コントローラ 8 3 からデジタル R G B 信号が、上記同期信号に基づくタイミング信号と共に所定のタイミングで入力される。また、階調回路 8 8 では、カラー表示の 3 原色 R , G , B それぞれの階調電位が生成され、それらの階調電位も液晶表示ユニット 8 4 に供給される。液晶表示ユニット 8 4 では、これらの R G B 信号、タイミング信号および階調電位に基づき内部のソースドライバやゲートドライバ等により駆動用信号（データ信号 = 信号電位、走査信号等）が生成され、それらの駆動用信号に基づき、内部の液晶パネルにカラー画像が表示される。なお、この液晶表示ユニット 8 4 によって画像を表示するには、液晶表示ユニット内の液晶パネルの後方から光を照射する必要がある。この液晶表示装置 8 0 0 では、マイコン 8 7 の制御の下にバックライト駆動回路 8 5 がバックライト 8 6 を駆動することにより、液晶パネルの裏面に光が照射される。上記の処理を含め、システム全体の制御はマイコン 8 7 が行う。なお、外部から入力される映像信号（複合カラー映像信号）としては、テレビジョン放送に基づく映像信号のみならず、カメラにより撮像された映像信号や、インターネット回線を介して供給される映像信号なども使用可能であり、この液晶表示装置 8 0 0 では、様々な映像信号に基づいた画像表示が可能である。

【 0 1 2 4 】

液晶表示装置 8 0 0 でテレビジョン放送に基づく画像を表示する場合には、図 2 5 に示すように、液晶表示装置 8 0 0 にチューナー部 9 0 が接続され、これによって本テレビジョン受信機 6 0 1 が構成される。このチューナー部 9 0 は、アンテナ（不図示）で受信した受信波（高周波信号）の中から受信すべきチャンネルの信号を抜き出して中間周波信号に変換し、この中間周波数信号を検波することによってテレビジョン信号としての複合カラー映像信号 S c v を取り出す。この複合カラー映像信号 S c v は、既述のように液晶表示装置 8 0 0 に入力され、この複合カラー映像信号 S c v に基づく画像が該液晶表示装置 8 0 0 によって表示される。

【 0 1 2 5 】

図 2 6 は、本テレビジョン受信機の一構成例を示す分解斜視図である。同図に示すように、本テレビジョン受信機 6 0 1 は、その構成要素として、液晶表示装置 8 0 0 の他に第 1 筐体 8 0 1 および第 2 筐体 8 0 6 を有しており、液晶表示装置 8 0 0 を第 1 筐体 8 0 1 と第 2 筐体 8 0 6 とで包み込むようにして挟持した構成となっている。第 1 筐体 8 0 1 には、液晶表示装置 8 0 0 で表示される画像を透過させる開口部 8 0 1 a が形成されている。また、第 2 筐体 8 0 6 は、液晶表示装置 8 0 0 の背面側を覆うものであり、当該表示装置 8 0 0 を操作するための操作用回路 8 0 5 が設けられると共に、下方に支持用部材 8 0 8 が取り付けられている。

【 0 1 2 6 】

本発明は上記の実施の形態に限定されるものではなく、上記実施の形態を技術常識に基づいて適宜変更したものやそれらを組み合わせて得られるものも本発明の実施の形態に含まれる。

【産業上の利用可能性】

【0127】

本発明のアクティブマトリクス基板およびこれを備えた液晶パネルは、例えば液晶テレビに好適である。

【符号の説明】

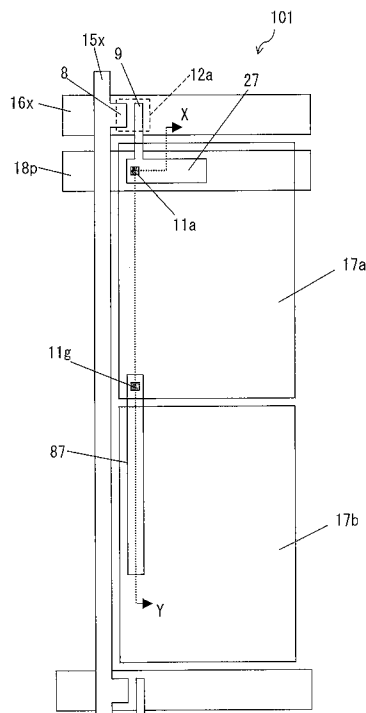
【0128】

- 101 ~ 104 画素
- 12a トランジスタ
- 15x データ信号線
- 16x 走査信号線
- 17a 画素電極（第1画素電極）
- 17b 画素電極（第2画素電極）
- 18p 保持容量配線
- 22 ゲート絶縁膜
- 25 層間絶縁膜
- 47 上層容量電極（第2容量電極）
- 87 下層容量電極（第1容量電極）
- 84 液晶表示ユニット
- 601 テレビジョン受像機
- 800 液晶表示装置

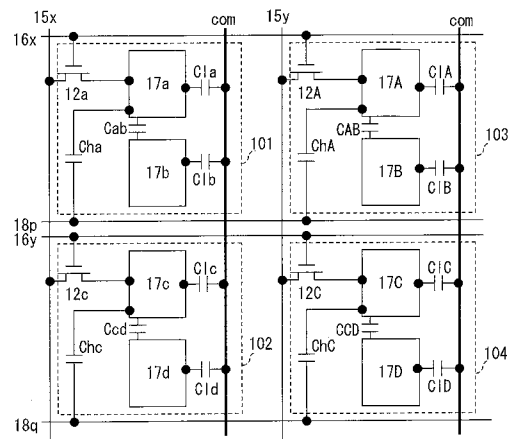
10

20

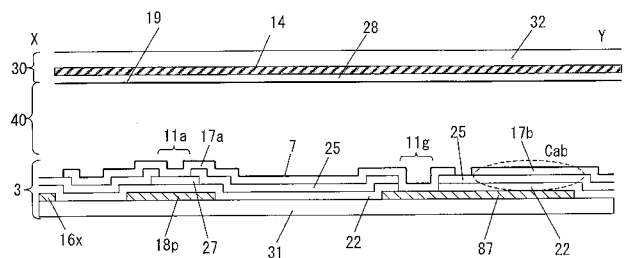
【図1】



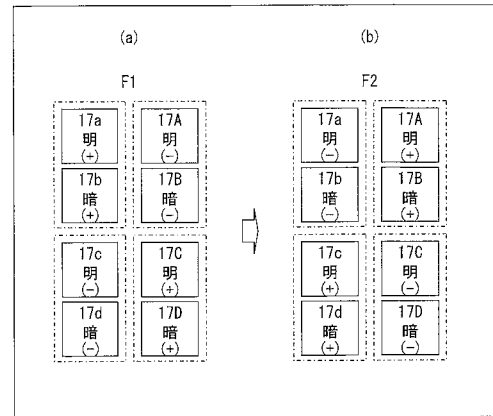
【図2】



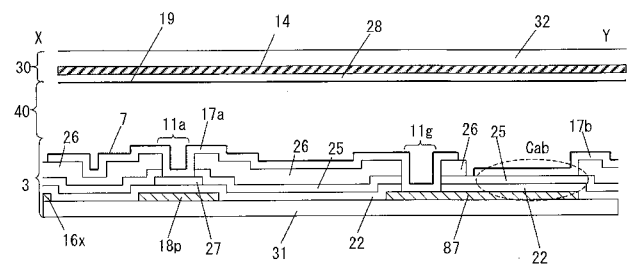
【図3】



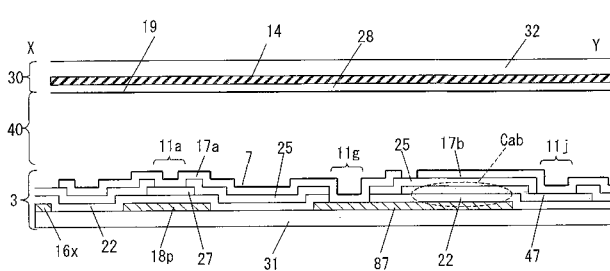
【 図 5 】



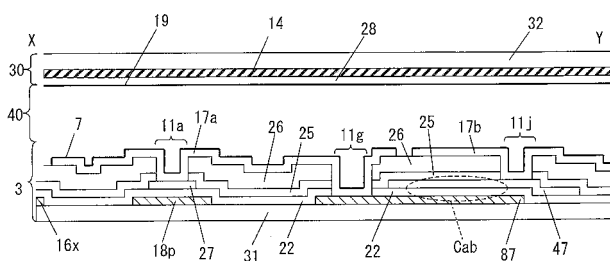
【 図 7 】



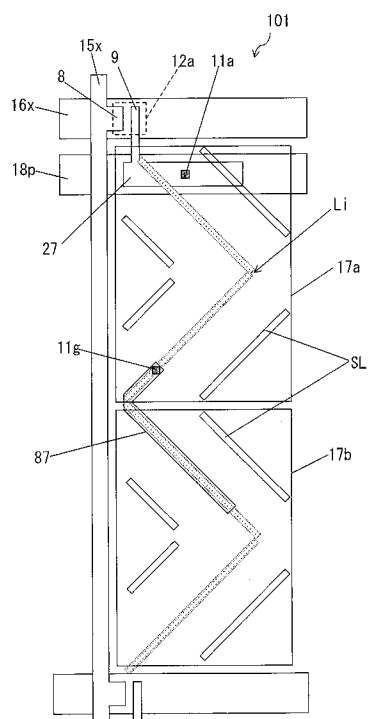
【 図 9 】



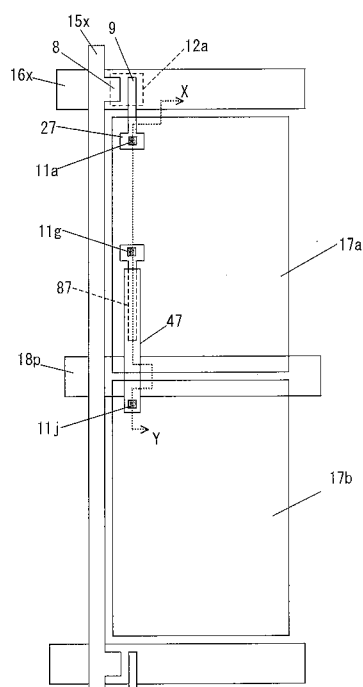
【 図 1 0 】



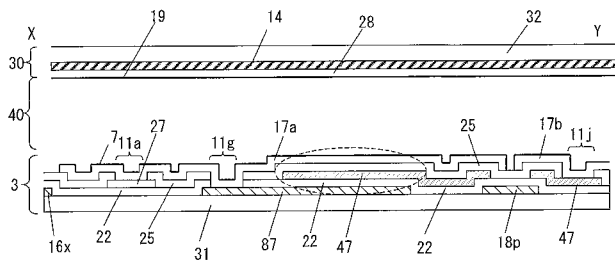
【 図 1 1 】



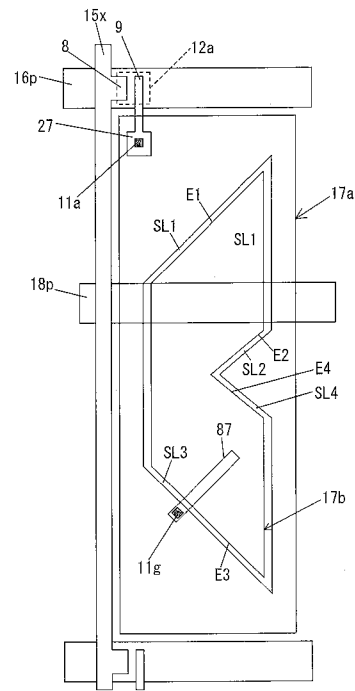
【 図 1 2 】



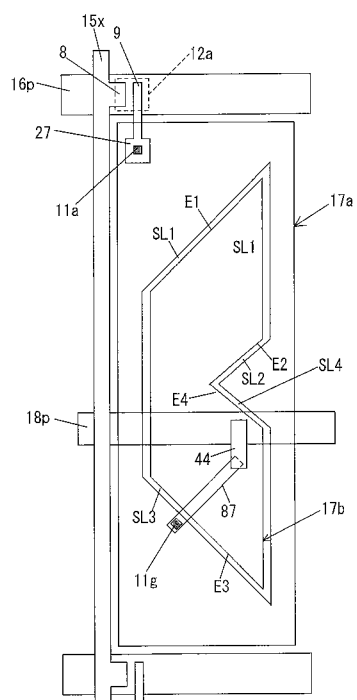
【図 13】



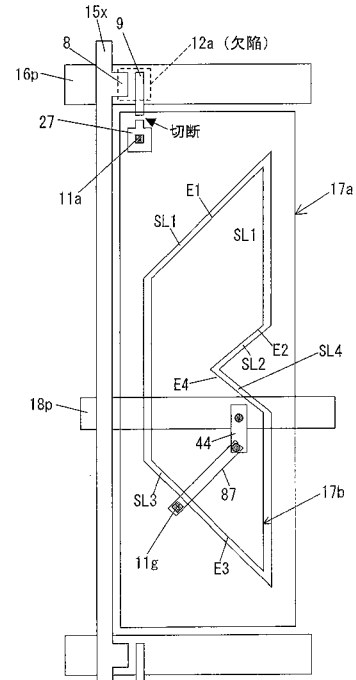
【図 14】



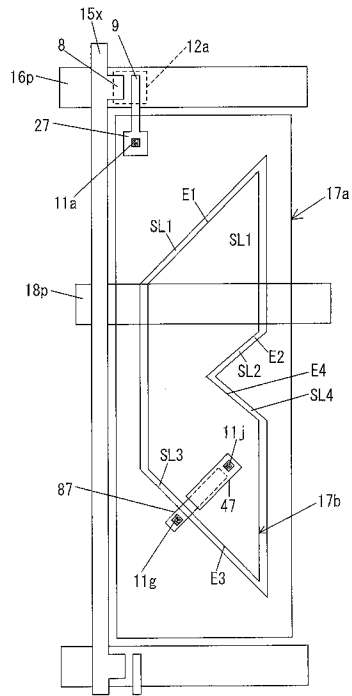
【図 15】



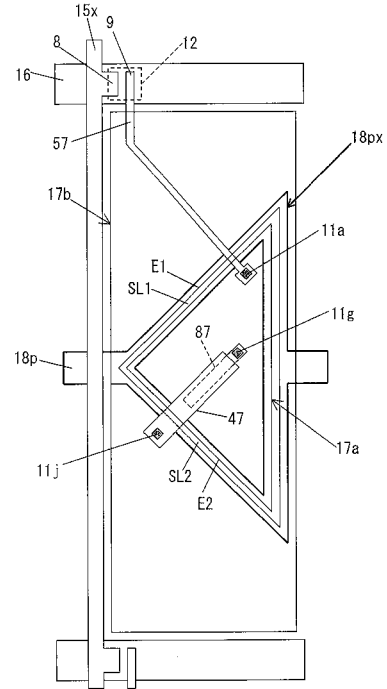
【図 16】



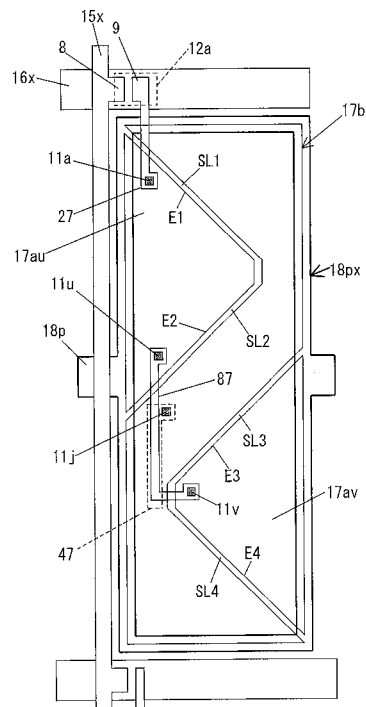
【図 17】



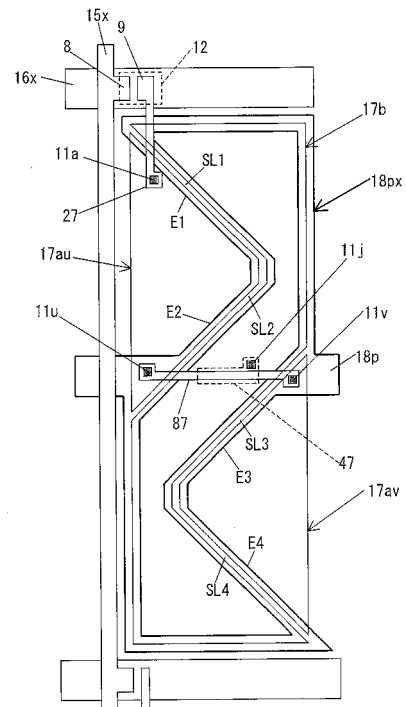
【図 18】



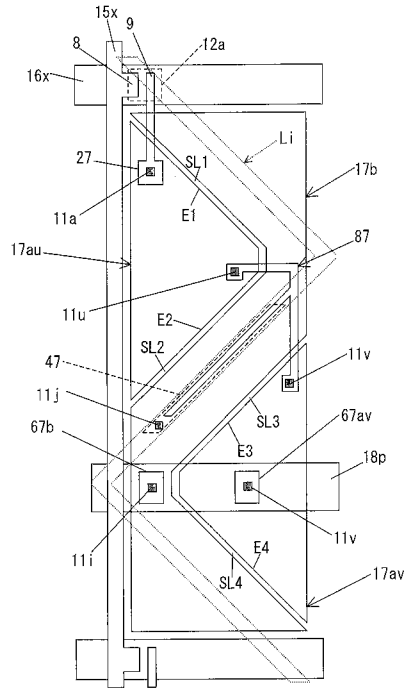
【図 19】



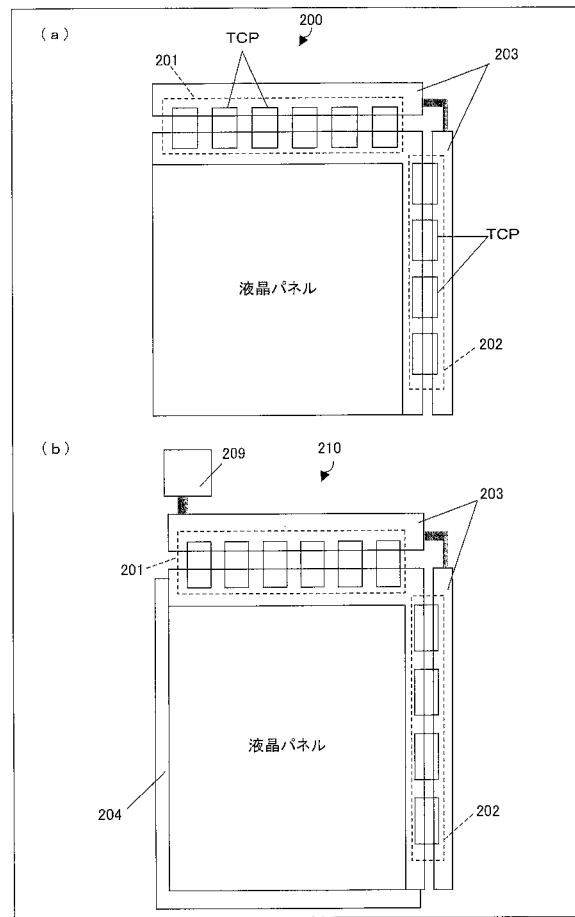
【図 20】



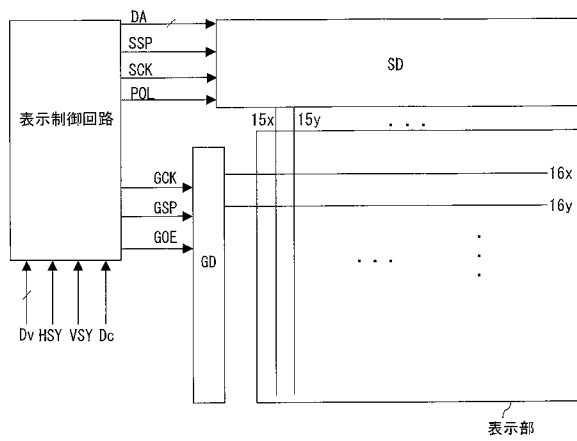
【図 2 1】



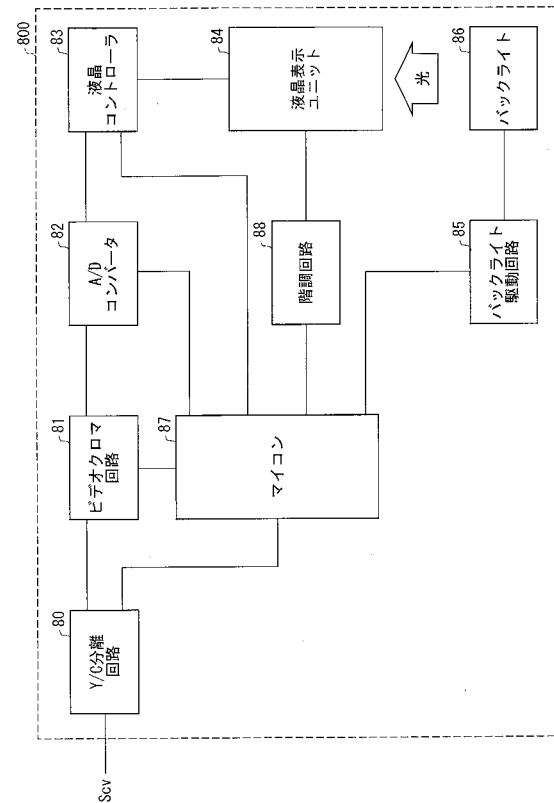
【図 2 2】



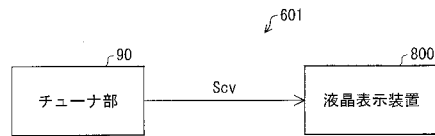
【図 2 3】



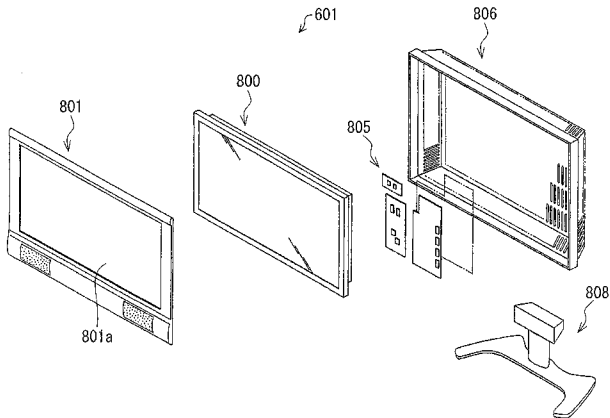
【図 2 4】



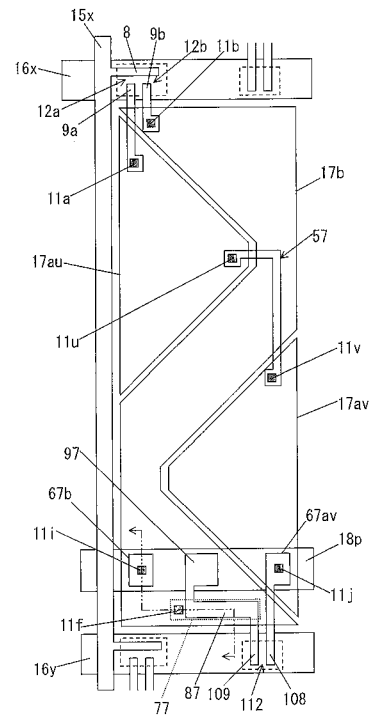
【図 25】



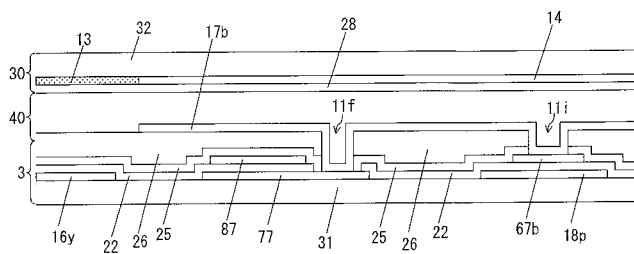
【図 26】



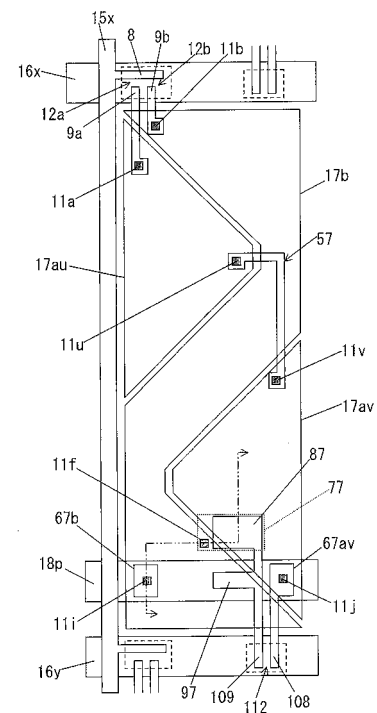
【図 27】



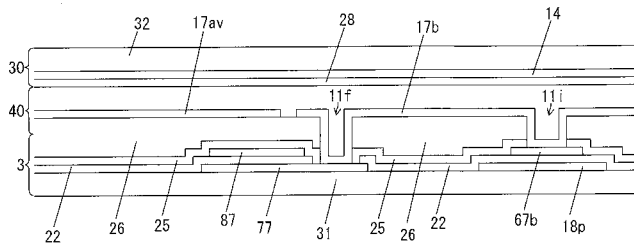
【図 28】



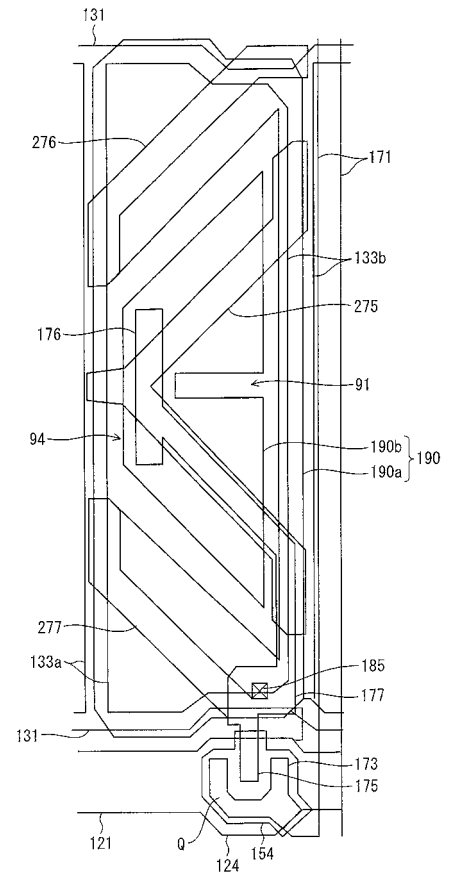
【図 29】



【図 30】



【図 31】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064508

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1343(2006.01)i, G02F1/1368(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G02F1/1343, G02F1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-346082 A (Samsung Electronics Co., Ltd.), 15 December 2005 (15.12.2005), entire text; fig. 1 to 11 & US 2005/0280749 A1 & EP 1605511 A2 & KR 10-2005-0115098 A & CN 1704829 A	1-12, 15-20
A	JP 2006-23744 A (Samsung Electronics Co., Ltd.), 26 January 2006 (26.01.2006), entire text; fig. 1 to 19 & US 2006/0023134 A1 & KR 10-2006-0003609 A & CN 1740887 A	1-12, 15-20

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 November, 2009 (06.11.09)Date of mailing of the international search report
17 November, 2009 (17.11.09)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064508

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-91890 A (Samsung Electronics Co., Ltd.), 06 April 2006 (06.04.2006), entire text; fig. 1 to 8 & US 2006/0066797 A1 & KR 10-2006-0028521 A & CN 1752804 A	1-12,15-20
A	JP 2006-39290 A (Fujitsu Display Technologies Corp.), 09 February 2006 (09.02.2006), entire text; fig. 1 to 46 & US 2006/0023137 A1 & KR 10-2006-0042398 A & CN 1727971 A	1-12,15-20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064508

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

Among claims 1-20, claims 1, 4, 13 are independent claims. The search has revealed that the matter common to the inventions in claim 1 and claim 4 and the invention in claim 13 is not novel since it is disclosed in document JP 2005-346082 A (Samsung Electronics Co., Ltd.), 15 December 2005 (15.12.2005), entire text, fig. 1-11. In consequence, since the above mentioned common matter makes no contribution over the prior art, the common matter is not a special technical feature within the meaning of PCT Rule 13.2, second sentence. Therefore, since there exists no matter common to all the inventions in claims 1, 4, 13 and there is no other common matter which can be considered as a special

(Continued to the extra sheet.)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
1-12, 15-20

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064508

Continuation of Box No.III of continuation of first sheet(2)

technical feature, no technical relationship among the inventions in claims [1, 4], [13] and claims respectively dependent on these groups of inventions within the meaning of PCT Rule 13 can be seen.

Therefore, the inventions in claims 1, 4 and claims 2, 3, 5-12, 15-20 dependent thereon, and the inventions in claim 13 and claims 14-20 dependent thereon clearly do not comply with the requirement of unity of invention.

国際調査報告		国際出願番号 PCT/JP2009/064508	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G02F1/1343(2006, 01)i, G02F1/1368(2006, 01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G02F1/1343, G02F1/1368			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 2005-346082 A（三星電子株式会社） 2005.12.15, 全文, 第1-11図 & US 2005/0280749 A1 & EP 1605511 A2 & KR 10-2005-0115098 A & CN 1704829 A	1-12, 15-20	
A	JP 2006-23744 A（三星電子株式会社） 2006.01.26, 全文, 第1-19図 & US 2006/0023134 A1 & KR 10-2006-0003609 A & CN 1740887 A	1-12, 15-20	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 06.11.2009		国際調査報告の発送日 17.11.2009	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 鈴木 俊光	2L 9115 電話番号 03-3581-1101 内線 3255

国際調査報告		国際出願番号 PCT/J P 2 0 0 9 / 0 6 4 5 0 8
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-91890 A (サムスン エレクトロニクス カンパニー リミテッド) 2006.04.06, 全文, 第1-8 図 & US 2006/0066797 A1 & KR 10-2006-0028521 A & CN 1752804 A	1-12, 15-20
A	JP 2006-39290 A (富士通ディスプレイテクノロジー株式会社) 2006.02.09, 全文, 第1-46 図 & US 2006/0023137 A1 & KR 10-2006-0042398 A & CN 1727971 A	1-12, 15-20

国際調査報告

国際出願番号 PCT/J P 2 0 0 9 / 0 6 4 5 0 8

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるときの国際調査機関は認めた。

請求項1-20のうち、独立形式請求項は、請求項1, 4, 13である。調査の結果、請求項1および請求項4に係る発明と請求項13に係る発明とに共通する事項は、文献 JP 2005-346082 A（三星電子株式会社）、2005.12.15、全文、第1-11 図に開示されているから、新規でないことが明らかになった。結果として、上記共通事項は先行技術の域を出ないから、PCT規則13.2 の第2文の意味において、特別な技術的特徴ではない。それ故、請求項1, 4, 13に係る発明全てに共通の事項はなく、特別な技術的特徴と考えられる他の共通の事項も存在しないので、請求項[1, 4], [13] およびこれら各群の発明にそれぞれ従属する請求項に係る発明の間にPCT規則13 の意味における技術的な関連を見いだすことができない。

よって、請求項1, 4およびこれらに従属する請求項2, 3, 5-12, 15-20に係る発明と、請求項13およびこれに従属する請求項14-20に係る発明とは、発明の単一性の要件を満たしていないことが明らかである。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

1-12, 15-20

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

様式PCT/ISA/210（第1ページの続葉（2））（2007年4月）

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM), EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,SE,SI,S K,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR, BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,I S,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE ,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	有源矩阵基板，液晶面板，液晶显示单元，液晶显示装置，电视接收器		
公开(公告)号	JPWO2010052963A1	公开(公告)日	2012-04-05
申请号	JP2010536718	申请日	2009-08-19
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	津幡俊英		
发明人	津幡 俊英		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1337		
CPC分类号	G02F1/136213 G02F1/136286 G02F2001/134345 G02F2001/134354		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1337.505		
F-TERM分类号	2H090/HA16 2H090/HC19 2H090/LA01 2H090/LA04 2H090/LA16 2H090/MA15 2H090/MB14 2H092/GA59 2H092/JA26 2H092/JA46 2H092/JB02 2H092/JB05 2H092/JB66 2H092/JB69 2H092/JB73 2H092/MA05 2H092/MA07 2H092/MA13 2H092/MA17 2H092/NA16 2H092/PA02 2H092/PA06 2H092/PA13		
优先权	2008284805 2008-11-05 JP		
其他公开文献	JP5323856B2		
外部链接	Espacenet		

摘要(译)

公开了一种有源矩阵，其包括扫描信号线（16x），数据信号线（15x）和第一绝缘膜。并且在像素区域（101）中包括晶体管（12a），经由该晶体管连接至数据信号线的第一像素电极（17a），第二像素电极（17b），第一电容器电极（87）第一电容器电极与第一像素电极（17a）连接，第二电容器电极（47）与第二像素电极（17b）电连接，其中第一电容器电极与扫描信号线位于同一层，第二电容器电极在与数据信号线相同的层中设置第一电容器电极（87、47），第一电容器电极（87）和第二电容器电极（47）通过将第一绝缘膜夹在中间而在第一电容器电极（87）与第二电容器电极（47）之间形成电容器。）。这样，在电容耦合像素分割模式的有源矩阵基板中，在抑制耦合电容器形成部中的短路的同时，能够减少与暗子像素相对应的像素电极的图像残留。

