

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号

W02010/052962

発行日 平成24年4月5日 (2012.4.5)

(43) 国際公開日 平成22年5月14日 (2010.5.14)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G02F 1/1368

テーマコード (参考)

2H092

審査請求 有 予備審査請求 未請求 (全 35 頁)

出願番号 特願2010-536717 (P2010-536717)
 (21) 国際出願番号 PCT/JP2009/064488
 (22) 国際出願日 平成21年8月19日 (2009.8.19)
 (31) 優先権主張番号 特願2008-284804 (P2008-284804)
 (32) 優先日 平成20年11月5日 (2008.11.5)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 津幡 俊英
 日本国大阪府大阪市阿倍野区長池町2番
 2号 シャープ株式会社内
 Fターム(参考) 2H092 GA13 JA26 JA46 JB05 JB45
 JB64 JB66 JB69 NA07 PA02

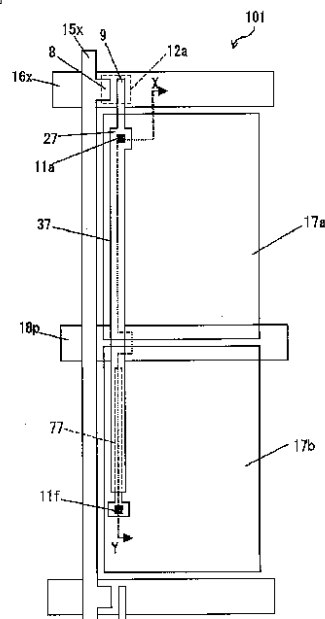
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板、液晶パネル、液晶表示ユニット、液晶表示装置、テレビジョン受像機

(57) 【要約】

第1画素電極(17a)に電氣的に接続された第2容量電極(37)と、第2画素電極(17b)に電氣的に接続された第1容量電極(77)とを備え、第1容量電極(77)と第2画素電極(17b)との間の層に第2容量電極(37)が配され、第1容量電極(77)と第2容量電極(37)とがゲート絶縁膜を介して重なることで第1容量電極(77)および第2容量電極(37)間に結合容量が形成され、第2容量電極(37)と第2画素電極(17b)とが層間絶縁膜を介して重なることで第2容量電極(37)および第2画素電極(17b)間に結合容量が形成されている。上記構成によれば、容量結合型の画素分割方式のアクティブマトリクス基板において、その開口率を高めることができる。

【図1】



【特許請求の範囲】

【請求項 1】

1つの画素領域に、トランジスタを介してデータ信号線に接続された第1画素電極と、該第1画素電極に容量を介して接続された第2画素電極とが設けられたアクティブマトリクス基板であって、

第2画素電極に電氣的に接続された第1容量電極と、第1画素電極に電氣的に接続された第2容量電極とを備え、

該第2容量電極は、上記第1容量電極と第2画素電極との間の層に配され、

第1容量電極と第2容量電極とが第1絶縁膜を介して重なることで第1容量電極および第2容量電極間に容量が形成され、第2容量電極と第2画素電極とが第2絶縁膜を介して重なることで第2容量電極および第2画素電極間に容量が形成されていることを特徴とするアクティブマトリクス基板。

10

【請求項 2】

1つの画素領域に、データ信号線にトランジスタを介して接続された第1画素電極と、該第1画素電極に容量を介して接続された第2画素電極とが設けられたアクティブマトリクス基板であって、

第1画素電極に電氣的に接続された第1容量電極と、第2画素電極に電氣的に接続された第2容量電極とを備え、

該第2容量電極は、上記第1容量電極と第1画素電極との間の層に配され、

第1容量電極と第2容量電極とが第1絶縁膜を介して重なることで第1容量電極および第2容量電極間に容量が形成され、第2容量電極と第1画素電極とが第2絶縁膜を介して重なることで第2容量電極および第1画素電極間に容量が形成されていることを特徴とするアクティブマトリクス基板。

20

【請求項 3】

第1容量電極は走査信号線と同層に形成されていることを特徴とする請求項1または2記載のアクティブマトリクス基板。

【請求項 4】

第2容量電極はデータ信号線と同層に形成されていることを特徴とする請求項1～3のいずれか1項に記載のアクティブマトリクス基板。

【請求項 5】

第2絶縁膜の厚さは第1絶縁膜の厚さ以下であることを特徴とする請求項1～4のいずれか1項に記載のアクティブマトリクス基板。

30

【請求項 6】

第1絶縁膜はゲート絶縁膜であることを特徴とする請求項1～5のいずれか1項に記載のアクティブマトリクス基板。

【請求項 7】

第2絶縁膜はトランジスタのチャネルを覆う層間絶縁膜であることを特徴とする請求項1～6のいずれか1項に記載のアクティブマトリクス基板。

【請求項 8】

第1容量電極が平行な2本のエッジを有するとともに、第2容量電極も平行な2本のエッジを有し、平面的に視たときに、第2容量電極の両エッジの内側に第1容量電極の両エッジが位置していることを特徴とする請求項1～7のいずれか1項に記載のアクティブマトリクス基板。

40

【請求項 9】

第1容量電極が平行な2本のエッジを有するとともに、第2容量電極も平行な2本のエッジを有し、平面的に視たときに、第1容量電極の両エッジの内側に第2容量電極の両エッジが位置していることを特徴とする請求項1～7のいずれか1項に記載のアクティブマトリクス基板。

【請求項 10】

第1および第2画素電極それぞれと重なる保持容量配線を備えることを特徴とする請求

50

項 1 または 2 記載のアクティブマトリクス基板。

【請求項 1 1】

第 2 画素電極と第 1 容量電極とが、第 1 および第 2 絶縁膜を貫くコンタクトホールによって接続されていることを特徴とする請求項 1 記載のアクティブマトリクス基板。

【請求項 1 2】

上記トランジスタの 1 つの導通電極と第 1 画素電極とがコンタクトホールを介して接続され、第 1 画素電極と第 2 容量電極とが上記コンタクトホールとは異なるコンタクトホールを介して接続されていることを特徴とする請求項 1 記載のアクティブマトリクス基板。

【請求項 1 3】

第 1 画素電極と第 1 容量電極とが、第 1 および第 2 絶縁膜を貫くコンタクトホールによって接続されていることを特徴とする請求項 2 記載のアクティブマトリクス基板。

10

【請求項 1 4】

上記第 1 容量電極と、トランジスタの一方の導通電極から引き出されたドレイン引き出し電極と、第 1 画素電極とが、第 1 および第 2 絶縁膜を貫く同一のコンタクトホールによって接続されていることを特徴とする請求項 2 記載のアクティブマトリクス基板。

【請求項 1 5】

上記ドレイン引き出し電極には、上記コンタクトホールの開口および第 1 容量電極に重なる割り貫き部あるいは切り欠き部が設けられていることを特徴とする請求項 1 4 記載のアクティブマトリクス基板。

【請求項 1 6】

20

1 つの画素領域に、トランジスタに電氣的に接続された第 1 画素電極と、第 2 画素電極と、第 2 画素電極に電氣的に接続された第 1 容量電極と、上記トランジスタに電氣的に接続された第 2 容量電極とを備え、

該第 2 容量電極は、上記第 1 容量電極と第 2 画素電極との間の層に配され、

第 1 容量電極と第 2 容量電極とが第 1 絶縁膜を介して重なることで第 1 容量電極および第 2 容量電極間に容量が形成され、第 2 容量電極と第 2 画素電極とが第 2 絶縁膜を介して重なることで第 2 容量電極および第 2 画素電極間に容量が形成されていることを特徴とするアクティブマトリクス基板。

【請求項 1 7】

上記第 2 容量電極と同層にて接続された第 3 容量電極と、該第 3 容量電極と容量を形成する保持容量配線とを備えることを特徴とする請求項 1 6 記載のアクティブマトリクス基板。

30

【請求項 1 8】

請求項 1 ~ 1 7 のいずれか 1 項に記載のアクティブマトリクス基板を備えることを特徴とする液晶パネル。

【請求項 1 9】

請求項 1 ~ 1 7 のいずれか 1 項に記載のアクティブマトリクス基板と、配向規制用の線状突起を有する対向基板とを備え、

第 1 容量電極の少なくとも一部がこの線状突起の下に配されていることを特徴とする液晶パネル。

40

【請求項 2 0】

請求項 1 ~ 1 7 のいずれか 1 項に記載のアクティブマトリクス基板と、共通電極を有する対向基板とを備え、上記対向電極には配向規制用のスリットが設けられ、

第 1 容量電極の少なくとも一部がこのスリットの下に配されていることを特徴とする液晶パネル。

【請求項 2 1】

請求項 1 8 ~ 2 0 のいずれか 1 項に記載の液晶パネルとドライバとを備えることを特徴とする液晶表示ユニット。

【請求項 2 2】

請求項 2 1 記載の液晶表示ユニットと光源装置とを備えることを特徴とする液晶表示装

50

置。

【請求項 2 3】

請求項 2 2 記載の液晶表示装置と、テレビジョン放送を受信するチューナ部とを備えることを特徴とするテレビジョン受像機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、1つの画素領域に複数の画素電極を設けるアクティブマトリクス基板およびこれを用いた液晶表示装置（画素分割方式）に関する。

【背景技術】

10

【0002】

液晶表示装置のγ特性の視野角依存性を向上させる（例えば、画面の白浮き等を抑制する）ため、1画素に設けた複数の副画素を異なる輝度に制御し、これら副画素の面積階調によって中間調を表示する液晶表示装置（画素分割方式、例えば特許文献1参照）が提案されている。

【0003】

特許文献1記載のアクティブマトリクス基板では（図36参照）、1つの画素領域に、2つの画素電極190a・190bが配され、トランジスタのソース電極178がデータ線171に接続され、ドレイン電極175がコンタクトホール185を介して画素電極190aに接続されている。また、結合電極176が、拡張部177を介してトランジスタのドレイン電極175に繋がっている。そして、結合電極176と画素電極190bとが重なっており、この重なり部分に結合容量が形成されている（容量結合型の画素分割方式）。

20

【0004】

このアクティブマトリクス基板を用いた液晶表示装置では、画素電極190aに対応する副画素を明副画素、画素電極190bに対応する副画素を暗副画素とすることができ、これら明副画素・暗副画素の面積階調によって中間調を表示することができる。

【先行技術文献】

【特許文献】

【0005】

30

【特許文献1】日本国公開特許公報「特開2006-221174号公報（公開日：2006年8月24日）」

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上記のアクティブマトリクス基板では、画素電極190bと結合電極176との重なり部分に結合容量が形成されるため、結合容量の値を十分に確保するためには結合電極176の面積を広くする必要があり、これが開口率低下の要因となっていた。

【0007】

本発明は、容量結合型の画素分割方式のアクティブマトリクス基板において、その開口率を高めることを目的とする。

40

【課題を解決するための手段】

【0008】

本発明のアクティブマトリクス基板は、1つの画素領域に、トランジスタを介してデータ信号線に接続された第1画素電極と、該第1画素電極に容量を介して接続された第2画素電極とが設けられたアクティブマトリクス基板であって、第2画素電極に電氣的に接続された第1容量電極と、第1画素電極に電氣的に接続された第2容量電極とを備え、該第2容量電極が上記第1容量電極と第2画素電極との間の層に配され、第1容量電極と第2容量電極とが第1絶縁膜を介して重なることで第1容量電極および第2容量電極間に容量が形成され、第2容量電極と第2画素電極とが第2絶縁膜を介して重なることで第2容量

50

電極および第 2 画素電極間に容量が形成されていることを特徴とする。

【0009】

上記構成によれば、基板の厚み方向に 2 つの結合容量（第 1 容量電極および第 2 容量電極間に形成される容量、並びに第 2 容量電極および第 2 画素電極間に形成される容量）を形成するとともにこれら 2 つの結合容量を並列化し、第 1 および第 2 画素電極を、これら並列化された 2 つの結合容量を介して接続することができる。したがって、結合容量の値を変えることなく第 2 容量電極の面積を小さくして開口率を高めたり、第 2 容量電極の面積を変えることなく（すなわち、開口率を変えることなく）結合容量の値を大きくしたりすることができる。

【0010】

この場合、第 2 画素電極と第 1 容量電極とが、第 1 および第 2 絶縁膜を貫くコンタクトホールによって接続されている構成とすることもできる。また、上記トランジスタの 1 つの導通電極と第 1 画素電極とがコンタクトホールを介して接続され、第 1 画素電極と第 2 容量電極とが上記コンタクトホールとは異なるコンタクトホールを介して接続されている構成とすることもできる。

【0011】

また、本発明のアクティブマトリクス基板は、1 つの画素領域に、データ信号線にトランジスタを介して接続された第 1 画素電極と、該第 1 画素電極に容量を介して接続された第 2 画素電極とが設けられたアクティブマトリクス基板であって、第 1 画素電極に電氣的に接続された第 1 容量電極と、第 2 画素電極に電氣的に接続された第 2 容量電極とを備え

、
該第 2 容量電極が上記第 1 容量電極と第 1 画素電極との間の層に配され、第 1 容量電極と第 2 容量電極とが第 1 絶縁膜を介して重なることで第 1 容量電極および第 2 容量電極間に容量が形成され、第 2 容量電極と第 1 画素電極とが第 2 絶縁膜を介して重なることで第 2 容量電極および第 1 画素電極間に容量が形成されていることを特徴とする。

【0012】

上記構成によれば、基板の厚み方向に 2 つの結合容量（第 1 容量電極および第 2 容量電極間に形成される容量、並びに第 2 容量電極および第 1 画素電極間に形成される容量）を形成するとともにこれら 2 つの結合容量を並列化し、第 1 および第 2 画素電極を、これら並列化された 2 つの結合容量を介して接続することができる。したがって、結合容量の値を変えることなく第 2 容量電極の面積を小さくして開口率を高めたり、第 2 容量電極の面積を変えることなく（すなわち、開口率を変えることなく）結合容量の値を大きくしたりすることができる。

【0013】

この場合、第 1 画素電極と第 1 容量電極とが、第 1 および第 2 絶縁膜を貫くコンタクトホールによって接続されている構成とすることもできる。

【0014】

本アクティブマトリクス基板では、第 1 容量電極は走査信号線と同層に形成されている構成とすることもできる。また、第 2 容量電極はデータ信号線と同層に形成されている構成とすることもできる。

【0015】

本アクティブマトリクス基板では、第 2 絶縁膜の厚さは第 1 絶縁膜の厚さ以下である構成とすることもできる。また、第 1 絶縁膜はゲート絶縁膜である構成とすることもできる。また、第 2 絶縁膜はトランジスタのチャネルを覆う層間絶縁膜である構成とすることもできる。

【0016】

本アクティブマトリクス基板では、第 1 容量電極が平行な 2 本のエッジを有するとともに、第 2 容量電極も平行な 2 本のエッジを有し、平面的に視たときに、第 2 容量電極の両エッジの内側に第 1 容量電極の両エッジが位置している構成とすることもできる。

【0017】

本アクティブマトリクス基板では、第 1 容量電極が平行な 2 本のエッジを有するとともに、第 2 容量電極も平行な 2 本のエッジを有し、平面的に視たときに、第 1 容量電極の両エッジの内側に第 2 容量電極の両エッジが位置している構成とすることもできる。

【 0 0 1 8 】

本アクティブマトリクス基板では、第 1 および第 2 画素電極それぞれと重なる保持容量配線を備える構成とすることもできる。

【 0 0 1 9 】

本アクティブマトリクス基板は、1 つの画素領域に、トランジスタに電氣的に接続された第 1 画素電極と、第 2 画素電極と、第 2 画素電極に電氣的に接続された第 1 容量電極と、上記トランジスタに電氣的に接続された第 2 容量電極とを備え、該第 2 容量電極は、上記第 1 容量電極と第 2 画素電極との間の層に配され、第 1 容量電極と第 2 容量電極とが第 1 絶縁膜を介して重なることで第 1 容量電極および第 2 容量電極間に容量が形成され、第 2 容量電極と第 2 画素電極とが第 2 絶縁膜を介して重なることで第 2 容量電極および第 2 画素電極間に容量が形成されていることを特徴とする。

【 0 0 2 0 】

上記構成では、上記第 2 容量電極と同層にて接続された第 3 容量電極と、該第 3 容量電極と容量を形成する保持容量配線とを備える構成とすることもできる。

【 0 0 2 1 】

本液晶パネルは、上記アクティブマトリクス基板を備えることを特徴とする。また、本液晶パネルは、上記アクティブマトリクス基板と、配向規制用の線状突起を有する対向基板とを備え、第 1 容量電極の少なくとも一部がこの線状突起の下に配されている構成とすることもできる。また、本液晶パネルは、上記アクティブマトリクス基板と、共通電極（対向電極）を有する対向基板とを備え、上記共通電極には配向規制用のスリットが設けられ、上記第 1 容量電極の少なくとも一部がこのスリットの下に配されている構成とすることもできる。

【 0 0 2 2 】

本液晶表示ユニットは、上記液晶パネルとドライバとを備えることを特徴とする。また、本液晶表示装置は、上記液晶表示ユニットと光源装置とを備えることを特徴とする。また、テレビジョン受像機は、上記液晶表示装置と、テレビジョン放送を受信するチューナ部とを備えることを特徴とする。

【 発明の効果 】

【 0 0 2 3 】

以上のように、本アクティブマトリクス基板によれば、基板の厚み方向に 2 つの結合容量を形成するとともにこれら 2 つの結合容量を並列化し、第 1 および第 2 画素電極を、この並列化された 2 つの結合容量を介して接続することができる。これにより、結合容量の値を変えることなく第 2 容量電極の面積を小さくして開口率を高めたり、第 2 容量電極の面積を変えることなく（すなわち、開口率を変えることなく）結合容量の値を大きくしたりすることができる。

【 図面の簡単な説明 】

【 0 0 2 4 】

【 図 1 】 本液晶パネルの一構成例を示す平面図である。

【 図 2 】 本液晶パネルの等価回路図である。

【 図 3 】 図 1 の液晶パネルの X - Y 矢視断面図である。

【 図 4 】 図 1 の液晶パネルを備えた液晶表示装置の駆動方法を示すタイミングチャートである。

【 図 5 】 図 4 の駆動方法を用いた場合のフレーム毎の表示状態を示す模式図である。

【 図 6 】 図 1 の液晶パネルの修正方法を示す平面図である。

【 図 7 】 図 6 の液晶パネルの X - Y 矢視断面図である。

【 図 8 】 図 1 に示す液晶パネルの変形例を示す平面図である。

【 図 9 】 本液晶パネルの他の構成を示す平面図である。

- 【図 10】図 9 の液晶パネルの矢視断面図である。
- 【図 11】図 9 に示す液晶パネルの変形例を示す平面図である。
- 【図 12】図 11 の液晶パネルの矢視断面図である。
- 【図 13】図 11 に示す液晶パネルの変形例を示す平面図である。
- 【図 14】図 13 の液晶パネルの矢視断面図である。
- 【図 15】図 8 に示す液晶パネルの変形例を示す平面図である。
- 【図 16】図 8 に示す液晶パネルの他の変形例を示す平面図である。
- 【図 17】図 1 に示す液晶パネルのさらに他の変形例を示す平面図である。
- 【図 18】図 8 に示す液晶パネルの他の変形例を示す平面図である。
- 【図 19】図 15 に示す液晶パネルの変形例を示す平面図である。 10
- 【図 20】図 8 に示す液晶パネルのさらに他の変形例を示す平面図である。
- 【図 21】図 20 に示す液晶パネルの変形例を示す平面図である。
- 【図 22】図 9 に示す液晶パネルの他の変形例を示す平面図である。
- 【図 23】本液晶パネルのさらに他の構成を示す平面図である。
- 【図 24】図 23 に示す液晶パネルの変形例を示す平面図である。
- 【図 25】図 23 に示す液晶パネルの他の変形例を示す平面図である。
- 【図 26】本液晶パネルのさらに他の構成を示す等価回路図である。
- 【図 27】図 26 に示す液晶パネルの具体例を示す平面図である。
- 【図 28】図 26 の液晶パネルを備えた液晶表示装置の中間調表示の状態を示す模式図である。 20
- 【図 29】(a) は本液晶表示ユニットの構成を示す模式図であり、(b) は本液晶表示装置の構成を示す模式図である。
- 【図 30】本液晶表示装置の全体構成を説明するブロック図である。
- 【図 31】本液晶表示装置の機能を説明するブロック図である。
- 【図 32】本テレビジョン受像機の機能を説明するブロック図である。
- 【図 33】本テレビジョン受像機の構成を示す分解斜視図である。
- 【図 34】本液晶パネルのさらに他の構成例を示す平面図である。
- 【図 35】図 34 の液晶パネルの矢視断面図である。
- 【図 36】従来の液晶パネルの構成を示す平面図である。
- 【発明を実施するための形態】 30
- 【0025】
- 本発明にかかる実施の形態の例を、図 1 ~ 35 を用いて説明すれば、以下のとおりである。なお、説明の便宜のため、以下では走査信号線の延伸方向を行方向とする。ただし、本液晶パネル（あるいはこれに用いられるアクティブマトリクス基板）を備えた液晶表示装置の利用（視聴）状態において、その走査信号線が横方向に延伸していても縦方向に延伸していてもよいことはいうまでもない。なお、液晶パネルの各図では配向規制用構造物（例えば、アクティブマトリクス基板の画素電極に形成されるスリットやカラーフィルタ基板に形成されるリブ）を適宜省略記載している。
- 【0026】 40
- 図 2 は本実施の形態にかかる液晶パネル（例えば、ノーマリブラックモード）の一部を示す等価回路図である。図 2 に示すように、本液晶パネルは、列方向（図中上下方向）に延伸するデータ信号線 $15x \cdot 15y$ 、行方向（図中左右方向）に延伸する走査信号線 $16x \cdot 16y$ 、行および列方向に並べられた画素（ $101 \sim 104$ ）、保持容量配線 $18p \cdot 18q$ 、および共通電極（対向電極） com を備え、各画素の構造は同一である。なお、画素 $101 \cdot 102$ が含まれる画素列と、画素 $103 \cdot 104$ が含まれる画素列とが隣接し、画素 $101 \cdot 103$ が含まれる画素行と、画素 $102 \cdot 104$ が含まれる画素行とが隣接している。
- 【0027】
- 本液晶パネルでは、1つの画素に対応して1本のデータ信号線と1本の走査信号線と1本の保持容量配線とが設けられ、1つの画素に2つの画素電極が列方向に並べられている 50

。

【 0 0 2 8 】

例えば画素 1 0 1 では、画素電極 1 7 a が、走査信号線 1 6 x に接続されたトランジスタ 1 2 a を介してデータ信号線 1 5 x に接続され、画素電極 1 7 a と画素電極 1 7 b とが結合容量 $C_{ab1} \cdot C_{ab2}$ を介して接続され、画素電極 1 7 a と保持容量配線 1 8 p との間に保持容量 C_{ha} が形成され、画素電極 1 7 b と保持容量配線 1 8 p との間に保持容量 C_{hb} が形成され、画素電極 1 7 a と共通電極 c o m との間に液晶容量 C_{la} が形成され、画素電極 1 7 b と共通電極 c o m との間に液晶容量 C_{lb} が形成されている。なお、結合容量 $C_{ab1} \cdot C_{ab2}$ は並列である。

【 0 0 2 9 】

本液晶パネルを備えた液晶表示装置では、走査信号線 1 6 x が選択されると、画素電極 1 7 a がデータ信号線 1 5 x に（トランジスタ 1 2 a を介して）接続される。ここで、画素電極 1 7 a と画素電極 1 7 b とが結合容量 $C_{ab1} \cdot C_{ab2}$ を介して結合されているため、トランジスタ 1 2 a が OFF した後の画素電極 1 7 a の電位を V_a 、トランジスタ 1 2 a が OFF した後の画素電極 1 7 b の電位を V_b とすれば、 $|V_a| - |V_b|$ （なお、例えば $|V_b|$ は、 V_b と c o m 電位 = V_{com} との電位差を意味する）となるため、画素電極 1 7 a を含む副画素を明副画素、画素電極 1 7 b を含む副画素を暗副画素とし、これら明副画素および暗副画素の面積階調によって中間調表示を行うことができる。これにより、本液晶表示装置の視野角特性を高めることができる。

【 0 0 3 0 】

図 2 の画素 1 0 1 の具体例を図 1 に示す。図 1 では、その見易さのために、カラーフィルタ基板（対向基板）側の部材を省略してアクティブマトリクス基板の部材のみ記載している。同図に示されるように、データ信号線 1 5 x および走査信号線 1 6 x の交差部近傍にトランジスタ 1 2 a が配され、トランジスタ 1 2 a のソース電極 8 はデータ信号線 1 5 x に接続され、トランジスタ 1 2 a のゲート電極を走査信号線 1 6 x が兼ね、トランジスタ 1 2 a のドレイン電極 9 はドレイン引き出し電極 2 7 に接続され、両信号線（1 5 x ・ 1 6 x）で画される画素領域に、トランジスタ 1 2 a に近接する画素電極 1 7 a（第 1 画素電極）と、画素電極 1 7 b（第 2 画素電極）とが列方向に並べられている。

【 0 0 3 1 】

そして、ドレイン引き出し電極 2 7 が、コンタクトホール 1 1 a を介して画素電極 1 7 a に接続されるとともに、同層の上層容量電極 3 7（第 2 容量電極）に接続し、上層容量電極 3 7 が画素電極 1 7 b に重なるように延伸している。さらに、上層容量電極 3 7 および画素電極 1 7 b と重なるように下層容量電極 7 7（第 1 容量電極）が設けられ、下層容量電極 7 7 はコンタクトホール 1 1 f を介して画素電極 1 7 b に接続されている。なお、上層容量電極 3 7 は、画素電極 1 7 b 下に、列方向に沿う 2 本のエッジを有するとともに、下層容量電極 7 7 も、画素電極 1 7 b 下に、列方向に沿う 2 本のエッジを有し、平面的に視ると、上層容量電極 3 7 の両エッジの内側に下層容量電極 7 7 の両エッジが位置している。

【 0 0 3 2 】

ここで、下層容量電極 7 7 は走査信号線 1 6 x と同層に形成され、上層容量電極 3 7 はデータ信号線 1 5 x と同層に形成され、下層容量電極 7 7、上層容量電極 3 7、および画素電極 1 7 b の重畳部分では、下層容量電極 7 7 と上層容量電極 3 7 との間にゲート絶縁膜が配されるとともに、上層容量電極 3 7 と画素電極 1 7 b との間に層間絶縁膜が配されている。これにより、下層容量電極 7 7 と上層容量電極 3 7 との重なり部分に結合容量 C_{ab1} （図 2 参照）が形成され、上層容量電極 3 7 と画素電極 1 7 b との重なり部分に結合容量 C_{ab2} （図 2 参照）が形成される。

【 0 0 3 3 】

また、画素領域を横切るように保持容量配線 1 8 p が配され、保持容量配線 1 8 p は、ゲート絶縁膜と層間絶縁膜を介して画素電極 1 7 a および画素電極 1 7 b それぞれと重なっている。これにより、保持容量配線 1 8 p と画素電極 1 7 a との重なり部分に保持容量

10

20

30

40

50

C h a (図 2 参 照) が 形 成 さ れ、 保 持 容 量 配 線 1 8 p と 画 素 電 極 1 7 b と の 重 な り 部 分 に 保 持 容 量 C h b (図 2 参 照) が 形 成 さ れ る。

【 0 0 3 4 】

図 3 は 図 1 の X - Y 矢 視 断 面 図 である。同 図 に 示 す よ う に、 本 液 晶 パ ネ ル は、 ア ク テ ィ ブ マ ト リ ク ス 基 板 3 と、 こ れ に 対 向 す る カ ラ ー フ ィ ル タ 基 板 3 0 と、 両 基 板 (3 ・ 3 0) 間 に 配 さ れ る 液 晶 層 4 0 と を 備 え る。 ア ク テ ィ ブ マ ト リ ク ス 基 板 3 で は、 ガ ラ ス 基 板 3 1 上 に 走 査 信 号 線 1 6 x、 保 持 容 量 配 線 1 8 p、 お よ び 下 層 容 量 電 極 7 7 が 形 成 さ れ、 こ れ ら を 覆 う よ う に ゲ ー ト 絶 縁 膜 2 2 が 形 成 さ れ て い る。 ゲ ー ト 絶 縁 膜 2 2 の 上 層 に は、 ド レ イ ン 引 き 出 し 電 極 2 7 と 上 層 容 量 電 極 3 7 が 形 成 さ れ て い る。 な お、 断 面 に は 含 ま れ な い が、 ゲ ー ト 絶 縁 膜 2 2 の 上 層 に は、 半 導 体 層 (i 層 お よ び n + 層) と、 n + 層 に 接 す る ソ ー ス 電 極 8 お よ び ド レ イ ン 電 極 9 と、 デ ー タ 信 号 線 1 5 x と が 形 成 さ れ て い る。 さ ら に、 こ の メ タ ル 層 を 覆 う よ う に 層 間 絶 縁 膜 2 5 (無 機 層 間 絶 縁 膜) が 形 成 さ れ て い る。 層 間 絶 縁 膜 2 5 上 に は 画 素 電 極 1 7 a ・ 1 7 b が 形 成 さ れ、 さ ら に、 こ れ ら 画 素 電 極 を 覆 う よ う に 配 向 膜 7 が 形 成 さ れ て い る。 な お、 コ ン タ ク ト ホ ー ル 1 1 a で は、 層 間 絶 縁 膜 2 5 が 割 り 貫 か れ、 こ れ に よ っ て、 画 素 電 極 1 7 a と 上 層 容 量 電 極 3 7 と が 接 続 さ れ て い る。 ま た、 コ ン タ ク ト ホ ー ル 1 1 f で は、 ゲ ー ト 絶 縁 膜 2 2 お よ び 層 間 絶 縁 膜 2 5 が 割 り 貫 か れ、 こ れ に よ っ て、 画 素 電 極 1 7 b と 下 層 容 量 電 極 7 7 と が 接 続 さ れ る。

10

【 0 0 3 5 】

こ こ で、 下 層 容 量 電 極 7 7 は、 ゲ ー ト 絶 縁 膜 2 2 を 介 し て 上 層 容 量 電 極 3 7 と 重 な っ て お り、 両 者 (7 7 ・ 3 7) こ の 重 な り 部 分 に 結 合 容 量 C a b 1 (図 2 参 照) が 形 成 さ れ る。 さ ら に、 上 層 容 量 電 極 3 7 は、 層 間 絶 縁 膜 2 5 を 介 し て 画 素 電 極 1 7 b と 重 な っ て お り、 両 者 (3 7 ・ 1 7 b) の 重 な り 部 分 に 結 合 容 量 C a b 2 (図 2 参 照) が 形 成 さ れ る。 ま た、 保 持 容 量 配 線 1 8 p は、 ゲ ー ト 絶 縁 膜 2 2 お よ び 層 間 絶 縁 膜 2 5 を 介 し て 画 素 電 極 1 7 a と 重 な っ て お り、 両 者 (1 8 p ・ 1 7 a) の 重 な り 部 分 に 保 持 容 量 C h a (図 2 参 照) が 形 成 さ れ る。 同 様 に、 保 持 容 量 配 線 1 8 p は、 ゲ ー ト 絶 縁 膜 2 2 お よ び 層 間 絶 縁 膜 2 5 を 介 し て 画 素 電 極 1 7 b と 重 な っ て お り、 両 者 (1 8 p ・ 1 7 b) の 重 な り 部 分 に 保 持 容 量 C h b (図 2 参 照) が 形 成 さ れ る。

20

【 0 0 3 6 】

な お、 ゲ ー ト 絶 縁 膜 2 2 の 材 料 お よ び 厚 み、 並 び に 層 間 絶 縁 膜 2 5 の 材 料 お よ び 厚 み に つ い て は、 ゲ ー ト 絶 縁 膜 2 2 の ゲ ー ト 絶 縁 膜 と し て の 機 能 お よ び 層 間 絶 縁 膜 2 5 の ト ラ ン ジ ス タ の チ ャ ネ ル 保 護 膜 と し て の 機 能、 並 び に 必 要 な 結 合 容 量 の 値 を 勘 案 し て 決 定 す れ ば よ い。 こ こ で は、 ゲ ー ト 絶 縁 膜 2 2 お よ び 層 間 絶 縁 膜 2 5 そ れ ぞ れ に 窒 化 シ リ コ ン (S i N x) を 用 い、 層 間 絶 縁 膜 2 5 を ゲ ー ト 絶 縁 膜 2 2 よ り も 薄 く 形 成 し て い る。

30

【 0 0 3 7 】

一 方、 カ ラ ー フ ィ ル タ 基 板 3 0 で は、 ガ ラ ス 基 板 3 2 上 に 着 色 層 (カ ラ ー フ ィ ル タ 層) 1 4 が 形 成 さ れ、 そ の 上 層 に 共 通 電 極 (c o m) 2 8 が 形 成 さ れ、 さ ら に こ れ を 覆 う よ う に 配 向 膜 1 9 が 形 成 さ れ て い る。

【 0 0 3 8 】

図 4 は 図 1 ・ 2 に 示 す 液 晶 パ ネ ル を 備 え た 本 液 晶 表 示 装 置 (ノ ー マ リ ブ ラ ッ ク モ ー ド の 液 晶 表 示 装 置) の 駆 動 方 法 を 示 す タ イ ミ ン グ チ ャ ー ト である。 な お、 S v お よ び S V は、 デ ー タ 信 号 線 1 5 x ・ 1 5 y (図 2 参 照) そ れ ぞ れ に 供 給 さ れ る 信 号 電 位 を 示 し、 G x ・ G y は 走 査 信 号 線 1 6 x ・ 1 6 y に 供 給 さ れ る ゲ ー ト オ ン パ ル ス 信 号 を 示 し、 V a ~ V d は そ れ ぞ れ、 画 素 電 極 1 7 a ~ 1 7 d の 電 位 を 示 し、 V A ・ A B は そ れ ぞ れ、 画 素 電 極 1 7 A ・ 1 7 B の 電 位 を 示 し て い る。

40

【 0 0 3 9 】

こ の 駆 動 方 法 で は、 図 4 に 示 さ れ る よ う に、 走 査 信 号 線 を 順 次 選 択 し、 デ ー タ 信 号 線 に 供 給 す る 信 号 電 位 の 極 性 を 1 水 平 走 査 期 間 (1 H) ご と に 反 転 さ せ る と と も に、 各 フ レ ー ム に お け る 同 一 番 目 の 水 平 走 査 期 間 に 供 給 さ れ る 信 号 電 位 の 極 性 を 1 フ レ ー ム 単 位 で 反 転 さ せ、 か つ 同 一 水 平 走 査 期 間 に お い て は 隣 接 す る 2 本 の デ ー タ 信 号 線 に 逆 極 性 の 信 号 電 位 を 供 給 す る。

50

【 0 0 4 0 】

具体的には、連続するフレーム F 1 ・ F 2 において、F 1 では、走査信号線を順次選択し、隣接する 2 本のデータ信号線の一方には、1 番目の水平走査期間（例えば、画素電極 1 7 a の書き込み期間含む）にプラス極性の信号電位を供給し、2 番目の水平走査期間にマイナス極性の信号電位を供給し、上記 2 本のデータ信号線の他方には、1 番目の水平走査期間にマイナス極性の信号電位を供給し、2 番目の水平走査期間にプラス極性の信号電位を供給する。これにより、図 4 に示すように、 $|V_a|$ $|V_b|$, $|V_c|$ $|V_d|$ となり、例えば、画素電極 1 7 a（プラス極性）を含む副画素は明副画素（以下、「明」）、画素電極 1 7 b（プラス極性）を含む副画素は暗副画素（以下、「暗」）、画素電極 1 7 c（マイナス極性）を含む副画素は「明」、画素電極 1 7 d（マイナス極性）を含む副画素は「暗」となり、全体としては、図 5（a）のようになる。

10

【 0 0 4 1 】

また、F 2 では、走査信号線を順次選択し、隣接する 2 本のデータ信号線の一方には、1 番目の水平走査期間（例えば、画素電極 1 7 a の書き込み期間含む）にマイナス極性の信号電位を供給し、2 番目の水平走査期間にプラス極性の信号電位を供給し、上記 2 本のデータ信号線の他方には、1 番目の水平走査期間にプラス極性の信号電位を供給し、2 番目の水平走査期間にマイナス極性の信号電位を供給する。これにより、図 4 に示すように $|V_a|$ $|V_b|$, $|V_c|$ $|V_d|$ となり、例えば、画素電極 1 7 a（マイナス極性）を含む副画素は「明」、画素電極 1 7 b（マイナス極性）を含む副画素は「暗」、画素電極 1 7 c（プラス極性）を含む副画素は「明」、画素電極 1 7 d（プラス極性）を含む副画素は「暗」となり、全体としては、図 5（b）のようになる。

20

【 0 0 4 2 】

なお、図 1 ・ 3 では配向規制用構造物の記載を省略しているが、例えば M V A（マルチドメインパーティカルアライメント）方式の液晶パネルでは、各画素電極に配向規制用のスリットが設けられ、カラーフィルタ基板に配向規制用のリブが設けられる。なお、配向規制用のリブに代えて、カラーフィルタ基板の共通電極に配向規制用のスリットを設けてもよい。

【 0 0 4 3 】

図 1 の液晶パネルでは、基板の厚み方向に結合容量 C a b 1（下層容量電極 7 7 および上層容量電極 3 7 の重なり部分の結合容量）および C a b 2（上層容量電極 3 7 および画素電極 1 7 b の重なり部分の結合容量）が形成されるとともにこれら結合容量 C a b 1 ・ C a b 2 が並列化され、画素電極 1 7 a ・ 1 7 b を、並列化された結合容量 C a b 1 ・ C a b 2 を介して接続することができる。したがって、結合容量の値を変えことなく上層容量電極 3 7 の面積を小さくして開口率を向上させたり、上層容量電極 3 7 の面積を変えなく（開口率を変えなく）結合容量の値を大きくしたりすることができる。

30

【 0 0 4 4 】

また、本液晶パネルでは、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 それぞれに窒化シリコン（S i N x）を用い、層間絶縁膜 2 5 をゲート絶縁膜 2 2 よりも薄く形成している。この点、ゲート絶縁膜 2 2 の厚みは、トランジスタ特性に与える影響が大きく、開口率を向上させる、あるいは結合容量の値を大きくするといった上記効果のためにこの厚みを大きく変えることは好ましくない。一方、層間絶縁膜 2 5（チャネル保護膜）の厚みはトランジスタ特性に与える影響が比較的小さい。そこで、トランジスタ特性を保ちつつ上記効果を高めるためには、層間絶縁膜 2 5 の厚みを小さくすることが好ましく、本液晶パネルのように、層間絶縁膜 2 5 の厚みをゲート絶縁膜 2 2 のそれよりも小さくすることが好ましい。

40

【 0 0 4 5 】

また、本液晶パネルを平面的に視ると、上層容量電極 3 7 の両エッジの内側に下層容量電極 7 7 の両エッジが位置しているため、下層容量電極 7 7 や上層容量電極 3 7 のアライメントが行方向にずれても結合容量の値が変動しにくい（アライメントずれに強い）構成となっている。なお、アライメントずれに強いという観点からは、下層容量電極 7 7 の両

50

エッジの内側に上層容量電極 37 の両エッジが位置するように構成することもできるが、図 1 のように、下層容量電極 77 および画素電極 17b 双方と結合容量を形成する上層容量電極 37 の幅を広くすれば、開口率を向上させる、あるいは結合容量の値を大きくするといった上記効果を一層高めることができる。

【0046】

なお、図 1・3 において、上層容量電極 37 と下層容量電極 77 とが短絡してしまうと、画素電極 17a および画素電極 17b が短絡することになるが、このような場合には、画素電極 17b のうちコンタクトホール 11f 内の部分をトリミング除去することで、結合容量 Cab2 (上層容量電極 37 および画素電極 17b 間の結合容量)を残しながら上記短絡を修正することができる。

10

【0047】

次に、本液晶パネルの製造方法について説明する。液晶パネルの製造方法には、アクティブマトリクス基板製造工程と、カラーフィルタ基板製造工程と、両基板を貼り合わせて液晶を充填する組み立て工程とが含まれる。

【0048】

まず、ガラス、プラスチックなどの基板上に、チタン、クロム、アルミニウム、モリブデン、タンタル、タングステン、銅などの金属膜、それらの合金膜、または、それらの積層膜 (厚さ 1000 ~ 3000) をスパッタリング法により成膜し、その後、フォトリソグラフィ技術 (Photo Engraving Process、「PEP 技術」と称する)によりパターンニングを行い、走査信号線 (トランジスタのゲート電極)、保持容量配線、および下層容量電極を形成する。

20

【0049】

次いで、走査信号線などが形成された基板全体に、CVD (Chemical Vapor Deposition) 法により窒化シリコンや酸化シリコンなどの無機絶縁膜 (厚さ 4000 程度)を成膜し、ゲート絶縁膜を形成する。

【0050】

続いて、ゲート絶縁膜上 (基板全体)に、CVD 法により真性アモルファスシリコン膜 (厚さ 1000 ~ 3000) と、リングドープされた n+アモルファスシリコン膜 (厚さ 400 ~ 700) とを連続して成膜し、その後、PEP 技術によってパターンニングを行い、ゲート電極上に、真性アモルファスシリコン層と n+アモルファスシリコン層とからなるシリコン積層体を島状に形成する。

30

【0051】

続いて、シリコン積層体が形成された基板全体に、チタン、クロム、アルミニウム、モリブデン、タンタル、タングステン、銅などの金属膜、それらの合金膜、または、それらの積層膜 (厚さ 1000 ~ 3000) をスパッタリング法により成膜し、その後、PEP 技術によりパターンニングを行い、データ信号線、トランジスタのソース電極・ドレイン電極、ドレイン引き出し電極、および上層容量電極を形成する (メタル層の形成)。

【0052】

さらに、ソース電極およびドレイン電極をマスクとして、シリコン積層体を構成する n+アモルファスシリコン層をエッチング除去し、トランジスタのチャネルを形成する。ここで、半導体層は、上記のようにアモルファスシリコン膜により形成させてもよいが、ポリシリコン膜を成膜させてもよく、また、アモルファスシリコン膜およびポリシリコン膜にレーザアニール処理を行って結晶性を向上させてもよい。これにより、半導体層内の電子の移動速度が速くなり、トランジスタ (TFET) の特性を向上させることができる。

40

【0053】

次いで、データ信号線などが形成された基板全体に、CVD 法により窒化シリコンや酸化シリコンなどの無機絶縁膜 (厚さ 3000 程度)を成膜して、層間絶縁膜を形成する。

【0054】

その後、PEP 技術により、層間絶縁膜あるいは層間絶縁膜とゲート絶縁膜をエッチン

50

グ除去して、コンタクトホールを形成する。ここで、図 1・3 のコンタクトホール 11a の形成箇所では層間絶縁膜が除去され、コンタクトホール 11f の形成箇所では層間絶縁膜およびゲート絶縁膜が除去される。

【0055】

続いて、コンタクトホールが形成された層間絶縁膜上の基板全体に、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide)、酸化亜鉛、酸化スズなどからなる透明導電膜 (厚さ 1000 ~ 2000) をスパッタリング法により成膜し、その後、PEP 技術によりパターンニングし、各画素電極を形成する。

【0056】

最後に、画素電極上の基板全体に、ポリイミド樹脂を厚さ 500 ~ 1000 で印刷し、その後、焼成して、回転布にて 1 方向にラビング処理を行って、配向膜を形成する。以上のようにして、アクティブマトリクス基板製造される。

【0057】

以下に、カラーフィルタ基板製造工程について説明する。

【0058】

まず、ガラス、プラスチックなどの基板上 (基板全体) に、クロム薄膜、または黒色顔料を含有する樹脂を成膜した後に PEP 技術によってパターンニングを行い、ブラックマトリクスを形成する。次いで、ブラックマトリクスの間隙に、顔料分散法などを用いて、赤、緑および青のカラーフィルタ層 (厚さ 2 μm 程度) をパターン形成する。

【0059】

続いて、カラーフィルタ層上の基板全体に、ITO、IZO、酸化亜鉛、酸化スズなどからなる透明導電膜 (厚さ 1000 程度) を成膜し、共通電極 (com) を形成する。

【0060】

最後に、共通電極上の基板全体に、ポリイミド樹脂を厚さ 500 ~ 1000 で印刷し、その後、焼成して、回転布にて 1 方向にラビング処理を行って、配向膜を形成する。上記のようにして、カラーフィルタ基板を製造することができる。

【0061】

以下に、組み立て工程について、説明する。

【0062】

まず、アクティブマトリクス基板およびカラーフィルタ基板の一方に、スクリーン印刷により、熱硬化性エポキシ樹脂などからなるシール材料を液晶注入口の部分に欠いた枠状パターンに塗布し、他方の基板に液晶層の厚さに相当する直径を持ち、プラスチックまたはシリカからなる球状のスペーサーを散布する。

【0063】

次いで、アクティブマトリクス基板とカラーフィルタ基板とを貼り合わせ、シール材料を硬化させる。

【0064】

最後に、アクティブマトリクス基板およびカラーフィルタ基板並びにシール材料で囲まれる空間に、減圧法により液晶材料を注入した後、液晶注入口に UV 硬化樹脂を塗布し、UV 照射によって液晶材料を封止することで液晶層を形成する。以上のようにして、液晶パネルが製造される。

【0065】

図 3 に戻って、図 3 の層間絶縁膜 (無機層間絶縁膜) 25 上にこれよりも厚い有機層間絶縁膜 26 を設け、図 7 に示すように、チャネル保護膜を 2 層 (25・26) 構造とすることもできる。こうすれば、各種寄生容量の低減、配線同士の短絡防止、および平坦化による画素電極の裂け等の低減といった効果が得られる。この場合、図 6・7 に示すように、有機層間絶縁膜 26 については、上層容量電極 37 および画素電極 17b と重なる部分 Kx を割り貫いておくことがより好ましい。こうすれば、結合容量の値を十分に確保しながら、上記の効果を達成することができる。また、有機層間絶縁膜 26 については、保持容量配線 18p と重なる部分 Ky を割り貫いておくことがさらに好ましい。こうすれば、保持

10

20

30

40

50

容量の値を十分に確保しながら、上記の効果を得ることができる。また、本構成では走査信号線および画素電極間の寄生容量やデータ信号線および画素電極間の寄生容量が低減されるため、図 6・7 のように、画素電極をデータ信号線や走査信号線に重ねて開口率を高めることができる。

【0066】

図 7 の層間絶縁膜（無機層間絶縁膜）25、有機層間絶縁膜 26 およびコンタクトホール 11a・11f は例えば、以下のようにして形成することができる。すなわち、トランジスタやデータ信号線を形成した後、 SiH_4 ガスと NH_3 ガスと N_2 ガスとの混合ガスを用い、基板全面を覆うように、厚さ約 3000 の SiN_x からなる層間絶縁膜 25（パッシベーション膜）を CVD にて形成する。その後、厚さ約 3 μm のポジ型感光性アクリル樹脂からなる有機層間絶縁膜 26 をスピンコートやダイコートにて形成する。続いて、フォトリソグラフィを行って有機層間絶縁膜 26 の割り貫き部分および各種のコンタクト用パターンを形成し、さらに、パターンングされた有機層間絶縁膜 26 をマスクとし、 CF_4 ガスと O_2 ガスとの混合ガスを用いて、層間絶縁膜 25 をドライエッチングする。具体的には、例えば、有機層間絶縁膜の割り貫き部分についてはフォトリソグラフィ工程でハーフ露光とすることで現像完了時に有機層間絶縁膜が薄く残膜するようにしておく一方、コンタクトホール部分については上記フォトリソグラフィ工程でフル露光することで現像完了時に有機層間絶縁膜が残らないようにしておく。ここで、 CF_4 ガスと O_2 ガスとの混合ガスでドライエッチングを行えば、有機層間絶縁膜の割り貫き部分については（有機層間絶縁膜の）残膜が除去され、コンタクトホール 11a の部分については有機層間絶縁膜下の層間絶縁膜 25 が除去され、コンタクトホール 11f の部分については有機層間絶縁膜下の層間絶縁膜 25 およびゲート絶縁膜 22 が除去される。すなわち、コンタクトホール 11a の部分では層間絶縁膜 25 が除去されてドレイン引き出し電極 27 の表面（例えば、A1 膜）が露出することでエッチングが止まり、コンタクトホール 11f の部分では層間絶縁膜 25 およびゲート絶縁膜 22 が除去されて下層容量電極 77 の表面（例えば、A1 膜）が露出することでエッチングが止まる。なお、有機層間絶縁膜 26 は、例えば、SOG（スピンオンガラス）材料からなる絶縁膜であってもよく、また、有機層間絶縁膜 26 に、アクリル樹脂、エポキシ樹脂、ポリイミド樹脂、ポリウレタン樹脂、ノボラック樹脂、およびシロキサン樹脂の少なくとも 1 つが含まれていてもよい。

【0067】

図 1 に戻って、図 1 では、上層容量電極 37 がドレイン引き出し電極 27 から画素電極 17b まで延伸しているが、図 8 のように、上層容量電極 37 を短縮することもできる。具体的には、ドレイン引き出し電極 27 を、コンタクトホール 11a を介して画素電極 17a に接続する一方、上層容量電極 37 を、コンタクトホール 11i を介して、画素電極 17a の画素電極 17b と近接する部分に接続する。こうすれば、上層容量電極 37 が短縮され、開口率を高めることができる。

【0068】

図 2 に示す画素 101 の他の具体例を図 9 に示す。図 9 では、データ信号線 15x および走査信号線 16x の交差部近傍にトランジスタ 12a が配され、トランジスタ 12a のソース電極 8 はデータ信号線 15x に接続され、トランジスタ 12a のゲート電極を走査信号線 16x が兼ね、トランジスタ 12a のドレイン電極 9 はドレイン引き出し電極 27 に接続され、両信号線（15x・16x）で画される画素領域に、トランジスタ 12a に近接する画素電極 17a（第 1 画素電極）と、画素電極 17b（第 2 画素電極）とが列方向に並べられている。

【0069】

そして、コンタクトホール 11j を介して画素電極 17b に接続された上層容量電極 47 が、画素電極 17a に重なるように延伸し、さらに、上層容量電極 47 および画素電極 17a と重なるように下層容量電極 87 が設けられ、下層容量電極 87 と画素電極 17a とがコンタクトホール 11g を介して接続されている。また、画素電極 17a は、コンタクトホール 11a を介してドレイン引き出し電極 27 に接続されている。

【 0 0 7 0 】

なお、上層容量電極 4 7 は、画素電極 1 7 a 下に、列方向に沿う 2 本のエッジを有するとともに、下層容量電極 8 7 も、画素電極 1 7 a 下に、列方向に沿う 2 本のエッジを有し、平面的に視ると、上層容量電極 4 7 の両エッジの内側に下層容量電極 8 7 の両エッジが位置している。

【 0 0 7 1 】

ここで、下層容量電極 8 7 は走査信号線 1 6 x と同層に形成され、上層容量電極 4 7 はデータ信号線 1 5 x と同層に形成され、下層容量電極 8 7、上層容量電極 4 7、および画素電極 1 7 a の重畳部分では、下層容量電極 8 7 と上層容量電極 4 7 との間にゲート絶縁膜が配されるとともに、上層容量電極 4 7 と画素電極 1 7 a との間に層間絶縁膜が配されている。これにより、下層容量電極 8 7 と上層容量電極 4 7 との重なり部分に結合容量 C_{ab1} が形成され、上層容量電極 4 7 と画素電極 1 7 a との重なり部分に結合容量 C_{ab2} が形成される。

10

【 0 0 7 2 】

また、画素領域を横切るように保持容量配線 1 8 p が配され、保持容量配線 1 8 p は、ゲート絶縁膜と層間絶縁膜を介して画素電極 1 7 a および画素電極 1 7 b それぞれと重なっている。これにより、保持容量配線 1 8 p と画素電極 1 7 a との重なり部分に保持容量 C_{ha} が形成され、保持容量配線 1 8 p と画素電極 1 7 b との重なり部分に保持容量 C_{hb} が形成される。

【 0 0 7 3 】

20

図 1 0 は図 9 の X - Y 矢視断面図である。同図に示すように、本液晶パネルは、アクティブマトリクス基板 3 と、これに対向するカラーフィルタ基板 3 0 と、両基板 (3 ・ 3 0) 間に配される液晶層 4 0 とを備える。アクティブマトリクス基板 3 では、ガラス基板 3 1 上に、保持容量配線 1 8 p および下層容量電極 8 7 が形成され、これらを覆うようにゲート絶縁膜 2 2 が形成されている。ゲート絶縁膜 2 2 の上層には上層容量電極 4 7 およびドレイン引き出し電極 2 7 が形成されている。さらに、このメタル層を覆うように層間絶縁膜 2 5 が形成されている。層間絶縁膜 2 5 上には画素電極 1 7 a ・ 1 7 b が形成され、さらに、これら画素電極を覆うように配向膜 7 が形成されている。なお、コンタクトホール 1 1 j では、層間絶縁膜 2 5 が割り貫かれ、これによって、画素電極 1 7 b と上層容量電極 4 7 とが接続されている。また、コンタクトホール 1 1 a では、層間絶縁膜 2 5 が割り貫かれ、これによって、ドレイン引き出し電極 2 7 と画素電極 1 7 a とが接続される。さらに、コンタクトホール 1 1 g では、層間絶縁膜 2 5 およびゲート絶縁膜 2 2 が割り貫かれ、これによって、下層容量電極 8 7 と画素電極 1 7 a とが接続される。

30

【 0 0 7 4 】

ここで、下層容量電極 8 7 は、ゲート絶縁膜 2 2 を介して上層容量電極 4 7 と重なっており、両者 (8 7 ・ 4 7) の重なり部分に結合容量 C_{ab1} (図 2 参照) が形成される。さらに、上層容量電極 4 7 は、層間絶縁膜 2 5 を介して画素電極 1 7 a と重なっており、両者 (4 7 ・ 1 7 a) の重なり部分に結合容量 C_{ab2} (図 2 参照) が形成される。また、保持容量配線 1 8 p は、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 を介して画素電極 1 7 a と重なっており、両者 (1 8 p ・ 1 7 a) の重なり部分に保持容量 C_{ha} (図 2 参照) が形成される。同様に、保持容量配線 1 8 p は、ゲート絶縁膜 2 2 および層間絶縁膜 2 5 を介して画素電極 1 7 b と重なっており、両者 (1 8 p ・ 1 7 b) の重なり部分に保持容量 C_{hb} (図 2 参照) が形成される。

40

【 0 0 7 5 】

図 9 の構成では、開口率の向上や結合容量の値を大きくすることができるといった上記効果に加え、下層容量電極 8 7 を、画素電極 1 7 b ではなく画素電極 1 7 a に接続することで、電氣的にフローティングである画素電極 1 7 b の焼き付きを抑制することができるメリットがある。

【 0 0 7 6 】

図 9 の液晶パネルを図 1 1 のように構成することもできる。すなわち、下層容量電極 8

50

7をドレイン引き出し電極27と重なる位置まで延伸させ、下層容量電極87、ドレイン引き出し電極27、および画素電極17aをコンタクトホール11sによって接続する。こうすれば、図9の2つのコンタクトホール(11a・11g)を、1つのコンタクトホール(11s)にまとめることができる。コンタクトホール形成箇所はその段差ゆえに液晶配向が乱れ易く、これが視認されるおそれがあるが、上記のようにコンタクトホールを1つにまとめることで液晶配向が乱れる領域を減らし、表示品位を高めることができる。なお、このような液晶配向の乱れを遮光膜(例えば、ブラックマトリクス)で隠したり下層容量電極を広くすることで隠したりする場合には、コンタクトホールを1つにまとめることで遮光領域を減らし、開口率を高めることができる。

【0077】

図12は図11のX-Y矢視断面図である。同図に示すように、コンタクトホール11jでは、層間絶縁膜25が割り貫かれ、これによって、画素電極17bと上層容量電極47とが接続されている。また、コンタクトホール11sでは、層間絶縁膜25およびゲート絶縁膜22が割り貫かれ、これによって、下層容量電極87とドレイン引き出し電極27と画素電極17aとが接続される。なお、コンタクトホール11sの形成箇所では、ドレイン引き出し電極27を形成する前に、ゲート絶縁膜22を例えばPEP技術によってエッチング除去しておくことになる。

【0078】

図11の液晶パネルを図13のように構成することもできる。すなわち、ドレイン引き出し電極27に、コンタクトホール11sの開口部の一部と重なるように割り貫き部99を形成しておく。例えば、平面的に視て、割り貫き部99の外周が、コンタクトホール11sの開口部外周の内側に位置するように、割り貫き部99およびコンタクトホール11sを形成する。こうすれば、図11・12の構成で必要だった(ドレイン引き出し電極27形成前の)PEP技術によるゲート絶縁膜22のエッチングを行うことなく、コンタクトホール11s・11jを同時形成することができる。

【0079】

例えば、層間絶縁膜のエッチングに CF_4 ガスと O_2 ガスとの混合ガスを用いると、コンタクトホール11jの形成箇所では層間絶縁膜25が除去されてドレイン引き出し電極27の表面(例えば、A1)が露出することでエッチングが止まり、割り貫き部99の形成箇所では、層間絶縁膜25およびゲート絶縁膜22が除去されて下層容量電極87の表面(例えば、A1)が露出することでエッチングが止まる。また、この工程によって、走査信号線の端部の上層に位置するゲート絶縁膜および層間絶縁膜を除去して該走査信号線の端部を露出させる(走査信号線の端部を外部接続端子に繋ぐため)こともできる。なお、エッチャントとしては、上記混合ガス以外に、フッ化水素酸(HF)とフッ化アンモニウム(NH_4F)を混合したパフアードフッ酸(BHF)を用いることもできる。

【0080】

図8に示す液晶パネルを図15のように構成することもできる。すなわち、図8では記載を省略しているが、MVAの液晶パネルでは、図15に示すように、アクティブマトリクス基板の画素電極に配向規制用のスリットSLが設けられ、カラーフィルタ基板に配向規制用のリブLi(線状突起)が設けられる。ここで、アクティブマトリクス基板の上層容量電極37および下層容量電極77をリブLi下に配置することで、開口率を高めることができる。

【0081】

また、MVAの液晶パネルでは、図16に示すように、アクティブマトリクス基板の画素電極に配向規制用のスリットSLが設けられ、カラーフィルタ基板の共通電極(対向電極)に配向規制用のスリットs1が設けられる場合もある。この場合には、アクティブマトリクス基板の上層容量電極37および下層容量電極77を、共通電極のスリットs1下に配置することで、開口率を高めてもよい。

【0082】

図1の液晶パネルを図17のように変形することもできる。すなわち、保持容量配線1

10

20

30

40

50

8 p を、走査信号線 1 6 x に近接配置する。この場合、保持容量配線 1 8 p は、ゲート絶縁膜および層間絶縁膜を介して画素電極 1 7 a のみに重なり、この重なり部分に両者 (1 8 p ・ 1 7 a) 間の保持容量が形成される。なお、層間絶縁膜がある程度厚い場合には、保持容量を確保するために、ドレイン引き出し電極 2 7 を、保持容量配線 1 8 p と重なるように延伸させてもよい。同様に、図 8 の液晶パネルを図 1 8 のように変形することもできる。すなわち、保持容量配線 1 8 p を、走査信号線 1 6 x に近接配置する。この場合、保持容量配線 1 8 p は、ゲート絶縁膜および無機層間絶縁膜を介して画素電極 1 7 a のみに重なり、この重なり部分に両者 (1 8 p ・ 1 7 a) 間の保持容量が形成される。同様に、図 1 5 の液晶パネルを図 1 9 のように変形することもできる。すなわち、保持容量配線 1 8 p を、走査信号線 1 6 x に近接配置する。この構成では、保持容量を確保するために、ドレイン引き出し電極 2 7 を、保持容量配線 1 8 p と重なるように延伸させている。この場合、保持容量配線 1 8 p とドレイン引き出し電極 2 7 とがゲート絶縁膜のみを介して重なることになり、この重なり部分に保持容量配線 1 8 p および画素電極 1 7 a 間の保持容量の多くが形成される。

10

20

30

40

50

【 0 0 8 3 】

図 8 の液晶パネルを図 2 0 のように変形することもできる。図 2 0 の液晶パネルでは、画素電極 1 7 b が行方向に視て V 字形状に形成されるとともに、画素電極 1 7 a がこの画素電極 1 7 b を取り囲むように構成されている。具体的には、画素電極 1 7 b は、行方向に対して 4 5 度をなす 2 つのエッジ E 1 ・ E 2 と、行方向に対して 3 1 5 度をなす 2 つのエッジ E 3 ・ E 4 を含んでおり、エッジ E 1 とこれに平行な画素電極 1 7 a のエッジとの間隙、エッジ E 2 とこれに平行な画素電極 1 7 a のエッジとの間隙、エッジ E 3 とこれに平行な画素電極 1 7 a のエッジとの間隙、およびエッジ E 4 とこれに平行な画素電極 1 7 a のエッジとの間隙それぞれが配向規制用のスリット S L 1 ~ S L 4 となっている。

【 0 0 8 4 】

ここで、ドレイン引き出し電極 2 7 が、コンタクトホール 1 1 a を介して画素電極 1 7 a に接続され、コンタクトホール 1 1 i を介して画素電極 1 7 a に接続する上層容量電極 3 7 が、スリット S L 3 下をくぐるように延伸し、さらに、上層容量電極 3 7 および画素電極 1 7 b と重なるように下層容量電極 7 7 が設けられ、下層容量電極 7 7 はコンタクトホール 1 1 f を介して画素電極 1 7 b に接続されている。なお、上層容量電極 3 7 は、画素電極 1 7 b 下に、行方向に対して 3 1 5 度をなす 2 本のエッジを有するとともに、下層容量電極 7 7 も、画素電極 1 7 b 下に、行方向に対して 3 1 5 度をなす 2 本のエッジを有し、平面的に視ると、上層容量電極 3 7 の両エッジの内側に下層容量電極 7 7 の両エッジが位置している。この構成では、下層容量電極 7 7 と上層容量電極 3 7 との重なり部分に結合容量 C a b 1 が形成され、上層容量電極 3 7 と画素電極 1 7 b との重なり部分に結合容量 C a b 2 が形成される。

【 0 0 8 5 】

また、画素領域を横切るように保持容量配線 1 8 p が配され、保持容量配線 1 8 p は、ゲート絶縁膜と層間絶縁膜を介して画素電極 1 7 a および画素電極 1 7 b それぞれと重なっている。これにより、保持容量配線 1 8 p と画素電極 1 7 a との重なり部分に保持容量が形成され、保持容量配線 1 8 p と画素電極 1 7 b との重なり部分に保持容量が形成される。

【 0 0 8 6 】

図 2 0 の液晶パネルを図 2 1 のように変形することもできる。図 2 1 の液晶パネルでは、画素電極 1 7 b は、行方向に対して 3 1 5 度をなす 2 つのエッジ E 1 ・ E 2 と、行方向に対して 4 5 度をなす 2 つのエッジ E 3 ・ E 4 を含んでおり、エッジ E 1 とこれに平行な画素電極 1 7 a のエッジとの間隙、およびエッジ E 3 とこれに平行な画素電極 1 7 a のエッジとの間隙それぞれが配向規制用のスリット S L 1 ・ S L 3 となっている。

【 0 0 8 7 】

そして、ドレイン引き出し電極 2 7 が同層の上層容量電極 3 7 に接続され、上層容量電極 3 7 は、列方向に延伸してスリット S L 1 をくぐり、さらに画素電極 1 7 b 上で向きを

変え、カラーフィルタ基板に形成されるリブ L i の下を這うように、平面的に視て画素電極 17 b のエッジ E 1 および E 2 間を行方向に対して 315 度をなすように延伸している。

【0088】

また、保持容量配線 18 p からは、画素電極 17 b の外周と重なる環状の保持容量延伸部 18 p x が延伸しており、この保持容量延伸部 18 p x が、ゲート絶縁膜および層間絶縁膜を介して画素電極 17 a および画素電極 17 b それぞれと重なっている。これにより、保持容量延伸部 18 p x と画素電極 17 a との重なり部分に保持容量が形成され、保持容量延伸部 18 p x と画素電極 17 b との重なり部分に保持容量が形成される。

【0089】

図 21 のように、上層容量電極 37 がリブ L i 下を這うような構成とすることで、開口率の向上と配向規制力の向上を図ることができる。もちろん、リブ L i のかわりに C F 基板の共通電極にスリットを設けても構わない。また、保持容量延伸部 18 p x を画素電極 17 b の外周に重ねることで、保持容量を確保しながら開口率を高め、さらに配向規制力を高めることができる。また、電氣的にフローティングとなる画素電極 17 b の焼き付き抑制効果も得られる。

【0090】

図 9 の液晶パネルを図 22 のように変形することもできる。図 22 の液晶パネルでは、画素電極 17 a が行方向に視て三角形形状に形成されるとともに、画素電極 17 b がこの画素電極 17 a を取り囲むように構成されている。具体的には、画素電極 17 a は、行方向に対して 45 度をなすエッジ E 1 と、行方向に対して 315 度をなすエッジ E 2 とを含んでおり、エッジ E 1 とこれに平行な画素電極 17 b のエッジとの間隙、およびエッジ E 2 とこれに平行な画素電極 17 b のエッジとの間隙それぞれが、配向規制用のスリット S L 1・S L 2 となっている。

【0091】

ここで、ドレイン電極 9 から引き出されたドレイン引き出し配線 57 が、コンタクトホール 11 a を介して画素電極 17 a に接続され、コンタクトホール 11 j を介して画素電極 17 b に接続する上層容量電極 47 が、スリット S L 2 下をくぐるように延伸し、さらに、上層容量電極 47 および画素電極 17 a と重なるように下層容量電極 87 が設けられ、下層容量電極 87 はコンタクトホール 11 g を介して画素電極 17 a に接続されている。なお、上層容量電極 47 は、画素電極 17 a 下に、行方向に対して 45 度をなす 2 本のエッジを有するとともに、下層容量電極 87 も、画素電極 17 a 下に、行方向に対して 45 度をなす 2 本のエッジを有し、平面的に視ると、上層容量電極 47 の両エッジの内側に下層容量電極 87 の両エッジが位置している。

【0092】

この構成では、下層容量電極 87、上層容量電極 47、および画素電極 17 a の重畳部分では、下層容量電極 87 と上層容量電極 47 との間にゲート絶縁膜が配されるとともに、上層容量電極 47 と画素電極 17 a との間に層間絶縁膜が配されている。これにより、下層容量電極 87 と上層容量電極 47 との重なり部分に結合容量が形成されるとともに、上層容量電極 47 と画素電極 17 a との重なり部分に結合容量が形成され、これら 2 つ結合容量が並列化されている。

【0093】

また、保持容量配線 18 p からは、画素電極 17 a の外周と重なる環状の保持容量延伸部 18 p x が延伸しており、この保持容量延伸部 18 p x が、ゲート絶縁膜および層間絶縁膜を介して画素電極 17 a および画素電極 17 b それぞれと重なっている。これにより、保持容量延伸部 18 p x と画素電極 17 a との重なり部分に保持容量が形成され、保持容量延伸部 18 p x と画素電極 17 b との重なり部分に保持容量が形成される。図 22 のように、保持容量延伸部 18 p x を画素電極 17 a の外周に重ねることで、保持容量を確保しながら開口率を高め、さらに配向規制力を高めることができる。

【0094】

10

20

30

40

50

本液晶パネルは図23のように構成することもできる。図23の液晶パネルでは、データ信号線15xおよび走査信号線16xの交差部近傍にトランジスタ12aが配され、トランジスタ12aのソース電極8はデータ信号線15xに接続され、トランジスタ12aのゲート電極を走査信号線16xが兼ね、トランジスタ12aのドレイン電極9はドレイン引き出し電極27に接続され、両信号線(15x・16x)で画される画素領域に、トランジスタ12aに近接する画素電極17auと、画素電極17bと、画素電極17auと同一形状を有する画素電極17avとが設けられている。画素電極17auは、行方向に対して315度をなすエッジE1と行方向に対して45度をなすエッジE2を脚とし、列方向に沿う底辺を有する等脚台形形状であり、画素電極17avは、行方向に対して45度をなすエッジE3と行方向に対して315度をなすエッジE4を脚とし、列方向に沿う底辺を有する等脚台形形状である。これら画素電極17au・17avは、画素電極17auを、画素領域中央を中心として180度回転させると画素電極17avに一致するように配され、画素電極17bは、画素電極17au・17avと嵌めあうようなZ字形状を有している。そして、画素電極17auのエッジE1とこれに平行な画素電極17bのエッジとの間隙、画素電極17auのエッジE2とこれに平行な画素電極17bのエッジとの間隙、画素電極17avのエッジE3とこれに平行な画素電極17bのエッジとの間隙、および画素電極17avのエッジE4とこれに平行な画素電極17bのエッジとの間隙それぞれが、配向規制用のスリットSL1~SL4となっている。

10

20

30

40

50

【0095】

ここで、ドレイン引き出し電極27が、コンタクトホール11aを介して画素電極17auに接続され、コンタクトホール11uを介して画素電極17auに接続する上層容量電極37が、列方向に延伸してスリットSL2下をくぐり、ついで画素電極17b下で90度向きを変えて画素電極17av下に至っており、この上層容量電極37の端部と画素電極17avとがコンタクトホール11vを介して接続されている。さらに、上層容量電極37および画素電極17bと重なるように下層容量電極77が設けられ、下層容量電極77はコンタクトホール11fを介して画素電極17bに接続されている。なお、上層容量電極37は、画素電極17b下に、列方向に沿う2本のエッジを有するとともに、下層容量電極77も、画素電極17b下に、列方向に沿う2本のエッジを有し、平面的に視ると、上層容量電極77の両エッジの内側に下層容量電極37の両エッジが位置している。この構成では、下層容量電極77と上層容量電極37との重なり部分に結合容量が形成され、これら2つの結合容量が並列化されている。

【0096】

また、保持容量配線18pからは、画素領域の外周と重なる環状の保持容量延伸部18pxが延伸しており、この保持容量延伸部18pxが、ゲート絶縁膜および層間絶縁膜を介して画素電極17aおよび画素電極17bそれぞれと重なっている。これにより、保持容量延伸部18pxと画素電極17aとの重なり部分に保持容量が形成され、保持容量延伸部18pxと画素電極17bとの重なり部分に保持容量が形成される。図23のように、保持容量延伸部18pxを画素領域の外周に重ねることで、保持容量を確保しながら、電氣的にフローティングとなる画素電極17bの焼き付き抑制することができる。

【0097】

図23の液晶パネルを図24のように変形することもできる。すなわち、保持容量延伸部18pxを、画素電極17bの外周に重ねるとともに、上層容量電極37を行方向に延伸させる。図24では、コンタクトホール11uを介して画素電極17auに接続する上層容量電極37が画素中央を行方向に延伸し、まずスリットSL2下をくぐって画素電極17b下に通し、さらにスリットSL3をくぐって画素電極17av下に至っており、この上層容量電極37の端部と画素電極17avとがコンタクトホール11vを介して接続されている。図24のように、保持容量延伸部18pxを画素電極17bの外周に重ねることで、保持容量を確保しながら開口率を高め、さらに配向規制力を高めることができる。また、電氣的にフローティングとなる画素電極17bの焼き付き抑制効果も得られる。

【 0 0 9 8 】

図 2 3 の液晶パネルを図 2 5 のように変形することもできる。図 2 5 では、コンタクトホール 1 1 u を介して画素電極 1 7 a u に接続する上層容量電極 3 7 が行方向に延伸し、画素電極 1 7 b 下で二手に分かれる。その一方は、カラーフィルタ基板に形成されるリブ L i の下を這うように、平面的に視て画素電極 1 7 b のエッジ E 2 および E 3 間を行方向に対して 3 1 5 度をなすように延伸し、他方は、スリット S L 3 をくぐって画素電極 1 7 a v 下に至り、この他方の端部と画素電極 1 7 a v とがコンタクトホール 1 1 v を介して接続される。

【 0 0 9 9 】

また、画素領域を横切るように保持容量配線 1 8 p が配され、保持容量配線 1 8 p および画素電極 1 7 b と重なるように保持容量電極 6 7 b が設けられ、保持容量配線 1 8 p および画素電極 1 7 a v と重なるように保持容量電極 6 7 a v が設けられている。なお、保持容量電極 6 7 b ・ 6 7 a v はともにデータ信号線 1 5 x と同層に形成されており、画素電極 1 7 b と保持容量電極 6 7 b とがコンタクトホール 1 1 i を介して接続され、画素電極 1 7 a v と保持容量電極 6 7 a v とがコンタクトホール 1 1 j を介して接続されている。

10

【 0 1 0 0 】

図 2 5 のように、上層容量電極 3 7 がリブ L i 下を這うような構成とすることで、開口率の向上と配向規制力の向上を図ることができる。もちろん、リブ L i のかわりに C F 基板の共通電極にスリットを設けても構わない。また、保持容量電極 6 7 b ・ 6 7 a v を設けることで、保持容量配線 1 8 p と画素電極 1 7 a u ・ 1 7 a v との間の保持容量、並びに保持容量配線 1 8 p と画素電極 1 7 b との間の保持容量を大きくすることができる。

20

【 0 1 0 1 】

図 2 の液晶パネルでは各画素の構造は同一であるが、これに限定されない。例えば、図 2 6 に示すように、行方向に隣り合う画素間で画素電極とトランジスタの接続関係を変えてもよい。

【 0 1 0 2 】

例えば画素 1 0 1 では、画素電極 1 7 a が、走査信号線 1 6 x に接続されたトランジスタ 1 2 a を介してデータ信号線 1 5 x に接続され、画素電極 1 7 a と画素電極 1 7 b とが結合容量 C a b 1 ・ C a b 2 を介して接続され、画素電極 1 7 a と保持容量配線 1 8 p との間に保持容量 C h a が形成され、画素電極 1 7 b と保持容量配線 1 8 p との間に保持容量 C h b が形成され、画素電極 1 7 a と共通電極 c o m との間に液晶容量 C l a が形成され、画素電極 1 7 b と共通電極 c o m との間に液晶容量 C l b が形成されている。なお、結合容量 C a b 1 ・ C a b 2 は並列である。

30

【 0 1 0 3 】

一方、画素 1 0 1 と行方向に隣接する画素 1 0 3 では、画素電極 1 7 b と行方向に隣接する画素電極 1 7 B が、走査信号線 1 6 x に接続されたトランジスタ 1 2 A を介してデータ信号線 1 5 y に接続され、画素電極 1 7 a と行方向に隣接する画素電極 1 7 A と画素電極 1 7 B とが結合容量 C A B 1 ・ C A B 2 を介して接続され、画素電極 1 7 A と保持容量配線 1 8 p との間に保持容量 C h A が形成され、画素電極 1 7 B と保持容量配線 1 8 p との間に保持容量 C h B が形成され、画素電極 1 7 A と共通電極 c o m との間に液晶容量 C l A が形成され、画素電極 1 7 B と共通電極 c o m との間に液晶容量 C l B が形成されている。なお、結合容量 C A B 1 ・ C A B 2 は並列である。

40

【 0 1 0 4 】

図 2 6 の画素 1 0 1 ・ 1 0 3 の具体例を図 2 7 に示す。画素 1 0 1 の構成は図 8 と同一である。一方、画素 1 0 3 では、データ信号線 1 5 y および走査信号線 1 6 x の交差部近傍にトランジスタ 1 2 A が配され、トランジスタ 1 2 A のソース電極はデータ信号線 1 5 y に接続され、トランジスタ 1 2 A のゲート電極を走査信号線 1 6 x が兼ね、トランジスタ 1 2 A のドレイン電極はドレイン引き出し電極 1 2 7 に接続され、両信号線 (1 5 y ・ 1 6 x) で画される画素領域に、トランジスタ 1 2 A に近接する画素電極 1 7 A と、画素

50

電極 17B とが列方向に並べられている。

【0105】

そして、ドレイン引き出し電極 127 が、コンタクトホール 11B を介して画素電極 17B に接続されるとともに、コンタクトホール 11J を介して画素電極 17B に接続された上層容量電極 137 が画素電極 17A に重なるように延伸している。さらに、上層容量電極 137 および画素電極 17A と重なるように下層容量電極 277 が設けられ、下層容量電極 277 はコンタクトホール 11F を介して画素電極 17A に接続されている。なお、上層容量電極 137 は、画素電極 17A 下に、列方向に沿う 2 本のエッジを有するとともに、下層容量電極 277 も、画素電極 17A 下に、列方向に沿う 2 本のエッジを有し、平面的に視ると、上層容量電極 137 の両エッジの内側に下層容量電極 277 の両エッジが位置している。

10

【0106】

ここで、下層容量電極 277 は走査信号線 16x と同層に形成され、上層容量電極 137 はデータ信号線 15y と同層に形成され、下層容量電極 277、上層容量電極 137、および画素電極 17A の重畳部分では、下層容量電極 277 と上層容量電極 137 との間にゲート絶縁膜が配されるとともに、上層容量電極 137 と画素電極 17A との間に層間絶縁膜が配されている。これにより、下層容量電極 277 と上層容量電極 137 との重なり部分に結合容量 CAB1 が形成され、上層容量電極 137 と画素電極 17A との重なり部分に結合容量 CAB2 が形成される。

20

【0107】

また、保持容量配線 18p は、ゲート絶縁膜と層間絶縁膜を介して画素電極 17A および画素電極 17B それぞれと重なっている。これにより、保持容量配線 18p と画素電極 17A との重なり部分に保持容量 ChA が形成され、保持容量配線 18p と画素電極 17B との重なり部分に保持容量 ChB が形成される。

【0108】

図 26・27 の液晶パネルを備えた液晶パネルでは、図 28 に示すように、中間調表示時に、画素電極 17a を含む副画素を明副画素、画素電極 17b を含む副画素を暗副画素とし、画素電極 17A を含む副画素を暗副画素、画素電極 17B を含む副画素を明副画素とすることができる。本液晶パネルでは、明副画素（暗副画素）同志が行方向に隣接することがないため、明副画素（あるいは暗副画素）が行方向に並ぶような構成と比較して、スジムラの少ない高品位の表示が可能となる。

30

【0109】

本液晶パネルの他の構成を図 34 に示し、図 34 の矢視断面図を図 35 に示す。図 34 に示す液晶パネルのアクティブマトリクス基板は、走査信号線 16x に接続されたトランジスタ 12a・12b と、走査信号線 16x の次段となる走査信号線 16y に接続されたトランジスタ 112 とを備え、データ信号線 15x および走査信号線 16x で画された画素領域に、画素電極 17au・17av・17b と、データ信号線 15x と同層に形成された、保持容量電極 67b・67av および上層容量電極 87・97 並びに連結配線 57 と、走査信号線 16x と同層に形成された下層容量電極 77 とを備える。画素電極 17au・17av・17b の形状および配置は図 25 と同一である。また、画素電極 17au と画素電極 17av とが、コンタクトホール 11u・11v および連結配線 57 を介して接続され、保持容量電極 67b はコンタクトホール 11i を介して画素電極 17b に接続され、保持容量電極 67av はコンタクトホール 11j を介して画素電極 17av に接続され、下層容量電極 77 は、コンタクトホール 11f を介して画素電極 17b に接続されている。

40

【0110】

なお、トランジスタ 12a・12b の共通ソース電極 8 はデータ信号線 15x に接続され、トランジスタ 12a のドレイン電極 9a はコンタクトホール 11a を介して画素電極 17au に接続され、トランジスタ 12b のドレイン電極 9b はコンタクトホール 11b を介して画素電極 17b に接続されている。また、トランジスタ 112 のソース電極 10

50

8は保持容量電極67avに繋がり(同層にて接続され)、トランジスタ112のドレイン電極109は上層容量電極87に繋がり(同層にて接続され)、上層容量電極87は上層容量電極97に繋がって(同層にて接続されて)いる。

【0111】

ここで、図34・35に示すように、保持容量電極67bは、ゲート絶縁膜22を介して保持容量配線18pと重なり、保持容量電極67avは、ゲート絶縁膜22を介して保持容量配線18pと重なり、上層容量電極97は、ゲート絶縁膜22を介して保持容量配線18pと重なるとともに、チャネル保護膜(無機層間絶縁膜25とこれよりも厚い有機層間絶縁膜26の積層膜)を介して画素電極17bと重なり、上層容量電極87は、チャネル保護膜(無機層間絶縁膜25とこれよりも厚い有機層間絶縁膜26の積層膜)を介して画素電極17bと重なり、下層容量電極77は、ゲート絶縁膜22を介して上層容量電極87と重なっている。ここでは、保持容量電極67avと保持容量配線18pとの重なり部分に画素電極17avおよび保持容量配線18p間の保持容量が形成され、保持容量電極67bと保持容量配線18pとの重なり部分に画素電極17bおよび保持容量配線18p間の保持容量が形成され、下層容量電極77および上層容量電極87の重なり部分に画素電極17au・17avおよび画素電極17b間の結合容量の大半が形成され、この結合容量の残りが、上層容量電極87および画素電極17bの重なり部分と、上層容量電極97および画素電極17bの重なり部分とに形成される。

10

【0112】

図34の液晶パネルを駆動すると、走査信号線16xの走査時に画素電極17au・17av・17bに同一のデータ信号電位が書き込まれるが、走査信号線16yの(次段の)走査時に、画素電極17av・17auと画素電極17bとが上記結合容量を介して接続される。これにより、中間調表示時には、画素電極17au・17avによる暗副画素と、画素電極17bによる明副画素とが形成される。

20

【0113】

本実施の形態では、以下のようにして、本液晶表示ユニットおよび液晶表示装置を構成する。すなわち、本液晶パネルの両面に、2枚の偏光板A・Bを、偏光板Aの偏光軸と偏光板Bの偏光軸とが互いに直交するように貼り付ける。なお、偏光板には必要に応じて、光学補償シート等を積層してもよい。次に、図29(a)に示すように、ドライバ(ゲートドライバ202、ソースドライバ201)を接続する。ここでは一例として、TCP方式によるドライバの接続について説明する。まず、液晶パネルの端子部にACFを仮圧着する。ついで、ドライバが乗せられたTCPをキャリアテープから打ち抜き、パネル端子電極に位置合わせし、加熱、本圧着を行う。その後、ドライバTCP同士を連結するための回路基板209(PWB)とTCPの入力端子とをACFで接続する。これにより、液晶表示ユニット200が完成する。その後、図29(b)に示すように、液晶表示ユニットの各ドライバ(201・202)に、回路基板201を介して表示制御回路209を接続し、照明装置(バックライトユニット)204と一体化することで、液晶表示装置210となる。

30

【0114】

図30は、本液晶表示装置の構成を示すブロック図である。同図に示されるように、本液晶表示装置は、表示部(液晶パネル)と、ソースドライバ(SD)と、ゲートドライバ(GD)と、表示制御回路とを備えている。ソースドライバはデータ信号線を駆動し、ゲートドライバは走査信号線を駆動し、表示制御回路は、ソースドライバおよびゲートドライバを制御する。

40

【0115】

表示制御回路は、外部の信号源(例えばチューナ)から、表示すべき画像を表すデジタルビデオ信号Dvと、当該デジタルビデオ信号Dvに対応する水平同期信号HSYおよび垂直同期信号VSYと、表示動作を制御するための制御信号Dcとを受け取る。また、表示制御回路は、受け取ったこれらの信号Dv, HSY, VSY, Dcに基づき、そのデジタルビデオ信号Dvの表す画像を表示部に表示させるための信号として、データスタート

50

パルス信号 S S P と、データクロック信号 S C K と、表示すべき画像を表すデジタル画像信号 D A (ビデオ信号 D v に対応する信号) と、ゲートスタートパルス信号 G S P と、ゲートクロック信号 G C K と、ゲートドライバ出力制御信号 (走査信号出力制御信号) G O E とを生成し、これらを出力する。

【 0 1 1 6 】

より詳しくは、ビデオ信号 D v を内部メモリで必要に応じてタイミング調整等を行った後に、デジタル画像信号 D A として表示制御回路から出力し、そのデジタル画像信号 D A の表す画像の各画素に対応するパルスからなる信号としてデータクロック信号 S C K を生成し、水平同期信号 H S Y に基づき 1 水平走査期間毎に所定期間だけハイレベル (H レベル) となる信号としてデータスタートパルス信号 S S P を生成し、垂直同期信号 V S Y に基づき 1 フレーム期間 (1 垂直走査期間) 毎に所定期間だけ H レベルとなる信号としてゲートスタートパルス信号 G S P を生成し、水平同期信号 H S Y に基づきゲートクロック信号 G C K を生成し、水平同期信号 H S Y および制御信号 D c に基づきゲートドライバ出力制御信号 G O E を生成する。

10

【 0 1 1 7 】

上記のようにして表示制御回路において生成された信号のうち、デジタル画像信号 D A 、信号電位 (データ信号電位) の極性を制御する極性反転信号 P O L 、データスタートパルス信号 S S P 、およびデータクロック信号 S C K は、ソースドライバに入力され、ゲートスタートパルス信号 G S P とゲートクロック信号 G C K とゲートドライバ出力制御信号 G O E とは、ゲートドライバに入力される。

20

【 0 1 1 8 】

ソースドライバは、デジタル画像信号 D A 、データクロック信号 S C K 、データスタートパルス信号 S S P 、および極性反転信号 P O L に基づき、デジタル画像信号 D A の表す画像の各走査信号線における画素値に相当するアナログ電位 (信号電位) を 1 水平走査期間毎に順次生成し、これらのデータ信号をデータ信号線に出力する。

【 0 1 1 9 】

ゲートドライバは、ゲートスタートパルス信号 G S P およびゲートクロック信号 G C K と、ゲートドライバ出力制御信号 G O E とに基づき、ゲートオンパルス信号を生成し、これらを走査信号線に出力し、これによって走査信号線を選択的に駆動する。

【 0 1 2 0 】

上記のようにソースドライバおよびゲートドライバにより表示部 (液晶パネル) のデータ信号線および走査信号線が駆動されることで、選択された走査信号線に接続されたトランジスタ (T F T) を介して、データ信号線から画素電極に信号電位が書き込まれる。これにより各副画素の液晶層に電圧が印加され、これによってバックライトからの光の透過量が制御され、デジタルビデオ信号 D v の示す画像が各副画素に表示される。

30

【 0 1 2 1 】

次に、本液晶表示装置をテレビジョン受信機に適用するときの一構成例について説明する。図 3 1 は、テレビジョン受信機用の液晶表示装置 8 0 0 の構成を示すブロック図である。液晶表示装置 8 0 0 は、液晶表示ユニット 8 4 と、 Y / C 分離回路 8 0 と、ビデオクロマ回路 8 1 と、 A / D コンバータ 8 2 と、液晶コントローラ 8 3 と、バックライト駆動回路 8 5 と、バックライト 8 6 と、マイコン (マイクロコンピュータ) 8 7 と、階調回路 8 8 とを備えている。なお、液晶表示ユニット 8 4 は、液晶パネルと、これを駆動するためのソースドライバおよびゲートドライバとで構成される。

40

【 0 1 2 2 】

上記構成の液晶表示装置 8 0 0 では、まず、テレビジョン信号としての複合カラー映像信号 S c v が外部から Y / C 分離回路 8 0 に入力され、そこで輝度信号と色信号に分離される。これらの輝度信号と色信号は、ビデオクロマ回路 8 1 にて光の 3 原色に対応するアナログ R G B 信号に変換され、さらに、このアナログ R G B 信号は A / D コンバータ 8 2 により、デジタル R G B 信号に変換される。このデジタル R G B 信号は液晶コントローラ 8 3 に入力される。また、 Y / C 分離回路 8 0 では、外部から入力された複合カラー映像

50

信号 S c v から水平および垂直同期信号も取り出され、これらの同期信号もマイコン 8 7 を介して液晶コントローラ 8 3 に入力される。

【 0 1 2 3 】

液晶表示ユニット 8 4 には、液晶コントローラ 8 3 からデジタル R G B 信号が、上記同期信号に基づくタイミング信号と共に所定のタイミングで入力される。また、階調回路 8 8 では、カラー表示の 3 原色 R , G , B それぞれの階調電位が生成され、それらの階調電位も液晶表示ユニット 8 4 に供給される。液晶表示ユニット 8 4 では、これらの R G B 信号、タイミング信号および階調電位に基づき内部のソースドライバやゲートドライバ等により駆動用信号（データ信号 = 信号電位、走査信号等）が生成され、それらの駆動用信号に基づき、内部の液晶パネルにカラー画像が表示される。なお、この液晶表示ユニット 8 4 によって画像を表示するには、液晶表示ユニット内の液晶パネルの後方から光を照射する必要があり、この液晶表示装置 8 0 0 では、マイコン 8 7 の制御の下にバックライト駆動回路 8 5 がバックライト 8 6 を駆動することにより、液晶パネルの裏面に光が照射される。上記の処理を含め、システム全体の制御はマイコン 8 7 が行う。なお、外部から入力される映像信号（複合カラー映像信号）としては、テレビジョン放送に基づく映像信号のみならず、カメラにより撮像された映像信号や、インターネット回線を介して供給される映像信号なども使用可能であり、この液晶表示装置 8 0 0 では、様々な映像信号に基づいた画像表示が可能である。

10

【 0 1 2 4 】

液晶表示装置 8 0 0 でテレビジョン放送に基づく画像を表示する場合には、図 3 2 に示すように、液晶表示装置 8 0 0 にチューナ部 9 0 が接続され、これによって本テレビジョン受像機 6 0 1 が構成される。このチューナ部 9 0 は、アンテナ（不図示）で受信した受信波（高周波信号）の中から受信すべきチャンネルの信号を抜き出して中間周波信号に変換し、この中間周波数信号を検波することによってテレビジョン信号としての複合カラー映像信号 S c v を取り出す。この複合カラー映像信号 S c v は、既述のように液晶表示装置 8 0 0 に入力され、この複合カラー映像信号 S c v に基づく画像が該液晶表示装置 8 0 0 によって表示される。

20

【 0 1 2 5 】

図 3 3 は、本テレビジョン受像機の一構成例を示す分解斜視図である。同図に示すように、本テレビジョン受像機 6 0 1 は、その構成要素として、液晶表示装置 8 0 0 の他に第 1 筐体 8 0 1 および第 2 筐体 8 0 6 を有しており、液晶表示装置 8 0 0 を第 1 筐体 8 0 1 と第 2 筐体 8 0 6 とで包み込むようにして挟持した構成となっている。第 1 筐体 8 0 1 には、液晶表示装置 8 0 0 で表示される画像を透過させる開口部 8 0 1 a が形成されている。また、第 2 筐体 8 0 6 は、液晶表示装置 8 0 0 の背面側を覆うものであり、当該表示装置 8 0 0 を操作するための操作用回路 8 0 5 が設けられると共に、下方に支持用部材 8 0 8 が取り付けられている。

30

【 0 1 2 6 】

本発明は上記の実施の形態に限定されるものではなく、上記実施の形態を技術常識に基づいて適宜変更したものやそれらを組み合わせて得られるものも本発明の実施の形態に含まれる。

40

【産業上の利用可能性】

【 0 1 2 7 】

本発明のアクティブマトリクス基板およびこれを備えた液晶パネルは、例えば液晶テレビに好適である。

【符号の説明】

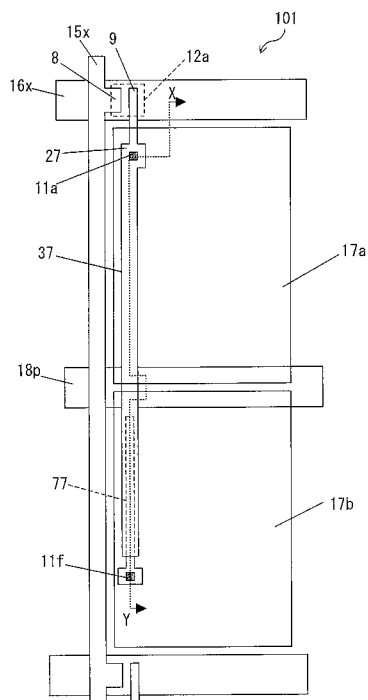
【 0 1 2 8 】

- 1 0 1 ~ 1 0 4 画素
- 1 2 a トランジスタ
- 1 5 x データ信号線
- 1 6 x 走査信号線

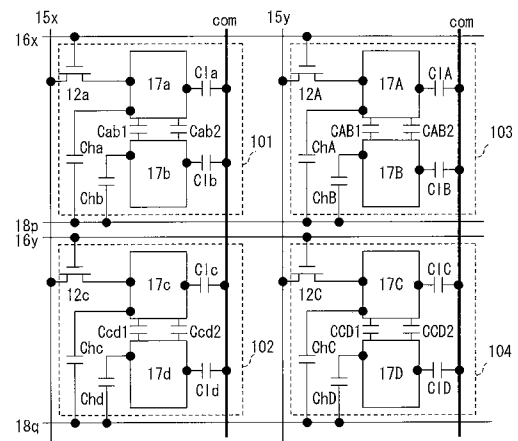
50

- 17a 画素電極（第1画素電極）
- 17b 画素電極（第2画素電極）
- 18p 保持容量配線
- 22 ゲート絶縁膜
- 25 層間絶縁膜
- 37 47 上層容量電極（第2容量電極）
- 77 下層容量電極（第1容量電極）
- 84 液晶表示ユニット
- 601 テレビジョン受像機
- 800 液晶表示装置

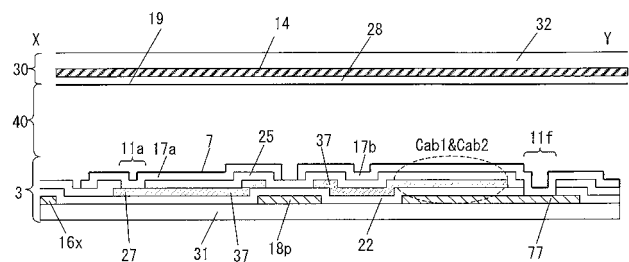
【図1】



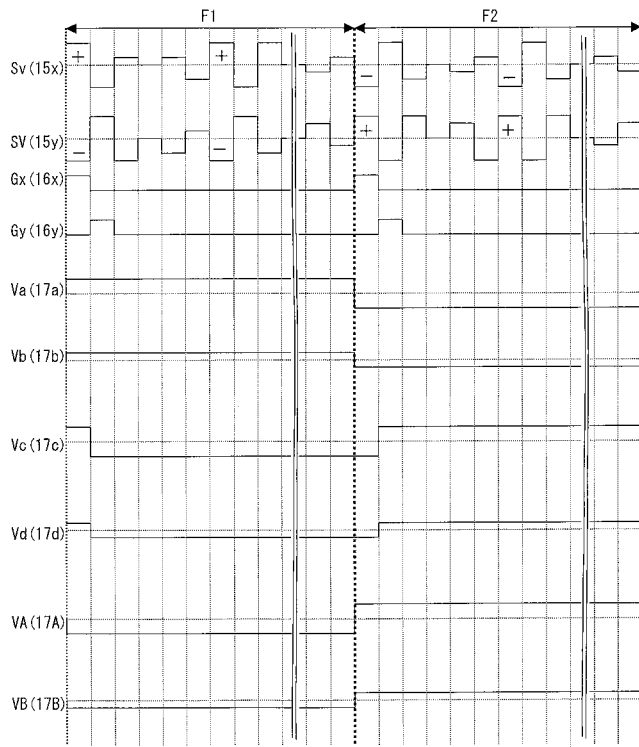
【図2】



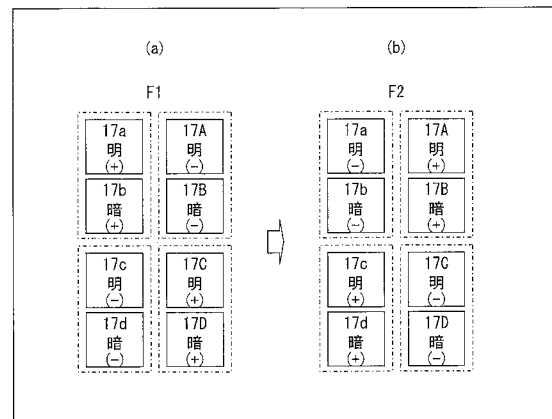
【図3】



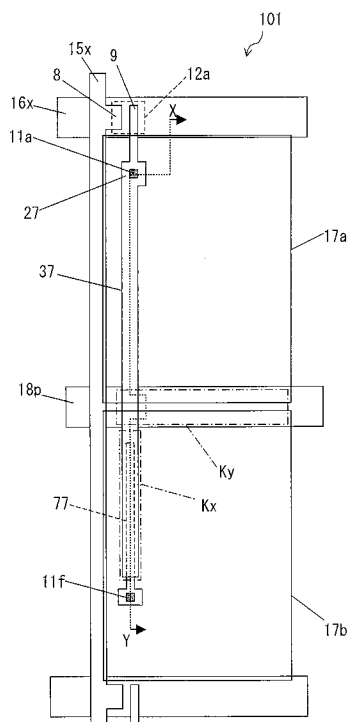
【図 4】



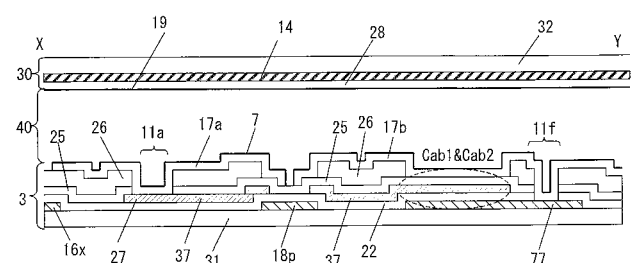
【図 5】



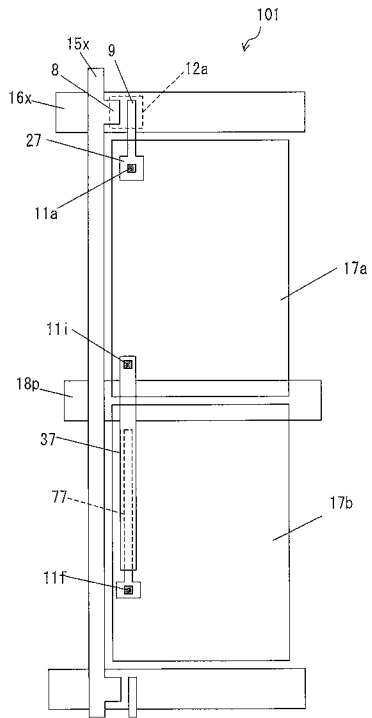
【図 6】



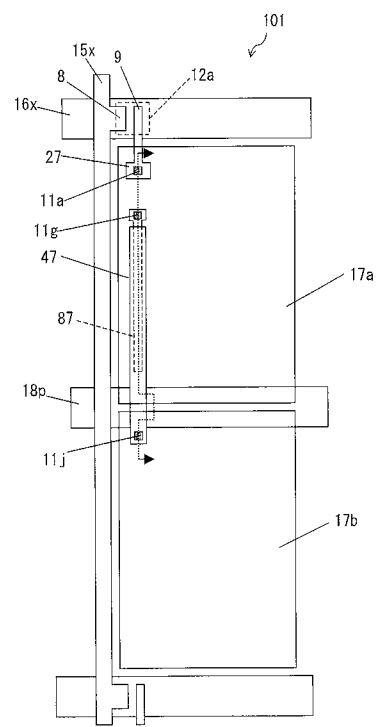
【図 7】



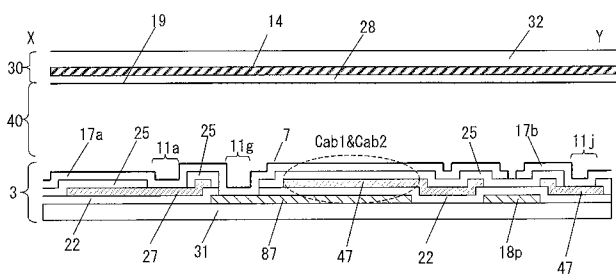
【図 8】



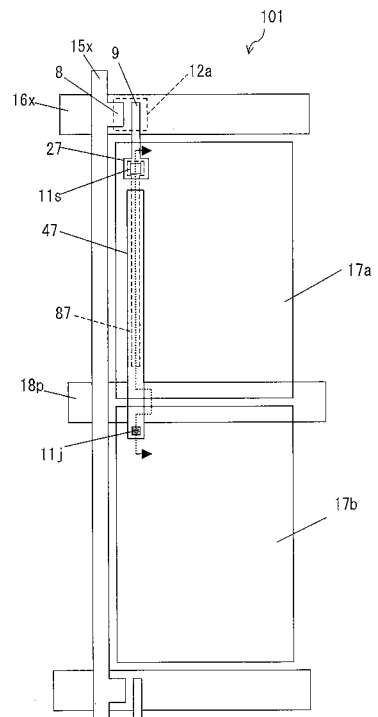
【図 9】



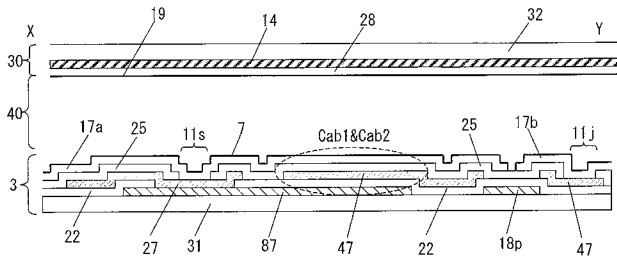
【図 10】



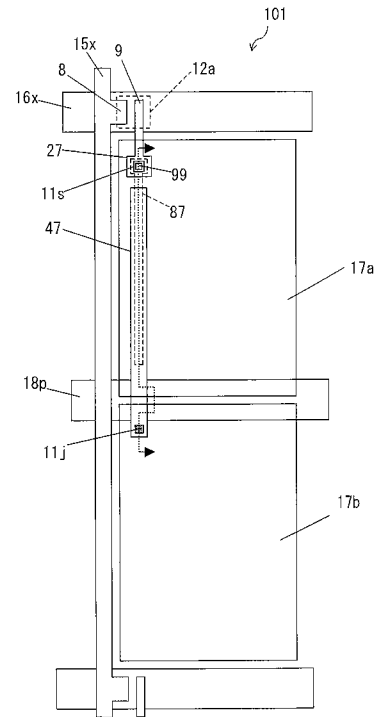
【図 11】



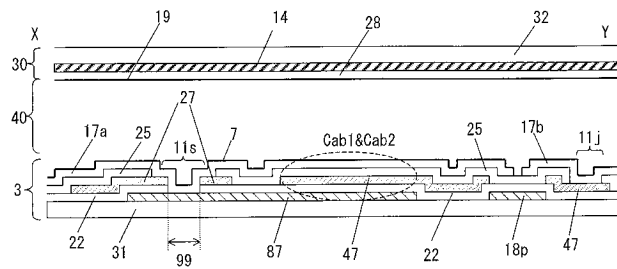
【図 1 2】



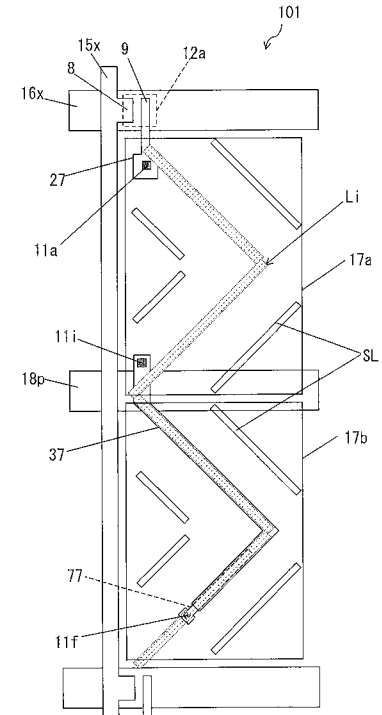
【図 1 3】



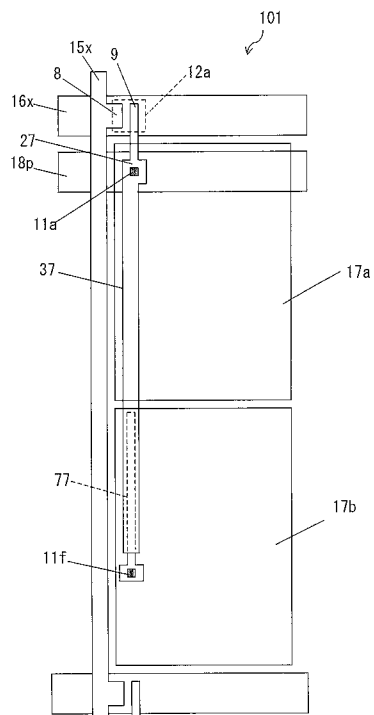
【図 1 4】



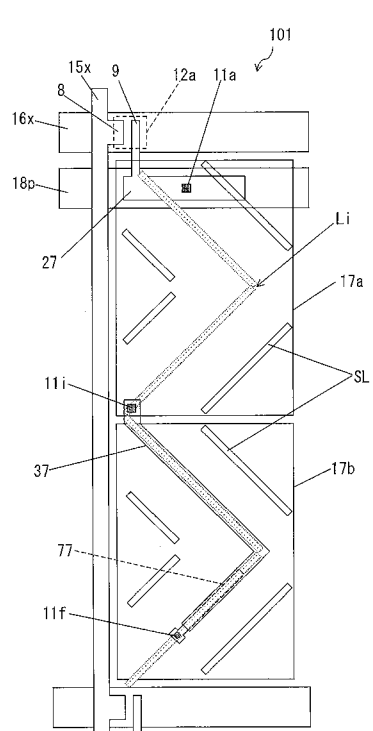
【図 1 5】



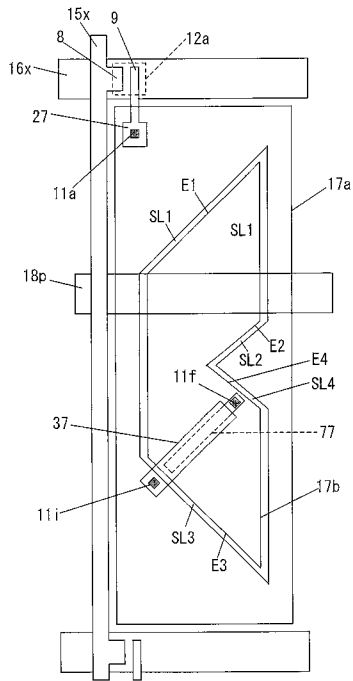
【 圖 1 7 】



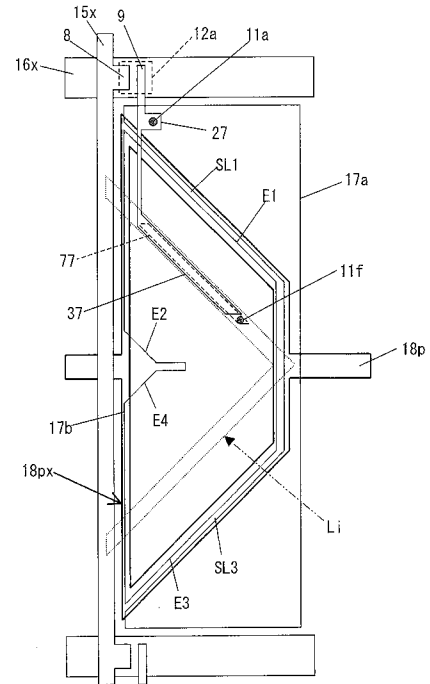
【 図 1 9 】



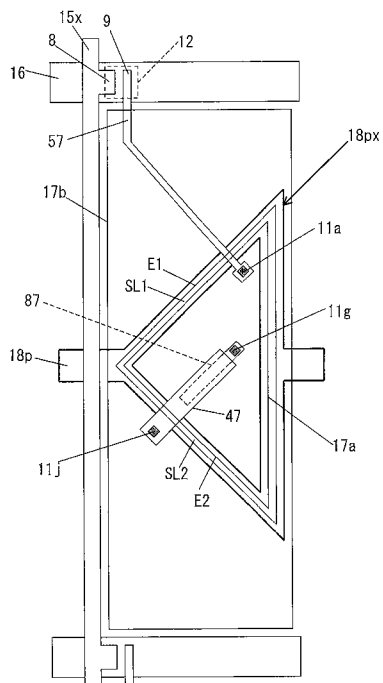
【図 20】



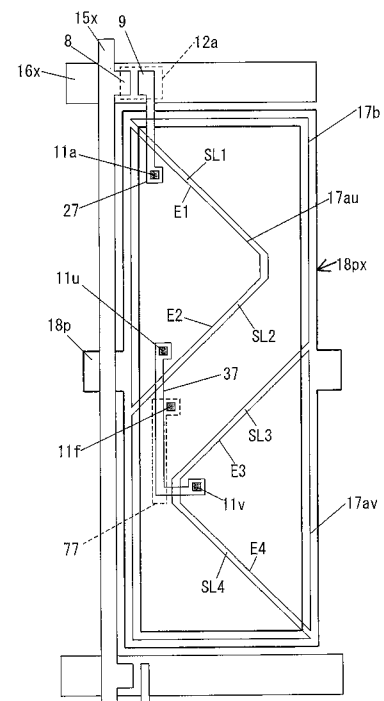
【図 21】



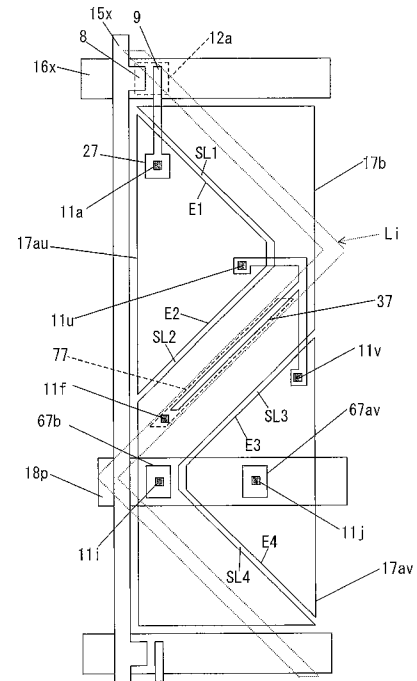
【図 22】



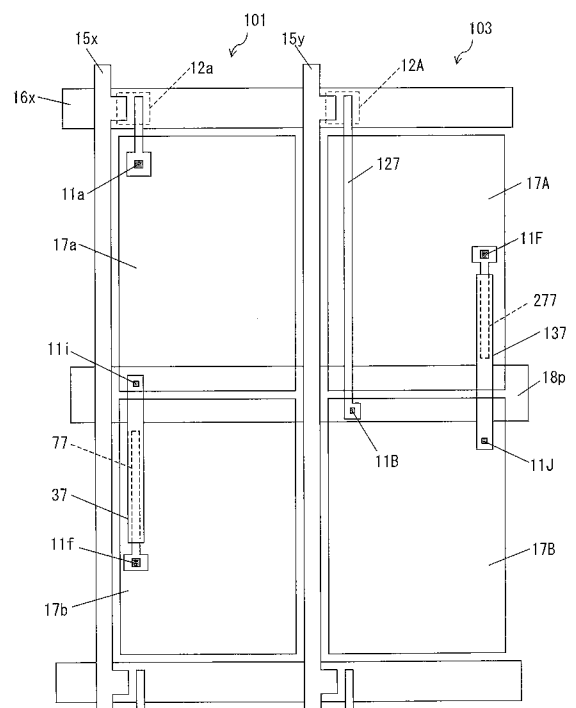
【図 23】



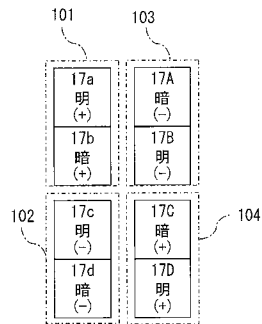
【 図 2 5 】



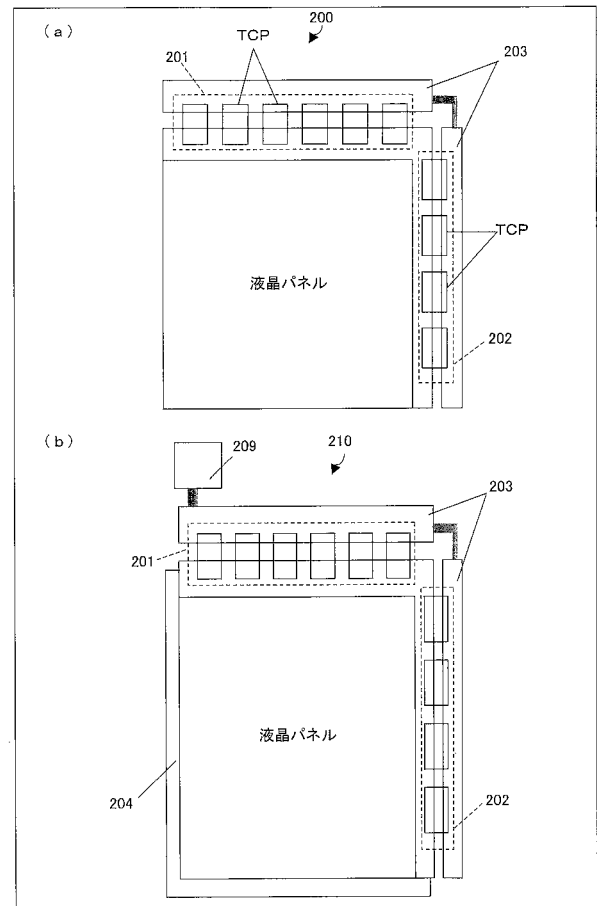
【 図 2 7 】



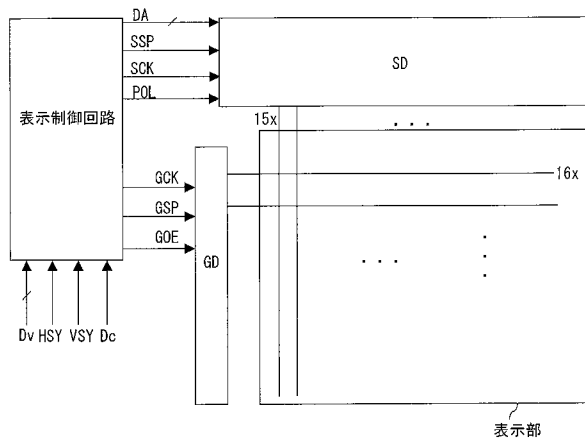
【図 28】



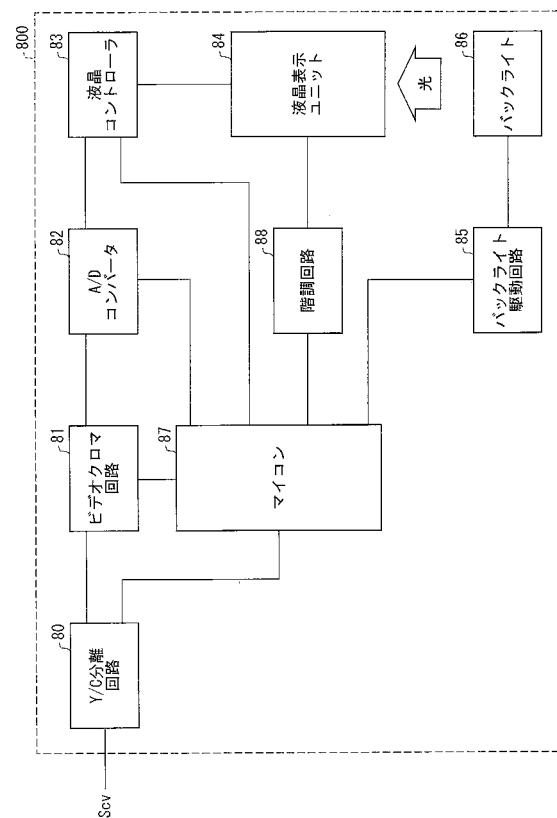
【図 29】



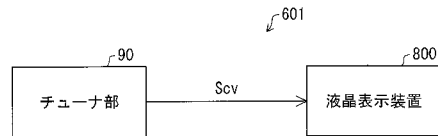
【図 30】



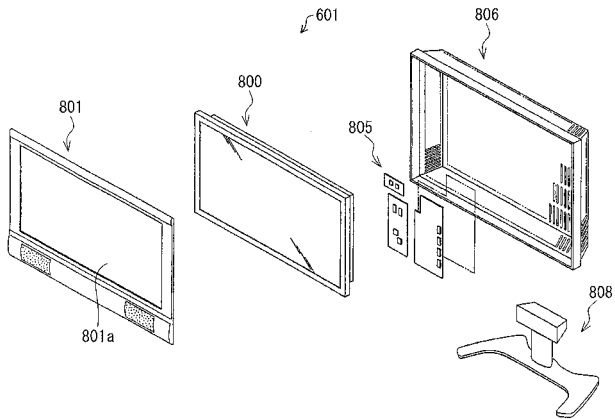
【図 31】



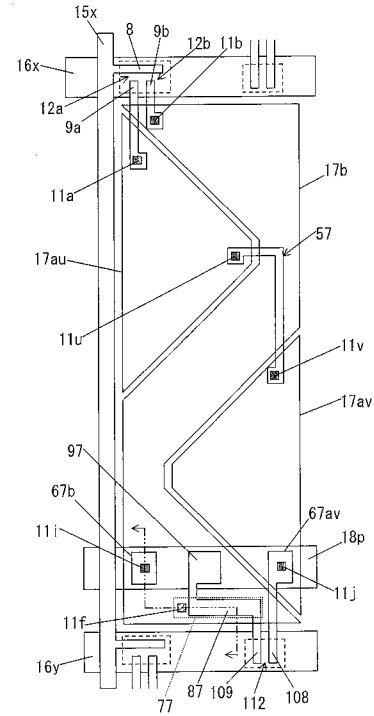
【図 3 2】



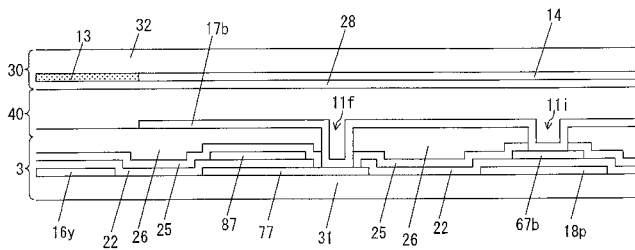
【図 3 3】



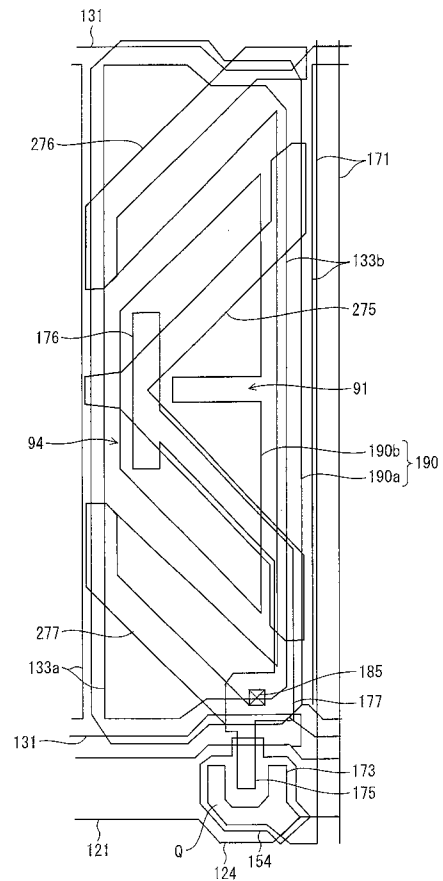
【図 3 4】



【図 3 5】



【図 3 6】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/064488

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1343(2006.01)i, G02F1/1368(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1343, G02F1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-28091 A (NEC Corp.), 31 January, 1995 (31.01.95), Par. Nos. [0021] to [0022]; Fig. 1 & US 5777700 A	1-23
A	JP 2006-163389 A (Yutatsu Kodan Kofun Yugen Koshi), 22 June, 2006 (22.06.06), Par. Nos. [0053] to [0054]; Fig. 4 & US 2006/119753 A1 & TW 249173 B & CN 1680861 A	1-23

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
15 September, 2009 (15.09.09)Date of mailing of the international search report
29 September, 2009 (29.09.09)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告		国際出願番号 PCT/JP2009/064488	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G02F1/1343(2006, 01)i, G02F1/1368(2006, 01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G02F1/1343, G02F1/1368			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 7-28091 A（日本電気株式会社）1995. 01. 31, 段落【0021】 - 【0022】 , 図 1 & US 5777700 A	1-23	
A	JP 2006-163389 A（友達光電股▲ふん▼有限公司）2006. 06. 22, 段落【0053】 - 【0054】 , 図 4 & US 2006/119753 A1 & TW 249173 B & CN 1680861 A	1-23	
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 15. 09. 2009		国際調査報告の発送日 29. 09. 2009	
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 小濱 健太	2L 4009
		電話番号 03-3581-1101 内線 3293	

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM), EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,SE,SI,S K,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR, BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,I S,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE ,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	有源矩阵基板，液晶面板，液晶显示单元，液晶显示装置，电视接收器		
公开(公告)号	JPWO2010052962A1	公开(公告)日	2012-04-05
申请号	JP2010536717	申请日	2009-08-19
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	津幡俊英		
发明人	津幡 俊英		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/136286 G02F2001/134345 G02F2001/134354 G02F2201/40		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB45 2H092/JB64 2H092/JB66 2H092/JB69 2H092/NA07 2H092/PA02		
优先权	2008284804 2008-11-05 JP		
其他公开文献	JP5107439B2		
外部链接	Espacenet		

摘要(译)

公开了一种有源矩阵，其包括：电连接到第一像素电极（17a）的第二电容器电极（37）；和电连接到第二像素电极（17b）的第一电容器电极（77）设置在夹在第一电容器电极（77）和第二像素电极（17b）之间的层中的第二电容器电极（37）。通过使第二电容器电极（37）与第一电容器电极（77）重叠，从而在其间夹有栅极绝缘膜，从而在第一电容器电极（77）与第二电容器电极（37）之间形成耦合电容器。第二电容器电极（37）和第一电容器电极（77），通过使第二像素电极（17b）与第二像素电极（17b）重叠，在第二电容器电极（37）和第二像素电极（17b）之间形成另一个耦合电容器。电容器电极（37）以在第二电容器电极（37）与第二像素电极（17b）之间夹有层间绝缘膜的方式形成。利用前述配置，可以在电容耦合像素划分模式的有源矩阵基板中增加其开口率。

【图1】

