

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6120391号
(P6120391)

(45) 発行日 平成29年4月26日 (2017. 4. 26)

(24) 登録日 平成29年4月7日 (2017. 4. 7)

(51) Int. Cl.	F I
GO2F 1/1333 (2006.01)	GO2F 1/1333
GO2F 1/13357 (2006.01)	GO2F 1/13357
GO2F 1/1335 (2006.01)	GO2F 1/1335
GO9F 9/00 (2006.01)	GO9F 9/00 336E
GO9G 3/36 (2006.01)	GO9F 9/00 366A
請求項の数 20 (全 20 頁) 最終頁に続く	

(21) 出願番号	特願2015-543035 (P2015-543035)	(73) 特許権者	591003943
(86) (22) 出願日	平成25年6月24日 (2013. 6. 24)		インテル・コーポレーション
(65) 公表番号	特表2016-506531 (P2016-506531A)		アメリカ合衆国 95054 カリフォル
(43) 公表日	平成28年3月3日 (2016. 3. 3)		ニア州・サンタクララ・ミッション カレ
(86) 国際出願番号	PCT/US2013/047346		ッジ ブレーバード・2200
(87) 国際公開番号	W02014/092783	(74) 代理人	110000877
(87) 国際公開日	平成26年6月19日 (2014. 6. 19)		龍華国際特許業務法人
審査請求日	平成27年5月19日 (2015. 5. 19)	(72) 発明者	クウォン、ワ イウ
(31) 優先権主張番号	13/710, 740		アメリカ合衆国 95054 カリフォル
(32) 優先日	平成24年12月11日 (2012. 12. 11)		ニア州・サンタクララ・ミッション カレ
(33) 優先権主張国	米国 (US)		ッジ ブレーバード・2200 インテル
			・コーポレーション内
		最終頁に続く	

(54) 【発明の名称】 電子デバイス用ディスプレイ

(57) 【特許請求の範囲】

【請求項 1】

バックライトアセンブリと、
 前記バックライトアセンブリの第1の面に近接する第1のディスプレイパネルと、
 前記バックライトアセンブリの、前記第1の面と対向する第2の面に近接する第2のディスプレイパネルと、
 前記第1のディスプレイパネルおよび前記第2のディスプレイパネルに通信可能に結合されるディスプレイコントローラと
 を備え、
 前記ディスプレイコントローラは、
 前記第1のディスプレイパネルおよび前記第2のディスプレイパネルがノーマル操作モードで動作するときに、前記第1のディスプレイパネルからの第1のタッチスクリーン入力データおよび前記第2のディスプレイパネルからの第2のタッチスクリーン入力データを個別に管理し、
 前記第1のディスプレイパネルおよび前記第2のディスプレイパネルが結合操作モードで動作する場合、
 前記ディスプレイコントローラ内で、前記第2のディスプレイパネル上の複数の位置座標に対応するタッチスクリーンデータを前記第2のディスプレイパネルから受信し、
 前記第2のディスプレイパネルからの前記タッチスクリーンデータを、仮想拡張ディスプレイ上の複数の位置座標に対応する出力に変換し、

10

20

前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を入力ドライバに転送し、

前記第1のディスプレイパネルは、第1の解像度を有し、

前記第2のディスプレイパネルは、第2の解像度を有し、

前記仮想拡張ディスプレイは、前記第1の解像度と前記第2の解像度との組み合わせに対応する第3の解像度を有し、

前記ディスプレイコントローラは、

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルが、前記結合操作モードで動作する場合、

前記仮想拡張ディスプレイ上の複数の位置座標を受信し、

10

前記第3の解像度に対応するピクセル数から前記第1の解像度に対応するピクセル数を差し引くことで、前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記第2のディスプレイパネル上の複数の位置座標を取得し、

取得した前記第2のディスプレイパネル上の前記複数の位置座標を前記第2のディスプレイパネルに転送する、ディスプレイアセンブリ。

【請求項2】

バックライトアセンブリが、

バックライトパネルと、

前記バックライトパネルの第1の面に近接する第1の光抽出レイヤと、

前記第1の光抽出レイヤに近接する第1のディフューザレイヤと、

20

前記第1のディフューザレイヤに近接する第1の導光レイヤと、

前記バックライトパネルの第2の面に近接する第2の光抽出レイヤと、

前記第2の光抽出レイヤに近接する第2のディフューザレイヤと、

前記第2のディフューザレイヤに近接する第2の導光レイヤとを有する、請求項1に記載のディスプレイアセンブリ。

【請求項3】

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つがタッチスクリーンを有する、請求項1または2に記載のディスプレイアセンブリ。

【請求項4】

さらに、前記ディスプレイコントローラが、前記第2のディスプレイパネルを前記第1のディスプレイパネルの拡張としてマッピングすべく構成される、請求項1から3のいずれか一項に記載のディスプレイアセンブリ。

30

【請求項5】

前記第2のディスプレイパネルが、前記第1のディスプレイパネルとの通信接続を介して前記ディスプレイコントローラに通信可能に結合される、請求項4に記載のディスプレイアセンブリ。

【請求項6】

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つが液晶パネルを有する、請求項4に記載のディスプレイアセンブリ。

【請求項7】

40

前記第1のディスプレイパネルは、 $M \times N$ ピクセルの第1の解像度を有し、

前記第2のディスプレイパネルは、 $M \times N$ ピクセルの第2の解像度を有し、

前記仮想拡張ディスプレイは、 $M \times 2N$ ピクセルの結合解像度を有する、請求項1から6のいずれか一項に記載のディスプレイアセンブリ。

【請求項8】

前記第1のディスプレイパネルは、 1920×1080 ピクセルの第1の解像度を有し、

、

前記第2のディスプレイパネルは、 1920×1080 ピクセルの第2の解像度を有し、

、

前記仮想拡張ディスプレイは、 1920×2160 ピクセルの結合解像度を有する、請

50

求項 1 から 7 のいずれか一項に記載のディスプレイアセンブリ。

【請求項 9】

電子コンポーネントと、
バックライトアセンブリと、
前記バックライトアセンブリの第 1 の面に近接する第 1 のディスプレイパネルと、
前記バックライトアセンブリの、前記第 1 の面と対向する第 2 の面に近接する第 2 のディスプレイパネルと、
前記第 1 のディスプレイパネルおよび前記第 2 のディスプレイパネルに通信可能に結合されるディスプレイコントローラと
を備え、

10

前記ディスプレイコントローラは、
前記第 1 のディスプレイパネルおよび前記第 2 のディスプレイパネルがノーマル操作モードで動作するときに、前記第 1 のディスプレイパネルからの第 1 のタッチスクリーン入力データおよび前記第 2 のディスプレイパネルからの第 2 のタッチスクリーン入力データを個別に管理し、
前記第 1 のディスプレイパネルおよび前記第 2 のディスプレイパネルが結合操作モードで動作する場合、

前記ディスプレイコントローラ内で、前記第 2 のディスプレイパネル上の複数の位置座標に対応するタッチスクリーンデータを前記第 2 のディスプレイパネルから受信し、

前記第 2 のディスプレイパネルからの前記タッチスクリーンデータを、仮想拡張ディスプレイ上の複数の位置座標に対応する出力に変換し、

20

前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を入力ドライバに転送し、

前記第 1 のディスプレイパネルは、第 1 の解像度を有し、

前記第 2 のディスプレイパネルは、第 2 の解像度を有し、

前記仮想拡張ディスプレイは、前記第 1 の解像度と前記第 2 の解像度との組み合わせに対応する第 3 の解像度を有し、

前記ディスプレイコントローラは、

前記第 1 のディスプレイパネルおよび前記第 2 のディスプレイパネルが、前記結合操作モードで動作する場合、

30

前記仮想拡張ディスプレイ上の複数の位置座標を受信し、

前記第 3 の解像度に対応するピクセル数から前記第 1 の解像度に対応するピクセル数を差し引くことで、前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記第 2 のディスプレイパネル上の複数の位置座標を取得し、

取得した前記第 2 のディスプレイパネル上の前記複数の位置座標を前記第 2 のディスプレイパネルに転送する、電子デバイス。

【請求項 10】

バックライトアセンブリが、

バックライトパネルと、

前記バックライトパネルの第 1 の面に近接する第 1 の光抽出レイヤと、

40

前記第 1 の光抽出レイヤに近接する第 1 のディフューザレイヤと、

前記第 1 のディフューザレイヤに近接する第 1 の導光レイヤと、

前記バックライトパネルの第 2 の面に近接する第 2 の光抽出レイヤと、

前記第 2 の光抽出レイヤに近接する第 2 のディフューザレイヤと、

前記第 2 のディフューザレイヤに近接する第 2 の導光レイヤとを有する、請求項 9 に記載の電子デバイス。

【請求項 11】

前記第 1 のディスプレイパネルまたは前記第 2 のディスプレイパネルの少なくとも 1 つがタッチスクリーンを有する、請求項 9 または 10 に記載の電子デバイス。

【請求項 12】

50

前記ディスプレイコントローラが、前記第2のディスプレイパネルを前記第1のディスプレイパネルの拡張としてマッピングすべく構成される、請求項9から11のいずれか一項に記載の電子デバイス。

【請求項13】

前記第2のディスプレイパネルが、前記第1のディスプレイパネルとの通信接続を介して前記ディスプレイコントローラに通信可能に結合される、請求項12に記載の電子デバイス。

【請求項14】

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つが液晶パネルを有する、請求項9から13のいずれか一項に記載の電子デバイス。

10

【請求項15】

バックライトアセンブリの第1の面に近接する第1のディスプレイパネルと、前記バックライトアセンブリの、前記第1の面と対向する第2の面に近接する第2のディスプレイパネルとに通信可能に結合されるディスプレイコントローラに、

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルがノーマル操作モードで動作するときに、前記第1のディスプレイパネルからの第1のタッチスクリーン入力データおよび前記第2のディスプレイパネルからの第2のタッチスクリーン入力データを個別に管理する手順と、

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルが結合操作モードで動作する場合、

20

前記ディスプレイコントローラ内で、前記第2のディスプレイパネル上の複数の位置座標に対応するタッチスクリーンデータを前記第2のディスプレイパネルから受信し、

前記第2のディスプレイパネルからの前記タッチスクリーンデータを、仮想拡張ディスプレイ上の複数の位置座標に対応する出力に変換し、

前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を入力ドライバに転送する手順と

を実行させるためのコンピュータプログラムであって、

前記第1のディスプレイパネルは、第1の解像度を有し、

前記第2のディスプレイパネルは、第2の解像度を有し、

前記仮想拡張ディスプレイは、前記第1の解像度と前記第2の解像度との組み合わせに対応する第3の解像度を有し、

30

前記コンピュータプログラムは、前記ディスプレイコントローラに、

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルが、前記結合操作モードで動作する場合、

前記仮想拡張ディスプレイ上の複数の位置座標を受信し、

前記第3の解像度に対応するピクセル数から前記第1の解像度に対応するピクセル数を差し引くことで、前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記第2のディスプレイパネル上の複数の位置座標を取得し、

取得した前記第2のディスプレイパネル上の前記複数の位置座標を前記第2のディスプレイパネルに転送する手順

40

をさらに実行させるためのコンピュータプログラム。

【請求項16】

前記ディスプレイコントローラに、

前記ディスプレイコントローラ内で、前記仮想拡張ディスプレイ上の複数の位置座標に対応する出力をグラフィックプロセッサから受信する手順と、

前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を、前記第2のディスプレイパネル上の複数の位置座標に対応するデータに変換する手順と、

複数の位置座標に対応する前記データを前記第2のディスプレイパネルに転送する手順とをさらに実行させるための、請求項15に記載のコンピュータプログラム。

【請求項17】

50

前記第2のディスプレイパネルは、前記第1のディスプレイパネルとの通信接続を介して前記ディスプレイコントローラに通信可能に結合される、請求項16に記載のコンピュータプログラム。

【請求項18】

バックライトアセンブリの第1の面に近接する第1のディスプレイパネルおよび前記バックライトアセンブリの、前記第1の面と対向する第2の面に近接する第2のディスプレイパネルに通信可能に結合されるディスプレイコントローラであって、

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルがノーマル操作モードで動作するときに、前記第1のディスプレイパネルからの第1のタッチスクリーン入力データおよび前記第2のディスプレイパネルからの第2のタッチスクリーン入力データを個別に管理し、

10

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルが結合操作モードで動作する場合、

前記ディスプレイコントローラ内で、前記第2のディスプレイパネル上の複数の位置座標に対応するタッチスクリーンデータを前記第2のディスプレイパネルから受信し、

前記第2のディスプレイパネルからの前記タッチスクリーンデータを、仮想拡張ディスプレイ上の複数の位置座標に対応する出力に変換し、

前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を入力ドライバに転送するロジックを備え、

前記第1のディスプレイパネルは、第1の解像度を有し、

20

前記第2のディスプレイパネルは、第2の解像度を有し、

前記仮想拡張ディスプレイは、前記第1の解像度と前記第2の解像度との組み合わせに対応する第3の解像度を有し、

前記ロジックは、

前記第1のディスプレイパネルおよび前記第2のディスプレイパネルが、前記結合操作モードで動作する場合、

前記仮想拡張ディスプレイ上の複数の位置座標を受信し、

前記第3の解像度に対応するピクセル数から前記第1の解像度に対応するピクセル数を差し引くことで、前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記第2のディスプレイパネル上の複数の位置座標を取得し、

30

取得した前記第2のディスプレイパネル上の前記複数の位置座標を前記第2のディスプレイパネルに転送する、ディスプレイコントローラ。

【請求項19】

前記ロジックは、さらに、

前記ディスプレイコントローラ内で、前記仮想拡張ディスプレイ上の複数の位置座標に対応する出力をグラフィックプロセッサから受信し、

前記仮想拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を、前記第2のディスプレイパネル上の複数の位置座標に対応するデータに変換し、

複数の位置座標に対応する前記データを前記第2のディスプレイパネルに転送する、請求項18に記載のディスプレイコントローラ。

40

【請求項20】

前記第2のディスプレイパネルは、前記第1のディスプレイパネルとの通信接続を介して前記ディスプレイコントローラに通信可能に結合される、請求項19に記載のディスプレイコントローラ。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書に記載の発明主題は、概して複数の電子デバイスの分野に関し、具体的には複数の電子デバイス用ディスプレイアセンブリに関する。関連出願なし。

【背景技術】

50

【0002】

従来、複数のラップトップコンピュータ、ノートパソコン、タブレットコンピュータといった複数の電子デバイスは単一のディスプレイを有している。状況によっては、電子デバイスに2つのディスプレイを含めると便利であろう。従って、電子商取引のための複数のディスプレイアセンブリは有用性を見出すと思われる。

【発明の概要】

【0003】

詳細な説明は、複数の添付図面を参照して記載される。

【図面の簡単な説明】

【0004】

10

【図1A】いくつかの実施形態に係る複数の電子デバイスのための例示的なバックライトアセンブリの模式図である。

【図1B】いくつかの実施形態に係る複数の電子デバイスのための例示的なバックライトアセンブリの模式図である。

【図1C】いくつかの実施形態に係る複数の電子デバイスのための例示的なバックライトアセンブリの模式図である。

【図2】いくつかの実施形態に係る複数のディスプレイを含むべく適合され得る電子デバイスの高レベルな模式図である。

【図3】いくつかの実施形態に係る複数のディスプレイを含むべく適合され得る電子デバイスの高レベルな模式図である。

20

【図4A】いくつかの実施形態に係る複数のディスプレイのための複数のアーキテクチャの模式図である。

【図4B】いくつかの実施形態に係る複数のディスプレイのための複数のアーキテクチャの模式図である。

【図5】いくつかの実施形態に係る複数のディスプレイのための複数のアーキテクチャの模式図である。

【図6】いくつかの実施形態に係る複数の電子デバイスのための複数のディスプレイを管理する方法における複数の操作を示すフローチャートである。

【図7A】いくつかの実施形態に係るディスプレイの複数の位置座標を変換する方法における複数の操作を示すフローチャートである。

30

【図7B】いくつかの実施形態に係るディスプレイの複数の位置座標を変換する方法における複数の操作を示すフローチャートである。

【図8】いくつかの実施形態に係る複数のディスプレイを含められる電子デバイスの模式図である。

【発明を実施するための形態】

【0005】

複数の電子デバイスに複数のディスプレイを実装するための複数の例示的なシステムおよび方法が本明細書に記載されている。本明細書のいくつかの実施形態において、第1の液晶ディスプレイ(LCD)パネルおよび第2の液晶ディスプレイパネルは、共通のバックライトアセンブリおよび単一のディスプレイコントローラを共有すべく構成されている。ディスプレイコントローラは、第2のLCDパネルからの複数の入力および第2のLCDパネルへの複数の出力を仮想拡張LCDパネルにマッピングし、第2のLCDパネルが第1のLCDパネルの拡張として電子デバイスの他の複数のコンポーネントに対し提供されるようにする。これにより、複数の電子デバイスの他の複数のコンポーネントに対し複数の変更を加えることなく、低コストでのデュアルディスプレイアセンブリの複数の電子デバイスへの統合が可能になる。

40

【0006】

以下の説明において、様々な実施形態の深い理解を提供すべく、多くの具体的な詳細が記載されている。しかしながら、具体的な詳細がなくても、様々な実施形態が実施可能であることが当業者によって理解されるだろう。他の複数の例において、特定のいくつか

50

の実施形態を不明瞭にしないよう、周知の複数の方法、手段、コンポーネント、および回路は詳細に図示または記載されていない。

【0007】

図1Aから1Cは、いくつかの実施形態に係る複数の電子デバイスのための例示的なバックライトアセンブリの模式図である。図1Aから1Cを見ると、いくつかの実施形態において、ディスプレイアセンブリ100は、ディスプレイコントローラ110、第1のLCDパネル120、および第2のLCDパネル140を備える。第1のLCDパネル120は、好適な通信バス162を介して、ディスプレイコントローラ110に通信可能に結合されている。

【0008】

第2のLCDパネル140も、ディスプレイコントローラ110に結合されている。いくつかの実施形態において、第2のLCDパネル140は第1のLCDパネル120との通信接続を介してディスプレイコントローラ110に結合されてよい。例示であるが、いくつかの実施形態において、第2のLCDパネルは第1のLCDパネルに対し、1または複数の可撓性のあるリボンケーブル160で接続されてよい。

【0009】

図1Bに示すように、いくつかの実施形態において、第1のLCDパネル120および第2のLCDパネル140がバックライトアセンブリ170を共有するよう、第1のLCDパネル120はバックライトアセンブリ170の第1の面に近接して配置されてよく、第2のLCDパネル140はバックライトアセンブリ170の第2の面に近接して配置されてよい。図1Bに示される実施形態では、第2のLCDパネル140は、リボンケーブル160によって提供される第1のLCDパネル120を介してディスプレイコントローラ110に通信可能に接続されている。代替のいくつかの実施形態において、第2のLCDパネル140は好適な通信バスを介してディスプレイコントローラ110に対し、直接的な通信接続を有してよい。

【0010】

図1Cは、いくつかの実施形態に係るバックライトアセンブリ170の概略図である。図1Cを参照するに、バックライトアセンブリはバックライトパネル130を備えてよい。光抽出レイヤ126、ディフューザ124および導光レイヤ122が、バックライトパネル130の第1の面に近接して配置される。同様に、光抽出レイヤ146、ディフューザ144および導光レイヤ142がバックライトパネル130の第2の面に近接して配置される。いくつかの実施形態において、ディフューザ144は、バックライトアセンブリ内の複数の発光ダイオード(LED)によって放射される光を偏光すべく、ポラライザとして動作してもよい。

【0011】

第1のLCDパネル120は、導光レイヤ122に隣接して配置され、第2のLCDパネル140は導光レイヤ142に隣接して配置される。いくつかの実施形態において、LCDパネルは、ねじれネマティックLCD、IPS方式LCD、またはVA方式LCDであってよく、TFTバックプレーン、ポラライザ(偏光板)、アナライザ、カラーフィルタアレイ等のディスプレイイメージ形成のための他の複数のコンポーネントを備えてよい。代替のいくつかの実施形態において、ディスプレイはOLEDディスプレイを備えてよく、OLEDディスプレイではバックライトを必要としない。

【0012】

図2は、いくつかの実施形態に係る、本明細書に記載のバックライトアセンブリを含むべく、適合され得る例示のシステムの模式図である。ある実施形態において、システム200は、電子デバイス208およびスクリーン204を有するディスプレイ202を含む1または複数の付属の複数の入出力デバイス、1または複数のスピーカ206、キーボード210、1または複数の他のI/Oデバイス212、およびマウス214を含む。複数の他のI/Oデバイス212は、タッチスクリーン、音声作動式の入力デバイス、トラックボール、およびシステム200がユーザからの入力を受信できるようにする他の任意の

10

20

30

40

50

デバイスを含んでよい。

【0013】

様々な実施形態において、電子デバイス208は、パーソナルコンピュータ、ラップトップコンピュータ、パーソナルデジタルアシスタント、携帯電話、エンターテインメントデバイス、または別のコンピューティングデバイスとして具現化されてよい。ある実施形態において、コンピューティングデバイスはさらに蓋207を有するハウジングを備える。

【0014】

電子デバイス208は、システムハードウェア220およびランダムアクセスメモリおよび／または読み取り専用メモリとして実装され得るメモリ230を含む。ファイルストア280はコンピューティングデバイス208に通信可能に結合されてよい。ファイルストア280は、1または複数のハードドライブ、CD-ROMドライブ、DVD-ROMドライブ、または複数の他のタイプのストレージデバイスのような電子デバイス208に内蔵されるものであってよい。ファイルストア280は、1または複数の外付けハードドライブ、ネットワーク接続ストレージ、または個別のストレージネットワークのような電子デバイス208に外付けされるものであってもよい。

【0015】

システムハードウェア220は、1または複数のプロセッサ222、少なくとも2つのグラフィックプロセッサ224、複数のネットワークインタフェース226、および複数のバス構造228を含んでよい。ある実施形態において、プロセッサ222は米国カリフォルニア州サンタクララにあるIntel Corporationから入手可能なIntel（登録商標）Core 2 Duo（登録商標）プロセッサとして具現化されてよい。本明細書で使用される用語「プロセッサ」は、限定はされないが、マイクロプロセッサ、マイクロコントローラ、複合命令セットコンピューティング（CISC）マイクロプロセッサ、縮小命令セット（RISC）マイクロプロセッサ、超長命令語（VLIW）マイクロプロセッサ、または任意の他のタイプのプロセッサ若しくは処理回路等、任意のタイプの計算要素を意味する。

【0016】

いくつかの実施形態において、システムハードウェア220内の複数のプロセッサ222の1つは、本明細書で管理容易性エンジンと呼ばれる、埋め込みの低電力プロセッサを備えてよい。管理容易性エンジン222は、独立した統合型回路として実装されてよく、あるいはさらに大型のプロセッサ222の専用部分であってよい。

【0017】

グラフィックプロセッサ224は、複数のグラフィックおよび／または複数のビデオ操作を管理する付属のプロセッサとして機能してよい。グラフィックプロセッサ224は、電子デバイス208のマザーボード上に統合されてよく、あるいはグラフィックプロセッサ224は、マザーボード上の拡張スロットを介して結合されてよい。

【0018】

ある実施形態において、ネットワークインタフェース226は、イーサネット（登録商標）インタフェース等の有線インタフェース（例えばInstitute of Electrical and Electronics Engineers／IEEE 802.3-2002を参照）、あるいはIEEE 802.11a、b、またはgに準拠したインタフェース等の無線インタフェース（例えばIEEE Standard for IT-Telecommunications and information exchange between systems LAN/MAN Part II: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) specifications Amendment 4: Further Higher Data Rate Extension in the 2.4 GHz Band, 802.11G-2003を参照）としてよい。無線インタフェースの別の例は、GPRS (General Packet Radio Service) インタフェースである（2002年12月発行のG

10

20

30

40

50

u i d e l i n e s o n G P R S H a n d s e t R e q u i r e m e n t s , G
l o b a l S y s t e m f o r M o b i l e C o m m u n i c a t i o n s / G
S M (登 録 商 標) A s s o c i a t i o n , V e r . 3 . 0 . 1 を 参 照) 。

【0019】

複数のバス構造228はシステムハードウェア228の様々なコンポーネントを接続する。ある実施形態において、複数のバス構造228は、メモリバス、周辺バスまたは外部バス、および／またはローカルバスを含む1または複数の数種のバス構造であってよい。これらバスは、限定はされないが、11ビットバス、ISA (Industrial Standard Architecture)、MSA (Micro-Channel Architecture)、EISA (Extended ISA)、IDE (Intelligent Drive Electronics)、VLB (VESA Local Bus)、PCI (Peripheral Component Interconnect)、USB (Universal Serial Bus)、AGP (Advanced Graphics Port)、PCMCIA (Personal Computer Memory Card International Association) バスおよびSCSI (Small Computer Systems Interface) といった任意の種々の利用可能なバスアーキテクチャを使用するものである。

10

【0020】

メモリ230は、電子デバイス208の複数の操作を管理するオペレーティングシステム240を含んでよい。ある実施形態において、オペレーティングシステム240は、システムハードウェア220に対しインタフェースを提供するハードウェアインタフェースモジュール254を含む。さらに、オペレーティングシステム240は、コンピューティングデバイス208の操作で使用される複数のファイルを管理するファイルシステム250および電子デバイス208上で実行する複数のプロセスを管理するプロセスコントロールサブシステム252を含んでよい。

20

【0021】

オペレーティングシステム240は、リモートソースからの複数のデータパケットおよび／またはデータストリームを送受すべく、システムハードウェア220と連携して動作できる1または複数の通信インタフェースを含んでよい (または管理してよい)。オペレーティングシステム240はさらに、オペレーティングシステム240と、メモリ230に常駐する1または複数のアプリケーションモジュールとの間のインタフェースを提供するシステムコールインタフェースモジュール242を含んでよい。オペレーティングシステム240は、UNIX (登録商標) オペレーティングシステム若しくはその任意の派生物 (Linux (登録商標)、Solaris等) 若しくはWindows (登録商標) ブランドのオペレーティングシステム、または他の複数のオペレーティングシステムとして具現化されてよい。

30

【0022】

図3は、複数の実施形態に係る本明細書に記載のバックライトアセンブリを含むべく適合され得る電子デバイス310の別の実施形態の模式図である。いくつかの実施形態において、電子デバイス310は携帯電話、パーソナルデジタルアシスタント (PDA)、ラップトップコンピュータ等として具現化されてよい。電子デバイス310は、複数のRF信号を送受すべくRFトランシーバ320と、RFトランシーバ320によって受信された複数の信号を処理すべく信号処理モジュール322とを含んでよい。

40

【0023】

RFトランシーバ320は、Bluetoothまたは802.11X. IEEE 802.11a、b、またはgに準拠したインタフェース (IEEE Standard for IT-Telecommunications and information exchange between systems LAN/MAN Part I: Wireless LAN Medium Access Control (MAC

50

) and Physical Layer (PHY) specifications Amendment 4: Further Higher Data Rate Extension in the 2.4GHz Band, 802.11G-2003を参照)等のプロトコルを介してローカル無線通信を実装してよい。無線インタフェースの別の例は、GPRS (General Packet Radio Service) インタフェースである(2002年12月発行のGuidelines on GPRS Handset Requirements, Global System for Mobile Communications/GSM(登録商標) Association, Ver. 3.0.1を参照)。

【0024】

電子デバイス310はさらに、1または複数のプロセッサ324およびメモリモジュール340を含んでよい。本明細書で使用される用語「プロセッサ」は、限定はされないが、マイクロプロセッサ、マイクロコントローラ、複合命令セットコンピューティング(CISC)マイクロプロセッサ、縮小命令セット(RISC)マイクロプロセッサ、超長命令語(VLIW)マイクロプロセッサ、または任意の他のタイプのプロセッサ若しくは処理回路等、任意のタイプの計算要素を意味する。いくつかの実施形態において、プロセッサ324はカリフォルニア州サンタクララにあるIntel(登録商標) Corporationから入手可能なIntel(登録商標) PXA27xプロセッサファミリの1または複数のプロセッサであってよい。あるいは、Intel(登録商標)のItanium(登録商標)、Xeon(登録商標)、Atom(登録商標)、Celeron(登録商標)プロセッサ等、他の複数のCPUを使用してよい。また、複数の他メーカーの1または複数のプロセッサも使用し得る。さらに、これらプロセッサは、シングルコアまたはマルチコアデザインを有してよい。

【0025】

いくつかの実施形態において、メモリモジュール340はランダムアクセスメモリ(RAM)を含むが、メモリモジュール340はダイナミックRAM(DRAM)、シンクロナスDRAM(SDRAM)等の他の複数のメモリタイプを使用して実装されてよい。メモリ340はプロセッサ322上で実行される1または複数のアプリケーションを備えてよい。

【0026】

電子デバイス310はさらに、キーパッド326および1または複数のディスプレイ328等の1または複数の入出力インタフェースを含んでよい。いくつかの実施形態において、電子デバイス310は1または複数のカメラモジュール330およびイメージ信号プロセッサ332、および複数のスピーカ334を含む。

【0027】

いくつかの実施形態において、2つのディスプレイは2つの個別のディスプレイとしてホストデバイスに対し提供されてよい。例示であるが、図4Aを見ると、いくつかの実施形態において、2つのディスプレイが複数のタッチスクリーンとして具現化され得る。第1のディスプレイ410は、タッチスクリーンコントローラを備えてよく、第2のディスプレイ420は第2のタッチスクリーンコントローラを備えてよい。本明細書でノーマルモードと言う、ある操作モードにおいて、第1のディスプレイ410および第2のディスプレイ420は、ホストデバイスのオペレーティングシステムに対し、複数の個別のディスプレイとして提供されてよい。

【0028】

いくつかの実施形態において、複数の電子デバイスは単一のタッチスクリーンのみをアクティブ化させることができる。2つのタッチスクリーンを持つ1つのディスプレイを実装すべく、これら2つのスクリーンは複数のフレームバッファを結合することで、単一のディスプレイとしてホストデバイスに対し提供される。例示であるが、図4Bを見ると、いくつかの実施形態において、第1のディスプレイ410および第2のディスプレイ420は単一の結合されたディスプレイ430としてホストデバイスのオペレーティングシス

テムに対し提供される。

【0029】

図5はデュアルタッチデバイスを実装するアーキテクチャの模式図である。図5を見ると、ホストデバイス515はユニバーサルシリアルバス(USB)リンク等の好適な接続によって、タッチアダプタ515に結合されている。第1のタッチコントローラ520はタッチスクリーンセンサとして具現化されてよい第1のセンサ525に結合されている。同様に、第2のコントローラ530は第2のセンサ535に結合されている。

【0030】

図6は、いくつかの実施形態に係る、複数の電子デバイスのための複数のディスプレイを管理する方法における複数の操作を示すフローチャートである。図6を見ると、操作610において、タッチスクリーンドライバがタッチスクリーンからの入力を受信する。操作615において、ディスプレイがノーマルモードで動作していない場合(ディスプレイが結合モードで動作されている等)、次にコントロールが操作620に渡され、タッチスクリーン入力データは仮想タッチスクリーン結合ディスプレイを介してオペレーティングシステムに送信される。

10

【0031】

一方、操作615において、ディスプレイがノーマルモードで動作されている場合、次にコントロールが操作630に渡される。操作630において、タッチスクリーン入力コントロールA520からのものであると、タッチスクリーンデータは仮想タッチスクリーン1を介してオペレーティングシステムに送信される(操作635)。一方、操作630において、入力がコントロールA520からのものでない場合、次にタッチスクリーンデータは仮想タッチスクリーン2を介してオペレーティングシステムに送信される(操作640)。

20

【0032】

上記の通り、いくつかの実施形態において、ディスプレイコントローラ110は、第1のLEDパネル120の拡張として第2のLCDパネル140を提供すべく構成される。例示であるが、第1のLCDパネルおよび第2のLCDパネルが1920×1080ピクセルの解像度を有する場合、ディスプレイコントローラ110は1920×2160、あるいは3940×1080ピクセルの解像度を有する拡張LCDパネルとして、LCDパネル120および140を提供すべく構成される。いくつかの実施形態において、ディスプレイコントローラ110は、第2のLCDパネル上の実際の複数の座標に基づく、第2のLCDパネル140への複数の入力および第2のLCDパネル140からの複数の出力に関連付けられた複数の位置座標を、拡張LCDパネル上の複数の座標に変換する方法を実装する。当業者は、複数のLCDパネルが2560×1400または3200×1600等の様々な解像度を有し得ることを認識するであろう。

30

【0033】

図7Aおよび7Bは、いくつかの実施形態に係るディスプレイの複数の位置座標を変換する方法における複数の操作を示すフローチャートである。いくつかの実施形態において、図7Aおよび7Bのフローチャートに示される複数の操作は、ディスプレイコントローラ110によって実装されてよい。

40

【0034】

図7Aは、例示の入力位置変換方法における複数の操作を示すフローチャートである。まず図7Aを見ると、操作710において、ディスプレイコントローラ110は第2のLCDパネル140からの入力を受信する。例示であるが、入力はマウス、キーボード等の入力デバイスまたはタッチスクリーンでのタッチから生じてよい。操作715において、ディスプレイコントローラは、第2のLCDパネル140からの複数の入力位置座標を、拡張パネル上の複数の座標にマッピングする。例示であるが、1920×1080の2つのディスプレイが1920×2160の解像度を持つ単一の拡張ディスプレイとして提供されている実施形態においては、ディスプレイコントローラは拡張ディスプレイ上の行位置を取得すべく、第2のディスプレイ上の行位置座標に1080を追加してよい。複数の

50

ディスプレイは垂直方向に結合されているので、列位置座標は同一のままである。当業者は、複数の異なる解像度を持つ複数のLCDパネルに対し、同様の複数のマッピング変換が実行され得ることを認識するであろう。操作720において、ディスプレイコントローラは複数の変換された位置座標を電子デバイス上の1または複数の入力ドライバに転送する。

【0035】

図7Bは例示的な出力位置座標の変換方法の複数の操作を示すフローチャートである。図7Bを見ると、操作740において、ディスプレイコントローラ110は図2に示されるグラフィックプロセッサ224等のグラフィックプロセッサからの入力を受信する。上記の通り、ディスプレイコントローラ110はLCDパネル120、140を単一の拡張ディスプレイとして提供する。よって、グラフィックコントローラからの入力は拡張ディスプレイにマッピングされる。操作745において、ディスプレイコントローラはグラフィックコントローラ224から受信された複数の位置座標を第2のディスプレイにマッピングする。例示であるが、 1920×1080 の2つのディスプレイが 1920×2160 の解像度を持つ単一の拡張ディスプレイとして提供されている実施形態においては、ディスプレイコントローラは、第2のディスプレイ上の行位置を取得すべく、拡張ディスプレイ上の行位置座標から1080を差し引いてよい。繰り返しになるが、複数のディスプレイは垂直方向に結合されているので、列位置座標は同一のままである。当業者は、複数の異なる解像度の複数のLCDパネルに対し、同様の複数のマッピング変換が実行され得ることを認識するであろう。操作750において、ディスプレイコントローラは複数の変換された位置座標をディスプレイに転送する。

【0036】

上記の通り、いくつかの実施形態において、電子デバイスはコンピュータシステムとして具現化されてよい。図8は、いくつかの実施形態に係るコンピュータシステム800の模式図である。コンピュータシステム800は、コンピューティングデバイス802および電源アダプタ804（コンピューティングデバイス802に電力を供給すべく）を含む。コンピューティングデバイス802は、ラップトップ（またはノートパソコン）コンピュータ、パーソナルデジタルアシスタント、デスクトップコンピューティングデバイス（ワークステーションまたはデスクトップコンピュータ等）、ラックマウント型コンピューティングデバイス等の任意の好適なコンピューティングデバイスであってよい。

【0037】

電力は、次の1または複数のソースから、コンピューティングデバイス802の様々なコンポーネントに供給されてよい（例えば、コンピューティングデバイス電力供給806を介して）。具体的には、1または複数のバッテリーパック、交流（AC）アウトレット（例えばトランスおよび／または電源アダプタ804等のアダプタを介して）、複数の自動車用電源、複数の航空機用電源等である。いくつかの実施形態において、電源アダプタ804は、電力供給ソース出力（約110VACから240VACのAC出力電圧等）を、約7VDCから12.6VDCの範囲の直流（DC）電圧に変換してよい。従って、電源アダプタ804はAC/DCアダプタであってよい。

【0038】

コンピューティングデバイス802はまた、1または複数のCPU808を含んでよい。いくつかの実施形態において、CPU808は、カリフォルニア州サンタクララのIntel（登録商標）Corporationから入手可能な、Pentium（登録商標）IIプロセッサファミリ、複数のPentium（登録商標）IIIプロセッサ、Pentium（登録商標）IV、複数のCORE2 Duoプロセッサ、または複数のAtomプロセッサを含むPentium（登録商標）ファミリプロセッサの、1または複数のプロセッサであってよい。あるいは、Intel（登録商標）のItanium（登録商標）、XEON（登録商標）、およびCeleron（登録商標）の複数のプロセッサのような他の複数のCPUが使用されてよい。また、他の複数のメーカーの1または複数のプロセッサが使用されてよい。さらに、複数のプロセッサはシングルコアまたはマルチ

コアデザインを有してよい。

【0039】

チップセット812がCPU808に結合または統合されてよい。チップセット812はメモリコントロールハブ(MCH)814を含んでよい。MCH814は、メインシステムメモリ818に結合されるメモリコントローラ816を含んでよい。メインシステムメモリ818は、CPU808、あるいはシステム800に含まれる任意のデバイスによって実行されるデータおよび複数の命令のシーケンスを格納する。いくつかの実施形態において、メインシステムメモリ818はランダムアクセスメモリ(RAM)を含むが、メインシステムメモリ818はダイナミックRAM(DRAM)、シンクロナスDRAM(SDRAM)等の他の複数のメモリタイプを使用して実装されてよい。また複数のCPU

10

【0040】

MCH814は、グラフィックアクセラレータ822に結合されたグラフィックインタフェース820も含んでよい。いくつかの実施形態において、グラフィックインタフェース820はアクセラレイティッドグラフィックスポート(AGP)を介して、グラフィックアクセラレータ822に結合される。いくつかの実施形態において、ディスプレイ(フラットパネルディスプレイ等)840は、ビデオメモリまたはシステムメモリ等のストレージデバイスに格納されたイメージのデジタル表現を、ディスプレイによって解釈および表示される複数のディスプレイ信号に変換する信号変換器等を介して、グラフィックインタフェース820に結合されてよい。ディスプレイデバイスによって生成されるディスプレイ840の複数の信号は、様々な制御デバイスを介して渡された後、ディスプレイによって解釈され、その後ディスプレイ上に表示されることになる。

20

【0041】

ハブインタフェース824はMCH814をプラットフォームコントロールハブ(PCH)826に結合する。PCH826はコンピュータシステム800に結合された複数の入出力(I/O)デバイスへのインタフェースを提供する。PCH826はPCI(Peripheral Component Interconnect)バスに結合されてよい。従って、PCH826はPCIバス830へのインタフェースを提供するPCIブリッジ828を含む。PCIブリッジ828はCPU808と複数の周辺機器との間のデータバスを提供する。さらに、カリフォルニア州サンタクララにあるIntel(登録商標) Corporationから入手可能なPCI Express(登録商標)アーキテクチャ等の他の複数のタイプの入出力相互接続トポロジを使用してよい。

30

【0042】

PCIバス830はオーディオデバイス832および1または複数のディスクドライブ834に結合されてよい。他の複数のデバイスがPCIバス830に結合されてよい。また、CPU808およびMCH814を組み合わせて、単一のチップを形成してよい。さらに、他の複数の実施形態において、グラフィックアクセラレータ822がMCH814内に含まれてよい。

【0043】

また、様々な実施形態において、PCH826に結合された他の複数の周辺機器は、IDEまたはSCSIのハードドライブ、USBポート、キーボード、マウス、パラレルポート、シリアルポート、フロッピー(登録商標)ディスクドライブ、デジタルアウトプットサポート(例えばDVI(Digital Video Interface))等を含んでよい。従って、コンピューティングデバイス802は揮発性および/または不揮発性のメモリを含んでよい。

40

【0044】

本明細書で言う「複数のロジック命令」という用語は、1または複数の論理操作を実行する、1または複数のマシンによって理解され得る複数の表現を指す。例えば、複数のロジック命令は、1または複数のデータオブジェクトに対し、1または複数の操作を実行す

50

る、プロセッサコンパイラによって解釈可能な複数の命令を備えてよい。しかしながら、これは複数の機械可読命令および実施形態の一例にすぎず、この点に限定されない。

【0045】

本明細書で言う「コンピュータ可読媒体」という用語は、1または複数のマシンによって理解可能な複数の表現を維持可能な媒体を指す。例えば、コンピュータ可読媒体は複数のコンピュータ可読命令またはデータを格納する、1または複数のストレージデバイスを備えてよい。そのような複数のストレージデバイスは、例えば、光学ストレージ媒体、磁気ストレージ媒体、または半導体ストレージ媒体等のストレージ媒体を備えてよい。しかしながら、これはコンピュータ可読媒体および複数の実施形態の一例にすぎず、この点に限定されない。

10

【0046】

本明細書で言う「ロジック」という用語は、1または複数の論理操作を実行する構造を指す。例えば、ロジックは1または複数の入力信号に基づく1または複数の出力信号を提供する回路を備えてよい。そのような回路は、デジタル入力を受信し、デジタル出力を提供する有限状態機械、あるいは1または複数のアナログ入力信号に応じて1または複数のアナログ出力信号を提供する回路を備えてよい。そのような回路は、特定用途向け集積回路（ASIC）またはフィールドプログラマブルゲートアレイ（FPGA）に提供されてよい。また、ロジックはそのような複数の機械可読命令を実行するための処理回路と組み合わせられたメモリ内に格納された複数の機械可読命令を備えてよい。しかしながら、これらは、ロジックおよび複数の実施形態を提供し得る複数の構造のいくつかの例にすぎず、この点に限定されない。

20

【0047】

本明細書に記載の複数の方法の一部は、コンピュータ可読媒体上の複数のロジック命令として具現化されてよい。複数のロジック命令はプロセッサ上での実行時、プロセッサに対し、本明細書に記載の複数の方法を実施する、特殊目的の機械としてプログラムされるようにする。プロセッサが本明細書に記載の複数の方法を実行すべく複数のロジック命令によって構成されると、プロセッサは本明細書に記載の複数の方法を実行する構造を構成する。あるいは、本明細書に記載の複数の方法は、フィールドプログラマブルゲートアレイ（FPGA）、特定用途向け集積回路（ASIC）上のロジックに縮小可能である。

【0048】

詳細な説明および特許請求の範囲において、「結合された」および「接続された」という用語がそれらの派生語とともに、使用される可能性がある。特定の複数の実施形態において、「接続された」は、2又は2より多い要素が、互いに直接物理的に、または電気的に接触状態にあることを示すべく使用され得る。「結合された」は、2または2より多い要素が直接物理的に、または電気的に接触状態にあることを意味する可能性がある。しかしながら、「結合された」は、2または2より多い要素が互いに直接接触していないものの、互いに連携またはやり取りし得ることを意味する可能性もある。

30

【0049】

明細書内の「ある実施形態」または「いくつかの実施形態」という言及は、当該実施形態に関連して記載された特定の機能、構造、または特性が少なくとも1つの実装に含まれることを意味する。本明細書の様々な箇所に現れる「ある実施形態」という表現は、すべてが同一の実施形態を指してもよいし、指さなくてもよい。

40

【0050】

複数の実施形態が、複数の構造的特徴および／または複数の方法論的行為に特有の文言で記載されているものの、特許請求の範囲に係る発明主題は、記載された当該複数の特定の特徴または行為に限定される可能性はないことが理解されるべきである。むしろ、当該複数の特定の特徴または行為は、特許請求の範囲に係る発明主題を実装するための複数のサンプル形式として開示されている。

[項目1]

バックライトアセンブリと、

50

コントローラに通信可能に結合され、前記バックライトアセンブリの第1の面に近接する第1のディスプレイパネルと、

前記コントローラに通信可能に結合され、前記バックライトアセンブリの、前記第1の面と対向する第2の面に近接する第2のディスプレイパネルとを備えるディスプレイアセンブリ。

[項目2]

バックライトアセンブリが、

バックライトパネルと、

前記バックライトパネルの第1の面に近接する第1の光抽出レイヤと、

前記第1の光抽出レイヤに近接する第1のディフューザレイヤと、

前記第1のディフューザレイヤに近接する第1の導光レイヤと、

前記バックライトパネルの第2の面に近接する第2の光抽出レイヤと、

前記第2の光抽出レイヤに近接する第2のディフューザレイヤと、

前記第2のディフューザレイヤに近接する第2の導光レイヤとを有する、項目1に記載のディスプレイアセンブリ。

[項目3]

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つがタッチスクリーンを有する、項目1または2に記載のディスプレイアセンブリ。

[項目4]

さらに、前記コントローラが、前記第2のディスプレイパネルを前記第1のディスプレイパネルの拡張としてマッピングすべく構成される、項目1から3のいずれか一項に記載のディスプレイアセンブリ。

[項目5]

前記第2のディスプレイパネルが、前記第1のディスプレイパネルとの通信接続を介して前記コントローラに通信可能に結合される、項目4に記載のディスプレイアセンブリ。

[項目6]

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つが液晶パネルを有する、項目4に記載のディスプレイアセンブリ。

[項目7]

電子コンポーネントと、

バックライトアセンブリと、

コントローラと、

前記コントローラに通信可能に結合され、前記バックライトアセンブリの第1の面に近接する第1のディスプレイパネルと、

前記コントローラに通信可能に結合され、前記バックライトアセンブリの、前記第1の面と対向する第2の面に近接する第2のディスプレイパネルとを備える電子デバイス。

[項目8]

バックライトアセンブリが、

バックライトパネルと、

前記バックライトパネルの第1の面に近接する第1の光抽出レイヤと、

前記第1の光抽出レイヤに近接する第1のディフューザレイヤと、

前記第1のディフューザレイヤに近接する第1の導光レイヤと、

前記バックライトパネルの第2の面に近接する第2の光抽出レイヤと、

前記第2の光抽出レイヤに近接する第2のディフューザレイヤと、

前記第2のディフューザレイヤに近接する第2の導光レイヤとを有する、項目7に記載の電子デバイス。

[項目9]

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つがタッチスクリーンを有する、項目7または8に記載の電子デバイス。

[項目10]

前記コントローラが、前記第2のディスプレイパネルを前記第1のディスプレイパネルの拡張としてマッピングすべく構成される、項目7から9のいずれか一項に記載の電子デバイス。

[項目11]

前記第2のディスプレイパネルが、前記第1のディスプレイパネルとの通信接続を介して前記コントローラに通信可能に結合される、項目10に記載の電子デバイス。

[項目12]

前記第1のディスプレイパネルまたは前記第2のディスプレイパネルの少なくとも1つが液晶パネルを有する、項目10に記載の電子デバイス。

[項目13]

コントローラによる実行時、

前記コントローラ内で、ディスプレイ上の複数の位置座標に対応する入力を前記ディスプレイから受信する手段と、

前記ディスプレイからの前記入力を、拡張ディスプレイ上の複数の位置座標に対応する出力に変換する手段と、

前記拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を入力ドライバに転送する手段とを備える複数の操作を実行させるべく前記コントローラを構成する、コンピュータプログラム。

[項目14]

さらに、コントローラによる実行時、

前記コントローラ内で、前記拡張ディスプレイ上の複数の位置座標に対応する出力をグラフィックプロセッサから受信する手段と、

前記拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を、前記ディスプレイ上の複数の位置座標に対応するデータに変換する手段と、

複数の位置座標に対応する前記データを前記ディスプレイに転送する手段とを備える複数の操作を実行させるべく前記コントローラを構成する、項目13に記載のコンピュータプログラム。

[項目15]

前記ディスプレイが、

バックライトアセンブリと、

前記バックライトアセンブリの第1の面に近接する第1のディスプレイパネルと、

前記バックライトアセンブリの、前記第1の面と対向する第2の面に近接する第2のディスプレイパネルとを有し、

前記第1のディスプレイパネルがコントローラに通信可能に結合され、

前記第2のディスプレイパネルが前記コントローラに通信可能に結合され、

前記第2のディスプレイパネルが、前記第1のディスプレイパネルとの通信接続を介して前記コントローラに通信可能に結合される、項目14に記載のコンピュータプログラム。

[項目16]

コントローラ内で、ディスプレイ上の複数の位置座標に対応する入力を前記ディスプレイから受信し、

前記ディスプレイからの前記入力を、拡張ディスプレイ上の複数の位置座標に対応する出力に変換し、

前記拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を入力ドライバに転送するロジックを備えるコントローラ。

[項目17]

さらに、

前記コントローラ内で、前記拡張ディスプレイ上の複数の位置座標に対応する出力をグラフィックプロセッサから受信し、

前記拡張ディスプレイ上の前記複数の位置座標に対応する前記出力を、前記ディスプレ

10

20

30

40

50

イ上の複数の位置座標に対応するデータに変換し、

複数の位置座標に対応する前記データを前記ディスプレイに転送するロジックを備える、項目 1 6 に記載のコントローラ。

[項目 1 8]

前記ディスプレイが、

バックライトアセンブリと、

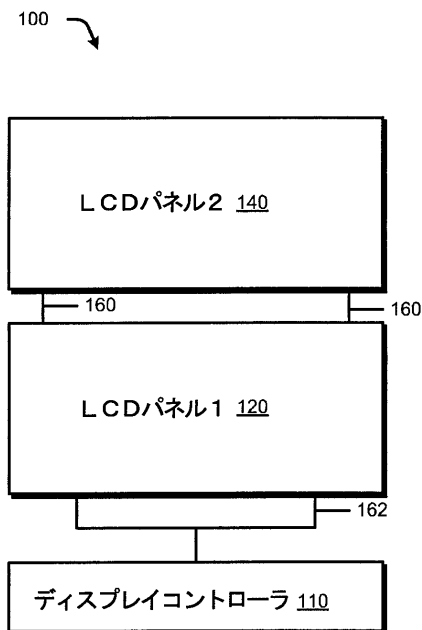
コントローラに通信可能に結合され、前記バックライトアセンブリの第 1 の面に近接する第 1 のディスプレイパネルと、

前記コントローラに通信可能に結合され、前記バックライトアセンブリの、前記第 1 の面と対向する第 2 の面に近接する第 2 のディスプレイパネルとを有し、

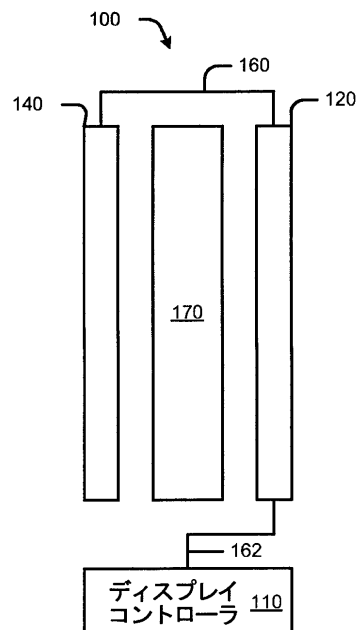
前記第 2 のディスプレイパネルが、前記第 1 のディスプレイパネルとの通信接続を介して前記コントローラに通信可能に結合される、項目 1 7 に記載のコントローラ。

10

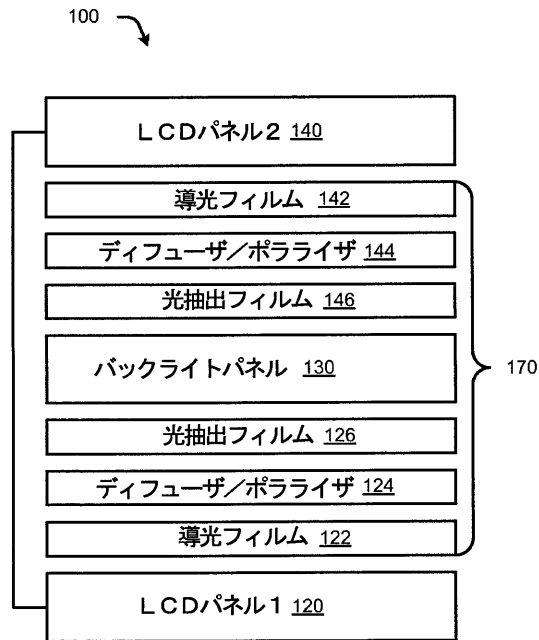
【図 1 A】



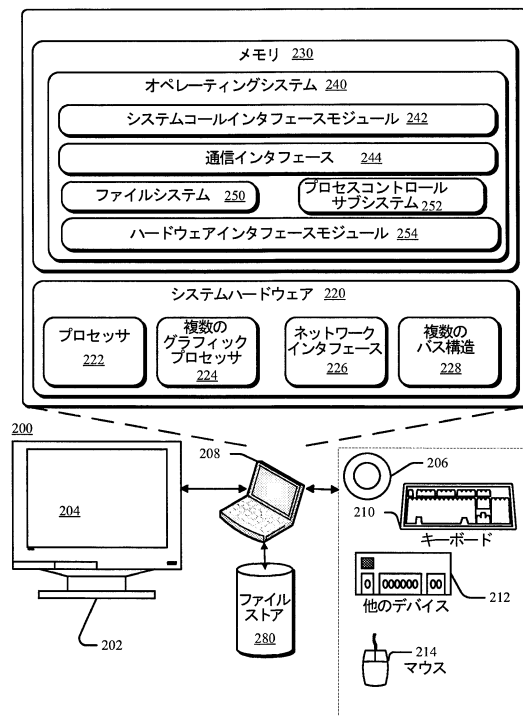
【図 1 B】



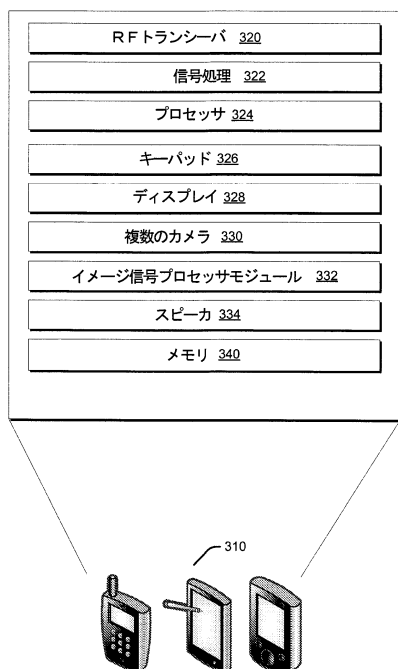
【図 1 C】



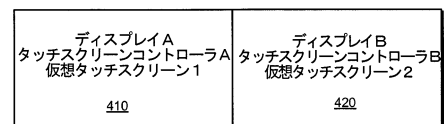
【図 2】



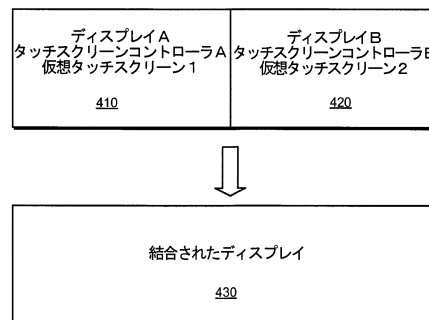
【図 3】



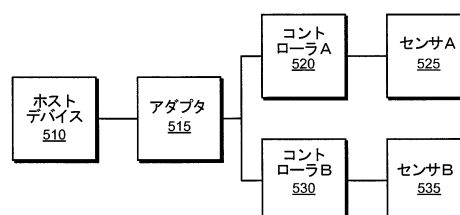
【図 4 A】



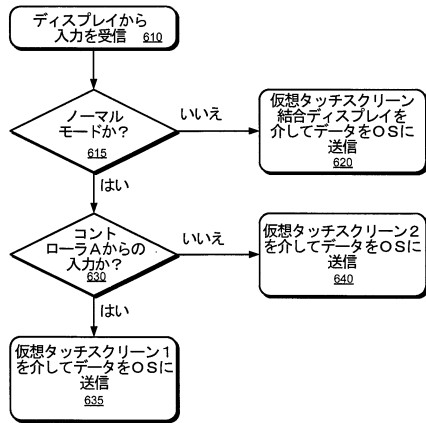
【図 4 B】



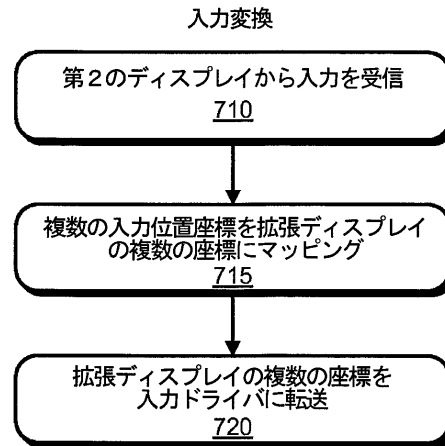
【図 5】



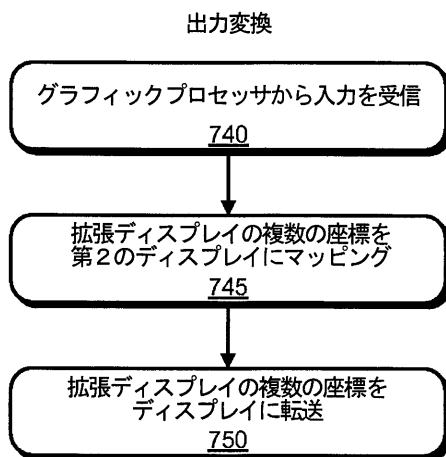
【図 6】



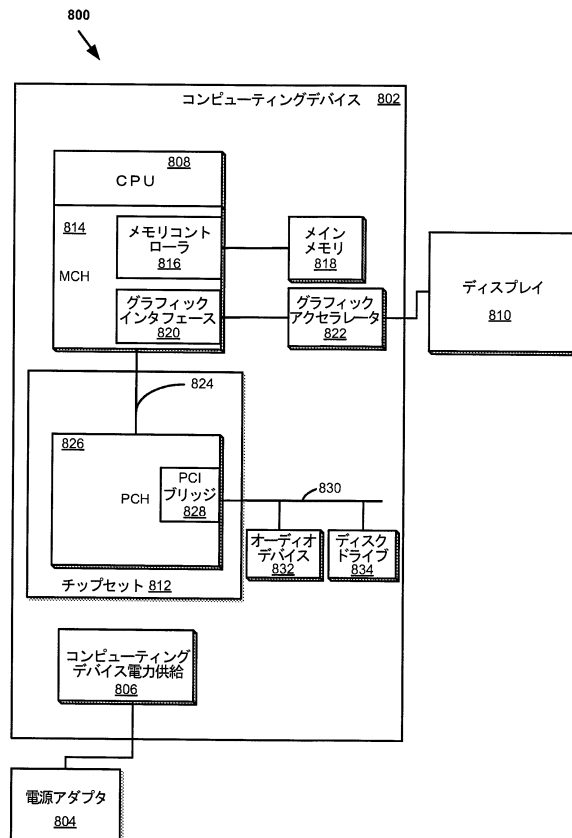
【図 7 A】



【図 7 B】



【図 8】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 (2006.01) G 0 9 G 3/36
G 0 9 G 3/20 6 8 0 D
G 0 9 G 3/20 6 9 1 D
G 0 9 G 3/20 6 3 3 Q

(72)発明者 ウォン、ホン
アメリカ合衆国 9 5 0 5 4 カリフォルニア州・サンタクララ・ミッション カレッジ ブーレ
バード・2 2 0 0 インテル・コーポレーション内

審査官 堀部 修平

(56)参考文献 特開2007-213858 (JP, A)
国際公開第2012/044755 (WO, A1)
特開2011-158703 (JP, A)
特開2012-195171 (JP, A)
特開2007-335323 (JP, A)
特開2008-140765 (JP, A)
特開2004-109992 (JP, A)
特開2012-059645 (JP, A)
特開2012-113205 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 2 F 1/1333, 1/1335-1/133357
G 0 9 F 9/00
G 0 9 G 3/20, 3/36

专利名称(译)	显示电子设备		
公开(公告)号	JP6120391B2	公开(公告)日	2017-04-26
申请号	JP2015543035	申请日	2013-06-24
[标]申请(专利权)人(译)	英特尔公司		
申请(专利权)人(译)	英特尔公司		
当前申请(专利权)人(译)	英特尔公司		
[标]发明人	クウォンワイウ ウォンホン		
发明人	クウォン、ワイウ ウォン、ホン		
IPC分类号	G02F1/1333 G02F1/13357 G02F1/1335 G09F9/00 G09G3/36 G09G3/20		
CPC分类号	G02F1/1336 G02F1/13338 G02F2001/133342 G09G3/36 G09G2300/023 G09G2360/04		
FI分类号	G02F1/1333 G02F1/13357 G02F1/1335 G09F9/00.336.E G09F9/00.366.A G09G3/36 G09G3/20.680.D G09G3/20.691.D G09G3/20.633.Q		
优先权	13/710740 2012-12-11 US		
其他公开文献	JP2016506531A		
外部链接	Espacenet		

摘要(译)

在一个实施例中，显示组件包括背光组件，靠近背光组件的第一侧的第一显示板，与背光组件的第一侧相对的第二表面并在接触的第二显示面板，所述第一显示面板以通信方式耦合到所述控制器，所述第二显示面板被通信地耦合到控制器。还可以描述其他实施例。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B2)	(11) 特許番号 特許第6120391号 (P6120391)
(45) 発行日 平成29年4月26日 (2017. 4. 26)	(24) 登録日 平成29年4月7日 (2017. 4. 7)	
(51) Int. Cl. G02F 1/1333 (2006.01) G02F 1/13357 (2006.01) G02F 1/1335 (2006.01) G09F 9/00 (2006.01) G09G 3/36 (2006.01)	F I G02F 1/1333 G02F 1/13357 G02F 1/1335 G09F 9/00 3 3 6 E G09F 9/00 3 6 6 A	請求項の数 20 (全 20 頁) 最終頁に続く
(21) 出願番号 特願2015-543035 (P2015-543035) (86) (22) 出願日 平成25年6月24日 (2013. 6. 24) (65) 公表番号 特表2016-506531 (P2016-506531A) (43) 公表日 平成28年3月3日 (2016. 3. 3) (86) 国際出願番号 PCT/US2013/047346 (87) 国際公開番号 W02014/092783 (87) 国際公開日 平成26年6月19日 (2014. 6. 19) (87) 審査請求日 平成27年5月19日 (2015. 5. 19) (31) 優先権主張番号 13/710, 740 (32) 優先日 平成24年12月11日 (2012. 12. 11) (33) 優先権主張国 米国 (US)	(73) 特許権者 591003943 インテル・コーポレーション アメリカ合衆国 9 5 0 5 4 カリフォル ニア州・サンタクララ・ミッション カレ ッジ プレーバード・2 2 0 0 (74) 代理人 110000877 龍華国際特許業務法人 (72) 発明者 クウォン、ワイウ アメリカ合衆国 9 5 0 5 4 カリフォル ニア州・サンタクララ・ミッション カレ ッジ プレーバード・2 2 0 0 インテ ル・コーポレーション内	最終頁に続く
(54) 【発明の名称】 電子デバイス用ディスプレイ		