

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5919133号
(P5919133)

(45) 発行日 平成28年5月18日 (2016. 5. 18)

(24) 登録日 平成28年4月15日 (2016. 4. 15)

(51) Int. Cl.	F I
GO 2 F 1/1343 (2006. 01)	GO 2 F 1/1343
GO 2 F 1/1333 (2006. 01)	GO 2 F 1/1333
GO 6 F 3/041 (2006. 01)	GO 6 F 3/041

請求項の数 5 (全 10 頁)

(21) 出願番号	特願2012-176327 (P2012-176327)	(73) 特許権者	502356528
(22) 出願日	平成24年8月8日 (2012. 8. 8)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2014-35434 (P2014-35434A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成26年2月24日 (2014. 2. 24)	(74) 代理人	110001737
審査請求日	平成27年7月29日 (2015. 7. 29)		特許業務法人スズエ国際特許事務所
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100103034
			弁理士 野河 信久
		(74) 代理人	100095441
			弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第1方向に並んで配置され互いに電氣的に接続したセンサブロックを含む第1センサと前記センサブロック間において前記第1方向と交差する第2方向に延びた第2センサとを含むセンサと、前記第1方向に延びて絶縁層を介して前記センサの下層に配置された走査線と、前記第2方向に延びた信号線と、前記走査線および前記信号線に囲まれた領域において前記センサブロック又は前記第2センサと対向するように配置された画素電極と、を備えた第1基板と、

前記第1基板と対向して配置された第2基板と、

前記第1基板と前記第2基板との間に保持された液晶層と、を備え、

前記センサブロックと対向した前記走査線の幅と、前記第2センサと対向した前記走査線の幅とは異なる液晶表示装置。

【請求項 2】

前記第2センサを挟んで前記第1方向に並んだ前記センサブロックは、前記第2センサの下層に配置された接続電極を介して互いに電氣的に接続されている請求項1記載の液晶表示装置。

【請求項 3】

前記センサブロックおよび前記第2センサは、複数の前記画素電極と対向した共通電極と、複数の前記共通電極上にグリッド状に配置されたセンサ電極と、を備える請求項1又は請求項2記載の液晶表示装置。

10

20

【請求項 4】

前記センサブロックと対向した前記走査線の幅は、前記第 2 センサと対向した前記走査線の幅よりも小さい請求項 1 乃至請求項 3 のいずれか 1 項記載の液晶表示装置。

【請求項 5】

前記画素電極は、前記第 2 方向に延びたスリットを備えている請求項 1 乃至請求項 4 のいずれか 1 項記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

10

【背景技術】

【0002】

近年、平面表示装置が盛んに開発されており、中でも液晶表示装置は、軽量、薄型、低消費電力などの特徴を生かして、各種分野に適用されている。このような液晶表示装置は、一対の基板間に液晶層を保持した構成であり、画素電極と共通電極との間の電界によって液晶層を通過する光に対する変調率を制御し、画像を表示するものである。

【0003】

液晶表示装置は、一対の基板の基板面と略直交する方向の縦電界を液晶層に印加して液晶の配向状態を制御する方式と、一対の基板の基板面と略平行な方向の横電界（フリンジ電界も含む）を液晶層に印加して液晶の配向状態を制御する方式とが知られている。

20

【0004】

横電界を利用した液晶表示装置は、広視野角化の観点から特に注目されている。In-Plane Switching（IPS）モードや、Fringe Field Switching（FFS）モードなどの横電界方式の液晶表示装置は、アレイ基板に形成された画素電極と共通電極とを備え、アレイ基板の主面に対してほぼ平行な横電界で液晶分子をスイッチングするように構成されている。

【0005】

また、表示部にユーザの指やペン先が接触したことを検出する接触センサを有する液晶表示装置が提案されている。接触センサは液晶表示装置の表示部にさらにセンサ電極を有するセンサ基板を重ねて形成される場合や、液晶表示装置の一対の基板の一方にセンサ電極が一体に形成される場合がある。

30

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2010 - 231773 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

センサ電極を一対の基板の一方に一体に形成する場合、センサ電極を配置した領域に沿って輝度ムラが発生し、表示品位が低下することがあった。

40

【0008】

本発明の実施形態は上記事情を鑑みて成されたものであって、表示品位の低下を抑制する液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

実施形態によれば、第 1 方向に並んで配置され互いに電氣的に接続したセンサブロックを含む第 1 センサと前記ブロック電極間において前記第 1 方向と交差する第 2 方向に延びた第 2 センサとを含むセンサと、前記第 1 方向に延びて絶縁層を介して前記センサの下層に配置された走査線と、前記第 2 方向に延びた信号線と、前記走査線および前記信号線に囲まれた領域において前記センサブロックおよび前記第 2 センサと対向するように配置さ

50

れた画素電極と、を備えた第 1 基板と、前記第 1 基板と対向して配置された第 2 基板と、前記第 1 基板と前記第 2 基板との間に保持された液晶層と、を備え、前記センサブロックと対向する領域における前記走査線の幅と、前記第 2 センサと対向する領域における前記走査線の幅とは異なる液晶表示装置が提供される。

【図面の簡単な説明】

【 0 0 1 0 】

【図 1】図 1 は、実施形態の液晶表示装置の一構成例を説明するための斜視図である。

【図 2】図 2 は、図 1 に示す液晶表示装置の線 I I - I I における断面の一例を示す図である。

【図 3】図 3 は、アレイ基板の表示領域における共通電極の構成の一例を説明する図である。

10

【図 4】図 4 は、図 3 の線 I V - I V におけるアレイ基板の断面の一例を概略的に示す図である。

【図 5】図 5 は、一実施形態の液晶表示装置の表示画素の一構成例を概略的に示す図である。

【図 6】図 6 は、一実施形態の液晶表示装置の表示画素の一構成例を概略的に示す図である。

【発明を実施するための形態】

【 0 0 1 1 】

以下、実施形態の液晶表示装置について、図面を参照して説明する。

20

図 1 に、本実施形態の液晶表示装置の一例を概略的に示す。液晶表示装置は、アレイ基板 1 1 0 とアレイ基板 1 1 0 と所定の間隙をおいて対向配置された対向基板 1 2 0 と、アレイ基板 1 1 0 と対向基板 1 2 0 との間に挟持された液晶層 7 0 (図 2 に示す)と、マトリクス状に配置された表示画素 P X を含む表示領域 2 5 と、を備える液晶表示パネルと、液晶表示パネルを背面側から照明するバックライトユニット 1 3 0 と、を備えている。

【 0 0 1 2 】

表示領域 2 5 には、表示画素 P X の配列する行に沿って延びた走査線 1 1 と、列に沿って延びた信号線 1 2 と、走査線 1 1 と信号線 1 2 とが交差する位置近傍に配置されたスイッチング素子 1 4 と、各表示画素 P X に配置された画素電極 6 0 と、液晶層 7 0 を介して画素電極 6 0 と対向する共通電極 3 0 とが配置されている。

30

【 0 0 1 3 】

液晶表示パネルの表示領域 2 5 の周囲には、走査線駆動回路 Y D と信号線駆動回路 X D とが配置されている。走査線駆動回路 Y D は、行方向において表示領域 2 5 を挟む位置にそれぞれ配置している。

【 0 0 1 4 】

走査線駆動回路 Y D は走査線 1 1 が延びる方向における表示領域 2 5 の両脇に配置され、走査線駆動回路 Y D には表示領域 2 5 から延びる複数の走査線 1 1 が電氣的に接続されている。信号線駆動回路 X D には表示領域 2 5 から延びる複数の信号線 1 2 が電氣的に接続されている。

【 0 0 1 5 】

40

アレイ基板 1 1 0 の端部には図示しないフレキシブル基板が接続され、走査線駆動回路 Y D および信号線駆動回路 X D には、フレキシブル基板を介して図示しない外部信号源から制御信号および映像信号等が供給される。

【 0 0 1 6 】

図 2 は、図 1 に示す液晶表示パネルの I I - I I における断面の一例を示す図である。本実施形態の液晶表示装置は、横電界を利用して液晶層の配向状態を制御する F F S モードの液晶表示装置である。

【 0 0 1 7 】

アレイ基板 1 1 0 は、ガラス等の透明絶縁性基板 1 0 と、透明絶縁性基板 1 0 上に配置された画素駆動配線と、スイッチング素子 1 4 と、絶縁膜 L 1、5 0 と、平坦化膜 2 0 と

50

、共通電極 30 と、センサ電極 40 と、画素電極 60 と、図示しない配向膜と、走査線駆動回路および信号線駆動回路を含む駆動回路と、を備えている。画素駆動配線は、複数の表示画素 PX が配列する行に沿って延びる走査線 11 と、複数の表示画素 PX が配列する列に沿って延びる信号線 12 と、を備えている。

【0018】

スイッチング素子 14 は、走査線 11 と信号線 12 とが交差する位置近傍に配置されている。スイッチング素子 14 は、透明絶縁性基板 10 上に配置された図示しないアンダーコート層上に配置され、アモルファスシリコンあるいはポリシリコンの半導体層 SC と、ゲート電極 14b と、ソース電極 14a と、ドレイン電極 14c と、を含む薄膜トランジスタを備えている。

10

【0019】

スイッチング素子 14 の半導体層 SC の上層にはゲート絶縁膜が配置され、ゲート絶縁膜上にスイッチング素子 14 のゲート電極 14b が配置されている。スイッチング素子 14 のソース電極 14a とドレイン電極 14c とは絶縁膜 L1 に設けられたコンタクトホールにおいて半導体層 SC と接続されている。

【0020】

スイッチング素子 14 のゲート電極 14b は、対応する走査線 11 と電氣的に接続されている（あるいは一体に形成されている）。スイッチング素子 14 のソース電極 14a は、対応する信号線 12 と電氣的に接続されている（あるいは一体に形成されている）。スイッチング素子のドレイン電極 14c は、コンタクトホール 21、51 において対応する画素電極 60 と電氣的に接続されている。

20

【0021】

走査線駆動回路 YD により走査線 11 が駆動されてスイッチング素子 14 のゲート電極 14b に電圧が印加されると、ソース電極 14a とドレイン電極 14c との間が導通し、スイッチング素子 14 が一定期間オン状態となる。スイッチング素子 14 がオン状態である期間に、信号線 12 からスイッチング素子 14 を介して画素電極 60 へ映像信号が供給される。

【0022】

スイッチング素子 14 上には平坦化膜 20 が配置されている。本実施形態では、平坦化膜 20 は透明有機絶縁膜であって、平坦化膜 20 の膜厚は略 3 μm である。平坦化膜 20 は、コンタクトホール 21 を除いて表示領域 25 の全体に渡って配置されている。スイッチング素子 14 のドレイン電極 14c 上の平坦化膜 20 には、後述する画素電極 60 と電氣的接続を取るためのコンタクトホール 21 が設けられている。平坦化膜 20 上には共通電極 30 およびセンサ電極 40 が配置されている。共通電極 30 およびセンサ電極の構成については、後に詳細に説明する。

30

【0023】

共通電極 30 は、例えば ITO (indium tin oxide) や IZO (indium zinc oxide) 等の透明導電性材料により形成された酸化物導電膜である。表示領域 25 の端部に配置された共通電極 30 は額縁領域へ延びて配置され、例えば外部の信号源からフレキシブル基板を介して共通電圧が印加されている。

40

【0024】

センサ電極 40 は、例えばアルミニウムとモリブデンとの多層電極である。本実施形態では、センサ電極 40 は、モリブデン、アルミニウム、モリブデンの順に積層されて形成されている。センサ電極 40 は、後述するように共通電極 30 上においてグリッド状に配置されている。

【0025】

画素電極 60 は、各表示画素 PX において、絶縁膜 50 を介して共通電極 30 と対向するように配置されている。画素電極 60 は、例えば ITO (indium tin oxide) や IZO (indium zinc oxide) 等の透明導電性材料により形成されている。

【0026】

50

対向基板 120 は、ガラス等の透明絶縁性基板 28 と、透明樹脂平坦化膜 29 と、複数の着色層と、図示しない配向膜とを備えている。

【0027】

複数の着色層は、有機絶縁膜である例えば赤(R)、緑(G)、青(B)のうちのいずれかのレジストによって着色された第1着色層 24a、第2着色層 24b、第3着色層 24c と、黒色の第4着色層 27a、第5着色層 27b と、を備えている。

【0028】

第1着色層 24a は第1色画素 P X 1 に配置され、第2着色層 24b は第2色画素 P X 2 に配置され、第3着色層 24c は第3色画素 P X 3 に配置されている。第4着色層 27a は表示領域 25 を囲むように配置され、額縁領域における光抜けを防止する遮光層である。第5着色層 27b は、アレイ基板 110 の走査線 11 および信号線 12 と対向する位置に格子状に配置され、表示画素 P X 間における光抜けを防止する遮光層である。

10

【0029】

例えば、赤色表示画素と緑色表示画素と青色表示画素との3種類の色画素により、1絵素が構成される。表示領域 25 には赤色表示画素と、緑色表示画素と、青色表示画素と、が走査線 11 の延びる方向に周期的に並んで配置され、信号線 12 が延びる方向には同種類の色画素が並んで配置されている。

【0030】

アレイ基板 110 と対向基板 120 とは、互いの配向膜が対向するように配置されシール剤 26 により固定される。配向膜の表面は、液晶層 70 に含まれる液晶分子の初期配向状態を規定するように配向処理が成されている。

20

【0031】

アレイ基板 110 と対向基板 120 との間には、柱状スペーサ 22 が配置されている。柱状スペーサ 22 によりアレイ基板 110 と対向基板 120 との距離は一定に保持される。本実施形態では、柱状スペーサ 22 の高さは 2 μm 以上 6 μm 以下で任意に制御している。

【0032】

シール剤 26 は、表示領域 25 を囲むように配置されている。液晶層 70 は、アレイ基板 110、対向基板 120、およびシール剤 26 により囲まれた領域に配置されている。

【0033】

アレイ基板 110 および対向基板 120 の液晶層 70 側と反対に位置する面には図示しない偏光板が夫々配設されている。

30

【0034】

図3は、アレイ基板 110 の表示領域 25 におけるセンサの一構成例を説明する図である。

【0035】

本実施形態の液晶表示装置において、センサは、行方向(第1方向)および列方向(第2方向)並んで配置されたセンサブロック B 1 を含む第1センサ S 1 と、行方向に並ぶセンサブロック B 1 間において列方向(第2方向)に延びた第2センサ S 2 と、を備えている。各第1センサ S 1 は、行方向に並んで配置された複数のセンサブロック B 1 を電氣的に接続して構成されている。

40

【0036】

図3では、センサブロック B 1 と第2センサ S 2 との境界部分を拡大して示している。

各センサブロック B 1 および第2センサ S 2 は、共通電極 30 とセンサ電極 40 とを用いて形成されている。

【0037】

共通電極 30 は複数の画素電極 60 と対向するように配置され、画素電極 60 とスイッチング素子 14 とがコンタクトする領域に設けられた開口 30A を有している。

【0038】

50

センサ電極 40 は、センサブロック B1 および第 2 センサ S2 の各々において、複数の共通電極 30 上に配置されている。センサ電極 40 は、マトリクス状に並んで配置された画素電極 60 の周囲を囲むグリッド状に配置されている。

【0039】

センサ電極 40 の端部は表示領域 25 から表示領域 25 を囲む額縁領域へ延びて配置され、例えば外部に設けられた図示しない感知回路と電氣的に接続されている。本実施形態の液晶表示装置で接触位置を検出する場合、感知回路はセンサ電極 40 へ所定波形の信号を供給する。ユーザの指先やペン先と第 1 センサ S1 および第 2 センサ S2 と距離に応じて、指先等と第 1 センサ S1 および第 2 センサ S2 との間に生じる容量の大きさが変化する。感知回路は、指先等とセンサとの間の容量の変化による第 1 センサ S1 および第 2 センサ S2 の電位の変化を、センサ電極 40 から出力された信号の出力波形から検出して、ユーザの指先やペン先等が接触した位置に対応する第 1 センサ S1 および第 2 センサ S2 の座標位置を検出する。

10

【0040】

図 4 は、図 3 の線 IV - IV におけるアレイ基板 110 の断面の一例を概略的に示す図である。ここでは、第 2 センサ S2 が配置された領域と、行方向においてその第 2 センサ S2 の両側に配置されたセンサブロック B1 との断面の一例を示している。なお、図 4 に示す構成のうち図 2 での説明と重複するものについては、同一の符号を付して説明を省略する。

【0041】

20

第 1 センサ S1 は、行方向に並んだセンサブロック B1 を互いに電氣的に接続して構成されている。図 4 に示すように、第 2 センサ S2 の下層にはセンサブロック B1 同士を電氣的に接続する接続電極 EJ が配置されている。センサブロック B1 は、平坦化膜 20 に設けられたコンタクトホール 22 においてコンタクト電極 EC と電氣的に接続している。コンタクト電極 EC は、絶縁膜 L1 に設けられたコンタクトホール L1H において、接続電極 EJ と電氣的に接続している。すなわち、行方向に並んだセンサブロック B1 は、コンタクト電極 EC および接続電極 EJ を介して互いに電氣的に接続している。

【0042】

図 5 および図 6 は、本実施形態の液晶表示装置において、表示画素 PX の一構成例を概略的に示す図である。図 5 には、第 1 センサ S1 のセンサブロック B1 が配置される領域の表示画素 PX の一構成例を示し、図 6 には、第 2 センサ S2 が配置される領域の表示画素 PX の一構成例を示す。

30

【0043】

画素電極 60 は、走査線 11 と信号線 12 とに囲まれた領域に配置されている。画素電極 60 は、列方向に延びたスリット SL を備えている。スリット SL は、行方向に並んで複数設けられている。本実施形態の液晶表示装置では、画素電極 60 にこのようにスリット SL を設けることにより、画素電極 60 と共通電極 30 との電位差に応じた液晶層 70 に基板面と略平行な電界を生じさせて、液晶層 70 に含まれる液晶分子の配向状態を制御する。

【0044】

40

本実施形態では、センサブロック B1 が配置される領域と、第 2 センサ S2 が配置される領域とで、走査線 11 の列方向における幅が異なっている。

【0045】

すなわち、図 5 に示すセンサブロック B1 と対向した走査線 11 の幅 WA は、図 6 に示す第 2 センサ S2 と対向した走査線 11 の幅 WB よりも小さくなっている。本実施形態では、幅 WB は幅 WA の略 5 倍であって、例えば幅 WA は 2 μm であり幅 WB は 10 μm である。

【0046】

ここで、本実施形態では、行方向に並ぶ複数のセンサブロック B1 が配置される領域に並ぶ画素数と、第 2 センサ S2 が配置される複数の領域において行方向に並ぶ画素数の和

50

とが異なっている。すなわち、各センサブロック B 1 が配置される領域において行方向に並ぶ画素数が P 1 であり、行方向にセンサブロック B 1 が A 並んでいる場合、行方向に並ぶ複数のセンサブロック B 1 が配置される領域に並ぶ画素数は P 1 × A である。各第 2 センサ S 2 が配置される領域に行方向に並ぶ画素数が P 2 であり、行方向に第 2 センサ S 2 が B 本配置される場合、第 2 センサ S 2 が配置される複数の領域において行方向に並ぶ画素数の和は P 2 × B である。このとき、本実施形態では、P 1 × A と P 2 × B とが異なっている。

【 0 0 4 7 】

そのため、走査線 1 1 の幅 W A と幅 W B とが同じ場合には、各走査線 1 1 とセンサブロック B 1 が配置される領域における共通電極 3 0 との間に生じる容量と、各走査線 1 1 と第 2 センサ S 2 が配置される領域における共通電極 3 0 との間に生じる容量とが異なる大きさとなる。

【 0 0 4 8 】

すなわち、走査線 1 1 と共通電極 3 0 との間に生じる容量は下記式 (1) により算出することができる。

$$C = \varepsilon_o * S / d \quad \text{式 (1)}$$

ここで、 ε_o は走査線 1 1 と共通電極 3 0 との間に配置された平坦化膜 2 0 および絶縁膜 L 1 の誘電率であり、S は走査線 1 1 と共通電極 3 0 とが対向する面積であり、d は走査線 1 1 と共通電極 3 0 との距離である。すなわち、走査線 1 1 と共通電極 3 0 との間に生じる容量は、誘電率 ε_o および面積 S に比例し、距離 d に反比例する。

【 0 0 4 9 】

P 1 × A と P 2 × B とが異なっている場合、走査線 1 1 の幅が同じである場合、走査線 1 1 と共通電極 3 0 とが対向する面積 S は画素数に比例した値となり、誘電率 ε_o と距離 d とが同じであれば走査線 1 1 と共通電極 3 0 との間に生じる容量が異なることとなる。その結果、走査線 1 1 に印加される信号による共通電極 3 0 の電位の変化量もセンサブロック B 1 が配置される領域と第 2 センサ S 2 が配置される領域とで異なる大きさとなり、第 1 センサ S 1 および第 2 センサ S 2 とが配置された部分に沿って輝度ムラが生じることがあった。

【 0 0 5 0 】

例えば、行方向に並ぶ複数のセンサブロック B 1 が配置される領域に並ぶ画素数が 4 2 0 画素 (4 2 0 × 3 画素) であり、第 2 センサ S 2 が配置される複数の領域において行方向に並ぶ画素数の和が 1 8 画素 (1 8 × 3 画素) であるとき、走査線 1 1 の幅 W A と幅 W B とが同じである場合、センサブロック B 1 が配置される領域において走査線 1 1 と共通電極 3 0 との間に生じる容量 (以下、容量 C 1 と称する) は、第 2 センサ S 2 が配置される領域において走査線 1 1 と共通電極 3 0 との間に生じる容量 (以下、容量 C 2 と称する) の略 2 3 倍となる。

【 0 0 5 1 】

これに対し、本実施形態では、走査線 1 1 の幅 W A は幅 W B よりも小さくなっているため、走査線 1 1 と共通電極 3 0 とが対向する面積 S の差を小さくすることにより上記容量 C 1 と容量 C 2 との差を小さくすることができる。その結果、第 1 センサ S 1 および第 2 センサ S 2 とが配置された部分に沿って輝度ムラが発生することを抑制することができる。

【 0 0 5 2 】

すなわち、本実施形態によれば、表示品位の低下を抑制する液晶表示装置を提供することができる。

【 0 0 5 3 】

なお、走査線 1 1 の幅 W A 、W B は、走査線 1 1 の断線を防止するとともに、表示画素 P X の開口率を低下させない範囲で選択することが望ましい。例えば、走査線 1 1 の幅 W A 、W B は 2 μ m 以上であって 1 0 μ m 以下とすることが望ましい。

【 0 0 5 4 】

10

20

30

40

50

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

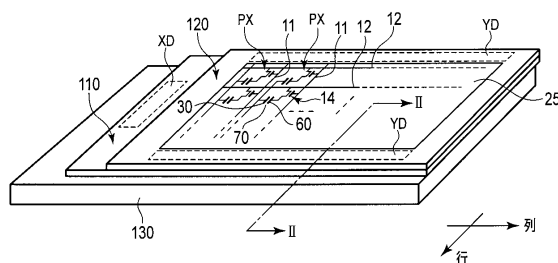
【 0 0 5 5 】

P X ... 表示画素、L 1、5 0 ... 絶縁膜、S 1 ... 第 1 センサ、B 1 ... センサブロック、S 2 ... 第 2 センサ、1 0 ... 透明絶縁性基板、1 1 ... 走査線、1 2 ... 信号線、1 4 ... スイッチング素子、2 0 ... 平坦化膜、2 1 ... コンタクトホール、2 2 ... 柱状スペーサ、2 5 ... 表示領域、2 6 ... シール剤、2 8 ... 透明絶縁性基板、3 0 ... 共通電極、4 0 ... センサ電極、5 0 ... 絶縁膜、5 1 ... コンタクトホール、6 0 ... 画素電極、S L ... スリット、7 0 ... 液晶層、1 1 0 ... アレイ基板、1 2 0 ... 対向基板、1 3 0 ... バックライトユニット。

10

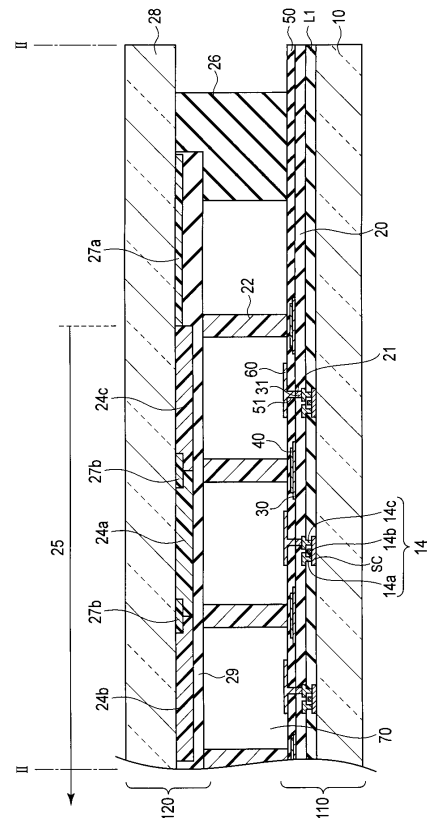
【図 1】

図 1

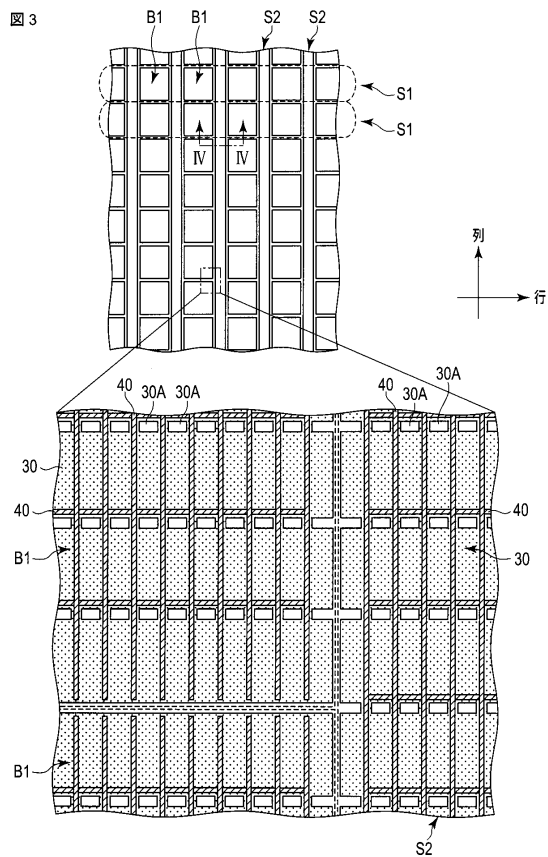


【図 2】

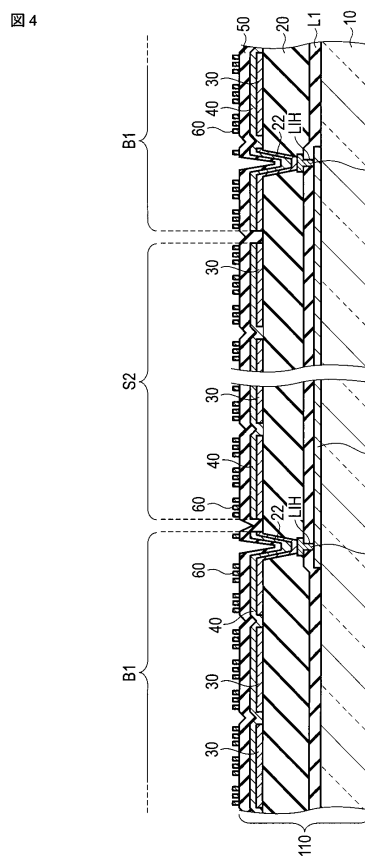
図 2



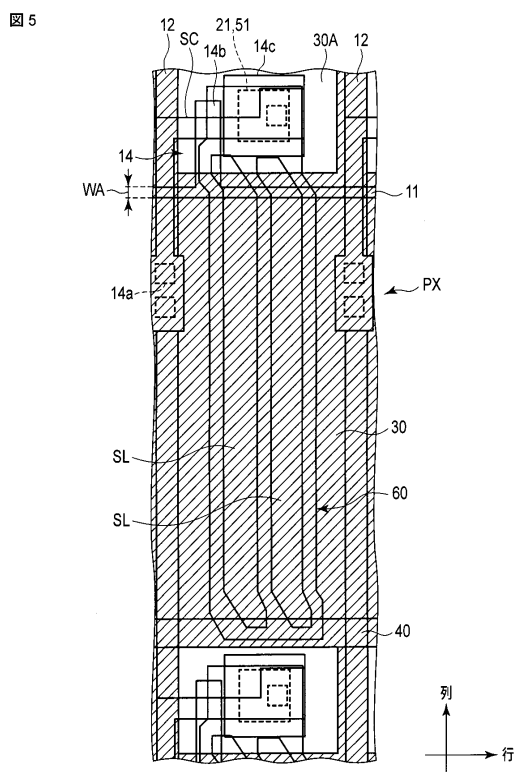
【図 3】



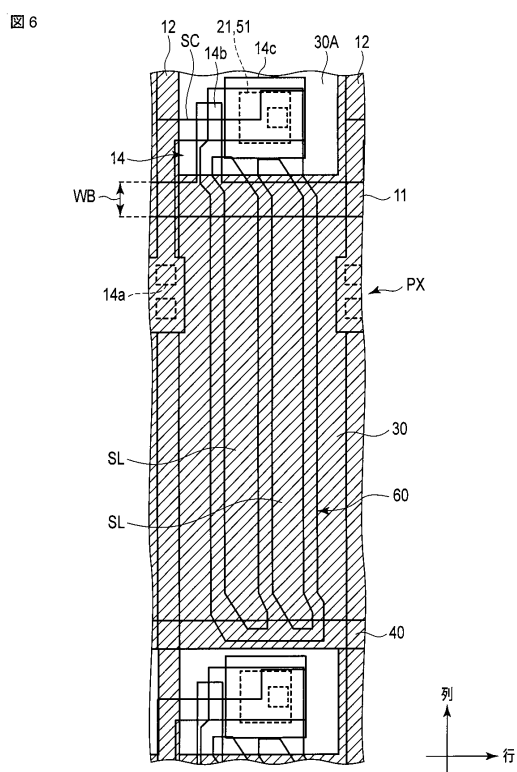
【図 4】



【図 5】



【図 6】



フロントページの続き

- (74)代理人 100075672
弁理士 峰 隆司
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100158805
弁理士 井関 守三
- (74)代理人 100172580
弁理士 赤穂 隆雄
- (74)代理人 100179062
弁理士 井上 正
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (72)発明者 二ノ宮 利博
埼玉県深谷市幡羅町一丁目 9 番地 2 株式会社ジャパンディスプレイセントラル内

審査官 森江 健蔵

- (56)参考文献 特開 2 0 1 0 - 2 3 1 7 7 3 (J P , A)
特表 2 0 1 2 - 5 1 7 0 4 9 (J P , A)
特表 2 0 1 2 - 5 1 7 0 5 1 (J P , A)
特開 2 0 1 3 - 2 0 5 6 2 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 4 3
G 0 2 F 1 / 1 3 3 3
G 0 6 F 3 / 0 4 1

专利名称(译)	液晶表示装置		
公开(公告)号	JP5919133B2	公开(公告)日	2016-05-18
申请号	JP2012176327	申请日	2012-08-08
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
当前申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	二ノ宮利博		
发明人	二ノ宮 利博		
IPC分类号	G02F1/1343 G02F1/1333 G06F3/041		
FI分类号	G02F1/1343 G02F1/1333 G06F3/041 G02F1/1368		
F-TERM分类号	2H092/GA29 2H092/JA25 2H092/JA46 2H092/JB26 2H092/KA04 2H092/KA05 2H189/AA14 2H189/HA16 2H189/JA14 2H189/LA03 2H189/LA10 2H189/LA28 2H189/LA31 2H192/AA24 2H192/BB13 2H192/BB66 2H192/BB73 2H192/BC31 2H192/CB02 2H192/CC73 2H192/EA25 2H192/EA43 2H192/EA67 2H192/GB33 2H192/JA33		
代理人(译)	中村诚 河野直树 井上 正 冈田隆		
审查员(译)	森江 健蔵		
其他公开文献	JP2014035434A		
外部链接	Espacenet		

摘要(译)

提供一种抑制显示质量劣化的液晶显示装置。在与第一方向交叉的第一传感器S1包括由侧的传感器块B1连接侧之间的第一方向延伸的第二传感器S2被电布置成彼此在第一方向上的传感器块B1包括其通过在第一方向上，在第二方向上延伸的信号线12，由扫描线11和信号线12包围延伸的绝缘层布置在所述传感器下方的扫描线11的传感器像素电极60被布置成面对传感器块B1，并在区域中的第二传感器S1，和第二基板120，在第一基板110，其被设置为面对具有第一第一基板110它包括第一基板110和第二基板120之间所保持的液晶层70，并且在传感器块B1中的扫描线11的宽度WA和面对该区域面向所述第二传感器S2的扫描线的区域图11所示的液晶显示装置的宽度WB不同于液晶显示装置。点域5

(19) 日本国特許庁(JP)	(12) 特 許 公 報(B2)	(11) 特許番号 特許第5919133号 (P5919133)
(45) 発行日 平成28年5月18日(2016. 5. 18)	(24) 登録日 平成28年4月15日(2016. 4. 15)	
(51) Int. Cl. G 0 2 F 1 / 1 3 4 3 (2 0 0 6 . 0 1) G 0 2 F 1 / 1 3 3 3 (2 0 0 6 . 0 1) G 0 6 F 3 / 0 4 1 (2 0 0 6 . 0 1)	F I G O 2 F 1 / 1 3 4 3 G O 2 F 1 / 1 3 3 3 G O 6 F 3 / 0 4 1	
請求項の数 5 (全 10 頁)		
(21) 出願番号 特許2012-176327(P2012-176327)	(73) 特許権者 502356528 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号	
(22) 出願日 平成24年8月8日(2012. 8. 8)	(74) 代理人 110001737 特許業務法人スズエ国際特許事務所	
(65) 公開番号 特開2014-35434(P2014-35434A)	(74) 代理人 弁理士 藏田 昌俊 100108855	
(43) 公開日 平成26年2月24日(2014. 2. 24)	(74) 代理人 弁理士 福原 淑弘 100088683	
審査請求日 平成27年7月29日(2015. 7. 29)	(74) 代理人 弁理士 中村 誠 100103034	
	(74) 代理人 弁理士 野河 信久 100095441	
	(74) 代理人 弁理士 白根 俊郎	
最終頁に続く		
(54) 【発明の名称】 液晶表示装置		