

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2017-187807

(P2017-187807A)

(43) 公開日 平成29年10月12日 (2017. 10. 12)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G02F 1/1333 (2006.01)	G02F 1/1333	2H189
G02F 1/1343 (2006.01)	G02F 1/1343	2H192

審査請求 有 請求項の数 5 O L (全 12 頁)

(21) 出願番号	特願2017-138265 (P2017-138265)	(71) 出願人	502356528
(22) 出願日	平成29年7月14日 (2017. 7. 14)		株式会社ジャパンディスプレイ
(62) 分割の表示	特願2015-221319 (P2015-221319)	(74) 代理人	110001737
原出願日	平成23年7月4日 (2011. 7. 4)		特許業務法人スズエ国際特許事務所
		(72) 発明者	木内 一也
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	土井 崇
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内
		(72) 発明者	二ノ宮 利博
			東京都港区西新橋三丁目7番1号 株式会
			社ジャパンディスプレイ内

最終頁に続く

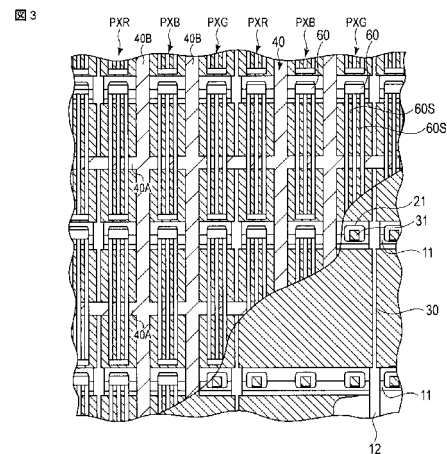
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】表示品位の良好な液晶表示装置を提供する。

【解決手段】一実施形態は、複数の走査線と、複数の映像信号線と、前記複数の走査線及び前記複数の映像信号線に電氣的に接続される複数のスイッチング素子と、前記複数のスイッチング素子の上に配置された第1絶縁膜と、前記複数のスイッチング素子に電氣的に接続された複数の画素電極と、複数の共通電極と、前記複数の信号線に沿って延びる複数の金属線と、を画像表示領域内に備えた表示装置であって、前記複数の画素電極と、前記複数の共通電極と、前記複数の金属線は前記第1絶縁膜上に配置され、前記複数の映像信号線は第1映像信号線と、前記第1映像信号線に隣合う第2映像信号線と、を有し、前記複数の金属線は前記第1映像信号線に重畳する第1領域と、前記第2映像信号線に重畳しない第2領域を備える。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

複数の走査線と、複数の映像信号線と、前記複数の走査線及び前記複数の映像信号線に電氣的に接続される複数のスイッチング素子と、前記複数のスイッチング素子の上に配置された第1絶縁膜と、前記複数のスイッチング素子に電氣的に接続された複数の画素電極と、複数の共通電極と、前記複数の信号線に沿って延びる複数の金属線と、を画像表示領域内に備えた表示装置であって、

前記複数の画素電極と、前記複数の共通電極と、前記複数の金属線は前記第1絶縁膜上に配置され、

前記複数の映像信号線は第1映像信号線と、前記第1映像信号線に隣合う第2映像信号線と、を有し、

前記複数の金属線は前記第1映像信号線に重畳する第1領域と、前記第2映像信号線に重畳しない第2領域を備えることを特徴とする表示装置。

【請求項 2】

前記複数の映像信号線はさらに前記第2映像信号線に隣合う第3映像信号線を有し、前記複数の金属線は前記第3映像信号線に重畳する第3領域と、を備えることを特徴とする請求項1記載の表示装置。

【請求項 3】

前記複数の走査配線は前記第1映像信号線、前記第2映像信号線、前記第3映像信号線に交差する第1走査配線を有し、前記複数の画素電極は、前記第1走査配線と前記第1映像信号線に電氣的に接続された第1画素電極と、前記第1走査配線と前記第2映像信号線に電氣的に接続された第2画素電極と、前記第1走査配線と前記第3映像信号線に電氣的に接続された第3画素電極を有する、ことを特徴とする請求項2記載の表示装置。

【請求項 4】

前記複数の共通電極の一つの共通電極は、前記複数の画素電極のうち3つの画素電極と対向するように配置されており、前記複数の共通電極は第1共通電極と第2共通電極と、を有し、

前記第1共通電極は前記第1画素電極に対向し、前記第2共通電極は前記第2画素電極及び前記第3画素電極に対向し、前記第1共通電極は前記第2共通電極と離間して配置されている、ことを特徴とする請求項3記載の表示装置。

【請求項 5】

前記第1共通電極は前記第1領域にて前記複数の金属配線と電氣的に接続されており、前記第2共通電極は前記第3領域にて前記複数の金属配線と電氣的に接続されている、ことを特徴とする請求項4記載の表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の実施形態は、液晶表示装置に関する。

【背景技術】**【0002】**

近年、平面表示装置が盛んに開発されており、中でも液晶表示装置は、軽量、薄型、低消費電力などの特徴を生かして、各種分野に適用されている。このような液晶表示装置は、一対の基板間に液晶層を保持した構成であり、画素電極と共通電極との間の電界によって液晶層を通過する光に対する変調率を制御し、画像を表示するものである。

【0003】

液晶表示装置は、一対の基板の基板面と略直交する方向の縦電界を液晶層に印加して液晶の配向状態を制御する方式と、一対の基板の基板面と略平行な方向の横電界（フリンジ電界も含む）を液晶層に印加して液晶の配向状態を制御する方式とが知られている。

【0004】

横電界を利用した液晶表示装置は、広視野角化の観点から特に注目されている。In-Pla

10

20

30

40

50

ne Switching (IPS) モードや、Fringe Field Switching (FFS) モードなどの横電界方式の液晶表示装置は、アレイ基板に形成された画素電極と共通電極とを備え、アレイ基板の主面に対してほぼ平行な横電界で液晶分子をスイッチングするように構成されている。

【0005】

また、表示部にユーザの指やペン先が接触したことを検出する接触センサを有する液晶表示装置が提案されている。接触センサは液晶表示装置の表示部にさらにセンサ電極を有するセンサ基板を重ねて形成される場合や、液晶表示装置の一对の基板の一方にセンサ電極が一体に形成される場合がある。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2010-231773号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

一对の基板の液晶層と接触する表面には配向膜が配置されている。配向膜の表面はラビング処理や光配向処理等の配向処理が成されている。配向膜の配向処理方向により液晶層に含まれる液晶分子の初期配向方向が規定される。

【0008】

一方の基板に複数の導電層および絶縁層を重ねて配置する場合、基板の表面には導電層や絶縁層のパターン端部に沿って段差が生じる。この段差に配置された配向膜は配向処理が成されず、段差近傍の液晶層に非配向領域が生じることがあった。非配向領域は液晶分子が所望の配向方位に制御されない領域であって、非配向領域で光抜けが生じるとコントラストが低下して表示品位が低下することがあった。

【0009】

本発明は上記事情を鑑みて成されたものであって、表示品位の良好な液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0010】

実施形態によれば、複数の走査線と、複数の映像信号線と、前記複数の走査線及び前記複数の映像信号線に電気的に接続される複数のスイッチング素子と、前記複数のスイッチング素子の上に配置された第1絶縁膜と、前記複数のスイッチング素子に電気的に接続された複数の画素電極と、複数の共通電極と、前記複数の信号線に沿って延びる複数の金属線と、を画像表示領域内に備えた表示装置であって、

前記複数の画素電極と、前記複数の共通電極と、前記複数の金属線は前記第1絶縁膜上に配置され、

前記複数の映像信号線は第1映像信号線と、前記第1映像信号線に隣合う第2映像信号線と、を有し、

前記複数の金属線は前記第1映像信号線に重畳する第1領域と、前記第2映像信号線に重畳しない第2領域を備える表示装置を提供する。

【図面の簡単な説明】

【0011】

【図1】実施形態の液晶表示装置の一構成例を説明するための斜視図である。

【図2】図1に示す液晶表示装置の線II-IIにおける断面の一例を示す図である。

【図3】図1に示す液晶表示装置の表示領域の一構成例を説明するための平面図である。

【図4】図1に示す液晶表示装置の表示領域に配置されたセンサ電極の一構成例を説明するための平面図である。

【図5】アレイ基板のセンサ電極の第2センサ近傍における走査線と略平行な方向における断面の一例を示す図である。

10

20

30

40

50

【図 6】比較例の液晶表示装置の表示領域の一構成例を説明するための平面図である。

【発明を実施するための形態】

【0012】

以下、実施形態の液晶表示装置について、図面を参照して説明する。

図 1 に、本実施形態の液晶表示装置の一例を概略的に示す。液晶表示装置は、アレイ基板 110 とアレイ基板 110 と所定の間隙をおいて対向配置された対向基板 120 と、アレイ基板 110 と対向基板 120 との間に挟持された液晶層 70 (図 2 に示す) と、マトリクス状に配置された表示画素 PX を含む表示領域 25 と、を備える液晶表示パネルと、液晶表示パネルを背面側から照明するバックライトユニット 130 と、を備えている。

【0013】

図 2 に、図 1 に示す液晶表示パネルの I I - I I における断面の一例を示す。本実施形態の液晶表示装置は、横電界を利用して液晶層の配向状態を制御する FFS モードの液晶表示装置である。

【0014】

アレイ基板 110 は、ガラス等の透明絶縁性基板 10 と、透明絶縁性基板 10 上に配置された画素駆動配線と、スイッチング素子 14 と、絶縁膜 L1、50 と、平坦化膜 20 と、共通電極 (第 1 電極) 30 と、センサ電極 (第 2 電極) 40 と、画素電極 (第 3 電極) 60 と、図示しない配向膜と、駆動回路と、を備えている。画素駆動配線は、複数の表示画素 PX が配列する行に沿って延びる走査線 11 と、複数の表示画素 PX が配列する列に沿って延びる信号線 12 と、を備えている。

【0015】

駆動回路は、表示領域 25 の周囲を囲む額縁領域に配置された複数の走査線 11 を駆動する走査線駆動回路 YD と、複数の信号線 12 を駆動する信号線駆動回路 XD と、を備えている。

【0016】

走査線駆動回路 YD は走査線 11 が延びる方向における表示領域 25 の両脇に配置され、走査線駆動回路 YD には表示領域 25 から延びる複数の走査線 11 が電氣的に接続されている。信号線駆動回路 XD には表示領域 25 から延びる複数の信号線 12 が電氣的に接続されている。

【0017】

アレイ基板 110 の端部には図示しないフレキシブル基板が接続され、走査線駆動回路 YD および信号線駆動回路 XD には、フレキシブル基板を介して図示しない信号源から制御信号および映像信号が供給される。

【0018】

走査線 11 は、表示領域 25 においてマトリクス状に配置された表示画素 PX の行に沿って延びている。信号線 12 は、表示領域 25 においてマトリクス状に配置された表示画素 PX の列に沿って延びている。

【0019】

スイッチング素子 14 は、走査線 11 と信号線 12 とが交差する位置近傍に配置されている。スイッチング素子 14 は、透明絶縁性基板 10 上に配置された図示しないアンダーコート層上に配置され、アモルファスシリコンあるいはポリシリコンの半導体層 SC と、ゲート電極 14b と、ソース電極 14a と、ドレイン電極 14c と、を含む薄膜トランジスタを備えている。

【0020】

スイッチング素子 14 の半導体層 SC の上層にはゲート絶縁膜が配置され、ゲート絶縁膜上にスイッチング素子 14 のゲート電極 14b が配置されている。スイッチング素子 14 のソース電極 14a とドレイン電極 14c とは絶縁膜 L1 に設けられたコンタクトホールにおいて半導体層 SC と接続されている。

【0021】

スイッチング素子 14 のゲート電極 14b は、対応する走査線 11 と電氣的に接続され

10

20

30

40

50

ている（あるいは一体に形成されている）。スイッチング素子 14 のソース電極 14 a は、対応する信号線 12 と電氣的に接続されている（あるいは一体に形成されている）。スイッチング素子のドレイン電極 14 c は、後述するコンタクトホール 21、51 において対応する画素電極 60 と電氣的に接続されている。

【0022】

走査線駆動回路 YD により走査線 11 が駆動されてスイッチング素子 14 のゲート電極 14 b に電圧が印加されると、ソース電極 14 a とドレイン電極 14 c との間が導通し、スイッチング素子 14 が一定期間オン状態となる。スイッチング素子 14 がオン状態である期間に、信号線 12 からスイッチング素子 14 を介して画素電極 60 へ映像信号が供給される。

10

【0023】

スイッチング素子 14 上には平坦化膜 20 が配置されている。本実施形態では、平坦化膜 20 は透明有機絶縁膜であって、平坦化膜 20 の膜厚は略 $3\mu\text{m}$ である。平坦化膜 20 は、コンタクトホール 21 を除いて表示領域 25 の全体に渡って配置されている。スイッチング素子 14 のドレイン電極 14 c 上の平坦化膜 20 には、後述する画素電極 60 と電氣的接続を取るためのコンタクトホール 21 が設けられている。平坦化膜 20 上には共通電極 30 が配置されている。

【0024】

図 3 に、アレイ基板 110 の表示領域 25 の構成の一例を示す。なお、図 3 では、画素電極 60 とセンサ電極 40 とを一部省略して共通電極 30 の形状を示している。

20

カラー表示タイプの液晶表示装置である場合、複数の表示画素 PX は複数種類の色画素を含んでいる。本実施形態では、複数の表示画素 PX は、赤色を表示する赤色表示画素 PX R と、緑色を表示する緑色表示画素 PX G と、青色を表示する青色表示画素 PX B と、含んでいる。赤色表示画素 PX R と緑色表示画素 PX G と青色表示画素 PX B との 3 種類の色画素により、1 絵素が構成されている。表示領域 25 には赤色表示画素 PX R と、緑色表示画素 PX G と、青色表示画素 PX B と、が走査線 11 の延びる方向に周期的に並んで配置され、信号線 12 が延びる方向には同種類の色画素が並んで配置されている。

【0025】

共通電極 30 は例えば ITO (indium tin oxide) や IZO (indium zinc oxide) 等の透明電極材料により形成されている。表示領域 25 の端部に配置された共通電極 30 は額縁領域へ延びて配置され、例えば外部の信号源からフレキシブル基板を介して共通電圧が印加されている。

30

【0026】

共通電極 30 は後述のセンサ電極 40 との重ね合せ精度を考慮した同じパターンも盛り込み形成する。すなわち、共通電極 30 は複数の画素電極 60 と対向するように配置されている。共通電極 30 は、1 絵素に配置された 3 つの画素電極 60 と対向するように配置されている。

【0027】

また、コンタクトホール 21 には共通電極 30 と同じ材料で形成された接続電極 31 が配置されている。スイッチング素子 14 のドレイン電極 14 c と接続電極 31 とはコンタクトホール 21 において電氣的に接続している。

40

【0028】

図 4 に、センサ電極 40 の一構成例を説明するための平面図を示す。なお、図 4 には共通電極 30 および接続電極 31 のパターン形状を破線で記載している。共通電極 30 上にはセンサ電極 40 が配置されている。

【0029】

センサ電極 40 は、例えばアルミニウムとモリブデンとの多層電極である。センサ電極 40 のモリブデン層の厚さは 10nm 以上 50nm 以下であって、アルミニウム層の厚さは 100nm 以上 400nm 以下であることが望ましい。センサ電極 40 は 2 つのモリブデン層と、これらのモリブデン層の間に配置されたアルミニウム層とを備え、厚さは 12

50

0 nm以上500 nm以下である。

【0030】

センサ電極40は走査線11が延びる方向と略平行に延びた第1センサ40Aと信号線12が延びる方向と略平行に延びた第2センサ40Bとを含む格子状に配置され、複数の共通電極30を電氣的に接続している。本実施形態では、走査線11が延びる方向の第2センサの幅および信号線12が延びる方向の第1センサの幅は略5 μmである。センサ電極40は、表示領域25において共通電極30上の段差のない平坦な部分に配置されることが望ましい。

【0031】

第2センサ40Bは、表示領域25において走査線11の延びる方向に周期的に並んで配置された赤色表示画素PX Rと、緑色表示画素PX Gと、青色表示画素PX Bとの所定の色画素間において、信号線12の上層に配置されている。本実施形態では、第2センサ40Bは、赤色表示画素PX Rと青色表示画素PX Bとの間、青色表示画素PX Bと緑色表示画素PX Gとの間に配置されている。

10

【0032】

センサ電極40は表示領域25から額縁領域へ延びて配置され、例えば外部に設けられた図示しない感知回路と電氣的に接続されている。本実施形態の液晶表示装置で接触位置を検出する場合、感知回路はセンサ電極40へ所定波形の信号を供給する。ユーザの指先やペン先とセンサ電極40と距離に応じて、指先等とセンサ電極40との間に生じる容量の大きさが変化する。感知回路は、指先等とセンサ電極40との間の容量の変化によるセンサ電極40の電位の変化を、センサ電極40から出力された信号の出力波形から検出して、ユーザの指先やペン先等が接触した位置に対応するセンサ電極40の座標位置を検出する。

20

【0033】

センサ電極40上には絶縁膜50が配置されている。絶縁膜50は、画素電極60と接続電極31とを電氣的に接続するためのコンタクトホール51を備えている。

【0034】

絶縁膜50上には画素電極60が配置され、コンタクトホール51において接続電極31と電氣的に接続している。画素電極60は、例えばITOやIZO等の透明電極材料により形成されている。画素電極60の上層には図示しない配向膜が配置されている。

30

【0035】

図3に示すように、画素電極60は、互いに略平行に延びたスリット60Sを備えている。本実施形態では、複数のスリット60Sは信号線12が延びる方向と略平行に延びている。

【0036】

画素電極60と共通電極30との間、あるいは、画素電極60の端部とセンサ電極40との間に生じる電界により液晶層70の配向状態が制御される。画素電極60にスリット60Sを設けることにより、表示画素PXの中央部分においても画素電極60と共通電極30との間に電界が生じて、液晶層70の配向状態を制御することが可能となる。

【0037】

40

対向基板120は、ガラス等の透明絶縁性基板28と、透明樹脂平坦化膜29と、複数の着色層と、図示しない配向膜とを備えている。

【0038】

複数の着色層は、有機絶縁膜である赤(R)、緑(G)、青(B)のうちのいずれかのレジストによって着色された第1着色層24a、第2着色層24b、第3着色層24cと、黒色の第4着色層27a、第5着色層27bと、を備えている。

【0039】

赤色の第1着色層24aは赤色表示画素PX Rに配置され、緑色の第2着色層24bは緑色表示画素PX Gに配置され、青色の第3着色層24cは青色表示画素PX Bに配置されている。第4着色層27aは表示領域25を囲むように配置され、額縁領域における光

50

抜けを防止する遮光層である。第 5 着色層 27b は、アレイ基板 110 の走査線 11 および信号線 12 と対向する位置に格子状に配置され、表示画素 P X 間における光抜けを防止する遮光層である。

【0040】

アレイ基板 110 の画素電極 60 上および、対向基板 120 の透明樹脂平坦化膜 29 上には配向膜が配置されている。配向膜の表面はラビング処理や光学配向処理等の配向処理が成されている。

【0041】

アレイ基板 110 と対向基板 120 とは、互いの配向膜が対向するように配置されシール剤 26 により固定される。アレイ基板 110 と対向基板 120 との間には、柱状スペーサ 22 が配置されている。柱状スペーサ 22 によりアレイ基板 110 と対向基板 120 との距離は一定に保持される。本実施形態では、柱状スペーサ 22 の高さは 2 μm 以上 6 μm 以下で任意に制御している。

【0042】

液晶層 70 は、アレイ基板 110、対向基板 120、およびシール剤 26 により囲まれた領域に配置されている。

【0043】

アレイ基板 110 および対向基板 120 の液晶層 70 側と反対に位置する面には図示しない偏光板が夫々配設されている。

【0044】

続いて、本実施形態の液晶表示装置の製造方法の一例について説明する。

まず、アレイ基板 110 を形成する方法について説明する。複数のアレイ基板 110 を切り出す第 1 透明絶縁性基板上に成膜とパターンニングとを繰り返してスイッチング素子 14、走査線 11、信号線 12、絶縁膜 L1、および、アレイ基板 110 上の他のスイッチング素子や各種配線を形成する。

【0045】

続いて、露光レジストを塗布、露光、現像して平坦化膜 20 を形成する。このとき、露光レジストは表示領域 25 および額縁領域の全面に塗布される。本実施形態では露光レジストは光硬化性のものを採用し、露光マスクを介してフォトリソグラフィを露光し、現像してコンタクトホール 21 を有する所定パターンの平坦化膜 20 となるように形成する。

【0046】

平坦化膜 20 の上に ITO 等の透明電極材料を成膜し、透明電極材料上にさらに露光レジストを塗布する。露光レジストを露光および現像して接続電極 31 および共通電極 30 の所定のパターンにパターンニングする。続いて、エッチングにより透明電極材料をパターンニングして、露光レジストを剥離して所定パターンの共通電極 30 を形成する。

【0047】

続いて、共通電極 30 の上層に、モリブデンの成膜、アルミニウムの成膜、さらにモリブデンの成膜を行い、これら多層の金属層のパターンニングを行う。共通電極 30 上に配置されたアルミニウムとモリブデンと積層された電極パターンを複数のグループに分けて形成し、センサ電極 40 を形成する。

【0048】

続いて、センサ電極 40 上に露光レジストを塗布、露光、現像してコンタクトホール 51 を有する絶縁膜 50 を形成する。続いて、絶縁膜 50 上に ITO 等の透明電極材料を成膜し、スリット 60S を備える所定のパターンにパターンニングして画素電極 60 を形成する。その後、画素電極 60 上のアレイ基板 110 表面には所定方向にラビング処理や光学配向処理等の配向処理を施した配向膜 80 を形成する。

【0049】

図 5 に、センサ電極 40 の第 2 センサ 40B 近傍のアレイ基板 110 の、第 2 センサ 40B が延びる方向と略直交する方向における断面の一例を示す。アレイ基板 110 の表面には、下層に配置された導電層や絶縁層のパターン端部に沿って凹凸が生じている。特に

10

20

30

40

50

平坦化膜 20 の上層に配置されている共通電極 30、センサ電極 40、および画素電極 60 のパターン端部の上層に凹凸が生じやすい。さらに、センサ電極 40 は複数の導電層から形成されるため他の導電層よりも比較的厚く、センサ電極 40 のパターン端部上には他の部分よりも大きな段差が生じやすい。そのため、センサ電極 40 のパターン端部上に配置された配向膜 80 の配向処理が適切に行われないことがある。

【0050】

例えば、配向膜 80 をラビング処理する場合には、段差部分に配置された配向膜 80 上をラビング布で刷り上げ又は刷り下げる際に、配向膜 80 にラビング布が十分に接触せずラビング処理が施されない部分 A が生じる。この配向膜 80 のラビング処理が施されない部分 A の近傍には、液晶分子の初期配向方向が規定されず液晶分子の配向状態を制御することができない非配向領域が発生する場合がある。例えば、センサ電極 40 が延びる方向と配向処理方向が略 90 度であると非配向領域が生じやすくなり、センサ電極 40 が延びる方向と配向処理方向が略 40 度であると非配向領域が生じにくくなる。

10

【0051】

この非配向領域で光抜けが発生すると、非配向領域近傍の表示画素 PX の端部が明るくなり、表示画像のコントラストが低下して表示品位が低下する原因となる。ここで、図 6 に示すように赤色表示画素 PX R と緑色表示画素 PX G との間、緑色表示画素 PX G と青色表示画素 PX B との間、および、青色表示画素 PX B と赤色表示画素 PX R との間に第 2 センサ 40 B を配置すると、非配向領域における光抜けに起因するコントラストの低下は緑色表示画素 PX G、赤色表示画素 PX R、青色表示画素 PX B の順に顕著に視認された。

20

【0052】

そこで、本実施形態では、赤色表示画素 PX R と青色表示画素 PX B との間、青色表示画素 PX B と緑色表示画素 PX G との間にセンサ電極 40 の第 2 センサ 40 B を配置し、赤色表示画素 PX R と緑色表示画素 PX G との間には第 2 センサ 40 B を配置していない。このことにより、緑色表示画素 PX G および赤色表示画素 PX R において光抜けが生じてコントラストが低下することが抑制され、表示品位の良好な液晶表示装置を提供することができる。

【0053】

なお、本実施形態では、赤色表示画素 PX R と青色表示画素 PX B との間、青色表示画素 PX B と緑色表示画素 PX G との間にセンサ電極 40 の第 2 センサ 40 B を配置しているが、第 2 センサ 40 B は赤色表示画素 PX R と青色表示画素 PX B との間にのみ第 2 センサ 40 B が配置されてもよく、青色表示画素 PX B と緑色表示画素 PX G との間にのみ第 2 センサ 40 B が配置されてもよい。

30

【0054】

赤色表示画素 PX R と青色表示画素 PX B との間にのみ第 2 センサ 40 B を配置すると、最もコントラストの低下が顕著である緑色表示画素 PX G におけるコントラストの低下をさらに抑制することが可能となりより表示品位の良好な液晶表示装置を提供することが可能である。

【0055】

青色表示画素 PX B と緑色表示画素 PX G との間にのみ第 2 センサ 40 B を配置すると、赤色表示画素 PX R におけるコントラストの低下をさらに抑制することが可能となりより表示品位の良好な液晶表示装置を提供することが可能となる。

40

【0056】

第 2 センサ 40 B の本数は、表示領域の解像度や接触位置の検出精度に応じて設計されることが望ましい。

【0057】

次に、対向基板 120 を形成する方法について説明する。複数の対向基板 120 を切り出す第 2 透明絶縁性基板上に、着色された露光レジストの塗布、露光、現像を繰り返して、第 1 着色層 24 a、第 2 着色層 24 b、第 3 着色層 24 c、第 4 着色層 27 a、および

50

、第 5 着色層 27b を形成する。さらに、複数の着色層上に透明樹脂平坦化膜 29 となる透明樹脂材料を塗布し、所定パターンにパターンニングして透明樹脂平坦化膜 29 を形成する。その後、透明樹脂平坦化膜 29 の表面に所定方向にラビング処理や光学配向処理等の配向処理を施した配向膜を形成する。

【0058】

柱状スペーサ 22 は、第 1 透明絶縁性基板あるいは第 2 透明絶縁性基板の上層に、例えば樹脂材料を塗布し、所定パターンにパターンニングすることにより形成される。

【0059】

続いて、表示領域 25 を囲むように第 1 透明絶縁性基板上あるいは第 2 透明絶縁性基板上に例えば紫外線硬化樹脂からなるシール剤 26 を塗布し、複数のアレイ基板 110 となる透明絶縁性基板と複数の対向基板 120 となる透明絶縁性基板とを互いの配向膜が向かい合うように対向させて位置あわせし、シール剤 26 に紫外線を照射して硬化させて固定する。

10

【0060】

液晶材料は、シール剤 26 が開口した注入口から表示領域 25 に注入されてもよく、第 1 透明絶縁性基板と第 2 透明絶縁性基板とを貼り合わせる前に、シール剤 26 に囲まれた領域に滴下されてもよい。注入口から液晶材料を注入する場合は、注入後に注入口を封止剤により封止して液晶層 70 が形成される。液晶材料を滴下する場合には、滴下した後に第 1 透明絶縁性基板と第 2 透明絶縁性基板とを貼り合わせて液晶層 70 が形成される。

【0061】

20

第 1 透明絶縁性基板と第 2 透明絶縁性基板とが貼り合わされた状態で、複数のアレイ基板 110 と、アレイ基板 110 と対向する第 2 透明絶縁性基板の部分とを切り出し、さらに第 2 透明絶縁性基板を切断して対向基板 120 を切り出す。

【0062】

続いて、アレイ基板 110 および対向基板 120 の液晶層 70 側と反対に位置する面に偏光板を配設して、液晶表示装置を形成する。

【0063】

上記のように、本実施形態によれば、赤色表示画素 PXR と緑色表示画素 PXG との間に第 2 センサ 40B を配置しないことにより、緑色表示画素 PXG および赤色表示画素 PXR においてコントラストが低下することが抑制され、表示品位の良好な液晶表示装置を提供することができる。

30

【0064】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

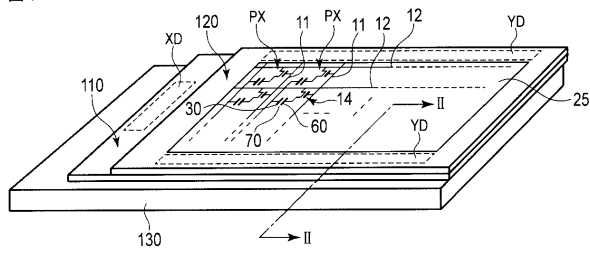
【0065】

40

PX ... 表示画素、PXR ... 赤色表示画素、PXG ... 緑色表示画素、PXB ... 青色表示画素、25 ... 表示領域、30 ... 共通電極（第 1 電極）、40 ... センサ電極（第 2 電極）、40A ... 第 1 センサ、40B ... 第 2 センサ、50 ... 絶縁膜、51 ... コンタクトホール、60 ... 画素電極（第 3 電極）、60S ... スリット、70 ... 液晶層、80 ... 配向膜、110 ... アレイ基板（第 1 基板）、120 ... 対向基板（第 2 基板）、130 ... バックライトユニット。

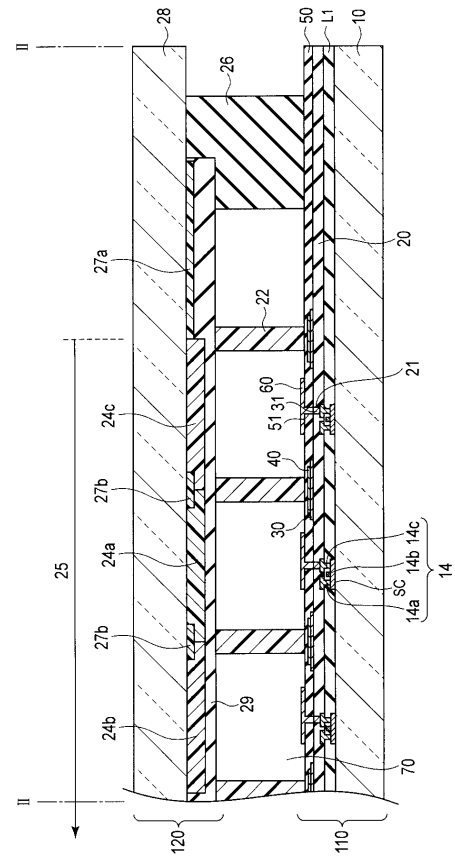
【図 1】

図 1



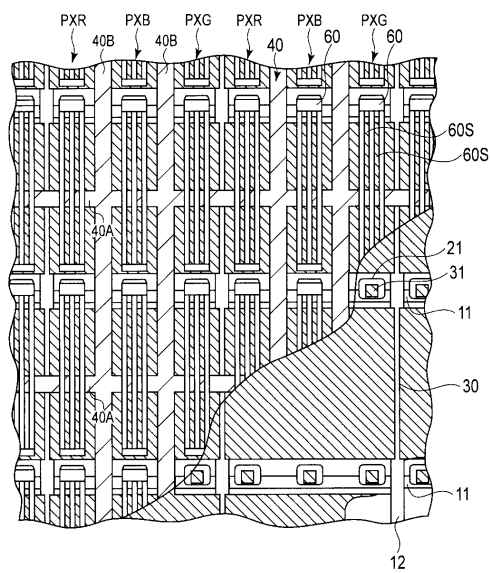
【図 2】

図 2



【図 3】

図 3



【図 4】

図 4

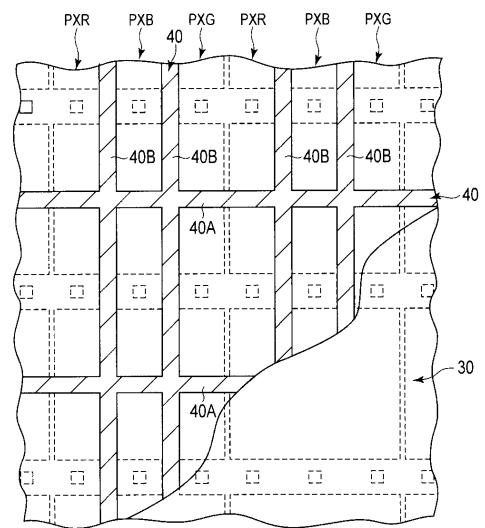


图 5

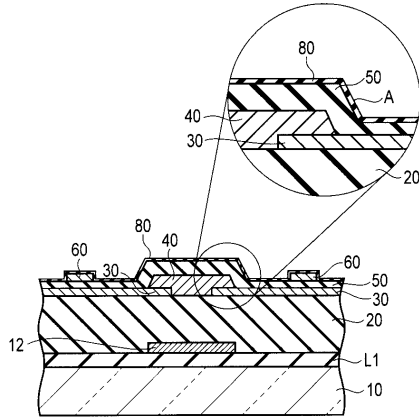
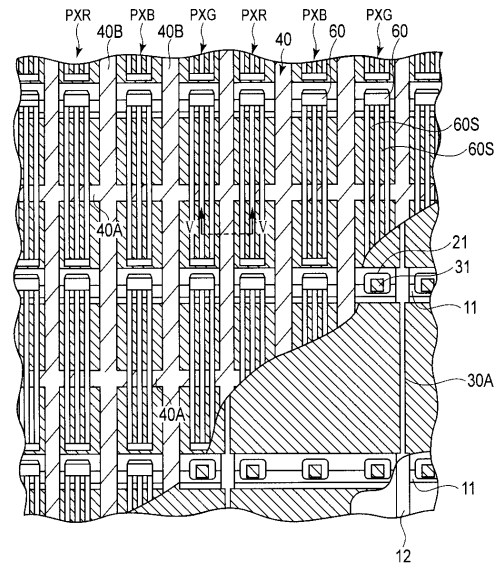


図 6



フロントページの続き

(72)発明者 松本 良一

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

Fターム(参考) 2H092 GA14 GA17 GA29 GA62 JA25 JB13 JB22 JB31 PA08 PA09

QA06

2H189 LA03 LA06 LA10 LA28 LA31

2H192 AA24 BB13 BC31 CB02 EA22 EA43 EA66 EA72 EA74 GB33

专利名称(译)	液晶表示装置		
公开(公告)号	JP2017187807A	公开(公告)日	2017-10-12
申请号	JP2017138265	申请日	2017-07-14
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	木内一也 土井崇 二ノ宮利博 松本良一		
发明人	木内 一也 土井 崇 二ノ宮 利博 松本 良一		
IPC分类号	G02F1/1368 G02F1/1333 G02F1/1343		
FI分类号	G02F1/1368 G02F1/1333 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/GA29 2H092/GA62 2H092/JA25 2H092/JB13 2H092/JB22 2H092/JB31 2H092/PA08 2H092/PA09 2H092/QA06 2H189/LA03 2H189/LA06 2H189/LA10 2H189/LA28 2H189/LA31 2H192/AA24 2H192/BB13 2H192/BC31 2H192/CB02 2H192/EA22 2H192/EA43 2H192/EA66 2H192/EA72 2H192/EA74 2H192/GB33		
其他公开文献	JP6539309B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种具有良好的显示质量的液晶显示装置。根据一个实施例，多条扫描线，多条视频信号线，电连接到多条扫描线和多条视频信号线的多个开关元件以及多个开关元件。设置在开关元件上的第一绝缘膜，与多个开关元件电连接的多个像素电极，多个公共电极以及沿着多条信号线延伸的多种金属 多个像素电极，多个公共电极和多条金属线布置在第一绝缘膜上，并且多条线设置在图像显示区域中。视频信号线具有第一视频信号线，与第一视频信号线，多条金属线以及与第一视频信号线重叠的第一区域相邻的第二视频信号线。第二区域不与第二视频信号线重叠。[选择图]图3

