

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-191348

(P2014-191348A)

(43) 公開日 平成26年10月6日(2014.10.6)

(51) Int.Cl.	F I	テーマコード (参考)
<b>GO2F 1/1343 (2006.01)</b>	GO2F 1/1343	2H092
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368	2H189
<b>GO2F 1/1339 (2006.01)</b>	GO2F 1/1339 500	2H192

審査請求 未請求 請求項の数 10 O L (全 22 頁)

(21) 出願番号 特願2014-41825 (P2014-41825)  
 (22) 出願日 平成26年3月4日(2014.3.4)  
 (31) 優先権主張番号 10-2013-0032909  
 (32) 優先日 平成25年3月27日(2013.3.27)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 512187343  
 三星ディスプレイ株式会社  
 Samsung Display Co., Ltd.  
 大韓民国京畿道龍仁市器興区三星二路95  
 95, Samsung 2 Ro, Giheung-Gu, Yongin-City,  
 Gyeonggi-Do, Korea  
 (74) 代理人 110000981  
 アイ・ピー・ディー国際特許業務法人  
 (72) 発明者 田中 栄  
 大韓民国京畿道水原市靈通区靈通洞ビョク  
 ジョクゴル8団地アパート801-1803

最終頁に続く

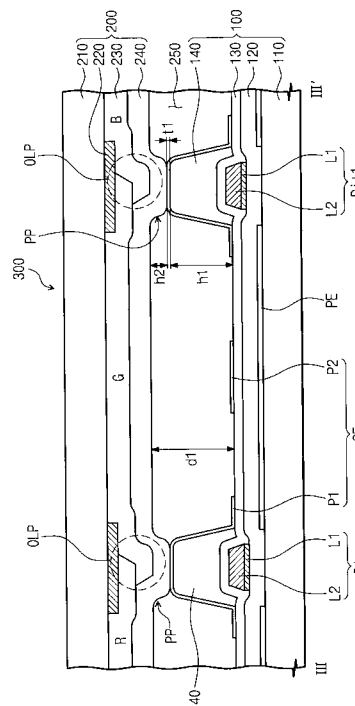
(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】 透過率を向上させながら、駆動電圧を減少させることが可能な液晶表示装置を提供する。

【解決手段】 第1絶縁基板100と、第1絶縁基板110上に配置されたゲートラインと、第1絶縁基板110上に配置されて駆動電圧が印加される第1電極PEと、該ゲートラインと交差するデータラインDj、Dj+1と、データラインDj、Dj+1の上部にデータラインDj、Dj+1に沿って形成されたバンプ140と、バンプ140をキャッピングするシールド電極部P1及び第1電極PEの中央に位置する共通電極P2を含み、基準電圧が印加される第2電極CEと、を含む第1基板100と、第1絶縁基板110と対向する第2絶縁基板210と、第2絶縁基板210上に配置された複数の色画素を含むカラーフィルター層230と、を含む第2基板200と、第1基板100と第2基板200との間に介在された液晶層250と、を含む、液晶表示装置。

【選択図】 図8



**【特許請求の範囲】****【請求項 1】**

第 1 絶縁基板と、  
前記第 1 絶縁基板上に配置されたゲートラインと、  
前記第 1 絶縁基板上に配置されて駆動電圧が印加される第 1 電極と、  
前記ゲートラインと交差するデータラインと、  
前記データラインの上部に前記データラインに沿って形成されたバンクと、  
前記バンクをキャッピングするシールド電極部及び前記第 1 電極の中央に位置する共通電極部を含み、基準電圧が印加される第 2 電極と、  
を含む第 1 基板と、  
前記第 1 絶縁基板と対向する第 2 絶縁基板と、  
前記第 2 絶縁基板上に配置された複数の色画素を含むカラーフィルター層と、  
を含む第 2 基板と、  
前記第 1 基板と前記第 2 基板との間に介在された液晶層と、  
を含む、液晶表示装置。

10

**【請求項 2】**

互いに隣接する 2 つの前記色画素は、前記バンクの上部で互いの一部がオーバーラップされて前記第 1 基板側に突出された突出部を提供し、  
前記バンクと前記突出部とによって前記液晶層のセルギャップが決定される、請求項 1 に記載の液晶表示装置。

20

**【請求項 3】**

前記突出部は、前記第 2 基板を平面で見た場合に、楕円形状又は円形状を有し、ドット形態に配置される、請求項 2 に記載の液晶表示装置。

**【請求項 4】**

前記シールド電極部のエッジは、前記第 1 電極の一部がオーバーラップする、請求項 1 ~ 3 のいずれか 1 項に記載の液晶表示装置。

**【請求項 5】**

前記バンクの幅は、前記データラインの幅の 1.5 倍 ~ 2 倍である、請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示装置。

**【請求項 6】**

前記バンクは、有機絶縁物質で構成され、前記有機絶縁物質の誘電率は 3.2 以下である、請求項 1 ~ 5 のいずれか 1 項に記載の液晶表示装置。

30

**【請求項 7】**

前記共通電極部は、前記データラインと平行である、請求項 1 ~ 6 のいずれか 1 項に記載の液晶表示装置。

**【請求項 8】**

前記第 2 電極の前記シールド電極部と前記共通電極部との間にはスリットが形成され、前記スリットの幅は、前記共通電極部の幅より大きい、請求項 1 ~ 7 のいずれか 1 項に記載の液晶表示装置。

**【請求項 9】**

前記第 1 基板は、  
前記ゲートライン及び前記第 1 電極をカバーするゲート絶縁膜と、  
前記データラインをカバーする保護膜と、をさらに含み、  
前記データラインは、前記ゲート絶縁膜上に配置され、  
前記バンクは、前記保護膜上に配置される、請求項 8 に記載の液晶表示装置。

40

**【請求項 10】**

前記スリットに対応して、前記ゲート絶縁膜及び前記保護膜には前記第 1 電極を露出させるオープン部が提供される、請求項 9 に記載の液晶表示装置。

**【発明の詳細な説明】**

50

## 【技術分野】

## 【0001】

本発明は、液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置は、液晶層を利用して映像を表示する平板表示装置である。液晶表示装置は、液晶層を駆動する方法によって水平電界モード又は垂直電界モードに区分され得る。水平電界モードの液晶表示装置は、2つの電極の間に水平電界を形成して液晶層を駆動して映像を表示し、垂直電界モードの液晶表示装置は、2つの電極の間に垂直電界を形成して液晶層を駆動して映像を表示する。

10

## 【0003】

垂直電界モードの液晶表示装置における2つの電極は、液晶表示パネルを形成する2つの基板の各々に提供されるが、水平電界モードの液晶表示装置における2つの電極は、2つの基板のうちのいずれか一方の基板に提供される。

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献1】米国特許第8134674号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

20

## 【0005】

しかし、水平電界モードにおいては、2つの電極が提供された基板側に隣接する液晶層の液晶分子の制御は容易であるが、2つの電極が提供されない他の基板側に隣接する液晶層の液晶分子の制御は容易でない。したがって、水平電界モードの液晶表示装置において透過率が減少し、液晶分子の制御のために駆動電圧を増加させなければならないという問題があった。

## 【0006】

そこで、本発明は、透過率を向上させながら、駆動電圧を減少させることが可能な、新規かつ改良された液晶表示装置を提供することにある。

## 【課題を解決するための手段】

30

## 【0007】

上記課題を解決するために、本発明のある観点によれば、第1絶縁基板と、前記第1絶縁基板上に配置されたゲートラインと、前記第1絶縁基板上に配置されて駆動電圧が印加される第1電極と、前記ゲートラインと交差するデータラインと、前記データラインの上部に前記データラインに沿って形成されたバンクと、前記バンクをキャッピングするシールド電極部及び前記第1電極の中央に位置する共通電極部を含み、基準電圧が印加される第2電極と、を含む第1基板と、前記第1絶縁基板と対向する第2絶縁基板と、前記第2絶縁基板上に配置された複数の色画素を含むカラーフィルター層と、を含む第2基板と、前記第1基板と前記第2基板との間に介在された液晶層と、を含む、液晶表示装置が提供される。

40

## 【0008】

互いに隣接する2つの前記色画素は、前記バンクの上部で互いの一部がオーバーラップされて前記第1基板側に突出された突出部を提供し、前記バンクと前記突出部とによって前記液晶層のセルギャップが決定されてもよい。

## 【0009】

前記突出部は、前記第2基板を平面で見た場合に、楕円形状又は円形状を有し、ドット形態に配置されてもよい。

## 【0010】

前記シールド電極部のエッジは、前記第1電極の一部がオーバーラップしてもよい。

## 【0011】

50

前記バンプの幅は、前記データラインの幅の 1.5 倍～2 倍であってもよい。

【0012】

前記バンプは、有機絶縁物質で構成され、前記有機絶縁物質の誘電率は 3.2 以下であってもよい。

【0013】

前記共通電極部は、前記データラインと平行であってもよい。

【0014】

前記第 2 電極の前記シールド電極部と前記共通電極部との間にはスリットが形成され、前記スリットの幅は、前記共通電極部の幅より大きくてもよい。

【0015】

前記第 1 基板は、前記ゲートライン及び前記第 1 電極をカバーするゲート絶縁膜と、前記データラインをカバーする保護膜と、をさらに含み、前記データラインは、前記ゲート絶縁膜上に配置され、前記バンプは、前記保護膜上に配置されてもよい。

【0016】

前記スリットに対応して、前記ゲート絶縁膜及び前記保護膜には前記第 1 電極を露出させるオープン部が提供されてもよい。

【発明の効果】

【0017】

以上説明したように本発明によれば、透過率を向上させながら、駆動電圧を減少させることが可能な、新規かつ改良された液晶表示装置が提供される。

【図面の簡単な説明】

【0018】

【図 1】本発明の一実施形態による液晶表示装置のブロック図である。

【図 2】図 1 に図示された画素に対する等価回路図である。

【図 3】本発明の一実施形態による液晶表示パネルの平面図である。

【図 4】図 3 に図示された切断線 I - I' に沿って切断された液晶表示パネルの断面図である。

【図 5】図 3 に図示された切断線 II - II' に沿って切断された液晶表示パネルの断面図である。

【図 6】駆動電圧と透過率との関係を示したグラフである。

【図 7】図 4 に図示された第 2 基板の平面図である。

【図 8】図 7 に図示された切断線 III - III' に沿って切断された第 2 基板の断面図である。

【図 9】本発明の他の実施形態による第 1 基板の断面図である。

【図 10】本発明の他の実施形態による液晶表示パネルの平面図である。

【図 11】図 10 に図示された切断線 IV - IV' に沿って切断された液晶表示パネルの断面図である。

【図 12】駆動電圧と透過率との関係を示したグラフである。

【図 13】図 10 に図示された V - V' に沿って切断された液晶表示パネルの断面図である。

【図 14】本発明の他の実施形態による第 1 基板の平面図である。

【図 15】図 14 に図示された切断線 VI - VI' に沿って切断された第 1 基板の断面図である。

【図 16】本発明の他の実施形態による第 1 基板の断面図である。

【図 17 A】図 3 に図示された第 1 基板の製造過程を示した平面図である。

【図 17 B】図 3 に図示された第 1 基板の製造過程を示した平面図である。

【図 17 C】図 3 に図示された第 1 基板の製造過程を示した平面図である。

【図 17 D】図 3 に図示された第 1 基板の製造過程を示した平面図である。

【図 17 E】図 3 に図示された第 1 基板の製造過程を示した平面図である。

【図 18】本発明の一実施形態による光配向膜の配向方向を示した平面図である。

10

20

30

40

50

【図19】本発明の他の実施形態による光配向膜の配向方向を示した平面図である。

【発明を実施するための形態】

【0019】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0020】

上述した本発明が解決しようとする課題、課題解決手段、及び効果は、添付された図面に関連する実施形態を通じて容易に理解され得る。各図面は、説明のために一部が簡略され得る。また、本発明の説明において、関連する公知な構成又は機能に対する詳細な説明は省略され得る。

10

【0021】

図1は本発明の一実施形態による液晶表示装置のブロック図であり、図2は図1に図示された画素についての等価回路図である。

【0022】

図1を参照すれば、本発明の一実施形態による液晶表示装置1000は、映像を表示する映像表示部300、前記映像表示部300を駆動するゲート駆動部400及びデータ駆動部500、および前記ゲート駆動部400と前記データ駆動部500との駆動を制御するタイミングコントローラ600を含む。

【0023】

前記映像表示部300は、複数のゲートラインG1～Gn、複数のデータラインD1～Dm及び複数の画素PXを含む。図2に示したように、前記映像表示部300は、第1基板100、前記第1基板100と対向する第2基板200、及び前記第1基板100と第2基板200との間に介在された液晶層250からなされた液晶表示パネルを包含し得る。

20

【0024】

前記複数のゲートラインG1～Gnおよび前記複数のデータラインD1～Dmは、前記第1基板100上に配置される。前記多数のゲートラインG1～Gnは、行方向に延長され、互いに平行に列方向に配列される。前記複数のデータラインD1～Dmは、列方向に延長され、互いに平行に行方向に配列される。

30

【0025】

前記複数の画素の各々、例えばi番目(iは1以上の整数)のゲートラインGiとj番目(jは1以上の整数)のデータラインDjに連結された画素は、薄膜トランジスタTr及び液晶キャパシタC1cを含む。

【0026】

前記薄膜トランジスタTrは、前記i番目のゲートラインGiに連結されたゲート電極、前記j番目のデータラインDjに連結されたソース電極、及び前記液晶キャパシタC1cに連結されたドレーン電極を具備する。

【0027】

前記液晶キャパシタC1cは、前記第1基板100に配置された第1電極PEおよび第2電極CEの各々を端子とし、前記液晶層250は、誘電体の役割を果たす。前記第1電極PEは、前記薄膜トランジスタTrのドレーン電極と電氣的に連結され、前記第2電極CEは、基準電圧Vcomが印加される。

40

【0028】

一方、前記画素PXの各々は、前記第1電極PEに対応する前記第2基板200の領域に配置されて基本色の中の1つを示すカラーフィルター230を含む。

【0029】

再び、図1を参考すれば、前記タイミングコントローラ600は、前記液晶表示装置1000の外部から複数の映像信号RGB及び複数の制御信号CSを受信する。前記タイミングコントローラ600は、前記データ駆動部500とのインターフェイス仕様に合うよ

50

うに前記映像信号RGBのデータフォーマットを変換し、変換された映像信号R'G'B'を前記データ駆動部500へ提供する。また、前記タイミングコントローラ600は、前記複数の制御信号CSに基づいてデータ制御信号D-CS、例えば、出力開示信号または水平開示信号等、及びゲート制御信号G-CS、例えば、垂直開示信号、垂直クロック信号または垂直クロックバー信号を生成する。前記データ制御信号D-CSは、前記データ駆動部500へ提供され、前記ゲート制御信号G-CSは、前記ゲート駆動部400へ提供される。

【0030】

前記ゲート駆動部400は、前記タイミングコントローラ600から提供される前記ゲート制御信号G-CSに応答してゲート信号を順次出力する。したがって、前記多数の画素PXは、前記ゲート信号によって行単位に順次スキャンされ得る。

10

【0031】

前記データ駆動部500は、前記タイミングコントローラ600から提供される前記データ制御信号D-CSに応答して前記映像信号R'G'B'をデータ電圧に変換して出力する。前記出力されたデータ電圧は、前記映像表示部300へ印加される。

【0032】

したがって、画素PXの各々は、前記ゲート信号によってターンオンされ、ターンオンされた前記画素PXは、前記データ駆動部500から対応するデータ電圧が印加されて望む階調の映像を表示する。

【0033】

図3は、本発明の一実施形態による液晶表示パネルの平面図であり、図4は、図3に図示された切断線I-I'に沿って切断された液晶表示パネルの断面図であり、図5は、図3に図示された切断線II-II'に沿って切断された液晶表示パネルの断面図である。

20

【0034】

図3～図5を参照すれば、前記映像表示部300に含まれる前記液晶表示パネルは、前記第1基板100、前記第1基板100と対向する第2基板200、及び前記第1基板100と前記第2基板200との間に介在された液晶層250を含む。

【0035】

前記第1基板100は、透明なガラス又はプラスチック等で作られた第1絶縁基板110、前記第1絶縁基板110上に配置された第1ゲートラインGi-1、第2ゲートラインGi、第1データラインDj及び第2データラインDj+1を含む。

30

【0036】

前記第1及び第2ゲートラインGi-1、Giは、第1方向A1に延長され、前記第1方向A1と直交する第2方向A2に所定の間隔に離隔されて配置される。前記第1及び第2データラインDj、Dj+1は、前記第2方向A2に延長され、前記第1方向A1に所定の間隔に離隔して配置される。

【0037】

前記第1及び第2ゲートラインGi-1、Giは、前記第1及び第2データラインDj、Dj+1とゲート絶縁膜120とによって電氣的に絶縁され得る。また、前記第1及び第2データラインDj、Dj+1は、保護膜130によってカバーされ得る。

40

【0038】

図3に示したように、前記第1及び第2データラインDj、Dj+1の各々は、前記第1及び第2ゲートラインGi-1、Giの間の離隔距離の中心地点を貫通する中心線(図示せず)を基準に対称となるように折曲された形状を有する。

【0039】

前記第1絶縁基板110の上には、第1電極PE、薄膜トランジスタTr、及び第2電極CEが、さらに配置される。具体的には、前記薄膜トランジスタTrは、前記第2ゲートラインGiの一部の領域に対応するゲート電極GE、前記第1データラインDjから分岐されたソース電極SE、及び前記ゲート電極GEの上に前記ソース電極SEと所定の間隔で離隔して配置されるドレーン電極DEを含む。

50

## 【0040】

図5に示したように、前記ゲート電極GEは、2つの電極層が積層された二重膜構造を有する。前記ゲート電極GEの下部膜M1は、透明な導電性物質（例えば、インジウムスズ酸化物又はインジウムジニク酸化物）から構成され、上部膜M2はアルミニウム、銅又はモリブデンのような金属膜から構成される。

## 【0041】

前記第1電極PEは、前記ゲート電極GEの下部膜M1と同一な物質から構成される。本発明の一例として、前記第1電極PEは、前記第1及び第2ゲートラインGi-1、Gi、ならびに第1及び第2データラインDj、Dj+1によって定義された画素領域内に配置され、各画素領域内で1つの筒電極形態に具備される。

10

## 【0042】

前記ゲート電極GEおよび前記第1電極PEは、ゲート絶縁膜120によってカバーされる。前記ゲート絶縁膜120の上にはアクティブ層ALが形成され、前記アクティブ層ALの上には互いに所定の間隔に離隔された第1及び第2オーミックコンタクト層OC1、OC2が形成される。前記第1オーミックコンタクト層OC1の上には前記ソース電極SEが配置され、前記第2オーミックコンタクト層OC2の上には前記ドレーン電極DEが配置される。

## 【0043】

前記ソース及びドレーン電極SE、DEは、前記保護膜130によってカバーされる。前記保護膜130には前記ドレーン電極DEを部分的に露出させる第1コンタクトホールCH1が形成され、前記第1コンタクトホールCH1に隣接して、前記保護膜130及び前記ゲート絶縁膜120が除去されて前記第1電極PEが部分的に露出させられた第2コンタクトホールCH2が形成される。

20

## 【0044】

前記保護膜130の上には前記第1及び第2コンタクトホールCH1、CH2を通じて前記ドレーン電極DEと前記第1電極PEとを電氣的に連結させるブリッジ電極BEが配置される。

## 【0045】

図3及び図4を参照すれば、前記ゲート絶縁膜120の上には前記第1及び第2データラインDj、Dj+1が前記第2方向A2に長く形成される。前記第1及び第2データラインDj、Dj+1の各々は、2つの第1及び第2電極層L1、L2が積層された二重膜構造を有する。前記第1及び第2データラインDj、Dj+1は、前記保護膜130によってカバーされる。

30

## 【0046】

前記保護膜130の上には、前記第1及び第2データラインDj、Dj+1に沿って形成されたバンプ140が提供される。本発明の一例として、前記バンプ140は、画素単位に分離され得、また、前記バンプ140は、前記第1及び第2データラインDj、Dj+1のようにライン形状に形成され得る。

## 【0047】

また、前記バンプ140が前記第1及び第2データラインDj、Dj+1の延長方向と直交する前記第1方向A1に切断された場合、前記バンプ140の断面は台形形状であり得る。前記バンプ140の高さを“h1”と称する場合、本発明の一例として、h1は2μm～4μmの範囲であり得る。

40

## 【0048】

一方、前記第2電極CEは、前記バンプ140をキャッピングするシールド電極部P1及び前記第1電極PEの中央に位置する共通電極部P2を含む。前記シールド電極部P1及び前記共通電極部P2は、前記第1及び第2データラインDj、Dj+1に沿って平行に延長され得る。また、前記シールド電極部P1と前記共通電極部P2とは電氣的に連結されて基準電圧（Vcom、図2に図示される）が印加され得る。

## 【0049】

50

前記第2電極CEの前記シールド電極部P1と前記共通電極部P2との間にはスリットSLが形成される。前記共通電極部P2の幅を“W1”と称し、前記スリットSLの幅を“W2”とする場合、前記W1は前記W2より小さい。前記W1は $1.5\mu\text{m} \sim 3\mu\text{m}$ の範囲内であり、前記W2は $2.0\mu\text{m} \sim 4\mu\text{m}$ の範囲内であり得る。本発明の一例として、前記W1が $3\mu\text{m}$ である場合、前記W2は $3.5\mu\text{m}$ であり得る。

【0050】

前記シールド電極部P1は、前記バンプ140の上面と側面とをキャッピングする構造を有し、前記シールド電極部P1のエッジは、前記第1電極PEとオーバーラップされるように前記保護膜130の上に延長される。したがって、前記シールド電極部P1は、前記第1電極PEと部分的にオーバーラップし得る。例えば、前記シールド電極部P1と前記第1電極PEとがオーバーラップされる幅は、例えば、 $1.5\mu\text{m}$ であり得る。

10

【0051】

本発明の一例として、前記バンプ140の前記第1方向A1の幅を“W3”と称し、前記第1及び第2データラインDj、Dj+1の幅を“W4”と称する場合、前記W3は、W4の1.5倍～2倍の大きさであり得る。例えば、前記W3が $4\mu\text{m}$ である場合、前記W4は $2\mu\text{m}$ であり得る。

【0052】

また、前記バンプ140は、前記シールド電極部P1と前記第1及び第2データラインDj、Dj+1との間のキャパシタンスを低くするために、低誘電率（例えば、3.2以下の誘電率）を有する有機絶縁物質からなり得る。また、上述したように前記バンプ140が前記シールド電極部P1でキャッピングされることによって、前記第1及び第2データラインDj、Dj+1による電界を遮蔽することができ、その結果、前記第1及び第2データラインDj、Dj+1の付近で液晶分子の誤動作が発生することを防止することが可能となる。

20

【0053】

また、前記シールド電極部P1は、前記バンプ140の上面及び側面に沿って形成されて前記第2基板200側に突出された構造を有する。このため、前記バンプ140の側面上に位置する前記シールド電極部P1と前記第1電極PEとの間に形成される電界によって、前記第2基板200側に隣接する液晶分子の制御が容易になる。したがって、前記液晶表示パネルの透過率が上昇し、前記液晶分子を駆動するための駆動電圧が増加されることを防止することが可能となる。

30

【0054】

図6は、駆動電圧と透過率との関係を示したグラフである。なお、図6の第1グラフG1は、従来パネル構造における駆動電圧による透過率の変化を示し、第2グラフG2は、図3に図示されたパネル構造における駆動電圧による透過率の変化を示す。

【0055】

図6に示したように、同一駆動電圧での透過率を比較した場合、前記バンプ140の上面及び側面に前記シールド電極部P1を形成して液晶分子を制御する図3のパネル構造は、従来のパネル構造に比べて透過率が高い。したがって、図3のパネル構造は、従来パネル構造に比べて低い駆動電圧を用いて、所望の透過率を得ることが可能である。その結果、透過率を向上させ得、消費電力を低減することが可能となる。

40

【0056】

再び図4を参照すれば、前記第2基板200は、透明なガラス又はプラスチック等で作られた第2絶縁基板210、前記第2絶縁基板210上に配置された複数のカラーフィルター230、及び互いに隣接するカラーフィルター230の間の領域に配置されたブラックマトリクス220を含む。互いに隣接する2つのカラーフィルター230は、前記ブラックマトリクス220上部で所定の間隔に離隔される。離隔された部分による段差を除去するために、前記第2基板200は、前記カラーフィルター230及び前記ブラックマトリクス220をカバーするオーバーコーティング層240をさらに含む。

【0057】

50

前記第2基板200は、前記第1基板100と対向して結合し、前記第1及び第2基板100、200の間には、液晶層250が介在される。前記映像表示部300のセルギャップを“d1”と称し、前記バンプ140の高さを“h1”と称する場合、前記d1はh1より大きい。本発明の一例として、前記d1が4μmである場合、前記h1は3μmであり得る。

【0058】

前記画素PXへ前記第2ゲートラインGiを通じて前記ゲート信号が印加されると、前記ゲート信号に応答して前記薄膜トランジスタTrがターンオンされる。前記第1データラインDjへ印加されたデータ電圧は、前記ターンオンされた薄膜トランジスタTrの前記ドレーン電極DEへ出力されて前記第1電極PEへ印加される。前記データ電圧は、前記液晶層250の液晶分子を制御する駆動電圧である。

10

【0059】

前記データ電圧が印加された前記第1電極PEは、前記基準電圧Vcomが印加される前記第2電極CEと共に電界を生成することによって、前記第1電極PEと前記第2電極CEとの上に位置する前記液晶層250の液晶分子の方向を決定する。このように決定された液晶分子の方向に沿って液晶層250を通過する光が偏光され得る。

【0060】

前記第1電極PEおよび前記第2電極CEは、前記液晶層250を誘電体として液晶キャパシタClc(図1に図示される)を構成して、前記薄膜トランジスタTrがターンオフされた後にも印加された電圧を維持する。

20

【0061】

以下、図7及び図8を参照して、前記映像表示部300のセルギャップの維持構造について説明する。

【0062】

図7は、図4に図示された第2基板の平面図であり、図8は、図7に図示された切断線III-III'に沿って切断された第2基板の断面図である。

【0063】

図7及び図8を参照すれば、前記第2絶縁基板210の上にはブラックマトリクス220が提供される。前記ブラックマトリクス220には、前記第1絶縁基板110の複数の画素領域に各々に対応して開口された複数の開口部221が形成される。

30

【0064】

前記複数の開口部221に対応して、前記第2絶縁基板210の上にはレッド、グリーン、及びブルーの色画素R、G、Bが提供される。前記レッド、グリーン、及びブルーの色画素R、G、Bは、前記第1方向A1に順次配置される。隣接する2つの色画素は、一部領域を除いて、前記第1方向A1に所定の間隔で離隔されて配置される。

【0065】

前記隣接する2つの色画素は、前記一部領域で互いにオーバーラップされ得る。本発明の一例として、前記2つの色画素がオーバーラップされた領域は、前記ブラックマトリクス220が形成された領域内に位置し得る。前記第2基板200で前記2つの色画素がオーバーラップされて突出された部分を重畳部OLPと定義する場合、前記カラーフィルター層230をカバーする前記オーバーコーティング層240は、前記重畳部OLPに沿って突出された形状を有する。

40

【0066】

したがって、前記第2基板200には、前記重畳部OLPと前記オーバーコーティング層240とで構成され前記第1基板100側に突出した突出部PPが提供される。前記突出部PPは、前記ブラックマトリクス220と前記第1基板100の前記バンプ140との間に介在され、前記バンプ140の上面に位置する層と接触する。したがって、前記映像表示部300のセルギャップは、前記突出部PP及び前記バンプ140によって決定され得る。

【0067】

50

なお、前記映像表示部 300 のセルギャップを “ $d_1$ ” と称し、前記バンプ 140 の高さを “ $h_1$ ” と称し、前記突出部 P P の高さを “ $h_2$ ” と称し、前記シールド電極部 P 1 の厚さを “ $t_1$ ” と称する場合、前記  $d_1$  は  $h_1$ 、 $h_2$ 、及び  $t_1$  の合計であると定義され得る。

【0068】

図示していないが、前記第 1 及び第 2 基板 100、200 に各々に配向膜が提供される場合、前記セルギャップ  $d_1$  は、 $h_1$ 、 $h_2$ 、及び  $t_1$  の合計に前記配向膜の厚さを加算した値として定義され得る。

【0069】

図 7 に示したように、前記第 2 基板 200 の正面で見ると、前記突出部 P P は、楕円形又は円形のドット形態で提供され得る。しかし、前記突出部 P P の形態は、上の形状に限定されず、多様に変形され得る。

10

【0070】

このように、セルギャップが前記バンプ 140 と突出部 P P によって決定されると、セルギャップを維持するための別途のスペーサーが不要になり、前記映像表示部 300 を製造する過程でスペーサーを形成する工程が省略されるので、製造工程を単純化することが可能となる。

【0071】

図 9 は、本発明の他の実施形態による第 1 基板の断面図である。なお、図 9 に図示された構成要素の中で図 4 に図示された構成要素と実質的に同一である構成要素に対しては、同一の符号を付し、それに対する具体的な説明は省略する。

20

【0072】

図 9 を参照すれば、第 2 電極 C E のシールド電極部 P 1 と共通電極部 P 2 との間には、スリット S L (図 4 に図示される) が提供される。前記スリット S L に対応して、前記ゲート絶縁膜 120 及び前記保護膜 130 には、前記第 1 電極 P E を部分的に露出させるためのオープン部 O P が提供される。前記オープン部 O P の深さ  $d_p$  は、前記ゲート絶縁膜 120 及び前記保護膜 130 の各々の厚さによって決定され、本発明の一例として、前記オープン部 O P の深さ  $d_p$  は、例えば、 $0.6 \mu\text{m}$  であり得る。

【0073】

このように、前記スリット S L に対応して前記オープン部 O P が提供されると、前記スリット S L に対応する前記第 1 電極 P E の一部分が露出される。したがって、前記第 2 電極 C E 上に配向膜 (図示せず) が形成される場合、前記配向膜は、前記オープン部 O P を通じて露出された前記第 1 電極 P E と直接的に接触し得る。したがって、前記配向膜の表面に不純物イオン等の電荷蓄積を防止することが可能となり、その結果、残像が発生することを防止することが可能となる。

30

【0074】

図 10 は、本発明の他の実施形態による液晶表示パネルの平面図であり、図 11 は、図 10 に図示された切断線 I V - I V ' に沿って切断された液晶表示パネルの断面図である。なお、図 10 及び図 11 に図示された構成要素の中で図 3 乃至図 7 に図示された構成要素と実質的に同一である構成要素に対しては、同一の符号を付し、それに対する具体的な説明は省略する。

40

【0075】

図 10 及び図 11 を参照すれば、前記共通電極部 P 2 の直下部には、前記第 2 基板 200 側に突出された突出バー 150 が配置される。前記突出バー 150 は、前記第 1 及び第 2 データライン  $D_j$ 、 $D_{j+1}$  に沿って、延長されたバー形状で形成される。前記突出バー 150 は、図 10 に示したように 1 つの画素単位に分離され得、他の実施形態では、前記突出バー 150 は、前記第 1 及び第 2 データライン  $D_j$ 、 $D_{j+1}$  と同様にライン形状に形成され得る。

【0076】

また、前記突出バー 150 は、前記第 1 及び第 2 データライン  $D_j$ 、 $D_{j+1}$  と直交す

50

る前記第1方向A1に切断された場合、前記突出バー150の切断面は、半楕円、又は半円の形状であり得る。

【0077】

前記共通電極部P2の前記第1方向A1の幅を“W1”と称し、前記突出バー150の前記第1方向A1の幅を“W6”と称する場合、前記W1は前記W6より大きい。本発明の一例として、前記W1が3 $\mu$ mである場合、前記W6は2 $\mu$ mであり得る。

【0078】

また、前記バンプ140の高さを“h1”と称し、前記突出バー150の高さを“h3”と称する場合、前記h3は前記h1より小さい。本発明の一例として、前記h1は3 $\mu$ mであり、前記h3は1 $\mu$ mであり得る。

【0079】

水平電界モード液晶表示パネルでは、前記第1及び第2電極PE、CEが全て前記第1基板100側に位置するため、前記第2基板200側に隣接する液晶分子の制御が難しく、これを解決するために駆動電圧を増加させると、消費電力が上昇するという問題が発生し得る。

【0080】

しかし、前記共通電極部P2の下部に前記突出バー150が形成されることにより、前記共通電極部P2は、前記第2基板200側に突出された構造を有し得る。このように、前記共通電極部P2が前記第2基板200側に突出されると、前記第2基板200側に隣接する液晶分子の制御が容易になり、それによって、駆動電圧の増加を防止して消費電力を低減することが可能となる。

【0081】

上記の理由によって、前記突出バー150の高さh3が高いほど、前記第2基板200側液晶分子の制御が容易になるが、前記突出バー150の幅W6が制限されるため、前記突出バー150の高さh3を前記バンプ140の高さh1以上に増加させることは難しい。したがって、前記突出バー150の高さh3は前記バンプ140の高さh1より小さい。

【0082】

本発明の一例として、前記突出バー150は、前記保護膜130上に配置され、前記バンプ140と実質的に同一な物質で、実質的に同一の工程を通じて形成され得る。

【0083】

図12は、駆動電圧と透過率との関係を示したグラフである。なお、図12の第1グラフG1は、従来パネル構造における駆動電圧による透過率の変化を示し、第2グラフG2は、図3に図示されたパネル構造における駆動電圧による透過率の変化を示し、第3グラフG3は、図10に図示されたパネル構造における駆動電圧による透過率の変化を示す。

【0084】

図12に示したように、同一駆動電圧での透過率を比較した場合、前記バンプ140の上面及び側面に前記シールド電極部P1が形成されて液晶分子を制御する図3のパネル構造は、従来のパネル構造に比べて透過率が高い。そして、前記共通電極部P2の直下部に前記突出バー150が形成されて液晶分子を制御する構造は、従来のパネル構造及び図3のパネル構造に比べて透過率が高い。

【0085】

したがって、図10に図示されたパネル構造は、従来パネル構造に比べて低い駆動電圧を用いて所望の透過率を得ることが可能である。その結果、透過率を向上させ得、消費電力を低減することが可能となる。

【0086】

図13は、図10に図示されたV-V'に沿って切断された液晶表示パネルの断面図である。図13を参照すれば、互いに隣接する2つの色画素は、前記一部領域で互いにオーバーラップされ得る。本発明の一例として、前記2つの色画素がオーバーラップされた領域は、前記ブラックマトリクス220が形成された領域内に位置し得る。前記第2基板

10

20

30

40

50

200で前記2つの色画素がオーバーラップされて突出された部分を重畳部OLPと定義する場合、前記カラーフィルター層230上に形成される前記オーバーコーティング層240は、前記重畳部OLPに沿って突出された形状であり得る。

【0087】

したがって、前記第2基板200には、前記重畳部OLPと前記オーバーコーティング層240とから構成されて前記第1基板100側に突出された突出部PPが提供される。前記突出部PPは、前記ブラックマトリクス210と前記第1基板100の前記バンプ140との間に介在され、前記バンプ140の上面上に位置する層と接触する。したがって、前記映像表示部300のセルギャップは、前記突出部PP及び前記バンプ140によって決定され得る。

10

【0088】

このように、セルギャップが前記バンプ140と突出部PPによって決定されると、セルギャップを維持するための別途のスペーサーが不要になり、前記映像表示部300を製造する過程でスペーサーを形成する工程が省略されるので、製造工程を単純化することが可能となる。

【0089】

図14は、本発明の他の実施形態による第1基板の平面図であり、図15は、図14に図示された切断線VI-VI'に沿って切断された第1基板の断面図である。

【0090】

図14及び図15を参照すれば、前記第1電極PEの直下部には、前記第2基板200側に突出された第1及び第2突出バー161、162が、前記第1方向A1に互いに所定の間隔に離隔されて配置される。本発明の一例として、前記第1及び第2突出バー161、162の各々は、前記第2電極CEに形成されるスリット部SLに対応して提供され得る。前記スリットSLの前記第1方向A1の幅を“W2”と称し、前記第1及び第2突出バー161、162の各々の前記第1方向A1の幅を“W7”と称する場合、前記W2は前記W7より大きい。本発明の一例として、前記W2が3.5 $\mu$ mである場合、前記W7は2 $\mu$ mであり得る。

20

【0091】

また、前記第1及び第2突出バー161、162は、前記第1及び第2データラインDj、Dj+1に沿って、延長されたバー形状に形成される。前記第1及び第2突出バー161、162は、図12に示したように、1つの画素単位に分離され得、他の実施形態では、前記第1及び第2突出バー161、162は、前記第1及び第2データラインDj、Dj+1と同様にライン形状に形成され得る。

30

【0092】

前記第1及び第2突出バー161、162は、前記第1及び第2データラインDj、Dj+1と直交する前記第1方向A1に切断された場合、前記第1及び第2突出バー161、162の切断面は、半楕円又は半円の形状であり得る。本発明の一例として、前記第1及び第2突出バー161、162は、前記第1絶縁基板110上に配置され得、有機絶縁物質から構成され得る。

【0093】

前記第1電極PE下部に前記第1及び第2突出バー161、162が形成されると、前記第1電極PEは、前記第2基板200側に突出された構造を有し得る。このように、前記第1電極PEが前記第2基板200側に突出されると、前記第2基板200側に隣接する液晶分子の制御が容易になり、それによって駆動電圧の増加を防止して消費電力を低減することが可能となる。

40

【0094】

図16は、本発明の他の実施形態による第1基板の断面図である。図16を参照すれば、前記第1電極PEの直下部には、前記第2基板200側に突出された第1乃至第3突出バー161、162、163が、前記第1方向A1に互いに所定の間隔に離隔されて配置される。本発明の一例として、前記第1及び第2突出バー161、162の各々は、前記

50

第2電極CEに形成されるスリットSLに対応して提供され、前記第3突出バー163は、前記共通電極部P2に対応して提供され得る。

【0095】

前記第1及び第2突出バー161、162の各々の前記第1方向の幅を“W7”と称し、前記第3突出バー163の前記第1方向の幅を“W8”と定義する場合、W7はW8より大きい。本発明の一例として、前記W7は2 $\mu$ mであり、前記W8は1.5 $\mu$ mであり得る。

【0096】

前記第1～第3突出バー161、162、163は、前記第1絶縁基板110と前記第1電極PEとの間に介在される。前記第1及び第2突出バー161、162によって、前記第1電極PEは前記第2基板200側に突出され、前記第3突出バー163によって、前記共通電極部P2は前記第2基板200側に突出される。したがって、前記第2基板200側に隣接する液晶分子の制御が容易になり、それによって駆動電圧の増加を防止して消費電力を低減することが可能となる。

10

【0097】

図17A～図17Eは、図3及び図4に図示された第1基板の製造過程を示した平面図である。図17Aを参照すれば、前記第1絶縁基板110上に第1及び第2金属膜が順次形成され、第1マスクを通じて前記第1及び第2金属膜がパターンニングされて前記第1絶縁基板110上に第1及び第2ゲートラインGi-1、Gi、第1電極PEが形成される。前記第1及び第2金属膜のうち的一方はインジウムスズ酸化物のような透明性導電物質から構成され、他方はアルミニウムALもしくはアルミニウム合金等アルミニウム系列金属、銀Agもしくは銀合金等銀系列金属、銅Cuもしくは銅合金等銅系列金属、モリブデンMoもしくはモリブデン合金等モリブデン系列金属、クロムCr、タンタルTa及びチタニウムTi等から構成され得る。

20

【0098】

前記第1及び第2ゲートラインGi-1、Giは、前記第1及び第2金属膜が順次積層された二重膜構造を有する反面、前記第1電極PEは、前記第1及び第2金属膜の中で透明性を有する膜で構成された単一膜構造を有する。

【0099】

図示していないが、前記第1及び第2ゲートラインGi-1、Gi及び前記第1電極PEは、ゲート絶縁膜120によってカバーされる。前記ゲート絶縁膜120は、シリコン窒化物SiNx又はシリコン酸化物SiOxで構成され得る。

30

【0100】

図17Bを参照すれば、前記ゲート絶縁膜120の上には、第3及び第4金属膜が順次形成され、第2マスクを利用して前記第3及び第4金属膜がパターンニングされてソース電極SE、ドレーン電極DE、前記第1及び第2データラインDj、Dj+1が形成される。前記第3金属膜は、モリブデン、クロム、タンタル、及びチタニウム等から構成され得る、前記第4金属膜は、銅等から構成され得る。

【0101】

前記ソース電極SE及び前記ドレーン電極DEと対向する前記第1及び第2ゲートラインGi-1、Giの各々の一部領域が、ゲート電極GEであると定義され得る。

40

【0102】

また、図示していないが、水素化非晶質シリコン(hydrogenated amorphous silicon)、多結晶シリコン(poly silicon)又は酸化物半導体等から構成された半導体層AL(図4に図示される)及び第1及び第2オーミックコンタクト層OC1、OC2(図4に図示される)が、ゲート電極GEとソース電極SEとの間、前記ゲート電極GEとドレーン電極DEとの間に形成され得る。

【0103】

なお、前記半導体層ALと前記第1及び第2オーミックコンタクト層OC1、OC2とは、前記第2マスクを通じて前記第3金属膜がパターンニングされる過程で形成され得る。

50

これにより、前記薄膜トランジスタ  $T_r$  が完成する。

【0104】

図示していないが、前記ソース電極  $S_E$ 、前記ドレーン電極  $D_E$ 、前記第1及び第2データライン  $D_j$ 、 $D_{j+1}$  は、保護膜130によってカバーされる。

【0105】

図17Cを参照すれば、前記保護膜130の上に低い誘電率（例えば、3.0以下の誘電率）を有する有機絶縁物質が形成される。その後、第3マスクを利用して前記有機絶縁物質がパターニングされると、前記第1及び第2データライン  $D_j$ 、 $D_{j+1}$  に沿って、パンプ140が形成される。本発明の一例として、前記パンプ140は、画素単位に分離され得、また、前記パンプ140は、前記第1及び第2データライン  $D_j$ 、 $D_{j+1}$  のようにライン形状に形成され得る。

10

【0106】

図17Dを参照すれば、第4マスクを利用して前記保護膜130がパターニングされると、前記保護膜130には、前記ドレーン電極  $D_E$  を露出させるための第1コンタクトホール  $CH_1$  及び前記第1電極  $P_E$  を露出させるための第2コンタクトホール  $CH_2$  が形成される。その後、前記保護膜130及び前記パンプ140上に、透明な導電物質が形成され、第5マスクを利用して前記導電物質がパターニングされると、第2電極  $C_E$  及びブリッジ電極  $B_E$  が形成される。

【0107】

図17Eを参照すれば、前記第2電極  $C_E$  は、前記パンプ140をキャッピングするシールド電極部  $P_1$  及び前記第1電極  $P_E$  の中央に位置する共通電極部  $P_2$  を含む。前記シールド電極部  $P_1$  及び前記共通電極部  $P_2$  は、前記第1及び第2データライン  $D_j$ 、 $D_{j+1}$  に沿って平行に延長され得る。

20

【0108】

前記第2電極  $C_E$  の前記シールド電極部  $P_1$  と前記共通電極部  $P_2$  との間には、スリット  $SL$  が形成される。前記シールド電極部  $P_1$  は、前記パンプ140の上面及び側面をキャッピングする構造を有し、前記シールド電極部  $P_1$  のエッジは、前記第1電極  $P_E$  とオーバーラップされる。

【0109】

前記ブリッジ電極  $B_E$  は、前記第1コンタクトホール  $CH_1$  を通じて前記ドレーン電極  $D_E$  と直接的に接触し、前記第2コンタクトホール  $CH_2$  を通じて前記第1電極  $P_E$  と直接的に接触する。したがって、前記ドレーン電極  $D_E$  と前記第1電極  $P_E$  とは、前記ブリッジ電極  $B_E$  を通じて互いに電氣的に連結され得る。

30

【0110】

図18は、本発明の一実施形態による光配向膜の配向方向を示した平面図であり、図19は、本発明の他の実施形態による光配向膜の配向方向を示した平面図である。

【0111】

図18及び図19を参照すれば、前記第2電極  $C_E$  の上には配向膜が提供される。前記配向膜は、光（例えば、UV又はレーザー）の照射によって分解（*decomposition*）、二量体化反応（*dimerization*）または異性化反応（*isomerization*）のうちの1つの反応が起こる高分子物質を包含し得る。また、前記配向膜は、オリゴマーシンナマートおよび高分子系シンナマートの混合（*blend*）で構成され得る。

40

【0112】

前記配向膜は、ラビング工程を通じて配向されず、光によって配向される。光配向プロセスでは、前記配向膜の下部膜構造を平坦化させる工程が不要である。したがって、前記パンプ140によって前記第1基板100が平坦化されなくとも配向不良が発生しない。

【0113】

図18に示したように、前記液晶分子251がポジティブ形液晶分子である場合、前記配向膜は、前記第1及び第2データライン  $D_j$ 、 $D_{j+1}$  が延長された第2方向  $A_2$  に光

50

配向処理される。

【0114】

図19に示したように、前記液晶分子251がネガティブ形液晶分子である場合、前記配向膜は、前記第1及び第2ゲートラインGi-1、Giが延長された前記第1方向A1に光配向処理される。

【0115】

このように、本発明によれば、データラインにしたがってバンプが形成され、その上にシールド電極部がキャッピングされることによって、液晶分子の制御が容易となり、その結果、透過率が向上され、消費電力を低減することが可能となる。また、色画素によって提供される第2基板側突出部と第1基板のバンプとによってセルギャップが決定されるので、セルギャップを維持するための別途のスペーサーが不要になり、スペーサーを形成する工程を省略できるので、製造工程の単純化が可能となる。

10

【0116】

以上、添付図面を参照しながら本発明の好適な実施形態について詳細に説明したが、本発明はかかる例に限定されない。本発明の属する技術の分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本発明の技術的範囲に属するものと了解される。

【符号の説明】

【0117】

20

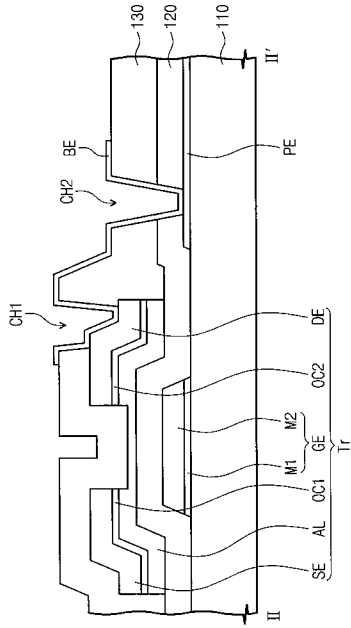
100	第1基板
110	第1絶縁基板
120	ゲート絶縁膜
130	保護膜
140	バンプ
150	突出バー
161	第1突出バー
162	第2突出バー
163	第3突出バー
200	第2基板
210	第2絶縁基板
220	ブラックマトリックス
230	カラーフィルター層
240	オーバーコーティング層
250	液晶層
300	映像表示部
400	ゲート駆動部
500	データ駆動部
600	タイミングコントローラ
1000	表示装置

30

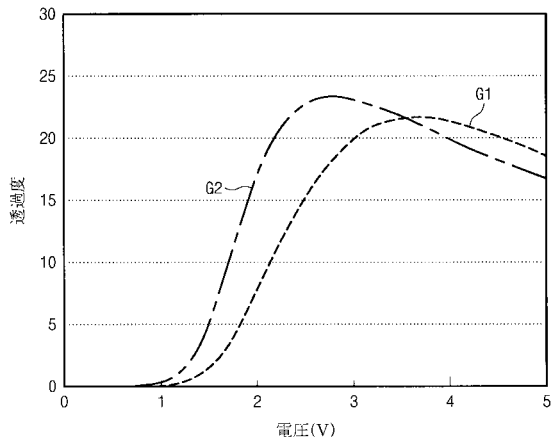
40



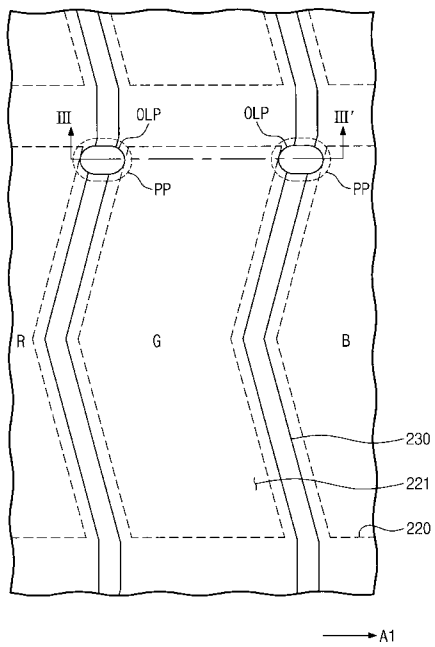
【図5】



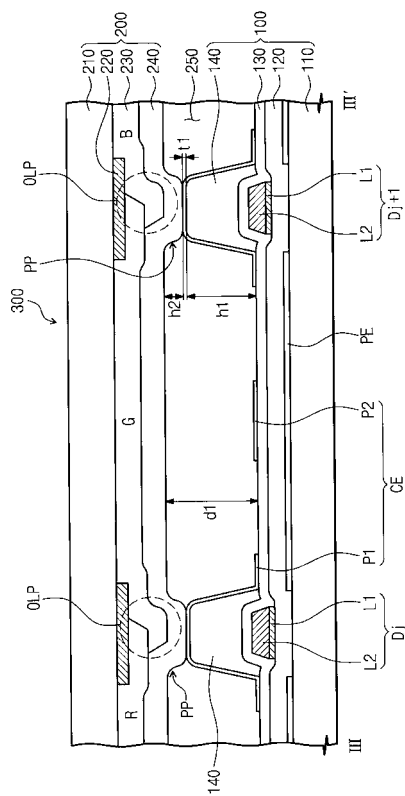
【図6】



【図7】

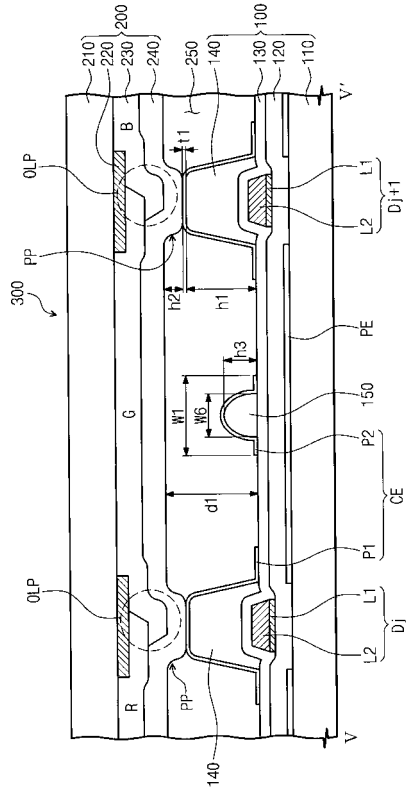


【図8】

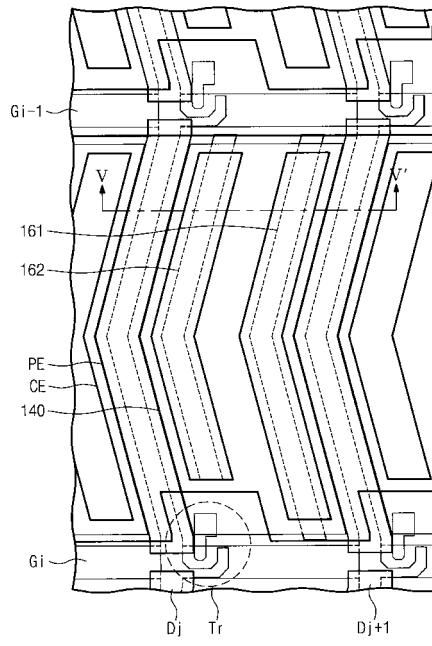




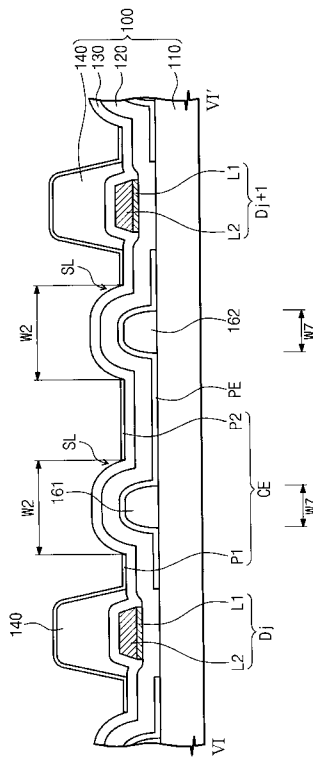
【図 13】



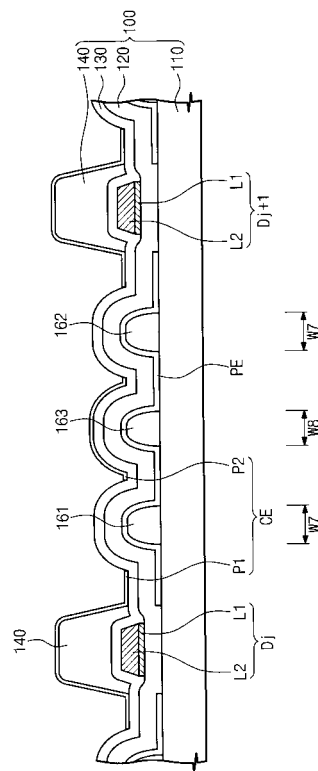
【図 14】



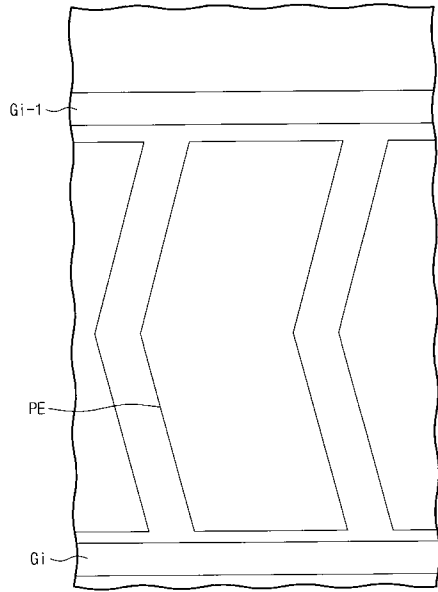
【図 15】



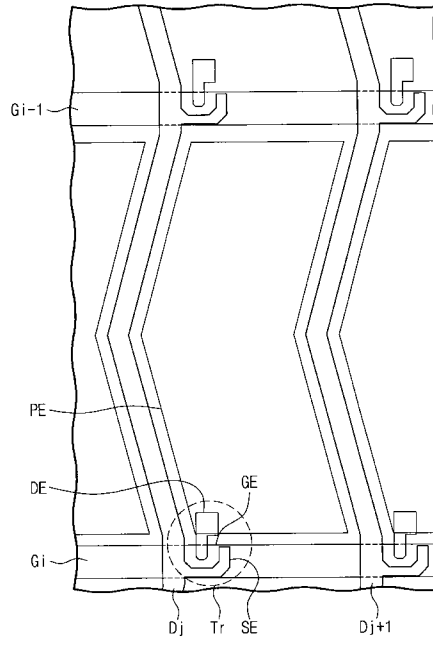
【図 16】



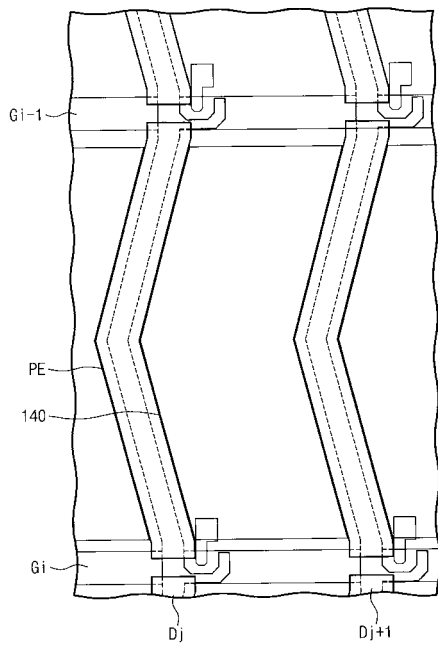
【図 17 A】



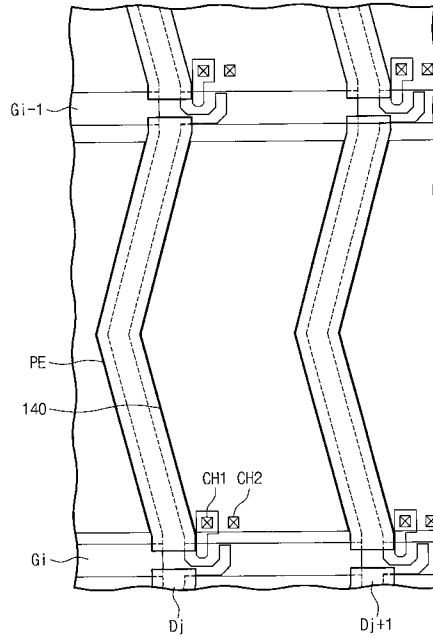
【図 17 B】



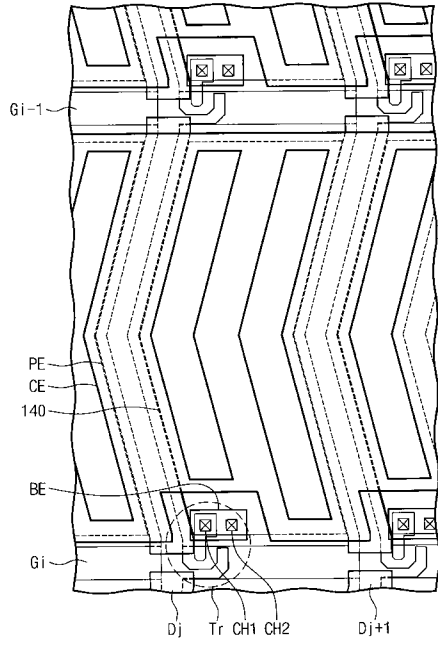
【図 17 C】



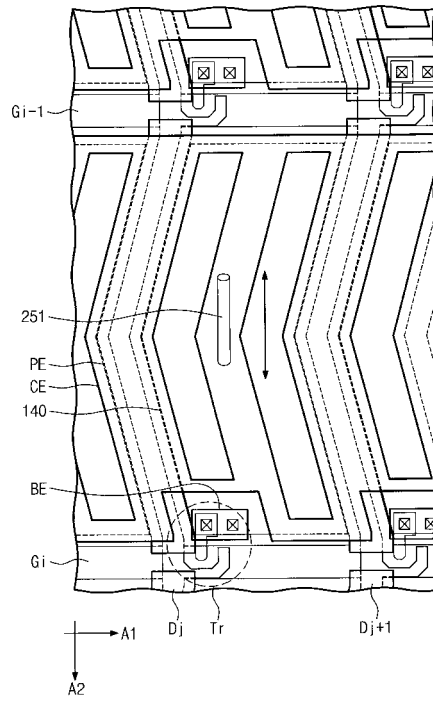
【図 17 D】



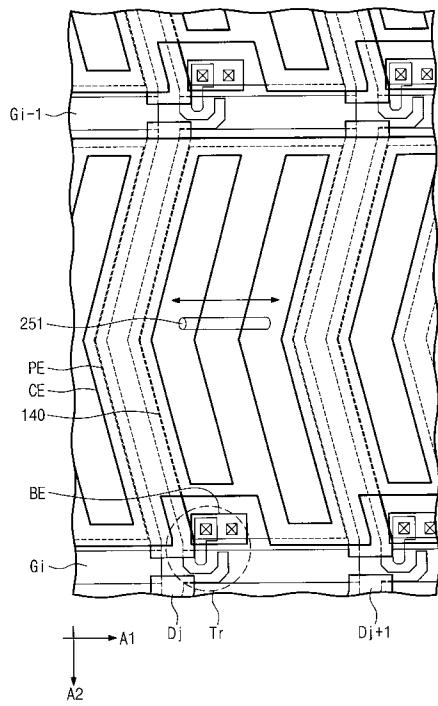
【図 17 E】



【図 18】



【図 19】



## フロントページの続き

(72)発明者 申 旗 チョル

大韓民国京畿道城南市盆唐区金谷洞盆唐斗山ウィヴアパート 1 0 6 - 1 4 0 2

(72)発明者 辛 哲

大韓民国京畿道華城市陵洞プルンマウルポスコザシャープアパート 9 0 4 - 4 0 2

(72)発明者 吉本 洋

大韓民国ソウル市龍山区漢江路 2 街 碧山メガトリウム 1 0 2 - 2 8 0 1

F ターム(参考) 2H092 GA14 GA16 GA17 GA20 GA64 HA03 JA26 JA40 JA42 JA46  
JB05 JB32 JB56 NA04 NA26 NA27 PA03 PA08 PA09 QA06  
2H189 DA07 DA12 DA19 DA20 DA22 DA31 FA16 HA14 JA14 LA03  
LA05 LA10 LA14 LA15  
2H192 AA24 BB12 BB42 BB53 BB72 BC01 BC42 CB05 CC32 CC42  
CC44 CC55 EA22 EA43 EA56 EA68 EA74 GA03 GD12 GD23

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2014191348A</a>	公开(公告)日	2014-10-06
申请号	JP2014041825	申请日	2014-03-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	田中荣 申旗子ヨ儿 辛哲 吉本洋		
发明人	田中 荣 申 旗▲子ヨ儿▼ 辛 哲 吉本 洋		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1339		
CPC分类号	G02F1/133345 G02F1/133514 G02F1/13394 G02F1/134363 G02F2001/134372 G02F2001/136218 G02F2201/40		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1339.500		
F-TERM分类号	2H092/GA14 2H092/GA16 2H092/GA17 2H092/GA20 2H092/GA64 2H092/HA03 2H092/JA26 2H092/JA40 2H092/JA42 2H092/JA46 2H092/JB05 2H092/JB32 2H092/JB56 2H092/NA04 2H092/NA26 2H092/NA27 2H092/PA03 2H092/PA08 2H092/PA09 2H092/QA06 2H189/DA07 2H189/DA12 2H189/DA19 2H189/DA20 2H189/DA22 2H189/DA31 2H189/FA16 2H189/HA14 2H189/JA14 2H189/LA03 2H189/LA05 2H189/LA10 2H189/LA14 2H189/LA15 2H192/AA24 2H192/BB12 2H192/BB42 2H192/BB53 2H192/BB72 2H192/BC01 2H192/BC42 2H192/CB05 2H192/CC32 2H192/CC42 2H192/CC44 2H192/CC55 2H192/EA22 2H192/EA43 2H192/EA56 2H192/EA68 2H192/EA74 2H192/GA03 2H192/GD12 2H192/GD23		
优先权	1020130032909 2013-03-27 KR		
其他公开文献	JP6412318B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：提供一种能够在提高透射率的同时降低驱动电压的液晶显示装置。 解决方案：第一绝缘基板100，布置在第一绝缘基板110上的栅极线，布置在第一绝缘基板110上施加有驱动电压的第一电极PE以及栅极线。数据线Dj和Dj + 1与凸块140相交，凸块140沿着数据线Dj和Dj + 1上的数据线Dj和Dj + 1形成，覆盖凸块140的屏蔽电极部分P1和凸块140。第一基板100包括位于一个电极PE的中央的公共电极P2，该公共电极P2包括施加有基准电压的第二电极CE，面对第一绝缘基板110的第二绝缘基板210和第二绝缘基板210。参照图2，第二基板200包括：滤色器层230，其包括布置在绝缘基板210上的多个彩色像素；液晶层250，介于第一基板100和第二基板200之间，包括液晶显示装置。[选择图]图8

