

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-222202

(P2013-222202A)

(43) 公開日 平成25年10月28日(2013.10.28)

(51) Int.Cl.	F I	テーマコード (参考)
<b>GO2F 1/1343 (2006.01)</b>	GO2F 1/1343	2H092
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368	2H189
<b>GO2F 1/1333 (2006.01)</b>	GO2F 1/1333	5B068
<b>GO6F 3/041 (2006.01)</b>	GO6F 3/041 350C	5B087
	GO6F 3/041 330A	

審査請求 未請求 請求項の数 36 O L (全 40 頁)

(21) 出願番号 特願2013-79367 (P2013-79367)  
 (22) 出願日 平成25年4月5日(2013.4.5)  
 (31) 優先権主張番号 10-2012-0038081  
 (32) 優先日 平成24年4月12日(2012.4.12)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 512187343  
 三星ディスプレイ株式会社  
 Samsung Display Co., Ltd.  
 大韓民国京畿道龍仁市器興区三星二路95  
 95, Samsung 2 Ro, Giheung-Gu, Yongin-City,  
 Gyeonggi-Do, Korea  
 (74) 代理人 110000051  
 特許業務法人共生国際特許事務所  
 (72) 発明者 金 仁 哲  
 大韓民国 忠清南道 牙山市 湯井面 三星  
 星クリスタル寄宿舍 青玉棟

最終頁に続く

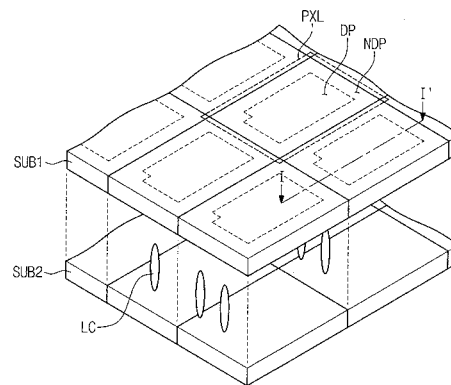
(54) 【発明の名称】 表示装置及びその製造方法

(57) 【要約】

【課題】タッチスクリーンのタッチ感度機能を向上し、高品質の画像を具現する、しかも安価に製造できる表示装置を提供する。

【解決手段】本発明による表示装置は第1ベース基板、前記第1ベース基板上に提供されたタッチ感知部、前記第1ベース基板上に提供された電子素子、前記第1ベース基板上に提供されるブラックマトリクス、前記ブラックマトリクス上に提供され、前記電子素子に駆動信号を提供する信号配線、前記第1ベース基板に対向する第2ベース基板、及び前記第1及び第2ベース基板の間に提供された液晶層を含む。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

第 1 ベース基板と、  
前記第 1 ベース基板上に提供されたタッチ感知部と、  
前記第 1 ベース基板上に提供された電子素子と、  
前記第 1 ベース基板上に提供されるブラックマトリックスと、  
前記ブラックマトリックス上に提供され、前記電子素子に駆動信号を提供する信号配線と、  
前記第 1 ベース基板に対向する第 2 ベース基板と、  
前記第 1 ベース基板と前記第 2 ベース基板との間に提供された液晶層と、を含むことを特徴とする表示装置。

10

**【請求項 2】**

前記電子素子は第 1 電極、前記第 1 電極と共に前記液晶層に電界を形成する第 2 電極、及び前記第 1 電極に連結されたスイッチング素子を含むことを特徴とする請求項 1 に記載の表示装置。

**【請求項 3】**

前記タッチ感知部は第 1 方向に延長され、駆動電圧が印加される複数の第 1 ラインと、前記第 1 方向と異なる第 2 方向に延長され、センシング電圧が印加される複数の第 2 ラインと、を含み、  
前記第 2 ラインは前記第 1 ラインと静電容量結合 (capacitive coupling) し、前記静電容量結合によって電圧が変更されることを特徴とする請求項 2 に記載の表示装置。

20

**【請求項 4】**

各第 1 ラインは前記第 1 方向に配列された複数の第 1 ブロック、及び互に隣接する第 1 ブロックを連結する複数の第 1 ブリッジを含み、  
各第 2 ラインは前記第 2 方向に配列された複数の第 2 ブロック、及び互に隣接する第 2 ブロックを連結する複数の第 2 ブリッジを含み、  
前記第 1 ブリッジと前記第 2 ブリッジは前記ブラックマトリックスを介して絶縁交差することを特徴とする請求項 3 に記載の表示装置。

30

**【請求項 5】**

前記ブラックマトリックスは前記第 1 ブロック、前記第 2 ブロック、及び前記第 1 ブリッジと、前記電子素子との間に提供されることを特徴とする請求項 4 に記載の表示装置。

**【請求項 6】**

前記スイッチング素子は  
前記ブラックマトリックス上に提供されたゲート電極と、  
第 1 絶縁層を介して前記ゲート電極と部分的に対応するように配置されたソース電極と、  
前記ソース電極と離隔され、前記第 1 絶縁層を介して前記ゲート電極と部分的に対応し、  
前記第 1 電極に連結されたドレーン電極と、を含むことを特徴とする請求項 4 に記載の表示装置。

40

**【請求項 7】**

前記ゲート電極と前記第 2 ブリッジの少なくとも一部は前記ブラックマトリックス上に提供されることを特徴とする請求項 6 に記載の表示装置。

**【請求項 8】**

前記信号配線は前記第 1 方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインと、前記第 2 方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインを含むことを特徴とする請求項 4 に記載の表示装置。

**【請求項 9】**

前記ブラックマトリックスには前記第 2 ブロックの一部を露出するコンタクトホールが提供され、前記第 2 ブリッジは前記コンタクトホールを通じて前記第 2 ブロックに連結されることを特徴とする請求項 8 に記載の表示装置。

50

## 【請求項 10】

前記コンタクトホールは前記ゲートラインに対応する領域の前記ブラックマトリックス上に提供されることを特徴とする請求項 9 に記載の表示装置。

## 【請求項 11】

前記コンタクトホールは前記データラインに対応する領域の前記ブラックマトリックス上に提供されることを特徴とする請求項 9 に記載の表示装置。

## 【請求項 12】

前記コンタクトホールが提供される前記ブラックマトリックスの幅は前記コンタクトホールが提供されない前記ブラックマトリックスの幅より大きい幅を有することを特徴とする請求項 11 に記載の表示装置。

10

## 【請求項 13】

前記スイッチング素子は各ゲートラインと各データラインに対応して複数に提供され、前記第 1 ブロック及び前記第 2 ブロックの各々は平面上で少なくとも 1 つ以上のスイッチング素子に対応して提供されることを特徴とする請求項 4 に記載の表示装置。

## 【請求項 14】

前記信号配線は第 1 方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインと、前記第 1 方向と交差する第 2 方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインを含み、

前記タッチ感知部は前記ゲートラインと静電容量結合し、前記第 2 方向に延長され、前記静電容量結合によって電圧が変更される複数のタッチ感知ラインを含むことを特徴とする請求項 5 に記載の表示装置。

20

## 【請求項 15】

前記第 1 電極及び前記第 2 電極は前記第 1 ベース基板上に提供されることを特徴とする請求項 2 に記載の表示装置。

## 【請求項 16】

前記第 1 電極は複数の第 1 分岐部を有し、前記第 2 電極は複数の第 2 分岐部を有し、前記第 1 分岐部と前記第 2 分岐部とは平面上で交互に配列されることを特徴とする請求項 15 に記載の表示装置。

## 【請求項 17】

前記第 1 電極は複数の第 1 分岐部を有し、前記第 2 電極は単一板状に形成され、前記第 1 分岐部と前記第 2 電極とは平面上で重畳することを特徴とする請求項 15 に記載の表示装置。

30

## 【請求項 18】

前記スイッチング素子は

前記ブラックマトリックス上に提供されたゲート電極と、

前記ゲート電極と第 1 絶縁層を介して配置されたソース電極及びドレーン電極と、を含むことを特徴とする請求項 17 に記載の表示装置。

## 【請求項 19】

前記信号配線は第 1 方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインと、

40

前記ゲートラインから離隔されて前記第 1 方向に延長され、前記第 2 電極に共通電圧を印加する共通ラインと、

前記第 1 方向と交差する第 2 方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインと、をさらに含むことを特徴とする請求項 18 に記載の表示装置。

## 【請求項 20】

前記スイッチング素子上に提供された第 2 絶縁膜と、前記第 2 絶縁膜上に提供される第 3 絶縁膜と、をさらに含み、

前記第 1 電極は前記第 3 絶縁膜上に提供され、前記第 2 電極は前記第 2 絶縁膜と前記第 3 絶縁膜との間に提供されることを特徴とする請求項 19 に記載の表示装置。

## 【請求項 21】

50

前記ブラックマトリックスはモリブデン酸化物、マンガン酸化物、非晶質炭素、シリコン - ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも何れか1つであることを特徴とする請求項1に記載の表示装置。

【請求項22】

第1ベース基板と、

前記第1ベース基板上に提供されたタッチ感知部と、

前記第1ベース基板上に提供されるブラックマトリックスと、

前記ブラックマトリックス上に提供され、駆動信号を出力する信号配線と、

前記第1ベース基板に対向する第2ベース基板と、

前記第1ベース基板と前記第2ベース基板との間に提供された液晶層と、

前記駆動信号に応答して前記液晶層を駆動する電子素子と、を含むことを特徴とする表示装置。

10

【請求項23】

前記電子素子は第1電極、前記第1電極と共に前記液晶層に電界を形成する第2電極、及び前記第1電極に連結されたスイッチング素子を含むことを特徴とする請求項22に記載の表示装置。

【請求項24】

前記第1電極は第1ベース基板上に提供され、前記第2電極は前記第2ベース基板上に提供されることを特徴とする請求項23に記載の表示装置。

【請求項25】

前記第1電極と前記第2電極との中で少なくとも1つは前記液晶層を複数のドメインに分割するドメイン分離手段 ( domain divider ) を含むことを特徴とする請求項24に記載の表示装置。

20

【請求項26】

前記ドメイン分離手段はスリット又は突起であることを特徴とする請求項25に記載の表示装置。

【請求項27】

第1ベース基板上にタッチ感知部を形成する段階と、

第1ベース基板上にブラックマトリックスを形成する段階と、

前記ブラックマトリックス上に信号配線を形成する段階と、

前記信号配線に連結される電子素子を形成する段階と、

前記第1ベース基板と第2ベース基板との間に液晶層を形成する段階と、を含むことを特徴とする表示装置製造方法。

30

【請求項28】

前記電子素子を形成する段階は

前記第1ベース基板上に前記信号配線に連結されたスイッチング素子を形成する段階と、

前記第1ベース基板上に前記スイッチング素子に連結された第1電極を形成する段階と、

前記第2ベース基板上に第2電極を形成する段階と、を含むことを特徴とする請求項27に記載の表示装置製造方法。

【請求項29】

前記電子素子を形成する段階は

前記第1ベース基板上に前記信号配線に連結されたスイッチング素子を形成する段階と、

前記第1ベース基板上に前記スイッチング素子に連結された第1電極を形成する段階と、

前記第1ベース基板上に前記第1電極と絶縁されて離隔された第2電極を形成する段階と、を含むことを特徴とする請求項27に記載の表示装置製造方法。

40

【請求項30】

前記第1電極と前記第2電極の間に絶縁膜を形成する段階をさらに含むことを特徴とする請求項29に記載の表示装置製造方法。

【請求項31】

前記スイッチング素子を形成する段階は

50

前記ブラックマトリクス上にゲート電極を形成する段階と、  
前記ゲート電極と絶縁されるようにソース電極及びドレーン電極を形成する段階と、を含むことを特徴とする請求項 29 に記載の表示装置製造方法。

【請求項 32】

前記タッチ感知部を形成する段階は

第 1 方向に延長され複数の第 1 ラインを形成する段階と、

前記第 1 方向と異なる第 2 方向に延長され、前記第 1 ラインと静電容量結合する複数の第 2 ラインを形成する段階と、を含むことを特徴とする請求項 31 に記載の表示装置製造方法。

【請求項 33】

各第 1 ラインは前記第 1 方向に配列された複数の第 1 ブロック及び隣接する第 1 ブロックを連結する複数の第 1 ブリッジを含み、

各第 2 ラインは前記第 2 方向に配列された複数の第 2 ブロック及び隣接する第 2 ブロックを連結し、前記複数の第 1 ブリッジと前記ブラックマトリクスを介して絶縁交差する複数の第 2 ブリッジとを含み、

前記第 1 ブリッジと前記第 2 ブリッジとの中で 1 つのブリッジと、前記第 1 ブロック及び前記第 2 ブロックを単一マスク工程で形成することを特徴とする請求項 32 に記載の表示装置製造方法。

【請求項 34】

前記第 1 及び第 2 ブリッジの中で残りの 1 つのブリッジと前記ゲート電極を単一マスク工程で形成することを特徴とする請求項 33 に記載の表示装置製造方法。

【請求項 35】

前記信号配線を形成する段階は前記第 1 方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインを形成する段階及び前記第 2 方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインを形成する段階を含み、

前記タッチ感知部を形成する段階は前記第 1 方向に延長され、前記ゲートラインと前記静電容量結合して電圧が変更される複数のタッチ感知ラインを形成する段階を含むことを特徴とする請求項 31 に記載の表示装置製造方法。

【請求項 36】

前記ブラックマトリクスはモリブデン酸化物、マンガン酸化物、非晶質炭素、シリコン-ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも何れか 1 つを含むことを特徴とする請求項 27 に記載の表示装置製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置及びその製造方法に係り、詳細にはタッチイベントを感知できる表示装置及びその製造方法に関する。

【背景技術】

【0002】

一般的にタッチパネルは、映像表示装置の画面上に示した指示内容を人の手指又は物体で接触することにより選択できるように、映像表示装置の上側に具備されているパネルである。タッチパネルを具備する映像表示装置は、タッチパネルを通じて接触された位置を把握し、接触された位置の指示内容を入力信号として受信して入力信号に従って駆動される。

タッチパネルを有する映像表示装置はキーボード及びマウスのように映像表示装置に連結されて動作する別の入力装置を必要としないので、その使用が増大している。

【0003】

最近にはタッチパネルが液晶表示装置にも使用され、この場合、タッチパネルは映像を表示する液晶表示パネルの上側に具備されて使用者から所定の入力を受信して位置情報を

10

20

30

40

50

検出する。しかし、タッチパネルが液晶表示パネルと別のパネルとして具備されれば、輝度及び視野角などの液晶表示装置の光学的特性が低下するだけでなく、タッチパネルの厚さ分だけ液晶表示装置の全体的な厚さが増加する。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】韓国特許公開第10-2010-00117854号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

従って本発明の目的は、タッチスクリーンのタッチ感度を向上し、高品質の画像を具現する表示装置を提供することにある。

本発明の他の目的は、上記した表示装置を安価に製造する方法を提供することにある。

【課題を解決するための手段】

【0006】

本発明の一実施形態による表示装置は第1ベース基板、前記第1ベース基板上に配置された（provided、以下、提供された、という）タッチ感知部、前記第1ベース基板上に提供された電子素子、前記第1ベース基板上に提供されるブラックマトリックス、前記ブラックマトリックス上に提供され、前記電子素子に駆動信号を供給する（apply、以下、提供する、という）信号配線、前記第1ベース基板に対向する第2ベース基板、及び前記第1ベース基板と前記第2ベース基板との間に配置された（disposed、以下、提供された、という）液晶層を含む。

【0007】

前記電子素子は第1電極、前記第1電極と共に前記液晶層に電界を形成する第2電極、及び前記第1電極に連結されたスイッチング素子を含み得る。

前記タッチ感知部は第1方向に延長され、駆動電圧が印加される複数の第1ライン、及び前記複数の第1ラインと静電容量結合し、前記第1方向と異なる第2方向に延長されてセンシング電圧が印加され、前記静電容量結合によってセンシング電圧が変更される複数の第2ラインを含み得る。

各第1ラインは前記第1方向に配列された複数の第1ブロック、及び互に隣接する第1ブロックを連結する複数の第1ブリッジを含み、各第2ラインは前記第2方向に配列された複数の第2ブロック、及び互に隣接する第2ブロックを連結する複数の第2ブリッジを含む。前記第1ブリッジと前記第2ブリッジは前記ブラックマトリックスを介して絶縁交差し得る。

前記ブラックマトリックスは前記第1ブロック、前記第2ブロック、及び前記第1ブリッジと、前記電子素子との間に提供され得る。

前記スイッチング素子は前記ブラックマトリックス上に提供されたゲート電極、前記ゲート電極と第1絶縁層を介して配置されたソース電極、及び前記ソース電極に対向し前記第1電極に連結されたドレーン電極を含み得る。

ここで、前記ゲート電極と前記第2ブリッジの少なくとも一部は前記ブラックマトリックス上に提供され得る。

前記信号配線は前記タッチ感知部の前記第1ラインが延長される方向である前記第1方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインと、前記前記タッチ感知部の前記第2ラインが延長される方向である前記第2方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインを含み得る。

前記ブラックマトリックスには前記第2ブロックの一部を露出するコンタクトホールが提供され、前記第2ブリッジは前記コンタクトホールを通じて前記第2ブロックに連結され得る。

前記コンタクトホールは前記ゲートラインに対応する領域のブラックマトリックス上に提供されるか、

10

20

30

40

50

或いは、前記データラインに対応する領域のブラックマトリクス上に提供され得る。

前記コンタクトホールが提供される前記ブラックマトリクスの幅は前記コンタクトホールが提供されない前記ブラックマトリクスの幅より大きい幅を有し得る。

前記スイッチング素子は各ゲートラインと各データラインに対応して複数に提供され得、この時、前記第1ブロック及び前記第2ブロックの各々は平面上で少なくとも1つ以上のスイッチング素子に対応して提供され得る。

#### 【0008】

本発明の他の実施形態において、選択的に、前記信号配線は前記第1方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインと、前記前記第2方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインを包含でき、この時、前記タッチ感知部は前記ゲートラインと静電容量結合し、前記第2方向に延長され、前記静電容量結合によって電圧が変更される複数のタッチ感知ラインを包含し得る。

ここで、前記タッチ感知部の延長方向は前記第2方向に限定されず、前記第2方向と異なる方向に延長され得る。

#### 【0009】

本発明の他の実施形態によれば前記第1電極は複数の第1分岐部を有し、前記第2電極は複数の第2分岐部を有し、前記第1分岐部と前記第2分岐部は平面上で交互に配列され得る。

また、本発明の他の実施形態によれば、選択的に、前記第1電極は複数の第1分岐部を有し、前記前記第2電極は単一板状に形成され、前記第1分岐部と前記第2電極と平面上で重畳し得る。

#### 【0010】

本発明の他の実施形態による表示装置は第1ベース基板、前記第1ベース基板上に提供されたタッチ感知部、前記第1ベース基板上に提供されるブラックマトリクス、前記ブラックマトリクス上に提供され、前記電子素子に駆動信号を提供する信号配線、前記第1ベース基板に対向する第2ベース基板、前記第1ベース基板と前記第2ベース基板上に提供された液晶層、及び前記液晶層を駆動する電子素子を含む。

#### 【0011】

ここで、前記電子素子は第1電極、前記第1電極と共に前記液晶層に電界を形成する第2電極、及び前記第1電極に連結されたスイッチング素子を含み得る。

前記第1電極は第1ベース基板上に提供され、前記第2電極は前記第2ベース基板上に提供され得る。

前記第1電極と前記第2電極との中で少なくとも1つは前記液晶層を複数のドメインに分割するドメイン分離手段 ( domain divider ) を含み得る。

前記ドメイン分離手段はスリット又は突起であり得る。

#### 【0012】

本発明の一実施形態による表示装置は、第1ベース基板上にタッチ感知部を形成し、第1ベース基板上にブラックマトリクスを形成し、前記ブラックマトリクス上に信号配線を形成し、前記信号配線に連結される電子素子を形成し、前記第1ベース基板と第2ベース基板との間に液晶層を形成して製造される。

#### 【0013】

本発明の一実施形態によれば、前記電子素子は前記第1ベース基板上に前記信号配線に連結されたスイッチング素子を形成し、前記第1ベース基板上に前記スイッチング素子に連結された第1電極を形成し、前記第2ベース基板上に第2電極を形成することによって形成され得る。

本発明の他の実施形態において、前記電子素子は、選択的に、前記第1ベース基板上に前記信号配線に連結されたスイッチング素子を形成し、前記第1ベース基板上に前記スイッチング素子に連結された第1電極を形成し、前記第1ベース基板上に前記第1電極と絶縁されて離隔された第2電極を形成することによって形成され得る。

#### 【0014】

前記タッチ感知部は第1方向に延長され、駆動電圧が印加される複数の第1ラインを形成し、前記第1方向と異なる第2方向に延長され、センシング電圧が印加されて、前記第1ラインと静電容量結合する第2ラインを形成することによって形成され得る。

ここで、各第1ラインは第1方向に配列された複数の第1ブロック及び隣接する第1ブロックを連結する複数の第1ブリッジを含み、各第2ラインは前記第1方向と異なる第2方向に配列された複数の第2ブロック及び隣接する第2ブロックを連結し、前記複数の第1ブリッジと前記ブラックマトリクスを介して絶縁交差する複数の第2ブリッジを含み、前記第1ブリッジと前記第2ブリッジとの中で1つのブリッジと、前記第1ブロック及び前記第2ブロックは単一マスク工程で形成され得る。

本発明の一実施形態において、前記ゲート電極と前記第2ブリッジとの中で残りの1つのブリッジは単一マスク工程で形成され得る。

本発明の他の実施形態によれば、前記信号配線は、前記第1方向に延長され、前記ゲート電極にゲート信号を提供する複数のゲートラインを形成し、前記第2方向に延長され、前記ソース電極にデータ信号を提供する複数のデータラインを形成することによって形成され、前記タッチ感知部を形成する段階は前記第1方向に延長され、前記ゲートラインと前記静電容量結合して電圧が変更される複数のタッチ感知ラインを形成することを含み得る。

本発明の実施形態において、前記ブラックマトリクスはモリブデン酸化物、マンガニ酸化物、非晶質炭素、シリコン-ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも何れか1つを含み得る。

#### 【発明の効果】

#### 【0015】

本発明の実施形態によれば、信号配線と電子素子とを使用者のタッチが行われる基板に全て形成することによって、使用者のタッチが液晶層に及ぼす影響を減少すると同時に、これによる潜在的なディスプレイ攪乱を防止する。また、本発明の実施形態では信号配線と電子素子とによって発生できる外部光の反射をブラックマトリクスに遮蔽する。これによって、本発明の実施形態による表示装置ではタッチ感度及び表示品質が向上する。

#### 【図面の簡単な説明】

#### 【0016】

【図1】本発明の第1実施形態による表示装置を示した斜視図である。

【図2】図1のI-I'線に沿う断面図である。

【図3】本発明の第2実施形態による表示装置の一部を示した平面図である。

【図4】図3の画素部分を拡大した平面図である。

【図5】図4を拡大した平面図である。

【図6】図5のII-II'線に沿う断面図である。

#### 【0017】

【図7】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図8】図7のII-II'線に沿う断面図を各々示した図面である。

【図9】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図10】図9のII-II'線に沿う断面図を各々示した図面である。

【図11】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図12】図11のII-II'線に沿う断面図を各々示した図面である。

【図13】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図14】図13のII-II'線に沿う断面図を各々示した図面である。

【図15】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図16】図15のII-II'線に沿う断面図を各々示した図面である。

【図17】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図18】図17のII-II'線に沿う断面図を各々示した図面である。

【図19】本発明の第2実施形態による表示装置の製造方法を示した平面図である。

【図20】図19のII-II'線に沿う断面図を各々示した図面である。

10

20

30

40

50

【 0 0 1 8 】

【 図 2 1 】 本発明の第 3 実施形態による表示装置を示した平面図である。

【 図 2 2 】 図 2 1 の I I I - I I I ' 線に沿う断面図である。

【 図 2 3 】 本発明の第 3 実施形態による表示装置の製造方法を示した平面図である。

【 図 2 4 】 図 2 3 の I I I - I I I ' 線に沿う断面図を各々示した図面である。

【 図 2 5 】 本発明の第 3 実施形態による表示装置の製造方法を示した平面図である。

【 図 2 6 】 図 2 3 の I I I - I I I ' 線に沿う断面図を各々示した図面である。

【 図 2 7 】 本発明の第 3 実施形態による表示装置の製造方法を示した平面図である。

【 図 2 8 】 図 2 7 の I I I - I I I ' 線に沿う断面図を各々示した図面である。

【 図 2 9 】 本発明の第 3 実施形態による表示装置の製造方法を示した平面図である。

10

【 図 3 0 】 図 2 9 の I I I - I I I ' 線に沿う断面図を各々示した図面である。

【 図 3 1 】 本発明の第 3 実施形態による表示装置の製造方法を示した平面図である。

【 図 3 2 】 図 3 1 の I I I - I I I ' 線に沿う断面図を各々示した図面である。

【 図 3 3 】 本発明の第 3 実施形態による表示装置の製造方法を示した平面図である。

【 図 3 4 】 図 3 3 の I I I - I I I ' 線に沿う断面図を各々示した図面である。

【 0 0 1 9 】

【 図 3 5 】 本発明の第 4 実施形態による表示装置の一部を示した平面図である。

【 図 3 6 】 図 3 5 の画素部分を拡大した平面図である。

【 図 3 7 】 図 3 6 を拡大した平面図である。

【 図 3 8 】 図 3 7 の I V - I V ' 線に沿う断面図である。

20

【 0 0 2 0 】

【 図 3 9 】 本発明の第 5 実施形態による表示装置の一部を示した平面図である。

【 図 4 0 】 図 3 9 の P 3 部分を拡大した平面図である。

【 図 4 1 】 図 4 0 の V - V ' 線に沿う断面図である。

【 0 0 2 1 】

【 図 4 2 】 本発明の第 6 実施形態による表示装置を示した平面図である。

【 図 4 3 】 図 4 2 の V I - V I ' 線に沿う断面図である。

【 発明を実施するための形態 】

【 0 0 2 2 】

本発明は多様な変更を加え得、様々な形態を有し得るが、特定実施形態を図面に例示し本文に詳細に説明する。しかし、これは本発明をこの特定の開示形態に限定するものではなく、本発明は、本発明のマッピング及び技術範囲に含まれる全ての変更物、均等物、乃至代替物を含むと理解されなければならない。

30

【 0 0 2 3 】

各図面の説明に際しては、類似の参照符号を類似の構成要素に対して使用した。添付された図面において、構造物の寸法は本発明を明確に説明するために実際より拡大して示す。第 1、第 2 等の用語は多様な構成要素を説明するために使用されるが、構成要素はこの用語によって限定されない。前記用語は 1 つの構成要素を他の構成要素から区別する目的のみに使用される。例えば、本発明の権利範囲を逸脱することなく第 1 構成要素は第 2 構成要素と称され得、同様に第 2 構成要素も第 1 構成要素と称され得る。単数の表現は文脈上、明確に単数を意味しない限り、複数の表現を含む。

40

【 0 0 2 4 】

本出願で、“包含”、“包む”、又は“有する”等の用語は、明細書上に記載された特徴、数字、段階、動作、構成要素、部品、又はこれらの組合せの存在を指定しているが、1 つ又はそれ以上の他の特徴や数字、段階、動作、構成要素、部分品又はこれらの組合せの存在又は付加可能性を予め排除しないと理解されなければならない。

また、層、膜、領域、板等の部材が他の部材“の上に”あるとする場合、これは他の部材“の直ちに上に”ある場合のみでなく、その中間にその他の部材がある場合も含む。また、本明細書において、何れか層、膜、領域、板等の部材が他の部材上 ( on ) に形成されたとする場合、前記形成された方向は上部方向のみに限定されず側部方向及び / 又は下

50

部方向に形成される場合を含む。反対に層、膜、領域、板等の部材が他の部材分“の下に”あるとする場合、これは他の部材“の直ちに下に”ある場合のみでなく、その中間にその他の部材がある場合も含む。

【0025】

以下、添付した図面を参照して本発明の望ましい実施形態をより詳細に説明する。

本発明の第1実施形態による表示装置は、使用者の手指又は別の入力手段を通じてタッチイベントを感知し、これに対応して情報を表示するか、或いは伝達するタッチパネル表示装置である。

【0026】

図1は本発明の第1実施形態による表示装置を示した斜視図である。図2は図1のI-I'線に沿う断面図である。本発明の第1実施形態において、映像が表示され、使用者のタッチが行われる方向は上部方向であり、表示装置の下部又は下側部には表示装置へ光を供給する(apply、以下、提供する、という)光源(図示せず)が配置される(disposed、以下、提供される、という)。

10

【0027】

図1及び図2を参照すれば、本発明の第1実施形態による表示装置はマトリクス形態に配列された複数の画素PXLを含む。各画素PXLは平面上から見る時、映像が表示される表示領域DPと表示領域DPを除外した非表示領域NDPとに分けられる。各画素PXLは第1基板SUB1と、第1基板SUB1に対向する第2基板SUB2、第1基板SUB1と第2基板SUB2との間に提供された液晶層LC、及び液晶層LCを駆動する電子素子EDを含む。非表示領域NDPは表示領域DPの少なくとも一側に提供され、例えば、表示領域DPを囲むように提供される。

20

【0028】

第1基板SUB1はその外部面に使用者のタッチイベントが行われる基板であって、第1ベース基板BS1と、第1ベース基板BS1上に提供されたタッチ感知部TSP、第1ベース基板BS1上に提供されたブラックマトリクスBM、及びブラックマトリクスBM上に提供され、電子素子EDへ駆動信号を提供する信号配線SLを含む。タッチ感知部TSP、ブラックマトリクスBM、及び信号配線SLはタッチイベントが行われる外部面に対向する反対面、即ち、第1ベース基板BS1と液晶層LCとの間に提供される。

30

【0029】

第1ベース基板BS1基板はシリコン基板、ガラス基板、プラスチック基板等であるがこれに限定されない。第1ベース基板BS1は透明な物質からなる。本発明の第1実施形態において、第1ベース基板BS1は複数の画素PXLが共有する形態で提供される。

【0030】

タッチ感知部TSPは表示装置の使用者の手指や別の入力手段を通じて表示装置へのタッチを認識する。タッチ感知部TSPはタッチ感知方式に従って静電容量(capacitive)方式、抵抗方式、赤外線感知方式の何れかにより提供される。

【0031】

ブラックマトリクスBMは各画素PXLの非表示領域NDPに提供され、表示領域DP以外の領域に提供される光を遮断する。

40

信号配線SLは非表示領域NDPのブラックマトリクスBM上に提供され、電子素子EDに連結されて電子素子EDへ駆動信号を提供する。信号配線SLは導電性物質、例えば金属でなされる。信号配線SLは単一金属から形成されることもあるが、2種以上の金属、又は2種以上の金属の合金等からなり得る。また信号配線SLは単一層又は多重層に形成される。

【0032】

第2基板SUB2は第2ベース基板BS2と、第2ベース基板BS2上に提供されたカラーフィルターCFを含む。本発明の他の実施形態ではカラーフィルターCFが省略されるか、或いは、第2基板SUB2ではない第1基板SUB1に包含される。本発明の第1実施形態において、第2ベース基板BS2は複数の画素PXLが共有する形態で提供され

50

る。

【0033】

電子素子EDは信号配線SLに連結され、信号配線SLから駆動信号を受信して液晶層LCを駆動する。電子素子EDは液晶層LCへ電界を印加する電極と、電極へ電圧を印加するスイッチング素子とを包含する。電極は液晶層LCに提供する電界に合わせて、第1基板SUB1及び/又は第2基板SUB2上に提供される。

【0034】

液晶層LCは電界によって駆動されて光を透過させるか、或いは遮断することによって映像を表示する。

既存の表示装置は信号配線と電子素子とが形成された第1基板と第2基板、及び第1基板と第2基板との間に提供された液晶層を包含するので、第2基板の外部面で使用者のタッチが行われる。ここで、仮に使用者がタッチする部分と液晶層との間に電氣的遮蔽物がない場合、使用者のタッチによって液晶層へ印加される電界が変動し、これによってディスプレイ攪乱が発生し得る。既存の表示装置ではこれを防止するために、第2基板の外部面に別の電氣的遮蔽物、例えば、透明導電膜を形成した。しかし、透明導電膜が第2基板の外部面に提供されることによって使用者のタッチイベントを感知するための電界も遮蔽され、これによってタッチ感度が減少した。

【0035】

本発明の第1実施形態によれば、信号配線SLと電子素子EDとを使用者のタッチが行われる第1基板SUB1に全て配置形成することによって、使用者のタッチが液晶層LCに及ぼす影響を低減すると同時に、これによる潜在的なディスプレイ攪乱を防止する。また、本発明の第1実施形態では信号配線SLと電子素子EDとによって発生する外部光の反射をブラックマトリクスBMで遮蔽する。これによって、本発明の第1実施形態による表示装置ではタッチ感度及び表示品質が向上する。

【0036】

以下、本発明の第1実施形態の表示装置に対する具体的な実施形態に関して図面と共に説明する。

図3は本発明の第2実施形態による表示装置の一部を示した平面図であり、図4は図3の画素部分を拡大した平面図である。図5は図4を拡大した平面図であり、図6は図5のII-II'線に沿う断面図である。本発明の実施形態において、説明を簡単にするため、映像が表示され使用者のタッチが行われる方向は下部方向になるように設定され、説明を簡単にするため複数の画素PXLが画素PXL内に配置されたタッチ感知部と共に表示された。そして、表示装置の上部又は上側部には表示装置へ光を提供する光源(図示せず)が提供される。

【0037】

図3、図4、図5及び図6を参照すれば、本発明の第2実施形態による表示装置はマトリクス形態に配列された複数の画素PXLを含む。各画素PXLは平面上から見る時、映像が表示される表示領域DPと、表示領域DPを除外した非表示領域NDPとを含む。各画素PXLは第1基板SUB1、第1基板SUB1に対向する第2基板SUB2、第1基板SUB1と第2基板SUB2との間に提供された液晶層LC、及び液晶層LCを駆動する電子素子を含む。非表示領域NDPは表示領域DPの少なくとも一側に提供され、例えば図示したように、非表示領域NDPは表示領域DPを囲む。

【0038】

第1基板SUB1は第1ベース基板BS1と、第1ベース基板BS1上(on)に提供されたタッチ感知部、タッチ感知部上に提供されたブラックマトリクスBM、及びブラックマトリクスBM上に提供され、電子素子に駆動信号を提供する信号配線を含む。

【0039】

第1ベース基板BS1はシリコン基板、ガラス基板、プラスチック基板等の一であるがこれに限定されない。第1ベース基板BS1は透明な物質からなる。本発明の第2実施形態において、第1ベース基板BS1は複数の画素PXLが共有する形態で提供される。

## 【0040】

タッチ感知部は表示装置の使用者の手指又は別の入力手段を通じて表示装置へのタッチイベントを認識する。本発明の第2実施形態において、タッチ感知部は静電容量方式で提供される。タッチ感知部は第1方向に延長され、駆動電圧が印加される複数の第1ラインLN1と、第1方向と異なる第2方向に延長され、センシング電圧が印加される複数の第2ラインLN2を含む。

第1ラインLN1は第2ラインLN2と静電容量結合し、静電容量結合によってセンシング電圧が変化する。他の実施形態では駆動電圧が第2ラインLN2へ印加されセンシング電圧が第1ラインLN1へ印加される。

## 【0041】

各第1ラインLN1は第1方向に配列された複数の第1ブロックBL1と、互に隣接する第1ブロックBL1を連結する複数の第1ブリッジBR1とを含む。第1ブロックBL1は多様な形状、例えば、棒(bar)形、菱(lozenge)形等の方形を含む多角形状に提供される。

各第2ラインLN2は第2方向に配列された複数の第2ブロックBL2と、互に隣接する第2ブロックBL2を連結する複数の第2ブリッジBR2とを含む。第2ブロックBL2もまた多様な形状、例えば、棒形、菱形等の方形を含む多角形状に提供される。第1ブロックBL1と第2ブロックBL2とは交互に第1ベース基板BS1上にマトリックス形態に配置される。

## 【0042】

各第1ラインLN1をなす第1ブロックBL1と第1ブリッジBR1とは単一の、分離されない一体に形成されるか、又は、各第2ラインLN2をなす第2ブロックBL2と第2ブリッジBR2とは単一の分離されない一体に形成される。本発明の第2実施形態では各第1ラインLN1が分離されない一体に形成された場合を図示した。この場合、各第2ラインLN2において、第2ブリッジBR2は第2ブロックBL2と異なる層に形成される。

第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2は第1ベース基板BS1上に提供され、第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2の上には第1絶縁膜INS1が提供される。第1絶縁膜INS1はシリコン窒化物、シリコン酸化物等の何れかからなる。第1絶縁膜INS1は第2ブロックBL2の一部を露出する第1コンタクトホールCH1を含み、第2ブリッジBR2は第1コンタクトホールCH1を通じて互に隣接する第2ブロックBL2を連結する。

## 【0043】

第1ラインLN1と第2ラインLN2の何れか一つに感知入力信号を印加し、且つ、第1ラインLN1と第2ラインLN2の他の一つから感知出力信号を検出する制御部(図示せず)が提供される。

## 【0044】

上記した構造を有するタッチ感知部には制御部からの感知入力信号に従って電荷が充電される。仮に使用者によって第1ベース基板BS1の外部面に接触が行われれば、該接触部における第1ラインLN1と第2ラインLN2との間の静電容量が変化し、静電容量の変化に従う感知信号が出力され、制御部によって感知信号が分析されて接触位置が把握される。

## 【0045】

第1ブロックBL1と第2ブロックBL2とは画素PXLに一对多に対応する。これによって、各画素PXLの構成要素も第1ブロックBL1及び/又は第2ブロックBL2の各々に一对多に対応する。例えば、各画素PXL内に含まれたスイッチング素子SWDは第1ブロックBL1及び/又は第2ブロックBL2の各々に一对多に対応する。

図3及び図4では1つの第1ブロックBL1又は1つの第2ブロックBL2が複数の画素PXLに亘って対応することを示し、これにより複数の画素PXLが1つの第1ブロックBL1又は1つの第2ブロックBL2に各々対応する。しかし、第1ブロックBL1と

10

20

30

40

50

第2ブロックBL2と画素PXLの対応関係はこれに限定されず、一対一に対応することもできる。

【0046】

ブラックマトリクスBMはタッチ感知部上に提供される。ブラックマトリクスBMは非表示領域NDPに提供され、表示領域DPに対応する領域が開口される。ブラックマトリクスBMは光を吸収して黒色を表示する絶縁物質で形成される。ブラックマトリクスBMは例えば、モリブデン酸化物、マンガン酸化物、非晶質炭素、シリコン-ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも1つを包含する。

【0047】

ブラックマトリクスBMが形成された第1ベース基板BS1の上には信号配線と電子素子が提供される。信号配線は複数のゲートラインGL、複数のデータラインDL、及び複数の共通ラインCLを含む。電子素子はスイッチング素子SWD、第1電極EL1、及び第2電極EL2を含む。

10

【0048】

ゲートラインGLと共通ラインCLは各々非表示領域NDP上に提供され、詳細にはブラックマトリクスBM上に提供される。各ゲートラインGLと各共通ラインCLは各々タッチ表示部TSPの第1ラインLN1の延長方向である第1方向に延長して提供され、互に離隔される。

【0049】

ゲートラインGLと共通ラインCLの上には第2絶縁膜INS2が提供される。第2絶縁膜INS2はシリコン窒化物、シリコン酸化物等の何れかからなる。

20

【0050】

データラインDLは第2絶縁膜INS2上の非表示領域NDPに提供される。データラインDLはタッチ表示部TSPの第2ラインLN2の延長方向である第2方向に延長される。データラインDLは第2絶縁膜INS2を介してゲートラインGL及び共通ラインCLと絶縁される。ここで、ゲートラインGLとデータラインDLの延長方向が各々タッチ感知部の第1ライン及び第2ラインの延長方向である第1方向及び第2方向と同一の方向に提示されたが、これに限定されない。ゲートラインGLとデータラインDLの延長方向はタッチ感知部の第1ライン及び第2ラインの延長方向と互に異なる方向であり得る。

【0051】

ゲートラインGL、データラインDL、及び共通ラインCLの各々は導電性物質、例えば金属から形成される。ゲートラインGL、データラインDL、及び共通ラインCLの各々は単一金属から形成されるか、又は、2種以上の金属、又は2種以上の金属の合金等から形成される。またゲートラインGL、データラインDL、及び共通ラインCLの各々は単一層又は多重層に形成され得る。

30

【0052】

スイッチング素子SWDはゲートラインGLの中で対応するゲートラインGLと、データラインDLの中で対応するデータラインDLに連結される。スイッチング素子SWDはゲート電極GE、半導体層SM、ソース電極SE、及びドレーン電極DEを含む。

【0053】

ゲート電極GEは対応するゲートラインGLから分岐して提供される。半導体層SMは第2絶縁膜INS2上に薄膜の形態で提供される。半導体層SMはゲート電極GEの上方に提供され、平面上から見る時、ゲート電極GEと重畳する。ソース電極SEはデータラインDLから分岐して提供される。

40

【0054】

スイッチング素子SWDの上にはスイッチング素子SWDをカバーする第3絶縁膜INS3が提供される。第3絶縁膜INS3はシリコン窒化物、シリコン酸化物等の何れかからなる。

第3絶縁膜INS3の上には第1電極EL1が提供される。第2絶縁膜INS2と第3絶縁膜INS3とには共通ラインCLの一部を露出する第2コンタクトホールCH2が提

50

供される。第1電極EL1は第2コンタクトホールCH2を通じて共通ラインCLに連結される。第1電極EL1は単一板状に形成されて、表示領域DP上に提供され、非表示領域NDPの一部をカバーする。

【0055】

第1電極EL1は透明な導電性物質で形成される。特に、第1電極EL1は透明導電性酸化物(Transparent Conductive Oxide)で形成され得る。透明導電性酸化物としては、ITO(indium tin oxide)、IZO(indium zinc oxide)、ITZO(indium tin zinc oxide)等がある。

【0056】

第1電極EL1が提供された第1ベース基板BS1の上には第4絶縁膜INS4が提供される。第4絶縁膜INS4はシリコン窒化物、シリコン酸化物等の何れかからなる。第4絶縁膜INS4の上には第2電極EL2が提供される。第2電極EL2は表示領域DP上に提供され、非表示領域NDPの一部をカバーする。

第3絶縁膜INS3と第4絶縁膜INS4にはドレーン電極DEの一部を露出する第3コンタクトホールCH3が提供される。第2電極EL2は第3コンタクトホールCH3を通じてドレーン電極DEに連結される。第2電極EL2は第1電極EL1と重畳される。

第2電極EL2はその一部が除去されて形成された複数のスリットSLTを有する。スリットSLTは第1方向及び/又は第2方向に対して傾いた方向を有する。また、第2電極EL2は互に異なる傾いた方向を有するスリットSLTからなる複数の領域を有し得、この時、該各領域は画素PXLを横切る仮想の線に対して実質的に線対称をなすか、或いは、画素PXL内の何れか一地点に対して実質的に点对称をなす。図5では一例として、スリットSLTが画素PXLを第1方向に横切る仮想の線に対して概ね線対称をなして形成された場合を示した。

【0057】

言い換えれば、第2電極EL2は画素PXL毎に形成された幹部EL2aと、幹部EL2aから突出されて延長され、スリットSLTによって互いに分離された複数の枝部EL2bを有する。枝部EL2bは互に一定の間隔だけ離隔される。第2電極EL2の枝部EL2bは第1電極EL1と共にフリンジ電界を形成する。枝部EL2bは所定方向に互いに平行に延長して形成される。幹部EL2aと枝部EL2bは多様な形状に提供され得る。例えば、枝部EL2bは幹部EL2aの延長方向と垂直になる方向全てに傾斜されるように突出して延長されることもあり得る。又は幹部EL2aが複数回折曲した形態に形成され得る。

第2電極EL2は透明な導電性物質で形成される。特に、第2電極EL2は透明導電性酸化物(Transparent Conductive Oxide)で形成され得る。透明導電性酸化物としては、ITO(indium tin oxide)、IZO(indium zinc oxide)、ITZO(indium tin zinc oxide)等がある。

【0058】

第2電極EL2は共通ラインCLの一部と重畳され、これによって、第2電極EL2は第2絶縁膜INS2乃至第4絶縁膜INS4を介して共通ラインCLとの間にストレージキャパシタを構成する。

【0059】

第2基板SUB2は第2ベース基板BS2と、第2ベース基板BS2上に提供されたカラーフィルターCFを含む。カラーフィルターCFは液晶層LCを通過する光に色を提供する。カラーフィルターCFは赤色カラーフィルターCF、緑色カラーフィルターCF、及び青色カラーフィルターCFを含む。赤色カラーフィルターCF、緑色カラーフィルターCF、及び青色カラーフィルターCFは各々、各画素PXLに一対一に対応して配置される。本発明の第2実施形態ではカラーフィルターCFが第2基板SUB2に提供された場合を示したが、これに限定されず、第1基板SUB1内にも提供され得る。例えば、第

10

20

30

40

50

1 基板SUB1の絶縁膜の中で何れか1つの代わりに提供されるか、或いは第1基板SUB1の絶縁膜の間に追加的に提供され得る。

【0060】

第1基板SUB1と第2基板SUB2との間には液晶分子を含む液晶層LCが提供される。

【0061】

本発明の他の実施形態(図示せず)において、第1電極EL1は第2電極EL2と類似な形態を備え、その一部が除去されて形成された複数のスリットSLTを有する。言い換えれば、第1電極EL1は各画素PXL毎に形成された幹部EL1aと、幹部EL1aから突出されて延長され、スリットSLTによって互いに分離された複数の枝部EL1bを有する。この場合、第1電極EL1の枝部EL1bと第2電極EL2の枝部EL2bとは平面上から見る時、交互に配列され、第1電極EL1の枝部EL1bと第2電極EL2の枝部EL2bとは水平電界を形成する。

10

【0062】

上記した構造を有する表示装置ではゲートラインを通じて提供される駆動信号に応答して薄膜トランジスタがターンオンされる。薄膜トランジスタがターンオンされれば、データラインを通じて提供される画像信号が薄膜トランジスタを通じて第1電極に提供される。これによって、第1電極と第2電極との間に電界が形成され、電界によって液晶が駆動され、その結果映像が表示される。

【0063】

本発明の第2実施形態による表示装置によれば、潜在的なディスプレイ攪乱を防止すると同時に、外部光が信号配線によって反射される現象を防止することによって表示品質が向上する。

20

【0064】

図7、図9、図11、図13、図15、図17、及び図19は本発明の第2実施形態による表示装置の製造方法を示した平面図である。図8、図10、図12、図14、図16、図18、及び図20は図7、図9、図11、図13、図15、図17、及び図19のI-I'線に沿う断面図を各々示した図面である。

【0065】

以下、図7、図9、図11、図13、図15、図17、及び図19と、図8、図10、図12、図14、図16、図18、及び図20と、を参照して、本発明の第2実施形態による表示装置の製造方法を説明すれば、次の通りである。

30

【0066】

図7及び8を参照すれば、第1ベース基板BS1上にタッチ感知部の一部が形成される。第1ベース基板BS1上に形成されるタッチ感知部の一部は第1ブロックBL1と第1ブリッジBR1とを含む第1ラインLN1、及び第2ブロックBL2である。第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2は、第1ベース基板BS1上に透明導電性物質で透明導電層を形成した後、単一マスクを利用するフォトリソグラフィ工程を利用して透明導電層をパターンングすることによって、形成される。透明な導電性物質はITO(indium tin oxide)、IZO(indium zinc oxide)、ITZO(indium tin zinc oxide)等の何れかである。ここで、各第1ラインLN1をなす第1ブロックBL1と第1ブリッジBR1とは分離されずに一体に形成でき、第2ブロックBL2は第1ブロックBL1及び第1ブリッジBR1から離隔されるように形成される。

40

【0067】

図9及び図10を参照すれば、第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2が形成された第1ベース基板BS1上に第1絶縁膜INS1が形成され、第1絶縁膜INS1上に第2ブリッジBR2が形成される。第1絶縁膜INS1は第2ブロックBL2の一部を露出する第1コンタクトホールCH1を有する。第2ブリッジBR2は第1コンタクトホールCH1を通じて第2ブロックBL2に連結され、これによって、

50

互に隣接する第2ブロックBL2が電氣的に連結される。第2ブリッジBR2は透明導電性物質又は不透明導電性物質の何れかからなる。透明導電性物質としてはITO、IZO、ITZO等があり、不透明導電性物質としては金属、例えば、ニッケル、クロム、モリブデン、アルミニウム、チタニウム、銅、タンゲステン等がある。

第2ブリッジBR2が透明導電性物質で形成される場合、第2ブリッジBR2は表示領域DP又は非表示領域NDPの何れにも形成できる。しかし、第2ブリッジBR2が不透明物質を含む場合、第2ブリッジBR2は非表示領域NDPにのみ形成され、例えば、後述するデータラインDLが形成される領域に形成される。

#### 【0068】

第2ブリッジBR2は第1ベース基板BS1上に絶縁物質で第1絶縁膜INS1を形成し、フォトリソグラフィ工程を利用して第1コンタクトホールCH1を形成した後、第1絶縁膜INS1上に透明又は不透明導電物質で導電層を形成し、導電層をフォトリソグラフィ工程でパターンングすることによって製造される。

10

#### 【0069】

図11及び図12を参照すれば、タッチ感知部が形成された第1ベース基板BS1上にブラックマトリクスBMが形成される。図11ではブラックマトリクスBMが形成されない表示領域DPを示し、表示領域DPを除外した領域は、非表示領域NDPとしてブラックマトリクスBMが形成された領域である。ブラックマトリクスBMが形成される部分は信号配線と電子素子の一部構成要素、特にスイッチング素子SWDが形成される部分に該当する。ブラックマトリクスBMは黒色の絶縁物質で形成され、例えば、モリブデン酸化物、マンガン酸化物、非晶質炭素、シリコン-ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも1つを用いて絶縁膜を形成した後、フォトリソグラフィ工程を利用して該絶縁膜をパターンングすることによって形成できる。

20

#### 【0070】

図13及び図14を参照すれば、ブラックマトリクスBMが形成された第1ベース基板BS1上にゲート配線部が形成される。ゲート配線部はゲートラインGL、ゲート電極GE、及び共通ラインCLを含む。

#### 【0071】

ゲート配線部は導電性物質、例えば金属で形成される。例えば、ゲート配線部は第1ベース基板BS1の全面に金属層を形成し、フォトリソグラフィ工程で金属層をパターンングして形成される。ゲート配線部は単一金属又は合金からなる単一層で形成できるが、これに限定されず、2種以上の金属及び/又はこれらの合金でなされた多重層で形成できる。

30

#### 【0072】

図15及び図16を参照すれば、ゲート配線部上に第2絶縁膜INS2が形成され、第2絶縁膜INS2上に半導体層SMとデータ配線部が形成される。半導体層SMはゲート電極GEの上方に提供され、平面上から見る時、ゲート電極GEの少なくとも一部と重畳して形成される。半導体層SM上にデータ配線部が形成される。データ配線部はデータラインDL、ソース電極SE、ドレイン電極DEを含む。

#### 【0073】

半導体層SMはドーピングされた、又はドーピングされないシリコン半導体、酸化物半導体等からなる。データ配線部は導電性物質、例えば金属で形成できる。例えば、データ配線部は第1ベース基板BS1の全面に金属層を形成し、フォトリソグラフィ工程で金属層をパターンングして形成される。データ配線部は単一金属又は合金からなる単一層で形成されるが、これに限定されず、2種以上の金属及び/又はこれらの合金からなる多重層でも形成できる。

40

#### 【0074】

半導体層SMとデータ配線部は第2絶縁膜INS2上に半導体物質と、金属のような導電性物質を順次的に積層し、ハーフトーンマスクや回折マスクを利用するフォトリソグラフィ工程を通じて形成できる。本発明の第2実施形態では半導体層SMとデータ配線部と

50

をハーフトーンマスクや回折マスクを利用する工程を一例として説明したが、これに限定されず、半導体層 S M とデータ配線部とは複数個のマスクを利用するフォトリソグラフィ工程を利用して形成できる。

【 0 0 7 5 】

図 1 7 及び図 1 8 を参照すれば、データ配線部上に第 3 絶縁膜 I N S 3 が形成され、第 3 絶縁膜 I N S 3 上に第 1 電極 E L 1 が形成される。

【 0 0 7 6 】

第 2 絶縁膜 I N S 2 と第 3 絶縁膜 I N S 3 とには共通ライン C L の一部を露出する第 2 コンタクトホール C H 2 が形成される。第 3 絶縁膜 I N S 3 は絶縁物質を利用して蒸着する方式により形成され、第 2 コンタクトホール C H 2 はフォトリソグラフィ工程を利用して形成される。

10

【 0 0 7 7 】

第 1 電極 E L 1 は第 3 絶縁膜 I N S 3 上に導電物質で導電層を形成した後、フォトリソグラフィ工程を利用して導電層をパターニングすることによって形成される。第 1 電極 E L 1 は第 2 コンタクトホール C H 2 を通じて共通ライン C L に連結される。

【 0 0 7 8 】

図 1 9 及び図 2 0 を参照すれば、第 1 電極 E L 1 上に第 4 絶縁膜 I N S 4 が形成され、第 4 絶縁膜 I N S 4 上に第 2 電極 E L 2 が形成される。

【 0 0 7 9 】

第 4 絶縁膜 I N S 4 は絶縁物質を利用して蒸着する方式により形成される。第 3 絶縁膜 I N S 3 と第 4 絶縁膜 I N S 4 とはドレーン電極 D E の一部を露出する第 3 コンタクトホール C H 3 を有し、第 3 コンタクトホール C H 3 はフォトリソグラフィ工程を利用して形成される。

20

【 0 0 8 0 】

第 2 電極 E L 2 は第 4 絶縁膜 I N S 4 上に導電物質で導電層を形成した後、フォトリソグラフィ工程を利用して導電層をパターニングして形成される。第 2 電極 E L 2 は第 3 コンタクトホール C H 3 を通じてドレーン電極 D E に連結される。

【 0 0 8 1 】

第 1 電極 E L 1 と第 2 電極 E L 2 とは透明導電性物質で形成される。該透明導電性物質は I T O ( i n d i u m t i n o x i d e )、I Z O ( i n d i u m z i n c o x i d e )、I T Z O ( i n d i u m t i n z i n c o x i d e ) 等の何れかである。

30

【 0 0 8 2 】

図 6 に示したように、第 2 基板 S U B 2 は第 2 ベース基板 B S 2 と第 2 ベース基板 B S 2 上に提供されたカラーフィルター C F とを含む。カラーフィルター C F は各画素 P X L に対応して形成され、コーティング、インクジェット、フォトリソグラフィ工程等により形成される。

【 0 0 8 3 】

図 6 に示したように、第 1 基板 S U B 1 は第 2 基板 S U B 2 と対向するように配置され、第 1 基板 S U B 1 と第 2 基板 S U B 2 との間に液晶層 L C が形成される。

40

【 0 0 8 4 】

図 2 1 は本発明の第 3 実施形態による表示装置を示した平面図である。図 2 2 は図 2 1 の I I I - I I I ' 線に沿う断面図である。

本発明の第 3 実施形態による表示装置において、重複された説明を避けるために上述した第 2 実施形態による表示装置と異なる点を主に説明する。本実施形態で特別に説明しない部分は上述した第 2 実施形態による表示装置に従う。同一の番号は同一の構成要素を、類似な番号は類似な構成要素を示す。

【 0 0 8 5 】

図 2 1 及び図 2 2 を参照すれば、各画素 P X L は平面上から見る時、映像が表示される表示領域 D P と表示領域 D P を除外した非表示領域 N D P とを含む。各画素 P X L は第 1

50

基板SUB1、第1基板SUB1に対向する第2基板SUB2、第1基板SUB1と第2基板SUB2との間に提供された液晶層LC、及び液晶層LCを駆動する電子素子を含む。

【0086】

第1基板SUB1は第1ベース基板BS1と、第1ベース基板BS1上(on)に提供されたタッチ感知部、第1ベース基板BS1上に提供されたブラックマトリクスBM、及びブラックマトリクスBM上に提供され、電子素子に駆動信号を提供する信号配線を含む。

【0087】

本発明の第3実施形態において、タッチ感知部は静電容量方式により動作する。タッチ感知部は第1方向に延長され、駆動電圧が印加される複数の第1ラインLN1と、第1方向と異なる第2方向に延長され、センシング電圧が印加される複数の第2ラインLN2とを含む。第1ラインLN1は第2ラインLN2と静電容量結合し、静電容量結合によってセンシング電圧が変化する。

各第1ラインLN1は第1方向に配列された複数の第1ブロックBL1と、互に隣接する第1ブロックBL1を連結する複数の第1ブリッジBR1とを含む。各第2ラインLN2は第2方向に配列された複数の第2ブロックBL2と、互に隣接する第2ブロックBL2を連結する複数の第2ブリッジBR2を含む。第1ブロックBL1と第2ブロックBL2は交互に第1ベース基板BS1上にマトリクス形態に配置される。

【0088】

各第1ラインLN1をなす第1ブロックBL1と第1ブリッジBR1とは単一の、分離されない一体に形成されるか、又は、各第2ラインLN2をなす第2ブロックBL2と第2ブリッジBR2は単一の、分離されない一体に形成される。本発明の第3実施形態では各第1ラインLN1が分離されない一体に形成された場合を図示した。この場合、各第2ラインLN2において、第2ブリッジBR2は第2ブロックBL2と異なる層に形成される。第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2は第1ベース基板BS1上に提供される。

【0089】

ブラックマトリクスBMは第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2の上に提供される。ブラックマトリクスBMはタッチ感知部の一部、例えば、第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2の上に提供され、ブラックマトリクスBMとタッチ感知部の該一部との間には別の絶縁膜が提供されない。ブラックマトリクスBMは第2ブロックBL2の一部を露出する第1コンタクトホールCH1を含み、第2ブリッジBR2は第1コンタクトホールCH1を通じて互に隣接する第2ブロックBL2を連結する。

【0090】

ブラックマトリクスBMは非表示領域NDPに提供され、表示領域DPに対応する領域が開口される。ブラックマトリクスBMが形成される領域は映像が表示されない非表示領域NDPに該当する。非表示領域NDPは、後述する信号配線と、電子素子の中のスイッチング素子SWDとが形成される領域を含む。これによって、ブラックマトリクスBMは信号配線の形成される領域をカバーする。

【0091】

ブラックマトリクスBMは光を吸収して黒色を表示する絶縁物質で形成される。ブラックマトリクスBMは例えば、モリブデン酸化物、マンガン酸化物、非晶質炭素、シリコン-ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも1つを包含する。

【0092】

ブラックマトリクスBMが提供された第1ベース基板BS1の上には、第2ブリッジBR2と、信号配線及び電子素子とが提供される。

第2ブリッジBR2は第1ブリッジBR1とブラックマトリクスBMを介して絶縁交差する。

10

20

30

40

50

## 【0093】

信号配線は非表示領域NDP上のブラックマトリクスBM上に提供され、複数のゲートラインGL、複数のデータラインDL、及び複数の共通ラインCLを含む。電子素子はスイッチング素子SWD、第1電極EL1及び第2電極EL2を含む。

## 【0094】

第2ブリッジBR2、ゲートラインGL、共通ラインCLの上には第1絶縁膜INS1が提供される。データラインDLは第1絶縁膜INS1上の非表示領域NDPに提供され、平面から見る時、第2ブリッジBR2と重畳される。ブラックマトリクスBMにおいて、第1コンタクトホールCH1と第2ブリッジBR2はデータラインDLに対応する領域のブラックマトリクスBM上に位置する。

10

## 【0095】

即ち、本発明の第3実施形態によれば、第1コンタクトホールCH1はデータラインDLに対応する領域のブラックマトリクスBM上に位置するので、第1コンタクトホールCH1が形成された部分はブラックマトリクスBMが形成されない開口部となり、該開口部は連続的に形成されたブラックマトリクスBMによって囲まれている。

しかし、本発明の他の実施形態では平面上から見る時、第1コンタクトホールCH1が形成された部分でブラックマトリクスBMが連続せず、断絶された形態に提供され得る。

また、本発明のその他の実施形態において、第1コンタクトホールCH1が形成された部分に対応するブラックマトリクスBMの幅は、第1コンタクトホールCH1を十分にカバーするように、コンタクトホールCH1が形成されない部分に対応するブラックマトリクスBMの幅より広く形成され得る。

20

## 【0096】

データラインDLはタッチ表示部の第2ラインLN2の延長方向である第2方向に延長される。データラインDLは第1絶縁膜INS1を介してゲートラインGL及び共通ラインCLと絶縁される。

第2ブリッジBR2、ゲートラインGL、データラインDL、及び共通ラインCLの各々は導電性物質、例えば金属から形成される。ゲートラインGL、データラインDL、及び共通ラインCLの各々は単一金属で形成されるか、又は、2種以上の金属、又は2種以上の金属の合金等で形成される。また第2ブリッジBR2、ゲートラインGL、データラインDL、及び共通ラインCLの各々は単一層又は多重層に形成される。

30

## 【0097】

スイッチング素子SWDはゲートラインGLの中の対応するゲートラインGLと、データラインDLの中の対応するデータラインDLに連結される。スイッチング素子SWDはゲート電極GE、半導体層SM、ソース電極SE、及びドレーン電極DEを含む。

## 【0098】

ゲート電極GEは対応するゲートラインGLから分岐して提供される。半導体層SMは第1絶縁膜INS1上に薄膜の形態で提供される。半導体層SMはゲート電極GEの上部に提供され、平面上から見る時、ゲート電極GEと重畳して形成する。ソース電極SEはデータラインDLから分岐して提供される。

40

スイッチング素子SWDの上にはスイッチング素子SWDをカバーする第2絶縁膜INS2が提供される。

## 【0099】

第2絶縁膜INS2の上には第1電極EL1が提供される。第1絶縁膜INS1と第2絶縁膜INS2には共通ラインCLの一部を露出する第2コンタクトホールCH2が提供される。第1電極EL1は第2コンタクトホールCH2を通じて共通ラインCLに連結される。第1電極EL1は単一板状に形成され、表示領域DP上に提供される。

## 【0100】

第1電極EL1が提供された第1ベース基板BS1の上には第3絶縁膜INS3が提供され、第3絶縁膜INS3の上には第2電極EL2が提供される。第2絶縁膜INS2と

50

第3絶縁膜INS3とはドレーン電極DEの一部を露出する第3コンタクトホールCH3が提供される。第2電極EL2は第2コンタクトホールCH2を通じてドレーン電極DEに連結される。第2電極EL2は第1電極EL1と重畳される。

第2電極EL2はその一部が除去されて形成された複数のスリットSLTを有する。スリットSLTは第1方向及び/又は第2方向に対して傾いた方向を有する。また、第2電極EL2は互に異なる傾いた方向を有するスリットSLTからなる複数の領域を有し得、この時、該各領域は画素PXLを横切る仮想の線に対して実質的に線対称をなすか、或いは、画素PXL内の何れか一地点に対して実質的に点对称をなす。

【0101】

第2電極EL2は共通ラインCLの一部と重畳され、これによって、第2電極EL2は第1絶縁膜INS1乃至第3絶縁膜INS3を介して共通ラインCLとの間にストレージキャパシタとを構成する。

10

【0102】

第2基板SUB2は第2ベース基板BS2と、第2基板SUB2上に提供されたカラーフィルターCFとを含む。カラーフィルターCFは液晶層LCを通過する光に色を提供する。

第1基板SUB1と第2基板SUB2との間には液晶分子を含む液晶層LCが提供される。

【0103】

本発明の第3実施形態による表示装置によれば、潜在的なディスプレイ攪乱を防止すると同時に、外部光が信号配線によって反射される現象を防止することによって表示品質が向上する。本発明の第3実施形態による表示装置の製造方法を以下に説明する。

20

【0104】

図23、図25、図27、図29、図31、及び図33は本発明の第3実施形態による表示装置の製造方法を示した平面図である。図24、図26、図28、図30、図32、及び図34は各々、図23、図25、図27、図29、図31、及び図33のIII-III'線に沿う断面図を各々示した図面である。

【0105】

以下、図23、図25、図27、図29、図31、及び図33と、図24、図26、図28、図30、図32、及び図34を参照して、本発明の第3実施形態による表示装置の製造方法を説明すれば、次の通りである。

30

【0106】

図23及び図24を参照すれば、第1ベース基板BS1上にタッチ感知部の一部が形成される。第1ベース基板BS1上に形成されるタッチ感知部の一部は第1ブロックBL1と第1ブリッジBR1とを含む第1ラインLN1、及び第2ブロックBL2である。第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2は、第1ベース基板BS1上に透明導電性物質で透明導電層を形成した後、単一マスクを利用するフォトリソグラフィ工程を利用して透明導電層をパターニングすることによって形成される。

【0107】

図25及び図26を参照すれば、タッチ感知部の上記の一部が形成された基板の上に、ブラックマトリクスBMが形成される。図25ではブラックマトリクスBMが形成されない表示領域DPを示し、表示領域DPを除外した領域は、非表示領域NDPとしてブラックマトリクスBMが提供される。ブラックマトリクスBMが形成される部分は以後形成される信号配線と電子素子の構成要素、特にスイッチング素子SWDが形成される部分に該当する。

40

ブラックマトリクスBMは、後述の信号配線の一部が形成される領域上に第1コンタクトホールCH1を有する。ブラックマトリクスBMは黒色の絶縁物質、例えば、モリブデン酸化物、マンガン酸化物、非晶質炭素、シリコン-ゲルマニウム化合物、及びゲルマニウム酸化物の中の少なくとも1つを用いて絶縁膜を形成した後フォトリソグラフィ工程を利用して該絶縁膜をパターニングすることによって形成できる。

50

## 【 0 1 0 8 】

図 2 7 及び図 2 8 を参照すれば、ブラックマトリクス B M が形成された第 1 ベース基板 B S 1 上に第 2 ブリッジ B R 2 とゲート配線部が単一工程を利用して形成される。ゲート配線部はゲートライン G L、ゲート電極 G E、及び共通ライン C L を含む。第 2 ブリッジ B R 2 とゲート配線部とは導電性物質、例えば金属で形成される。

例えば、第 2 ブリッジ B R 2 とゲート配線部とは第 1 ベース基板 B S 1 の全面に金属層を形成し、1 つのマスクを利用するフォトリソグラフィ工程で金属層をパターニングして形成される。第 2 ブリッジ B R 2 とゲート配線部とは単一金属又は合金からなる単一層に形成できるが、これに限定されず、2 種以上の金属及び / 又はこれらの合金でなされた多重層で形成できる。

10

## 【 0 1 0 9 】

図 2 9 及び図 3 0 を参照すれば、ゲート配線部上に第 1 絶縁膜 I N S 1 が形成され、第 1 絶縁膜 I N S 1 上に半導体層 S M とデータ配線部が形成される。半導体層 S M はゲート電極 G E の上方に提供され、平面上から見る時、ゲート電極 G E の少なくとも一部と重畳して形成される。半導体層 S M 上にデータ配線部が形成される。データ配線部はデータライン D L、ソース電極 S E、ドレイン電極 D E を含む。

## 【 0 1 1 0 】

半導体層 S M とデータ配線部とは第 1 絶縁膜 I N S 1 上に半導体物質と、金属などの導電性物質を順次的に積層し、ハーフトーンマスクや回折マスクを利用するフォトリソグラフィ工程を通じて形成できる。データ配線部は金属で形成され、例えば、単一金属又は合金からなる単一層で形成されるが、これに限定されず、2 種以上の金属及び / 又はこれらの合金からなる多重層でも形成できる。

20

## 【 0 1 1 1 】

図 3 1 及び図 3 2 を参照すれば、データ配線部上に第 2 絶縁膜 I N S 2 が形成され、第 2 絶縁膜 I N S 2 上に第 1 電極 E L 1 が形成される。第 1 絶縁膜 I N S 1 と第 2 絶縁膜 I N S 2 とには共通ライン C L の一部を露出する第 2 コンタクトホール C H 2 が形成される。

## 【 0 1 1 2 】

第 2 絶縁膜 I N S 2 は絶縁物質を利用して蒸着する方式により形成され、第 2 コンタクトホール C H 2 はフォトリソグラフィ工程を利用して形成される。第 1 電極 E L 1 は第 2 絶縁膜 I N S 2 上に導電物質で導電層を形成した後、フォトリソグラフィ工程を利用して導電層をパターニングすることによって形成される。

30

第 1 電極 E L 1 は第 1 コンタクトホール C H 1 を通じて共通ライン C L に連結される。

## 【 0 1 1 3 】

図 3 3 及び図 3 4 を参照すれば、第 1 電極 E L 1 上に第 3 絶縁膜 I N S 3 が形成され、第 3 絶縁膜 I N S 3 上に第 2 電極 E L 2 が形成される。

第 3 絶縁膜 I N S 3 は絶縁物質を利用して蒸着する方式により形成される。第 2 絶縁膜 I N S 2 と第 3 絶縁膜 I N S 3 はドレイン電極 D E の一部を露出する第 3 コンタクトホール C H 3 を有し、第 3 コンタクトホール C H 3 はフォトリソグラフィ工程を利用して形成される。第 2 電極 E L 2 は第 3 絶縁膜 I N S 3 上に導電物質で導電層を形成した後、フォトリソグラフィ工程を利用して導電層をパターニングして形成される。第 2 電極 E L 2 は第 3 コンタクトホール C H 3 を通じてドレイン電極 D E に連結される。

40

## 【 0 1 1 4 】

ここで、第 1 電極 E L 1 と第 2 電極 E L 2 とは透明導電性物質で形成される。該透明導電性物質は、I T O ( i n d i u m t i n o x i d e )、I Z O ( i n d i u m z i n c o x i d e )、I T Z O ( i n d i u m t i n z i n c o x i d e ) 等の何れかである。

## 【 0 1 1 5 】

図 2 2 に示したように、第 2 基板 S U B 2 は第 2 ベース基板 B S 2 と第 2 ベース基板 B S 2 上に提供されたカラーフィルター C F とを含む。カラーフィルター C F は各画素 P X

50

Lに対応して形成され、コーティング、インクジェット、フォトリソグラフィ工程等により形成される。

【0116】

また、図22に示したように、第1基板SUB1は第2基板SUB2と対向するように配置され、第1基板SUB1と第2基板SUB2との間に液晶層LCが形成される。

本発明の第3実施形態によれば、タッチ感知部と信号配線形成の時、第2ブリッジとデータ配線部を単一マスク工程で1回に形成するので、表示装置製造に際して、時間と費用とが削減できる。また、タッチ感知部形成の時第1ブリッジと第2ブリッジの中の何れか1つを別のマスクを利用して別の層に形成する必要がないので、表示装置の厚さが減少する。

10

本発明の多様な実施形態によればタッチ感知部は多様な構造に形成され得る。

【0117】

図35は本発明の第4実施形態による表示装置の一部を示した平面図であり、図36は図35の画素部分を拡大した平面図である。図37は図36を拡大した平面図、図38は図37のIV-IV'線に沿う断面図である。

【0118】

本発明の第4実施形態において、説明を簡単にするため、映像が表示され使用者のタッチが行われる方向は下部方向になるように設定された。表示装置の上部又は上側部には表示装置に光を提供する光源が提供され得る。また、本発明の第4実施形態では重複された説明を避けるために上述した他の実施形態による表示装置と異なる点を主に説明する。本実施形態で特別に説明しない部分は上述した他の実施形態による表示装置に従う。同一の番号は同一の構成要素を、類似な番号は類似な構成要素を示す。

20

【0119】

図35、図36、図37及び図38を参照すれば、本発明の第4実施形態による表示装置はマトリクス形態に配列された複数の画素PXLを含む。図35では説明を簡単にするため複数の画素PXLが画素PXL内のタッチ感知部と共に表示された。

【0120】

各画素PXLは平面上から見る時、映像が表示される表示領域DPと表示領域DPを除外した非表示領域NDPとを含む。各画素PXLは第1基板SUB1、第1基板SUB1に対向する第2基板SUB2、第1基板SUB1と第2基板SUB2との間に提供された液晶層LC、及び液晶層LCを駆動する電子素子を含む。非表示領域NDPは表示領域DPの少なくとも一側に提供され、例えば、図示したように、非表示領域NDPは表示領域DPを囲む。

30

【0121】

第1基板SUB1は第1ベース基板BS1と、第1ベース基板BS1上(on)に提供されたタッチ感知部、第1ベース基板BS1上に提供されたブラックマトリクスBM、及びブラックマトリクスBM上に提供され、電子素子に駆動信号を提供する信号配線を含む。

【0122】

タッチ感知部は第1方向に延長され、駆動電圧が印加される複数の第1ラインLN1と、第1方向と異なる第2方向に延長され、センシング電圧が印加される複数の第2ラインLN2とを含む。第1ラインLN1は第2ラインLN2と静電容量結合し、静電容量結合によってセンシング電圧が変化する。

40

各第1ラインLN1は第1方向に配列された複数の第1ブロックBL1と、互に隣接する第1ブロックBL1を連結する複数の第1ブリッジBR1を含む。各第2ラインLN2は第2方向に配列された複数の第2ブロックBL2と、互に隣接する第2ブロックBL2を連結する複数の第2ブリッジBR2を含む。第1ブロックBL1と第2ブロックBL2は交互に第1ベース基板BS1上にマトリクス形態に配置される。

【0123】

一方、各第2ラインLN2をなす第2ブロックBL2と第2ブリッジBR2は単一の、

50

分離されない一体に形成され得る。第1ブロックBL1、第2ブロックBL2、及び第2ブリッジBR2は第1ベース基板BS1上に提供される。ここで、各第1ラインLN1において、第1ブリッジBR1は第1ブロックBL1と異なる層に形成される。

【0124】

ブラックマトリクスBMは第1ブロックBL1、第2ブロックBL2、及び第2ブリッジBR2上に提供される。ブラックマトリクスBMは非表示領域NDPに提供され、表示領域DPに対応する領域が開口される。即ち、ブラックマトリクスBMが形成される領域は映像が表示されない非表示領域NDPに相当する。非表示領域NDPは後述する信号配線と電子素子との中でスイッチング素子SWDが形成される領域を含む。これによって、ブラックマトリクスBMは信号配線の形成される領域をカバーする。

10

【0125】

ブラックマトリクスBMが提供された第1ベース基板BS1の上には第1ブリッジBR1と、信号配線及び電子素子が提供される。

第1ブリッジBR1は第2ブリッジBR2とブラックマトリクスBMとを介して絶縁交差する。

【0126】

信号配線は非表示領域NDP上のブラックマトリクスBM上に提供され、複数のゲートラインGL、複数のデータラインDL、及び複数の共通ラインCLを含む。電子素子はスイッチング素子SWD、第1電極EL1、及び第2電極EL2を含む。

【0127】

第1ブリッジBR1、ゲートラインGLと共通ラインCLは非表示領域NDP上に提供され、詳細にはブラックマトリクスBM上に提供される。各ゲートラインGLと各共通ラインCLは各々タッチ感知部の第1ラインLN1の延長方向である第1方向に延長されて提供され、互に離隔される。ここで、ゲートラインGLは平面上で第1ブリッジBR1と離隔されて形成される。

20

第1ブリッジBR1はゲートラインGLの延長方向に実質的に平行に提供される。ゲートラインGLは平面上から見る時、第1ブリッジBR1と重畳(短絡)されないように第1ブリッジBR1が形成された一部領域で複数回屈曲されるが、大略的には第1方向に沿って延長される。ここで、第1ブリッジBR1は、ゲートラインGLと実質的に平行な長辺方向を備える長形状を有するが、これに限定されず、第1ブリッジBR1がブラックマトリクスBMにカバーされた非表示領域NDPであって且つゲートラインGLが形成されない領域に提供されれば、異なる方向を有するか、或いは異なる形状を有し得る。

30

【0128】

ブラックマトリクスBMは第1ブロックBL1の一部を露出する第1コンタクトホールCH1を含み、第1ブリッジBR1は第1コンタクトホールCH1を通じて互に隣接する第1ブロックBL1を連結する。ブラックマトリクスBMにおいて、第1コンタクトホールCH1と第1ブリッジBR1はゲートラインGLに対応し近接して位置する。

【0129】

第1ブリッジBR1、ゲートラインGL、共通ラインCLの上には第1絶縁膜INS1が提供される。

40

データラインDLはタッチ感知部の第2ラインLN1の延長方向である第2方向に延長され、データラインDLは第1絶縁膜INS1を介してゲートラインGL及び共通ラインCLと絶縁される。

【0130】

スイッチング素子SWDはゲートラインGLの中の対応するゲートラインGLと、データラインDLの中の対応するデータラインDLに連結される。スイッチング素子SWDはゲート電極GE、半導体層SM、ソース電極SE、及びドレーン電極DEを含む。

【0131】

スイッチング素子SWDの上にはスイッチング素子SWDをカバーする第2絶縁膜INS2が提供される。

50

第2絶縁膜INS2の上には第1電極EL1が提供される。第1絶縁膜INS1と第2絶縁膜INS2とは共通ラインCLの一部を露出する第2コンタクトホールCH2が提供される。第1電極EL1は第2コンタクトホールCH2を通じて共通ラインCLに連結される。第1電極EL1は単一板状に形成され、表示領域DP上に提供される。

【0132】

第1電極EL1が提供された第1ベース基板BS1の上には第3絶縁膜INS3が提供され、第3絶縁膜INS3の上には第2電極EL2が提供される。第2絶縁膜INS2と第3絶縁膜INS3とはドレーン電極DEの一部を露出する第3コンタクトホールCH3が提供される。第2電極EL2は第2コンタクトホールCH2を通じてドレーン電極DEに連結される。第2電極EL2は第1電極EL1と重畳される。

10

【0133】

第2基板SUB2は第2ベース基板BS2と、第2基板SUB2上に提供されたカラーフィルターCFを含む。カラーフィルターCFは液晶層LCを通過する光に色を提供する。

【0134】

第1基板SUB1と第2基板SUB2の間には液晶分子を含む液晶層LCが提供される。

本発明の第4実施形態によれば、タッチ感知部と信号配線形成の時、第1ブリッジとデータ配線部を単一マスク工程で1回に形成するので、表示装置製造に際して、時間と費用が削減できる。また、ブラックマトリクスによってカバーされる領域の中でゲートラインGLやスイッチング素子が形成されない余りの領域に第1ブリッジを形成するので、表示領域の面積を広くできる。

20

【0135】

本発明の多様な実施形態によれば、タッチ感知部は多様な構造に形成され得る。

図39は本発明の第5実施形態による表示装置の一部を示した平面図である。図40は図39のP3部分を拡大した平面図であり、図41は図40のV-V'線に沿う断面図である。本発明の実施形態において、映像が表示され使用者のタッチが行われる方向は下部方向になるように設定された。表示装置の上部又は上側部には表示装置に光を提供する光源が提供される。また、本発明のその他の実施形態におけるのと重複する説明を避けるために、上述した他の実施形態による表示装置と異なる点を主に説明する。本実施形態で特別に説明しない部分は上述した他の実施形態による表示装置に従う。同一の番号は同一の構成要素を、類似の番号は類似な構成要素を示す。

30

【0136】

図39、図40及び図41を参照すれば、本発明の第5実施形態による表示装置はマトリクス形態に配列された複数の画素PXLを包含するが、図39では説明を簡単にするため複数の画素PXLを画素PXL内のタッチ感知部と共に表示してある。

【0137】

各画素PXLは平面上から見る時、映像が表示される表示領域DPと、該表示領域DPを除外した非表示領域NDPとを含む。各画素PXLは第1基板SUB1、第1基板SUB1に対向する第2基板SUB2、第1基板SUB1と第2基板SUB2との間に提供された液晶層LC、及び液晶層LCを駆動する電子素子を含む。非表示領域NDPは表示領域DPの少なくとも一側に提供され、例えば、図示したように、非表示領域NDPは表示領域DPを囲む。

40

【0138】

第1基板SUB1は第1ベース基板BS1と、第1ベース基板BS1上(on)に提供されたタッチ感知部、第1ベース基板BS1上に提供されたブラックマトリクスBM、及びブラックマトリクスBM上に提供され、電子素子に駆動信号を提供する信号配線を含む。

【0139】

タッチ感知部は表示装置の使用者の手指や別の入力手段を通じて表示装置へのタッチイ

50

ベントを認識する。本発明の第5実施形態において、タッチ感知部は静電容量方式により動作する。

【0140】

タッチ感知部は複数個のタッチ感知ラインTSLを含む。タッチ感知ラインTSLは複数のタッチブロックTBと、互に隣接するタッチブロックTBを連結する複数の連結ブリッジTCとを含む。タッチ感知ラインTSLは、特に、連結ブリッジTCは後述するゲート電極GE又はノ及びゲートラインGLと一部領域で重畳し、ゲート電極GE又はノ及びゲートラインGLと静電容量結合する。このために、タッチ感知ラインTSLはゲートラインGLの延長方向と交差する方向に延長される。

【0141】

ブラックマトリクスBMは非表示領域NDPに提供され、その一部がタッチ感知ラインTSLと平面上で重畳する。

ブラックマトリクスBMが提供された第1ベース基板BS1の上には信号配線及び電子素子が提供される。信号配線は複数のゲートラインGL、複数のデータラインDL、及び複数の共通ラインCLを含み、電子素子はスイッチング素子SWD、第1電極EL1及び第2電極EL2を含む。

【0142】

ゲートラインGL及び共通ラインCLは非表示領域NDP上に提供され、詳細にはブラックマトリクスBM上に提供される。各ゲートラインGLと各共通ラインCLは各々第1方向に延長されて提供され、互に離隔される。ゲートラインGL、共通ラインCLの上には第1絶縁膜INS1が提供される。データラインDLは第1絶縁膜INS1上の非表示領域NDPに提供される。データラインDLは第1方向と交差する第2方向に延長される。データラインDLは第1絶縁膜INS1を介してゲートラインGL及び共通ラインCLと絶縁される。ここで、タッチ感知ラインTSLはデータラインDLの延長方向に延長されるので、第2方向に延長され得る。

【0143】

スイッチング素子SWDはゲートラインGLの中で対応するゲートラインGLと、データラインDLの中で対応するデータラインDLに連結される。スイッチング素子SWDはゲート電極GE、半導体層SM、ソース電極SE、及びドレーン電極DEを含む。

【0144】

ゲート電極GEは対応するゲートラインGLから分岐して提供され、タッチ感知ラインTSLの連結ブリッジTCの中の対応する連結ブリッジTCと重畳する。半導体層SMは第1絶縁膜INS1上に薄膜の形態で提供される。半導体層SMはゲート電極GEの上部に提供され、平面上から見る時、ゲート電極GEと重畳して形成される。ソース電極SEはデータラインDLから分岐されて提供される。

【0145】

スイッチング素子SWDの上にはスイッチング素子SWDをカバーする第2絶縁膜INS2が提供される。

第2絶縁膜INS2の上には第1電極EL1が提供される。第1絶縁膜INS1と第2絶縁膜INS2とは共通ラインCLの一部を露出する第1コンタクトホールCH1が提供される。第1電極EL1は第1コンタクトホールCH1を通じて共通ラインCLに連結される。第1電極EL1は単一板状に形成され、表示領域DP上に提供される。

【0146】

第1電極EL1が提供された第1ベース基板BS1の上には第3絶縁膜INS3が提供され、第3絶縁膜INS3の上には第2電極EL2が提供される。第2絶縁膜INS2と第3絶縁膜INS3とはドレーン電極DEの一部を露出する第2コンタクトホールCH2が提供される。第2電極EL2は第2コンタクトホールCH2を通じてドレーン電極DEに連結される。

【0147】

第2基板SUB2は第2ベース基板BS2と、第2基板SUB2上に提供されたカラー

10

20

30

40

50

フィルター C F を含む。カラーフィルター C F は液晶層 L C を通過する光に色を提供する。

第 1 基板 S U B 1 と第 2 基板 S U B 2 との間には液晶分子を含む液晶層 L C が提供される。

【 0 1 4 8 】

本発明の第 5 実施形態において、タッチ感知ライン T S L は、タッチ感度を高くするためにタッチ感知ライン T S L から突出してゲートライン G L の延長方向、即ち第 1 方向に延長された追加感知ユニットをさらに包含できる（図示せず）。

【 0 1 4 9 】

タッチ感知ライン T S L はゲートライン G L 及び / 又はゲート電極 G E と静電容量結合し、静電容量結合によってタッチ感知ライン T S L の電圧が変化する。

図示しないが、タッチ感知ライン T S L と、ゲートライン G L 及び / 又はゲート電極 G E に感知入力信号を印加し、或いは / 並びに、ゲートライン G L 及び / 又はゲート電極 G E と、タッチ感知ライン T S L からの感知出力信号を検出する、制御部が提供される。

【 0 1 5 0 】

上記した構造を有するタッチ感知部には制御部からの感知入力信号に従って電荷が充電される。仮に使用者によって第 1 ベース基板 B S 1 の外部面に接触が行われれば、タッチ感知ライン T S L と、ゲートライン G L 及び / 又はゲート電極 G E の間の静電容量が変化し、静電容量に従う感知信号が出力され、制御部によって感知信号が分析されて接触位置が把握される。

【 0 1 5 1 】

本発明の第 5 実施形態による表示装置は潜在的なディスプレイ攪乱を防止すると同時に外部光が信号配線によって反射される現象を防止することによって表示品質が向上する。また、既存の配線であるゲートライン及び / 又はゲート電極を利用してタッチ感知部を形成することによって、タッチ感知部を形成する工程が単純になる。

【 0 1 5 2 】

本発明の多様な実施形態によれば、電子素子は多様な構造に形成され得る。図 4 2 は本発明の第 6 実施形態による表示装置を示した平面図である。図 4 3 は図 4 2 の V I - V I ' 線に沿う断面図である。本発明の第 6 実施形態による表示装置において、重複した説明を避けるために上述した実施形態による表示装置と異なる点を主に説明する。本実施形態で特別に説明しない部分は上述した他の実施形態に従う。同一の番号は同一の構成要素を、類似の番号は類似の構成要素を示す。

【 0 1 5 3 】

図 4 2 及び図 4 3 を参照すれば、本発明の第 6 実施形態によれば、各画素 P X L は平面上から見る時、映像が表示される表示領域 D P と、該表示領域 D P を除外した非表示領域 N D P とを含む。各画素 P X L は第 1 基板 S U B 1、第 1 基板 S U B 1 に対向する第 2 基板 S U B 2、第 1 基板 S U B 1 と第 2 基板 S U B 2 との間に提供された液晶層 L C、及び液晶層 L C を駆動する電子素子を含む。

【 0 1 5 4 】

第 1 基板 S U B 1 は第 1 ベース基板 B S 1 と、第 1 ベース基板 B S 1 上 ( o n ) に提供されたタッチ感知部、第 1 ベース基板 B S 1 上に提供されたブラックマトリックス B M、及びブラックマトリックス B M 上に提供され、電子素子に駆動信号を提供する信号配線を含む。

【 0 1 5 5 】

タッチ感知部は第 1 方向に延長され、駆動電圧が印加される複数の第 1 ライン L N 1 と、第 1 方向と異なる第 2 方向に延長され、センシング電圧が印加される複数の第 2 ライン L N 2 を含む。第 1 ライン L N 1 は第 2 ライン L N 2 と静電容量結合し、静電容量結合によってセンシング電圧が変化する。各第 1 ライン L N 1 は第 1 方向に配列された複数の第 1 ブロック B L 1 と、互に隣接する第 1 ブロック B L 1 を連結する複数の第 1 ブリッジ B R 1 とを含む。

10

20

30

40

50

各第2ラインLN2は第2方向に配列された複数の第2ブロックBL2と、互に隣接する第2ブロックBL2を連結する複数の第2ブリッジBR2とを含む。第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2は第1ベース基板BS1上に提供され、第1ブロックBL1、第1ブリッジBR1、及び第2ブロックBL2の上には第1絶縁膜INS1が提供される。第1絶縁膜INS1は第2ブロックBL2の一部を露出する第1コンタクトホールCH1を含み、第2ブリッジBR2は第1コンタクトホールCH1を通じて互に隣接する第2ブロックBL2を連結する。

【0156】

第2基板SUB2は第2ベース基板BS2と、第2基板SUB2上に提供されたカラーフィルターCFを含む。カラーフィルターCFは液晶層LCを通過する光に色を提供する。

10

【0157】

電子素子はスイッチング素子SWD、第1電極EL1、及び第2電極EL2を含む。ここで、電子素子の中でスイッチング素子SWDと第1電極EL1は第1ベース基板BS1上に提供され、第2電極EL2は第2ベース基板BS2上に提供される。

【0158】

ゲートラインGL及び共通ラインCLは非表示領域NDP上に提供され、詳細にはブラックマトリクスBM上に提供される。各ゲートラインGLと各共通ラインCLは各々第1方向に延長されて提供され、互に離隔される。ゲートラインGL、共通ラインCLの上には第1絶縁膜INS1が提供される。データラインDLは第1絶縁膜INS1上の非表示領域NDPに提供される。データラインDLは第1方向と交差する第2方向に延長される。データラインDLは第1絶縁膜INS1を介してゲートラインGL及び共通ラインCLと絶縁される。

20

【0159】

スイッチング素子SWDはゲートラインGLの中で対応するゲートラインGLと、データラインDLの中で対応するデータラインDLに連結される。スイッチング素子SWDはゲート電極GE、半導体層SM、ソース電極SE、及びドレーン電極DEを含む。

【0160】

ゲート電極GEは対応するゲートラインGLから分岐して提供される。半導体層SMは第1絶縁膜INS1上に薄膜の形態で提供される。半導体層SMはゲート電極GEの上方に提供され、平面上から見る時、ゲート電極GEと重畳して形成される。ソース電極SEはデータラインDLから分岐して提供される。

30

【0161】

スイッチング素子SWDの上にはスイッチング素子SWDをカバーする第2絶縁膜INS2が提供される。第1絶縁膜INS1と第2絶縁膜INS2とはスイッチング素子SWDのドレーン電極DEの一部を露出する第2コンタクトホールCH2を有し、第1電極EL1は第2コンタクトホールCH2を通じてドレーン電極DEに連結される。

【0162】

第2電極EL2は第2基板SUB2のカラーフィルターCF上に提供される。第2電極EL2は上述した他の実施形態と異なり、液晶層LCを介して第1電極EL1と対向する。

40

第1基板SUB1と第2基板SUB2との間には液晶分子を含む液晶層LCが提供される。

【0163】

第1電極EL1及び/又は第2電極EL2は図示したように単一板状に形成されるが、液晶層LCを制御するための複数のドメインを形成するドメイン分離手段(domain divider)が第1電極EL1及び/又は第2電極EL2に提供され得る。例えば、第1電極EL1及び/又は第2電極EL2は複数のスリット及び/又は突起を包含する。また、第1電極EL1は第1電極EL1が複数の分岐を有するようにする複数の微細スリットを包含できる。

50

## 【 0 1 6 4 】

本発明の第 6 実施形態によれば、第 1 基板と第 2 基板に各々電極が形成されたモード、例えば、ツイストされたネマティックモードや垂直配向モード等の表示装置でも潜在的なディスプレイ攪乱を防止すると同時に外部光が信号配線によって反射される現象を防止することによって表示品質が向上する。

## 【 0 1 6 5 】

以上では本発明の望ましい実施形態を参照して説明したが、当該技術分野の熟練した当業者又は当該技術分野における通常の知識を有する者であれば、後述する特許請求の範囲に記載された本発明のマッピング及び技術領域から逸脱しない範囲内で本発明を多様に修正及び変形できることが理解できるであろう。

10

## 【 0 1 6 6 】

従って、本発明の技術的範囲は明細書の詳細な説明に記載された内容に限定されず、特許請求の範囲によって定められなければならない。

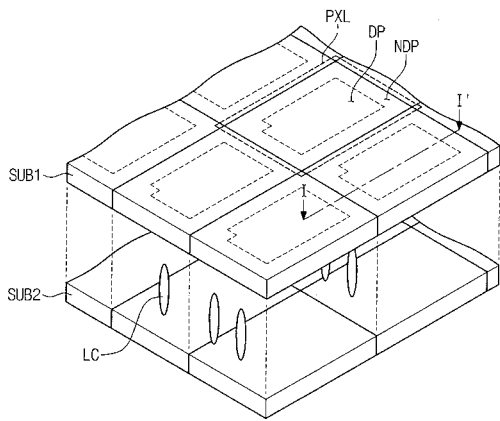
## 【 符号の説明 】

## 【 0 1 6 7 】

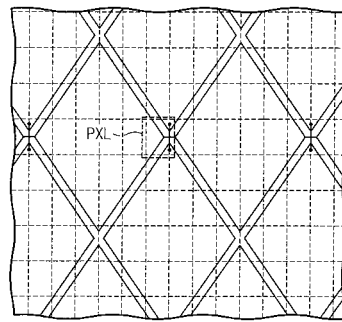
B L 1	第 1 ブロック	
B L 2	第 2 ブロック	
B R 1	第 1 ブリッジ	
B R 2	第 2 ブリッジ	
C F	カラーフィルター	20
C H 1	第 1 コンタクトホール	
C H 2	第 2 コンタクトホール	
C H 3	第 3 コンタクトホール	
C L	共通ライン	
D E	ドレーン電極	
D L	データライン	
D P	表示領域	
E D	電子素子	
E L 1	第 1 電極	
E L 1 a	幹部	30
E L 1 b	枝部	
E L 2	第 2 電極	
E L 2 a	幹部	
E L 2 b	枝部	
G E	ゲート電極	
G L	ゲートライン	
I N S 1	第 1 絶縁膜	
I N S 2	第 2 絶縁膜	
I N S 3	第 3 絶縁膜	
I N S 4	第 4 絶縁膜	40
L C	液晶層	
L N 1	第 1 ライン	
L N 2	第 2 ライン	
N D P	非表示領域	
P X L	画素	
S E	ソース電極	
S L	信号配線	
S L T	スリット	
S M	半導体層	
S U B 1	第 1 基板	50

- SUB2 第2基板
- SWD スイッチング素子
- TB タッチブロック
- TC 連結ブリッジ
- TSL タッチ感知ライン
- TSP 信号感知部

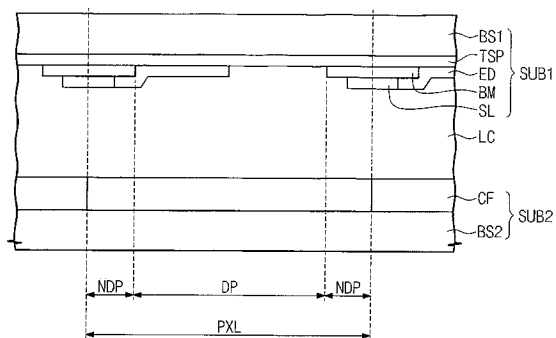
【図1】



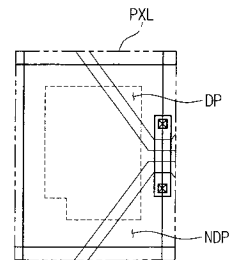
【図3】



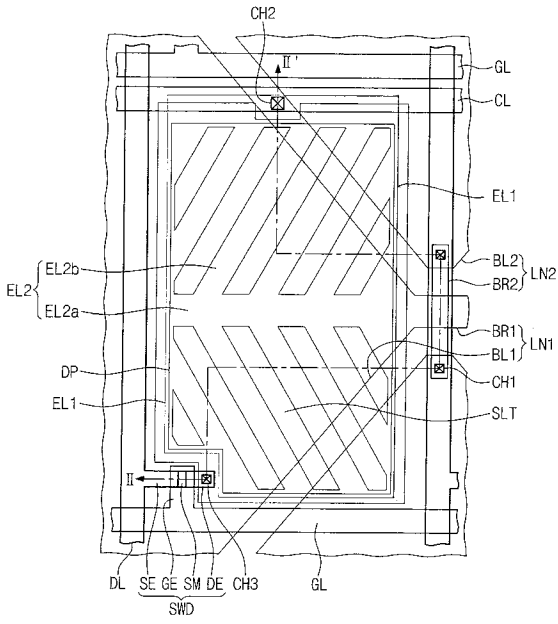
【図2】



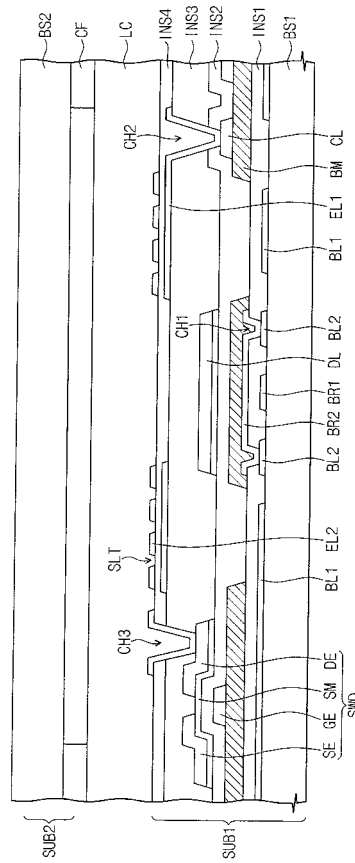
【図4】



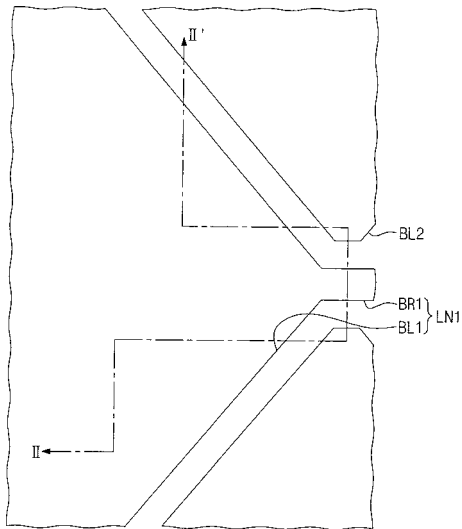
【 図 5 】



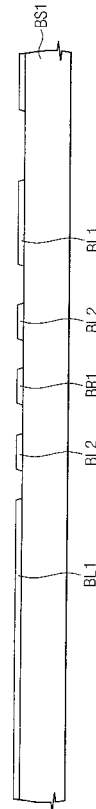
【 図 6 】



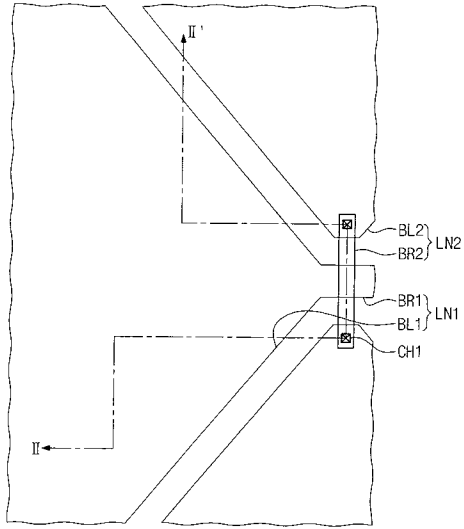
【 図 7 】



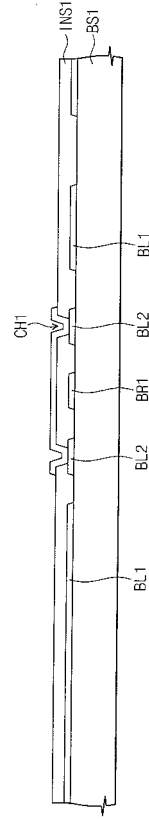
【 図 8 】



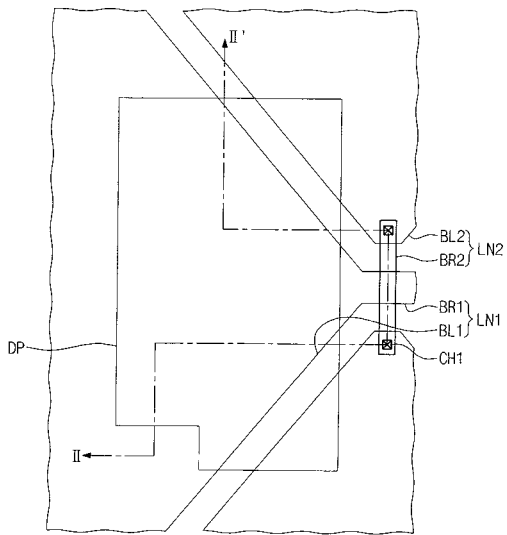
【 図 9 】



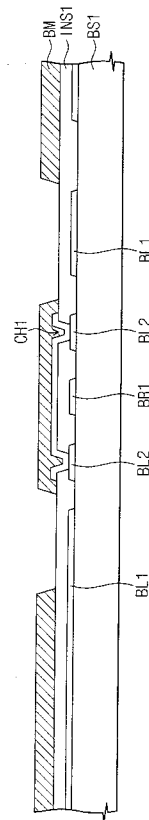
【 図 10 】



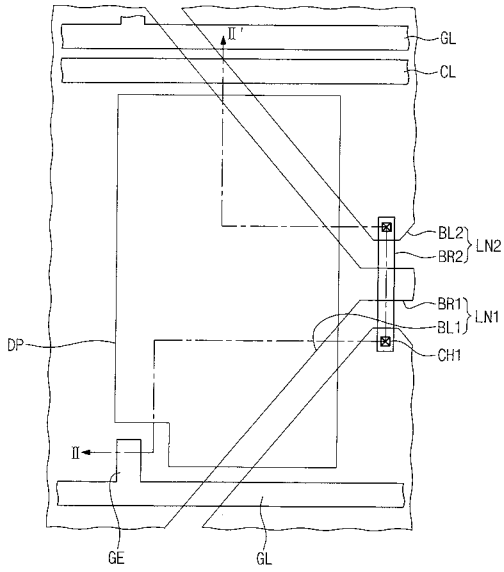
【 図 11 】



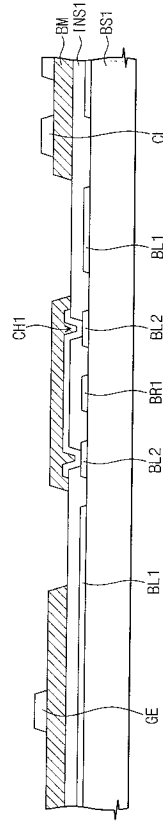
【 図 12 】



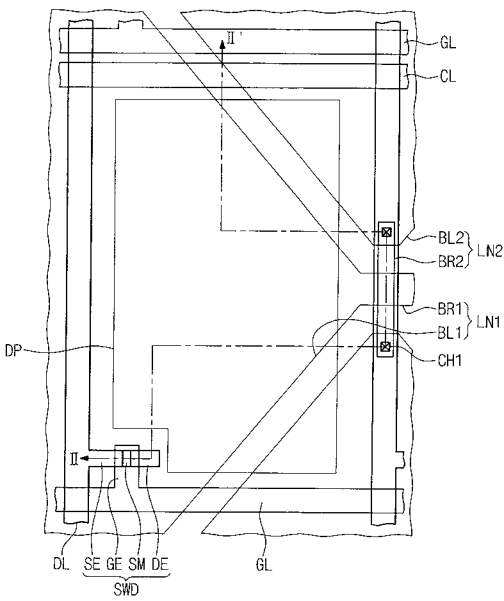
【 図 1 3 】



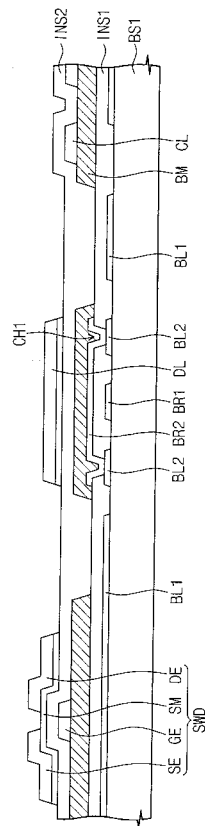
【 図 1 4 】



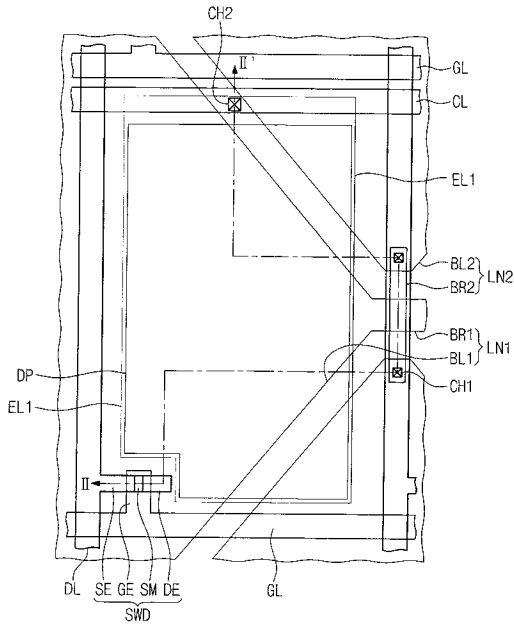
【 図 1 5 】



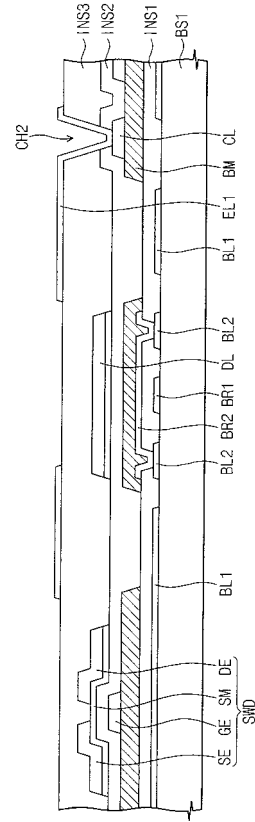
【 図 1 6 】



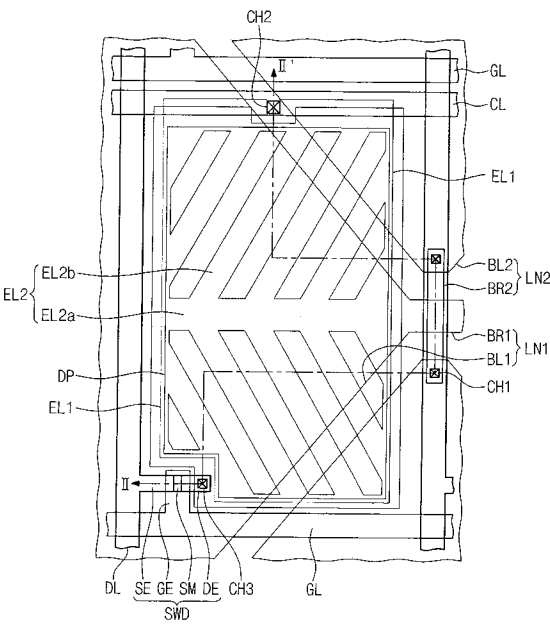
【 図 1 7 】



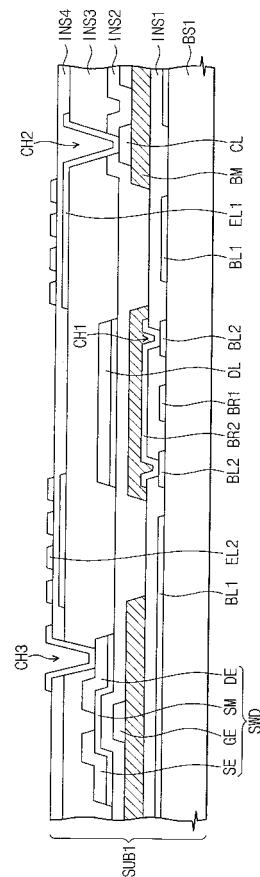
【 図 1 8 】



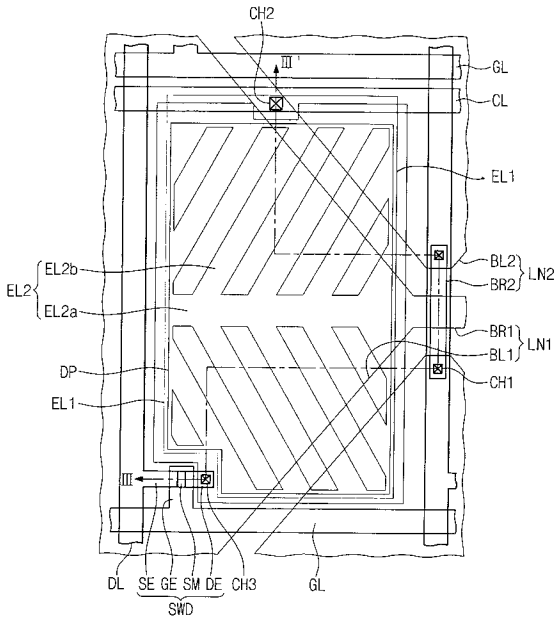
【 図 1 9 】



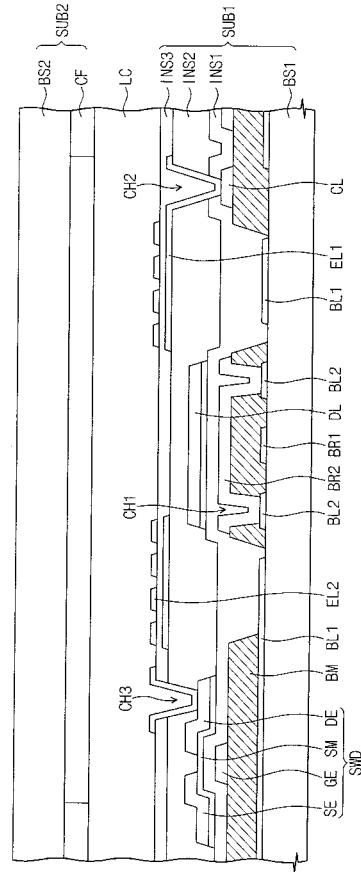
【 図 2 0 】



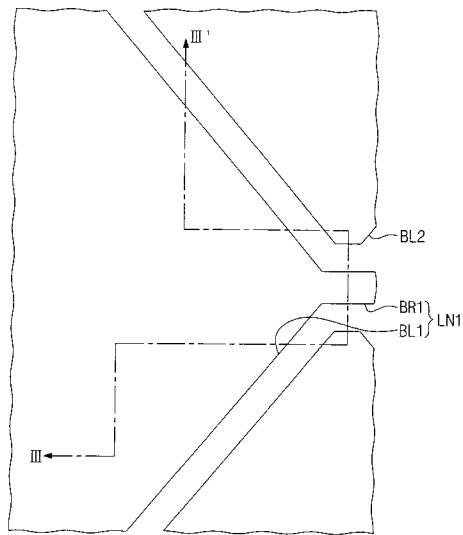
【 図 2 1 】



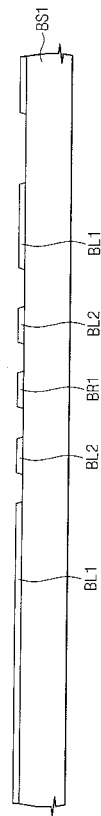
【 図 2 2 】



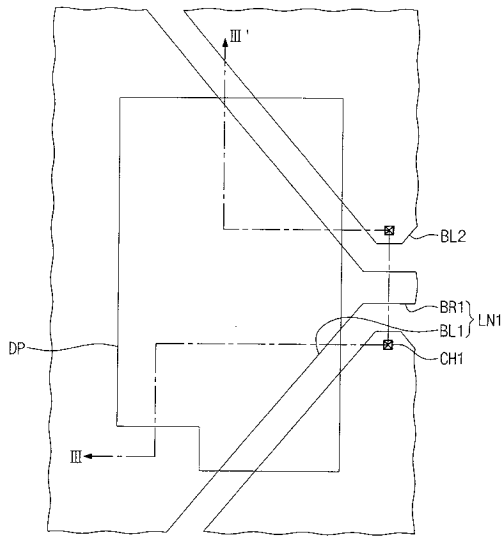
【 図 2 3 】



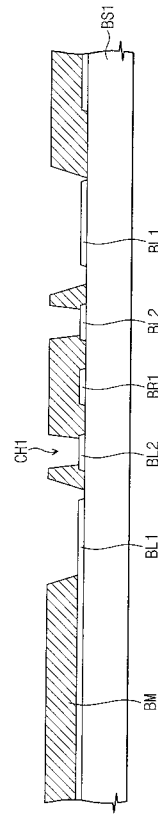
【 図 2 4 】



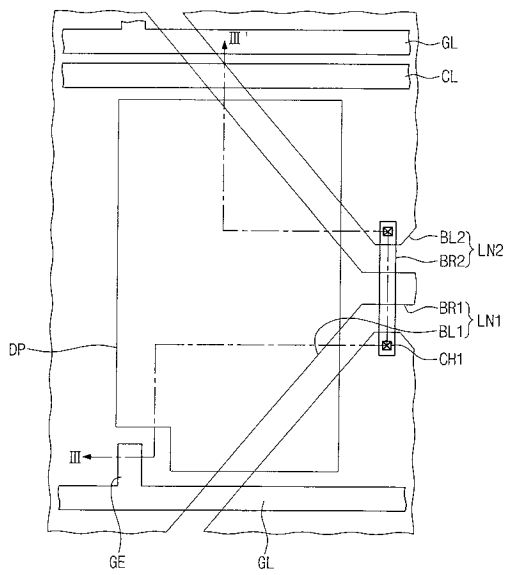
【図 25】



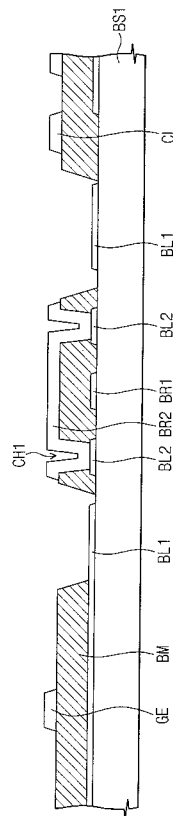
【図 26】



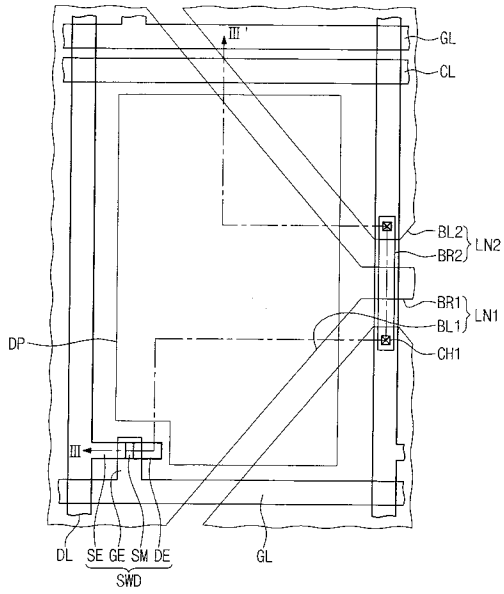
【図 27】



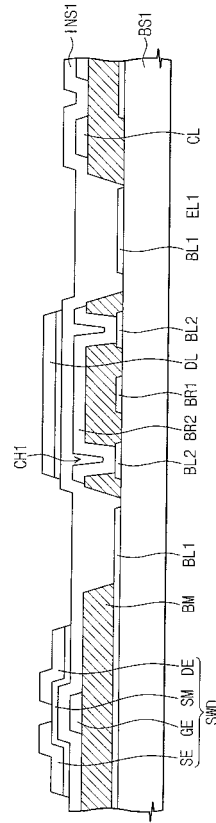
【図 28】



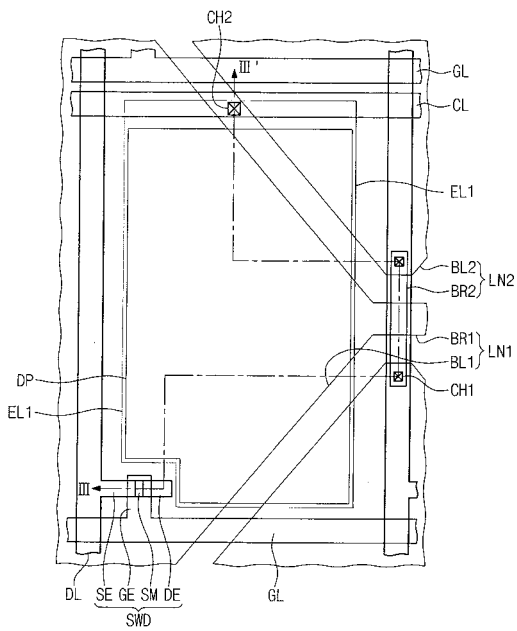
【図 29】



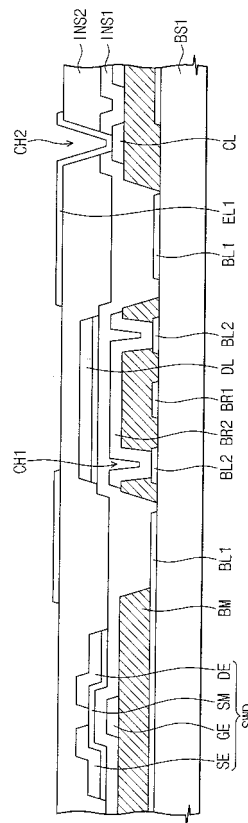
【図 30】



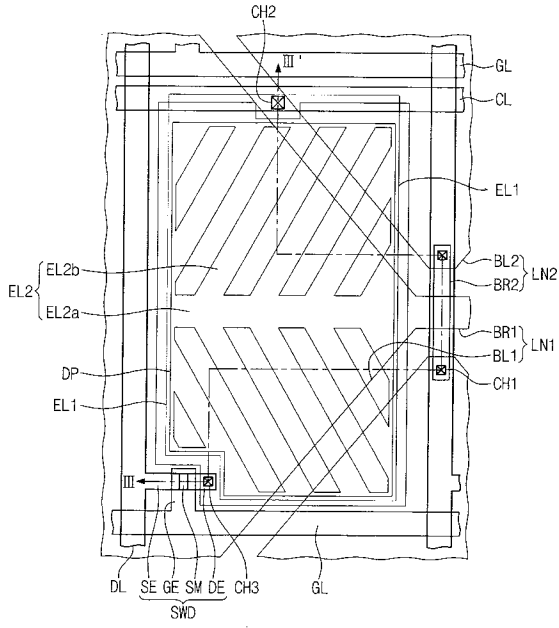
【図 31】



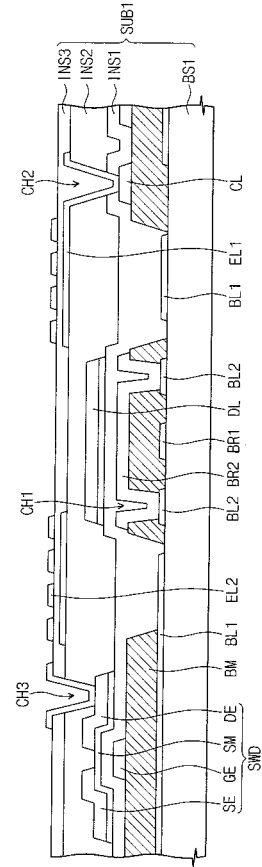
【図 32】



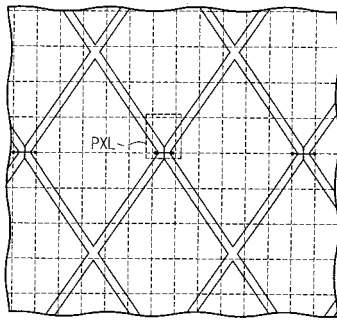
【 図 3 3 】



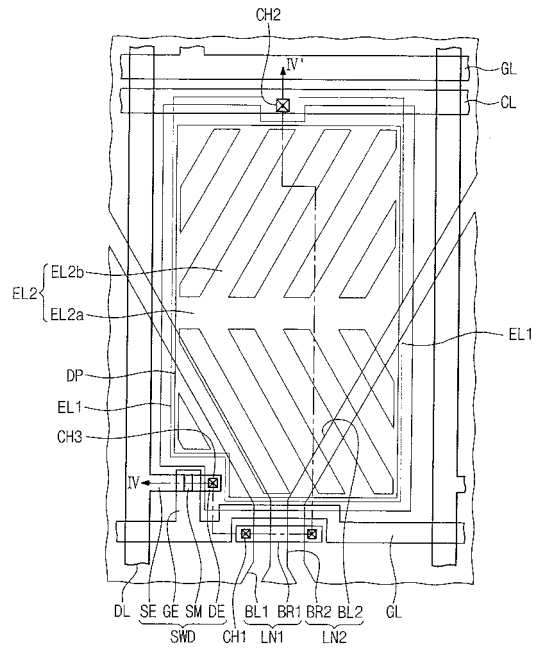
【 図 3 4 】



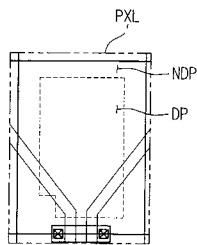
【 図 3 5 】



【 図 3 7 】

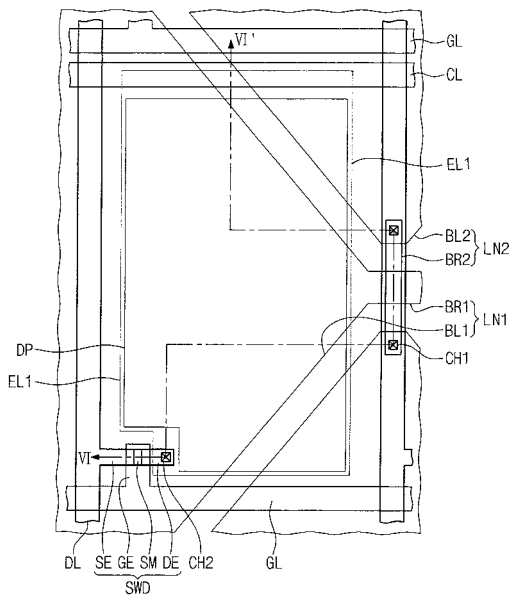


【 図 3 6 】

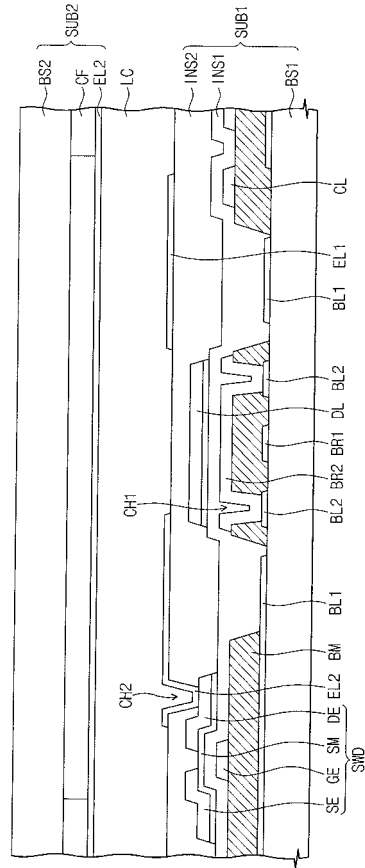




【 図 4 2 】



【 図 4 3 】



## フロントページの続き

- (72)発明者 チョ 永 俊  
大韓民国 京畿道 水原市 霊通区 霊通洞 1039-3番地 202号
- (72)発明者 黄 聖 模  
大韓民国 京畿道 城南市 盆唐区 九美洞 ムジゲマウル 大林アパート 107棟1801号
- (72)発明者 南 昇 浩  
大韓民国 京畿道 城南市 盆唐区 藪内洞 パンテオン 2413号
- (72)発明者 盧 水 貴  
大韓民国 京畿道 水原市 霊通区 霊通2洞 豊林アイ-ウォン アパート105棟1404号
- (72)発明者 元 盛 煥  
大韓民国 ソウル特別市 蘆原区 月溪二洞 月溪住公2團地 202棟416号
- (72)発明者 李 ヒョン ジュ  
大韓民国 ソウル特別市 銅雀区 舎堂5洞 ジェイル アパート 2棟908号
- (72)発明者 洪 元 基  
大韓民国 京畿道 水原市 霊通区 霊通洞 ファンゴル住公アパート 110棟705号
- Fターム(参考) 2H092 GA14 GA62 JA26 JB05 JB52 NA01 NA27 PA09 QA06  
2H189 AA14 HA11 HA12 HA13 JA14 LA03 LA05 LA10 LA15 LA28  
LA31  
5B068 AA04 AA22 AA32 AA33 BB04 BB08 BB18 BC08 BC13  
5B087 AA02 AB04 CC02 CC13 CC16 CC33 CC36 CC39

专利名称(译)	显示装置及其制造方法		
公开(公告)号	<a href="#">JP2013222202A</a>	公开(公告)日	2013-10-28
申请号	JP2013079367	申请日	2013-04-05
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	金仁哲 チヨ永俊 黄聖模 南昇浩 盧水貴 元盛煥 李ヒョンジュ 洪元基		
发明人	金 仁 哲 チヨ 永 俊 黄 聖 模 南 昇 浩 盧 水 貴 元 盛 煥 李 ヒョン ジュ 洪 元 基		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1333 G06F3/041		
CPC分类号	G06F3/0412 G06F3/0443 G06F3/0446 G06F2203/04103 G02F1/136209 G06F3/044 G06F2203/04111 G06F3/041 H01L27/124 H01L27/1262		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1333 G06F3/041.350.C G06F3/041.330.A G06F3/041 G06F3/041.412 G06F3/041.422 G06F3/041.660 G06F3/044.120		
F-TERM分类号	2H092/GA14 2H092/GA62 2H092/JA26 2H092/JB05 2H092/JB52 2H092/NA01 2H092/NA27 2H092/PA09 2H092/QA06 2H189/AA14 2H189/HA11 2H189/HA12 2H189/HA13 2H189/JA14 2H189/LA03 2H189/LA05 2H189/LA10 2H189/LA15 2H189/LA28 2H189/LA31 5B068/AA04 5B068/AA22 5B068/AA32 5B068/AA33 5B068/BB04 5B068/BB08 5B068/BB18 5B068/BC08 5B068/BC13 5B087/AA02 5B087/AB04 5B087/CC02 5B087/CC13 5B087/CC16 5B087/CC33 5B087/CC36 5B087/CC39 2H192/AA24 2H192/BB13 2H192/BB53 2H192/BB73 2H192/BC31 2H192/CB05 2H192/DA32 2H192/DA52 2H192/EA15 2H192/EA43 2H192/GB33 2H192/JA32		
优先权	1020120038081 2012-04-12 KR		
其他公开文献	JP2013222202A5		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

一种显示装置，包括：第一基础基板，设置在第一基础基板上的触摸感应部件，设置在第一基础基板上的电子器件，设置在第一基础基板上的黑矩阵，设置在黑矩阵上的信号线以应用电子器件的驱动信号，面对第一基础基板的第二基础基板，以及设置在第一基础基板和第二基础基板之间的液晶层。

