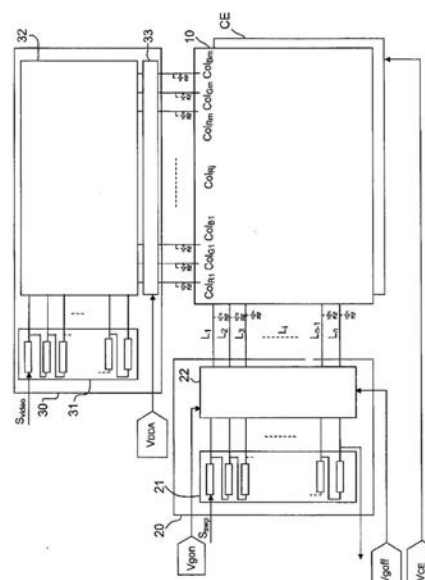




【特許請求の範囲】

【請求項 1】

L C Dスクリーンにおける画像の表示欠陥の統合検出方法であって、
L C Dスクリーンが、選択ライン（ L_i ）を行としデータライン（ $C o l_{r_j}$ ）を列とするマトリクス式の行列に配置された画素電極と、共通の対向電極（ $C E$ ）と、ビデオ信号によって操作される画像表示手段（ 20 、 30 、 $C E$ ）と、を含み、制御電圧レベルを前記データラインおよび前記選択ラインを介して前記画素電極に印加しかつ前記対向電極に印加することによってL C Dスクリーンに画像を表示する、方法において、
ビデオ画像の新たな表示期間毎に検証手段（ $40A$ ）を稼働させることによって、
前記選択ラインの制御回路（ 22 ）の電源バス（ $V g o n$ ）における電流消費を測定し
対応するデジタル測定信号（ $S m$ ）を出力する電流消費測定回路（ 41 ）によって、前記
L C Dスクリーンの前記選択ラインにおける容量性の充電または放電中の電流流入を表す
信号を測定するステップと、
前記表示期間中における前記電流流入の周期性を調べるために、前記デジタル測定信号
（ $S m$ ）を、前記選択ラインの走査信号と同期する予測パルス信号（ $S c$ ）と比較するス
テップと、
検出信号（ $S d$ ）を出力するステップと、
を行うことを特徴とする方法。

10

【請求項 2】

前記検証手段（ $40A$ ）は前記電流消費測定回路（ 41 ）を使用し、
当該電流消費測定回路（ 41 ）は、
前記電源バスに直列に配置された測定抵抗（ $R m A$ ）と、
前記測定抵抗における電流を測定しかつ対応するデジタル測定信号（ $S m$ ）を出力する
回路と、
前記デジタル測定信号を前記予測パルス信号（ $S c$ ）と比較して、前記検出信号（ $S d$
）を出力する比較回路（ 42 ）と、
を含む請求項 1 に記載の方法。

20

【請求項 3】

前記検証手段（ $40A$ ）は、前記電源バス上に配置され、また当該電源バスに電圧を供給する各電源と前記選択ラインを動作させる前記制御回路（ 20 ）に設けられた電圧昇圧回路（ 22 ）との間に配置される請求項 1 または請求項 2 に記載の方法。

30

【請求項 4】

前記電源バスによって提供される電力の供給が周期的に遮断されるL C Dスクリーンのための請求項 1 ～ 3 のいずれか一項に記載の方法において、
前記遮断中に前記検証手段（ $40A$ ）を稼働させないようにした方法。

【請求項 5】

選択ライン（ L_i ）を行としデータライン（ $C o l_{r_j}$ ）を列とするマトリクス式の行列に配置された画素電極と、共通の対向電極（ $C E$ ）と、ビデオ信号によって操作される画像表示手段（ 20 、 30 、 $C E$ ）とを含み、
制御電圧レベルを前記データラインおよび前記選択ラインを介して前記画素電極に印加しかつ前記対向電極に印加し、
さらに、画像の表示欠陥を検出するための集積回路を含み、
前記選択ラインの制御回路の電源バス（ $V g o n$ ）における電流消費を検証する検証手段（ $40A$ ）を含み、
ビデオ画像の新たな表示期間毎に、表示欠陥を検出するための前記集積回路が検出信号（ $S d$ ）を出力する、L C Dスクリーンにおいて、
前記検証手段（ $40A$ ）は、
前記電源バス（ $V g o n$ ）上に配置され、L C Dスクリーンの前記選択ラインにおける容量性の充電または放電中の電流流入を表すデジタル信号（ $S m$ ）を出力する電流消費測定回路（ 41 ）と、

40

50

前記表示期間中における前記電流流入の周期性を調べるために、前記デジタル信号 (S m) を、前記選択ラインの走査信号と同期する予測パルス信号 (S c) と比較し、検出信号 (S d) を出力する比較回路 (4 2) と、
を含む L C D スクリーン。

【請求項 6】

前記検証手段 (4 0 A) は前記電流消費測定回路 (4 1) を使用し、
当該電流消費測定回路 (4 1) は、
前記電源バスに直列に配置された測定抵抗 (R m A) と、
前記測定抵抗における電流を測定しかつ対応するデジタル測定信号 (S m) を出力する回路と、
前記デジタル測定信号を前記予測パルス信号 (S c) と比較して、前記検出信号 (S d) を出力する比較回路 (4 2) と、
を含む請求項 5 に記載の L C D スクリーン。

10

【請求項 7】

前記検証手段 (4 0 A) は、前記電源バス (V g o n) 上に配置され、また当該電源バス (V g o n) に電圧を供給する各電源と前記選択ラインの前記制御回路 (2 0) に設けられた電圧昇圧回路 (2 2) との間に配置される請求項 5 または請求項 6 に記載の L C D スクリーン。

【発明の詳細な説明】

【技術分野】

20

【 0 0 0 1 】

本発明は、液晶スクリーンの画像欠陥の検出方法に関する。詳細には本発明は、乗り物の計器板に使用される、具体的には航空機用の液晶スクリーンに適用される。

【背景技術】

【 0 0 0 2 】

液晶カラースクリーンは、航空機およびヘリコプターのコックピットの視認システムに広く使用されている。液晶カラースクリーンは、必須のマシンインターフェースを構成し、操縦士に、精巧な記号画像によって、操縦士が様々な任務を遂行するために必要な情報を提供する。それゆえ、この表示された情報は極めて信頼性の高いものである必要がある。

30

【 0 0 0 3 】

現在のところ、これらのスクリーンは、ビデオ表示部における欠陥に対応して、表示欠陥、特にフリーズ画像と呼ばれる欠陥をもたらすことがある。これは一般的に、スクリーンへのビデオ表示を管理する行または列制御集積回路 (ドライバ) のシフトレジスタにおける動作欠陥によるものであるか、または L C D スクリーンの入力側において垂直走査同期信号が欠如していることによる。

【 0 0 0 4 】

シフトレジスタの構造はよく知られている。 n ビットのシフトレジスタを考えると : これは、カスケードに n ステージを含む半導体素子であり、各ステージの出力側は、次のステージの入力側を形成する。各ステージは複数の半導体トランジスタを含む。これらのトランジスタは、確実に多数の切り替えをする必要がある。これらのトランジスタの一部は持続的にゲート応力を受け、このため、トランジスタの閾値電圧にドリフトを引き起こし、それゆえトランジスタに機能不全を引き起こすことがある : トランジスタはもはや切り替えを行わなくなる。トランジスタがもはや切り替えを行わない切り替えステージでは、もはやデータ伝送が行われない ; それゆえ、このステージによっておよびこれに続くステージによって出力されるデータは、もはや変更されない。これらは行選択制御回路のシフトレジスタであるため、これらのステージの出力によって制御されるラインは、常に同じ非選択状態にある : マトリクス選択ラインの走査はもはや行われない。そのようなライン走査の中断が発生すると仮定する。オフ状態における液晶およびトランジスタの非常に高い固有抵抗を考慮すると、 L C D スクリーンの画素は情報記憶性能が優れている。そ

40

50

れゆえ、この中断後も、同じ画像が数秒間表示されたままにできる。

【0005】

別の表示欠陥は、画像伝送部におけるビデオ情報の損失であり、例えばカラービデオ信号経路の不良に関する。例えば、赤い色を使用して警告信号を表示する。赤色ビデオ信号経路の不良を、動作中の画像上では操縦士が迅速に検知できないであろうことが考えられる。この場合、操縦士の反応は遅くなりすぎるであろう。それゆえ、この欠陥を識別できる必要がある。

【0006】

操縦士は、操縦士に有用な情報に関連したある種の記号画像があまり迅速に変化しないときにはなおさら、表示欠陥に気づかないであろう。それゆえ、操縦士は表示された画像を、それが間違っているまたはもはや正しくなくても、引き続き信用する可能性がある。民間航空電子工学(civil aviationics)の安全勧告では、この種の事象を禁止している。それゆえ、表示欠陥を検出するシステムを提供することが必要である。

【0007】

従来技術によれば、選択ラインアドレス指定回路の場合には、この欠陥の検出は、シフトレジスタの最終ステージの出力信号中に、この出力の行走査信号を確実に同期させることによって、通常行われる。

【0008】

この方式には様々な欠点がある。最終ステージの出力側において信号を物理的に測定可能にすることにより、この測定に専用の追加的な導体線を設ける必要がある。さらに、測定された情報は、シフトレジスタの最終ラインの情報である。しかし、欠陥はもっと先の部分、電圧昇圧回路のレベルに存在する可能性もある。この電圧昇圧回路は、通常シフトレジスタの出力側とマトリクス行との間に設けて、シフトレジスタにおけるデジタル電圧レベルから、画像ドットの制御に必要なアナログ電圧レベルにするものである。

【0009】

列のビデオデータの表示を制御する回路の場合、欠陥の検出は、列制御回路の入力側にビデオ信号が存在するかどうか検出することにより、これはかなり不十分である。特にこれは、シフトレジスタおよび/またはデジタルアナログ変換回路および/または列制御装置用の増幅回路の動作に関する情報を全く与えず、具体的には一色の表示のインテグリティ(integrity)を確実にすることができない。そこで、民間航空電子工学においては、赤色は安全性関連情報の表示に対応する。それゆえ、少なくともこの色のための表示部のインテグリティを確実にできるという明確な利益がある。

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明の目的は、ビデオ表示部全体のインテグリティを信頼性のある方法でテスト可能とする、画像欠陥の検出のより有効な方法を提供することにある。

【課題を解決するための手段】

【0011】

本発明は、LCDスクリーンにおける画像の表示欠陥の統合検出方法であって、LCDスクリーンが、選択ラインを行としデータラインを列とするマトリクス式の行列に配置された画素電極と、共通の対向電極と、ビデオ信号によって操作される画像表示手段と、を含み、制御電圧レベルを前記データラインおよび前記選択ラインを介して前記画素電極に印加しかつ前記対向電極に印加することによってLCDスクリーンに画像を表示する、方法において、

ビデオ画像の新たな表示期間毎に検証手段を稼働させることによって、前記選択ラインの制御回路の電源バスにおける電流消費を測定し対応するデジタル測定信号を出力する電流消費測定回路によって、前記LCDスクリーンの前記選択ラインにおける容量性の充電または放電中の電流流入を表す信号を測定するステップと、

10

20

30

40

50

前記表示期間中における前記電流流入の周期性を調べるために、前記デジタル測定信号を、前記選択ラインの走査信号と同期する予測パルス信号と比較するステップと、
検出信号を出力するステップと、
を行うことを特徴とする方法に関する。

【 0 0 1 2 】

本方法は、前記検証手段が前記電流消費測定回路を使用し、
当該電流消費測定回路は、
前記電源バスに直列に配置された測定抵抗と、
前記測定抵抗における電流を測定しかつ対応するデジタル測定信号を出力する回路と、
前記デジタル測定信号を前記予測パルス信号と比較して、前記検出信号を出力する比較回路と、
を含む。

10

【 0 0 1 3 】

本発明はまた、対応する統合検出手段を含む L C D スクリーンにも関する。

【 0 0 1 4 】

本発明の他の利点および特徴を、以下、非限定的な例として与える本発明の実施形態の図面を参照して詳細に説明する。

【図面の簡単な説明】

【 0 0 1 5 】

【図 1】 L C D スクリーンにおける行および列制御回路を示す。

20

【図 2 a】本発明による画像欠陥の検出方法に使用される測定部のブロック図を示す。

【図 2 b】測定部が統合されて、行走査機能および色表示機能のインテグリティをテストする L C D スクリーンのアクティブマトリクスを図を示す。

【図 3】 L C D スクリーンのビデオ画像表示シーケンスの詳細を示す。

【図 4】ビデオ画像表示期間における選択ラインの信号の、およびこの期間において本発明による測定部によって測定された電源バスにおける電流のタイムチャートを示す。

【図 5】対応する検出および警報発生信号の例示的なタイムチャートを示す。

【図 6】色をテストするために期間の列に適用された信号の例を示す。

【図 7】対応する検出および警報発生信号のタイムチャートを示す。

【図 8】本発明による方法において使用された測定部の取り得る電子的な実施形態の詳細な図を示す。

30

【発明を実施するための形態】

【 0 0 1 6 】

図 1 に、 L C D スクリーンの構成を示す。この構成はよく知られている。これは、それぞれがスイッチング素子および電気光学セルからなる画素または画像ドットのマトリクスアレイを含み、電気光学セルの画素電極と呼ばれる一方の電極はスイッチング素子に接続され、かつ対向電極 $C E$ と呼ばれる他方の電極は全画素に共通の電極である。画素電極およびそれらのスイッチング素子を含むマトリクス 10 は基板プレートに実装される。対向電極 $C E$ は、色フィルタも支持するスクリーンの対向プレートに実装される。そのようなスクリーンでの画像の表示は表示手段によって行われ、画素の電極へ適切な制御レベルを与えることができるようにする。

40

【 0 0 1 7 】

この電極は共通の画素電極、すなわち対向電極 $C E$ であるため、各直流電圧供給バスを通してスクリーンのアドレス指定モードに適切な制御電圧 $V_{C E}$ を受け取る。

【 0 0 1 8 】

それら電極は画素電極であるため、それらのアドレス指定は、選択ライン L_i (i は整数であり、 $i \in [1, \dots, n]$) を経ておよびデータ列またはデータライン $C o l_{R j}$ 、 $C o l_{G j}$ 、 $C o l_{B j}$ を経て実行される。選択ラインはそれぞれ、このラインに配置されたスイッチング素子のオンまたはオフ状態を制御する。データ列はそれぞれ、列に配置された、選択された画素の電極に、表示されるべき濃淡レベルに対応する電圧を伝送す

50

る。この例では、赤 R、緑 G および青 B の三色の色フィルタのマトリクス（対向プレートに実装）を持ったカラースクリーンが選択されている。それゆえ、選択された色配列に対応する列の配置がある。この例では、列上でかつ行から行へ R G B パターンが繰り返される縞タイプの単純な配列が選択されている。

【0019】

これらの画素電極のためのアドレス指定回路は、技術文献では「行ドライバ」と呼ばれている選択ライン制御回路 20 と、技術文献では「列ドライバ」と呼ばれているデータ制御回路 30 とを含む。これらの制御回路を、アクティブマトリクスに組み込まれた集積回路とすることも（すなわち制御回路をアクティブマトリクスと同じ基板プレートに実装する）、または外部回路とすることもできる。後者の場合は、制御回路は、適切な接続モードによって、例えば熱接着、COG（「チップオンガラス」）トランスファと呼ばれるガラスへ集積回路を移すこと、または任意の他の接続モードによって、アクティブマトリクスにつながれている。

10

【0020】

選択ライン（行ドライバ）用の制御回路 20 は主に、垂直走査周波数でマトリクスの各グリッド行を連続的にアドレス指定するためのシフトレジスタ 21（実際には、マトリクスの行の数 n に応じていくつかの回路から形成され得る）を含む：走査信号 S_{swp} はレジスタの第 1 のステージへの入力として与えられ、かつ行ドライバの制御クロックによって定められた走査周波数（行の周波数）で、それに続くステージに順次に転送される。回路 20 は、レジスタとラインとの間に接続された電圧昇圧回路 22 も含む。電圧昇圧回路の機能は、シフトレジスタの出力端子における低電圧レベル（一般にロジック 3 ボルト）を、画素スイッチング素子（トランジスタ）の技術に適切な電圧レベル V_{gon} および V_{goff} のアナログ信号に変換することである。具体的には電圧 V_{gon} は、選択された行 L_i のトランジスタをオン状態（閉成）に切り替えることであり、それにより、列に印加されるビデオ電圧を、対応する画素に印加して、ゲートが電圧 V_{goff} にされる他の行 L_k （ $k \neq i$ ）の全トランジスタを、オフ状態（開放）に保たせることが可能となる。

20

【0021】

データ制御回路 31 は入力として、表示されるべきビデオ信号 S_{vid} を受信して、各画像に表示される濃淡レベルに対応するマトリクスの列に電圧を印加するようにする。データ制御回路 31 は主にシフトレジスタ（実際には、マトリクスの列の数 m に応じていくつかの回路または構成部品から形成できる）を含み、シフトレジスタは、サンプルホールド回路を駆動する。サンプルホールド回路により、列上で表示されるべきビデオ信号の回路 30 に含まれる回路 32 に蓄積できるようになる。記憶された各データはマトリクスの列に、適用されるべき濃淡レベルを示す。記憶データは、行選択速度で、デジタル/アナログ変換器を含む回路 33 に伝達される。一般に、濃淡レベルは 6 ビットまたは 8 ビットに符号化される。それゆえ回路 33 は、デジタル/アナログ変換器と、符号化表に関連付けられた電流増幅器とを含み、符号化表は、選択ライン選択速度で、対応するレベルのアナログ電圧を列に提供しかつ印加する：各新しく選択された行の場合、それ以前にサンプリングされたデータレジスタの内容が変換器に入力として印加され、変換器はそれぞれ出力として、対応するアナログ電圧レベルを生じる。これらの変換器の出力端子は、行の選択中に列を迅速に充電するように機能する電流増幅器に接続される。デジタル/アナログ変換器ならびに電流増幅器が、直流電圧供給バス V_{DDA} によって電圧（一例では 1.3 ボルト）が供給される。

30

40

【0022】

スクリーンの画素をアドレス指定するための回路は、公知の方法では、他の制御装置、特に画素に印加された電圧の極性を反転させる（行、列または点の反転）ための制御装置、またはマトリクスの色フィルタの構造（カッド、縞構造など）を考慮するための制御装置などを含む。

【0023】

本発明は特定の配置構成にも、または製品およびそれらの応用に従って変化するアドレ

50

ス指定オプションにも制限されないことに留意されたい。当業者は、図 2 a を参照して以下提示する本発明を、以下に述べる様々な技術を適用することによって所与の特定のスクリーンへ適用する方法を理解している。

【0024】

マトリクスビデオ表示部のインテグリティを検証するために、具体的には画像欠陥を検出するために、本発明による統合されたテスト法は、アクティブな関連の電源バスの電流を測定する一方、列は、画像において望ましい濃淡レベルに対応するアナログ電圧に充電されている。この電流測定により、ビデオ表示部全体のインテグリティの検証が可能となることを示す。

【0025】

実際に、マトリクスの行および列は容量性ラインであり、それらはラインまたは水平周波数で充電および/または放電される。各行の静電容量および列の等価の静電容量は高い。さらに、列は、対向電極に印加される信号 V_{CE} と強力な容量性結合をする。それゆえ、対応する電源バス：行のための V_{gon} ；列のための V_{DDA} および/または V_{CE} において、これらのラインの充電または放電に対応する正または負の電流の流入を測定することが可能である。この電流の流入は、電圧が実際に、マトリクスの行および/または列に印加される場合にのみ発生し得る：すなわち、実際に行が選択される場合および/または実際にビデオデータが列に印加される場合である。

【0026】

それゆえ、この電流測定によって、シフトレジスタ 21 または 31 が適切に動作しているかどうかだけでなく、一般的には、入力信号 S_{swp} または S_{vide} をもたらす上流の回路、およびアナログ電圧を、対応する行/または列に印加する下流の回路が適切に動作しているかについても検証可能となる：行のアドレス指定の場合は電圧昇圧回路 22 を使用する。列のアドレス指定の場合は、結合性 (connectivity) と記憶部、切り替え、デジタルアナログ変換および増幅 (回路 32 および 33) の全体を使用する。

【0027】

図 2 に、本発明による 電流測定部 40 の原理を示す。電流測定部 は主に、測定信号 S_m を生じる電流測定回路 A に関連した 抵抗 R_m を含む。抵抗 R_m は、電源バス V_{DD} および容量性ライン LC のドライバ DRV に直列に接続されている。次いでこの信号を、予測信号 S_c 、すなわち一般にライン走査信号と同期しているパルス信号と比較して (回路 42)、欠陥検出信号 S_d を生じる。次いでこの欠陥検出信号を、一般に (一般的に外部の、関係しているスクリーンを使用するアプリケーションに特有の) 警報管理装置 50 によって処理し、適切な場合には、警報信号 A_L を生じる。航空電子工学応用では、それゆえこの検出信号 S_d は一般に視認システム、具体的には警報管理部分まで可聴警報および/または警告灯などによる安全性のメッセージで届けられる。

【0028】

実際には、測定回路 40 を、行制御回路 20 および列制御回路または対向電極回路 30 の上流に、すなわち「アナログ」電源バスと、制御回路の対応する電源入力端子との間に配置する。実際にこの上流部では、一方は、マトリクスのアクティブゾーンを支持するガラスから離れておりかつかなり全体的にプリント回路上にあり、それにより、測定部の統合が容易になる。

【0029】

それゆえ、図 2 b に、本発明による 測定部 を組み込んでいる、アクティブマトリクスを備える LCD スクリーンの対応する構成を示す：

- ・第 1 の 測定部 40 A は、行制御回路 20 の電圧昇圧回路 22 に給電する電源バス V_{gon} に配置されている。第 1 の 測定部 40 A は、電源バスに直列に、バスと回路 22 の電源入力端子との間に配置された 抵抗 $R_m A$ を含む。第 1 の 測定部 40 A は、対応する検出信号 $S_d A$ を出力として提供する。
- ・第 2 の 測定部 40 B は、列制御回路 30 のデジタル/アナログ変換器の回路 33 に給電

する電源バス V_{DDA} に配置されている。第2の測定部40Bは、電源バスに直列に、バスと回路33の電源入力端子との間に配置された抵抗 R_{mB} を含む。第2の測定部40Bは、対応する検出信号 S_{dB} を出力として提供する。

【0030】

第2の測定部40Bを、図面において破線で示しかつ対向電極CEを給電する電源バス V_{CE} に配置された別の測定部40Cで置き換えるまたは補足することも可能である。第2の測定部40Cは、電源バスに直列に、バスと対向電極の電源入力端子との間に配置された抵抗 R_{mC} を含む。第2の測定部40Cは、対応する検出信号 S_{dC} を出力として提供する。実際に第2の測定部40Cでは、列が対向電極と強力な容量性結合を有することが分かっている。それゆえ、列の電流測定は、一方のバス V_{DDA} および / または他方のバス V_{CE} で行うことができる。

10

【0031】

本発明による画像欠陥の検出方法の実施には、図2bに示すように、行のための測定部と列のための測定部とを含み得る。これは、フリーズ画像問題をもたらす欠陥を検出するための最適な構成である。しかしながら、意図するアプリケーションの条件によって、行に関連するまたは列に関連する、いずれかの単一の回路で間に合わせることも可能である。

【0032】

検出方法の実施は、行または列のチャージングがテストされるかどうかによって異なる。LCDスクリーンへの画像の表示は、選択ラインが次々と1つずつ選択されかつ対応するビデオデータが列に供給される画像表示期間 VW と、行が選択されない表示オフ期間 N_{VW} とを含むフレーム期間 T においてシーケンス画像様であることが思い出される。そのようなシーケンスを一例として図3に示す。50Hzのビデオ表示は20ミリ秒のフレーム期間 T を生じ、そのうちの約16ミリ秒は、表示期間 VW において実際の画像表示に使用される。

20

【0033】

行に係わっているので、行に関連する測定部40Aを、行が実際に選択される表示期間 VW で稼働させる必要がある：この期間外では、すなわち期間 N_{VW} では、行は選択されない；従って電源バス V_{gon} への電流の流入を全く検出しないことは当然である。他方で、列に係わっているので、表示期間 VW 中、重要な電流の測定を行うことは不可能である。これは、所与の画像に表示される様々な濃淡レベルに対応する様々な電圧レベルが、表示される画像の性質に依存して充電 / 放電に関して多かれ少なかれ互いに補償し得るためである。さらに、特に画像を妨害せずに一色の表示をテストすることはできない。それゆえ、「表示オフ」期間 N_{VW} において、列に関連した測定部40Bおよび / または40Cを稼働させることを提供する。

30

【0034】

そこで、図4および図5に具体的に選択ライン制御回路のテスト法を示す。この方法は、上述の測定部40A（図2b）を組み込んで統合している。期間 VW において、図4に示すように、行が次々と1つずつ選択される：垂直走査周波数で電圧パルス V_{gon} が各行に印加される。表示オフ期間 N_{VW} では、行は全て V_{goff} にある。

40

【0035】

各電圧パルスに関して、測定部40Aは、対応する選択ラインの充電によって引き起こされた電流の流入に対応する電流を測定することができる。電源バス V_{gon} における、各パルス V_{gon} に対応するこれらの電流の流入 I を図4に示す。

【0036】

それゆえ、電流測定回路41を、各パルスが電流の流入の検出に対応するパルス測定信号 S_m を出力としてもたらすように設計する。

【0037】

この信号を、一般に走査信号 S_{swp} と同期するクロック信号に由来する行の周波数信号 S_c と比較する。この例では、この信号は表示オフ期間 N_{VW} において「フラット」で

50

ある。この比較回路を、一般にNANDゲートタイプの論理回路によって供し得る。測定信号にパルスがないとき、この比較回路は、出力として論理電圧パルスを提供する：これは検出信号S_dである。

【0038】

この信号を警報管理装置（図2aの装置50）によって処理する。この管理装置は、対応する警報信号A_Lを発生させるためのルールを実行し得る。例えば、あるルールは、警報を発生するための、（欠陥パルスS_dの）欠陥の最小数を規定し得る。測定法の一例として図5に示す例では、1つの警報を発生するためには4つの欠陥が連続することが必要であり、次いで、それは、関連のアプリケーションの安全システムによって適切な方法で処理される。警報は、もしあったとしても、測定/検出期間、すなわち期間VW中に発生されることに留意されたい。

10

【0039】

実用的な例では、例えば10オーム程度の低インピーダンスの抵抗R_{mA}で十分である。10インチのスクリーンの場合であって、しかも、選択ラインの等価容量が、0.5μsで30ボルトに等しい電圧V_{gon}まで充電する200ピコファラッド程度である場合、12mA程度の充電スパイク電流I（V_{gon}）が得られる。

【0040】

図6および図7に、具体的に列制御回路30のテスト法を示す。この方法は、上述の測定部40Bおよび/または測定部40C（図2b）を組み込んでおり、検出原理はこれら回路の双方に同一に適用する。

20

【0041】

この検出原理は、表示オフ期間N_{VW}にテスト画像S_{test}を表示することを指示することにある：このテスト画像は、行の周波数で交互に（すなわち、行が選択されていない場合を除いて行選択周波数で）マトリクスの列における同一の第1の濃淡レベルまたは同一の第2の濃淡レベルを制御するために決定され、プログラムされる。第1および第2の濃淡レベルはそれぞれ、グレイスケールの最低および最高レベルに、すなわち最大の電圧変動に対応する。フレームの期間N_{VW}中、これら列は全て行の周波数で交互に、最大電圧まで上昇しそして最低電圧になる。行の周波数での列信号のこの有意な変更によって、電源バスV_{DDA}およびV_{CE}に有意な電流の流入を生じさせ、この電流の流入が検出される。

30

【0042】

実際には、この方法の実施はこのようにフレーム全体を通して列ドライバ30を動作させて、期間VWにおいてビデオ画像S_{vide}を表示し、かつ期間N_{VW}においてテスト画像S_{test}を偽って表示する。この表示は、これらの期間N_{VW}では行が選択されていないため、「偽り」である：テスト画像は実際にはスクリーンに表示されない。

【0043】

最大/最小の交互テストシーケンスは、回路の両端において濃淡レベルの制御をテストすることを可能とするため、有益である。

【0044】

しかしながら、テストシーケンスは、行から行へ同じである予め定められた1つの濃淡レベルのみの表示を提供し得る。これは好ましくはグレイスケールの最高または最低の濃淡レベルであり、電流の流入の十分な充電または放電を引き起こすようにする。

40

【0045】

少なくとも列反転を用いるタイプのアドレス指定モードを使用するスクリーンの場合には、ビデオテスト画像は、2つの表示からの1つの列に対応する。

【0046】

カラースクリーンを考慮する場合には、特定の色の表示をテストできることが有益である。本発明によれば、テスト画像を表示するための列は、一意の色に対応するように選択され、他の一色または他の複数色に関連する列は選択されていない。一般に、図6に示すように、赤をテストしたい場合、表示されるデータは、赤の列C_{ol_{Rj}}のみに関連する

50

。他の列 Col_{Gj} 、 Col_{Bj} は、電流の流入への寄与を低減するように、これらの期間 $N V W$ 中は安定した電圧レベルのままである。例えば、テスト画像は、行の周波数において赤の列が黒レベルから白レベルへ交互に切り替えられて、電圧変動が最大となるようにし、かつ他の列は、安定した濃淡レベル、例えば白を維持するようなものである。考えられるアプリケーションに関する各色の重要性に従って選択され得るテスト周波数において、連続的なテストシーケンス、各色それぞれを連続的にテストすることが提供され得る。

【 0 0 4 7 】

図 7 に、行ドライバ (図 5) のものと同様の信号 S_m 、 S_d および AL_B による検出方法を示す。使用される比較信号 S_c もまた同様である。

10

【 0 0 4 8 】

さらに、列ドライバ 30 のテストシーケンスは、テストされるスクリーンのアドレス指定モードに依存し得る。

【 0 0 4 9 】

少なくとも列反転を用いるタイプのアドレス指定モードを使用するスクリーンにおいて、マトリクスでの色の配列が縞タイプ、一般には赤 R、緑 G、青 B パターンの一列に並んだ繰り返しパターンである場合には、2 つの連続的な赤の列の一方が正極性の電圧および他方が負極性の電圧で駆動される。この場合、電流の充電および放電の補償があることを理解されたい：バス V_{DDA} で電流の流入は検出されない。この場合、テストシーケンスは、赤色の 2 つの表示からの 1 つの列に対応するようにプログラムされたビデオテスト画像を使用する。これは、当然のことながら各色において行われる。

20

【 0 0 5 0 】

一般的に、本発明によるテスト画像の表示により、テストに選択された列の列信号が行の周波数で変調することにより、適切な状態にある他の列が任意選択的に電流の流入への寄与を低減させる状態で、電源バス V_{DDA} および V_{CE} において対応する有意な電流の流入を生じさせるようにする。

【 0 0 5 1 】

最後に、電源バス V_{DDA} がフレーム周波数で周期的に遮断されるスクリーンが公知である (図示せず)。この場合、これら遮断中に電流の測定を非稼働にして、偽の欠陥の検出を生成しないようにすることが提供される。

30

【 0 0 5 2 】

本発明のこれらの様々な代替的な実施は、実際の実施形態に特に問題をもたらさない。

【 0 0 5 3 】

実際に、測定部 40 B および / または 40 C は、少なくとも 1 つのテスト画像 S_{tes} を記憶 / 生成するための手段に関連する。各色それぞれをテストしたい場合、対応する色の列の選択と一緒に毎回同じ画像を使用できる。これらの記憶 / 生成手段は、当業者に公知のいずれかの方法において供される。

【 0 0 5 4 】

大きなスクリーンの場合、列制御回路または列ドライバは実際には複数の回路構成部品から形成され、そのそれぞれが列のグループを制御する。

40

【 0 0 5 5 】

改良形態では、列 40 B および / または 40 C のための測定部により、列ドライバの構成部品を別々にテストすることが可能となり、もしあるならば欠陥を検出する。対応するテスト法は、列ドライバのこの特定の構成部品の列の選択に対応するテスト画像を表示するための命令を含む。それゆえ、一連のテスト画像によって、列制御回路の各構成部品をテストすることが可能となり、各画像は、図 6 および図 7 に関連して上述のテスト法を使用することによってドライバの定められた構成部品のために規定されている。

【 0 0 5 6 】

図 8 に、本発明において使用することができる測定部の実用的な例を示す。抵抗 R_m を、テストされるドライバの電源 V_{DD} に直列に挿入する。差動増幅器 1、例えばアナログ

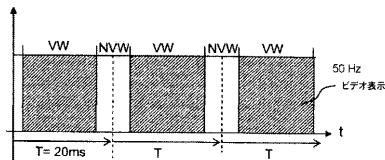
50

素子 A D 8 1 7 増幅器により、電源におけるグリッチを拒絶することが可能となる。増幅器はかなり狭い通過帯域（ウィーンネットワーク）によって選択されて増幅器の出力 $O_u t$ の S / N 比を改善する。閾値が L C D スクリーンおよびアプリケーションに応じて調整され得る比較器 2 が、アナログ信号 $O_u t$ をデジタル信号 S_m に変換する。比較器 2 の出力におけるパルスの存在および持続期間は、測定抵抗 R_m への電流の流入に依存する。

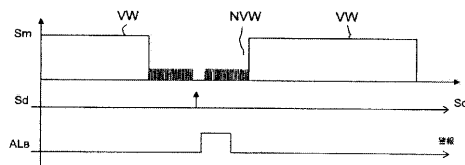
【 0 0 5 7 】

上述の画像欠陥の検出方法は、インテグリティを保証するいずれかの液晶スクリーンに簡単に組み込むことができる。

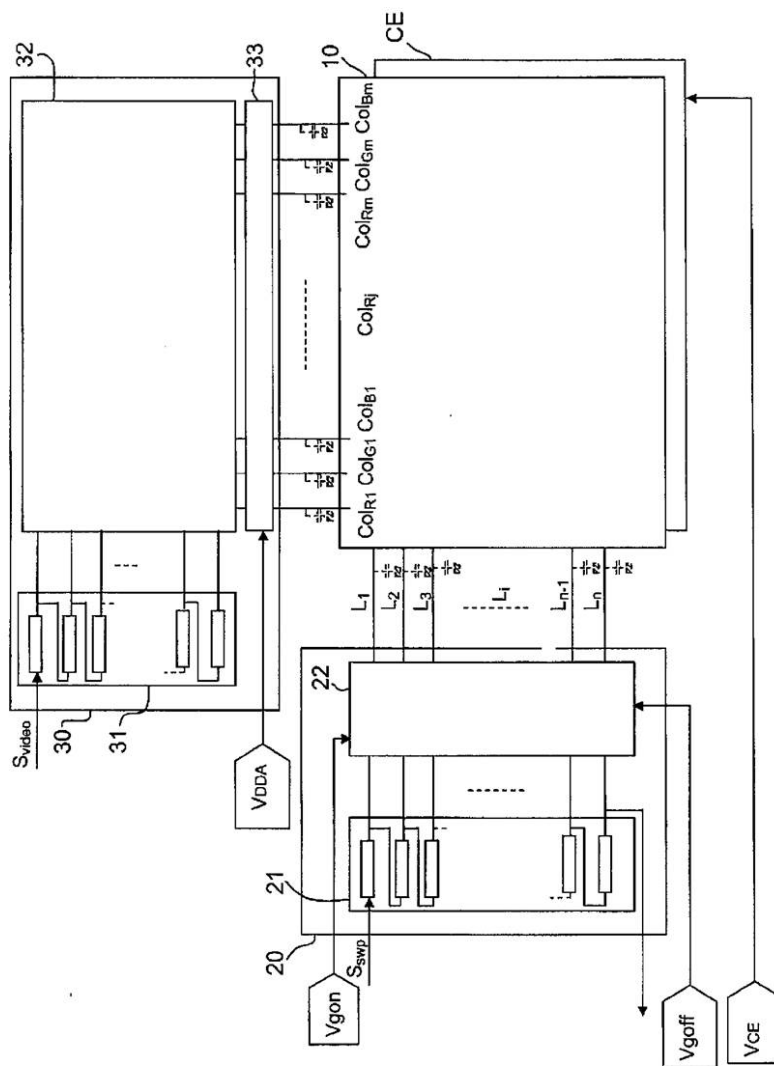
【 図 3 】



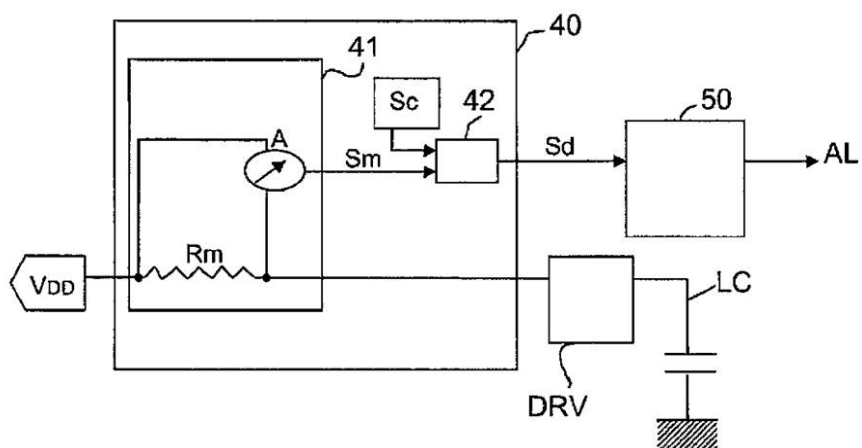
【 図 7 】



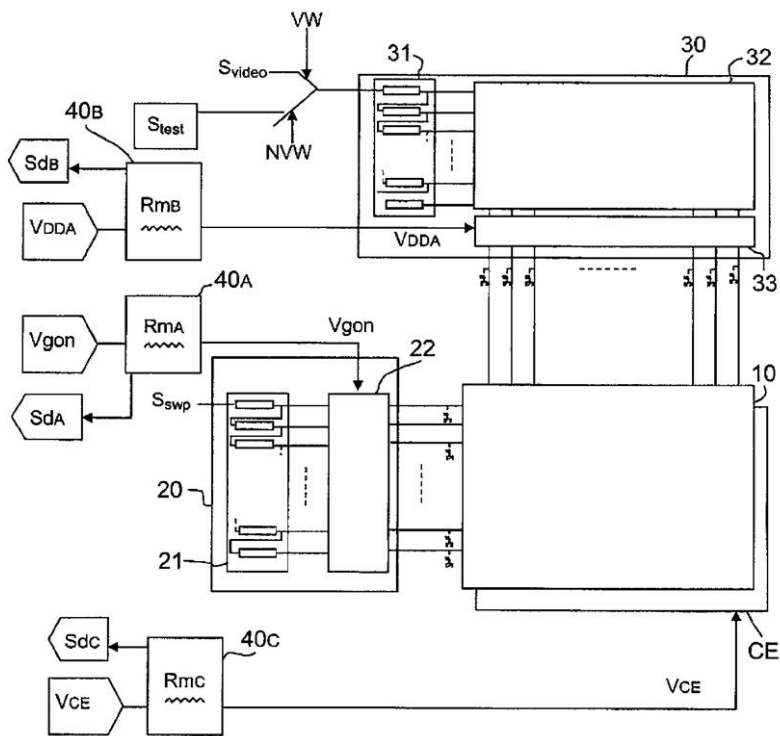
【図 1】



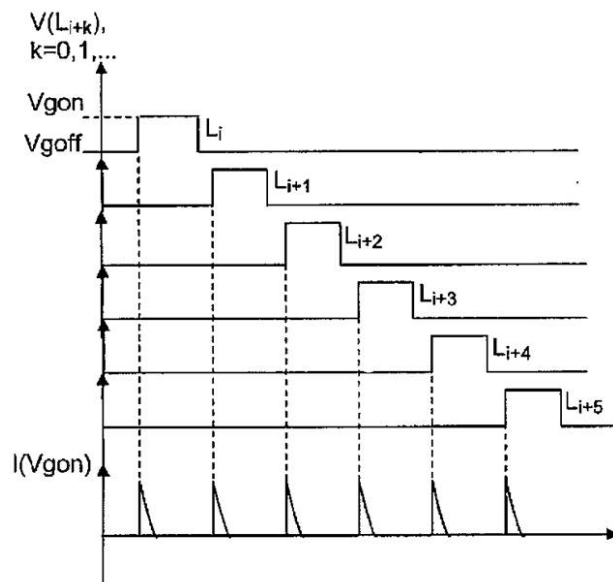
【図 2 a】



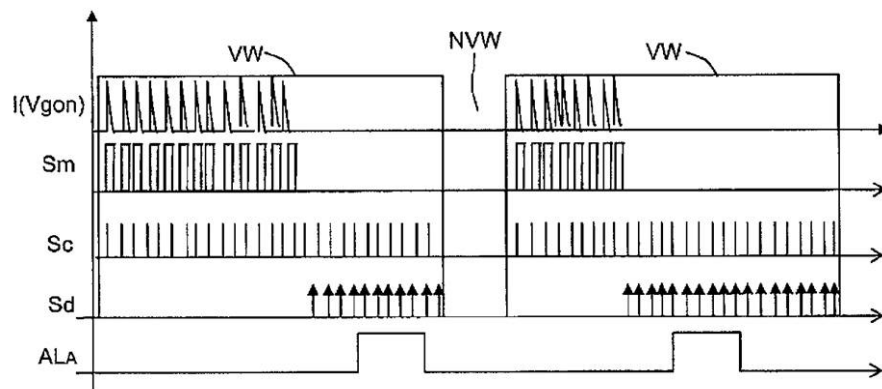
【図 2 b】



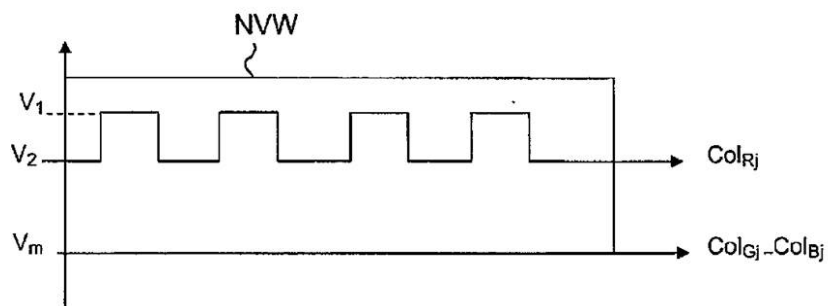
【図 4】



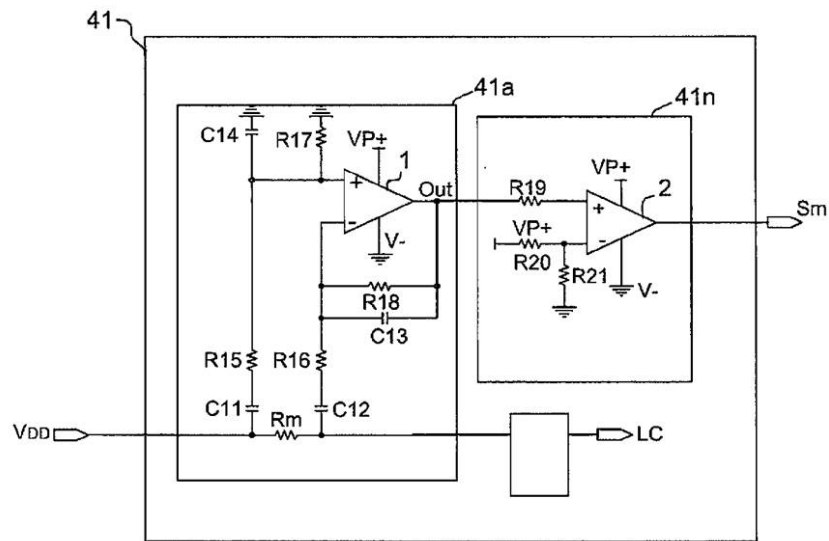
【 図 5 】



【 図 6 】



【図 8】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 1 2 Z
	G 0 9 G 3/20	6 2 1 B
	G 0 2 F 1/13	1 0 1
	G 0 2 F 1/133	5 0 5

F ターム(参考) 2H088 EA23 FA13 HA06 MA20
2H193 ZA04 ZK02 ZK09 ZK14
5C006 AA22 AC26 AF53 AF65 BB16 BF03 BF14 BF38 BF46 BF49
EB01 EC08
5C080 AA10 BB05 CC03 DD15 EE30 FF11 JJ02 JJ03 JJ04 KK21

专利名称(译)	液晶屏图像缺陷的综合检测方法		
公开(公告)号	JP2013178524A	公开(公告)日	2013-09-09
申请号	JP2013067902	申请日	2013-03-28
[标]申请(专利权)人(译)	汤姆森 - 无线电报总公司		
申请(专利权)人(译)	故事		
[标]发明人	ルブランユーグ ヴォワザンジェラル		
发明人	ルブラン、ユーグ ヴォワザン、ジェラル		
IPC分类号	G09G3/36 G09G3/20 G02F1/13 G02F1/133		
CPC分类号	G09G3/006 G09G3/3607 G09G3/3655 G09G3/3696 G09G2310/027 G09G2330/02 G09G2380/12		
FI分类号	G09G3/36 G09G3/20.670.N G09G3/20.670.C G09G3/20.680.W G09G3/20.680.F G09G3/20.612.Z G09G3/20.621.B G02F1/13.101 G02F1/133.505 G01R31/00		
F-TERM分类号	2H088/EA23 2H088/FA13 2H088/HA06 2H088/MA20 2H193/ZA04 2H193/ZK02 2H193/ZK09 2H193/ZK14 5C006/AA22 5C006/AC26 5C006/AF53 5C006/AF65 5C006/BB16 5C006/BF03 5C006/BF14 5C006/BF38 5C006/BF46 5C006/BF49 5C006/EB01 5C006/EC08 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD15 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK21 2G036/AA25 2G036/BA09 2G036/BA33 2G036/CA06 2G036/CA10		
代理人(译)	高久木村		
优先权	2007005753 2007-08-07 FR		
其他公开文献	JP5821086B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种在LCD屏幕上整体检测图像缺陷的方法。解决方案：LCD屏幕上图像缺陷的集成检测方法的特征在于，在选择线L_i和/或列Col R_j的电容充电或放电期间并且验证显示装置（行驱动器20，列驱动器30，对电极CE）的电源总线中的电流消耗。该方法包括将包括测量电阻器的电流测量部件结合到电源总线，测量电路和屏幕外部的比较器电路，提供由外部电路处理的检测信号以进行安全管理。点域1

