

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-191791

(P2011-191791A)

(43) 公開日 平成23年9月29日(2011.9.29)

(51) Int.Cl.
G02F 1/1368 (2006.01)F I
G O 2 F 1/1368テーマコード (参考)
2 H O 9 2

審査請求 有 請求項の数 5 O L (全 14 頁)

(21) 出願番号	特願2011-147860 (P2011-147860)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町2番22号
(22) 出願日	平成23年7月4日(2011.7.4)	(74) 代理人	100095669 弁理士 上野 登
(62) 分割の表示	特願2006-548849 (P2006-548849) の分割	(72) 発明者	野田 知希 大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内
原出願日	平成17年12月13日(2005.12.13)	(72) 発明者	津幡 俊英 大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内
(31) 優先権主張番号	特願2004-360654 (P2004-360654)	(72) 発明者	縁田 憲史 大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内
(32) 優先日	平成16年12月14日(2004.12.14)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

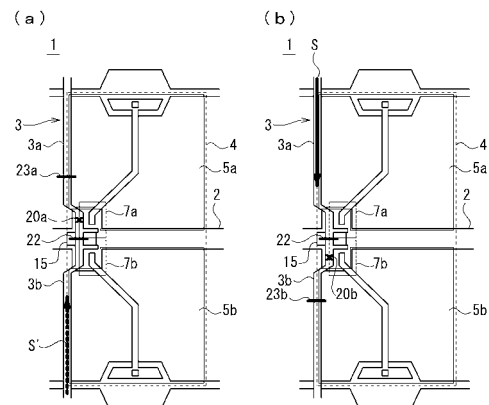
(54) 【発明の名称】 液晶表示装置の欠陥修正方法

(57) 【要約】

【課題】欠陥サイズを従来よりも縮小可能な画素分割方式の液晶表示装置の欠陥修正方法を提供すること。

【解決手段】ゲート配線2とソース配線3との交差部6周辺において、共通のゲート配線2および共通のソース配線3により駆動される独立したTFT 7a、7bが接続され、交差部6において、下層に配置される下層側配線には、少なくとも1つ以上の開口部15が形成されているアクティブマトリクスアレイ基板1を備えた液晶表示装置の欠陥修正方法であって、前記上層側配線の開口部上を通過する部分を切断する工程と、この切断された上層側配線における欠陥部位を含む部分を、それ以外の部分から切り離す工程とを少なくとも含むことを特徴とする液晶表示装置の欠陥修正方法とする。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

透明基板上に互いに交差して形成された複数本のゲート配線およびソース配線と、マトリクス状に配列された複数の画素電極とを有し、

前記画素電極のそれぞれは、複数の副画素電極の集合体からなり、

前記副画素電極のそれぞれには、ゲート配線とソース配線との交差部周辺において、共通のゲート配線および共通のソース配線により駆動される独立したアクティブ素子が接続され、

前記ゲート配線とソース配線との交差部において、下層に配置される下層側配線には、少なくとも 1 つ以上の開口部が形成されているアクティブマトリクスアレイ基板を備えた液晶表示装置の欠陥修正方法であって、

前記下層側配線の上層に配置される上層側配線の前記開口部上を通過する部分を切断する工程と、

この切断された上層側配線における欠陥部位を含む部分を、それ以外の部分から切り離す工程とを少なくとも含むことを特徴とする液晶表示装置の欠陥修正方法。

【請求項 2】

前記下層側配線が前記ゲート配線であり、前記上層側配線が前記ソース配線であることを特徴とする請求項 1 に記載の液晶表示装置の欠陥修正方法。

【請求項 3】

前記ソース配線に部分的に接続されるとともに前記ソース配線に沿う他のソース配線がさらに形成されていることを特徴とする請求項 1 または 2 に記載の液晶表示装置の欠陥修正方法。

【請求項 4】

前記交差部において、ソース配線にバイパス配線が接続されていることを特徴とする請求項 1 または 2 に記載の液晶表示装置の欠陥修正方法。

【請求項 5】

前記開口部には、電極層および / または半導体層が存在しないことを特徴とする請求項 1 ~ 4 の何れかに記載の液晶表示装置の欠陥修正方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置の欠陥修正方法に関し、さらに詳しくは、画素分割方式の液晶表示装置の欠陥修正方法に関するものである。

【背景技術】**【0002】**

液晶表示装置は、高精細、薄型、軽量および低消費電力などの優れた特徴を有している。そのため、近年、生産能力の向上および他の表示装置に対する価格競争力の向上などに伴って市場規模が急速に拡大している。

【0003】

この種の液晶表示装置としては、例えば、特許文献 1 に、それぞれの画素電極が複数の副画素電極の集合体からなる画素分割方式を採用したアクティブマトリクスアレイ基板を備えた液晶表示装置が開示されている。

【0004】

図 13 は、従来の液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。すなわち、図 13 に示すように、アクティブマトリクスアレイ基板 100 上の画素電極 101 は、ゲート配線 102 を間に挟んで副画素電極 103 a、103 b に分割されている。ゲート配線 102 とソース配線 104 の交差部 105 周辺には、共通のゲート配線 102 および共通のソース配線 104 により駆動される独立した TFT 106 a、106 b が設けられており、これら TFT 106 a、106 b は、それぞれ対応する副画素電極 103 a、103 b に電氣的に接続され

10

20

30

40

50

ている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2004-78157号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上記アクティブマトリクスアレイ基板100を備えた液晶表示装置では、共通のゲート配線102およびソース配線104にて複数の副画素電極103a、103bを独立した複数のTFT106a、106bで駆動させている。

10

【0007】

そのため、例えば、図14に示すように、一方のTFT106aにおいて、ゲート配線102とソース配線104とのリーク107a（以下、「SGリーク」ということがある。）が生じ、これをレーザなどの修正手段を用いて修正する場合、ソース配線104を切断部108a、108bにて切断し、SGリーク107aをソース配線104より完全に分離しなければならない。したがって、リーク箇所が片方のTFT106aであっても、もう片方のTFT106bにより駆動される副画素電極103bが欠陥となってしまう。

【0008】

つまり、せっかく画素電極が複数の副画素電極の集合体からなる画素分割方式を採用していても、欠陥画素は1画素単位になってしまうといった問題があった（例えば、ノーマリブラックモードの液晶表示装置においては、1画素単位の全黒点の欠陥となる。）。

20

【0009】

本発明は、上記問題点に鑑みてなされたもので、本発明の解決しようとする課題は、欠陥サイズを従来よりも縮小可能な画素分割方式の液晶表示装置の欠陥修正方法を提供することにある。

【課題を解決するための手段】

【0010】

上記課題を解決するため、本発明に係る液晶表示装置の欠陥修正方法は、透明基板上に互いに交差して形成された複数本のゲート配線およびソース配線と、マトリクス状に配列された複数の画素電極とを有し、前記画素電極のそれぞれは、複数の副画素電極の集合体からなり、前記副画素電極のそれぞれには、ゲート配線とソース配線との交差部周辺において、共通のゲート配線および共通のソース配線により駆動される独立したアクティブ素子が接続され、前記ゲート配線とソース配線との交差部において、下層に配置される下層側配線には、少なくとも1つ以上の開口部が形成されているアクティブマトリクスアレイ基板を備えた液晶表示装置の欠陥修正方法であって、前記下層側配線の上層に配置される上層側配線の前記開口部上を通過する部分を切断する工程と、この切断された上層側配線における欠陥部位を含む部分を、それ以外の部分から切り離す工程とを少なくとも含むことを要旨とする。

30

【0011】

上記液晶表示装置の欠陥修正方法では、下層側配線がゲート配線とされ、前記上層側配線がソース配線とされていることが好ましい。

40

【0012】

また、上記液晶表示装置の欠陥修正方法では、ソース配線に部分的に接続されるとともにソース配線に沿う他のソース配線がさらに形成されているか、あるいは、交差部において、ソース配線にバイパス配線が接続されていることが好ましい。

【0013】

また、上記液晶表示装置の欠陥修正方法では、開口部に電極層および/または半導体層が存在しないことが好ましい。

【発明の効果】

50

【 0 0 1 4 】

本発明に係る液晶表示装置の欠陥修正方法によれば、開口部上を通過する上層側配線を切断することにより、配線切断部よりも入力端側の配線に欠陥部位があるのか、配線切断部よりも開放端側の配線に欠陥部位があるのかを、配線切断後の画像表示により容易に判別でき、その後に欠陥部位を含む部分を切り離してそれ以外の部分より分離できる。

【 0 0 1 5 】

そのため、従来、顕微鏡観察などにより発見が困難であった欠陥部位を容易に特定することができる。したがって、確実な修正に寄与するといった利点がある。

【 0 0 1 6 】

また、欠陥部位の分離後、必要に応じて補助配線修正などを行えば、欠陥画素を1画素単位ではなく、副画素単位にすることができる。そのため、従来よりも欠陥サイズが縮小され、無欠陥化することができる。したがって、特に、比較的大型の液晶表示装置などでは、欠陥数削減による品位向上、製造効率（歩留まり）向上などに寄与するところが大いといった利点がある。

【 0 0 1 7 】

この際、ソース配線に部分的に接続されるとともにソース配線に沿う他のソース配線がさらに形成されている場合には、補助配線修正を行うことなく上記効果が得られる。したがって、欠陥修正にかかる作業時間を短縮することができ、液晶表示装置の製造効率が一層向上するといった利点がある。

【 0 0 1 8 】

また、交差部において、ソース配線にバイパス配線が接続されている場合には、上記と同様に一定の冗長性を保ちながら、1画素当たりの開口面積を広く確保することができる。そのため、表示輝度の向上に伴う表示品位の向上や、輝度効率向上に伴うバックライトのコストダウンもしくは消費電力削減などに大きく寄与するといった利点がある。

【 0 0 1 9 】

また、開口部に電極層および/または半導体層が存在しない場合には、レーザなどの修正手段による配線切断に伴う切断片によって電極層とのリークなどが生じ難く、また、修正も行い易いといった利点がある。

【 図面の簡単な説明 】

【 0 0 2 0 】

【 図 1 】 第 1 実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示した図である。

【 図 2 】 実施形態に係る液晶表示装置の画素電極（副画素電極）に形成されるスリットと、対向電極に形成されるリブの配置関係（MVAモード）を模式的に示した図である。

【 図 3 】 第 1 実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上のTFTに生じたSGリークの位置を示した図である。

【 図 4 】 図 3 のSGリークが生じている場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【 図 5 】 第 1 実施形態に係る液晶表示装置において、開口部上のソース配線を切断した後、入力側のソース配線または非入力側のソース配線を切断してSGリークを分離し、補助配線修正を行う手順を説明するための図である。

【 図 6 】 開口部上のソース配線を切断した場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【 図 7 】 入力側のソース配線または非入力側のソース配線を切断してSGリークを分離した場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【 図 8 】 補助配線修正を行った場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【 図 9 】 第 2 実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示した図である。

10

20

30

40

50

【図 10】第 2 実施形態に係る液晶表示装置において、開口部上のソース配線を切断した後、入力側のソース配線または非入力側のソース配線を切断して S G リークを分離する手順を説明するための図である。

【図 11】第 3 実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示した図である。

【図 12】第 3 実施形態に係る液晶表示装置において、開口部上のソース配線を切断した後、入力側のソース配線または非入力側のソース配線を切断して S G リークを分離する手順を説明するための図である。

【図 13】従来の液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【図 14】従来の液晶表示装置において、何れかの T F T にて S G リークが発生した場合の欠陥修正方法を説明するための図である。

【発明を実施するための形態】

【0021】

以下に、本実施形態に係る液晶表示装置の欠陥修正方法について詳細に説明する。

【0022】

ここで、液晶表示装置は、基本的には、透明基板上に複数の画素電極、アクティブ素子を少なくとも有するアクティブマトリクスアレイ基板と、透明基板と対向する対向透明基板上に複数の画素電極に対して共通な単一の対向電極を少なくとも有する基板との間に液晶物質が封入された液晶パネルに、液晶物質の配向を外部信号により制御する駆動回路が

【0023】

上記液晶表示装置は、アクティブマトリクスアレイ基板が新規な構造を有する点に特徴を有している。そのため、以下では、本実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板の構造を主に説明する。

【0024】

一方、本発明に係る液晶表示装置の欠陥修正方法は、液晶表示装置が備えるアクティブマトリクスアレイ基板の新規な構造を利用して欠陥の修正を行うものである。そのため、以下では、本実施形態に係る液晶表示装置毎にその欠陥修正方法を説明する。

【0025】

< 第 1 形態 >

図 1 は、第 1 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【0026】

図 1 に示すように、アクティブマトリクスアレイ基板 1 を構成する透明基板（図示されない）上には、行方向に延びる複数のゲート配線 2 と、絶縁層（図示されない）を挟んでゲート配線 2 と直交して列方向に延びる複数のソース配線 3 が形成されている。なお、図 1 中に示したゲート配線 2、ソース配線 3 は、それぞれ n 番目、m 番目のものである。また、ゲート配線 2 が下層側配線、ソース配線 3 が上層側配線とされている。

【0027】

画素電極 4 は、ゲート配線 2 を間に挟んで 2 つの副画素電極 5 a、5 b に分割されている。ゲート配線 2 とソース配線 3 の交差部 6 周辺には、それぞれの副画素電極 5 a、5 b に接続される独立した T F T 7 a、7 b が設けられている。

【0028】

T F T 7 a、7 b は、共通のゲート配線 2 に接続されたゲート電極 8 a、8 b より供給される走査信号電圧によってオン / オフ制御される。また、共通のソース配線 3 に接続されたソース電極 9 a、9 b より供給される表示信号電圧を、ドレイン電極 10 a、10 b から延長されたドレイン配線 11 a、11 b を介して副画素電極 5 a、5 b に供給する。

【0029】

ドレイン配線 11 a、11 b のうち、ゲート配線 2 と平行に設けられた補助容量配線 1

10

20

30

40

50

2 a、1 2 bと絶縁層（図示されない）を介して対向する部分が補助容量電極 1 3 a、1 3 bとして機能する。また、補助容量配線 1 2 a、1 2 bのうち、補助容量電極 1 3 a、1 3 bと絶縁層を介して対向する部分が補助容量対向電極 1 4 a、1 4 bとして機能する。

【0030】

ゲート配線 2 とソース配線 3 の交差部 6 では、下層側配線であるゲート配線 2 に少なくとも 1 つの開口部 1 5 が形成されている。ここで、この開口部 1 5 には、電極層および / または半導体層などが存在しないことが好ましい。つまり、開口部 1 5 には、上層側配線以外のパターンが存在しないことが好ましい。

【0031】

開口部 1 5 に電極層および / または半導体層が存在しない場合には、レーザなどの修正手段による配線切断時に、切断片と電極層とのリークなどが生じ難く、また、修正も行い易いからである。電極層、半導体層としては、具体的には、上層の ITO や n^+ / i 層などが挙げられる。

【0032】

なお、第 1 形態に係る液晶表示装置（後述する他の実施形態についても同様）では、図 2 (a) (b) に模式的に示すように、副画素電極 5 a、5 b にスリット 1 6（電極層がない部分）が形成されるとともに、対向電極 1 7 にリブ 1 8 が形成され、液晶物質 1 9 として負の誘電異方性を有するネマチック液晶材料を用いると良い。スリット 1 6 とリブ 1 8 との作用により電界印加時に液晶分子が多方向に配向するため良好な視野角特性を得ることができるからである。

【0033】

次に、上記第 1 形態に係る液晶表示装置の欠陥修正方法を図 3 ~ 図 8 を用いて説明する。

【0034】

図 3 (a) (b) に示すように、TF T 7 a、7 b のうち、何れか一方において、ゲート配線 2 とソース配線 3 との間に S G リーク 2 0 a、2 0 b が生じている場合、液晶パネルの点灯確認を行うと、アクティブマトリクスアレイ基板 1 の透明基板側から見た画像には、図 4 に示すように、画素電極 4 を交点とした十字線欠陥 2 1 が生じている。なお、この時点では、何れの TF T 7 a、7 b において S G リーク 2 0 a、2 0 b が生じているかは不明である。つまり、図 3 (a) の状態なのか、図 3 (b) の状態なのか不明である。

【0035】

ここで、図 5 (a) (b) に示すように、開口部 1 5 上を通過する上層側配線としてのソース配線 3 を透明基板側からレーザなどの修正手段を用いて切断部 2 2 で切断し、再度、液晶パネルの点灯確認を行う。

【0036】

そうすると、図 5 (a) に示すように、ソース配線 3 の切断部 2 2 よりソース入力端側（以下、「入力側」という。）の TF T 7 a において S G リーク 2 0 a が生じている場合には、図 6 (a) に示すように、依然として十字線欠陥 2 1 が確認される。一方、図 5 (b) に示すように、ソース配線 3 の切断部 2 2 よりソース開放端側（以下、「非入力側」という。）の TF T 7 b において S G リーク 2 0 b が生じている場合には、図 6 (b) に示すように、ゲート配線 2 方向の線欠陥 2 1 a が消滅し、ソース配線 3 方向の線欠陥 2 1 b が確認される。

【0037】

すなわち、開口部 1 5 上を通過するソース配線 3 を切断部 2 2 で切断することにより、何れの TF T 7 a、7 b において S G リーク 2 0 a、2 0 b が生じていたのかを容易に判別することができる。これにより、切断された配線（入力側のソース配線 3 a と非入力側のソース配線 3 b）のうち、何れの配線を次工程において切断すれば良いのか判断することができる。

【0038】

10

20

30

40

50

次いで、図 5 (a) に示すように、 T F T 7 a において S G リーク 2 0 a が生じていた場合には、入力側のソース配線 3 a を切断部 2 3 a で切断し、 S G リーク 2 0 a をソース配線 3 より完全に分離する。この場合、点灯確認による画像では、図 7 (a) に示すように、ゲート配線 2 方向の線欠陥 2 1 a が消滅し、ソース配線 3 方向の線欠陥 2 1 b が確認される。

【 0 0 3 9 】

一方、図 5 (b) に示すように、 T F T 7 b において S G リーク 2 0 b が生じていた場合には、非入力側のソース配線 3 b を切断部 2 3 b で切断し、 S G リーク 2 0 b をソース配線 3 より完全に分離する。この場合、点灯確認による画像では、図 7 (b) に示すように、依然としてソース配線 3 方向の線欠陥 2 1 b が確認される。

10

【 0 0 4 0 】

次いで、図 5 (a) に示すように、 T F T 7 a において S G リーク 2 0 a が生じていた場合には、補助配線 (冗長配線、図示されない) による修正を行い、非入力側のソース配線 3 b から T F T 7 b に補助配線を経由したソース信号 S ' を入力すれば、副画素 (画素電極 5 b) を駆動させることができる。一方、図 5 (b) に示すように、 T F T 7 b において S G リーク 2 0 b が生じていた場合には、補助配線による修正を行い、非入力側のソース配線 3 b からソース信号 S ' (図示されない) を入力すれば、副画素 (副画素電極 5 b) より非入力側に配置されている副画素 (画素) (図示されない) を駆動させることができる。

20

【 0 0 4 1 】

そのため、例えば、第 1 形態に係る液晶表示装置がノーマリブラックモードであれば、1 画素単位の全黒点ではなく、図 8 (a) (b) に示すように、副画素単位の半黒点 2 4 b、2 4 a となる。また例えば、第 1 形態に係る液晶表示装置がノーマリホワイトモードであれば、副画素単位の半輝点となるので、さらに黒点化などの処理を行えば、副画素単位の半黒点 2 4 b、2 4 a となる。いずれにしても、従来よりも欠陥サイズが縮小され、無欠陥化することができる (表示品位上、正常なレベルとなる) ので、液晶表示装置の品位が向上する。

【 0 0 4 2 】

なお、補助配線による修正は、公知の方法 (例えば、特開平 5 - 2 0 3 9 8 6 号公報、特開平 9 - 1 4 6 1 2 1 号公報など) を用いることができる。

30

【 0 0 4 3 】

具体的には、例えば、アクティブマトリクスアレイ基板 1 上の表示領域の外周部に補助配線 (図示されない) を一周もしくは半周するように配置し、ソース配線 3 の入力端、開放端とを補助配線で短絡するなどすれば良い。

【 0 0 4 4 】

< 第 2 形態 >

図 9 は、第 2 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【 0 0 4 5 】

第 2 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板 3 0 の構造は、基本的には、ソース配線 3 を除いて第 1 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板 1 の構造と同じである。そのため、以下では、第 1 形態に係る液晶表示装置およびその欠陥修正方法との差異点を主に説明する。

40

【 0 0 4 6 】

図 9 に示すように、第 2 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板 3 0 では、接続部 3 1 によりソース配線 3 に部分的に接続されるとともにソース配線 3 に沿う他のソース配線 3 2 がさらに形成されている。

【 0 0 4 7 】

上記第 2 形態に係る液晶表示装置では、図 1 0 (a) (b) に示すように、 T F T 7 a、7 b のうち、何れか一方において S G リーク 2 0 a、2 0 b が生じている場合、これを

50

修正するには、第 1 実施形態と同様に、先ず、開口部 15 上を通過する上層側配線としてのソース配線 3 を透明基板側からレーザなどの修正手段を用いて切断部 22 で切断する。

【0048】

そうすると、何れの TFT7a、7b において SGリーク 20a、20b が生じていたかを、透明基板側から見た画像により判別することができる。その後、図 10(a) に示すように、TFT7a において SGリーク 20a が生じていた場合には、入力側のソース配線 3a を切断部 23a で切断し、SGリーク 20a をソース配線 3 より完全に分離する。

【0049】

ここで、第 2 形態に係る液晶表示装置のアクティブマトリクスアレイ基板 30 は、他のソース配線 32 を有しているので、これを通じて入力側からのソース信号 S が TFT7b に入力される。そのため、補助配線修正を行わなくても、副画素（副画素電極 5b）を駆動させることができる。

10

【0050】

一方、図 10(b) に示すように、TFT7b において SGリーク 20b が生じていた場合には、非入力側のソース配線 3b を切断し、SGリーク 20b をソース配線 3 より完全に分離する。

【0051】

これにより、他のソース配線 32 を通じて入力側からのソース信号 S が非入力側にも供給される。そのため、補助配線修正を行わなくても、副画素より非入力側に配置されている副画素（画素）を駆動させることができる。

20

【0052】

したがって、上記第 2 形態に係る液晶表示装置によっても、1 画素単位の欠陥ではなく、副画素単位の欠陥となり、従来よりも欠陥サイズが縮小され、無欠陥化することができる。

【0053】

加えて、上記第 2 形態に係る液晶表示装置では、補助配線修正を行わずに済むことから、欠陥修正にかかる作業時間を短縮でき、液晶表示装置の製造効率が向上する。また、液晶表示装置が大型化した場合、補助配線修正に起因するソース信号の遅延なども回避できる。

30

【0054】

< 第 3 形態 >

図 11 は、第 3 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【0055】

第 3 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板 40 の構造も、基本的には、ソース配線 3 を除いて第 1 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板 1 の構造と同じである。そのため、以下では、第 1 形態に係る液晶表示装置およびその欠陥修正方法との差異点を主に説明する。

【0056】

図 11 に示すように、第 3 形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板 40 では、ソース配線 3 の開口部 15 近傍にバイパス配線 41 が形成されている。なお、ここでは、バイパス配線 41 が開口部 15 上を通過していない場合を例示しているが、開口部 15 上を通過していても良い。

40

【0057】

上記第 3 形態に係る液晶表示装置では、図 12(a)(b) に示すように、TFT7a、7b のうち、何れか一方において SGリーク 20a、20b が生じている場合、これを修正するには、第 1、第 2 実施形態と同様に、先ず、開口部 15 上を通過する上層側配線としてのソース配線 3 を透明基板側からレーザなどの修正手段を用いて切断部 22 で切断する。

50

【 0 0 5 8 】

そうすると、何れの T F T 7 a、7 b において S G リーク 2 0 a、2 0 b が生じていたかを、透明基板側から見た画像により判別することができる。その後、図 1 2 (a) に示すように、T F T 7 a において S G リーク 2 0 a が生じていた場合には、入力側のソース配線 3 a を切断部 2 3 a で切断し、S G リーク 2 0 a をソース配線 3 より完全に分離する。

【 0 0 5 9 】

ここで、第 3 形態に係る液晶表示装置のアクティブマトリクスアレイ基板 4 0 は、バイパス配線 4 1 を有しているので、これを通じて入力側からのソース信号 S が T F T 7 b に入力される。そのため、補助配線修正を行わなくても、副画素 (副画素電極 5 b) を駆動させることができる。

10

【 0 0 6 0 】

一方、図 1 2 (b) に示すように、T F T 7 b において S G リーク 2 0 b が生じていた場合には、非入力側のソース配線 3 b を切断し、S G リーク 2 0 b をソース配線 3 より完全に分離する。

【 0 0 6 1 】

これにより、バイパス配線 4 1 を通じて入力側からのソース信号 S が非入力側にも供給される。そのため、補助配線修正を行わなくても、副画素より非入力側に配置されている副画素 (画素) を駆動させることができる。

【 0 0 6 2 】

したがって、上記第 3 形態に係る液晶表示装置によっても、1 画素単位の欠陥ではなく、副画素単位の欠陥となり、従来よりも欠陥サイズが縮小され、無欠陥化することができる。また、上記第 2 形態に係る液晶表示装置と同等の冗長性を有する。

20

【 0 0 6 3 】

さらに、上記第 3 形態に係る液晶表示装置では、1 画素の開口面積を広く確保することができる。そのため、表示輝度の向上に伴う表示品位の向上や、輝度効率向上に伴うバックライトのコストダウンもしくは消費電力削減などに大きく寄与する。

【 0 0 6 4 】

以上、本実施形態について説明したが、上記実施形態は本発明を何ら限定するものではなく、その趣旨を逸脱しない範囲で種々変形・改良が可能である。

30

【 0 0 6 5 】

例えば、本実施形態では、画素電極のそれぞれが 2 つの副画素電極の集合体からなる場合について説明したが、3 つ以上の副画素電極の集合体からなっても良い。

【 0 0 6 6 】

また例えば、本実施形態では、ゲート配線が下層側配線、ソース配線が上層側配線の場合について説明したが、ゲート配線が上層側配線、ソース配線が下層側配線とされていても良い。

【 0 0 6 7 】

なお、本実施形態では、アクティブ素子として T F T を用いた場合について例示したが、M I M などのスイッチとして機能する素子であれば何れのものでも適用可能である。

40

【 符号の説明 】

【 0 0 6 8 】

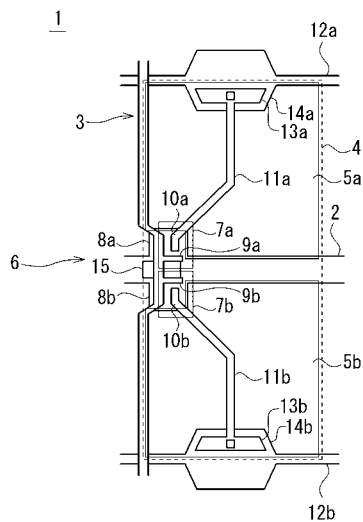
- 1 アクティブマトリクスアレイ基板
- 2 ゲート配線
- 3 ソース配線
- 3 a 入力側のソース配線
- 3 b 非入力側のソース配線
- 5 a 副画素電極
- 5 b 副画素電極
- 6 交差部

50

- 7 a T F T
- 7 b T F T
- 1 5 開口部
- 2 0 a S G リーク
- 2 0 b S G リーク
- 2 2 切断部
- 2 3 a 切断部
- 2 3 b 切断部
- 3 0 アクティブマトリクスアレイ基板
- 3 1 接続部
- 3 2 他のソース配線
- 4 0 アクティブマトリクスアレイ基板
- 4 1 バイパス配線
- S ソース信号
- S' 補助配線を経由したソース信号

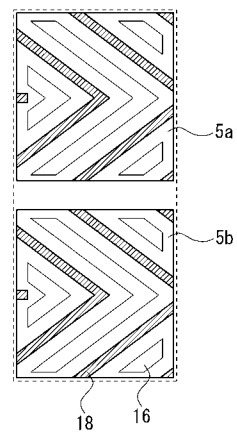
10

【図 1】

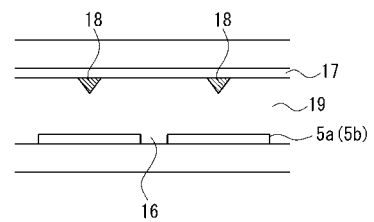


【図 2】

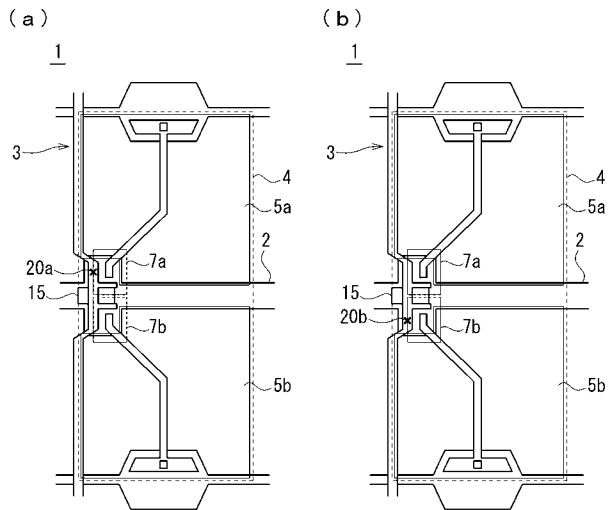
(a)



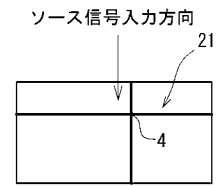
(b)



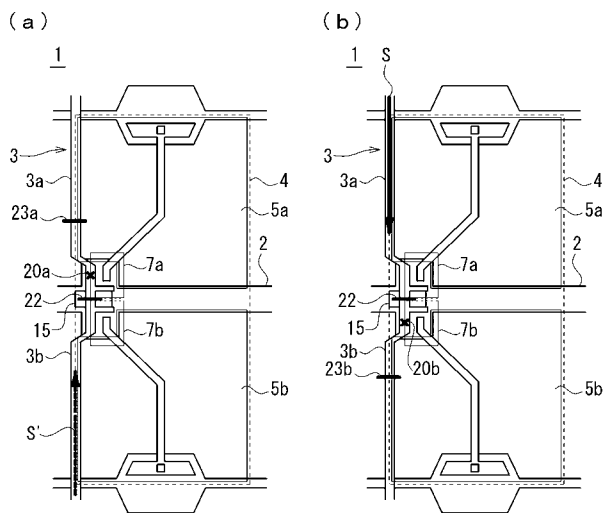
【図 3】



【図 4】

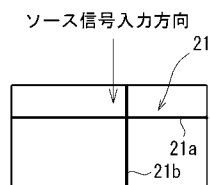


【図 5】

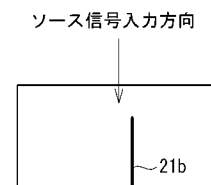


【図 6】

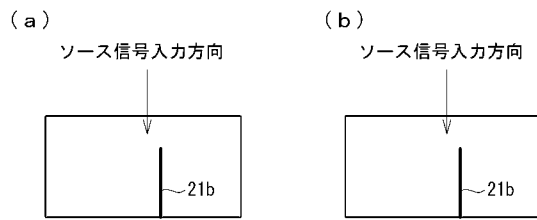
(a)



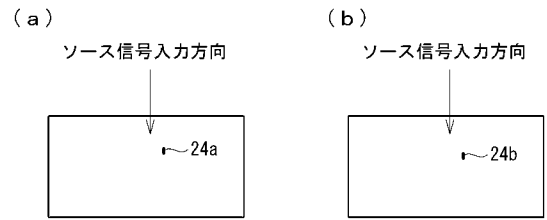
(b)



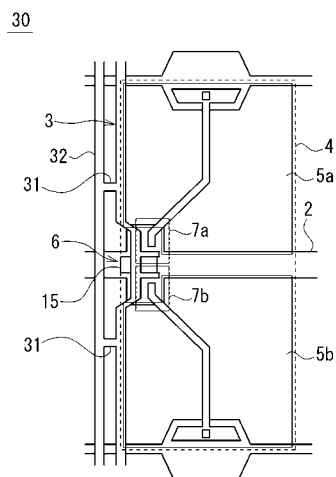
【図 7】



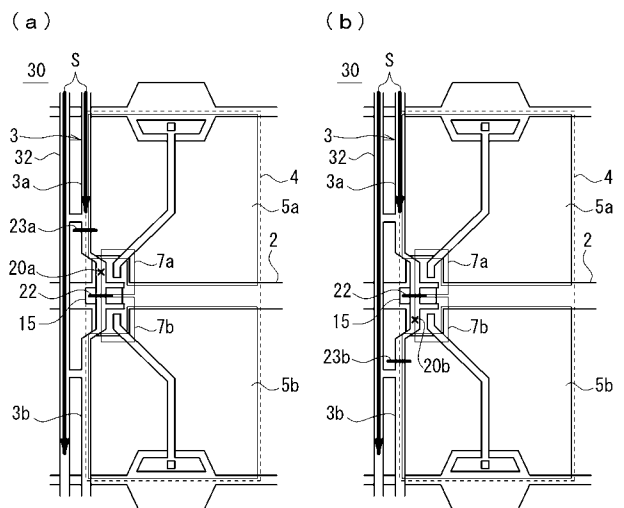
【図 8】



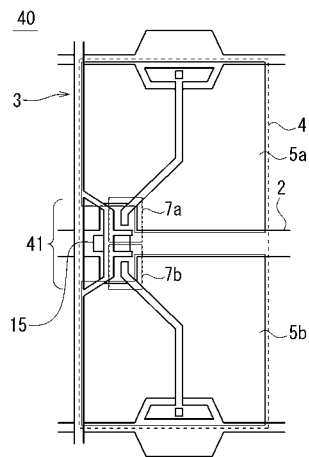
【図 9】



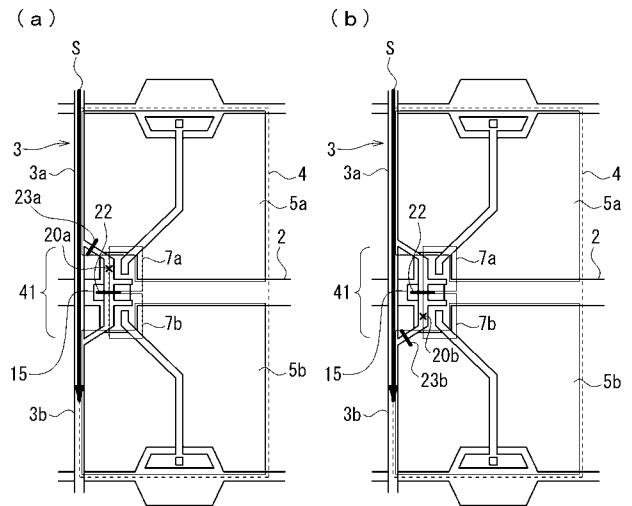
【図 10】



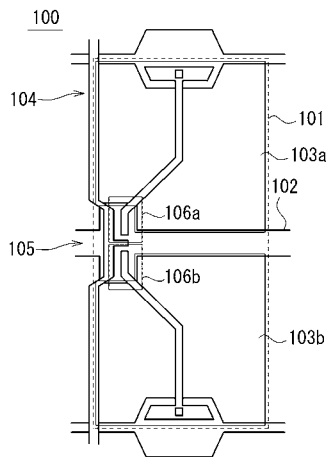
【図 1 1】



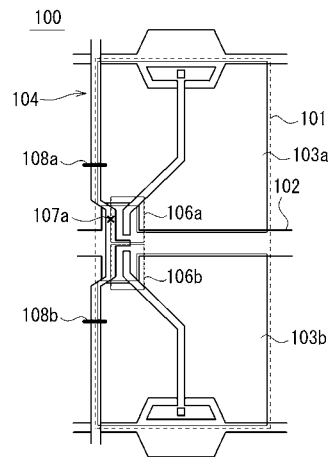
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 武内 正典

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

F ターム(参考) 2H092 JA26 JB23 JB32 JB42 JB73 NA12 NA29

专利名称(译)	用于校正液晶显示装置中的缺陷的方法		
公开(公告)号	JP2011191791A	公开(公告)日	2011-09-29
申请号	JP2011147860	申请日	2011-07-04
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	野田知希 津幡俊英 縁田憲史 武内正典		
发明人	野田 知希 津幡 俊英 縁田 憲史 武内 正典		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/1309 G02F1/134309 G02F1/1368 G02F2001/136263 G02F2201/508		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/JA26 2H092/JB23 2H092/JB32 2H092/JB42 2H092/JB73 2H092/NA12 2H092/NA29 2H192/AA24 2H192/BA25 2H192/BC24 2H192/CB05 2H192/CC04 2H192/CC22 2H192/CC56 2H192/DA14 2H192/DA52 2H192/GD14 2H192/HB04 2H192/HB34 2H192/HB43 2H192/HB49 2H192/HB50 2H192/HB64 2H192/JA13		
代理人(译)	上野登		
优先权	2004360654 2004-12-14 JP		
其他公开文献	JP4920117B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种用于像素分割系统的液晶显示装置的缺陷修复方法，该缺陷修复方法与传统技术相比能够减小缺陷尺寸。 解决方案：在栅极布线2和源极布线3的交叉点6附近，连接有由公共栅极布线2和公共源极布线3驱动的独立的TFT 7a和7b，并在交叉点6的下层，一种用于液晶显示装置的缺陷修复方法，其包括有源矩阵阵列基板1，其中在要布置的下层侧布线中形成至少一个开口15，其中设置上层侧布线的开口。一种用于液晶显示装置的缺陷修复方法，该方法至少包括：切割通过部分的步骤；以及将所切割的上层侧布线中的包括缺陷部分的部分与其他部分分开的步骤。 [选择图]图5

