

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号

W02014/136537

発行日 平成29年2月9日 (2017.2.9)

(43) 国際公開日 平成26年9月12日 (2014.9.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H192
G09G 3/20 (2006.01)	G09G 3/20 641C	2H193
G02F 1/133 (2006.01)	G09G 3/20 612G	5C006
G02F 1/1368 (2006.01)	G09G 3/20 621B	5C080
	G09G 3/20 631U	
審査請求 有 予備審査請求 未請求 (全 76 頁) 最終頁に続く		

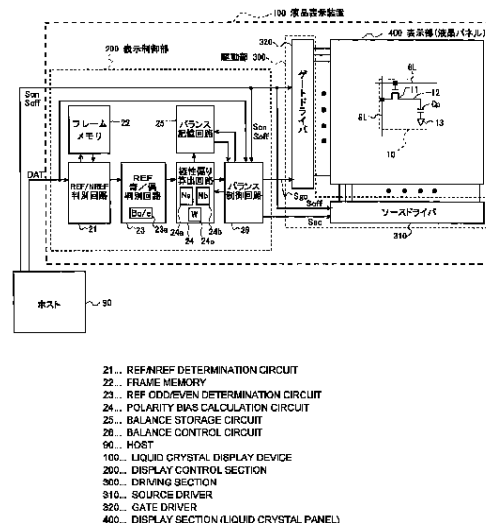
出願番号	特願2015-504218 (P2015-504218)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2014/053129		シャープ株式会社
(22) 国際出願日	平成26年2月12日 (2014.2.12)		大阪府堺市堺区匠町 1 番地
(11) 特許番号	特許第6067097号 (P6067097)	(74) 代理人	100104695
(45) 特許公報発行日	平成29年1月25日 (2017.1.25)		弁理士 島田 明宏
(31) 優先権主張番号	特願2013-46430 (P2013-46430)	(74) 代理人	100121348
(32) 優先日	平成25年3月8日 (2013.3.8)		弁理士 川原 健児
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100114247
			弁理士 奥田 邦廣
		(74) 代理人	100148459
			弁理士 河本 悟
		(72) 発明者	宮澤 仁
			大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
			シャープ株式会社内
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

休止駆動を行う場合であってもフリッカ発生等の問題が生じない液晶表示装置およびその駆動方法を提供する。

電源のオフを指示するオフ信号 *S o f f* が入力されると、電源オフ時の極性偏り値 *W* がバランス記憶回路 (25) に格納される。電源が再びオンされれば、極性偏り値 *W* がバランス記憶回路 (25) から読み出されバランス制御回路 (26) に与えられる。バランス制御回路 (26) は、当該極性偏り値 *W* を相殺するために休止フレーム期間の挿入を開始する。これにより、休止フレーム期間が挿入される毎に極性偏り値 *W* が “ 1 ” だけデクリメントされることが繰り返される。そして、極性偏り値 *W* が “ 0 ” になった時点で休止フレーム期間の挿入が中止され、通常の休止駆動が行われる。



【特許請求の範囲】**【請求項 1】**

入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示部に表示する液晶表示装置であって、

前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、

前記液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記オフ信号の入力時点までに前記液晶層に印加された電圧の極性偏り度合いを示す極性偏り値を記憶し、その後前記電源のオンを指示するオン信号が入力されると、前記画像を前記表示部に表示する前に、前記極性偏り値が相殺されるように前記駆動部を駆動する表示制御部とを備えることを特徴とする、液晶表示装置。

10

【請求項 2】

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

前記極性偏り値を格納可能なバランス記憶部と、

前記極性偏り値を算出するとともに、前記オフ信号が入力されると前記極性偏り値を前記バランス記憶部に格納する極性偏り算出部と、

前記オン信号が入力されると、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを備えることを特徴とする、請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含み、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の回数を前記第 1 極性カウンタに保持されている回数に加算し、前記第 1 の極性と異なる第 2 極性の休止フレーム期間の回数を第 2 極性カウンタに保持されている回数に加算し、前記オフ信号が入力されると前記第 1 極性カウンタに保持されている前記第 1 極性の休止フレーム期間の回数と、前記第 2 極性カウンタに保持されている前記第 2 極性の休止フレーム期間の回数との差を算出して前記極性偏り値とすることを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 4】

30

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第 1 タイマーと第 2 タイマーとを含み、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の時間数を前記第 1 タイマーに保持されている時間数に加算し、前記第 1 極性と異なる第 2 極性の休止フレーム期間の時間数を第 2 タイマーに保持されている時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記第 1 極性の休止フレーム期間の時間数と、前記第 2 タイマーに保持されている前記第 2 極性の休止フレーム期間の時間数との差を算出して前記極性偏り値とすることを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 5】

40

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記オン信号の入力後に与えられる休止フレーム期間の極性が第 1 極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数に、前記第 1 極性のフレーム期間の回数を加算し、休止フレーム期間の極性が第 1 極性と異なる第 2 極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数から、前記第 2 極性のフレーム期間の回数を減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている休止フレーム期間の回数を前記極性偏り値とすることを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 6】

前記表示制御部は、各フレーム期間につき当該フレーム期間が前記複数の画素形成部にデータ電圧を書き込むリフレッシュ期間か前記複数の画素形成部への前記データ電圧の書

50

き込みを休止する休止期間かを判別する R E F / N R E F 判別部をさらに備え、

前記バランス制御部は、オフ信号が入力された後に前記オン信号が再び入力されると、前記オフ信号の入力時点における前記極性偏り値とは異なる極性の休止期間が挿入されるように前記駆動部を制御することを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 7】

前記 R E F / N R E F 判別部は、先行するフレーム期間のための画像データと後続のフレーム期間のための画像データとを比較することによって画像変化の有無を検出し、画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする、請求項 6 に記載の液晶表示装置。

【請求項 8】

前記 R E F / N R E F 判別部は、先行するフレーム期間のための画像データを用いた所定の演算処理の結果と後続のフレーム期間のための画像データを用いた前記演算処理の結果とを比較することによって画像変化の有無を検出し、前記画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする、請求項 6 に記載の液晶表示装置。

【請求項 9】

前記バランス制御部は、前記休止期間を挿入することによって前記極性偏りの度合いが解消された後に、リフレッシュ期間を挿入して前記液晶層に印加する電圧の極性を反転させ、さらに前記複数の画素形成部に前記データ電圧を書き込みリフレッシュ期間と前記複数の画素形成部へのデータ電圧の書き込みを休止する休止期間とが交互に現れるように前記駆動部を制御することを特徴とする、請求項 6 に記載の液晶表示装置。

【請求項 10】

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出回路に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出回路は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記第 1 極性カウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記第 2 極性カウンタに保持されている休止期間の回数に加算し、前記オフ信号が入力されると前記第 1 極性カウンタに保持されている前記休止期間の回数と、前記第 2 極性カウンタに保持されている前記休止期間の回数との差を算出して前記極性偏り値とすることを特徴とする、請求項 6 に記載の液晶表示装置。

【請求項 11】

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出回路に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出回路は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第 1 タイマーと第 2 タイマーとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の時間数を前記第 1 タイマーに保持されている休止期間の時間数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の時間数を第 2 タイマーに保持されている休止期間の時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記休止期間の時間数と、前記第 2 タイマーに保持されている前記休止期間の時間数との差を算出して前記極性偏り値とすることを特徴とする、請求項 6 に記載の液晶表示装置。

【請求項 12】

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算

10

20

30

40

50

出回路に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出回路は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数から減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている前記休止期間の回数を算出して前記極性偏り値とすることを特徴とする、請求項 6 に記載の液晶表示装置。

【請求項 1 3】

前記画素形成部および前記駆動部に接続されたデータ信号線および走査信号線をさらに備え、

前記画素形成部は、

前記データ電圧を保持するための画素容量と、

前記走査信号線に制御端子が接続され、前記データ信号線に第 1 導通端子が接続され、前記画素容量に第 2 導通端子が接続されたスイッチング素子とを含み、

前記スイッチング素子は、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 1 4】

前記酸化物半導体は、インジウム、ガリウム、亜鉛、および酸素を主成分とすることを特徴とする、請求項 1 3 に記載の液晶表示装置

【請求項 1 5】

入力画像データに応じた電圧を表示部の液晶層に印加することにより当該入力画像データの表す画像を当該表示部に表示する液晶表示装置の駆動方法であって、

前記入力画像データに応じた電圧を前記液晶層に印加するステップと、

当該液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記液晶層に印加される電圧の極性の偏りを示す極性偏り値をバランス記憶部に格納するステップと、

前記液晶表示装置の電源をオフするステップと、

前記液晶表示装置の電源がオフされた後に、電源のオンを指示するオン信号が入力されると、前記バランス記憶部から前記極性偏り値を読み出すステップと、

前記極性偏り値が相殺されるように前記液晶層への電圧の印加を制御するステップとを備えることを特徴とする、液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置およびその駆動方法に関する。

【背景技術】

【0002】

アクティブマトリクス型液晶表示装置の表示部には、複数の画素形成部がマトリクス状に形成されている。各画素形成部には、スイッチング素子として動作する薄膜トランジスタ (Thin Film Transistor: TFT) と、当該 TFT を介してデータ信号線に接続された画素容量とが設けられている。この TFT をオン / オフすることにより、画像を表示するためのデータ信号が画素形成部内の画素容量にデータ電圧として書き込まれる。このデータ電圧は画素形成部内の液晶層に印加され、液晶分子の配向方向をデータ信号の電圧値に応じて変化させる。このようにして、液晶表示装置は、各画素形成部の液晶層の光透過率を制御して表示部に画像を表示する。

【0003】

このような液晶表示装置を携帯型電子機器等に搭載する場合には、その消費電力を低減することが求められている。そこで、液晶表示装置の走査信号線を走査して表示画像のリフレッシュを行うリフレッシュ期間の直後に、全ての走査信号線を非走査状態にしてリフ

10

20

30

40

50

レッシュを休止する休止期間（非リフレッシュ期間）を設ける表示装置の駆動方法が日本の特開 2 0 0 1 - 3 1 2 2 5 3 号公報に提案されている。この休止期間には、例えば、ゲートドライバおよび／またはソースドライバに制御用の信号等を与えないようにする。これにより、ゲートドライバおよび／またはソースドライバは動作を休止するので消費電力が低減される。このようなリフレッシュ期間の直後に休止期間を設ける駆動は、「休止駆動」と呼ばれる。なお、休止駆動は「低周波駆動」または「間欠駆動」とも呼ばれ、静止画の表示に好適である。

【先行技術文献】

【特許文献】

【0 0 0 4】

10

【特許文献 1】日本の特開 2 0 0 1 - 3 1 2 2 5 3 号公報

【特許文献 2】日本の特開 2 0 1 1 - 8 5 6 8 0 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 5】

液晶表示装置において、画像が表示部に表示されているときに電源がオフされれば、各画素形成部内の T F T もオフ状態になる。このとき画素形成部内の画素容量に保持されていたデータ電圧はその電圧値を維持した状態でその後も保持される。すなわち、電源オフ後も、データ電圧に相当する蓄積電荷が画素容量に残存する。このため、T F T のチャンネル層がアモルファスシリコン等からなる場合のように T F T のオフリーク電流（オフ状態のときに T F T に流れる電流）が比較的大きい場合には、電源がオフされてから短時間のうちに、画素容量に保持されていたデータ電圧は T F T を介してデータ信号線に放電される。しかし、例えば酸化インジウム・ガリウム・亜鉛等の酸化物半導体をチャンネル層に用いた T F T のように、オフリーク電流が小さい T F T を画素形成部のスイッチング素子とした場合には、電源をオフした後も直流電圧が液晶層に印加され続ける。このため、電源を再びオンしたときに、液晶の焼き付きによる残像が生じたり最適共通電圧のずれによるフリッカが生じたりする等の問題（以下「フリッカ発生等の問題」という）が生じる。

20

【0 0 0 6】

また、日本の特開 2 0 1 1 - 8 5 6 8 0 号公報には、液晶表示装置の電源がオフされたときに、T F T のゲート端子、ソース端子、および共通電極のそれぞれに印加される電圧を制御することによって、画素容量に保持されている電圧（画素容量の蓄積電荷）を放電させるためのオフシーケンスを実行することが開示されている。

30

【0 0 0 7】

しかしながら、本願発明者は、休止駆動を行う液晶表示装置において、電源オフ後も画素容量に残存する蓄積電荷に起因して生じるフリッカ発生等の問題を解消するために放電のためのオフシーケンス構成を採用した場合であっても、フリッカ発生等の問題を解消できない場合があることを見出した。

【0 0 0 8】

そこで本発明は、休止駆動を行う場合であってもフリッカ等の発生の問題が生じない液晶表示装置およびその駆動方法を提供することを目的とする。

40

【課題を解決するための手段】

【0 0 0 9】

本発明の第 1 の局面は、入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示部に表示する液晶表示装置であって、

前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、

前記液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記オフ信号の入力時点までに前記液晶層に印加された電圧の極性偏り度合いを示す極性偏り値を記憶し、その後前記電源のオンを指示するオン信号が入力されると、前記画像を前記表示部に表示する前に、前記極性偏り値が相殺されるように前記駆動部を駆動する表示制御部とを備えることを特徴とする。

50

【 0 0 1 0 】

本発明の第 2 の局面は、本発明の第 1 の局面において、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

前記極性偏り値を格納可能なバランス記憶部と、

前記極性偏り値を算出するとともに、前記オフ信号が入力されると前記極性偏り値を前記バランス記憶部に格納する極性偏り算出部と、

前記オン信号が入力されると、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを備えることを特徴とする。

10

【 0 0 1 1 】

本発明の第 3 の局面は、本発明の第 2 の局面において、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含み、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の回数を前記第 1 極性カウンタに保持されている回数に加算し、前記第 1 の極性と異なる第 2 極性の休止フレーム期間の回数を第 2 極性カウンタに保持されている回数に加算し、前記オフ信号が入力されると前記第 1 極性カウンタに保持されている前記第 1 極性の休止フレーム期間の回数と、前記第 2 極性カウンタに保持されている前記第 2 極性の休止フレーム期間の回数との差を算出して前記極性偏り値とすることを特徴とする。

20

【 0 0 1 2 】

本発明の第 4 の局面は、本発明の第 2 の局面において、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第 1 タイマーと第 2 タイマーとを含み、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の時間数を前記第 1 タイマーに保持されている時間数に加算し、前記第 1 極性と異なる第 2 極性の休止フレーム期間の時間数を第 2 タイマーに保持されている時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記第 1 極性の休止フレーム期間の時間数と、前記第 2 タイマーに保持されている前記第 2 極性の休止フレーム期間の時間数との差を算出して前記極性偏り値とすることを特徴とする。

30

【 0 0 1 3 】

本発明の第 5 の局面は、本発明の第 2 の局面において、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記オン信号の入力後に与えられる休止フレーム期間の極性が第 1 極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数に、前記第 1 極性のフレーム期間の回数を加算し、休止フレーム期間の極性が第 1 極性と異なる第 2 極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数から、前記第 2 極性のフレーム期間の回数を減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている休止フレーム期間の回数を前記極性偏り値とすることを特徴とする。

40

【 0 0 1 4 】

本発明の第 6 の局面は、本発明の第 2 の局面において、

前記表示制御部は、各フレーム期間につき当該フレーム期間が前記複数の画素形成部にデータ電圧を書き込むリフレッシュ期間か前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間かを判別する R E F / N R E F 判別部をさらに備え、

前記バランス制御部は、オフ信号が入力された後に前記オン信号が再び入力されると、前記オフ信号の入力時点における前記極性偏り値とは異なる極性の休止期間が挿入されるように前記駆動部を制御することを特徴とする。

【 0 0 1 5 】

50

本発明の第 7 の局面は、本発明の第 6 の局面において、

前記 R E F / N R E F 判別部は、先行するフレーム期間のための画像データと後続のフレーム期間のための画像データとを比較することによって画像変化の有無を検出し、画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする。

【 0 0 1 6 】

本発明の第 8 の局面は、本発明の第 6 の局面において、

前記 R E F / N R E F 判別部は、先行するフレーム期間のための画像データを用いた所定の演算処理の結果と後続のフレーム期間のための画像データを用いた前記演算処理の結果とを比較することによって画像変化の有無を検出し、前記画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする。

10

【 0 0 1 7 】

本発明の第 9 の局面は、本発明の第 6 の局面において、

前記バランス制御部は、前記休止期間を挿入することによって前記極性偏りの度合いが解消された後に、リフレッシュ期間を挿入して前記液晶層に印加する電圧の極性を反転させ、さらに前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間と前記複数の画素形成部へのデータ電圧の書き込みを休止する休止期間とが交互に現れるように前記駆動部を制御することを特徴とする。

【 0 0 1 8 】

本発明の第 1 0 の局面は、本発明の第 6 の局面において、

20

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出回路に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出回路は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記第 1 極性カウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記第 2 極性カウンタに保持されている休止期間の回数に加算し、前記オフ信号が入力されると前記第 1 極性カウンタに保持されている前記休止期間の回数と、前記第 2 極性カウンタに保持されている前記休止期間の回数との差を算出して前記極性偏り値とすることを特徴とする。

30

【 0 0 1 9 】

本発明の第 1 1 の局面は、本発明の第 6 の局面において、

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出回路に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出回路は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第 1 タイマーと第 2 タイマーとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の時間数を前記第 1 タイマーに保持されている休止期間の時間数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の時間数を第 2 タイマーに保持されている休止期間の時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記休止期間の時間数と、前記第 2 タイマーに保持されている前記休止期間の時間数との差を算出して前記極性偏り値とすることを特徴とする。

40

【 0 0 2 0 】

本発明の第 1 2 の局面は、本発明の第 6 の局面において、

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出回路に出力する R E F 奇 / 偶判別回路をさらに備え、

50

前記極性偏り算出回路は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記奇/偶信号に基づいて、前記リフレッシュフレームと判定された回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数から減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている前記休止期間の回数を算出して前記極性偏り値とすることを特徴とする。

【0021】

本発明の第13の局面は、本発明の第2の局面において、
前記画素形成部および前記駆動部に接続されたデータ信号線および走査信号線をさらに備え、

10

前記画素形成部は、

前記データ電圧を保持するための画素容量と、

前記走査信号線に制御端子が接続され、前記データ信号線に第1導通端子が接続され、前記画素容量に第2導通端子が接続されたスイッチング素子とを含み、

前記スイッチング素子は、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする。

【0022】

本発明の第14の局面は、本発明の第13の局面において、

20

前記酸化物半導体は、インジウム、ガリウム、亜鉛、および酸素を主成分とすることを特徴とする。

【0023】

本発明の第15の局面は、入力画像データに応じた電圧を表示部の液晶層に印加することにより当該入力画像データの表す画像を当該表示部に表示する液晶表示装置の駆動方法であって、

前記入力画像データに応じた電圧を前記液晶層に印加するステップと、

当該液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記液晶層に印加される電圧の極性の偏りを示す極性偏り値をバランス記憶部に格納するステップと、

前記液晶表示装置の電源をオフするステップと、

30

前記液晶表示装置の電源がオフされた後に、電源のオンを指示するオン信号が入力されると、前記バランス記憶部から前記極性偏り値を読み出すステップと、

前記極性偏り値が相殺されるように前記液晶層への電圧の印加を制御するステップとを備えることを特徴とする。

【発明の効果】

【0024】

本発明の第1の局面によれば、電源のオフを指示するオフ信号が入力されると、当該オフ信号の入力時点までに液晶層に印加された電圧の極性偏り度合いを示す極性偏り値が記憶される。その後に、液晶表示装置の電源がオンされれば、極性偏り値が読み出され、当該極性偏り値が相殺されるように駆動部が制御される。これにより、液晶層への印加電圧の極性の偏りが相殺されることで液晶層内の不純物イオンの偏在による電荷蓄積が解消または抑制される。その結果、液晶表示装置の動作を開始したときに生じるフリッカ発生等の問題を抑制することができる。

40

【0025】

本発明の第2の局面によれば、オフ信号が入力されると、極性偏り算出部において算出された極性偏り値がバランス記憶部に格納される。液晶表示装置の電源が再びオンされたときに、バランス記憶部に格納されていた極性偏り値が読み出され、当該極性偏り値が相殺されるように駆動部が制御される。これにより、オフ信号の入力時点における極性偏り値を、電源がオンされた後に短時間で相殺することができる。

【0026】

50

本発明の第3の局面によれば、オン信号が入力された後の第1極性の休止フレーム期間の回数を第1極性カウンタによってカウントし、第2極性の休止フレーム期間の回数を第2極性カウンタによってカウントする。オフ信号が入力されると、第1極性カウンタに保持されている第1極性の休止フレーム期間の回数と、第2極性カウンタに保持されている第2極性の休止フレーム期間の回数との差を求めて極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【0027】

本発明の第4の局面によれば、オン信号が入力された後の第1極性の休止フレーム期間の時間数を第1タイマーによってカウントし、第2極性の休止フレーム期間の時間数を第2タイマーによってカウントする。オフ信号が入力されると、第1タイマーに保持されている第1極性の休止フレーム期間の時間数と、第2タイマーに保持されている第2極性の休止フレーム期間の時間数との差を求めて極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

10

【0028】

本発明の第5の局面によれば、オフ信号が入力された後にオン信号が再び入力されると、バランス制御部は極性偏り値とは異なる極性の休止期間を挿入する。これにより、オフ信号の入力時点における極性偏り値が相殺されるので、その後に電源をオンして液晶表示装置を動作させたときに生じるフリッカ発生等の問題を抑制することができる。

20

【0029】

本発明の第6の局面によれば、オン信号の入力後に与えられる休止フレーム期間の極性が第1極性である場合には、極性偏りカウンタに保持されている休止期間の回数に、第1極性のフレーム期間の回数を加算する。また、休止フレーム期間の極性が第1極性と異なる第2極性である場合には、極性偏りカウンタに保持されている休止期間の回数から、第2極性のフレーム期間の回数を減算する。オフ信号が入力されると、極性偏りカウンタに保持されている休止期間の回数を極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【0030】

本発明の第7の局面によれば、わずかな画像の変化をも検出し、その検出結果に基づいて後続のフレーム期間をリフレッシュ期間とするか休止期間とするかを判別することができる。

30

【0031】

本発明の第8の局面によれば、容量の大きなメモリを備えることなく、画像変化の有無を検出し、その検出結果に基づいて後続のフレーム期間をリフレッシュ期間とするか休止期間とするかを判別することができる。

【0032】

本発明の第9の局面によれば、バランス制御回路は、極性偏り値を相殺した後に、休止駆動を行うように駆動部を制御する。これにより、休止駆動時にフリッカ発生等の問題が生じないようにすることができる。

40

【0033】

本発明の第10の局面によれば、REF奇/偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の回数を第1極性カウンタに保持されている回数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の回数を第2極性カウンタに保持されている回数に加算する。そして、オフ信号が入力されたときに、第1極性カウンタに保持されている回数と、第2極性カウンタに保持されている回数との差を求めて極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【0034】

50

本発明の第 1 1 の局面によれば、R E F 奇 / 偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の時間数を第 1 タイマーに保持されている時間数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の時間数を第 2 タイマーに保持されている時間数に加算する。そして、オフ信号が入力されたときに、第 1 タイマーに保持されている時間数と、第 2 タイマーに保持されている時間数との差を求めて極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 5 】

本発明の第 1 2 の局面によれば、R E F 奇 / 偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の回数を極性偏りカウンタに保持されている回数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の回数を極性偏りカウンタに保持されている回数から減算する。そして、オフ信号が入力されたときに、極性偏りカウンタに保持されている回数を極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

10

【 0 0 3 6 】

本発明の第 1 3 の局面によれば、アクティブマトリクス型の液晶表示装置における各画素形成部のスイッチング素子として、酸化物半導体によりチャネル層が形成された薄膜トランジスタが使用される。これにより、薄膜トランジスタのオフリーク電流が大幅に低減され、各画素形成部の画素容量に書き込まれた電圧はより長期間保持される。

20

【 0 0 3 7 】

本発明の第 1 4 の局面によれば、画素形成部に含まれる薄膜トランジスタのチャネル層を形成する酸化物半導体として酸化インジウム・ガリウム・亜鉛を用いることにより、本発明の第 1 2 の局面の効果を確実に得ることができる。

【 0 0 3 8 】

本発明の第 1 5 の局面によれば、本発明の第 1 および第 2 の局面の効果と同様の効果を奏するので、説明を省略する。

【 図面の簡単な説明 】

【 0 0 3 9 】

30

【 図 1 】 液晶表示装置における休止駆動の一例を説明するためのタイミングチャートである。

【 図 2 】 電荷の偏りが生じている液晶表示装置において、電源が再びオンされたときの電荷の偏りを示すタイミングチャートである。

【 図 3 】 (A) および (B) は、オフ信号が入力されたときに休止フレーム期間を必要な回数だけ挿入して液晶層への印加電圧の時間的積分値を “ 0 ” にするためのタイミングチャートである。

【 図 4 】 本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

【 図 5 】 本発明の実施形態に係る液晶表示装置の第 1 の動作例を示すタイミングチャートであり、(A) は $t = 0 \sim 1$ の期間における極性偏り値の変化を示すタイミングチャートであり、(B) は $t = 1 \sim 2$ の期間における極性偏り値 W の変化を示すタイミングチャートであり、(C) は $t = 2 \sim 3$ の期間における極性偏り値 W の変化を示すタイミングチャートであり、(D) は電源が再びオンされたときから $t = 0 \sim 1$ の期間における極性偏り値 W の変化を示すタイミングチャートである。

40

【 図 6 】 本発明の実施形態に係る液晶表示装置の第 2 の動作例を説明するためのタイミングチャートであり、(A) は 1 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートであり、(B) は 2 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートであり、(C) は 3 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。

【 図 7 】 本発明の実施形態の第 3 の変形例に係る液晶表示装置の表示制御部の構成を示す

50

ブロック図である。

【図 8】本発明の実施形態の第 4 の変形例に係る液晶表示装置の表示制御部の構成を示すブロック図である。

【図 9】本発明の実施形態の第 5 の本変形例における動作例を示すタイミングチャートである。

【発明を実施するための形態】

【0040】

以下では、休止駆動を行う液晶表示装置を中心に本発明の実施形態を説明するが、本発明は休止駆動を行わない液晶表示装置にも適用可能である。また、休止駆動を行う液晶表示装置の説明において、表示すべき画像を表す画像信号の電圧をデータ電圧として画素形成部

10

【0041】

< 0 . 基礎検討 >

本発明の実施形態を説明する前に、上記課題を解決すべく本願発明者によりなされた基礎検討について説明する。

20

【0042】

図 1 は、液晶表示装置における休止駆動の一例を説明するためのタイミングチャートである。この例では、最初の 1 フレーム期間において 1 画面分のデータ電圧の書込みが行われ、その後の 59 フレーム期間にはデータ電圧の書込みが休止される。すなわち、液晶表示装置は、1 個のリフレッシュフレーム期間と 59 個の休止フレーム期間とが交互に現れるように駆動される。この場合、リフレッシュレートは 1 Hz であり、リフレッシュ周期は 1 秒である。なお、図 1 では、59 個の休止フレーム期間はまとめて休止期間と表示されている。

【0043】

また、図 1 では、リフレッシュフレーム期間毎に画素形成部に書き込むべきデータ電圧の極性が反転される。図 1 において、電圧極性 A は、一つの画素形成部に書き込まれたデータ電圧（画素形成部内の画素容量に保持される電圧）の極性を示し、電圧極性 B は、同一のフレーム期間において他の画素形成部に書き込まれたデータ電圧の極性であって、電圧極性 A と異なる極性を示している。図 1 に示す電圧極性 A および B からわかるように、各画素形成部内の画素容量に保持されるデータ電圧（画素形成部内の液晶層に印加される電圧）の極性は 1 秒毎に反転される。この反転周期は、通常の液晶表示装置における反転周期である 16 . 67 ms に比べて非常に長い。

【0044】

液晶表示装置は液晶層に電圧を印加することにより液晶層の光透過率を制御して画像を表示する。しかし、この印加電圧に直流成分が含まれていると、液晶層内の不純物イオンが液晶層内で偏在することによる電荷の蓄積（電荷の偏り）が生じるので、フリッカ発生等の問題が生じる。このような問題が生じないようにするために、液晶表示装置では交流駆動が行われる。すなわち、図 1 に示す電圧極性 A および B のように、液晶層に印加する電圧の極性を所定期間毎に反転することによって、当該液晶層に印加される電圧の時間的積分値が実質的に“0”になるように構成されている。

【0045】

しかし、液晶表示装置の電源がオフされるタイミングによっては液晶層への印加電圧の時間的積分値が“0”にならずに、電荷の偏りが発生することがある。例えばリフレッシュレートが 1 Hz の液晶表示装置において、電源がオンされてから 2 秒後に電源がオフさ

40

50

れると、液晶層への印加電圧の時間的積分値は“ 0 ”になり、電荷の偏りは生じない。しかし、3秒後に電源がオフされると、液晶層への印加電圧の時間的積分値は“ 0 ”にならない。この場合、液晶表示装置は電荷の偏りが生じた状態で動作を停止し、電源がオフされる直前の1秒間に生じた電荷の偏りが液晶層に発生する。

【 0 0 4 6 】

図2は、電荷の偏りが生じている液晶表示装置において、電源が再びオンされたときの電荷の偏りを示すタイミングチャートである。図2に示すように、液晶表示装置は、電源が再びオンされればオフされたときの電荷の偏りを維持した状態から、1個のリフレッシュフレーム期間と59個の休止フレーム期間とが交互に現れるように休止駆動される。このため、電荷の偏りがより一層大きくなり、フリッカ発生等の問題がより大きくなる場合がある。

10

【 0 0 4 7 】

また、本願発明者は、先に出願した特願2012-288969において、フリッカ発生等の問題を解消するために、液晶表示装置にオフ信号が入力されたときには、休止フレーム期間を必要な回数だけ挿入して印加電圧の時間的積分値を“ 0 ”にし、その後さらに放電のためのオフシーケンスを実行することを提案した。

【 0 0 4 8 】

図3は、オフ信号が入力されたときに休止フレーム期間を必要な回数だけ挿入して液晶層への印加電圧の時間的積分値を“ 0 ”にするためのタイミングチャートである。図3に示すように、 $t = 2 \sim 3$ の期間に含まれる時点 t_a で、電源オフを指示するオフ信号がホストから入力される。この電源オフを指示する時点（電源オフ指示時点） t_a では、電荷の偏り（極性の偏り）は増大する方向であるので、電源オフ指示時点 t_a で極性を反転するためにリフレッシュフレーム期間が挿入される。これにより、各画素形成部に保持されているデータ電圧の極性が反転される。その後、休止フレーム期間の挿入が繰り返される。当該休止フレーム期間では、その直前のリフレッシュフレーム期間に各画素形成部に書き込まれたデータ電圧が保持される。これにより、電源オフ指示時点 t_a における各画素形成部の極性の偏りが、電源オフ指示時点 t_a 以降に挿入された休止フレーム期間によって生じた極性の偏りによって相殺され、図3の点線で示されるように、1つの休止フレーム期間が終了する毎に極性の偏りが“ 1 ”だけ減少する。このようにして極性の偏りが“ 0 ”になった時点で極性の偏りが解消されるので、休止フレーム期間の挿入が中止される。なお、図3の右側に記載された極性パターンは、電源オフ指示時点 t_a 以前の各画素形成部の液晶層に印加された電圧が、電源オフ指示時点 t_a 以降に挿入される休止フレーム期間に印加された電圧によって相殺されることを示している。

20

30

【 0 0 4 9 】

次に、中止時点で放電のためのオフシーケンスが開始され、オフシーケンスが終了すると液晶表示装置の電源がオフされる。電源がオフされるときには電荷の偏りが解消されているので、電源が再びオンされたときには、1個のリフレッシュフレーム期間と59個の休止フレーム期間とを交互に繰り返す、通常の休止駆動が行われる。

【 0 0 5 0 】

この場合、電源が再びオンされたときに、電源オフ指示時点 t_a における電荷の偏りに起因するフリッカ発生等の問題は発生しない。しかし、電源オフ指示時点 t_a から液晶表示装置の電源がオフされるまでに所定の待機時間を要する。なお、上記説明は、電源がオンされてから奇数番目のリフレッシュ期間およびそれに続く休止期間にオフ信号が入力される場合についての説明であるが、偶数番目のリフレッシュ期間およびそれに続く休止期間にオフ信号が入力される場合も同様である。

40

【 0 0 5 1 】

以上の基礎検討に基づき極性の偏りに起因するフリッカ発生等の問題を解消するためになされた本発明の実施形態を以下に説明する。

【 0 0 5 2 】

< 1 . 第1の実施形態 >

50

< 1. 1 全体構成および動作概要 >

図4は、本発明の実施形態に係る液晶表示装置100の構成を示すブロック図である。この液晶表示装置100は、表示制御部200と駆動部300と表示部400とを備えている。駆動部300は、ソースドライバ(「データ信号線駆動回路」ともいう)310とゲートドライバ(「走査信号線駆動回路」ともいう)320とを含んでいる。表示部400は液晶パネルを構成する。この液晶パネルは、表示部400とともにソースドライバ310およびゲートドライバ320の双方または一方が一体的に形成された構成としてもよい。液晶表示装置100の外部には、主としてCPU(Central Processing Unit)により構成されるホスト90が設けられている。

【0053】

表示部400には、複数本のデータ信号線(「ソースバスライン」ともいう)SLと、複数本の走査信号線(「ゲートバスライン」ともいう)GLと、これら複数本のデータ信号線SLおよび複数本の走査信号線GLの各交差点にそれぞれ対応してマトリクス状に配置された複数個の画素形成部10とが形成されている。図4には、便宜上、1個の画素形成部10と、この画素形成部10にそれぞれ接続された1本のデータ信号線SLおよび1本の走査信号線GLとを示している。画素形成部10は、対応する走査信号線GLにゲート端子が接続されるとともに対応するデータ信号線SLにソース端子(「第1導通端子」ともいう)が接続されたスイッチング素子として機能する薄膜トランジスタ(TFT)11と、当該TFT11のドレイン端子(「第2導通端子」ともいう)に接続された画素電極12と、複数個の画素形成部10に共通的に設けられた共通電極13と、画素電極12と共通電極13との間に挟持され、複数個の画素形成部10に共通的に設けられた液晶層(図示しない)とを有している。画素容量Cpは、画素電極12および共通電極13からなる液晶容量により構成される。なお、典型的には、画素容量Cpに確実に電圧を保持すべく液晶容量に並列に補助容量が設けられるので、実際には画素容量Cpは液晶容量および補助容量により構成される。

【0054】

本実施形態ではTFT11として、例えば酸化物半導体をチャネル層に用いたTFT(以下「酸化物TFT」という)が用いられる。より詳細には、TFT11のチャネル層は、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)、および酸素(O)を主成分とするIn-Ga-Zn-O(酸化インジウム・ガリウム・亜鉛)により形成されている。In-Ga-Zn-Oをチャネル層に用いたTFTは、アモルファスシリコン等をチャネル層に用いたシリコン系のTFTに比べてオフリーク電流が大幅に低減され、各画素形成部10の画素容量Cpに書き込まれた電圧はより長期間保持される。なお、In-Ga-Zn-O以外の酸化物半導体として、例えばインジウム、ガリウム、亜鉛、銅(Cu)、シリコン(Si)、錫(Sn)、アルミニウム(Al)、カルシウム(Ca)、ゲルマニウム(Ge)、および鉛(Pb)のうち少なくとも1つを含んだ酸化物半導体をチャネル層に用いた場合でも同様の効果が得られる。

【0055】

表示制御部200は、典型的にはIC(Integrated Circuit)として実現される。表示制御部200は、表示すべき画像を表す入力画像データを含むデータDATをホスト90から受信し、これに応じてソースドライバ用制御信号Ssc、ゲートドライバ用制御信号Sgc、および共通電圧信号等を生成し出力する。ソースドライバ用制御信号Sscはソースドライバ310に与えられ、ゲートドライバ用制御信号Sgcはゲートドライバ320に与えられ、図示しない共通電圧信号は表示部400に設けられた共通電極13に与えられる。また、表示制御部200には、液晶表示装置100の電源のオフを指示するオフ信号Soff、および電源のオンを指示するオン信号Sonもホスト90から入力される。これらのオフ信号Soffおよびオン信号Sonは、さらにソースドライバ310およびゲートドライバ320にも与えられる。

【0056】

ソースドライバ310は、ソースドライバ用制御信号Sscに応じて、各データ信号線

10

20

30

40

50

S L に与えるべきデータ信号（データ信号）を生成して出力する。ソースドライバ用制御信号 S s c には、例えば表示すべき画像を表すデジタル映像信号、ソーススタートパルス信号、ソースクロック信号、ラッチストローブ信号、および、極性切替制御信号等が含まれる。ソースドライバ 3 1 0 は、このようなソースドライバ用制御信号 S s c に応じて、その内部の図示しないシフトレジスタおよびサンプリングラッチ回路等を動作させ、デジタル映像信号に基づいて得られたデジタル信号を図示しない D A 変換回路でアナログ信号に変換することによりデータ信号（データ電圧）を生成する。

【 0 0 5 7 】

ゲートドライバ 3 2 0 は、ゲートドライバ用制御信号 S g c に応じて、アクティブな走査信号の各走査信号線 G L への印加を所定周期で繰り返す。ゲートドライバ用制御信号 S g c には、例えばゲートクロック信号およびゲートスタートパルス信号が含まれる。ゲートドライバ 3 2 0 は、ゲートクロック信号およびゲートスタートパルス信号に応じて、その内部の図示しないシフトレジスタ等を動作させることにより走査信号を生成する。

10

【 0 0 5 8 】

表示部 4 0 0 の背面側には、バックライトユニット（図示しない）が設けられており、バックライトユニットは表示部 4 0 0 の背面からバックライト光を照射する。バックライトユニットは、表示制御部 2 0 0 により制御されるものであっても良いし、その他の方法により制御されるものであっても良い。なお、液晶パネルが反射型である場合には、バックライトユニットは設ける必要がない。

20

【 0 0 5 9 】

以上のようにして、各データ信号線 S L にデータ信号が印加され、各走査信号線 G L に走査信号が印加され、バックライトユニットが駆動されることにより、ホスト 9 0 から送信されたデータ D A T に含まれる入力画像データの表す画像が液晶パネルにおける表示部 4 0 0 に表示される。

【 0 0 6 0 】

< 1 . 2 表示制御部の構成 >

図 4 に示すように、表示制御部 2 0 0 は、R E F / N R E F 判別回路 2 1、フレームメモリ 2 2、R E F 奇 / 偶判別回路 2 3、極性偏り算出回路 2 4、バランス記憶回路 2 5 およびバランス制御回路 2 6 を含んでいる。ホスト 9 0 から送信された、入力画像データを含むデータ D A T は R E F / N R E F 判別回路 2 1 およびバランス制御回路 2 6 に与えられ、液晶表示装置 1 0 0 をオン / オフするオン信号 S o n およびオフ信号 S o f f はバランス制御回路 2 6 に与えられる。

30

【 0 0 6 1 】

R E F / N R E F 判別回路 2 1 は、ホスト 9 0 から受信したデータ D A T に基づき、各フレーム期間について 1 フレーム期間毎にリフレッシュフレーム期間か休止フレーム期間かを判別し、その判別結果を示す R E F / N R E F 信号を生成して R E F 奇 / 偶判別回路 2 3 に与える。また、この R E F / N R E F 信号は、R E F 奇 / 偶判別回路 2 3 を介して極性偏り算出回路 2 4 およびバランス制御回路 2 6 にも与えられる。

【 0 0 6 2 】

フレームメモリ 2 2 は、揮発性メモリである D R A M (Dynamic Random Memory) 等によって構成され、1 フレーム分の画像データを格納することができる。このため、R E F / N R E F 判別回路 2 1 は、1 つ前のフレームの入力画像データをあらかじめフレームメモリ 2 2 に格納しておき、ホスト 9 0 から受信したデータ D A T に含まれる入力画像データの表す画像がフレームメモリ 2 2 に格納されている入力画像データの表す画像から変化しているか否かを判別する。画像が変化していると判定された場合にはリフレッシュフレーム期間と判定され、画像が変化していないと判別された場合には休止フレーム期間と判定される。

40

【 0 0 6 3 】

また、R E F / N R E F 判別回路 2 1 は、入力画像データの表す画像が変化しない期間や新たな入力画像データをホスト 9 0 から受信しない期間が続いても、所定期間毎にリフ

50

レッシュフレーム期間が挿入されるように R E F / N R E F 信号を生成する。例えば、休止期間が 5 9 フレーム期間にわたって連続した場合にはその次のフレーム期間がリフレッシュ期間となるように、すなわち 1 秒に 1 回はリフレッシュ期間が挿入されるように、R E F / N R E F 信号を生成する。

【 0 0 6 4 】

R E F 奇 / 偶判別回路 2 3 は、上記 R E F / N R E F 信号に基づき、電源がオンされた時点から現時点までのリフレッシュ回数すなわち当該期間に含まれるリフレッシュフレーム期間の個数が奇数か偶数かを判別し、その結果を示す奇 / 偶信号を生成して極性偏り算出回路 2 4 に与える。上記リフレッシュ回数が奇数か偶数かを判別するために 1 ビットのレジスタである奇偶ビットレジスタ 2 3 a が R E F 奇 / 偶判別回路 2 3 内に設けられている。この奇偶ビットレジスタ 2 3 a の値である奇偶ビット値 B o / e は、電源オンの時点で “ 0 ” に初期化され、その直後の最初のリフレッシュフレーム期間の開始時点で “ 1 ” に変更される。以降、奇偶ビット値 B o / e は、リフレッシュフレーム期間が現れる毎に “ 1 ” と “ 0 ” の間で交互に変更される。このため、電源がオンされた時点から現時点までのリフレッシュ回数が奇数回の場合には、奇偶ビット値 B o / e は “ 1 ” になり、偶数回の場合には “ 0 ” になる。このような奇偶ビット値 B o / e によって構成される奇 / 偶信号は、極性偏り算出回路 2 4 に与えられる。

10

【 0 0 6 5 】

極性偏り算出回路 2 4 は、電源がオンされた時点から現時点までの極性の偏りの度合いを示す値を格納するために 2 個のレジスタを有している。以下では、これら 2 個のレジスタをそれぞれ「第 1 極性カウンタ 2 4 a 」および「第 2 極性カウンタ 2 4 b 」といい、また第 1 極性カウンタ 2 4 a に格納される極性の偏りの度合を表す第 1 カウント値を記号 “ N a ” で表し、第 2 極性カウンタ 2 4 b に格納される極性の偏りの度合を表す第 2 カウント値を記号 “ N b ” で表す。本実施形態において「極性の偏り」とは、同一の画素形成部に正極性のデータ電圧が保持される休止フレーム期間の総個数と、当該同一の画素形成部に負極性のデータ電圧が保持される休止フレーム期間の総個数との差をいう。この差が “ 0 ” であれば極性の偏りはない。以下では、1 フレーム期間を単位として極性の偏りを表現するが、これに限定されない。

20

【 0 0 6 6 】

極性偏り算出回路 2 4 は、R E F 奇 / 偶判別回路 2 3 から与えられる奇 / 偶信号が “ 1 ” である場合、すなわち電源がオンされた時点から現時点までのリフレッシュ回数が奇数回である場合には、当該リフレッシュ期間に含まれる休止フレーム期間を表す R E F / N R E F 信号が与えられる毎にその個数をカウントし、第 1 極性カウンタ 2 4 a の第 1 カウント値 N a を “ 1 ” だけインクリメントする。また、奇 / 偶信号が “ 0 ” である場合、すなわちリフレッシュ回数が偶数回である場合には、直前のリフレッシュフレーム期間に続く休止フレーム期間を表す R E F / N R E F 信号が与えられる毎にその個数をカウントし、第 2 極性カウンタ 2 4 b の第 2 カウント値 N b を “ 1 ” だけインクリメントする。

30

【 0 0 6 7 】

次に、極性偏り算出回路 2 4 は、極性の偏りを求めるために、第 1 カウント値 N a から第 2 カウント値 N b を減算して極性偏り値 W を求め、当該極性偏り値 W を極性偏りカウンタ 2 4 c に格納するとともにバランス制御回路 2 6 に与える。このことから、正極性の休止フレーム期間の個数が多い場合には極性偏り値 W は正の値になり、その個数が多くなればなるほど極性偏り値 W は大きくなる。逆に、負極性の休止フレーム期間の個数が多い場合には極性偏り値 W は負の値になり、その個数が多くなればなるほど極性偏り値 W は小さくなる。このようにして、オフ信号が入力されたときに極性偏り値 W を容易かつ迅速に求めることができる。なお、極性偏り値 W は、第 2 カウント値 N b から第 1 カウント値 N a を減算することにより求めてもよい。

40

【 0 0 6 8 】

バランス制御回路 2 6 は、電源がオンされた後、電源のオフを指示するオフ信号 S o f f がホスト 9 0 から入力されるまでは（オフ信号 S o f f がアクティブとなるまでは）、

50

ホスト 90 から受信したデータ D A T および R E F / N R E F 判別回路 21 から与えられた R E F / N R E F 信号に基づいて、ソースドライバ 310 およびゲートドライバ 320 を制御する。これにより、ソースドライバ 310 およびゲートドライバ 320 は、当該データ D A T に含まれる入力画像データの表す画像が表示部 400 に表示されるように、1 個の休止期間と 59 個の休止フレーム期間とを交互に繰り返す、通常の休止駆動を行う。

【0069】

この駆動において、R E F / N R E F 信号に基づきリフレッシュフレーム期間と判定されれば、入力画像データに基づき各画素形成部に保持されているデータ電圧の極性を反転して書き換えるリフレッシュが行われる。休止フレーム期間と判定されれば、全ての走査信号線 G L を非選択状態にしてリフレッシュを休止する。

10

【0070】

また、休止期間において、ホスト 90 から受信した新たな入力画像データに基づく強制的なリフレッシュ（以下「強制リフレッシュ」という）が行われない場合には、所定期間毎にリフレッシュが行われる（以下、このリフレッシュを「定期リフレッシュ」という）。このようにして、図 1 に示すような駆動が行われる。

【0071】

ホスト 90 からオフ信号 S o f f がバランス制御回路 26 に入力されると、バランス制御回路 26 は、ソースドライバ 310 およびゲートドライバ 320 からなる駆動部 300 が動作を停止するように制御する。また、バランス制御回路 26 は、オフ信号 S o f f が入力されたことを示す停止信号を生成して極性偏り算出回路 24 に与える。

20

【0072】

極性偏り算出回路 24 は、バランス制御回路 26 から停止信号を与えられると、第 1 極性カウンタ 24 a の第 1 カウント値 N a と、第 2 極性カウンタ 24 b の第 2 カウント値 N b とに基づいて求めた極性偏り値 W を算出し、バランス記憶回路 25 に格納する。このバランス記憶回路 25 はフラッシュメモリ等の不揮発性メモリによって構成されている。このため、液晶表示装置 100 を含むシステム全体の電源がオフされた場合であっても、バランス記憶回路 25 は極性偏り値 W を記憶し続けることができる。

【0073】

バランス記憶回路 25 が極性偏り値 W を格納している状態で、電源が再びオンされれば、データ D A T とオン信号 S o n がホスト 90 からバランス制御回路 26 に与えられる。バランス制御回路 26 は、オン信号 S o n を受信すると、バランス記憶回路 25 に格納された極性偏り値 W を読み出すために読出信号を生成してバランス記憶回路 25 に与える。バランス記憶回路 25 は当該読出信号を受け取ると、格納していた極性偏り値 W をバランス制御回路 26 に与える。

30

【0074】

バランス制御回路 26 は、与えられた極性偏り値 W が 1 だけ減少するように、ソースドライバ 310 およびゲートドライバ 320 からなる駆動部 300 を制御して、休止フレーム期間を 1 フレームだけ挿入することを繰り返す。当該休止フレーム期間では、当該極性偏り値 W によって表される極性のデータ電圧が、当該極性と異なる極性のデータ電圧によって相殺される。このため、バランス制御回路 26 は、休止フレーム期間を 1 フレーム分挿入する毎に極性偏り値 W を “ 1 ” だけデクリメントすることを繰り返す。

40

【0075】

このようにして、極性偏り値 W が “ 0 ” になると、休止フレーム期間の挿入を中止し、極性を反転させたリフレッシュフレーム期間を挿入することによって液晶層への印加電圧の極性を反転させる。その後、バランス制御回路 26 は、再びオフ信号 S o f f が入力されるまで、ホスト 90 から与えられるデータ D A T に基づいて通常の休止駆動を行うように駆動部 300 を制御する。

【0076】

< 1.3 第 1 の動作例 >

本実施形態の第 1 の動作例を説明する。図 5 (A) ~ 図 5 (D) は、第 1 の動作例を示

50

すタイミングチャートである。第 1 の動作例では、図 1 に示すように、1 秒間に 1 回の定期リフレッシュが行われ、リフレッシュが行われる毎に、各画素形成部 10 に保持されているデータ電圧の極性が反転される。

【0077】

図 5 (A) は、電源がオンされてから 1 秒が経過するまでの期間すなわち $t = 0 \sim 1$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部 400 における極性パターンとを示している。極性偏り値 W の変化は図 5 (A) における左側のグラフに実線で示されており、極性パターンはその右側の模式図に示されている。このことは、以下に節々する図 5 (B) ~ 図 5 (D) においても同様である。また、図 5 (A) ~ 図 5 (D) に示す極性パターンは、説明の便宜上、垂直方向の画素数を 5 とし水平方向の画素数を 6 とし

10

【0078】

この動作例では、時点 $t = 0$ において電源がオンされると、最初の 1 フレーム期間はリフレッシュフレーム期間になり、その後の 59 フレーム期間はすべて休止フレーム期間になるように休止駆動される。当該休止フレーム期間には、その直前のリフレッシュフレーム期間に各画素形成部に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。図 5 (A) に示すように、 $t = 0 \sim 1$ の期間では、いずれのフレーム期間においても同じ極性の電圧が印加されるので、極性偏り W は単調に (直線的に) 増大する。

【0079】

20

図 5 (B) は、 $t = 1 \sim 2$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。電源がオンされてから 1 秒が経過した時点 $t = 1$ の後の最初のリフレッシュフレーム期間において、データ電圧の書き込みにより液晶層への印加電圧 (各画素形成部 10 に保持されるデータ電圧) の極性が反転される。その後の 59 フレーム期間はすべて休止フレーム期間となる。当該休止フレーム期間には、その直前のリフレッシュ期間に各画素形成部 10 に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。このため、図 5 (B) に示すように、 $t = 1 \sim 2$ の期間では極性偏り値が単調に (直線的に) 減少し、 $t = 2$ の時点で、 $t = 0 \sim 1$ の期間に生じた極性の偏りが相殺されて極性偏り値 W が “0” になる。これにより、極性の偏りが解消される。すなわち、 $t = 0 \sim 1$ の期間に液晶層に印加された休止フレーム期間の総個数と、 $t = 1 \sim 2$ の期間に印加された休止フレーム期間の総個数とが同じになる。なお、図 5 (A) および図 5 (B) の右側に記載された極性パターンは、 $t = 0 \sim 1$ の期間に液晶層に印加された電圧が、 $t = 1 \sim 2$ の期間に印加された電圧によって相殺されることを示している。

30

【0080】

図 5 (C) は、 $t = 2 \sim 3$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。時点 $t = 2$ の後の最初のリフレッシュフレーム期間において、データ電圧の書き込みにより液晶層への印加電圧の極性が再び反転される。その後の 59 フレーム期間はすべて休止フレーム期間となる。当該休止フレーム期間には、その直前のリフレッシュ期間に各画素形成部 10 に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。このため、図 5 (C) に示すように、 $t = 2 \sim 3$ の期間では極性偏り値 W が単調に (直線的に) 増大する。時点 $t = 3$ においてオフ信号 S_{off} が与えられれば、時点 $t = 3$ における極性偏り値 W がバランス記憶回路 25 に格納され、その後動作が停止される。

40

【0081】

図 5 (D) は、電源が再びオンされたときから 1 秒が経過するまでの期間すなわち $t = 0 \sim 1$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。電源が再びオンされるようにオン信号 S_{on} が与えられれば、図 5 (C) に示す $t = 2 \sim 3$ の期間に生じた極性電荷の偏りを解消するために、休止フレーム期間を挿入することが繰り返される。当該休止フレーム期間では、当該極性偏り値 W によって表される極性のデータ電圧が、当該極性と異なる極性のデータ電圧によって相殺され

50

る。このため、休止フレーム期間を1フレームだけ挿入する毎に、極性偏り値Wを“1”だけデクリメントすることを繰り返す。このようにして極性偏り値Wが小さくなり、時点 $t = 1$ において極性偏り値Wが“0”になり極性の偏りが解消されるので、休止フレーム期間の挿入が中止される。 $t = 1$ の直後に液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入され、その後は通常の休止駆動が行われる。なお、図5(C)および図5(D)の右側に記載された極性パターンは、電源をオフする前の $t = 2 \sim 3$ の期間に液晶層に印加された電圧が、電源をオンした後の $t = 0 \sim 1$ の期間に印加された電圧によって相殺されることを示している。

【0082】

< 1.4 第2の動作例 >

次に、本実施形態の第2の動作例を説明する。図6(A)～図6(C)は、第2の動作例を説明するためのタイミングチャートである。図6(A)は、1回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図6(A)に示すように、時点 $t = 0$ において電源がオンされると、最初の1フレーム期間はリフレッシュフレーム期間になり、その後の59フレーム期間はすべて休止フレーム期間になるように休止駆動が行われる。これにより、極性偏り値Wが単調に増加する。時点 $t = 2$ の経過時点で極性が反転させ、同様の休止駆動が行われる。これにより、極性偏り値Wが単調に減少する。そして、 $t = 2 \sim 3$ の間の時点 $t = t_c$ においてオフ信号Soffが与えられれば、時点 $t = t_c$ における極性偏り値W1がバランス記憶回路25に格納され、その後に液晶表示装置100の動作が停止される。

【0083】

図6(B)は、電源が2回目にオンをされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図6(B)に示すように、電源が2回目にオンされると、バランス記憶回路25に格納されている極性偏り値W1が読み出される。そして、電源が2回目にオンされた時点 $t = 0$ から時点 $t = t_d$ までの期間において、休止フレーム期間が1フレームだけ挿入される毎に、当該極性偏り値が1だけデクリメントされる。このようにして、時点 $t = t_d$ において極性偏り値が“0”になると、休止フレーム期間の挿入が中止され、液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入される。その後、通常の休止駆動が行われる。休止駆動では、1秒ごとに極性を反転させながら極性の偏りが単調に増加することと単調に減少することとが繰り返され、ホスト90から送信されてくる入力画素データに基づく画像が表示部400に表示される。

【0084】

次に、時点 $t = 4 \sim 5$ の間の時点 $t = t_e$ においてオフ信号Soffがホスト90から与えられれば、時点 $t = t_e$ における極性偏り値W2がバランス記憶回路25に格納され、その後に液晶表示装置100の動作が停止される。

【0085】

図6(C)は、電源が3回目にオンをされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図6(C)に示すように、電源が3回目にオンされると、バランス記憶回路25に格納されている極性偏り値W2が読み出される。そして、電源が3回目にオンされた時点 $t = 0$ から時点 $t = t_f$ まで休止フレーム期間が1フレームだけ挿入される毎に、当該極性偏り値が1だけデクリメントされる。このようにして、時点 $t = t_f$ において極性偏り値が“0”になると、休止フレーム期間の挿入が中止され、液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入される。その後、通常の休止駆動が行われ、ホスト90から送信されてくる入力画素データに基づく画像が表示部400に表示される。

【0086】

このように、液晶表示装置100の電源がオフされた後に再びオンされれば、必要な個数の休止フレーム期間を挿入することにより極性偏り値を“0”にする。これにより、フリッカ発生等の問題が生じないようにすることができる。なお、電源が2回目にオンされたときの時点 $t_0 \sim t_d$ 、および3回目にオンされたときの時点 $t_0 \sim t_f$ の間では、そ

10

20

30

40

50

れぞれ電源をオフした図6(A)に示す時点 $t = t_c$ および図6(B)に示す時点 $t = t_e$ において表示されていた画像が再び表示部400に表示される。これにより、視聴者は電源をオンした後にホスト90から送信されてくる画像を視聴する前に、直前のオフ時の表示されていた画像も視聴することができる。

【0087】

< 1.5 効果 >

上記実施形態によれば、電源のオフを指示するオフ信号 S_{off} が入力されると、電源オフ時の極性偏り値 W がバランス記憶回路25に格納される。そして、電源が再びオンされたときに、極性偏り値 W がバランス記憶回路25から読み出されバランス制御回路26に与えられる。バランス制御回路26は、当該極性偏り値 W を相殺するために休止フレーム期間の挿入を開始する。休止フレーム期間を挿入することによって、液晶層への印加電圧が相殺されるので、休止フレーム期間が挿入される毎に極性偏り値 W が“1”だけデクリメントされ、極性偏り値 W が“0”になった時点で休止フレーム期間の挿入が中止される。この中止時点では、電源オフ時点における極性偏り値 W が挿入された休止フレーム期間によって相殺されるので、通常の休止駆動を開始する前における液晶層への印加電圧の時間的積分値は実質的に“0”になる。このように、オフ信号の入力時点における極性偏り値を、電源がオンされた後に短時間で相殺することができる。

【0088】

このようにして、休止フレーム期間の挿入によって極性偏り値 W を“0”にし、その後に通常の休止駆動を開始するので、休止駆動を開始する時点においては、不純物イオンの偏在による蓄積電荷および画素容量における蓄積電荷はいずれも存在しない。このため、本発明を適用することにより、消費電力の大幅な削減等を目的として休止駆動を行う液晶表示装置100において、電源がオフされ、その後再びオンされて動作状態になったときにフリッカ発生等の問題は生じない。

【0089】

また、オン信号 S_{on} が与えられると、液晶表示装置100は電荷の偏りを解消するために必要な個数の休止フレーム期間を挿入する。これにより、視聴者は電源がオンされた後にホスト90から送信されてくる画像を視聴することができるだけでなく、直前のオフ時に表示部400に表示されていた画像も視聴することができる。

【0090】

なお、上記の構成では、極性偏り値 W が“0”になった時点で休止フレーム期間の挿入が中止される。しかし、極性偏り値 W が電荷の偏りが無視できる程度に“0”に十分に近い値となった時点で、上記極性偏り値 W は実質的に“0”であるとして休止フレーム期間の挿入を中止するようにしてもよい。また、極性偏り値 W が“0”になるまで休止フレーム期間を挿入するという構成に代えて、液晶層への印加電圧の極性の偏りが実質的に解消されればよいので、極性偏り値 W がそれに応じた程度に“0”に近い値となった時点で休止フレーム期間の挿入を中止するようにしてもよい。さらにまた、フリッカ発生等の問題の解決に寄与するように液晶層への印加電圧の極性の偏りが低減できればよいので、極性偏り値 W がそれに応じた程度に“0”に近い値となった時点で休止フレーム期間の挿入を中止するようにしてもよい。

【0091】

< 2. 変形例 >

< 2.1 第1の変形例 >

上記実施形態の第1の変形例について説明する。この変形例は、上記実施形態における液晶表示装置100の表示制御部200の構成を部分的に変更したものである。

【0092】

上記実施形態では、REF/NREF判別回路21は、1つ前のフレーム期間の入力画像データをあらかじめフレームメモリ22に格納しておき、ホスト90から受信したデータDATに含まれる入力画像データの表す画像がフレームメモリ22に格納された画像から変化しているか否かを判別している。

【 0 0 9 3 】

しかし、以下のような方法により、ホスト 9 0 から受信したデータ D A T に含まれる入力画像データの表す画像が変化しているか否かを判別してもよい。画像が変化しているか否かを判別するために、これらの方法のうちのいずれか 1 つの方法を使用してもよく、またこれらの方法から適宜選択された複数の方法を組み合わせて使用してもよい。いずれの場合も、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。この方法によれば、わずかな画像の変化をも検出することができる。

【 0 0 9 4 】

(1) フレームメモリ 2 2 に代えて演算結果記憶回路が表示制御部 2 0 0 内に設けられている。 R E F / N R E F 判別回路 2 1 は、ホスト 9 0 から受信するデータ D A T に含まれる入力画像データに基づいて、フレーム毎に所定の演算処理を行い、その演算結果を演算結果記憶回路に格納する。このため、 R E F / N R E F 判別回路 2 1 は、あるフレームの画像を表す入力画像データを与えられれば、そのフレームの演算結果を求め、1 つ前のフレームについての演算結果と比較して画像が変化しているか否かを判別する。すなわち、 R E F / N R E F 判別回路 2 1 は、2 つのフレームについての演算結果が同じであれば同じ画像であると判定し、異なれば異なる画像であると判定する。このような所定の演算処理には、1 フレームにおける画素値の総和の算出やチェックサムの算出等が含まれる。この方法によれば、容量の大きなメモリを備えることなく画像の変化の有無を検出することができる。

(2) 各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを示す専用の信号をホスト 9 0 から受け取る。

(3) 各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを示すデータをホスト 9 0 が表示制御部 2 0 0 内に設けられた特定のレジスタに書き込む。

(4) ホスト 9 0 から受信するデータ D A T に入力画像データが含まれている場合には次のフレーム期間はリフレッシュフレーム期間であると判定し、入力画像データが含まれていない場合には次のフレーム期間は休止フレーム期間であると判定する。

(5) ホスト 9 0 から受信するデータ D A T に入力画像データが含まれていない場合において、定期的に関リフレッシュが行われるように、各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを判別する。

【 0 0 9 5 】

< 2 . 2 第 2 の変形例 >

上記実施形態の第 2 の変形例について説明する。図 7 は、本変形例に係る液晶表示装置の表示制御部 2 0 0 の構成を示すブロック図である。この変形例は、図 7 に示すように、図 4 に示す表示制御部 2 0 0 の極性偏り算出回路 2 4 の構成を部分的に変更したものであり、図 4 に示す構成と同様の構成についての詳しい説明は省略する。

【 0 0 9 6 】

上記実施形態では図 4 に示すように、極性偏り算出回路 2 4 内に、第 1 極性カウンタ 2 4 a と第 2 極性カウンタ 2 4 b とが設けられている。第 1 極性カウンタ 2 4 a によってカウントされた第 1 カウント値 N a と、第 2 極性カウンタ 2 4 b によってカウントされた第 2 カウント値 N b との差である極性偏り値 W を求める。そして、当該極性偏り値 W によって液晶層に印加される電圧の偏りを判定する。しかし、極性偏り算出回路 2 4 内に 1 つの極性偏りカウンタ 2 4 d だけを設けてもよい。この極性偏りカウンタ 2 4 c によってカウントされる極性偏り値を記号 “ Z ” で示す。

【 0 0 9 7 】

極性偏り算出回路 2 4 は、極性偏りカウンタ 2 4 d の極性偏り値 Z を最初に “ 0 ” に設定する。電源がオンされれば、極性偏り算出回路 2 4 は、最初のリフレッシュフレーム期間の終了から次のリフレッシュフレーム期間の開始まで、休止フレーム期間が 1 回終了する毎に極性偏り値 Z を “ 1 ” だけインクリメントすることを繰り返す。これにより、極性偏り値 Z は休止フレーム期間毎に 1 だけカウントアップされる。

【 0 0 9 8 】

次のリフレッシュフレーム期間が挿入されれば、極性偏り算出回路 2 4 は、リフレッシュフレーム期間の終了から次のリフレッシュフレーム期間の開始まで、休止フレーム期間が 1 回終了する毎に極性偏り値 Z を “ 1 ” だけインクリメントすることを繰り返す。これにより、極性偏り値 Z は休止フレーム期間毎に 1 だけカウントダウンされる。

【 0 0 9 9 】

極性偏り値 Z がカウントアップされるかカウントダウンされるかは、R E F 奇 / 偶判別回路 2 3 から与えられる奇 / 偶信号によって決まり、極性偏り算出回路 2 4 は、奇 / 偶信号に基づいて、カウントアップとカウントダウンとを切り換える。すなわち、電源をオンしたときに極性偏りカウンタ 2 4 d の極性偏り値 Z はリセットされて “ 0 ” になる。その後、最初のリフレッシュ期間から 2 番目のリフレッシュ期間までは奇 / 偶信号が “ 1 ” であるので、極性偏り算出回路 2 4 は、当該リフレッシュ期間に含まれる休止フレーム期間を表す R E F / N R E F 信号が与えられる毎に、極性偏りカウンタ 2 4 d の極性偏り値 Z を “ 1 ” だけインクリメントする。次に、2 番目のリフレッシュ期間から 3 番目のリフレッシュ期間までは奇 / 偶信号が “ 0 ” であるので、直前のリフレッシュフレーム期間に続く休止フレーム期間を表す R E F / N R E F 信号が与えられる毎に、極性偏りカウンタ 2 4 d の極性偏り値 Z を “ 1 ” だけインクリメントする。以降、同様にして極性偏りカウンタ 2 4 d の極性偏り値 Z を “ 1 ” だけインクリメントしたりデクリメントしたりすることを繰り返す。これにより、極性偏りカウンタ 2 4 d には、極性の偏りを示す極性偏り値 Z が保持される。このようにして、オフ信号が入力されたときに極性偏り値 Z を容易かつ迅速に求めることができる。

【 0 1 0 0 】

ホスト 9 0 からオフ信号 S o f f が与えられれば、バランス制御回路 2 6 から与えられる停止信号に基づいて、極性偏り算出回路 2 4 は、極性偏り値 Z をバランス記憶回路 2 5 に格納し、極性偏り値 Z を “ 0 ” にリセットする。その後に液晶表示装置 1 0 0 の電源がオフされる。

【 0 1 0 1 】

再び電源がオンされれば、バランス制御回路 2 6 は、バランス記憶回路 2 5 に格納された極性偏り値 Z を読み出し、休止フレーム期間を 1 フレームずつ挿入することにより、当該極性偏り値 Z を 1 だけデクリメントすることを繰り返す。このようにして、極性偏り値 Z を “ 0 ” にすれば、極性の偏りが解消される。次に、休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより液晶層への印加電圧の極性が反転され、その後に通常の休止駆動が開始される。このため、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。

【 0 1 0 2 】

< 2 . 3 第 3 の変形例 >

上記実施形態の第 3 の変形例について説明する。図 8 は、本変形例に係る液晶表示装置の表示制御部 2 0 0 の構成を示すブロック図である。この変形例は、図 8 に示すように、図 4 に示す表示制御部 2 0 0 の極性偏り算出回路 2 4 の構成を部分的に変更したものであり、図 4 に示す構成と同様の構成についての詳しい説明は省略する。

【 0 1 0 3 】

上記実施形態では図 4 に示すように、極性偏り算出回路 2 4 内に設けた第 1 極性カウンタ 2 4 a によって奇数番目のリフレッシュ期間の直後の休止フレーム期間の個数をカウントし、第 2 極性カウンタ 2 4 b によって偶数番目のリフレッシュ期間の直後の休止フレーム期間の個数をカウントする。

【 0 1 0 4 】

しかし、本変形例に示すように、極性偏りの度合いを示す単位を他のものに変更してもよい。例えば、第 1 および第 2 極性カウンタ 2 4 a 、 2 4 b を、それぞれ第 1 および第 2 タイマー 2 4 e および 2 4 f に代えてもよい。この場合、第 1 タイマー 2 4 e によって、電源がオンされてから奇数番目のリフレッシュ期間に続く休止フレーム期間の総時間数 T

1 が求められ、第 2 タイマー 2 4 f によって、電源がオンされてから偶数番目のリフレッシュ期間に続く休止フレーム期間の総時間数 T 2 が計測される。これらの総時間数 T 1 および T 2 に基づいて、それらの差を極性偏り時間 V とし、極性偏りカウンタ 2 4 g に保持される。これにより、オフ信号が入力されたときに極性偏り時間 V を容易かつ迅速に求めることができる。

【 0 1 0 5 】

電源がオフされれば、極性偏りカウンタ 2 4 g に保持されている極性偏り時間 V はバランス記憶回路 2 5 に格納される。電源が再びオンされたときに、バランス制御回路 2 6 は、バランス記憶回路 2 5 に格納された極性偏り時間 V を読み出し、当該極性偏り時間 V が “ 0 ” になるように休止フレーム期間を挿入する。休止フレーム期間を挿入するごとに、当該極性偏り時間 V から当該休止フレーム期間を減算する。このようにして、極性偏り時間 V が “ 0 ” になった時点で休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより液晶層への印加電圧の極性が反転され、その後通常休止駆動が開始される。このため、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。

【 0 1 0 6 】

< 2 . 4 第 4 の変形例 >

上記実施形態の第 4 の変形例について説明する。上記実施形態では、定期リフレッシュのみが行われるとした。しかし、本変形例では、定期リフレッシュだけでなくさらに強制リフレッシュも行われる。なお、定期リフレッシュまたは強制リフレッシュのためのリフレッシュフレーム期間以外のフレーム期間は休止フレーム期間になる。

【 0 1 0 7 】

図 9 は、本変形例における液晶表示装置の動作例を示すタイミングチャートである。図 9 に示すように、電源がオンされた直後に最初のリフレッシュ（各画素形成部 1 0 へのデータ電圧の書込み）が行われ、さらに時点 t = 1 および時点 t = 2 において定期リフレッシュが行われる。その後、t = 2 ~ 3 の期間において 2 回の強制リフレッシュが行われ、さらに時点 t g において、電源オフを指示するオフ信号 S o f f がホスト 9 0 からバランス制御回路 2 6 に入力される。オフ信号 S o f f が与えられると、バランス制御回路 2 6 は停止信号を生成し極性偏り算出回路 2 4 に与え、極性偏り算出回路 2 4 は時点 t g における極性偏り値 W をバランス記憶回路 2 5 に格納する。

【 0 1 0 8 】

その後、オン信号 S o n がバランス制御回路 2 6 に入力されれば、バランス制御回路 2 6 はバランス記憶回路 2 5 から極性偏り値 W を読み出し、休止フレーム期間を挿入する毎に当該極性偏り値 W を “ 1 ” だけデクリメントすることを繰り返す。そして、バランス制御回路 2 6 は、極性偏り値 W が “ 0 ” になった時点で休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより、液晶層への印加電圧の極性が反転される。その後、通常休止駆動が開始される。このように、定期リフレッシュだけでなく強制リフレッシュも行われる液晶表示装置の場合にも本発明が適用されるので、このような液晶表示装置において電源が再びオンされて動作状態になったときにフリッカ発生等の問題は生じない。

【 0 1 0 9 】

< 2 . 5 第 5 の変形例 >

上記実施形態の第 5 の変形例について説明する。上記実施形態では、各画素形成部 1 0 内のスイッチング素子として酸化物 T F T（より詳細には I n - G a - Z n - O をチャネル層に用いた T F T）を使用しているので、オフリーク電流が極めて小さい。しかし、当該スイッチング素子として、アモルファスシリコン、多結晶シリコン等のシリコン系の T F T 等を使用することもできる。この場合には、シリコン系の T F T のオフリーク電流が大きいので、電源をオフしてから再びオンするまでの時間が長い場合には、画素容量に蓄積された電荷が放電されてしまう。そこで、再び電源をオンしたときに極性偏り値 W を “ 0 ” にするために必要であった休止フレーム期間を挿入するための動作を省略することも

可能である。

【 0 1 1 0 】

< 2 . 6 第 6 の変形例 >

上記実施形態の第 6 の変形例について説明する。上記実施形態では、バランス記憶回路 2 5 はフラッシュメモリ等の不揮発性メモリによって構成されているとする。しかし、バランス記憶回路 2 5 は D R A M (Dynamic Random Memory) 等の揮発性メモリによって構成されていてもよい。これにより、液晶表示装置を搭載した電子機器等のシステムにおいて、液晶表示装置の電源がオフされても、バランス記憶回路 2 5 を構成する D R A M には電源が供給されるように設計されていれば、バランス記憶回路 2 5 は極性偏り値 W を記憶し続けることができる。

10

【 0 1 1 1 】

< 2 . 7 その他の変形例 >

上記実施形態およびその変形例に係る液晶表示装置 1 0 0 は、休止駆動が行われることを前提としている。しかし、本発明は、これに限定されるものではなく、休止期間の現れない通常の駆動が行われる液晶表示装置にも適用可能である。通常の駆動方式による液晶表示装置であっても、極性を反転させずにデータ電圧を複数フレーム期間にわたって画素形成部に書き込むような場合には、本発明は特に有効である。また、表示制御部 2 0 0 は全てハードウェアで実現されているが、表示制御部 2 0 0 における構成の一部または全部をソフトウェア的に実現してもよい。

20

【 産業上の利用可能性 】

【 0 1 1 2 】

本発明は、酸化物半導体からなるチャネル層を有する T F T を画素形成部のスイッチング素子とする液晶表示装置に利用され、その中でも特に休止駆動を行う液晶表示装置に利用される。

【 符号の説明 】

【 0 1 1 3 】

- 1 0 ... 画素形成部
- 1 1 ... 薄膜トランジスタ (T F T)
- 1 2 ... 画素電極
- 1 3 ... 共通電極
- 2 1 ... R E F / N R E F 判別回路
- 2 2 ... フレームメモリ
- 2 3 ... R F E 奇 / 偶判別回路
- 2 3 a ... 奇偶ビットレジスタ
- 2 4 ... 極性偏り算出回路
- 2 4 a ... 第 1 極性カウンタ
- 2 4 b ... 第 2 極性カウンタ
- 2 4 c ... 極性偏りカウンタ
- 2 4 d ... 極性偏りカウンタ
- 2 4 e ... 第 1 タイマー
- 2 4 f ... 第 2 タイマー
- 2 4 g ... 極性偏りカウンタ
- 2 5 ... バランス記憶回路
- 2 6 ... バランス制御回路
- 1 0 0 ... 液晶表示装置
- 2 0 0 ... 表示制御部
- 3 0 0 ... 駆動部
- 3 1 0 ... ソースドライバ
- 3 2 0 ... ゲートドライバ
- 4 0 0 ... 表示部

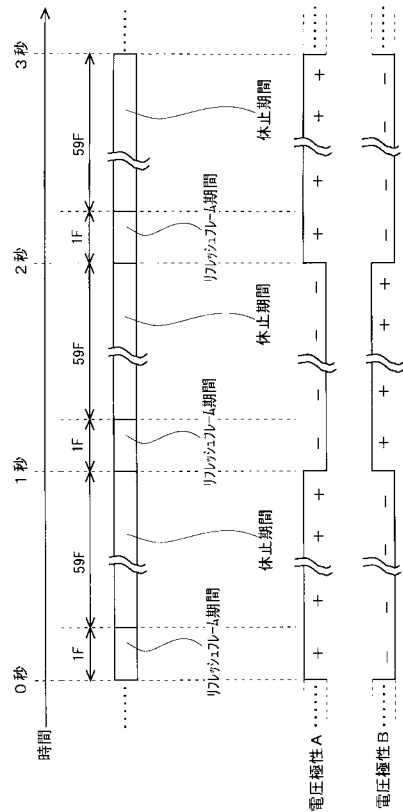
30

40

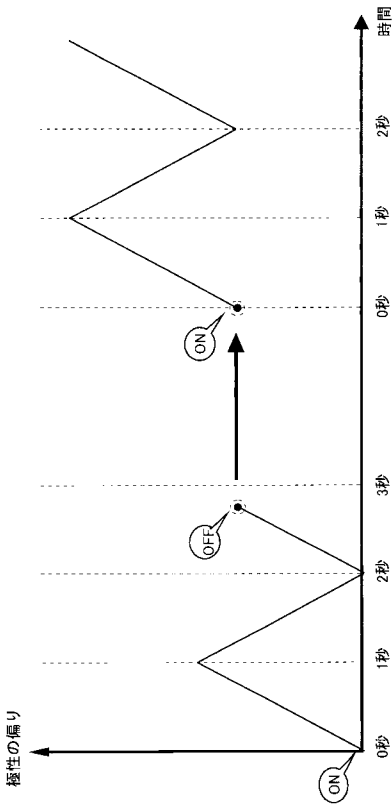
50

C p ... 画素容量
S o n ... オン信号
S o f f ... オフ信号
W ... 極性偏り値
Z ... 極性偏り値
V ... 極性偏り時間

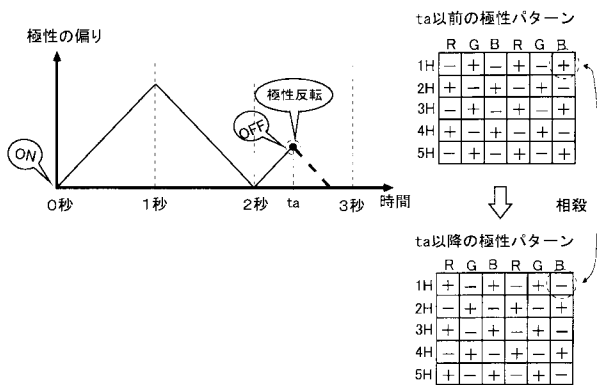
【 図 1 】



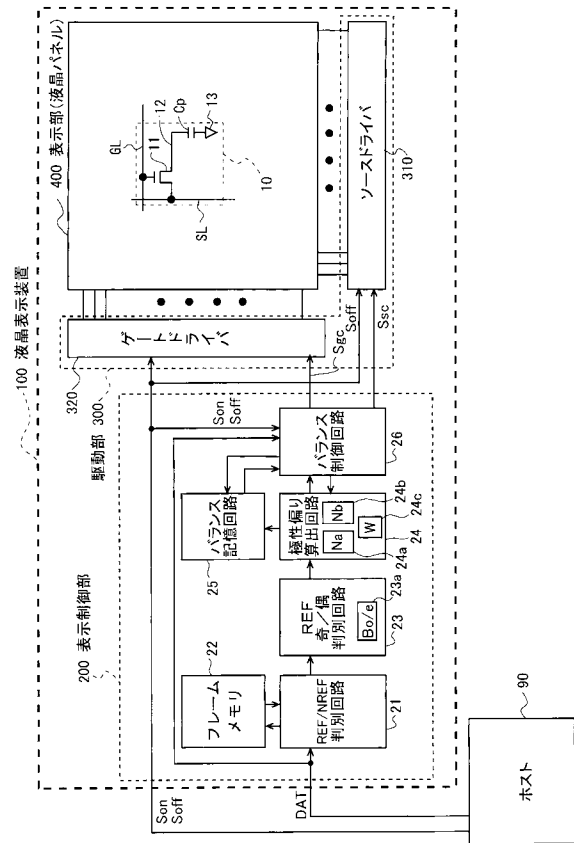
【 図 2 】



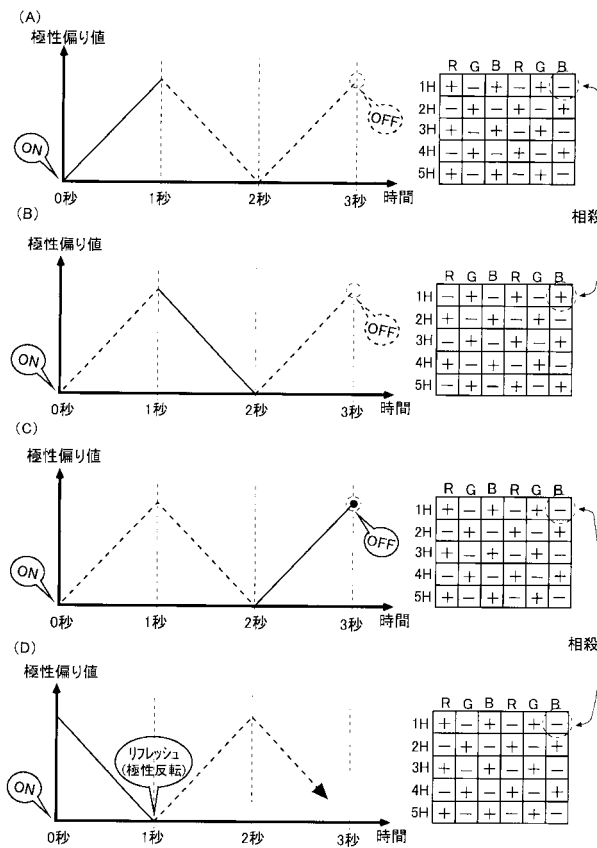
【図 3】



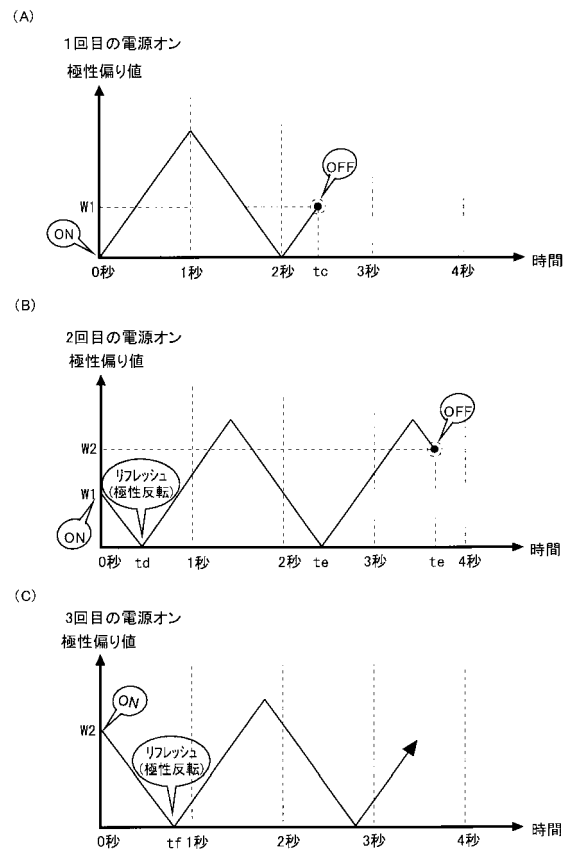
【図 4】



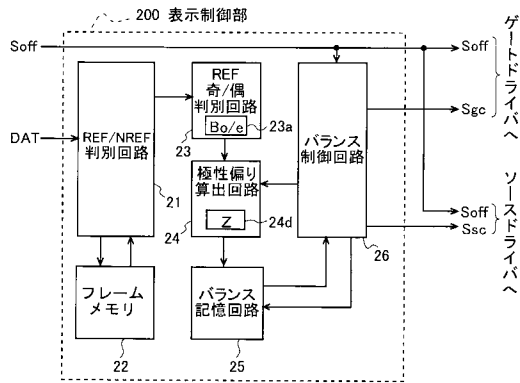
【図 5】



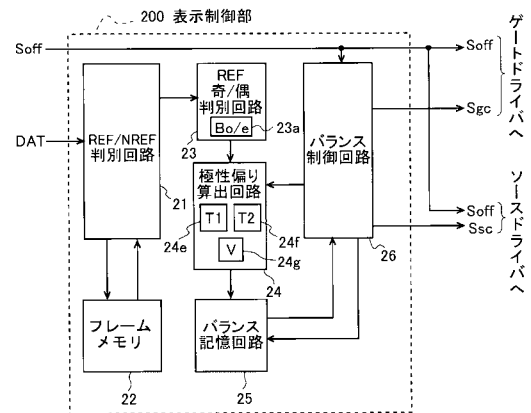
【図 6】



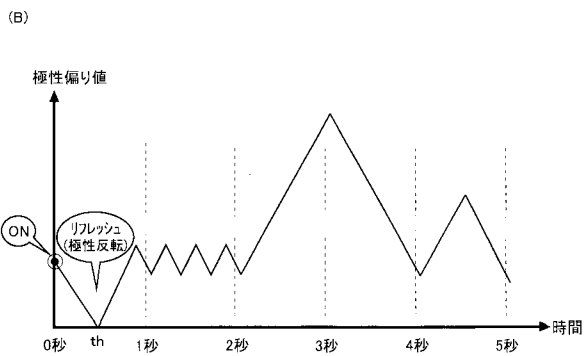
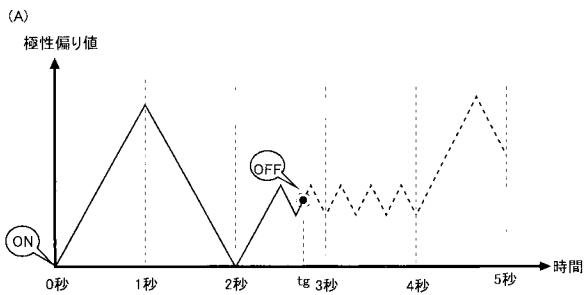
【図 7】



【図 8】



【図 9】



【手続補正書】

【提出日】平成27年9月1日(2015.9.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示部に表示する液晶表示装置であって、

前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、

前記液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記オフ信号の入力時点までに前記液晶層に印加された電圧の極性偏り度合いを示す極性偏り値を記憶し、その後前記電源のオンを指示するオン信号が入力されると、前記画像を前記表示部に表示する前に、前記極性偏り値が相殺されるように前記駆動部を駆動する表示制御部とを備えることを特徴とする、液晶表示装置。

【請求項 2】

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

前記極性偏り値を格納可能なバランス記憶部と、

前記極性偏り値を算出するとともに、前記オフ信号が入力されると前記極性偏り値を前記バランス記憶部に格納する極性偏り算出部と、

前記オン信号が入力されると、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを備えることを特徴とする、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含み、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の回数を前記第 1 極性カウンタに保持されている回数に加算し、前記第 1 の極性と異なる第 2 極性の休止フレーム期間の回数を第 2 極性カウンタに保持されている回数に加算し、前記オフ信号が入力されると前記第 1 極性カウンタに保持されている前記第 1 極性の休止フレーム期間の回数と、前記第 2 極性カウンタに保持されている前記第 2 極性の休止フレーム期間の回数との差を算出して前記極性偏り値とすることを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第 1 タイマーと第 2 タイマーとを含み、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の時間数を前記第 1 タイマーに保持されている時間数に加算し、前記第 1 極性と異なる第 2 極性の休止フレーム期間の時間数を第 2 タイマーに保持されている時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記第 1 極性の休止フレーム期間の時間数と、前記第 2 タイマーに保持されている前記第 2 極性の休止フレーム期間の時間数との差を算出して前記極性偏り値とすることを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 5】

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記オン信号の入力後に与えられる休止フレーム期間の極性が第 1 極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数に、前記第 1 極性のフレーム期間の回数を加算し、休止フレーム期間の極性が第 1 極性と

異なる第2極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数から、前記第2極性のフレーム期間の回数を減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている休止フレーム期間の回数を前記極性偏り値とすることを特徴とする、請求項2に記載の液晶表示装置。

【請求項6】

前記表示制御部は、各フレーム期間につき当該フレーム期間が前記複数の画素形成部にデータ電圧を書き込むリフレッシュ期間か前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間かを判別するREF/NREF判別部をさらに備え、

前記バランス制御部は、オフ信号が入力された後に前記オン信号が再び入力されると、前記オフ信号の入力時点における前記極性偏り値とは異なる極性の休止期間が挿入されるように前記駆動部を制御することを特徴とする、請求項2に記載の液晶表示装置。

【請求項7】

前記REF/NREF判別部は、先行するフレーム期間のための画像データと後続のフレーム期間のための画像データとを比較することによって画像変化の有無を検出し、画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする、請求項6に記載の液晶表示装置。

【請求項8】

前記REF/NREF判別部は、先行するフレーム期間のための画像データを用いた所定の演算処理の結果と後続のフレーム期間のための画像データを用いた前記演算処理の結果とを比較することによって画像変化の有無を検出し、前記画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする、請求項6に記載の液晶表示装置。

【請求項9】

前記バランス制御部は、前記休止期間を挿入することによって前記極性偏りの度合いが解消された後に、リフレッシュ期間を挿入して前記液晶層に印加する電圧の極性を反転させ、さらに前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間と前記複数の画素形成部へのデータ電圧の書き込みを休止する休止期間とが交互に現れるように前記駆動部を制御することを特徴とする、請求項6に記載の液晶表示装置。

【請求項10】

前記表示制御部は、前記REF/NREF判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇/偶信号を生成して前記極性偏り算出部に出力するREF奇/偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第1極性カウンタと第2極性カウンタとを含み、前記奇/偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記第1極性カウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記第2極性カウンタに保持されている休止期間の回数に加算し、前記オフ信号が入力されると前記第1極性カウンタに保持されている前記休止期間の回数と、前記第2極性カウンタに保持されている前記休止期間の回数との差を算出して前記極性偏り値とすることを特徴とする、請求項6に記載の液晶表示装置。

【請求項11】

前記表示制御部は、前記REF/NREF判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇/偶信号を生成して前記極性偏り算出部に出力するREF奇/偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第1タイマーと第2タイマーとを含み、前記奇/偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の時間数を前記第1タイマーに保持されている休止期間の時間数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の時間数を第

２タイマーに保持されている休止期間の時間数に加算し、前記オフ信号が入力されると前記第１タイマーに保持されている前記休止期間の時間数と、前記第２タイマーに保持されている前記休止期間の時間数との差を算出して前記極性偏り値とすることを特徴とする、請求項６に記載の液晶表示装置。

【請求項１２】

前記表示制御部は、前記ＲＥＦ／ＮＲＥＦ判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇／偶信号を生成して前記極性偏り算出部に出力するＲＥＦ奇／偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記奇／偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数から減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている前記休止期間の回数を算出して前記極性偏り値とすることを特徴とする、請求項６に記載の液晶表示装置。

【請求項１３】

前記画素形成部および前記駆動部に接続されたデータ信号線および走査信号線をさらに備え、

前記画素形成部は、

前記データ電圧を保持するための画素容量と、

前記走査信号線に制御端子が接続され、前記データ信号線に第１導通端子が接続され、前記画素容量に第２導通端子が接続されたスイッチング素子とを含み、

前記スイッチング素子は、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする、請求項２に記載の液晶表示装置。

【請求項１４】

前記酸化物半導体は、インジウム、ガリウム、亜鉛、および酸素を主成分とすることを特徴とする、請求項１３に記載の液晶表示装置

【請求項１５】

入力画像データに応じた電圧を表示部の液晶層に印加することにより当該入力画像データの表す画像を当該表示部に表示する液晶表示装置の駆動方法であって、

前記入力画像データに応じた電圧を前記液晶層に印加するステップと、

当該液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記液晶層に印加される電圧の極性の偏りを示す極性偏り値をバランス記憶部に格納するステップと、

前記液晶表示装置の電源をオフするステップと、

前記液晶表示装置の電源がオフされた後に、電源のオンを指示するオン信号が入力されると、前記バランス記憶部から前記極性偏り値を読み出すステップと、

前記極性偏り値が相殺されるように前記液晶層への電圧の印加を制御するステップとを備えることを特徴とする、液晶表示装置の駆動方法。

【手続補正２】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、液晶表示装置およびその駆動方法に関する。

【背景技術】

【０００２】

アクティブマトリクス型液晶表示装置の表示部には、複数の画素形成部がマトリクス状に形成されている。各画素形成部には、スイッチング素子として動作する薄膜トランジスタ（Thin Film Transistor：ＴＦＴ）と、当該ＴＦＴを介してデータ信号線に接続された画素容量とが設けられている。このＴＦＴをオン／オフすることにより、画像を表示するためのデータ信号が画素形成部内の画素容量にデータ電圧として書き込まれる。このデータ電圧は画素形成部内の液晶層に印加され、液晶分子の配向方向をデータ信号の電圧値に応じて変化させる。このようにして、液晶表示装置は、各画素形成部の液晶層の光透過率を制御して表示部に画像を表示する。

【０００３】

このような液晶表示装置を携帯型電子機器等に搭載する場合には、その消費電力を低減することが求められている。そこで、液晶表示装置の走査信号線を走査して表示画像のリフレッシュを行うリフレッシュ期間の直後に、全ての走査信号線を非走査状態にしてリフレッシュを休止する休止期間（非リフレッシュ期間）を設ける表示装置の駆動方法が日本の特開２００１－３１２２５３号公報に提案されている。この休止期間には、例えば、ゲートドライバおよび／またはソースドライバに制御用の信号等を与えないようにする。これにより、ゲートドライバおよび／またはソースドライバは動作を休止するので消費電力が低減される。このようなリフレッシュ期間の直後に休止期間を設ける駆動は、「休止駆動」と呼ばれる。なお、休止駆動は「低周波駆動」または「間欠駆動」とも呼ばれ、静止画の表示に好適である。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】日本の特開２００１－３１２２５３号公報

【特許文献２】日本の特開２０１１－８５６８０号公報

【発明の概要】

【発明が解決しようとする課題】

【０００５】

液晶表示装置において、画像が表示部に表示されているときに電源がオフされれば、各画素形成部内のＴＦＴもオフ状態になる。このとき画素形成部内の画素容量に保持されていたデータ電圧はその電圧値を維持した状態でその後も保持される。すなわち、電源オフ後も、データ電圧に相当する蓄積電荷が画素容量に残存する。このため、ＴＦＴのチャネル層がアモルファスシリコン等からなる場合のようにＴＦＴのオフリーク電流（オフ状態のときにＴＦＴに流れる電流）が比較的大きい場合には、電源がオフされてから短時間のうちに、画素容量に保持されていたデータ電圧はＴＦＴを介してデータ信号線に放電される。しかし、例えば酸化インジウム・ガリウム・亜鉛等の酸化物半導体をチャネル層に用いたＴＦＴのように、オフリーク電流が小さいＴＦＴを画素形成部のスイッチング素子とした場合には、電源をオフした後も直流電圧が液晶層に印加され続ける。このため、電源を再びオンしたときに、液晶の焼き付きによる残像が生じたり最適共通電圧のずれによるフリッカが生じたりする等の問題（以下「フリッカ発生等の問題」という）が生じる。

【０００６】

また、日本の特開２０１１－８５６８０号公報には、液晶表示装置の電源がオフされたときに、ＴＦＴのゲート端子、ソース端子、および共通電極のそれぞれに印加される電圧を制御することによって、画素容量に保持されている電圧（画素容量の蓄積電荷）を放電させるためのオフシーケンスを実行することが開示されている。

【０００７】

しかしながら、本願発明者は、休止駆動を行う液晶表示装置において、電源オフ後も画素容量に残存する蓄積電荷に起因して生じるフリッカ発生等の問題を解消するために放電のためのオフシーケンス構成を採用した場合であっても、フリッカ発生等の問題を解消できない場合があることを見出した。

【０００８】

そこで本発明は、休止駆動を行う場合であってもフリッカ等の発生の問題が生じない液晶表示装置およびその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の第1の局面は、入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示部に表示する液晶表示装置であって、

前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、

前記液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記オフ信号の入力時点までに前記液晶層に印加された電圧の極性偏り度合いを示す極性偏り値を記憶し、その後前記電源のオンを指示するオン信号が入力されると、前記画像を前記表示部に表示する前に、前記極性偏り値が相殺されるように前記駆動部を駆動する表示制御部とを備えることを特徴とする。

【0010】

本発明の第2の局面は、本発明の第1の局面において、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

前記極性偏り値を格納可能なバランス記憶部と、

前記極性偏り値を算出するとともに、前記オフ信号が入力されると前記極性偏り値を前記バランス記憶部に格納する極性偏り算出部と、

前記オン信号が入力されると、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを備えることを特徴とする。

【0011】

本発明の第3の局面は、本発明の第2の局面において、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第1極性カウンタと第2極性カウンタとを含み、前記オン信号の入力後に与えられる第1極性の休止フレーム期間の回数を前記第1極性カウンタに保持されている回数に加算し、前記第1の極性と異なる第2極性の休止フレーム期間の回数を第2極性カウンタに保持されている回数に加算し、前記オフ信号が入力されると前記第1極性カウンタに保持されている前記第1極性の休止フレーム期間の回数と、前記第2極性カウンタに保持されている前記第2極性の休止フレーム期間の回数との差を算出して前記極性偏り値とすることを特徴とする。

【0012】

本発明の第4の局面は、本発明の第2の局面において、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第1タイマーと第2タイマーとを含み、前記オン信号の入力後に与えられる第1極性の休止フレーム期間の時間数を前記第1タイマーに保持されている時間数に加算し、前記第1極性と異なる第2極性の休止フレーム期間の時間数を第2タイマーに保持されている時間数に加算し、前記オフ信号が入力されると前記第1タイマーに保持されている前記第1極性の休止フレーム期間の時間数と、前記第2タイマーに保持されている前記第2極性の休止フレーム期間の時間数との差を算出して前記極性偏り値とすることを特徴とする。

【0013】

本発明の第5の局面は、本発明の第2の局面において、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記オン信号の入力後に与えられる休止フレーム期間の極性が第1極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数に、前記第1極性のフレーム期間の回数を加算し、休止フレーム期間の極性が第1極性と異なる第2極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数

から、前記第２極性のフレーム期間の回数を減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている休止フレーム期間の回数を前記極性偏り値とすることを特徴とする。

【００１４】

本発明の第６の局面は、本発明の第２の局面において、

前記表示制御部は、各フレーム期間につき当該フレーム期間が前記複数の画素形成部にデータ電圧を書き込むリフレッシュ期間か前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間かを判別するＲＥＦ／ＮＲＥＦ判別部をさらに備え、

前記バランス制御部は、オフ信号が入力された後に前記オン信号が再び入力されると、前記オフ信号の入力時点における前記極性偏り値とは異なる極性の休止期間が挿入されるように前記駆動部を制御することを特徴とする。

【００１５】

本発明の第７の局面は、本発明の第６の局面において、

前記ＲＥＦ／ＮＲＥＦ判別部は、先行するフレーム期間のための画像データと後続のフレーム期間のための画像データとを比較することによって画像変化の有無を検出し、画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする。

【００１６】

本発明の第８の局面は、本発明の第６の局面において、

前記ＲＥＦ／ＮＲＥＦ判別部は、先行するフレーム期間のための画像データを用いた所定の演算処理の結果と後続のフレーム期間のための画像データを用いた前記演算処理の結果とを比較することによって画像変化の有無を検出し、前記画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする。

【００１７】

本発明の第９の局面は、本発明の第６の局面において、

前記バランス制御部は、前記休止期間を挿入することによって前記極性偏りの度合いが解消された後に、リフレッシュ期間を挿入して前記液晶層に印加する電圧の極性を反転させ、さらに前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間と前記複数の画素形成部へのデータ電圧の書き込みを休止する休止期間とが交互に現れるように前記駆動部を制御することを特徴とする。

【００１８】

本発明の第１０の局面は、本発明の第６の局面において、

前記表示制御部は、前記ＲＥＦ／ＮＲＥＦ判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇／偶信号を生成して前記極性偏り算出部に出力するＲＥＦ奇／偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第１極性カウンタと第２極性カウンタとを含み、前記奇／偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記第１極性カウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記第２極性カウンタに保持されている休止期間の回数に加算し、前記オフ信号が入力されると前記第１極性カウンタに保持されている前記休止期間の回数と、前記第２極性カウンタに保持されている前記休止期間の回数との差を算出して前記極性偏り値とすることを特徴とする。

【００１９】

本発明の第１１の局面は、本発明の第６の局面において、

前記表示制御部は、前記ＲＥＦ／ＮＲＥＦ判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇／偶信号を生成して前記極性偏り算出部に出力するＲＥＦ奇／偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウ

ントする第 1 タイマーと第 2 タイマーとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の時間数を前記第 1 タイマーに保持されている休止期間の時間数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の時間数を第 2 タイマーに保持されている休止期間の時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記休止期間の時間数と、前記第 2 タイマーに保持されている前記休止期間の時間数との差を算出して前記極性偏り値とすることを特徴とする。

【 0 0 2 0 】

本発明の第 1 2 の局面は、本発明の第 6 の局面において、

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出部

に出力する R E F 奇 / 偶判別回路をさらに備え、
前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数から減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている前記休止期間の回数を算出して前記極性偏り値とすることを特徴とする。

【 0 0 2 1 】

本発明の第 1 3 の局面は、本発明の第 2 の局面において、

前記画素形成部および前記駆動部に接続されたデータ信号線および走査信号線をさらに備え、

前記画素形成部は、

前記データ電圧を保持するための画素容量と、

前記走査信号線に制御端子が接続され、前記データ信号線に第 1 導通端子が接続され、前記画素容量に第 2 導通端子が接続されたスイッチング素子とを含み、

前記スイッチング素子は、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする。

【 0 0 2 2 】

本発明の第 1 4 の局面は、本発明の第 1 3 の局面において、

前記酸化物半導体は、インジウム、ガリウム、亜鉛、および酸素を主成分とすることを特徴とする。

【 0 0 2 3 】

本発明の第 1 5 の局面は、入力画像データに応じた電圧を表示部の液晶層に印加することにより当該入力画像データの表す画像を当該表示部に表示する液晶表示装置の駆動方法であって、

前記入力画像データに応じた電圧を前記液晶層に印加するステップと、

当該液晶表示装置の電源のオフを指示するオフ信号が入力されると、前記液晶層に印加される電圧の極性の偏りを示す極性偏り値をバランス記憶部に格納するステップと、

前記液晶表示装置の電源をオフするステップと、

前記液晶表示装置の電源がオフされた後に、電源のオンを指示するオン信号が入力されると、前記バランス記憶部から前記極性偏り値を読み出すステップと、

前記極性偏り値が相殺されるように前記液晶層への電圧の印加を制御するステップとを備えることを特徴とする。

【 発明の効果 】

【 0 0 2 4 】

本発明の第 1 の局面によれば、電源のオフを指示するオフ信号が入力されると、当該オフ信号の入力時点までに液晶層に印加された電圧の極性偏り度合いを示す極性偏り値が記

憶される。その後に、液晶表示装置の電源がオンされれば、極性偏り値が読み出され、当該極性偏り値が相殺されるように駆動部が制御される。これにより、液晶層への印加電圧の極性の偏りが相殺されることで液晶層内の不純物イオンの偏在による電荷蓄積が解消または抑制される。その結果、液晶表示装置の動作を開始したときに生じるフリッカ発生等の問題を抑制することができる。

【 0 0 2 5 】

本発明の第 2 の局面によれば、オフ信号が入力されると、極性偏り算出部において算出された極性偏り値がバランス記憶部に格納される。液晶表示装置の電源が再びオンされたときに、バランス記憶部に格納されていた極性偏り値が読み出され、当該極性偏り値が相殺されるように駆動部が制御される。これにより、オフ信号の入力時点における極性偏り値を、電源がオンされた後に短時間で相殺することができる。

【 0 0 2 6 】

本発明の第 3 の局面によれば、オン信号が入力された後の第 1 極性の休止フレーム期間の回数を第 1 極性カウンタによってカウントし、第 2 極性の休止フレーム期間の回数を第 2 極性カウンタによってカウントする。オフ信号が入力されると、第 1 極性カウンタに保持されている第 1 極性の休止フレーム期間の回数と、第 2 極性カウンタに保持されている第 2 極性の休止フレーム期間の回数との差を求めて極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 2 7 】

本発明の第 4 の局面によれば、オン信号が入力された後の第 1 極性の休止フレーム期間の時間数を第 1 タイマーによってカウントし、第 2 極性の休止フレーム期間の時間数を第 2 タイマーによってカウントする。オフ信号が入力されると、第 1 タイマーに保持されている第 1 極性の休止フレーム期間の時間数と、第 2 タイマーに保持されている第 2 極性の休止フレーム期間の時間数との差を求めて極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 2 8 】

本発明の第 5 の局面によれば、オフ信号が入力された後にオン信号が再び入力されると、バランス制御部は極性偏り値とは異なる極性の休止期間を挿入する。これにより、オフ信号の入力時点における極性偏り値が相殺されるので、その後に電源をオンして液晶表示装置を動作させたときに生じるフリッカ発生等の問題を抑制することができる。

【 0 0 2 9 】

本発明の第 6 の局面によれば、オン信号の入力後に与えられる休止フレーム期間の極性が第 1 極性である場合には、極性偏りカウンタに保持されている休止期間の回数に、第 1 極性のフレーム期間の回数を加算する。また、休止フレーム期間の極性が第 1 極性と異なる第 2 極性である場合には、極性偏りカウンタに保持されている休止期間の回数から、第 2 極性のフレーム期間の回数を減算する。オフ信号が入力されると、極性偏りカウンタに保持されている休止期間の回数を極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 0 】

本発明の第 7 の局面によれば、わずかな画像の変化をも検出し、その検出結果に基づいて後続のフレーム期間をリフレッシュ期間とするか休止期間とするかを判別することができる。

【 0 0 3 1 】

本発明の第 8 の局面によれば、容量の大きなメモリを備えることなく、画像変化の有無を検出し、その検出結果に基づいて後続のフレーム期間をリフレッシュ期間とするか休止期間とするかを判別することができる。

【 0 0 3 2 】

本発明の第 9 の局面によれば、バランス制御回路は、極性偏り値を相殺した後に、休止

駆動を行うように駆動部を制御する。これにより、休止駆動時にフリッカ発生等の問題が生じないようにすることができる。

【 0 0 3 3 】

本発明の第 1 0 の局面によれば、R E F 奇 / 偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の回数を第 1 極性カウンタに保持されている回数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の回数を第 2 極性カウンタに保持されている回数に加算する。そして、オフ信号が入力されたときに、第 1 極性カウンタに保持されている回数と、第 2 極性カウンタに保持されている回数との差を求めて極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 4 】

本発明の第 1 1 の局面によれば、R E F 奇 / 偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の時間数を第 1 タイマーに保持されている時間数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の時間数を第 2 タイマーに保持されている時間数に加算する。そして、オフ信号が入力されたときに、第 1 タイマーに保持されている時間数と、第 2 タイマーに保持されている時間数との差を求めて極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 5 】

本発明の第 1 2 の局面によれば、R E F 奇 / 偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の回数を極性偏りカウンタに保持されている回数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の回数を極性偏りカウンタに保持されている回数から減算する。そして、オフ信号が入力されたときに、極性偏りカウンタに保持されている回数を極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 6 】

本発明の第 1 3 の局面によれば、アクティブマトリクス型の液晶表示装置における各画素形成部のスイッチング素子として、酸化物半導体によりチャネル層が形成された薄膜トランジスタが使用される。これにより、薄膜トランジスタのオフリーク電流が大幅に低減され、各画素形成部の画素容量に書き込まれた電圧はより長期間保持される。

【 0 0 3 7 】

本発明の第 1 4 の局面によれば、画素形成部に含まれる薄膜トランジスタのチャネル層を形成する酸化物半導体として酸化インジウム・ガリウム・亜鉛を用いることにより、本発明の第 1 2 の局面の効果を確実に得ることができる。

【 0 0 3 8 】

本発明の第 1 5 の局面によれば、本発明の第 1 および第 2 の局面の効果と同様の効果を奏するので、説明を省略する。

【 図面の簡単な説明 】

【 0 0 3 9 】

【 図 1 】液晶表示装置における休止駆動の一例を説明するためのタイミングチャートである。

【 図 2 】電荷の偏りが生じている液晶表示装置において、電源が再びオンされたときの電荷の偏りを示すタイミングチャートである。

【 図 3 】オフ信号が入力されたときに休止フレーム期間を必要な回数だけ挿入して液晶層への印加電圧の時間的積分値を“ 0 ”にするためのタイミングチャートである。

【 図 4 】本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

【 図 5 】本発明の実施形態に係る液晶表示装置の第 1 の動作例を示すタイミングチャート

であり、(A)は $t = 0 \sim 1$ の期間における極性偏り値の変化を示すタイミングチャートであり、(B)は $t = 1 \sim 2$ の期間における極性偏り値 W の変化を示すタイミングチャートであり、(C)は $t = 2 \sim 3$ の期間における極性偏り値 W の変化を示すタイミングチャートであり、(D)は電源が再びオンされたときから $t = 0 \sim 1$ の期間における極性偏り値 W の変化を示すタイミングチャートである。

【図6】本発明の実施形態に係る液晶表示装置の第2の動作例を説明するためのタイミングチャートであり、(A)は1回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートであり、(B)は2回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートであり、(C)は3回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。

【図7】本発明の実施形態の第3の変形例に係る液晶表示装置の表示制御部の構成を示すブロック図である。

【図8】本発明の実施形態の第4の変形例に係る液晶表示装置の表示制御部の構成を示すブロック図である。

【図9】本発明の実施形態の第5の変形例における動作例を示すタイミングチャートである。

【発明を実施するための形態】

【0040】

以下では、休止駆動を行う液晶表示装置を中心に本発明の実施形態を説明するが、本発明は休止駆動を行わない液晶表示装置にも適用可能である。また、休止駆動を行う液晶表示装置の説明において、表示すべき画像を表す画像信号の電圧をデータ電圧として画素形成部に書き込むための1フレーム期間を「リフレッシュフレーム期間」といい、データ電圧の書き込みを休止する1フレーム期間を「休止フレーム期間」という。なお、「1フレーム期間」とは1画面分のリフレッシュ（データ電圧の書換えまたは書き込み）に必要な期間である。また、複数個の休止フレーム期間をまとめて休止期間といい、リフレッシュフレーム期間をリフレッシュ期間という場合がある。以下の説明では、「1フレーム期間」の長さを、リフレッシュレートが60Hzである一般的な表示装置の場合の1フレーム期間の長さである16.67msとするが、本発明はこれに限定されない。

【0041】

< 0. 基礎検討 >

本発明の実施形態を説明する前に、上記課題を解決すべく本願発明者によりなされた基礎検討について説明する。

【0042】

図1は、液晶表示装置における休止駆動の一例を説明するためのタイミングチャートである。この例では、最初の1フレーム期間において1画面分のデータ電圧の書き込みが行われ、その後の59フレーム期間にはデータ電圧の書き込みが休止される。すなわち、液晶表示装置は、1個のリフレッシュフレーム期間と59個の休止フレーム期間とが交互に現れるように駆動される。この場合、リフレッシュレートは1Hzであり、リフレッシュ周期は1秒である。なお、図1では、59個の休止フレーム期間はまとめて休止期間と表示されている。

【0043】

また、図1では、リフレッシュフレーム期間毎に画素形成部に書き込むべきデータ電圧の極性が反転される。図1において、電圧極性Aは、一つの画素形成部に書き込まれたデータ電圧（画素形成部内の画素容量に保持される電圧）の極性を示し、電圧極性Bは、同一のフレーム期間において他の画素形成部に書き込まれたデータ電圧の極性であって、電圧極性Aと異なる極性を示している。図1に示す電圧極性AおよびBからわかるように、各画素形成部内の画素容量に保持されるデータ電圧（画素形成部内の液晶層に印加される電圧）の極性は1秒毎に反転される。この反転周期は、通常の液晶表示装置における反転周期である16.67msに比べて非常に長い。

【0044】

液晶表示装置は液晶層に電圧を印加することにより液晶層の光透過率を制御して画像を表示する。しかし、この印加電圧に直流成分が含まれていると、液晶層内の不純物イオンが液晶層内で偏在することによる電荷の蓄積（電荷の偏り）が生じるので、フリッカ発生等の問題が生じる。このような問題が生じないようにするために、液晶表示装置では交流駆動が行われる。すなわち、図 1 に示す電圧極性 A および B のように、液晶層に印加する電圧の極性を所定期間毎に反転することによって、当該液晶層に印加される電圧の時間的積分値が実質的に“0”になるように構成されている。

【0045】

しかし、液晶表示装置の電源がオフされるタイミングによっては液晶層への印加電圧の時間的積分値が“0”にならずに、電荷の偏りが発生することがある。例えばリフレッシュレートが 1 Hz の液晶表示装置において、電源がオンされてから 2 秒後に電源がオフされると、液晶層への印加電圧の時間的積分値は“0”になり、電荷の偏りは生じない。しかし、3 秒後に電源がオフされると、液晶層への印加電圧の時間的積分値は“0”にならない。この場合、液晶表示装置は電荷の偏りが生じた状態で動作を停止し、電源がオフされる直前の 1 秒間に生じた電荷の偏りが液晶層に発生する。

【0046】

図 2 は、電荷の偏りが生じている液晶表示装置において、電源が再びオンされたときの電荷の偏りを示すタイミングチャートである。図 2 に示すように、液晶表示装置は、電源が再びオンされればオフされたときの電荷の偏りを維持した状態から、1 個のリフレッシュフレーム期間と 59 個の休止フレーム期間とが交互に現れるように休止駆動される。このため、電荷の偏りがより一層大きくなり、フリッカ発生等の問題がより大きくなる場合がある。

【0047】

また、本願発明者は、先に出願した特願 2012-288969 において、フリッカ発生等の問題を解消するために、液晶表示装置にオフ信号が入力されたときには、休止フレーム期間を必要な回数だけ挿入して印加電圧の時間的積分値を“0”にし、その後さらに放電のためのオフシーケンスを実行することを提案した。

【0048】

図 3 は、オフ信号が入力されたときに休止フレーム期間を必要な回数だけ挿入して液晶層への印加電圧の時間的積分値を“0”にするためのタイミングチャートである。図 3 に示すように、 $t = 2 \sim 3$ の期間に含まれる時点 t_a で、電源オフを指示するオフ信号がホストから入力される。この電源オフを指示する時点（電源オフ指示時点） t_a では、電荷の偏り（極性の偏り）は増大する方向であるので、電源オフ指示時点 t_a で極性を反転するためにリフレッシュフレーム期間が挿入される。これにより、各画素形成部に保持されているデータ電圧の極性が反転される。その後、休止フレーム期間の挿入が繰り返される。当該休止フレーム期間では、その直前のリフレッシュフレーム期間に各画素形成部に書き込まれたデータ電圧が保持される。これにより、電源オフ指示時点 t_a における各画素形成部の極性の偏りが、電源オフ指示時点 t_a 以降に挿入された休止フレーム期間によって生じた極性の偏りによって相殺され、図 3 の点線で示されるように、1 つの休止フレーム期間が終了する毎に極性の偏りが“1”だけ減少する。このようにして極性の偏りが“0”になった時点で極性の偏りが解消されるので、休止フレーム期間の挿入が中止される。なお、図 3 の右側に記載された極性パターンは、電源オフ指示時点 t_a 以前の各画素形成部の液晶層に印加された電圧が、電源オフ指示時点 t_a 以降に挿入される休止フレーム期間に印加された電圧によって相殺されることを示している。

【0049】

次に、中止時点で放電のためのオフシーケンスが開始され、オフシーケンスが終了すると液晶表示装置の電源がオフされる。電源がオフされるときには電荷の偏りが解消されているので、電源が再びオンされたときには、1 個のリフレッシュフレーム期間と 59 個の休止フレーム期間とを交互に繰り返す、通常の休止駆動が行われる。

【0050】

この場合、電源が再びオンされたときに、電源オフ指示時点 t_a における電荷の偏りに起因するフリッカ発生等の問題は発生しない。しかし、電源オフ指示時点 t_a から液晶表示装置の電源がオフされるまでに所定の待機時間を要する。なお、上記説明は、電源がオンされてから奇数番目のリフレッシュ期間およびそれに続く休止期間にオフ信号が入力される場合についての説明であるが、偶数番目のリフレッシュ期間およびそれに続く休止期間にオフ信号が入力される場合も同様である。

【0051】

以上の基礎検討に基づき極性の偏りに起因するフリッカ発生等の問題を解消するためになされた本発明の実施形態を以下に説明する。

【0052】

< 1. 第1の実施形態 >

< 1. 1 全体構成および動作概要 >

図4は、本発明の実施形態に係る液晶表示装置100の構成を示すブロック図である。この液晶表示装置100は、表示制御部200と駆動部300と表示部400とを備えている。駆動部300は、ソースドライバ（「データ信号線駆動回路」ともいう）310とゲートドライバ（「走査信号線駆動回路」ともいう）320とを含んでいる。表示部400は液晶パネルを構成する。この液晶パネルは、表示部400とともにソースドライバ310およびゲートドライバ320の双方または一方が一体的に形成された構成としてもよい。液晶表示装置100の外部には、主としてCPU（Central Processing Unit）により構成されるホスト90が設けられている。

【0053】

表示部400には、複数本のデータ信号線（「ソースバスライン」ともいう）SLと、複数本の走査信号線（「ゲートバスライン」ともいう）GLと、これら複数本のデータ信号線SLおよび複数本の走査信号線GLの各交差点にそれぞれ対応してマトリクス状に配置された複数個の画素形成部10とが形成されている。図4には、便宜上、1個の画素形成部10と、この画素形成部10にそれぞれ接続された1本のデータ信号線SLおよび1本の走査信号線GLとを示している。画素形成部10は、対応する走査信号線GLにゲート端子が接続されるとともに対応するデータ信号線SLにソース端子（「第1導通端子」ともいう）が接続されたスイッチング素子として機能する薄膜トランジスタ（TFT）11と、当該TFT11のドレイン端子（「第2導通端子」ともいう）に接続された画素電極12と、複数個の画素形成部10に共通的に設けられた共通電極13と、画素電極12と共通電極13との間に挟持され、複数個の画素形成部10に共通的に設けられた液晶層（図示しない）とを有している。画素容量 C_p は、画素電極12および共通電極13からなる液晶容量により構成される。なお、典型的には、画素容量 C_p に確実に電圧を保持すべく液晶容量に並列に補助容量が設けられるので、実際には画素容量 C_p は液晶容量および補助容量により構成される。

【0054】

本実施形態ではTFT11として、例えば酸化物半導体をチャネル層に用いたTFT（以下「酸化物TFT」という）が用いられる。より詳細には、TFT11のチャネル層は、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、および酸素（O）を主成分とするIn-Ga-Zn-O（酸化インジウム・ガリウム・亜鉛）により形成されている。In-Ga-Zn-Oをチャネル層に用いたTFTは、アモルファスシリコン等をチャネル層に用いたシリコン系のTFTに比べてオフリーク電流が大幅に低減され、各画素形成部10の画素容量 C_p に書き込まれた電圧はより長期間保持される。なお、In-Ga-Zn-O以外の酸化物半導体として、例えばインジウム、ガリウム、亜鉛、銅（Cu）、シリコン（Si）、錫（Sn）、アルミニウム（Al）、カルシウム（Ca）、ゲルマニウム（Ge）、および鉛（Pb）のうち少なくとも1つを含んだ酸化物半導体をチャネル層に用いた場合でも同様の効果が得られる。

【0055】

表示制御部200は、典型的にはIC（Integrated Circuit）として実現される。表示

制御部 200 は、表示すべき画像を表す入力画像データを含むデータ D A T をホスト 90 から受信し、これに応じてソースドライバ用制御信号 S s c、ゲートドライバ用制御信号 S g c、および共通電圧信号等を生成し出力する。ソースドライバ用制御信号 S s c はソースドライバ 310 に与えられ、ゲートドライバ用制御信号 S g c はゲートドライバ 320 に与えられ、図示しない共通電圧信号は表示部 400 に設けられた共通電極 13 に与えられる。また、表示制御部 200 には、液晶表示装置 100 の電源のオフを指示するオフ信号 S o f f、および電源のオンを指示するオン信号 S o n もホスト 90 から入力される。これらのオフ信号 S o f f およびオン信号 S o n は、さらにソースドライバ 310 およびゲートドライバ 320 にも与えられる。

【0056】

ソースドライバ 310 は、ソースドライバ用制御信号 S s c に応じて、各データ信号線 S L に与えるべきデータ信号（データ信号）を生成して出力する。ソースドライバ用制御信号 S s c には、例えば表示すべき画像を表すデジタル映像信号、ソーススタートパルス信号、ソースクロック信号、ラッチストロブ信号、および、極性切替制御信号等が含まれる。ソースドライバ 310 は、このようなソースドライバ用制御信号 S s c に応じて、その内部の図示しないシフトレジスタおよびサンプリングラッチ回路等を動作させ、デジタル映像信号に基づいて得られたデジタル信号を図示しない D A 変換回路でアナログ信号に変換することによりデータ信号（データ電圧）を生成する。

【0057】

ゲートドライバ 320 は、ゲートドライバ用制御信号 S g c に応じて、アクティブな走査信号の各走査信号線 G L への印加を所定周期で繰り返す。ゲートドライバ用制御信号 S g c には、例えばゲートクロック信号およびゲートスタートパルス信号が含まれる。ゲートドライバ 320 は、ゲートクロック信号およびゲートスタートパルス信号に応じて、その内部の図示しないシフトレジスタ等を動作させることにより走査信号を生成する。

【0058】

表示部 400 の背面側には、バックライトユニット（図示しない）が設けられており、バックライトユニットは表示部 400 の背面からバックライト光を照射する。バックライトユニットは、表示制御部 200 により制御されるものであっても良いし、その他の方法により制御されるものであっても良い。なお、液晶パネルが反射型である場合には、バックライトユニットは設ける必要がない。

【0059】

以上のようにして、各データ信号線 S L にデータ信号が印加され、各走査信号線 G L に走査信号が印加され、バックライトユニットが駆動されることにより、ホスト 90 から送信されたデータ D A T に含まれる入力画像データの表す画像が液晶パネルにおける表示部 400 に表示される。

【0060】

< 1.2 表示制御部の構成 >

図 4 に示すように、表示制御部 200 は、R E F / N R E F 判別回路 21、フレームメモリ 22、R E F 奇 / 偶判別回路 23、極性偏り算出回路 24、バランス記憶回路 25 およびバランス制御回路 26 を含んでいる。ホスト 90 から送信された、入力画像データを含むデータ D A T は R E F / N R E F 判別回路 21 およびバランス制御回路 26 に与えられ、液晶表示装置 100 をオン / オフするオン信号 S o n およびオフ信号 S o f f はバランス制御回路 26 に与えられる。

【0061】

R E F / N R E F 判別回路 21 は、ホスト 90 から受信したデータ D A T に基づき、各フレーム期間について 1 フレーム期間毎にリフレッシュフレーム期間か休止フレーム期間かを判別し、その判別結果を示す R E F / N R E F 信号を生成して R E F 奇 / 偶判別回路 23 に与える。また、この R E F / N R E F 信号は、R E F 奇 / 偶判別回路 23 を介して極性偏り算出回路 24 およびバランス制御回路 26 にも与えられる。

【0062】

フレームメモリ 22 は、揮発性メモリである D R A M (Dynamic Random Memory) 等によって構成され、1 フレーム分の画像データを格納することができる。このため、R E F / N R E F 判別回路 21 は、1 つ前のフレームの入力画像データをあらかじめフレームメモリ 22 に格納しておき、ホスト 90 から受信したデータ D A T に含まれる入力画像データの表す画像がフレームメモリ 22 に格納されている入力画像データの表す画像から変化しているか否かを判別する。画像が変化していると判定された場合にはリフレッシュフレーム期間と判定され、画像が変化していないと判別された場合には休止フレーム期間と判定される。

【0063】

また、R E F / N R E F 判別回路 21 は、入力画像データの表す画像が変化しない期間や新たな入力画像データをホスト 90 から受信しない期間が続いても、所定期間毎にリフレッシュフレーム期間が挿入されるように R E F / N R E F 信号を生成する。例えば、休止期間が 59 フレーム期間にわたって連続した場合にはその次のフレーム期間がリフレッシュ期間となるように、すなわち 1 秒に 1 回はリフレッシュ期間が挿入されるように、R E F / N R E F 信号を生成する。

【0064】

R E F 奇 / 偶判別回路 23 は、上記 R E F / N R E F 信号に基づき、電源がオンされた時点から現時点までのリフレッシュ回数すなわち当該期間に含まれるリフレッシュフレーム期間の個数が奇数か偶数かを判別し、その結果を示す奇 / 偶信号を生成して極性偏り算出回路 24 に与える。上記リフレッシュ回数が奇数か偶数かを判別するために 1 ビットのレジスタである奇偶ビットレジスタ 23 a が R E F 奇 / 偶判別回路 23 内に設けられている。この奇偶ビットレジスタ 23 a の値である奇偶ビット値 B o / e は、電源オンの時点で“0”に初期化され、その直後の最初のリフレッシュフレーム期間の開始時点で“1”に変更される。以降、奇偶ビット値 B o / e は、リフレッシュフレーム期間が現れる毎に“1”と“0”の間で交互に変更される。このため、電源がオンされた時点から現時点までのリフレッシュ回数が奇数回の場合には、奇偶ビット値 B o / e は“1”になり、偶数回の場合には“0”になる。このような奇偶ビット値 B o / e によって構成される奇 / 偶信号は、極性偏り算出回路 24 に与えられる。

【0065】

極性偏り算出回路 24 は、電源がオンされた時点から現時点までの極性の偏りの度合いを示す値を格納するために 2 個のレジスタを有している。以下では、これら 2 個のレジスタをそれぞれ「第 1 極性カウンタ 24 a」および「第 2 極性カウンタ 24 b」といい、また第 1 極性カウンタ 24 a に格納される極性の偏りの度合を表す第 1 カウント値を記号“N a”で表し、第 2 極性カウンタ 24 b に格納される極性の偏りの度合を表す第 2 カウント値を記号“N b”で表す。本実施形態において「極性の偏り」とは、同一の画素形成部に正極性のデータ電圧が保持される休止フレーム期間の総個数と、当該同一の画素形成部に負極性のデータ電圧が保持される休止フレーム期間の総個数との差をいう。この差が“0”であれば極性の偏りはない。以下では、1 フレーム期間を単位として極性の偏りを表現するが、これに限定されない。

【0066】

極性偏り算出回路 24 は、R E F 奇 / 偶判別回路 23 から与えられる奇 / 偶信号が“1”である場合、すなわち電源がオンされた時点から現時点までのリフレッシュ回数が奇数回である場合には、当該リフレッシュ期間に含まれる休止フレーム期間を表す R E F / N R E F 信号が与えられる毎にその個数をカウントし、第 1 極性カウンタ 24 a の第 1 カウント値 N a を“1”だけインクリメントする。また、奇 / 偶信号が“0”である場合、すなわちリフレッシュ回数が偶数回である場合には、直前のリフレッシュフレーム期間に続く休止フレーム期間を表す R E F / N R E F 信号が与えられる毎にその個数をカウントし、第 2 極性カウンタ 24 b の第 2 カウント値 N b を“1”だけインクリメントする。

【0067】

次に、極性偏り算出回路 24 は、極性の偏りを求めるために、第 1 カウント値 N a から

第2カウンタ値Nbを減算して極性偏り値Wを求め、当該極性偏り値Wを極性偏りカウンタ24cに格納するとともにバランス制御回路26に与える。このことから、正極性の休止フレーム期間の個数が多い場合には極性偏り値Wは正の値になり、その個数が多くなればなるほど極性偏り値Wは大きくなる。逆に、負極性の休止フレーム期間の個数が多い場合には極性偏り値Wは負の値になり、その個数が多くなればなるほど極性偏り値Wは小さくなる。このようにして、オフ信号が入力されたときに極性偏り値Wを容易かつ迅速に求めることができる。なお、極性偏り値Wは、第2カウンタ値Nbから第1カウンタ値Naを減算することにより求めてもよい。

【0068】

バランス制御回路26は、電源がオンされた後、電源のオフを指示するオフ信号Soffがホスト90から入力されるまでは（オフ信号Soffがアクティブとなるまでは）、ホスト90から受信したデータDATおよびREF/NREF判別回路21から与えられたREF/NREF信号に基づいて、ソースドライバ310およびゲートドライバ320を制御する。これにより、ソースドライバ310およびゲートドライバ320は、当該データDATに含まれる入力画像データの表す画像が表示部400に表示されるように、1個のリフレッシュフレーム期間と59個の休止フレーム期間とを交互に繰り返す、通常の休止駆動を行う。

【0069】

この駆動において、REF/NREF信号に基づきリフレッシュフレーム期間と判定されれば、入力画像データに基づき各画素形成部に保持されているデータ電圧の極性を反転して書き換えるリフレッシュが行われる。休止フレーム期間と判定されれば、全ての走査信号線GLを非選択状態にしてリフレッシュを休止する。

【0070】

また、休止期間において、ホスト90から受信した新たな入力画像データに基づく強制的なリフレッシュ（以下「強制リフレッシュ」という）が行われない場合には、所定期間毎にリフレッシュが行われる（以下、このリフレッシュを「定期リフレッシュ」という）。このようにして、図1に示すような駆動が行われる。

【0071】

ホスト90からオフ信号Soffがバランス制御回路26に入力されると、バランス制御回路26は、ソースドライバ310およびゲートドライバ320からなる駆動部300が動作を停止するように制御する。また、バランス制御回路26は、オフ信号Soffが入力されたことを示す停止信号を生成して極性偏り算出回路24に与える。

【0072】

極性偏り算出回路24は、バランス制御回路26から停止信号を与えられると、第1極性カウンタ24aの第1カウンタ値Naと、第2極性カウンタ24bの第2カウンタ値Nbとに基づいて求めた極性偏り値Wを算出し、バランス記憶回路25に格納する。このバランス記憶回路25はフラッシュメモリ等の不揮発性メモリによって構成されている。このため、液晶表示装置100を含むシステム全体の電源がオフされた場合であっても、バランス記憶回路25は極性偏り値Wを記憶し続けることができる。

【0073】

バランス記憶回路25が極性偏り値Wを格納している状態で、電源が再びオンされれば、データDATとオン信号Sonがホスト90からバランス制御回路26に与えられる。バランス制御回路26は、オン信号Sonを受信すると、バランス記憶回路25に格納された極性偏り値Wを読み出すために読出信号を生成してバランス記憶回路25に与える。バランス記憶回路25は当該読出信号を受け取ると、格納していた極性偏り値Wをバランス制御回路26に与える。

【0074】

バランス制御回路26は、与えられた極性偏り値Wが1だけ減少するように、ソースドライバ310およびゲートドライバ320からなる駆動部300を制御して、休止フレーム期間を1フレームだけ挿入することを繰り返す。当該休止フレーム期間では、当該極性

偏り値Wによって表される極性のデータ電圧が、当該極性と異なる極性のデータ電圧によって相殺される。このため、バランス制御回路26は、休止フレーム期間を1フレーム分挿入する毎に極性偏り値Wを“1”だけデクリメントすることを繰り返す。

【0075】

このようにして、極性偏り値Wが“0”になると、休止フレーム期間の挿入を中止し、極性を反転させたリフレッシュフレーム期間を挿入することによって液晶層への印加電圧の極性を反転させる。その後、バランス制御回路26は、再びオフ信号Soffが入力されるまで、ホスト90から与えられるデータDATに基づいて通常の休止駆動を行うように駆動部300を制御する。

【0076】

< 1.3 第1の動作例 >

本実施形態の第1の動作例を説明する。図5(A)～図5(D)は、第1の動作例を示すタイミングチャートである。第1の動作例では、図1に示すように、1秒間に1回の定期リフレッシュが行われ、リフレッシュが行われる毎に、各画素形成部10に保持されているデータ電圧の極性が反転される。

【0077】

図5(A)は、電源がオンされてから1秒が経過するまでの期間すなわち $t = 0 \sim 1$ の期間における極性偏り値Wの変化と当該液晶表示装置の表示部400における極性パターンとを示している。極性偏り値Wの変化は図5(A)における左側のグラフに実線で示されており、極性パターンはその右側の模式図に示されている。このことは、以下に説明する図5(B)～図5(D)においても同様である。また、図5(A)～図5(D)に示す極性パターンは、説明の便宜上、垂直方向の画素数を5とし水平方向の画素数を6として示されている。また、極性パターンは、ドット反転駆動方式を前提としているが、本発明はこれらに限定されるものではない。

【0078】

この動作例では、時点 $t = 0$ において電源がオンされると、最初の1フレーム期間はリフレッシュフレーム期間になり、その後の59フレーム期間はすべて休止フレーム期間になるように休止駆動される。当該休止フレーム期間には、その直前のリフレッシュフレーム期間に各画素形成部に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。図5(A)に示すように、 $t = 0 \sim 1$ の期間では、いずれのフレーム期間においても同じ極性の電圧が印加されるので、極性偏りWは単調に(直線的に)増大する。

【0079】

図5(B)は、 $t = 1 \sim 2$ の期間における極性偏り値Wの変化と当該液晶表示装置の表示部における極性パターンとを示している。電源がオンされてから1秒が経過した時点 $t = 1$ の後の最初のリフレッシュフレーム期間において、データ電圧の書込みにより液晶層への印加電圧(各画素形成部10に保持されるデータ電圧)の極性が反転される。その後の59フレーム期間はすべて休止フレーム期間となる。当該休止フレーム期間には、その直前のリフレッシュ期間に各画素形成部10に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。このため、図5(B)に示すように、 $t = 1 \sim 2$ の期間では極性偏り値が単調に(直線的に)減少し、 $t = 2$ の時点で、 $t = 0 \sim 1$ の期間に生じた極性の偏りが相殺されて極性偏り値Wが“0”になる。これにより、極性の偏りが解消される。すなわち、 $t = 0 \sim 1$ の期間に液晶層に印加された休止フレーム期間の総個数と、 $t = 1 \sim 2$ の期間に印加された休止フレーム期間の総個数とが同じになる。なお、図5(A)および図5(B)の右側に記載された極性パターンは、 $t = 0 \sim 1$ の期間に液晶層に印加された電圧が、 $t = 1 \sim 2$ の期間に印加された電圧によって相殺されることを示している。

【0080】

図5(C)は、 $t = 2 \sim 3$ の期間における極性偏り値Wの変化と当該液晶表示装置の表示部における極性パターンとを示している。時点 $t = 2$ の後の最初のリフレッシュフレーム期間において、データ電圧の書込みにより液晶層への印加電圧の極性が再び反転される。その後の59フレーム期間はすべて休止フレーム期間となる。当該休止フレーム期間に

は、その直前のリフレッシュ期間に各画素形成部 10 に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。このため、図 5 (C) に示すように、 $t = 2 \sim 3$ の期間では極性偏り値 W が単調に (直線的に) 増大する。時点 $t = 3$ においてオフ信号 $Soff$ が与えられれば、時点 $t = 3$ における極性偏り値 W がバランス記憶回路 25 に格納され、その後動作が停止される。

【0081】

図 5 (D) は、電源が再びオンされたときから 1 秒が経過するまでの期間すなわち $t = 0 \sim 1$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。電源が再びオンされるようにオン信号 Son が与えられれば、図 5 (C) に示す $t = 2 \sim 3$ の期間に生じた極性の偏りを解消するために、休止フレーム期間を挿入することが繰り返される。当該休止フレーム期間では、当該極性偏り値 W によって表される極性のデータ電圧が、当該極性と異なる極性のデータ電圧によって相殺される。このため、休止フレーム期間を 1 フレームだけ挿入する毎に、極性偏り値 W を “1” だけデクリメントすることを繰り返す。このようにして極性偏り値 W が小さくなり、時点 $t = 1$ において極性偏り値 W が “0” になり極性の偏りが解消されるので、休止フレーム期間の挿入が中止される。 $t = 1$ の直後に液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入され、その後は通常の休止駆動が行われる。なお、図 5 (C) および図 5 (D) の右側に記載された極性パターンは、電源をオフする前の $t = 2 \sim 3$ の期間に液晶層に印加された電圧が、電源をオンした後の $t = 0 \sim 1$ の期間に印加された電圧によって相殺されることを示している。

【0082】

< 1.4 第 2 の動作例 >

次に、本実施形態の第 2 の動作例を説明する。図 6 (A) ~ 図 6 (C) は、第 2 の動作例を説明するためのタイミングチャートである。図 6 (A) は、1 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図 6 (A) に示すように、時点 $t = 0$ において電源がオンされると、最初の 1 フレーム期間はリフレッシュフレーム期間になり、その後の 59 フレーム期間はすべて休止フレーム期間になるように休止駆動が行われる。これにより、極性偏り値 W が単調に増加する。時点 $t = 2$ の経過時点で極性が反転させ、同様の休止駆動が行われる。これにより、極性偏り値 W が単調に減少する。そして、 $t = 2 \sim 3$ の間の時点 $t = tc$ においてオフ信号 $Soff$ が与えられれば、時点 $t = tc$ における極性偏り値 $W1$ がバランス記憶回路 25 に格納され、その後液晶表示装置 100 の動作が停止される。

【0083】

図 6 (B) は、電源が 2 回目にオンをされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図 6 (B) に示すように、電源が 2 回目にオンされると、バランス記憶回路 25 に格納されている極性偏り値 $W1$ が読み出される。そして、電源が 2 回目にオンされた時点 $t = 0$ から時点 $t = td$ までの期間において、休止フレーム期間が 1 フレームだけ挿入される毎に、当該極性偏り値が 1 だけデクリメントされる。このようにして、時点 $t = td$ において極性偏り値が “0” になると、休止フレーム期間の挿入が中止され、液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入される。その後、通常の休止駆動が行われる。休止駆動では、1 秒ごとに極性を反転させながら極性の偏りが単調に増加することと単調に減少することとが繰り返され、ホスト 90 から送信されてくる入力画像データに基づく画像が表示部 400 に表示される。

【0084】

次に、時点 $t = 3 \sim 4$ の間の時点 $t = te$ においてオフ信号 $Soff$ がホスト 90 から与えられれば、時点 $t = te$ における極性偏り値 $W2$ がバランス記憶回路 25 に格納され、その後液晶表示装置 100 の動作が停止される。

【0085】

図 6 (C) は、電源が 3 回目にオンをされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図 6 (C) に示すように、電源が 3 回目にオンされると

、バランス記憶回路 25 に格納されている極性偏り値 W が読み出される。そして、電源が 3 回目にオンされた時点 $t = 0$ から時点 $t = t_f$ まで休止フレーム期間が 1 フレームだけ挿入される毎に、当該極性偏り値が 1 だけデクリメントされる。このようにして、時点 $t = t_f$ において極性偏り値が “ 0 ” になると、休止フレーム期間の挿入が中止され、液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入される。その後、通常の休止駆動が行われ、ホスト 90 から送信されてくる入力画像データに基づく画像が表示部 400 に表示される。

【 0086 】

このように、液晶表示装置 100 の電源がオフされた後に再びオンされれば、必要な個数の休止フレーム期間を挿入することにより極性偏り値を “ 0 ” にする。これにより、フリッカ発生等の問題が生じないようにすることができる。なお、電源が 2 回目にオンされたときの時点 $t_0 \sim t_d$ 、および 3 回目にオンされたときの時点 $t_0 \sim t_f$ の間では、それぞれ電源をオフした図 6 (A) に示す時点 $t = t_c$ および図 6 (B) に示す時点 $t = t_e$ において表示されていた画像が再び表示部 400 に表示される。これにより、視聴者は電源をオンした後にホスト 90 から送信されてくる画像を視聴する前に、直前のオフ時の表示されていた画像も視聴することができる。

【 0087 】

< 1.5 効果 >

上記実施形態によれば、電源のオフを指示するオフ信号 S_{off} が入力されると、電源オフ時の極性偏り値 W がバランス記憶回路 25 に格納される。そして、電源が再びオンされたときに、極性偏り値 W がバランス記憶回路 25 から読み出されバランス制御回路 26 に与えられる。バランス制御回路 26 は、当該極性偏り値 W を相殺するために休止フレーム期間の挿入を開始する。休止フレーム期間を挿入することによって、液晶層への印加電圧が相殺されるので、休止フレーム期間が挿入される毎に極性偏り値 W が “ 1 ” だけデクリメントされ、極性偏り値 W が “ 0 ” になった時点で休止フレーム期間の挿入が中止される。この中止時点では、電源オフ時点における極性偏り値 W が挿入された休止フレーム期間によって相殺されるので、通常の休止駆動を開始する前における液晶層への印加電圧の時間的積分値は実質的に “ 0 ” になる。このように、オフ信号の入力時点における極性偏り値を、電源がオンされた後に短時間で相殺することができる。

【 0088 】

このようにして、休止フレーム期間の挿入によって極性偏り値 W を “ 0 ” にし、その後通常の休止駆動を開始するので、休止駆動を開始する時点においては、不純物イオンの偏在による蓄積電荷および画素容量における蓄積電荷はいずれも存在しない。このため、本発明を適用することにより、消費電力の大幅な削減等を目的として休止駆動を行う液晶表示装置 100 において、電源がオフされ、その後再びオンされて動作状態になったときにフリッカ発生等の問題は生じない。

【 0089 】

また、オン信号 S_{on} が与えられると、液晶表示装置 100 は電荷の偏りを解消するために必要な個数の休止フレーム期間を挿入する。これにより、視聴者は電源がオンされた後にホスト 90 から送信されてくる画像を視聴することができるだけでなく、直前のオフ時に表示部 400 に表示されていた画像も視聴することができる。

【 0090 】

なお、上記の構成では、極性偏り値 W が “ 0 ” になった時点で休止フレーム期間の挿入が中止される。しかし、極性偏り値 W が電荷の偏りが無視できる程度に “ 0 ” に十分に近い値となった時点で、上記極性偏り値 W は実質的に “ 0 ” であるとして休止フレーム期間の挿入を中止するようにしてもよい。また、極性偏り値 W が “ 0 ” になるまで休止フレーム期間を挿入するという構成に代えて、液晶層への印加電圧の極性の偏りが実質的に解消されればよいので、極性偏り値 W がそれに応じた程度に “ 0 ” に近い値となった時点で休止フレーム期間の挿入を中止するようにしてもよい。さらにまた、フリッカ発生等の問題の解決に寄与するように液晶層への印加電圧の極性の偏りが低減できればよいので、極性

偏り値Wがそれに応じた程度に“0”に近い値となった時点で休止フレーム期間の挿入を中止するようにしてもよい。

【0091】

< 2. 変形例 >

< 2. 1 第1の変形例 >

上記実施形態の第1の変形例について説明する。この変形例は、上記実施形態における液晶表示装置100の表示制御部200の構成を部分的に変更したものである。

【0092】

上記実施形態では、REF/NREF判別回路21は、1つ前のフレーム期間の入力画像データをあらかじめフレームメモリ22に格納しておき、ホスト90から受信したデータDATに含まれる入力画像データの表す画像がフレームメモリ22に格納された画像から変化しているか否かを判別している。

【0093】

しかし、以下のような方法により、ホスト90から受信したデータDATに含まれる入力画像データの表す画像が変化しているか否かを判別してもよい。画像が変化しているか否かを判別するために、これらの方法のうちのいずれか1つの方法を使用してもよく、またこれらの方法から適宜選択された複数の方法を組み合わせて使用してもよい。いずれの場合も、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。この方法によれば、わずかな画像の変化をも検出することができる。

【0094】

(1) フレームメモリ22に代えて演算結果記憶回路が表示制御部200内に設けられている。REF/NREF判別回路21は、ホスト90から受信するデータDATに含まれる入力画像データに基づいて、フレーム毎に所定の演算処理を行い、その演算結果を演算結果記憶回路に格納する。このため、REF/NREF判別回路21は、あるフレームの画像を表す入力画像データを与えられれば、そのフレームの演算結果を求め、1つ前のフレームについての演算結果と比較して画像が変化しているか否かを判別する。すなわち、REF/NREF判別回路21は、2つのフレームについての演算結果が同じであれば同じ画像であると判定し、異なれば異なる画像であると判定する。このような所定の演算処理には、1フレームにおける画素値の総和の算出やチェックサムの算出等が含まれる。この方法によれば、容量の大きなメモリを備えることなく画像の変化の有無を検出することができる。

(2) 各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを示す専用の信号をホスト90から受け取る。

(3) 各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを示すデータをホスト90が表示制御部200内に設けられた特定のレジスタに書き込む。

(4) ホスト90から受信するデータDATに入力画像データが含まれている場合には次のフレーム期間はリフレッシュフレーム期間であると判定し、入力画像データが含まれていない場合には次のフレーム期間は休止フレーム期間であると判定する。

(5) ホスト90から受信するデータDATに入力画像データが含まれていない場合において、定期的にリフレッシュが行われるように、各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを判別する。

【0095】

< 2. 2 第2の変形例 >

上記実施形態の第2の変形例について説明する。図7は、本変形例に係る液晶表示装置の表示制御部200の構成を示すブロック図である。この変形例は、図7に示すように、図4に示す表示制御部200の極性偏り算出回路24の構成を部分的に変更したものであり、図4に示す構成と同様の構成についての詳しい説明は省略する。

【0096】

上記実施形態では図4に示すように、極性偏り算出回路24内に、第1極性カウンタ2

4 a と第 2 極性カウンタ 2 4 b とが設けられている。第 1 極性カウンタ 2 4 a によってカウントされた第 1 カウント値 N_a と、第 2 極性カウンタ 2 4 b によってカウントされた第 2 カウント値 N_b との差である極性偏り値 W を求める。そして、当該極性偏り値 W によって液晶層に印加される電圧の偏りを判定する。しかし、極性偏り算出回路 2 4 内に 1 つの極性偏りカウンタ 2 4 d だけを設けてもよい。この極性偏りカウンタ 2 4 d によってカウントされる極性偏り値を記号 “ Z ” で示す。

【 0 0 9 7 】

極性偏り算出回路 2 4 は、極性偏りカウンタ 2 4 d の極性偏り値 Z を最初に “ 0 ” に設定する。電源がオンされれば、極性偏り算出回路 2 4 は、最初のリフレッシュフレーム期間の終了から次のリフレッシュフレーム期間の開始まで、休止フレーム期間が 1 回終了する毎に極性偏り値 Z を “ 1 ” だけインクリメントすることを繰り返す。これにより、極性偏り値 Z は休止フレーム期間毎に 1 だけカウントアップされる。

【 0 0 9 8 】

次のリフレッシュフレーム期間が挿入されれば、極性偏り算出回路 2 4 は、リフレッシュフレーム期間の終了から次のリフレッシュフレーム期間の開始まで、休止フレーム期間が 1 回終了する毎に極性偏り値 Z を “ 1 ” だけデクリメントすることを繰り返す。これにより、極性偏り値 Z は休止フレーム期間毎に 1 だけカウントダウンされる。

【 0 0 9 9 】

極性偏り値 Z がカウントアップされるかカウントダウンされるかは、 $R E F$ 奇 / 偶判別回路 2 3 から与えられる奇 / 偶信号によって決まり、極性偏り算出回路 2 4 は、奇 / 偶信号に基づいて、カウントアップとカウントダウンとを切り換える。すなわち、電源をオンしたときに極性偏りカウンタ 2 4 d の極性偏り値 Z はリセットされて “ 0 ” になる。その後、最初のリフレッシュ期間から 2 番目のリフレッシュ期間までは奇 / 偶信号が “ 1 ” であるので、極性偏り算出回路 2 4 は、当該リフレッシュ期間に含まれる休止フレーム期間を表す $R E F / N R E F$ 信号が与えられる毎に、極性偏りカウンタ 2 4 d の極性偏り値 Z を “ 1 ” だけインクリメントする。次に、2 番目のリフレッシュ期間から 3 番目のリフレッシュ期間までは奇 / 偶信号が “ 0 ” であるので、直前のリフレッシュフレーム期間に続く休止フレーム期間を表す $R E F / N R E F$ 信号が与えられる毎に、極性偏りカウンタ 2 4 d の極性偏り値 Z を “ 1 ” だけデクリメントする。以降、同様にして極性偏りカウンタ 2 4 d の極性偏り値 Z を “ 1 ” だけインクリメントしたりデクリメントしたりすることを繰り返す。これにより、極性偏りカウンタ 2 4 d には、極性の偏りを示す極性偏り値 Z が保持される。このようにして、オフ信号が入力されたときに極性偏り値 Z を容易かつ迅速に求めることができる。

【 0 1 0 0 】

ホスト 9 0 からオフ信号 $S o f f$ が与えられれば、バランス制御回路 2 6 から与えられる停止信号に基づいて、極性偏り算出回路 2 4 は、極性偏り値 Z をバランス記憶回路 2 5 に格納し、極性偏り値 Z を “ 0 ” にリセットする。その後に液晶表示装置 1 0 0 の電源がオフされる。

【 0 1 0 1 】

再び電源がオンされれば、バランス制御回路 2 6 は、バランス記憶回路 2 5 に格納された極性偏り値 Z を読み出し、休止フレーム期間を 1 フレームずつ挿入することにより、当該極性偏り値 Z を 1 だけデクリメントすることを繰り返す。このようにして、極性偏り値 Z を “ 0 ” にすれば、極性の偏りが解消される。次に、休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより液晶層への印加電圧の極性が反転され、その後に通常の休止駆動が開始される。このため、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。

【 0 1 0 2 】

< 2 . 3 第 3 の変形例 >

上記実施形態の第 3 の変形例について説明する。図 8 は、本変形例に係る液晶表示装置の表示制御部 2 0 0 の構成を示すブロック図である。この変形例は、図 8 に示すように、

図 4 に示す表示制御部 200 の極性偏り算出回路 24 の構成を部分的に変更したものであり、図 4 に示す構成と同様の構成についての詳しい説明は省略する。

【0103】

上記実施形態では図 4 に示すように、極性偏り算出回路 24 内に設けた第 1 極性カウンタ 24a によって奇数番目のリフレッシュ期間の直後の休止フレーム期間の個数をカウントし、第 2 極性カウンタ 24b によって偶数番目のリフレッシュ期間の直後の休止フレーム期間の個数をカウントする。

【0104】

しかし、本変形例に示すように、極性偏りの度合いを示す単位を他のものに変更してもよい。例えば、第 1 および第 2 極性カウンタ 24a、24b を、それぞれ第 1 および第 2 タイマー 24e および 24f に代えてもよい。この場合、第 1 タイマー 24e によって、電源がオンされてから奇数番目のリフレッシュ期間に続く休止フレーム期間の総時間数 T_1 が求められ、第 2 タイマー 24f によって、電源がオンされてから偶数番目のリフレッシュ期間に続く休止フレーム期間の総時間数 T_2 が計測される。これらの総時間数 T_1 および T_2 に基づいて、それらの差を極性偏り時間 V とし、極性偏りカウンタ 24g に保持される。これにより、オフ信号が入力されたときに極性偏り時間 V を容易かつ迅速に求めることができる。

【0105】

電源がオフされれば、極性偏りカウンタ 24g に保持されている極性偏り時間 V はバランス記憶回路 25 に格納される。電源が再びオンされたときに、バランス制御回路 26 は、バランス記憶回路 25 に格納された極性偏り時間 V を読み出し、当該極性偏り時間 V が“0”になるように休止フレーム期間を挿入する。休止フレーム期間を挿入するごとに、当該極性偏り時間 V から当該休止フレーム期間を減算する。このようにして、極性偏り時間 V が“0”になった時点で休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより液晶層への印加電圧の極性が反転され、その後に通常の休止駆動が開始される。このため、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。

【0106】

< 2.4 第 4 の変形例 >

上記実施形態の第 4 の変形例について説明する。上記実施形態では、定期リフレッシュのみが行われるとした。しかし、本変形例では、定期リフレッシュだけでなくさらに強制リフレッシュも行われる。なお、定期リフレッシュまたは強制リフレッシュのためのリフレッシュフレーム期間以外のフレーム期間は休止フレーム期間になる。

【0107】

図 9 は、本変形例における液晶表示装置の動作例を示すタイミングチャートである。図 9 に示すように、電源がオンされた直後に最初のリフレッシュ（各画素形成部 10 へのデータ電圧の書込み）が行われ、さらに時点 $t = 1$ および時点 $t = 2$ において定期リフレッシュが行われる。その後、 $t = 2 \sim 3$ の期間において 2 回の強制リフレッシュが行われ、さらに時点 t_g において、電源オフを指示するオフ信号 S_{off} がホスト 90 からバランス制御回路 26 に入力される。オフ信号 S_{off} が与えられると、バランス制御回路 26 は停止信号を生成し極性偏り算出回路 24 に与え、極性偏り算出回路 24 は時点 t_g における極性偏り値 W をバランス記憶回路 25 に格納する。

【0108】

その後、オン信号 S_{on} がバランス制御回路 26 に入力されれば、バランス制御回路 26 はバランス記憶回路 25 から極性偏り値 W を読み出し、休止フレーム期間を挿入する毎に当該極性偏り値 W を“1”だけデクリメントすることを繰り返す。そして、バランス制御回路 26 は、極性偏り値 W が“0”になった時点で休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより、液晶層への印加電圧の極性が反転される。その後、通常の休止駆動が開始される。このように、定期リフレッシュだけでなく強制リフレッシュも行われる液晶表示装置の場合にも本発明が適用されるので、このよう

な液晶表示装置において電源が再びオンされて動作状態になったときにフリッカ発生等の問題は生じない。

【 0 1 0 9 】

< 2 . 5 第 5 の変形例 >

上記実施形態の第 5 の変形例について説明する。上記実施形態では、各画素形成部 1 0 内のスイッチング素子として酸化物 T F T (より詳細には I n - G a - Z n - O をチャネル層に用いた T F T) を使用しているので、オフリーク電流が極めて小さい。しかし、当該スイッチング素子として、アモルファスシリコン、多結晶シリコン等のシリコン系の T F T 等を使用することもできる。この場合には、シリコン系の T F T のオフリーク電流が大きいので、電源をオフしてから再びオンするまでの時間が長い場合には、画素容量に蓄積された電荷が放電されてしまう。そこで、再び電源をオンしたときに極性偏り値 W を “ 0 ” にするために必要であった休止フレーム期間を挿入するための動作を省略することも可能である。

【 0 1 1 0 】

< 2 . 6 第 6 の変形例 >

上記実施形態の第 6 の変形例について説明する。上記実施形態では、バランス記憶回路 2 5 はフラッシュメモリ等の不揮発性メモリによって構成されているとする。しかし、バランス記憶回路 2 5 は D R A M (Dynamic Random Memory) 等の揮発性メモリによって構成されていてもよい。これにより、液晶表示装置を搭載した電子機器等のシステムにおいて、液晶表示装置の電源がオフされても、バランス記憶回路 2 5 を構成する D R A M には電源が供給されるように設計されていれば、バランス記憶回路 2 5 は極性偏り値 W を記憶し続けることができる。

【 0 1 1 1 】

< 2 . 7 その他の変形例 >

上記実施形態およびその変形例に係る液晶表示装置 1 0 0 は、休止駆動が行われることを前提としている。しかし、本発明は、これに限定されるものではなく、休止期間の現れない通常の駆動が行われる液晶表示装置にも適用可能である。通常の駆動方式による液晶表示装置であっても、極性を反転させずにデータ電圧を複数フレーム期間にわたって画素形成部に書き込むような場合には、本発明は特に有効である。また、表示制御部 2 0 0 は全てハードウェアで実現されているが、表示制御部 2 0 0 における構成の一部または全部をソフトウェア的に実現してもよい。

【産業上の利用可能性】

【 0 1 1 2 】

本発明は、酸化物半導体からなるチャネル層を有する T F T を画素形成部のスイッチング素子とする液晶表示装置に利用され、その中でも特に休止駆動を行う液晶表示装置に利用される。

【符号の説明】

【 0 1 1 3 】

- 1 0 ... 画素形成部
- 1 1 ... 薄膜トランジスタ (T F T)
- 1 2 ... 画素電極
- 1 3 ... 共通電極
- 2 1 ... R E F / N R E F 判別回路
- 2 2 ... フレームメモリ
- 2 3 ... R F E 奇 / 偶判別回路
- 2 3 a ... 奇偶ビットレジスタ
- 2 4 ... 極性偏り算出回路
- 2 4 a ... 第 1 極性カウンタ
- 2 4 b ... 第 2 極性カウンタ
- 2 4 c ... 極性偏りカウンタ

2 4 d ... 極性偏りカウンタ
 2 4 e ... 第 1 タイマー
 2 4 f ... 第 2 タイマー
 2 4 g ... 極性偏りカウンタ
 2 5 ... バランス記憶回路
 2 6 ... バランス制御回路
 1 0 0 ... 液晶表示装置
 2 0 0 ... 表示制御部
 3 0 0 ... 駆動部
 3 1 0 ... ソースドライバ
 3 2 0 ... ゲートドライバ
 4 0 0 ... 表示部
 C p ... 画素容量
 S o n ... オン信号
 S o f f ... オフ信号
 W ... 極性偏り値
 Z ... 極性偏り値
 V ... 極性偏り時間

【手続補正書】

【提出日】平成28年10月12日(2016.10.12)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含む極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを含み、

前記極性偏り算出部は、前記オン信号の入力後に与えられる第 1 極性の休止フレーム期間の回数を前記第 1 極性カウンタに保持されている回数に加算し、前記第 1 極性と異なる第 2 極性の休止フレーム期間の回数を前記第 2 極性カウンタに保持されている回数に加算し、オフ信号が入力されると前記第 1 極性カウンタに保持されている前記第 1 極性の休止フレーム期間の回数と、前記第 2 極性カウンタに保持されている前記第 2 極性の休止フレーム期間の回数との差を算出して前記極性偏り値とすることを特徴とする、液晶表示装置。

【請求項 2】

入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第1タイマーと第2タイマーとを含む極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを備え、

前記極性偏り算出部は、前記オン信号の入力後に与えられる第1極性の休止フレーム期間の時間数を前記第1タイマーに保持されている時間数に加算し、前記第1極性と異なる第2極性の休止フレーム期間の時間数を前記第2タイマーに保持されている時間数に加算し、オフ信号が入力されると前記第1タイマーに保持されている前記第1極性の休止フレーム期間の時間数と、前記第2タイマーに保持されている前記第2極性の休止フレーム期間の時間数との差を算出して前記極性偏り値とすることを特徴とする、液晶表示装置。

【請求項3】

入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含む極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを含み、

前記極性偏り算出部は、前記オン信号の入力後に与えられる休止フレーム期間の極性が第1極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数に、前記第1極性のフレーム期間の回数を加算し、休止フレーム期間の極性が前記第1極性と異なる第2極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数から、前記第2極性のフレーム期間の回数を減算し、オフ信号が入力されると前記極性偏りカウンタに保持されている休止フレーム期間の回数を前記極性偏り値とすることを特徴とする、液晶表示装置。

【請求項4】

入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記極性偏り値を算出するとともに、オフ信号が入力されると前記極性偏り値を前記バランス記憶部に格納する極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記

駆動部を制御するバランス制御部と、

各フレーム期間につき当該フレーム期間が前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間か前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間かを判別する R E F / N R E F 判別部とを備え、

前記バランス制御部は、前記オフ信号が入力された後に前記オン信号が再び入力されると、前記オフ信号の入力時点における前記極性偏り値とは異なる極性の休止期間が挿入されるように前記駆動部を制御することを特徴とする、液晶表示装置。

【請求項 5】

前記 R E F / N R E F 判別部は、先行するフレーム期間のための画像データと後続のフレーム期間のための画像データとを比較することによって画像変化の有無を検出し、画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記 R E F / N R E F 判別部は、先行するフレーム期間のための画像データを用いた所定の演算処理の結果と後続のフレーム期間のための画像データを用いた前記演算処理の結果とを比較することによって画像変化の有無を検出し、前記画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 7】

前記バランス制御部は、前記休止期間を挿入することによって前記極性偏りの度合いが解消された後に、リフレッシュ期間を挿入して前記液晶層に印加する電圧の極性を反転させ、さらに前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間と前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間とが交互に現れるように前記駆動部を制御することを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 8】

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出部に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第 1 極性カウンタと第 2 極性カウンタとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記第 1 極性カウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記第 2 極性カウンタに保持されている休止期間の回数に加算し、前記オフ信号が入力されると前記第 1 極性カウンタに保持されている前記休止期間の回数と、前記第 2 極性カウンタに保持されている前記休止期間の回数との差を算出して前記極性偏り値とすることを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 9】

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出部に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第 1 タイマーと第 2 タイマーとを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の時間数を前記第 1 タイマーに保持されている休止期間の時間数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の時間数を第 2 タイマーに保持されている休止期間の時間数に加算し、前記オフ信号が入力されると前記第 1 タイマーに保持されている前記休止期間の時間数と、前記第 2 タイマーに保持されている前記休止期間の時間数との差を算出して前記極性偏り値とすることを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 10】

前記表示制御部は、前記 R E F / N R E F 判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇 / 偶信号を生成して前記極性偏り算出部に出力する R E F 奇 / 偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記奇 / 偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数から減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている前記休止期間の回数を算出して前記極性偏り値とすることを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 11】

前記画素形成部および前記駆動部に接続されたデータ信号線および走査信号線をさらに備え、

前記画素形成部は、

前記データ電圧を保持するための画素容量と、

前記走査信号線に制御端子が接続され、前記データ信号線に第 1 導通端子が接続され、前記画素容量に第 2 導通端子が接続されたスイッチング素子とを含み、

前記スイッチング素子は、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 12】

前記酸化物半導体は、インジウム、ガリウム、亜鉛、および酸素を主成分とすることを特徴とする、請求項 11 に記載の液晶表示装置

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。

【背景技術】

【0002】

アクティブマトリクス型液晶表示装置の表示部には、複数の画素形成部がマトリクス状に形成されている。各画素形成部には、スイッチング素子として動作する薄膜トランジスタ (Thin Film Transistor: T F T) と、当該 T F T を介してデータ信号線に接続された画素容量とが設けられている。この T F T をオン / オフすることにより、画像を表示するためのデータ信号が画素形成部内の画素容量にデータ電圧として書き込まれる。このデータ電圧は画素形成部内の液晶層に印加され、液晶分子の配向方向をデータ信号の電圧値に応じて変化させる。このようにして、液晶表示装置は、各画素形成部の液晶層の光透過率を制御して表示部に画像を表示する。

【0003】

このような液晶表示装置を携帯型電子機器等に搭載する場合には、その消費電力を低減することが求められている。そこで、液晶表示装置の走査信号線を走査して表示画像のリフレッシュを行うリフレッシュ期間の直後に、全ての走査信号線を非走査状態にしてリフレッシュを休止する休止期間 (非リフレッシュ期間) を設ける表示装置の駆動方法が日本の特開 2001-312253 号公報に提案されている。この休止期間には、例えば、ゲートドライバおよび / またはソースドライバに制御用の信号等を与えないようにする。こ

れにより、ゲートドライバおよび/またはソースドライバは動作を休止するので消費電力が低減される。このようなリフレッシュ期間の直後に休止期間を設ける駆動は、「休止駆動」と呼ばれる。なお、休止駆動は「低周波駆動」または「間欠駆動」とも呼ばれ、静止画の表示に好適である。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】日本の特開2001-312253号公報

【特許文献2】日本の特開2011-85680号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

液晶表示装置において、画像が表示部に表示されているときに電源がオフされれば、各画素形成部内のTFTもオフ状態になる。このとき画素形成部内の画素容量に保持されていたデータ電圧はその電圧値を維持した状態でその後も保持される。すなわち、電源オフ後も、データ電圧に相当する蓄積電荷が画素容量に残存する。このため、TFTのチャンネル層がアモルファスシリコン等からなる場合のようにTFTのオフリーク電流（オフ状態のときにTFTに流れる電流）が比較的大きい場合には、電源がオフされてから短時間のうちに、画素容量に保持されていたデータ電圧はTFTを介してデータ信号線に放電される。しかし、例えば酸化インジウム・ガリウム・亜鉛等の酸化物半導体をチャンネル層に用いたTFTのように、オフリーク電流が小さいTFTを画素形成部のスイッチング素子とした場合には、電源をオフした後も直流電圧が液晶層に印加され続ける。このため、電源を再びオンしたときに、液晶の焼き付きによる残像が生じたり最適共通電圧のずれによるフリッカが生じたりする等の問題（以下「フリッカ発生等の問題」という）が生じる。

【0006】

また、日本の特開2011-85680号公報には、液晶表示装置の電源がオフされたときに、TFTのゲート端子、ソース端子、および共通電極のそれぞれに印加される電圧を制御することによって、画素容量に保持されている電圧（画素容量の蓄積電荷）を放電させるためのオフシーケンスを実行することが開示されている。

【0007】

しかしながら、本願発明者は、休止駆動を行う液晶表示装置において、電源オフ後も画素容量に残存する蓄積電荷に起因して生じるフリッカ発生等の問題を解消するために放電のためのオフシーケンス構成を採用した場合であっても、フリッカ発生等の問題を解消できない場合があることを見出した。

【0008】

そこで本発明は、休止駆動を行う場合であってもフリッカ等の発生の問題が生じない液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の第1の局面は、入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記データ電圧の書き込みを休止する休止期間の回数をカウントする第1極性カウンタと第2極性カウンタとを含む極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶

部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを含み、

前記極性偏り算出部は、前記オン信号の入力後に与えられる第1極性の休止フレーム期間の回数を前記第1極性カウンタに保持されている回数に加算し、前記第1極性と異なる第2極性の休止フレーム期間の回数を前記第2極性カウンタに保持されている回数に加算し、オフ信号が入力されると前記第1極性カウンタに保持されている前記第1極性の休止フレーム期間の回数と、前記第2極性カウンタに保持されている前記第2極性の休止フレーム期間の回数との差を算出して前記極性偏り値とすることを特徴とする。

【0010】

本発明の第2の局面は、入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第1タイマーと第2タイマーとを含む極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを備え、

前記極性偏り算出部は、前記オン信号の入力後に与えられる第1極性の休止フレーム期間の時間数を前記第1タイマーに保持されている時間数に加算し、前記第1極性と異なる第2極性の休止フレーム期間の時間数を前記第2タイマーに保持されている時間数に加算し、オフ信号が入力されると前記第1タイマーに保持されている前記第1極性の休止フレーム期間の時間数と、前記第2タイマーに保持されている前記第2極性の休止フレーム期間の時間数との差を算出して前記極性偏り値とすることを特徴とする。

【0011】

本発明の第3の局面は、入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含む極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部とを含み、

前記極性偏り算出部は、前記オン信号の入力後に与えられる休止フレーム期間の極性が第1極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数に、前記第1極性のフレーム期間の回数を加算し、休止フレーム期間の極性が前記第1極性と異なる第2極性である場合には、前記極性偏りカウンタに保持されている休止期間の回数から、前記第2極性のフレーム期間の回数を減算し、オフ信号が入力されると前記極性偏りカウンタに保持されている休止フレーム期間の回数を前記極性偏り値とすることを特徴とする。

【0012】

本発明の第4の局面は、入力画像データに応じた電圧を液晶層に印加することにより前記入力画像データの表す画像を表示する表示部と、前記入力画像データに応じた電圧を前記液晶層に印加するための駆動部と、前記駆動部を駆動する表示制御部とを備える液晶表示装置であって、

前記表示部は、前記液晶層に印加すべき電圧をデータ電圧として保持するように構成された複数の画素形成部を含み、

前記表示制御部は、

極性偏り値を格納可能なバランス記憶部と、

前記極性偏り値を算出するとともに、オフ信号が入力されると前記極性偏り値を前記バランス記憶部に格納する極性偏り算出部と、

オン信号が入力されると、前記画像を前記表示部に表示する前に、前記バランス記憶部に格納されている前記極性偏り値を読み出し、前記極性偏り値が相殺されるように前記駆動部を制御するバランス制御部と、

各フレーム期間につき当該フレーム期間が前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間か前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間かを判別するREF/NREF判別部とを備え、

前記バランス制御部は、前記オフ信号が入力された後に前記オン信号が再び入力されると、前記オフ信号の入力時点における前記極性偏り値とは異なる極性の休止期間が挿入されるように前記駆動部を制御することを特徴とする。

【0013】

本発明の第5の局面は、本発明の第4の局面において、

前記REF/NREF判別部は、先行するフレーム期間のための画像データと後続のフレーム期間のための画像データとを比較することによって画像変化の有無を検出し、画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする。

【0014】

本発明の第6の局面は、本発明の第4の局面において、

前記REF/NREF判別部は、先行するフレーム期間のための画像データを用いた所定の演算処理の結果と後続のフレーム期間のための画像データを用いた前記演算処理の結果とを比較することによって画像変化の有無を検出し、前記画像変化の有無により前記後続のフレーム期間がリフレッシュ期間か休止期間かを判別することを特徴とする。

【0015】

本発明の第7の局面は、本発明の第4の局面において、

前記バランス制御部は、前記休止期間を挿入することによって前記極性偏りの度合いが解消された後に、リフレッシュ期間を挿入して前記液晶層に印加する電圧の極性を反転させ、さらに前記複数の画素形成部に前記データ電圧を書き込むリフレッシュ期間と前記複数の画素形成部への前記データ電圧の書き込みを休止する休止期間とが交互に現れるように前記駆動部を制御することを特徴とする。

【0016】

本発明の第8の局面は、本発明の第4の局面において、

前記表示制御部は、前記REF/NREF判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇/偶信号を生成して前記極性偏り算出部に出力するREF奇/偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする第1極性カウンタと第2極性カウンタとを含み、前記奇/偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記第1極性カウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記第2極性カウンタに保持されている休止期間の回数に加算し、前記オフ信号が入力されると前記第1極性カウンタに保持されている前記休止期間の回数と、前記第2極性カ

ウンタに保持されている前記休止期間の回数との差を算出して前記極性偏り値とすることを特徴とする。

【0017】

本発明の第9の局面は、本発明の第4の局面において、

前記表示制御部は、前記REF/NREF判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇/偶信号を生成して前記極性偏り算出部に出力するREF奇/偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の時間数をカウントする第1タイマーと第2タイマーとを含み、前記奇/偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の時間数を前記第1タイマーに保持されている休止期間の時間数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の時間数を第2タイマーに保持されている休止期間の時間数に加算し、前記オフ信号が入力されると前記第1タイマーに保持されている前記休止期間の時間数と、前記第2タイマーに保持されている前記休止期間の時間数との差を算出して前記極性偏り値とすることを特徴とする。

【0018】

本発明の第10の局面は、本発明の第4の局面において、前記表示制御部は、前記REF/NREF判別部によりリフレッシュフレームと判定された合計回数が奇数か偶数かを判別した結果を示す奇/偶信号を生成して前記極性偏り算出部に出力するREF奇/偶判別回路をさらに備え、

前記極性偏り算出部は、前記データ電圧の書き込みを休止する休止期間の回数をカウントする極性偏りカウンタを含み、前記奇/偶信号に基づいて、前記リフレッシュフレームと判定された合計回数が奇数のときには、奇数番目のリフレッシュフレームに続く休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数に加算し、偶数のときには、偶数番目のリフレッシュフレームに続く前記休止期間の回数を前記極性偏りカウンタに保持されている休止期間の回数から減算し、前記オフ信号が入力されると前記極性偏りカウンタに保持されている前記休止期間の回数を算出して前記極性偏り値とすることを特徴とする。

【0019】

本発明の第11の局面は、本発明の第4の局面において、

前記画素形成部および前記駆動部に接続されたデータ信号線および走査信号線をさらに備え、

前記画素形成部は、

前記データ電圧を保持するための画素容量と、

前記走査信号線に制御端子が接続され、前記データ信号線に第1導通端子が接続され、前記画素容量に第2導通端子が接続されたスイッチング素子とを含み、

前記スイッチング素子は、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする。

【0020】

本発明の第12の局面は、本発明の第11の局面において、

前記酸化物半導体は、インジウム、ガリウム、亜鉛、および酸素を主成分とすることを特徴とする。

【発明の効果】

【0021】

本発明の第1の局面によれば、オン信号が入力された後の第1極性の休止フレーム期間の回数を第1極性カウンタによってカウントし、第2極性の休止フレーム期間の回数を第2極性カウンタによってカウントする。オフ信号が入力されると、第1極性カウンタに保持されている第1極性の休止フレーム期間の回数と、第2極性カウンタに保持されている第2極性の休止フレーム期間の回数との差を求めて極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求める

ことができる。

【 0 0 2 2 】

本発明の第2の局面によれば、オン信号が入力された後の第1極性の休止フレーム期間の時間数を第1タイマーによってカウントし、第2極性の休止フレーム期間の時間数を第2タイマーによってカウントする。オフ信号が入力されると、第1タイマーに保持されている第1極性の休止フレーム期間の時間数と、第2タイマーに保持されている第2極性の休止フレーム期間の時間数との差を求めて極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 2 3 】

本発明の第3の局面によれば、オフ信号が入力された後にオン信号が再び入力されると、バランス制御部は極性偏り値とは異なる極性の休止期間を挿入する。これにより、オフ信号の入力時点における極性偏り値が相殺されるので、その後に電源をオンして液晶表示装置を動作させたときに生じるフリッカ発生等の問題を抑制することができる。

【 0 0 2 4 】

本発明の第4の局面によれば、オン信号の入力後に与えられる休止フレーム期間の極性が第1極性である場合には、極性偏りカウンタに保持されている休止期間の回数に、第1極性のフレーム期間の回数を加算する。また、休止フレーム期間の極性が第1極性と異なる第2極性である場合には、極性偏りカウンタに保持されている休止期間の回数から、第2極性のフレーム期間の回数を減算する。オフ信号が入力されると、極性偏りカウンタに保持されている休止期間の回数を極性偏り値とし、バランス記憶回路に格納する。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 2 5 】

本発明の第5の局面によれば、わずかな画像の変化をも検出し、その検出結果に基づいて後続のフレーム期間をリフレッシュ期間とするか休止期間とするかを判別することができる。

【 0 0 2 6 】

本発明の第6の局面によれば、容量の大きなメモリを備えることなく、画像変化の有無を検出し、その検出結果に基づいて後続のフレーム期間をリフレッシュ期間とするか休止期間とするかを判別することができる。

【 0 0 2 7 】

本発明の第7の局面によれば、バランス制御回路は、極性偏り値を相殺した後に、休止駆動を行うように駆動部を制御する。これにより、休止駆動時にフリッカ発生等の問題が生じないようにすることができる。

【 0 0 2 8 】

本発明の第8の局面によれば、REF奇/偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の回数を第1極性カウンタに保持されている回数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の回数を第2極性カウンタに保持されている回数に加算する。そして、オフ信号が入力されたときに、第1極性カウンタに保持されている回数と、第2極性カウンタに保持されている回数との差を求めて極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 2 9 】

本発明の第9の局面によれば、REF奇/偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の時間数を第1タイマーに保持されている時間数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の時間数を第2タイマーに保持されている時間数に加算する。そして、オフ信号が入力されたときに、第1タイマーに保持されている時間数と、第2タイマーに保持されている時間数との差を

求めて極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 0 】

本発明の第 1 0 の局面によれば、R E F 奇 / 偶判別回路によってリフレッシュフレームと判定された回数が電源オン時から数えて奇数か偶数かを判別し、奇数のときには奇数番目のリフレッシュフレームに続く休止期間の回数を極性偏りカウンタに保持されている回数に加算し、偶数のときには偶数番目のリフレッシュフレームに続く休止期間の回数を極性偏りカウンタに保持されている回数から減算する。そして、オフ信号が入力されたときに、極性偏りカウンタに保持されている回数を極性偏り値とする。これにより、オフ信号が入力されたときに極性偏り値を容易かつ迅速に求めることができる。

【 0 0 3 1 】

本発明の第 1 1 の局面によれば、アクティブマトリクス型の液晶表示装置における各画素形成部のスイッチング素子として、酸化物半導体によりチャネル層が形成された薄膜トランジスタが使用される。これにより、薄膜トランジスタのオフリーク電流が大幅に低減され、各画素形成部の画素容量に書き込まれた電圧はより長期間保持される。

【 0 0 3 2 】

本発明の第 1 2 の局面によれば、画素形成部に含まれる薄膜トランジスタのチャネル層を形成する酸化物半導体として酸化インジウム・ガリウム・亜鉛を用いることにより、本発明の第 1 2 の局面の効果を確実に得ることができる。

【 図面の簡単な説明 】

【 0 0 3 3 】

【 図 1 】 液晶表示装置における休止駆動の一例を説明するためのタイミングチャートである。

【 図 2 】 電荷の偏りが生じている液晶表示装置において、電源が再びオンされたときの電荷の偏りを示すタイミングチャートである。

【 図 3 】 オフ信号が入力されたときに休止フレーム期間を必要な回数だけ挿入して液晶層への印加電圧の時間的積分値を“ 0 ”にするためのタイミングチャートである。

【 図 4 】 本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

【 図 5 】 本発明の実施形態に係る液晶表示装置の第 1 の動作例を示すタイミングチャートであり、(A) は $t = 0 \sim 1$ の期間における極性偏り値の変化を示すタイミングチャートであり、(B) は $t = 1 \sim 2$ の期間における極性偏り値 W の変化を示すタイミングチャートであり、(C) は $t = 2 \sim 3$ の期間における極性偏り値 W の変化を示すタイミングチャートであり、(D) は電源が再びオンされたときから $t = 0 \sim 1$ の期間における極性偏り値 W の変化を示すタイミングチャートである。

【 図 6 】 本発明の実施形態に係る液晶表示装置の第 2 の動作例を説明するためのタイミングチャートであり、(A) は 1 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートであり、(B) は 2 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートであり、(C) は 3 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。

【 図 7 】 本発明の実施形態の第 3 の変形例に係る液晶表示装置の表示制御部の構成を示すブロック図である。

【 図 8 】 本発明の実施形態の第 4 の変形例に係る液晶表示装置の表示制御部の構成を示すブロック図である。

【 図 9 】 本発明の実施形態の第 5 の変形例における動作例を示すタイミングチャートである。

【 発明を実施するための形態 】

【 0 0 3 4 】

以下では、休止駆動を行う液晶表示装置を中心に本発明の実施形態を説明するが、本発明は休止駆動を行わない液晶表示装置にも適用可能である。また、休止駆動を行う液晶表示装置の説明において、表示すべき画像を表す画像信号の電圧をデータ電圧として画素形

成部に書き込むための１フレーム期間を「リフレッシュフレーム期間」といい、データ電圧の書き込みを休止する１フレーム期間を「休止フレーム期間」という。なお、「１フレーム期間」とは１画面分のリフレッシュ（データ電圧の書換えまたは書き込み）に必要な期間である。また、複数の休止フレーム期間をまとめて休止期間といい、リフレッシュフレーム期間をリフレッシュ期間という場合がある。以下の説明では、「１フレーム期間」の長さを、リフレッシュレートが６０Ｈｚである一般的な表示装置の場合の１フレーム期間の長さである１６．６７ｍｓとするが、本発明はこれに限定されない。

【００３５】

< ０．基礎検討 >

本発明の実施形態を説明する前に、上記課題を解決すべく本願発明者によりなされた基礎検討について説明する。

【００３６】

図１は、液晶表示装置における休止駆動の一例を説明するためのタイミングチャートである。この例では、最初の１フレーム期間において１画面分のデータ電圧の書き込みが行われ、その後の５９フレーム期間にはデータ電圧の書き込みが休止される。すなわち、液晶表示装置は、１個のリフレッシュフレーム期間と５９個の休止フレーム期間とが交互に現れるように駆動される。この場合、リフレッシュレートは１Ｈｚであり、リフレッシュ周期は１秒である。なお、図１では、５９個の休止フレーム期間はまとめて休止期間と表示されている。

【００３７】

また、図１では、リフレッシュフレーム期間毎に画素形成部書き込むべきデータ電圧の極性が反転される。図１において、電圧極性Ａは、一つの画素形成部に書き込まれたデータ電圧（画素形成部内の画素容量に保持される電圧）の極性を示し、電圧極性Ｂは、同一のフレーム期間において他の画素形成部に書き込まれたデータ電圧の極性であって、電圧極性Ａと異なる極性を示している。図１に示す電圧極性ＡおよびＢからわかるように、各画素形成部内の画素容量に保持されるデータ電圧（画素形成部内の液晶層に印加される電圧）の極性は１秒毎に反転される。この反転周期は、通常の液晶表示装置における反転周期である１６．６７ｍｓに比べて非常に長い。

【００３８】

液晶表示装置は液晶層に電圧を印加することにより液晶層の光透過率を制御して画像を表示する。しかし、この印加電圧に直流成分が含まれていると、液晶層内の不純物イオンが液晶層内で偏在することによる電荷の蓄積（電荷の偏り）が生じるので、フリッカ発生等の問題が生じる。このような問題が生じないようにするために、液晶表示装置では交流駆動が行われる。すなわち、図１に示す電圧極性ＡおよびＢのように、液晶層に印加する電圧の極性を所定期間毎に反転することによって、当該液晶層に印加される電圧の時間的積分値が実質的に“０”になるように構成されている。

【００３９】

しかし、液晶表示装置の電源がオフされるタイミングによっては液晶層への印加電圧の時間的積分値が“０”にならずに、電荷の偏りが発生することがある。例えばリフレッシュレートが１Ｈｚの液晶表示装置において、電源がオンされてから２秒後に電源がオフされると、液晶層への印加電圧の時間的積分値は“０”になり、電荷の偏りは生じない。しかし、３秒後に電源がオフされると、液晶層への印加電圧の時間的積分値は“０”にならない。この場合、液晶表示装置は電荷の偏りが生じた状態で動作を停止し、電源がオフされる直前の１秒間に生じた電荷の偏りが液晶層に発生する。

【００４０】

図２は、電荷の偏りが生じている液晶表示装置において、電源が再びオンされたときの電荷の偏りを示すタイミングチャートである。図２に示すように、液晶表示装置は、電源が再びオンされればオフされたときの電荷の偏りを維持した状態から、１個のリフレッシュフレーム期間と５９個の休止フレーム期間とが交互に現れるように休止駆動される。このため、電荷の偏りがより一層大きくなり、フリッカ発生等の問題がより大きくなる場合

がある。

【 0 0 4 1 】

また、本願発明者は、先に出願した特願 2 0 1 2 - 2 8 8 9 6 9 において、フリッカ発生等の問題を解消するために、液晶表示装置にオフ信号が入力されたときには、休止フレーム期間を必要な回数だけ挿入して印加電圧の時間的積分値を“ 0 ”にし、その後さらに放電のためのオフシーケンスを実行することを提案した。

【 0 0 4 2 】

図 3 は、オフ信号が入力されたときに休止フレーム期間を必要な回数だけ挿入して液晶層への印加電圧の時間的積分値を“ 0 ”にするためのタイミングチャートである。図 3 に示すように、 $t = 2 \sim 3$ の期間に含まれる時点 t_a で、電源オフを指示するオフ信号がホストから入力される。この電源オフを指示する時点（電源オフ指示時点） t_a では、電荷の偏り（極性の偏り）は増大する方向であるので、電源オフ指示時点 t_a で極性を反転するためにリフレッシュフレーム期間が挿入される。これにより、各画素形成部に保持されているデータ電圧の極性が反転される。その後、休止フレーム期間の挿入が繰り返される。当該休止フレーム期間では、その直前のリフレッシュフレーム期間に各画素形成部に書き込まれたデータ電圧が保持される。これにより、電源オフ指示時点 t_a における各画素形成部の極性の偏りが、電源オフ指示時点 t_a 以降に挿入された休止フレーム期間によって生じた極性の偏りによって相殺され、図 3 の点線で示されるように、1 つの休止フレーム期間が終了する毎に極性の偏りが“ 1 ”だけ減少する。このようにして極性の偏りが“ 0 ”になった時点で極性の偏りが解消されるので、休止フレーム期間の挿入が中止される。なお、図 3 の右側に記載された極性パターンは、電源オフ指示時点 t_a 以前の各画素形成部の液晶層に印加された電圧が、電源オフ指示時点 t_a 以降に挿入される休止フレーム期間に印加された電圧によって相殺されることを示している。

【 0 0 4 3 】

次に、中止時点で放電のためのオフシーケンスが開始され、オフシーケンスが終了すると液晶表示装置の電源がオフされる。電源がオフされるときには電荷の偏りが解消されているので、電源が再びオンされたときには、1 個のリフレッシュフレーム期間と 5 9 個の休止フレーム期間とを交互に繰り返す、通常の休止駆動が行われる。

【 0 0 4 4 】

この場合、電源が再びオンされたときに、電源オフ指示時点 t_a における電荷の偏りに起因するフリッカ発生等の問題は発生しない。しかし、電源オフ指示時点 t_a から液晶表示装置の電源がオフされるまでに所定の待機時間を要する。なお、上記説明は、電源がオンされてから奇数番目のリフレッシュ期間およびそれに続く休止期間にオフ信号が入力される場合についての説明であるが、偶数番目のリフレッシュ期間およびそれに続く休止期間にオフ信号が入力される場合も同様である。

【 0 0 4 5 】

以上の基礎検討に基づき極性の偏りに起因するフリッカ発生等の問題を解消するためになされた本発明の実施形態を以下に説明する。

【 0 0 4 6 】

< 1 . 第 1 の実施形態 >

< 1 . 1 全体構成および動作概要 >

図 4 は、本発明の実施形態に係る液晶表示装置 1 0 0 の構成を示すブロック図である。この液晶表示装置 1 0 0 は、表示制御部 2 0 0 と駆動部 3 0 0 と表示部 4 0 0 とを備えている。駆動部 3 0 0 は、ソースドライバ（「データ信号線駆動回路」ともいう）3 1 0 とゲートドライバ（「走査信号線駆動回路」ともいう）3 2 0 とを含んでいる。表示部 4 0 0 は液晶パネルを構成する。この液晶パネルは、表示部 4 0 0 とともにソースドライバ 3 1 0 およびゲートドライバ 3 2 0 の双方または一方が一体的に形成された構成としてもよい。液晶表示装置 1 0 0 の外部には、主として C P U (Central Processing Unit) により構成されるホスト 9 0 が設けられている。

【 0 0 4 7 】

表示部 400 には、複数本のデータ信号線（「ソースバスライン」ともいう）SLと、複数本の走査信号線（「ゲートバスライン」ともいう）GLと、これら複数本のデータ信号線SLおよび複数本の走査信号線GLの各交差点にそれぞれ対応してマトリクス状に配置された複数個の画素形成部10とが形成されている。図4には、便宜上、1個の画素形成部10と、この画素形成部10にそれぞれ接続された1本のデータ信号線SLおよび1本の走査信号線GLとを示している。画素形成部10は、対応する走査信号線GLにゲート端子が接続されるとともに対応するデータ信号線SLにソース端子（「第1導通端子」ともいう）が接続されたスイッチング素子として機能する薄膜トランジスタ（TFT）11と、当該TFT11のドレイン端子（「第2導通端子」ともいう）に接続された画素電極12と、複数個の画素形成部10に共通的に設けられた共通電極13と、画素電極12と共通電極13との間に挟持され、複数個の画素形成部10に共通的に設けられた液晶層（図示しない）とを有している。画素容量Cpは、画素電極12および共通電極13からなる液晶容量により構成される。なお、典型的には、画素容量Cpに確実に電圧を保持すべく液晶容量に並列に補助容量が設けられるので、実際には画素容量Cpは液晶容量および補助容量により構成される。

【0048】

本実施形態ではTFT11として、例えば酸化物半導体をチャネル層に用いたTFT（以下「酸化物TFT」という）が用いられる。より詳細には、TFT11のチャネル層は、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、および酸素（O）を主成分とするIn-Ga-Zn-O（酸化インジウム・ガリウム・亜鉛）により形成されている。In-Ga-Zn-Oをチャネル層に用いたTFTは、アモルファスシリコン等をチャネル層に用いたシリコン系のTFTに比べてオフリーク電流が大幅に低減され、各画素形成部10の画素容量Cpに書き込まれた電圧はより長期間保持される。なお、In-Ga-Zn-O以外の酸化物半導体として、例えばインジウム、ガリウム、亜鉛、銅（Cu）、シリコン（Si）、錫（Sn）、アルミニウム（Al）、カルシウム（Ca）、ゲルマニウム（Ge）、および鉛（Pb）のうち少なくとも1つを含んだ酸化物半導体をチャネル層に用いた場合でも同様の効果が得られる。

【0049】

表示制御部200は、典型的にはIC（Integrated Circuit）として実現される。表示制御部200は、表示すべき画像を表す入力画像データを含むデータDATをホスト90から受信し、これに応じてソースドライバ用制御信号Ssc、ゲートドライバ用制御信号Sgc、および共通電圧信号等を生成し出力する。ソースドライバ用制御信号Sscはソースドライバ310に与えられ、ゲートドライバ用制御信号Sgcはゲートドライバ320に与えられ、図示しない共通電圧信号は表示部400に設けられた共通電極13に与えられる。また、表示制御部200には、液晶表示装置100の電源のオフを指示するオフ信号Soff、および電源のオンを指示するオン信号Sonもホスト90から入力される。これらのオフ信号Soffおよびオン信号Sonは、さらにソースドライバ310およびゲートドライバ320にも与えられる。

【0050】

ソースドライバ310は、ソースドライバ用制御信号Sscに応じて、各データ信号線SLに与えるべきデータ信号（データ電圧）を生成して出力する。ソースドライバ用制御信号Sscには、例えば表示すべき画像を表すデジタル映像信号、ソーススタートパルス信号、ソースクロック信号、ラッチストロブ信号、および、極性切替制御信号等が含まれる。ソースドライバ310は、このようなソースドライバ用制御信号Sscに応じて、その内部の図示しないシフトレジスタおよびサンプリングラッチ回路等を動作させ、デジタル映像信号に基づいて得られたデジタル信号を図示しないDA変換回路でアナログ信号に変換することによりデータ信号（データ電圧）を生成する。

【0051】

ゲートドライバ320は、ゲートドライバ用制御信号Sgcに応じて、アクティブな走査信号の各走査信号線GLへの印加を所定周期で繰り返す。ゲートドライバ用制御信号S

g c には、例えばゲートクロック信号およびゲートスタートパルス信号が含まれる。ゲートドライバ 320 は、ゲートクロック信号およびゲートスタートパルス信号に応じて、その内部の図示しないシフトレジスタ等を動作させることにより走査信号を生成する。

【0052】

表示部 400 の背面側には、バックライトユニット（図示しない）が設けられており、バックライトユニットは表示部 400 の背面からバックライト光を照射する。バックライトユニットは、表示制御部 200 により制御されるものであっても良いし、その他の方法により制御されるものであっても良い。なお、液晶パネルが反射型である場合には、バックライトユニットは設ける必要がない。

【0053】

以上のようにして、各データ信号線 S L にデータ信号が印加され、各走査信号線 G L に走査信号が印加され、バックライトユニットが駆動されることにより、ホスト 90 から送信されたデータ D A T に含まれる入力画像データの表す画像が液晶パネルにおける表示部 400 に表示される。

【0054】

< 1.2 表示制御部の構成 >

図 4 に示すように、表示制御部 200 は、R E F / N R E F 判別回路 21、フレームメモリ 22、R E F 奇 / 偶判別回路 23、極性偏り算出回路 24、バランス記憶回路 25 およびバランス制御回路 26 を含んでいる。ホスト 90 から送信された、入力画像データを含むデータ D A T は R E F / N R E F 判別回路 21 およびバランス制御回路 26 に与えられ、液晶表示装置 100 をオン / オフするオン信号 S o n およびオフ信号 S o f f はバランス制御回路 26 に与えられる。

【0055】

R E F / N R E F 判別回路 21 は、ホスト 90 から受信したデータ D A T に基づき、各フレーム期間について 1 フレーム期間毎にリフレッシュフレーム期間か休止フレーム期間かを判別し、その判別結果を示す R E F / N R E F 信号を生成して R E F 奇 / 偶判別回路 23 に与える。また、この R E F / N R E F 信号は、R E F 奇 / 偶判別回路 23 を介して極性偏り算出回路 24 およびバランス制御回路 26 にも与えられる。

【0056】

フレームメモリ 22 は、揮発性メモリである D R A M (Dynamic Random Memory) 等によって構成され、1 フレーム分の画像データを格納することができる。このため、R E F / N R E F 判別回路 21 は、1 つ前のフレームの入力画像データをあらかじめフレームメモリ 22 に格納しておき、ホスト 90 から受信したデータ D A T に含まれる入力画像データの表す画像がフレームメモリ 22 に格納されている入力画像データの表す画像から変化しているか否かを判別する。画像が変化していると判定された場合にはリフレッシュフレーム期間と判定され、画像が変化していないと判定された場合には休止フレーム期間と判定される。

【0057】

また、R E F / N R E F 判別回路 21 は、入力画像データの表す画像が変化しない期間や新たな入力画像データをホスト 90 から受信しない期間が続いても、所定期間毎にリフレッシュフレーム期間が挿入されるように R E F / N R E F 信号を生成する。例えば、休止期間が 59 フレーム期間にわたって連続した場合にはその次のフレーム期間がリフレッシュ期間となるように、すなわち 1 秒に 1 回はリフレッシュ期間が挿入されるように、R E F / N R E F 信号を生成する。

【0058】

R E F 奇 / 偶判別回路 23 は、上記 R E F / N R E F 信号に基づき、電源がオンされた時点から現時点までのリフレッシュ回数すなわち当該期間に含まれるリフレッシュフレーム期間の個数が奇数か偶数かを判別し、その結果を示す奇 / 偶信号を生成して極性偏り算出回路 24 に与える。上記リフレッシュ回数が奇数か偶数かを判別するために 1 ビットのレジスタである奇偶ビットレジスタ 23 a が R E F 奇 / 偶判別回路 23 内に設けられてい

る。この奇偶ビットレジスタ23aの値である奇偶ビット値Bo/eは、電源オンの時点で“0”に初期化され、その直後の最初のリフレッシュフレーム期間の開始時点で“1”に変更される。以降、奇偶ビット値Bo/eは、リフレッシュフレーム期間が現れる毎に“1”と“0”の間で交互に変更される。このため、電源がオンされた時点から現時点までのリフレッシュ回数が奇数回の場合には、奇偶ビット値Bo/eは“1”になり、偶数回の場合には“0”になる。このような奇偶ビット値Bo/eによって構成される奇/偶信号は、極性偏り算出回路24に与えられる。

【0059】

極性偏り算出回路24は、電源がオンされた時点から現時点までの極性の偏りの度合いを示す値を格納するために2個のレジスタを有している。以下では、これら2個のレジスタをそれぞれ「第1極性カウンタ24a」および「第2極性カウンタ24b」といい、また第1極性カウンタ24aに格納される極性の偏りの度合を表す第1カウント値を記号“Na”で表し、第2極性カウンタ24bに格納される極性の偏りの度合を表す第2カウント値を記号“Nb”で表す。本実施形態において「極性の偏り」とは、同一の画素形成部に正極性のデータ電圧が保持される休止フレーム期間の総個数と、当該同一の画素形成部に負極性のデータ電圧が保持される休止フレーム期間の総個数との差をいう。この差が“0”であれば極性の偏りはない。以下では、1フレーム期間を単位として極性の偏りを表現するが、これに限定されない。

【0060】

極性偏り算出回路24は、REF奇/偶判別回路23から与えられる奇/偶信号が“1”である場合、すなわち電源がオンされた時点から現時点までのリフレッシュ回数が奇数回である場合には、当該リフレッシュ期間に含まれる休止フレーム期間を表すREF/NREF信号が与えられる毎にその個数をカウントし、第1極性カウンタ24aの第1カウント値Naを“1”だけインクリメントする。また、奇/偶信号が“0”である場合、すなわちリフレッシュ回数が偶数回である場合には、直前のリフレッシュフレーム期間に続く休止フレーム期間を表すREF/NREF信号が与えられる毎にその個数をカウントし、第2極性カウンタ24bの第2カウント値Nbを“1”だけインクリメントする。

【0061】

次に、極性偏り算出回路24は、極性の偏りを求めるために、第1カウント値Naから第2カウント値Nbを減算して極性偏り値Wを求め、当該極性偏り値Wを極性偏りカウンタ24cに格納するとともにバランス制御回路26に与える。このことから、正極性の休止フレーム期間の個数が多い場合には極性偏り値Wは正の値になり、その個数が多くなればなるほど極性偏り値Wは大きくなる。逆に、負極性の休止フレーム期間の個数が多い場合には極性偏り値Wは負の値になり、その個数が多くなればなるほど極性偏り値Wは小さくなる。このようにして、オフ信号が入力されたときに極性偏り値Wを容易かつ迅速に求めることができる。なお、極性偏り値Wは、第2カウント値Nbから第1カウント値Naを減算することにより求めてもよい。

【0062】

バランス制御回路26は、電源がオンされた後、電源のオフを指示するオフ信号Soffがホスト90から入力されるまでは（オフ信号Soffがアクティブとなるまでは）、ホスト90から受信したデータDATおよびREF/NREF判別回路21から与えられたREF/NREF信号に基づいて、ソースドライバ310およびゲートドライバ320を制御する。これにより、ソースドライバ310およびゲートドライバ320は、当該データDATに含まれる入力画像データの表す画像が表示部400に表示されるように、1個のリフレッシュフレーム期間と59個の休止フレーム期間とを交互に繰り返す、通常の休止駆動を行う。

【0063】

この駆動において、REF/NREF信号に基づきリフレッシュフレーム期間と判定されれば、入力画像データに基づき各画素形成部に保持されているデータ電圧の極性を反転して書き換えるリフレッシュが行われる。休止フレーム期間と判定されれば、全ての走査

信号線 G L を非選択状態にしてリフレッシュを休止する。

【 0 0 6 4 】

また、休止期間において、ホスト 9 0 から受信した新たな入力画像データに基づく強制的なリフレッシュ（以下「強制リフレッシュ」という）が行われない場合には、所定期間毎にリフレッシュが行われる（以下、このリフレッシュを「定期リフレッシュ」という）。このようにして、図 1 に示すような駆動が行われる。

【 0 0 6 5 】

ホスト 9 0 からオフ信号 S o f f がバランス制御回路 2 6 に入力されると、バランス制御回路 2 6 は、ソースドライバ 3 1 0 およびゲートドライバ 3 2 0 からなる駆動部 3 0 0 が動作を停止するように制御する。また、バランス制御回路 2 6 は、オフ信号 S o f f が入力されたことを示す停止信号を生成して極性偏り算出回路 2 4 に与える。

【 0 0 6 6 】

極性偏り算出回路 2 4 は、バランス制御回路 2 6 から停止信号を与えられると、第 1 極性カウンタ 2 4 a の第 1 カウント値 N a と、第 2 極性カウンタ 2 4 b の第 2 カウント値 N b とに基づいて求めた極性偏り値 W を算出し、バランス記憶回路 2 5 に格納する。このバランス記憶回路 2 5 はフラッシュメモリ等の不揮発性メモリによって構成されている。このため、液晶表示装置 1 0 0 を含むシステム全体の電源がオフされた場合であっても、バランス記憶回路 2 5 は極性偏り値 W を記憶し続けることができる。

【 0 0 6 7 】

バランス記憶回路 2 5 が極性偏り値 W を格納している状態で、電源が再びオンされれば、データ D A T とオン信号 S o n がホスト 9 0 からバランス制御回路 2 6 に与えられる。バランス制御回路 2 6 は、オン信号 S o n を受信すると、バランス記憶回路 2 5 に格納された極性偏り値 W を読み出すために読出信号を生成してバランス記憶回路 2 5 に与える。バランス記憶回路 2 5 は当該読出信号を受け取ると、格納していた極性偏り値 W をバランス制御回路 2 6 に与える。

【 0 0 6 8 】

バランス制御回路 2 6 は、与えられた極性偏り値 W が 1 だけ減少するように、ソースドライバ 3 1 0 およびゲートドライバ 3 2 0 からなる駆動部 3 0 0 を制御して、休止フレーム期間を 1 フレームだけ挿入することを繰り返す。当該休止フレーム期間では、当該極性偏り値 W によって表される極性のデータ電圧が、当該極性と異なる極性のデータ電圧によって相殺される。このため、バランス制御回路 2 6 は、休止フレーム期間を 1 フレーム分挿入する毎に極性偏り値 W を “ 1 ” だけデクリメントすることを繰り返す。

【 0 0 6 9 】

このようにして、極性偏り値 W が “ 0 ” になると、休止フレーム期間の挿入を中止し、極性を反転させたリフレッシュフレーム期間を挿入することによって液晶層への印加電圧の極性を反転させる。その後、バランス制御回路 2 6 は、再びオフ信号 S o f f が入力されるまで、ホスト 9 0 から与えられるデータ D A T に基づいて通常の休止駆動を行うように駆動部 3 0 0 を制御する。

【 0 0 7 0 】

< 1 . 3 第 1 の動作例 >

本実施形態の第 1 の動作例を説明する。図 5 (A) ~ 図 5 (D) は、第 1 の動作例を示すタイミングチャートである。第 1 の動作例では、図 1 に示すように、1 秒間に 1 回の定期リフレッシュが行われ、リフレッシュが行われる毎に、各画素形成部 1 0 に保持されているデータ電圧の極性が反転される。

【 0 0 7 1 】

図 5 (A) は、電源がオンされてから 1 秒が経過するまでの期間すなわち $t = 0 \sim 1$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部 4 0 0 における極性パターンとを示している。極性偏り値 W の変化は図 5 (A) における左側のグラフに実線で示されており、極性パターンはその右側の模式図に示されている。このことは、以下に説明する図 5 (B) ~ 図 5 (D) においても同様である。また、図 5 (A) ~ 図 5 (D) に示す

極性パターンは、説明の便宜上、垂直方向の画素数を 5 とし水平方向の画素数を 6 として示されている。また、極性パターンは、ドット反転駆動方式を前提としているが、本発明はこれらに限定されるものではない。

【0072】

この動作例では、時点 $t = 0$ において電源がオンされると、最初の 1 フレーム期間はリフレッシュフレーム期間になり、その後の 59 フレーム期間はすべて休止フレーム期間になるように休止駆動される。当該休止フレーム期間には、その直前のリフレッシュフレーム期間に各画素形成部に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。図 5 (A) に示すように、 $t = 0 \sim 1$ の期間では、いずれのフレーム期間においても同じ極性の電圧が印加されるので、極性偏り W は単調に（直線的に）増大する。

【0073】

図 5 (B) は、 $t = 1 \sim 2$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。電源がオンされてから 1 秒が経過した時点 $t = 1$ の後の最初のリフレッシュフレーム期間において、データ電圧の書込みにより液晶層への印加電圧（各画素形成部 10 に保持されるデータ電圧）の極性が反転される。その後の 59 フレーム期間はすべて休止フレーム期間となる。当該休止フレーム期間には、その直前のリフレッシュ期間に各画素形成部 10 に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。このため、図 5 (B) に示すように、 $t = 1 \sim 2$ の期間では極性偏り値が単調に（直線的に）減少し、 $t = 2$ の時点で、 $t = 0 \sim 1$ の期間に生じた極性の偏りが相殺されて極性偏り値 W が “0” になる。これにより、極性の偏りが解消される。すなわち、 $t = 0 \sim 1$ の期間に液晶層に印加された休止フレーム期間の総個数と、 $t = 1 \sim 2$ の期間に印加された休止フレーム期間の総個数とが同じになる。なお、図 5 (A) および図 5 (B) の右側に記載された極性パターンは、 $t = 0 \sim 1$ の期間に液晶層に印加された電圧が、 $t = 1 \sim 2$ の期間に印加された電圧によって相殺されることを示している。

【0074】

図 5 (C) は、 $t = 2 \sim 3$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。時点 $t = 2$ の後の最初のリフレッシュフレーム期間において、データ電圧の書込みにより液晶層への印加電圧の極性が再び反転される。その後の 59 フレーム期間はすべて休止フレーム期間となる。当該休止フレーム期間には、その直前のリフレッシュ期間に各画素形成部 10 に書き込まれたデータ電圧がほぼそのままの電圧値で保持される。このため、図 5 (C) に示すように、 $t = 2 \sim 3$ の期間では極性偏り値 W が単調に（直線的に）増大する。時点 $t = 3$ においてオフ信号 S_{off} が与えられれば、時点 $t = 3$ における極性偏り値 W がバランス記憶回路 25 に格納され、その後動作が停止される。

【0075】

図 5 (D) は、電源が再びオンされたときから 1 秒が経過するまでの期間すなわち $t = 0 \sim 1$ の期間における極性偏り値 W の変化と当該液晶表示装置の表示部における極性パターンとを示している。電源が再びオンされるようにオン信号 S_{on} が与えられれば、図 5 (C) に示す $t = 2 \sim 3$ の期間に生じた極性の偏りを解消するために、休止フレーム期間を挿入することが繰り返される。当該休止フレーム期間では、当該極性偏り値 W によって表される極性のデータ電圧が、当該極性と異なる極性のデータ電圧によって相殺される。このため、休止フレーム期間を 1 フレームだけ挿入する毎に、極性偏り値 W を “1” だけデクリメントすることを繰り返す。このようにして極性偏り値 W が小さくなり、時点 $t = 1$ において極性偏り値 W が “0” になり極性の偏りが解消されるので、休止フレーム期間の挿入が中止される。 $t = 1$ の直後に液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入され、その後は通常の休止駆動が行われる。なお、図 5 (C) および図 5 (D) の右側に記載された極性パターンは、電源をオフする前の $t = 2 \sim 3$ の期間に液晶層に印加された電圧が、電源をオンした後の $t = 0 \sim 1$ の期間に印加された電圧によって相殺されることを示している。

【0076】

< 1 . 4 第 2 の動作例 >

次に、本実施形態の第 2 の動作例を説明する。図 6 (A) ~ 図 6 (C) は、第 2 の動作例を説明するためのタイミングチャートである。図 6 (A) は、1 回目に電源がオンされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図 6 (A) に示すように、時点 $t = 0$ において電源がオンされると、最初の 1 フレーム期間はリフレッシュフレーム期間になり、その後の 59 フレーム期間はすべて休止フレーム期間になるように休止駆動が行われる。これにより、極性偏り値 W が単調に増加する。時点 $t = 2$ の経過時点で極性が反転させ、同様の休止駆動が行われる。これにより、極性偏り値 W が単調に減少する。そして、 $t = 2 \sim 3$ の間の時点 $t = t_c$ においてオフ信号 S_{off} が与えられれば、時点 $t = t_c$ における極性偏り値 W_1 がバランス記憶回路 25 に格納され、その後に液晶表示装置 100 の動作が停止される。

【 0 0 7 7 】

図 6 (B) は、電源が 2 回目にオンをされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図 6 (B) に示すように、電源が 2 回目にオンされると、バランス記憶回路 25 に格納されている極性偏り値 W_1 が読み出される。そして、電源が 2 回目にオンされた時点 $t = 0$ から時点 $t = t_d$ までの期間において、休止フレーム期間が 1 フレームだけ挿入される毎に、当該極性偏り値が 1 だけデクリメントされる。このようにして、時点 $t = t_d$ において極性偏り値が “ 0 ” になると、休止フレーム期間の挿入が中止され、液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入される。その後、通常の休止駆動が行われる。休止駆動では、1 秒ごとに極性を反転させながら極性の偏りが単調に増加することと単調に減少することとが繰り返され、ホスト 90 から送信されてくる入力画像データに基づく画像が表示部 400 に表示される。

【 0 0 7 8 】

次に、時点 $t = 3 \sim 4$ の間の時点 $t = t_e$ においてオフ信号 S_{off} がホスト 90 から与えられれば、時点 $t = t_e$ における極性偏り値 W_2 がバランス記憶回路 25 に格納され、その後に液晶表示装置 100 の動作が停止される。

【 0 0 7 9 】

図 6 (C) は、電源が 3 回目にオンをされてからオフされるまでの極性偏り値の変化を示すタイミングチャートである。図 6 (C) に示すように、電源が 3 回目にオンされると、バランス記憶回路 25 に格納されている極性偏り値 W_2 が読み出される。そして、電源が 3 回目にオンされた時点 $t = 0$ から時点 $t = t_f$ まで休止フレーム期間が 1 フレームだけ挿入される毎に、当該極性偏り値が 1 だけデクリメントされる。このようにして、時点 $t = t_f$ において極性偏り値が “ 0 ” になると、休止フレーム期間の挿入が中止され、液晶層への印加電圧の極性を反転させるためにリフレッシュフレーム期間が挿入される。その後、通常の休止駆動が行われ、ホスト 90 から送信されてくる入力画像データに基づく画像が表示部 400 に表示される。

【 0 0 8 0 】

このように、液晶表示装置 100 の電源がオフされた後に再びオンされれば、必要な個数の休止フレーム期間を挿入することにより極性偏り値を “ 0 ” にする。これにより、フリッカ発生等の問題が生じないようにすることができる。なお、電源が 2 回目にオンされたときの時点 $t_0 \sim t_d$ 、および 3 回目にオンされたときの時点 $t_0 \sim t_f$ の間では、それぞれ電源をオフした図 6 (A) に示す時点 $t = t_c$ および図 6 (B) に示す時点 $t = t_e$ において表示されていた画像が再び表示部 400 に表示される。これにより、視聴者は電源をオンした後にホスト 90 から送信されてくる画像を視聴する前に、直前のオフ時の表示されていた画像も視聴することができる。

【 0 0 8 1 】

< 1 . 5 効果 >

上記実施形態によれば、電源のオフを指示するオフ信号 S_{off} が入力されると、電源オフ時の極性偏り値 W がバランス記憶回路 25 に格納される。そして、電源が再びオンされたときに、極性偏り値 W がバランス記憶回路 25 から読み出されバランス制御回路 26

に与えられる。バランス制御回路 26 は、当該極性偏り値 W を相殺するために休止フレーム期間の挿入を開始する。休止フレーム期間を挿入することによって、液晶層への印加電圧が相殺されるので、休止フレーム期間が挿入される毎に極性偏り値 W が “ 1 ” だけデクリメントされ、極性偏り値 W が “ 0 ” になった時点で休止フレーム期間の挿入が中止される。この中止時点では、電源オフ時点における極性偏り値 W が挿入された休止フレーム期間によって相殺されるので、通常の休止駆動を開始する前における液晶層への印加電圧の時間的積分値は実質的に “ 0 ” になる。このように、オフ信号の入力時点における極性偏り値を、電源がオンされた後に短時間で相殺することができる。

【 0082 】

このようにして、休止フレーム期間の挿入によって極性偏り値 W を “ 0 ” にし、その後に通常の休止駆動を開始するので、休止駆動を開始する時点においては、不純物イオンの偏在による蓄積電荷および画素容量における蓄積電荷はいずれも存在しない。このため、本発明を適用することにより、消費電力の大幅な削減等を目的として休止駆動を行う液晶表示装置 100 において、電源がオフされ、その後再びオンされて動作状態になったときにフリッカ発生等の問題は生じない。

【 0083 】

また、オン信号 S_{on} が与えられると、液晶表示装置 100 は電荷の偏りを解消するために必要な個数の休止フレーム期間を挿入する。これにより、視聴者は電源がオンされた後にホスト 90 から送信されてくる画像を視聴することができるだけでなく、直前のオフ時に表示部 400 に表示されていた画像も視聴することができる。

【 0084 】

なお、上記の構成では、極性偏り値 W が “ 0 ” になった時点で休止フレーム期間の挿入が中止される。しかし、極性偏り値 W が電荷の偏りが無視できる程度に “ 0 ” に十分に近い値となった時点で、上記極性偏り値 W は実質的に “ 0 ” であるとして休止フレーム期間の挿入を中止するようにしてもよい。また、極性偏り値 W が “ 0 ” になるまで休止フレーム期間を挿入するという構成に代えて、液晶層への印加電圧の極性の偏りが実質的に解消されればよいので、極性偏り値 W がそれに応じた程度に “ 0 ” に近い値となった時点で休止フレーム期間の挿入を中止するようにしてもよい。さらにまた、フリッカ発生等の問題の解決に寄与するように液晶層への印加電圧の極性の偏りが低減できればよいので、極性偏り値 W がそれに応じた程度に “ 0 ” に近い値となった時点で休止フレーム期間の挿入を中止するようにしてもよい。

【 0085 】

< 2 . 変形例 >

< 2 . 1 第 1 の変形例 >

上記実施形態の第 1 の変形例について説明する。この変形例は、上記実施形態における液晶表示装置 100 の表示制御部 200 の構成を部分的に変更したものである。

【 0086 】

上記実施形態では、 $REF/NREF$ 判別回路 21 は、1つ前のフレーム期間の入力画像データをあらかじめフレームメモリ 22 に格納しておき、ホスト 90 から受信したデータ DAT に含まれる入力画像データの表す画像がフレームメモリ 22 に格納された画像から変化しているか否かを判別している。

【 0087 】

しかし、以下のような方法により、ホスト 90 から受信したデータ DAT に含まれる入力画像データの表す画像が変化しているか否かを判別してもよい。画像が変化しているか否かを判別するために、これらの方法のうちのいずれか 1 つの方法を使用してもよく、またこれらの方法から適宜選択された複数の方法を組み合わせて使用してもよい。いずれの場合も、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。この方法によれば、わずかな画像の変化をも検出することができる。

【 0088 】

(1) フレームメモリ 22 に代えて演算結果記憶回路が表示制御部 200 内に設けられて

いる。REF/NREF 判別回路 21 は、ホスト 90 から受信するデータ DAT に含まれる入力画像データに基づいて、フレーム毎に所定の演算処理を行い、その演算結果を演算結果記憶回路に格納する。このため、REF/NREF 判別回路 21 は、あるフレームの画像を表す入力画像データを与えられれば、そのフレームの演算結果を求め、1 つ前のフレームについての演算結果と比較して画像が変化しているか否かを判別する。すなわち、REF/NREF 判別回路 21 は、2 つのフレームについての演算結果が同じであれば同じ画像であると判定し、異なれば異なる画像であると判定する。このような所定の演算処理には、1 フレームにおける画素値の総和の算出やチェックサムの算出等が含まれる。この方法によれば、容量の大きなメモリを備えることなく画像の変化の有無を検出することができる。

(2) 各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを示す専用の信号をホスト 90 から受け取る。

(3) 各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを示すデータをホスト 90 が表示制御部 200 内に設けられた特定のレジスタに書き込む。

(4) ホスト 90 から受信するデータ DAT に入力画像データが含まれている場合には次のフレーム期間はリフレッシュフレーム期間であると判定し、入力画像データが含まれていない場合には次のフレーム期間は休止フレーム期間であると判定する。

(5) ホスト 90 から受信するデータ DAT に入力画像データが含まれていない場合において、定期的にはリフレッシュが行われるように、各フレーム期間につき当該フレーム期間がリフレッシュフレーム期間か休止フレーム期間かを判別する。

【0089】

< 2.2 第 2 の変形例 >

上記実施形態の第 2 の変形例について説明する。図 7 は、本変形例に係る液晶表示装置の表示制御部 200 の構成を示すブロック図である。この変形例は、図 7 に示すように、図 4 に示す表示制御部 200 の極性偏り算出回路 24 の構成を部分的に変更したものであり、図 4 に示す構成と同様の構成についての詳しい説明は省略する。

【0090】

上記実施形態では図 4 に示すように、極性偏り算出回路 24 内に、第 1 極性カウンタ 24a と第 2 極性カウンタ 24b とが設けられている。第 1 極性カウンタ 24a によってカウントされた第 1 カウント値 N_a と、第 2 極性カウンタ 24b によってカウントされた第 2 カウント値 N_b との差である極性偏り値 W を求める。そして、当該極性偏り値 W によって液晶層に印加される電圧の偏りを判定する。しかし、極性偏り算出回路 24 内に 1 つの極性偏りカウンタ 24d だけを設けてもよい。この極性偏りカウンタ 24d によってカウントされる極性偏り値を記号 “Z” で示す。

【0091】

極性偏り算出回路 24 は、極性偏りカウンタ 24d の極性偏り値 Z を最初に “0” に設定する。電源がオンされれば、極性偏り算出回路 24 は、最初のリフレッシュフレーム期間の終了から次のリフレッシュフレーム期間の開始まで、休止フレーム期間が 1 回終了する毎に極性偏り値 Z を “1” だけインクリメントすることを繰り返す。これにより、極性偏り値 Z は休止フレーム期間毎に 1 だけカウントアップされる。

【0092】

次のリフレッシュフレーム期間が挿入されれば、極性偏り算出回路 24 は、リフレッシュフレーム期間の終了から次のリフレッシュフレーム期間の開始まで、休止フレーム期間が 1 回終了する毎に極性偏り値 Z を “1” だけデクリメントすることを繰り返す。これにより、極性偏り値 Z は休止フレーム期間毎に 1 だけカウントダウンされる。

【0093】

極性偏り値 Z がカウントアップされるかカウントダウンされるかは、REF 奇/偶判別回路 23 から与えられる奇/偶信号によって決まり、極性偏り算出回路 24 は、奇/偶信号に基づいて、カウントアップとカウントダウンとを切り換える。すなわち、電源をオン

したときに極性偏りカウンタ24dの極性偏り値Zはリセットされて“0”になる。その後、最初のリフレッシュ期間から2番目のリフレッシュ期間までは奇ノ偶信号が“1”であるので、極性偏り算出回路24は、当該リフレッシュ期間に含まれる休止フレーム期間を表すREF/NREF信号が与えられる毎に、極性偏りカウンタ24dの極性偏り値Zを“1”だけインクリメントする。次に、2番目のリフレッシュ期間から3番目のリフレッシュ期間までは奇ノ偶信号が“0”であるので、直前のリフレッシュフレーム期間に続く休止フレーム期間を表すREF/NREF信号が与えられる毎に、極性偏りカウンタ24dの極性偏り値Zを“1”だけデクリメントする。以降、同様にして極性偏りカウンタ24dの極性偏り値Zを“1”だけインクリメントしたりデクリメントしたりすることを繰り返す。これにより、極性偏りカウンタ24dには、極性の偏りを示す極性偏り値Zが保持される。このようにして、オフ信号が入力されたときに極性偏り値Zを容易かつ迅速に求めることができる。

【0094】

ホスト90からオフ信号Soffが与えられれば、バランス制御回路26から与えられる停止信号に基づいて、極性偏り算出回路24は、極性偏り値Zをバランス記憶回路25に格納し、極性偏り値Zを“0”にリセットする。その後に液晶表示装置100の電源がオフされる。

【0095】

再び電源がオンされれば、バランス制御回路26は、バランス記憶回路25に格納された極性偏り値Zを読み出し、休止フレーム期間を1フレームずつ挿入することにより、当該極性偏り値Zを1だけデクリメントすることを繰り返す。このようにして、極性偏り値Zを“0”にすれば、極性の偏りが解消される。次に、休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより液晶層への印加電圧の極性が反転され、その後に通常の休止駆動が開始される。このため、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。

【0096】

< 2.3 第3の変形例 >

上記実施形態の第3の変形例について説明する。図8は、本変形例に係る液晶表示装置の表示制御部200の構成を示すブロック図である。この変形例は、図8に示すように、図4に示す表示制御部200の極性偏り算出回路24の構成を部分的に変更したものであり、図4に示す構成と同様の構成についての詳しい説明は省略する。

【0097】

上記実施形態では図4に示すように、極性偏り算出回路24内に設けた第1極性カウンタ24aによって奇数番目のリフレッシュ期間の直後の休止フレーム期間の個数をカウントし、第2極性カウンタ24bによって偶数番目のリフレッシュ期間の直後の休止フレーム期間の個数をカウントする。

【0098】

しかし、本変形例に示すように、極性偏りの度合いを示す単位を他のものに変更してもよい。例えば、第1および第2極性カウンタ24a、24bを、それぞれ第1および第2タイマー24eおよび24fに代えてもよい。この場合、第1タイマー24eによって、電源がオンされてから奇数番目のリフレッシュ期間に続く休止フレーム期間の総時間数T1が求められ、第2タイマー24fによって、電源がオンされてから偶数番目のリフレッシュ期間に続く休止フレーム期間の総時間数T2が計測される。これらの総時間数T1およびT2に基づいて、それらの差を極性偏り時間Vとし、極性偏りカウンタ24gに保持される。これにより、オフ信号が入力されたときに極性偏り時間Vを容易かつ迅速に求めることができる。

【0099】

電源がオフされれば、極性偏りカウンタ24gに保持されている極性偏り時間Vはバランス記憶回路25に格納される。電源が再びオンされたときに、バランス制御回路26は、バランス記憶回路25に格納された極性偏り時間Vを読み出し、当該極性偏り時間Vが

“ 0 ” になるように休止フレーム期間を挿入する。休止フレーム期間を挿入するごとに、当該極性偏り時間 V から当該休止フレーム期間を減算する。このようにして、極性偏り時間 V が “ 0 ” になった時点で休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより液晶層への印加電圧の極性が反転され、その後に通常の休止駆動が開始される。このため、電源が再びオンされて動作状態になったときにフリッカ発生等の問題を生じない。

【 0 1 0 0 】

< 2 . 4 第 4 の変形例 >

上記実施形態の第 4 の変形例について説明する。上記実施形態では、定期リフレッシュのみが行われるとした。しかし、本変形例では、定期リフレッシュだけでなくさらに強制リフレッシュも行われる。なお、定期リフレッシュまたは強制リフレッシュのためのリフレッシュフレーム期間以外のフレーム期間は休止フレーム期間になる。

【 0 1 0 1 】

図 9 は、本変形例における液晶表示装置の動作例を示すタイミングチャートである。図 9 に示すように、電源がオンされた直後に最初のリフレッシュ（各画素形成部 10 へのデータ電圧の書込み）が行われ、さらに時点 $t = 1$ および時点 $t = 2$ において定期リフレッシュが行われる。その後、 $t = 2 \sim 3$ の期間において 2 回の強制リフレッシュが行われ、さらに時点 t_g において、電源オフを指示するオフ信号 S_{off} がホスト 90 からバランス制御回路 26 に入力される。オフ信号 S_{off} が与えられると、バランス制御回路 26 は停止信号を生成し極性偏り算出回路 24 に与え、極性偏り算出回路 24 は時点 t_g における極性偏り値 W をバランス記憶回路 25 に格納する。

【 0 1 0 2 】

その後、オン信号 S_{on} がバランス制御回路 26 に入力されれば、バランス制御回路 26 はバランス記憶回路 25 から極性偏り値 W を読み出し、休止フレーム期間を挿入する毎に当該極性偏り値 W を “ 1 ” だけデクリメントすることを繰り返す。そして、バランス制御回路 26 は、極性偏り値 W が “ 0 ” になった時点で休止フレーム期間の挿入を中止し、リフレッシュフレーム期間を挿入する。これにより、液晶層への印加電圧の極性が反転される。その後、通常の休止駆動が開始される。このように、定期リフレッシュだけでなく強制リフレッシュも行われる液晶表示装置の場合にも本発明が適用されるので、このような液晶表示装置において電源が再びオンされて動作状態になったときにフリッカ発生等の問題は生じない。

【 0 1 0 3 】

< 2 . 5 第 5 の変形例 >

上記実施形態の第 5 の変形例について説明する。上記実施形態では、各画素形成部 10 内のスイッチング素子として酸化物 TFT（より詳細には $In - Ga - Zn - O$ をチャネル層に用いた TFT）を使用しているので、オフリーク電流が極めて小さい。しかし、当該スイッチング素子として、アモルファスシリコン、多結晶シリコン等のシリコン系の TFT 等を使用することもできる。この場合には、シリコン系の TFT のオフリーク電流が大きいので、電源をオフしてから再びオンするまでの時間が長い場合には、画素容量に蓄積された電荷が放電されてしまう。そこで、再び電源をオンしたときに極性偏り値 W を “ 0 ” にするために必要であった休止フレーム期間を挿入するための動作を省略することも可能である。

【 0 1 0 4 】

< 2 . 6 第 6 の変形例 >

上記実施形態の第 6 の変形例について説明する。上記実施形態では、バランス記憶回路 25 はフラッシュメモリ等の不揮発性メモリによって構成されているとする。しかし、バランス記憶回路 25 は DRAM（Dynamic Random Memory）等の揮発性メモリによって構成されていてもよい。これにより、液晶表示装置を搭載した電子機器等のシステムにおいて、液晶表示装置の電源がオフされても、バランス記憶回路 25 を構成する DRAM には電源が供給されるように設計されていれば、バランス記憶回路 25 は極性偏り値 W を記憶

し続けることができる。

【 0 1 0 5 】

< 2 . 7 その他の変形例 >

上記実施形態およびその変形例に係る液晶表示装置 1 0 0 は、休止駆動が行われることを前提としている。しかし、本発明は、これに限定されるものではなく、休止期間の現れない通常の駆動が行われる液晶表示装置にも適用可能である。通常の駆動方式による液晶表示装置であっても、極性を反転させずにデータ電圧を複数フレーム期間にわたって画素形成部書き込むような場合には、本発明は特に有効である。また、表示制御部 2 0 0 は全てハードウェアで実現されているが、表示制御部 2 0 0 における構成の一部または全部をソフトウェア的に実現してもよい。

【産業上の利用可能性】

【 0 1 0 6 】

本発明は、酸化物半導体からなるチャネル層を有する T F T を画素形成部のスイッチング素子とする液晶表示装置に利用され、その中でも特に休止駆動を行う液晶表示装置に利用される。

【符号の説明】

【 0 1 0 7 】

1 0	... 画素形成部
1 1	... 薄膜トランジスタ (T F T)
1 2	... 画素電極
1 3	... 共通電極
2 1	... R E F / N R E F 判別回路
2 2	... フレームメモリ
2 3	... R F E 奇 / 偶判別回路
2 3 a	... 奇偶ビットレジスタ
2 4	... 極性偏り算出回路
2 4 a	... 第 1 極性カウンタ
2 4 b	... 第 2 極性カウンタ
2 4 c	... 極性偏りカウンタ
2 4 d	... 極性偏りカウンタ
2 4 e	... 第 1 タイマー
2 4 f	... 第 2 タイマー
2 4 g	... 極性偏りカウンタ
2 5	... バランス記憶回路
2 6	... バランス制御回路
1 0 0	... 液晶表示装置
2 0 0	... 表示制御部
3 0 0	... 駆動部
3 1 0	... ソースドライバ
3 2 0	... ゲートドライバ
4 0 0	... 表示部
C p	... 画素容量
S o n	... オン信号
S o f f	... オフ信号
W	... 極性偏り値
Z	... 極性偏り値
V	... 極性偏り時間

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/053129

A. CLASSIFICATION OF SUBJECT MATTER G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G09G3/36, G02F1/133, G09G3/20 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2005/081054 A1 (Toshiba Matsushita Display Technology Co., Ltd.), 01 September 2005 (01.09.2005), paragraphs [0066] to [0084]; fig. 26 to 30 & JP 4528775 B & US 2006/0274011 A1 & TW 266922 B & KR 10-2006-0039873 A & CN 1788229 A	1-2, 13-15 3-12
A	JP 2010-197806 A (Seiko Epson Corp.), 09 September 2010 (09.09.2010), paragraph [0030]; fig. 5 (Family: none)	1-15
A	JP 10-123486 A (Omron Corp.), 15 May 1998 (15.05.1998), paragraphs [0025] to [0061]; fig. 1 to 6 (Family: none)	1-15
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 31 March, 2014 (31.03.14)		Date of mailing of the international search report 08 April, 2014 (08.04.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/053129

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-276053 A (Canon Inc.), 13 November 2008 (13.11.2008), paragraphs [0034] to [0036], [0065] to [0068]; fig. 1, 4 & US 2008/0273129 A1 & EP 1988539 A2 & CN 101299323 A	1-15
A	JP 2002-304161 A (Semiconductor Energy Laboratory Co., Ltd.), 18 October 2002 (18.10.2002), paragraphs [0077] to [0079]; fig. 10 (Family: none)	1-15

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 5 3 1 2 9	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G09G3/36, G02F1/133, G09G3/20			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
X A	WO 2005/081054 A1（東芝松下ディスプレイテクノロジー株式会社） 2005.09.01, 段落 [0066] - [0084], [図26] - [図30] & JP 4528775 B & US 2006/0274011 A1 & TW 266922 B & KR 10-2006-0039873 A & CN 1788229 A	1-2, 13-15 3-12	
A	JP 2010-197806 A（セイコーエプソン株式会社）2010.09.09, 段落 [0030], [図5]（ファミリーなし）	1-15	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 31.03.2014		国際調査報告の発送日 08.04.2014	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 西島 篤宏 電話番号 03-3581-1101 内線 3226	

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 5 3 1 2 9
C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 10-123486 A (オムロン株式会社) 1998.05.15, 段落【0025】 －【0061】，【図1】－【図6】 (ファミリーなし)	1-15
A	JP 2008-276053 A (キャノン株式会社) 2008.11.13, 段落【0034】－【0036】，【0065】－【0068】，【図1】，【図4】 & US 2008/0273129 A1 & EP 1988539 A2 & CN 101299323 A	1-15
A	JP 2002-304161 A (株式会社半導体エネルギー研究所) 2002.10.18, 段落【0077】－【0079】，【図10】 (ファミリーなし)	1-15

フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 7 0 D
G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 5 0 J
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 6 0 U
G 0 9 G	3/20	6 8 0 T
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 3 1 K
G 0 2 F	1/133	5 2 5
G 0 2 F	1/1368	

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, T M), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, R S, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, H R, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG , NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72) 発明者 熊田 浩二

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72) 発明者 大村 則夫

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72) 発明者 田中 紀行

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72) 発明者 須山 達彦

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

(72) 発明者 植村 健太郎

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

F ターム (参考) 2H192 AA24 CB37

2H193	ZA04	ZC13	ZE33	ZF16	ZF21	ZF31				
5C006	AA02	AA16	AC11	AC24	AC27	AC28	AF03	AF04	AF05	AF13
	AF33	AF42	AF43	AF44	AF45	AF51	AF53	AF67	AF68	AF69
	AF71	BB16	BB28	BF02	BF07	BF09	BF14	BF15	BF22	BF24
	BF28	BF29	BF42	FA16	FA22	FA23	FA34	FA36	FA38	FA48
5C080	AA10	BB05	DD05	DD06	DD18	DD26	DD29	EE01	EE17	EE26
	EE29	FF03	FF11	GG12	GG13	GG15	GG17	JJ02	JJ04	KK07

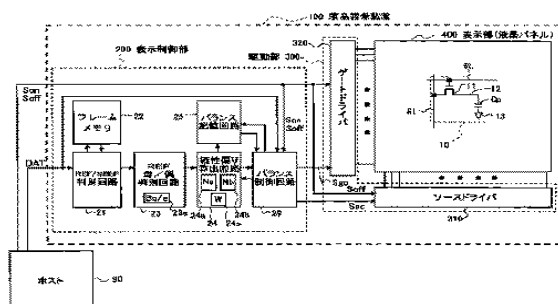
(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶表示装置		
公开(公告)号	JPWO2014136537A1	公开(公告)日	2017-02-09
申请号	JP2015504218	申请日	2014-02-12
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	宮澤仁 熊田浩二 大村則夫 田中紀行 須山達彦 植村健太郎		
发明人	宮澤 仁 熊田 浩二 大村 則夫 田中 紀行 須山 達彦 植村 健太郎		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1368		
CPC分类号	G09G3/3614 G09G3/3648 G09G2310/08 G09G2320/0247 G09G2330/026 G09G2330/027		
FI分类号	G09G3/36 G09G3/20.641.C G09G3/20.612.G G09G3/20.621.B G09G3/20.631.U G09G3/20.670.D G09G3/20.621.A G09G3/20.650.J G09G3/20.612.U G09G3/20.660.U G09G3/20.680.T G09G3/20.611.A G09G3/20.670.K G09G3/20.642.A G09G3/20.611.E G09G3/20.631.K G02F1/133.525 G02F1/1368		
F-TERM分类号	2H192/AA24 2H192/CB37 2H193/ZA04 2H193/ZC13 2H193/ZE33 2H193/ZF16 2H193/ZF21 2H193/ZF31 5C006/AA02 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC27 5C006/AC28 5C006/AF03 5C006/AF04 5C006/AF05 5C006/AF13 5C006/AF33 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF51 5C006/AF53 5C006/AF67 5C006/AF68 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BB28 5C006/BF02 5C006/BF07 5C006/BF09 5C006/BF14 5C006/BF15 5C006/BF22 5C006/BF24 5C006/BF28 5C006/BF29 5C006/BF42 5C006/FA16 5C006/FA22 5C006/FA23 5C006/FA34 5C006/FA36 5C006/FA38 5C006/FA48 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/DD18 5C080/DD26 5C080/DD29 5C080/EE01 5C080/EE17 5C080/EE26 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG12 5C080/GG13 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ04 5C080/KK07		
代理人(译)	島田彰 川原賢治 川本悟		
优先权	2013046430 2013-03-08 JP		
其他公开文献	JP6067097B2		
外部链接	Espacenet		

摘要(译)

(ZH) 提供一种液晶显示装置及其驱动方法，其中，即使进行暂停驱动，也不会发生闪烁等问题。当输入指示关闭电源的关闭信号Soff时，将电源关闭时的极性偏置值W存储在余额存储电路(25)中。当再次接通电源时，从平衡存储电路(25)读取极性偏置值W，并将其提供给平衡控制电路(26)。平衡控制电路(26)开始插入暂停帧周期，以消除极性偏置值W。结果，每当插入暂

停顿周期时，极性偏置值W就减小“1”。然后，当极性偏置值W变为“0”时，停止暂停时段段的插入，并且执行正常的暂停驱动。



- 21... REFERENCE DETERMINATION CIRCUIT
- 22... FRAME MEMORY
- 23... REF OVERVIEW DETERMINATION CIRCUIT
- 24... POLARITY BIAS CALCULATION CIRCUIT
- 25... BALANCE STORAGE CIRCUIT
- 26... BALANCE CONTROL CIRCUIT
- 90... HOST
- 100... LIQUID CRYSTAL DISPLAY DEVICE
- 200... DISPLAY CONTROL SECTION
- 300... DRIVING SECTION
- 310... SOURCE DRIVER
- 320... GATE DRIVER
- 400... DISPLAY SECTION (LIQUID CRYSTAL PANEL)