

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6030333号
(P6030333)

(45) 発行日 平成28年11月24日(2016.11.24)

(24) 登録日 平成28年10月28日(2016.10.28)

(51) Int.Cl.	F I
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1368 (2006.01)	GO2F 1/1368

請求項の数 8 (全 7 頁)

(21) 出願番号	特願2012-104483 (P2012-104483)	(73) 特許権者	510280589
(22) 出願日	平成24年5月1日(2012.5.1)		京東方科技集團股▲ふん▼有限公司
(65) 公開番号	特開2012-234179 (P2012-234179A)		BOE TECHNOLOGY GROU P CO., LTD.
(43) 公開日	平成24年11月29日(2012.11.29)		中華人民共和国100015北京市朝陽區
審査請求日	平成27年4月15日(2015.4.15)		酒仙橋路10號
(31) 優先権主張番号	201120136037.9		No. 10 Jiuxianqiao R d., Chaoyang Distric t, Beijing 100015, CH INA
(32) 優先日	平成23年4月29日(2011.4.29)	(74) 代理人	100108453
(33) 優先権主張国	中国 (CN)		弁理士 村山 靖彦
		(74) 代理人	100089037
			弁理士 渡邊 隆

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイ、及びアレイ基板

(57) 【特許請求の範囲】

【請求項 1】

ベース基板と、

前記ベース基板上に各画素にそれぞれ形成された第1層透明共通電極と、

前記第1層透明共通電極上にゲート金属線と同層に形成されたゲート金属共通電極と、

前記ゲート金属共通電極上に形成され、かつビアホールが形成されている絶縁層と、

前記絶縁層上に形成されて、前記ビアホールを通じて前記第1層透明共通電極に接続され、前記ゲート金属線を挟んで隣り合う前記第1層透明共通電極同士を接続する第2層透明共通電極と、を備えるアレイ基板において、

前記ビアホールの縁部は、一部がゲート金属共通電極に接触され、他の一部が第1層透明共通電極に接触されているので、前記第2層透明共通電極が前記第1層透明共通電極及び前記ゲート金属共通電極に電氣的に接続されていることを特徴とするアレイ基板。

【請求項 2】

少なくとも1つの前記ビアホールは、底部が段階状をなすことを特徴とする請求項1に記載のアレイ基板。

【請求項 3】

前記ゲート金属共通電極は、ビアホールの側部の一部及び底部の一部と接触し、前記第1層透明共通電極はビアホールの底部の他の一部と接触していることを特徴とする請求項1または2のいずれか1項に記載のアレイ基板。

【請求項 4】

10

20

前記ゲート金属共通電極は、ビアホールの側部の一部と接触し、前記第1層透明共通電極はビアホールの底部と接触していることを特徴とする請求項1に記載のアレイ基板。

【請求項5】

前記ゲート絶縁層は前記ゲート金属線の両側にそれぞれ1つのビアホールを有していることを特徴とする請求項1～4のいずれか1項に記載のアレイ基板。

【請求項6】

前記ゲート金属線の両側にある2つの前記ビアホールの底部はすべて段階状をなしていることを特徴とする請求項5に記載のアレイ基板。

【請求項7】

前記絶縁層は、前記ゲート金属共通電極に形成されるゲート絶縁層と、前記ゲート絶縁層に形成されるパッシベーション絶縁層とを備えていることを特徴とする請求項1～6のいずれか1項に記載のアレイ基板。

【請求項8】

請求項1に記載のアレイ基板を備える液晶ディスプレイ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶ディスプレイ、及びアレイ基板に関する。

【背景技術】

【0002】

薄膜トランジスタ液晶ディスプレイ（Thin Film Transistor Liquid Display、TFT-LCD）は、体積が小さく、消費電力が低く、輻射がないなどの特徴を有し、現在のフラットパネルディスプレイ分野で広く応用されている。然し、液晶ディスプレイは視野角が小さいという欠陥を有するので、各大手メーカから広視野角（Wide Viewing Angle）技術が開発された。数多くの広視野角技術において、高級超次元スイッチング（Advanced-Super Dimensional Switching、AD-SDS）技術は、同一の平面内の画素電極の縁部の間に生じる横方向電界と、画素電極層と共通電極層の間に生じる縦方向電界とで多次元電界を形成して、液晶セル内の画素電極間及び電極の真上の全ての液晶分子を回転転換可能にさせることで、平面配向系液晶の作動効率が向上されるとともに、透過率が向上された。高級超次元スイッチング技術は、TFT-LCD画面の品質を向上でき、透過率が高く、視野角が広く、開口率が高く、色差が低く、応答時間が短く、プッシュムラ（Push Mura）がないなどのメリットを有する。

【0003】

一般的に、生産コストを低減させるために、AD-SDS型TFT-LCDアレイ基板を製造するときのマスク工程の数（即ち、用いるマスクの数）を低減する。現在、各大手メーカにより4回マスク工程によってAD-SDS型TFT-LCDアレイ基板を製造することが積極的に開発されている。図1、2、及び3に示すように、従来技術の製造過程は、ガラス基板1上に第1層透明電極及びゲート金属を堆積し、グレースケールマスク工程により、グレースケールマスクに対して露光してからエッチングや、アッシングや、剥離などの工程を行って、第1層透明共通電極2、ゲート金属線3（即ちゲート電極（Gate））、2層のゲート金属共通電極（ゲート金属共通電極11'及びその上の行のゲート金属共通電極12'）を形成する第1層工程と、前述したパターンに、ゲート絶縁層、半導体層、ドープ半導体層及びソース・ドレイン金属層を連続して堆積し、そして、グレースケールマスクに対して露光することで、ゲート絶縁層4、半導体層5（半導体活性シリコンアイランド）、ドープ半導体層6及びソース・ドレイン金属層7を形成する第2層工程と、ソース・ドレイン金属層7上にパッシベーション絶縁層8（ビアホール層）を堆積してガラス基板1全体を覆い、そして、露光及びエッチングによってパッシベーション絶縁層8にビアホール10'及び14'を形成する第3回マスク工程と、透明電極層を堆積し、露光及びエッチングによって第2層透明画素電極9及び第2層透明共通電極13'、

10

20

30

40

50

を形成し、画素電極 9 がピアホール 10' を介してソース・ドレイン電極に導通され、第 2 層透明共通電極 13' がピアホール 14' を介して上下の 2 行の画素の共通電極 12'、11' に接続される第 4 回グレースケールマスク工程と、を備える。上下 2 行の画素の共通電極信号を接続する領域（図 3 に示すように）で、ピアホール 14' は、断面が U 形状または四角形であり、底辺がゲート金属共通電極 11'、12' に接触され、第 1 層透明共通電極 2 がゲート金属共通電極 11'、12' の下方に形成され、ピアホール 14' は第 1 層透明共通電極 2 に接触しない。

【0004】

従来技術では、グレースケールマスクによって第 1 層透明共通電極を形成する場合に、非結晶インジウムスズ酸化物薄膜（a-ITO）を用い、その下にゲート絶縁層 4 を堆積して成膜するときには、温度が 300 以上にもなって、a-ITO はこのような高温で結晶化され、多結晶インジウムスズ酸化物薄膜（p-ITO）に変換される。p-ITO の結晶粒とゲート金属共通電極 11'、12' の結晶粒はサイズが異なるので、a-ITO から p-ITO に変換するとき、第 1 層透明共通電極 2 がゲート金属共通電極 11'、12' から剥離して分層するようになり（図 4 に示す）、スリット 15 が現れる。このスリット 15 によって、接触が不良になり、ゲート金属共通電極 11'、12' の電圧信号を第 1 層透明共通電極 2 に効果的に伝導することができなくなって、上下方向で隣接する画素において上の画素の第 1 層透明共通電極と下の画素の第 1 層透明共通電極とが正常に導通できなくなり、画素表示が異常になり、ディスプレイの表示効果及び品質が影響される。

【発明の開示】

【0005】

本発明の実施例は、ベース基板と、前記ベース基板上に形成された第 1 層透明共通電極と、前記第 1 層透明共通電極上に形成されたゲート金属共通電極と、前記ゲート金属共通電極上に形成され、かつピアホールが形成されている絶縁層と、前記絶縁層上に形成された第 2 層透明共通電極と、を備えるアレイ基板において、前記ピアホールの縁部は、一部がゲート金属共通電極に接触され、他の一部が第 1 層透明共通電極に接触されているので、前記第 2 層透明共通電極が前記第 1 層透明共通電極及び前記ゲート金属共通電極に電氣的に接続されている。

【0006】

本発明の他の実施形態においては、上記のようなアレイ基板を備える液晶ディスプレイを提供する。

【0007】

上記のような技術案によれば、以下のような作用効果が得られる。即ち、ゲート金属共通電極の一侧を短くしてピアホールの真下に位置させるようにし、エッチングされたピアホールの底部の一部をゲート金属共通電極に接触させ、一部を第 1 層透明共通電極に接触させることによって、第 1 層透明共通電極がゲート金属共通電極から剥離して分層されても、ゲート金属共通電極の電圧信号はピアホールの底部の第 2 層透明共通電極を介してそれに接触される第 1 層透明共通電極に伝導されて、隣り合う 2 行の画素の共通電極信号の正常的な導通が確保され、画素が正常に表示され、液晶ディスプレイの表示効果が確保され、表示品質が向上される。

【図面の簡単な説明】

【0008】

【図 1】従来技術に係る液晶ディスプレイアレイ基板の平面図である。

【図 2】図 1 における A'-A 矢視断面図である。

【図 3】図 1 における B'-B 矢視断面図である。

【図 4】異常を示す図 1 の B'-B 矢視断面図である。

【図 5】本発明の実施例に係る液晶ディスプレイアレイ基板の平面図である。

【図 6】図 5 における B'-B 矢視断面図である。

【発明を実施するための形態】

【 0 0 0 9 】

以下、図面と実施例を参照して本発明の具体的な実施形態をさらに詳しく説明する。下記の実施例は本発明の技術案を説明するものであるが、本発明の範囲を限るものではない。

【 0 0 1 0 】

図 5 及び図 6 は本発明の実施例に係る液晶ディスプレイアレイ基板の平面図及び断面図である。該アレイ基板 1 0 0 は、ベース基板 1（本実施例ではガラス基板 1 である）と、ガラス基板 1 に形成される第 1 層透明共通電極 2 と、第 1 層透明共通電極 2 に形成されたゲート金属共通電極 1 1、1 2 とを備え、ゲート金属共通電極 1 1 はある画素行に形成され、ゲート金属共通電極 1 2 はその上の画素行に形成される。ゲート金属共通電極 1 1、1 2 の上方に絶縁層が形成され、絶縁層にビアホール 1 4 が形成され、該ビアホール 1 4 の縁部は、一部がゲート金属共通電極 1 1、1 2 に接触され、他の一部が第 1 層透明共通電極 2 に接触される。ゲート金属共通電極 1 1 は、一側が第 1 層透明共通電極 2 に位置あわせされ、他側が共通電極の 1 つのビアホール 1 4 の下方まで延び、上の行のゲート金属共通電極 1 2 の一側が共通電極における他のビアホール 1 4 の下方まで延びる。絶縁層の上方に第 2 層透明共通電極 1 3 が形成され、第 2 層透明共通電極 1 3 がビアホール 1 4 の縁部の一部を介してゲート金属共通電極 1 1、1 2 に接続され、ビアホール 1 4 の縁部の他の一部を介して第 1 層透明共通電極 2 に接触される。これによって、ゲート金属共通電極 1 1、1 2 が電氣的に接続される。

【 0 0 1 1 】

ゲート金属共通電極 1 1、1 2 の上方の絶縁層は、ゲート金属共通電極 1 1 に形成されるゲート絶縁層 4 を備え、ゲート絶縁層 4 の上方にパッシベーション絶縁層 8 がさらに形成され、パッシベーション絶縁層 8 及びゲート絶縁層 4 においてビアホール 1 4 が形成される。

【 0 0 1 2 】

ゲート金属線 3 の両側にそれぞれ 1 つのビアホール 1 4 が形成される。この 2 つのビアホール 1 4 は、例えば、ゲート金属線 3 の両側に対称となるように設けられる。少なくとも 1 つのビアホール 1 4 の底部が段階形状をなす。

【 0 0 1 3 】

各ビアホール 1 4 は、図 5 に示すように、側部の一部及び底部の一部がゲート金属共通電極 1 1 に接触され、底部の他の一部が第 1 層透明共通電極 2 に接触される。他のビアホール 1 4 は、側部の一部及び底部の一部が上の行のゲート金属共通電極 1 2 に接触され、底部の他の一部が第 1 層透明共通電極 2 に接触される。

【 0 0 1 4 】

或いは、1 つのビアホール 1 4 は、その側部の一部がゲート金属共通電極 1 1 に接触され、底部が第 1 層透明共通電極 2 に接触される。他の一つのビアホール 1 4 は、側部の一部が上の行のゲート金属共通電極 1 2 に接触され、底部が第 1 層透明共通電極 2 に接触される。

【 0 0 1 5 】

上記アレイ基板を製造するときには、ビアホール 1 4 を例として、第 1 回グレースケールマスク工程において、ガラス基板 1 上に透明共通電極層及びゲート金属層を順に堆積し、エッチングなどの工程によって上記透明共通電極層とゲート金属層の積層をパターンニングして第 1 層透明共通電極 2 を形成し、この第 1 層透明共通電極 2 の上方にゲート金属共通電極 1 1、1 2 を形成する。上下の両行の画素共通電圧信号を接続する領域において、後続のグレースケールマスク工程によってゲート金属共通電極 1 1、1 2 を、それに対応するビアホール 1 4 の真下まで延びさせればよい。絶縁層を貫通することによって形成されるビアホール 1 4 は、第 1 層透明共通電極 2 までエッチングされる。これによって、第 1 層透明共通電極 2 とゲート金属共通電極 1 1、1 2 との間に剥離や分層などが生じても、ゲート金属共通電極 1 1、1 2 の電圧信号はビアホール 1 4 の底部の第 2 層透明共通電極層 9 を介してそれに接触される第 1 層透明共通電極 2 まで伝導される。これによって、

隣り合う画素の第1層透明共通電極2が通常のように導通され、画素が通常のように表示でき、液晶ディスプレイの表示効果が確保され、表示品質が向上される。

【0016】

本発明の実施形態による液晶ディスプレイは、上記のようなアレイ基板を備えているが、他の部材、例えばカラーフィルター(color filter)基板、バックライトモジュール、駆動回路などを備えることもできる。これら液晶ディスプレイはテレビ、コンピュータ、モバイル電話に利用できる。

【0017】

以上は本発明の好ましい実施形態に過ぎない。当業者にとって、本発明の技術範囲を逸脱しない前提で行われる改善や変更は、本発明の保護範囲に入る。

10

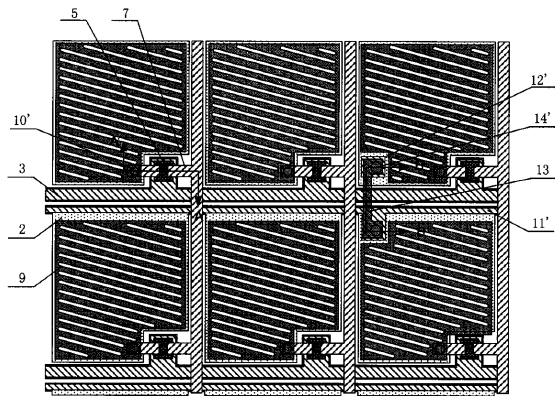
【符号の説明】

【0018】

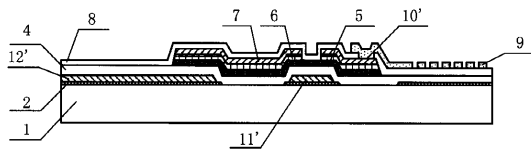
- 1 ガラス基板
- 2 第1層透明共通電極
- 3 ゲート金属線
- 4 ゲート絶縁層
- 5 半導体層 6 ドープ半導体層
- 7 ソース・ドレイン金属層(データライン)
- 8 パッシベーション絶縁層
- 9 第2層透明画素電極
- 10、10' パッシベーション絶縁層のピアホール
- 11、11' ゲート金属共通電極
- 12、12' 上の行のゲート金属共通電極
- 13 第2層透明共通電極
- 14 共通電極におけるピアホール
- 15 スリット

20

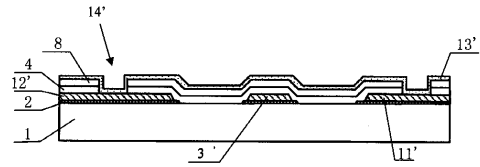
【図 1】



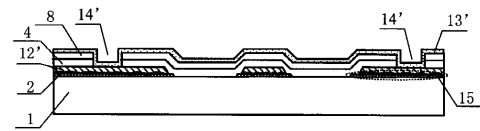
【図 2】



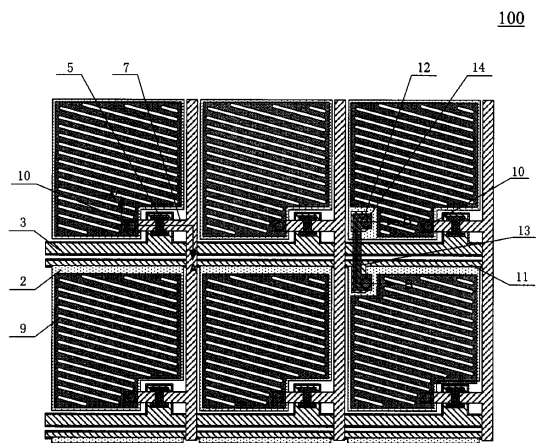
【図 3】



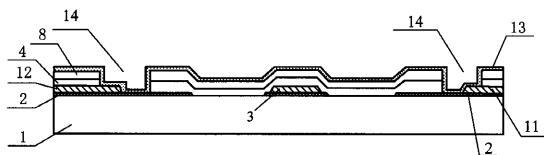
【図 4】



【図 5】



【図 6】



フロントページの続き

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 惠 官寶

中華人民共和国 1 0 0 1 7 6 北京市經濟技術開發區西環中路 8 號

(72)発明者 崔 承▲鎮▼

中華人民共和国 1 0 0 1 7 6 北京市經濟技術開發區西環中路 8 號

(72)発明者 張 峰

中華人民共和国 1 0 0 1 7 6 北京市經濟技術開發區西環中路 8 號

審査官 鈴木 俊光

(56)参考文献 特開 2 0 0 7 - 1 8 3 5 8 3 (J P , A)

特開 2 0 0 8 - 0 4 6 1 8 4 (J P , A)

国際公開第 2 0 1 1 / 0 4 3 4 4 0 (W O , A 1)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 4 3

G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶显示器和阵列基板		
公开(公告)号	JP6030333B2	公开(公告)日	2016-11-24
申请号	JP2012104483	申请日	2012-05-01
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司		
当前申请(专利权)人(译)	京东方科技集团股▲ふん▼有限公司		
[标]发明人	惠官寶 崔承鎮 張峰		
发明人	惠 官寶 崔 承▲鎮▼ 張 峰		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/136227 G02F2001/134381 H01L27/124 H01L29/4908		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA17 2H092/GA29 2H092/HA04 2H092/JA26 2H092/JA34 2H092/JA41 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB57 2H092/KB14 2H092/NA13 2H192/AA24 2H192/BB13 2H192/BB84 2H192/BB86 2H192/BC33 2H192/BC35 2H192/CB05 2H192/CC32 2H192/HA44		
代理人(译)	村山彦 渡边 隆		
审查员(译)	铃木俊光		
优先权	201120136037.9 2011-04-29 CN		
其他公开文献	JP2012234179A		
外部链接	Espacenet		

摘要(译)

所公开的技术的实施例公开了阵列基板和液晶显示器。阵列基板包括：基础基板；形成在基底基板上的第一层透明公共电极；栅极金属公共电极形成在第一层透明公共电极上；形成在栅极金属公共电极上的绝缘层，在绝缘层中形成通孔；第二层透明公共电极形成在绝缘层上。通孔的侧部与栅极金属公共电极接触，另一侧部与第一层透明公共电极接触，使得第二层透明公共电极与第一层透明公共电极电连接，通孔中的栅极金属公共电极。

【图2】

