

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-121824

(P2015-121824A)

(43) 公開日 平成27年7月2日(2015.7.2)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G09G 3/20 (2006.01)	G09G 3/20 624B	2H191
G09G 3/36 (2006.01)	G09G 3/36	2H192
G02F 1/1343 (2006.01)	G09G 3/20 611A	5C006
G02F 1/1335 (2006.01)	G09G 3/20 642E	5C080
審査請求 有 請求項の数 2 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2015-53388 (P2015-53388)
 (22) 出願日 平成27年3月17日 (2015.3.17)
 (62) 分割の表示 特願2011-5368 (P2011-5368)
 の分割
 原出願日 平成23年1月14日 (2011.1.14)
 (31) 優先権主張番号 特願2010-9639 (P2010-9639)
 (32) 優先日 平成22年1月20日 (2010.1.20)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 三宅 博之
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 荒澤 亮
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 Fターム(参考) 2H092 GA13 GA29 GA40 JA26 JB63
 JB69 KB13 PA06 PA09 PA12
 PA13
 2H191 FA13Y FA31Y FA85Z GA05 GA17
 GA19 GA21 NA22 NA25 NA34

最終頁に続く

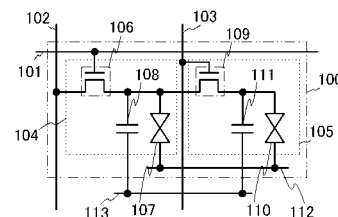
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】動画と静止画を表示可能な液晶表示装置において、反射画素部での光の散乱等によるコントラストの低下を抑制し、低消費電力化を図る。

【解決手段】画像信号書き込み期間において第1の液晶素子及び第1の容量素子に信号線からの第1の画像信号を供給し、バックライト点灯期間において透過画素部では第1の画像信号に応じた表示をし、黒階調信号書き込み期間において反射画素部には信号線より第2の液晶素子及び第2の容量素子に黒表示をするための信号が供給され、静止画像信号書き込み期間において、第1の液晶素子及び第1の容量素子、並びに第2の液晶素子及び第2の容量素子に信号線からの第2の画像信号を供給し、静止画像信号保持期間において、反射画素部では第2の画像信号に応じた表示をする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

一画素に透過画素部と反射画素部とを有し、
前記透過画素部は、第 1 の画素トランジスタと、第 1 の画素電極と、第 1 の容量と、を有し、
前記反射画素部は、第 2 の画素トランジスタと、第 2 の画素電極と、第 2 の容量と、を有し、
一画素は、第 1 の走査線と、第 2 の走査線と、前記第 1 及び前記第 2 の走査線と交差する信号線と、前記第 1 及び前記第 2 の走査線と交差する容量線とで囲まれており、
前記第 1 の画素トランジスタのゲートは、前記第 1 の走査線と電氣的に接続され、
前記第 1 の画素トランジスタのソース又はドレインの一方は、前記信号線と電氣的に接続され、
前記第 1 の画素トランジスタのソース又はドレイン他方は、前記第 1 の画素電極と電氣的に接続され、
前記第 1 の画素トランジスタのソース又はドレイン他方は、前記第 1 の容量の第 1 の電極と電氣的に接続され、
前記第 1 の容量の第 2 の電極は、前記容量線と電氣的に接続され、
前記第 1 の画素トランジスタのソース又はドレインの他方は、前記第 2 の画素トランジスタのソース又はドレインの一方と電氣的に接続され、
前記第 2 の画素トランジスタのソース又はドレインの他方は、前記第 2 の画素電極と電氣的に接続され、
前記第 2 の画素トランジスタのソース又はドレインの他方は、前記第 2 の容量の第 1 の電極と電氣的に接続され、
前記第 2 の容量の第 2 の電極は、前記容量線と電氣的に接続され、
前記第 1 の画素電極は、透明導電層でなり、
前記第 2 の画素電極は、反射導電層でなり、
前記第 1 の画素トランジスタ及び前記第 1 の容量は、前記第 1 の画素電極とは重ならず、
前記第 1 の画素トランジスタ及び前記第 1 の容量は、前記第 2 の画素電極とは重ならず、
前記第 2 の画素トランジスタ及び前記第 2 の容量は、前記第 2 の画素電極と重なることを特徴とする液晶表示装置。

【請求項 2】

請求項 1 において、
前記第 2 の画素トランジスタのゲートは、選択線と電氣的に接続され、
前記選択線は、前記容量線に沿って配置されることを特徴とする液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置の駆動方法に関する。または、液晶表示装置に関する。または、液晶表示装置を具備する電子機器に関する。

【背景技術】**【0002】**

液晶表示装置は、テレビ受像機などの大型表示装置から携帯電話などの小型表示装置に至るまで、普及が進んでいる。今後は、より付加価値の高い製品が求められており開発が進められている。近年では、地球環境への関心の高まり、及びモバイル機器の利便性向上の点から、低消費電力型の液晶表示装置の開発が注目されている。

【0003】

非特許文献 1 では、液晶表示装置の低消費電力化を図るために、動画表示と静止画表示の際のリフレッシュレートを異ならせる構成について開示している。

【 0 0 0 4 】

非特許文献 2 では、液晶表示装置の低消費電力化を図るために、半透過型の液晶表示装置でフィールドシーケンシャル駆動によりカラー画像を表示、バックライトを非点灯にして反射光によりモノクロ画像を表示、と切り替えて行う構成について開示している。

【 先行技術文献 】

【 非特許文献 】

【 0 0 0 5 】

【 非特許文献 1 】 Kazuhiko Tsuda et al. , IDW ' 02 , pp 295 - 298

【 0 0 0 6 】

【 非特許文献 2 】 Ying - hui Chen et al. , IDW ' 09 , pp 1703 - 1707

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

上記非特許文献 1 では、静止画を表示する際のリフレッシュレートを低減することで低消費電力化を図ることができる。しかしながら上記非特許文献 1 の構成では、液晶表示装置の消費電力はバックライトの点灯による所が大きく、まだ低消費電力化が十分でないといった問題がある。上記非特許文献 2 の構成では、半透過型の液晶表示装置でフィールドシーケンシャル駆動を行うため、反射画素部での光の散乱等により、特に強外光下では、表示する画像のコントラストが十分得られないといった問題がある。

【 0 0 0 8 】

そこで、本発明の一態様は、反射画素部での光の散乱等によるコントラストの低下を抑制し、低消費電力化を図ることを課題の一とする。

【 課題を解決するための手段 】

【 0 0 0 9 】

本発明の一態様は、透過画素部と、反射画素部と、を有する画素が複数設けられた半透過型の液晶表示装置において、透過画素部には、第 1 端子が信号線に電氣的に接続され、ゲートが走査線に電氣的に接続された第 1 の画素トランジスタと、第 1 の画素トランジスタの第 2 端子に電氣的に接続された第 1 の液晶素子及び第 1 の容量素子と、を有し、反射画素部には、第 1 端子が第 1 の画素トランジスタの第 2 端子に電氣的に接続され、ゲートが選択線に電氣的に接続された第 2 の画素トランジスタと、第 2 の画素トランジスタの第 2 端子に電氣的に接続された第 2 の液晶素子と、第 2 の容量素子を有し、第 1 の期間において、第 1 の画素トランジスタを導通、第 2 の画素トランジスタを非導通とし、第 1 の液晶素子及び第 1 の容量素子に信号線からの第 1 の画像信号を供給し、第 2 の期間において、透過画素部では第 1 の期間において供給された第 1 の画像信号に応じた表示をし、第 3 の期間において、第 1 の画素トランジスタを導通、第 2 の画素トランジスタを導通とし、反射画素部には信号線より第 2 の液晶素子及び第 2 の容量素子に黒表示をするための信号が供給され、第 1 乃至第 3 の期間を繰り返すことで、動画表示をし、第 4 の期間において、第 1 の画素トランジスタを導通、第 2 の画素トランジスタを導通とし、第 1 の液晶素子及び第 1 の容量素子、並びに第 2 の液晶素子及び第 2 の容量素子に信号線からの第 2 の画像信号を供給し、第 5 の期間において、反射画素部では第 4 の期間において供給された第 2 の画像信号に応じた表示をし、第 4 の期間及び第 5 の期間を繰り返すことで、静止画表示をする液晶表示装置の駆動方法である。

【 0 0 1 0 】

本発明の一態様において、第 1 の期間で供給される第 1 の画像信号は、RGB のいずれかの色に対応する画像信号であり、第 2 の期間において、RGB のいずれかの色に対応するバックライトを順次動作する液晶表示装置の駆動方法でもよい。

【 0 0 1 1 】

本発明の一態様において、第 3 の期間で供給される黒表示をするための信号は、線順次駆

10

20

30

40

50

動により各画素に供給される液晶表示装置の駆動方法でもよい。

【 0 0 1 2 】

本発明の一態様において、第 2 の画像信号は、第 1 の画像信号より低階調の画像を表示するための画像信号である液晶表示装置の駆動方法でもよい。

【 0 0 1 3 】

本発明の一態様において、第 4 及び第 5 の期間により 1 つの画像を表示するための期間は、第 1 の期間乃至第 3 の期間により 1 つの画像を表示するための期間より長い期間である液晶表示装置の駆動方法でもよい。

【 0 0 1 4 】

本発明の一態様において、第 5 の期間では、走査線及び信号線を駆動するための駆動回路制御信号を停止する液晶表示装置の駆動方法でもよい。

10

【 発明の効果 】

【 0 0 1 5 】

本発明の一態様により、駆動回路及び配線等を増やす等の複雑な構成とすることなく、反射画素部での光の散乱等によるコントラストの低下を抑制し、低消費電力化を図ることができる。

【 図面の簡単な説明 】

【 0 0 1 6 】

【 図 1 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 2 】 本発明の一態様の液晶表示装置を説明するための図。

20

【 図 3 】 本発明の一態様の液晶表示装置の動作を説明するための図。

【 図 4 】 本発明の一態様の液晶表示装置の動作を説明するための図。

【 図 5 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 6 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 7 】 本発明の一態様の液晶表示装置を説明するための図。

【 図 8 】 本発明の一態様の電子機器を説明するための図。

【 発明を実施するための形態 】

【 0 0 1 7 】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

30

【 0 0 1 8 】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、信号波形、又は領域は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【 0 0 1 9 】

なお本明細書にて用いる第 1、第 2、第 3、乃至第 N (N は自然数) という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

40

【 0 0 2 0 】

(実施の形態 1)

本実施の形態では、液晶表示装置の画素の回路図、及び動作を説明するためのタイミングチャート等を示し、液晶表示装置の駆動方法について説明する。

【 0 0 2 1 】

まず図 1 では、画素の回路図を示し、各構成について説明する。図 1 には、画素 1 0 0、走査線 1 0 1 (ゲート線ともいう)、信号線 1 0 2 (データ線ともいう)、選択線 1 0 3 を示している。画素 1 0 0 は、透過画素部 1 0 4、反射画素部 1 0 5 を有する。透過画素部 1 0 4 は、第 1 の画素トランジスタ 1 0 6、第 1 の液晶素子 1 0 7、第 1 の容量素子 1

50

08を有する。反射画素部105は、第2の画素トランジスタ109、第2の液晶素子110、第2の容量素子111を有する。

【0022】

透過画素部104において、第1の画素トランジスタ106は、第1端子が信号線102に接続され、ゲートが走査線101に接続されている。第1の液晶素子107は、第1の電極（画素電極）が第1の画素トランジスタ106の第2端子に接続され、第2の電極（対向電極）が共通電位線112（コモン線）に接続されている。第1の容量素子108は、第1の電極が第1の画素トランジスタ106の第2端子に接続され、第2の電極が容量線113に接続されている。

【0023】

反射画素部105において、第2の画素トランジスタ109は、第1端子が第1の画素トランジスタ106の第2端子に接続され、ゲートが選択線103に接続されている。第2の液晶素子110は、第1の電極（画素電極）が第2の画素トランジスタ109の第2端子に接続され、第2の電極（対向電極）が共通電位線112に接続されている。第2の容量素子111は、第1の電極が第2の画素トランジスタ109の第2端子に接続され、第2の電極が容量線113に接続されている。

【0024】

なお第1の画素トランジスタ106及び第2の画素トランジスタ109は、酸化物半導体層を有するトランジスタで構成することが好ましい。酸化物半導体は、n型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性（i型）としたものである。なお、高純度化された酸化物半導体とは、キャリアが極めて少なく（ゼロに近い）、キャリア濃度が $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満のものをいう。酸化物半導体中にキャリアが極めて少ないため、トランジスタのオフ電流を少なくすることができる。具体的には、上述の酸化物半導体層を具備するトランジスタは、チャネル幅 $1 \mu\text{m}$ あたりのオフ電流値を室温下において、 $10 \text{ aA} / \mu\text{m}$ （ $1 \times 10^{-17} \text{ A} / \mu\text{m}$ ）以下にすること、さらには $1 \text{ aA} / \mu\text{m}$ （ $1 \times 10^{-18} \text{ A} / \mu\text{m}$ ）以下、さらには $10 \text{ zA} / \mu\text{m}$ （ $1 \times 10^{-20} \text{ A} / \mu\text{m}$ ）以下にすることが可能である。つまりトランジスタの非導通状態において、酸化物半導体は絶縁体とみなして回路設計を行うことができる。オフ電流の極めて小さい、酸化物半導体を用いて作製されたトランジスタを有する画素で構成される画素100では、少ない画像信号（ビデオ電圧、ビデオ信号、ビデオデータともいう）の書き込み回数でも画像を保持することができ、リフレッシュレートを低減することができる。そのため走査線及び信号線を駆動するための駆動回路を停止状態とする期間を設けることができ、低消費電力化を図ることができる。

【0025】

なお、トランジスタは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレイン領域とソース領域の間にチャネル領域を有しており、ドレイン領域とチャネル領域とソース領域とを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本書類（明細書、特許請求の範囲又は図面など）においては、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。あるいは、それぞれを第1の電極、第2の電極と表記する場合がある。あるいは、ソース領域、ドレイン領域と表記する場合がある。

【0026】

なお、AとBとが接続されている、と明示的に記載する場合は、AとBとが電氣的に接続されている場合と、AとBとが機能的に接続されている場合と、AとBとが直接接続されている場合とを含むものとする。

【0027】

なお、電圧とは、ある電位と、基準の電位（例えばグラウンド電位）との電位差のことを

10

20

30

40

50

示す場合が多い。よって、電圧、電位、電位差を、各々、電位、電圧、電圧差と言い換えることが可能である。

【 0 0 2 8 】

なお共通電位線 1 1 2 に供給される共通電位（コモン電位ともいう）は、液晶素子の第 1 の電極に供給される画像信号の電位に対して基準となる電位であればよく、一例としてはグラウンド電位であってもよい。

【 0 0 2 9 】

なお画像信号は、ドット反転駆動、ソースライン反転駆動、ゲートライン反転駆動、フレーム反転駆動等に応じて適宜反転させて各画素に入力される構成とすればよい。なお画像信号は、表示する画像の種類に応じて第 1 の画像信号、第 2 の画像信号と別の呼称をすることもある。

10

【 0 0 3 0 】

なお、容量線 1 1 3 の電位は、共通電位と同じ電位であってもよい。または容量線 1 1 3 には、他の信号を供給する構成としてもよい。

【 0 0 3 1 】

なお第 1 の液晶素子 1 0 7、第 2 の液晶素子 1 1 0 の第 2 の電極は、第 1 の液晶素子 1 0 7、第 2 の液晶素子 1 1 0 の第 1 の電極と重畳して設けられることが好ましい。液晶素子の第 1 の電極及び第 2 の電極は、多様な開口パターンを有する形状としてもよい。なお液晶素子において第 1 の電極と第 2 の電極とに挟持される液晶材料は、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いればよい。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。また、配向膜を用いないブルー相を示す液晶を用いてもよい。

20

【 0 0 3 2 】

なお透過画素部 1 0 4 の第 1 の液晶素子 1 0 7 の第 1 の電極は、透光性を有する材料を用いて形成する。透光性を有する材料とは、酸化インジウムスズ（ITO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、ガリウムを添加した酸化亜鉛（GZO）等がある。一方、反射画素部 1 0 5 の第 2 の液晶素子 1 1 0 の第 1 の電極は、反射率の高い金属電極が用いられる。具体的には、アルミニウム、銀等が用いられる。また、第 2 の液晶素子 1 1 0 の画素電極の表面を凹凸状にすることで外光を乱反射することができる。なお第 1 の電極、第 2 の電極、及び液晶材料を併せて液晶素子と呼ぶこともある。

30

【 0 0 3 3 】

次いで図 2 は、図 1 で説明した画素 1 0 0 の構成に加えて、液晶表示装置の概略図について示している。図 2 に示す構成は、基板 1 5 0 上に、画素部 1 5 1、走査線駆動回路 1 5 2（ゲート線駆動回路ともいう）、信号線駆動回路 1 5 3（データ線駆動回路ともいう）、端子部 1 5 4 を有する。

【 0 0 3 4 】

なお図 2 において、走査線 1 0 1 は、走査線駆動回路 1 5 2 により第 1 の画素トランジスタ 1 0 6 の導通または非導通を制御するよう駆動される。また信号線 1 0 2 は、信号線駆動回路 1 5 3 により、第 1 の液晶素子 1 0 7 または第 2 の液晶素子 1 1 0 に供給する画像信号が供給される。また選択線 1 0 3 は、端子部 1 5 4 より第 2 の画素トランジスタ 1 0 9 の導通または非導通を制御する選択信号が供給される。なお図 2 において、走査線 1 0 1 と、選択線 1 0 3 とが、直交するように図示したが、平行となるように配設する構成としてもよい。

40

【 0 0 3 5 】

なお走査線駆動回路 1 5 2、信号線駆動回路 1 5 3 は、画素部 1 5 1 と同じ基板上に設ける構成とすることが好ましいが、必ずしも同じ基板上に設ける必要はない。画素部 1 5 1 と同じ基板上に走査線駆動回路 1 5 2、信号線駆動回路 1 5 3 を設けることで、外部との接続端子数を削減することができ、液晶表示装置の小型化を図ることができる。

【 0 0 3 6 】

50

なお、画素部 1 5 1 は画素 1 0 0 がマトリクス状に複数配置（配列）されている。ここで、画素がマトリクス状に配置（配列）されているとは、縦方向もしくは横方向において、画素が直線上に並んで配置されている場合や、ギザギザな線上に配置されている場合を含む。

【 0 0 3 7 】

なお端子部 1 5 4 からは、選択線 1 0 3 に供給する選択信号の他に、走査線駆動回路 1 5 2、信号線駆動回路 1 5 3 を制御するための信号（高電源電位 V_{dd} 、低電源電位 V_{ss} 、スタートパルス SP 、クロック信号 CK ：以下駆動回路制御信号という）、共通電位線 1 1 2、容量線 1 1 3 への固定電位、等が供給されることとなる。なお駆動回路制御信号が供給される走査線駆動回路 1 5 2、信号線駆動回路 1 5 3 は、フリップフロップ回路等をカスケード接続したシフトレジスタ回路を有する構成とすればよい。なお選択線 1 0 3 に供給する選択信号は、信号を順次複数の配線に供給していく走査線及び信号線とは異なり、各画素に延設された選択線 1 0 3 に一斉に同じ信号を供給する構成とすればよい。

10

【 0 0 3 8 】

次いで、液晶表示装置の動作について、図 2 と併せて、図 3 乃至図 5 で説明する。

【 0 0 3 9 】

図 3 に示すように液晶表示装置の動作は大きくわけて、動画表示期間 3 0 1 と静止画表示期間 3 0 2 に大別される。なお動画表示期間 3 0 1 と静止画表示期間 3 0 2 との切り替えは、外部から切り替えるための信号を供給する構成でもよいし、画像信号をもとに動画表示期間 3 0 1 または静止画表示期間 3 0 2 を判定する構成としてもよい。

20

【 0 0 4 0 】

なお、動画表示期間 3 0 1 において 1 フレーム期間の周期（またはフレーム周波数）は、 $1/60$ 秒以下（ 60 Hz 以上）であることが望ましい。フレーム周波数を高くすることで、画像をみる人がちらつき（フリッカ）を感じないようにすることができる。また静止画表示期間 3 0 2 において、1 フレーム期間の周期を極端に長く、例えば 1 分以上（ 0.017 Hz 以下）とすることで、複数回にわたって同じ画像を切り替える場合と比較して眼精疲労を低減するといったことも可能である。

【 0 0 4 1 】

なお第 1 の画素トランジスタ 1 0 6 及び第 2 の画素トランジスタ 1 0 9 の半導体層として酸化物半導体を用いた際には、上述のように酸化物半導体中のキャリアを極めて少なくすることができるため、オフ電流を少なくすることができる。よって、画素においては画像信号等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって 1 フレーム期間の周期を長くすることができ、静止画表示期間 3 0 2 でのリフレッシュ動作の頻度を少なくすることができるため、より消費電力を抑制する効果を高くできる。

30

【 0 0 4 2 】

図 3 に示す動画表示期間 3 0 1 では、一例として、フィールドシーケンシャル駆動によりカラー表示の動画を表示することができる。なおカラーフィルタによりカラー表示を行う構成としてもよい。フィールドシーケンシャル駆動により動画表示を行うため、駆動回路制御信号が走査線駆動回路 1 5 2 及び信号線駆動回路 1 5 3 に供給される。また図 3 に示す動画表示期間 3 0 1 では、フィールドシーケンシャル駆動によりカラー表示をおこなうためのバックライトが動作する。そして、表示パネルはカラー表示の動画表示を行うことができる。

40

【 0 0 4 3 】

なお動画表示期間 3 0 1 では、信号線駆動回路 1 5 3 より透過画素部 1 0 4 でカラー表示（図中、 $COLOR$ と表記）となるよう画像信号を供給し、反射画素部 1 0 5 で黒階調（図中、 BK と表記）での表示となるよう画像信号を供給する。そして反射画素部 1 0 5 に外光が照射されることにより光の散乱が生じて低下してしまう透過画素部 1 0 4 のコントラストの改善を図ることができる。

【 0 0 4 4 】

50

図 3 に示す静止画表示期間 3 0 2 では、反射光の透過または非透過により白黒の階調（図中、B K / W と表記）となるよう画像信号が供給され静止画を表示することができる。静止画表示期間 3 0 2 では、白黒の階調の画像信号を書き込む時のみ駆動回路制御信号が動作し、一度書き込んだ画像信号を保持する期間では白黒階調の画像信号を書き込む以外の期間で駆動回路制御信号の供給を一部または全部停止する。そのため静止画表示期間 3 0 2 では、駆動回路制御信号の供給を停止する分、低消費電力化を図ることができる。また図 3 に示す静止画表示期間 3 0 2 では、外光の反射光を利用して表示を視認する構成とするため、バックライトが非動作となる。そして、表示パネルは白黒の階調の静止画表示を行うことができる。

【 0 0 4 5 】

なお駆動回路制御信号の停止は、一度書き込んだ画像信号の保持期間が短い場合、予め高電源電位 V_{dd} 及び低電源電位 V_{ss} の停止を行わない構成としてもよい。頻繁に高電源電位 V_{dd} 及び低電源電位 V_{ss} の停止及び供給を繰り返すことによる消費電力の増加を低減することができ、好適である。

【 0 0 4 6 】

次いで、図 3 の動画表示期間 3 0 1 について図 4 (A) に、静止画表示期間 3 0 2 について図 4 (B) に、その詳細をタイミングチャートにて説明する。なお図 4 (A) 及び図 4 (B) に示すタイミングチャートは、説明のために誇張して表記したものである。

【 0 0 4 7 】

まず図 4 (A) について説明する。図 4 (A) では、一例として動画表示期間 3 0 1 における 1 フレーム期間での走査線駆動回路 1 5 2 及び信号線駆動回路 1 5 3 に供給する駆動回路制御信号、画像信号、バックライトの点灯状態について示したものである。なおバックライトとしては、R（赤）、G（緑）、B（青）の 3 色を順次点灯する構成について説明することにする。なおバックライトとしては、LED を用いることで低消費電力化及び長寿命化を図ることができる。

【 0 0 4 8 】

動画表示期間 3 0 1 では、フィールドシーケンシャルで動画を表示するため、透過画素部 1 0 4 に対し、画像信号はまず R（赤）の表示について各画素への書き込み、次いで R のバックライトの点灯、次いで G（緑）の表示について各画素への書き込み、次いで G のバックライトの点灯、次いで B（青）の表示について各画素への書き込み、次いで B のバックライトの点灯、を繰り返す動作させる。次いで動画表示期間 3 0 1 では、RGB の書き込み、RGB のバックライト点灯の後に、反射画素部 1 0 5 に対し、黒階調での表示とするための画像信号を供給するよう動作させる。また動画表示期間 3 0 1 では、駆動回路制御信号は駆動回路に供給され、走査線駆動回路 1 5 2 及び信号線駆動回路 1 5 3 とともに動作することとなる。

【 0 0 4 9 】

すなわち、動画表示期間 3 0 1 は、画像信号書き込み期間（図 4 (A) 中 T 1 : 第 1 の期間ともいう）、バックライト点灯期間（図 4 (A) 中 T 2 : 第 2 の期間ともいう）、黒階調信号書き込み期間（図 4 (A) 中 T 3 : 第 3 の期間ともいう）に大別することができる。

【 0 0 5 0 】

上記動作を繰り返して画像信号を可変させることで、視認者は動画でのカラー表示を視認することができる。なお図 4 (A) で示す RGB の並び順序は、他の順序でもよいし、更に多色での色表現、であってもよい。なお第 3 の期間 T 3 である黒階調信号書き込み期間について、図 4 (A) では 1 フレーム期間に 1 回設ける構成について示しているが、複数フレーム期間に 1 回設ける構成としてもよい。

【 0 0 5 1 】

なお反射画素部 1 0 5 に対する黒階調での表示とするための画像信号の供給は、画像信号書き込み期間及びバックライト点灯期間の前であってもよい。そして反射画素部 1 0 5 に外光が照射されることにより光の散乱が生じて低下してしまう透過画素部 1 0 4 のコント

10

20

30

40

50

ラストの改善を図ることができる。

【 0 0 5 2 】

次いで、図 4 (B) について説明する。図 4 (B) では、図 4 (A) と同様に、静止画表示期間 3 0 2 における 1 フレーム期間での走査線駆動回路 1 5 2 及び信号線駆動回路 1 5 3 に供給する駆動回路制御信号、画像信号、バックライトの点灯状態について示したものである。

【 0 0 5 3 】

静止画表示期間 3 0 2 では、反射光の透過または非透過により白黒の階調による画像を表示するための画像信号が供給される。このとき、バックライトは非動作となり、駆動回路制御信号は駆動回路に供給され、走査線駆動回路 1 5 2 及び信号線駆動回路 1 5 3 とともに動作することとなる。次いで、先に書き込んだ白黒の階調による画像を表示するための画像信号を保持することで静止画像を表示する。このとき、画像信号の書き込みはなく、バックライト、駆動回路制御信号は非動作となる。そのためバックライト、駆動回路制御信号による電力消費を低減することができ、低消費電力化を図ることができる。なお静止画の保持は、画素に書き込んだ画像信号が、オフ電流が極端に小さい画素トランジスタにより保持されるため、白黒の階調による画像の静止画を 1 分以上の期間保持することができる。また、静止画の保持は保持される画像信号が一定の期間の経過により低下する前に、新たに静止画像信号の書き込みをし、前の期間の静止画像信号と同じ画像信号を書き込み（リフレッシュ動作）、再度静止画の保持をすればよい。

【 0 0 5 4 】

静止画表示期間 3 0 2 では、静止画像信号書き込み期間（図 4 (B) 中 T 4 : 第 4 の期間ともいう）、静止画像信号保持期間（図 4 (B) 中 T 5 : 第 5 の期間ともいう）に大別することができる。

【 0 0 5 5 】

次いで図 5 (A) 乃至 (E) では、図 1 での画素 1 0 0 が図 4 (A) 、 (B) での期間 T 1 乃至 T 5 でどのように動作するかについて、各信号、画素トランジスタの導通または非導通を図示し、説明する。なお、図 5 (A) 乃至 (E) では、全ての構成に符号を付していないが、図 1 と同じ符号を用いて説明を行うものとする。また、図 5 (A) 乃至 (E) 中、点線矢印は信号の流れをわかりやすくするために可視化して示したものである。また、図 5 (A) 乃至 (E) 中、ON または OFF の表記は画素トランジスタの導通または非導通について示したものである。また、図 5 (A) 乃至 (E) 中、" C O L O R " はカラーの画像信号（第 1 の画像信号）が、信号線、または透過画素部若しくは反射画素部に供給または保持されていることについてわかりやすくするために可視化して示したものである。同様に、" B K " は黒階調の画像信号（黒表示をするための画像信号）、" B K / W " は白黒の画像信号（第 2 の画像信号）について示したものである。

【 0 0 5 6 】

なお第 2 の画像信号である白黒の画像信号とは、グレースケールまたはモノクロの画像信号による階調信号のことをいう。なお第 2 の画像信号を、第 1 の画像信号より低階調の画像信号とすることで、静止画像信号保持期間での階調の変化が視認されるのを低減することができる。

【 0 0 5 7 】

まず図 5 (A) で説明する期間 T 1 、すなわち画像信号書き込み期間では、透過画素部 1 0 4 において、走査線 1 0 1 を制御して第 1 の画素トランジスタ 1 0 6 を導通とし、信号線 1 0 2 に第 1 の画像信号（図中、C O L O R と表記）を供給して、第 1 の液晶素子 1 0 7 に第 1 の画像信号を書き込み、透過画素部 1 0 4 に対応した液晶の配向を制御する。このとき、反射画素部 1 0 5 において、選択線 1 0 3 を制御して第 2 の画素トランジスタ 1 0 9 を非導通として、信号線 1 0 2 の第 1 の画像信号を第 2 の液晶素子 1 1 0 に書き込まず、前のフレーム期間で予め書き込まれた黒階調の画像信号（図中、B K と表記）を保持し、反射画素部 1 0 5 に対応した第 2 の液晶素子 1 1 0 を制御する。

【 0 0 5 8 】

次いで図 5 (B) で説明する期間 T 2、すなわちバックライト点灯期間では、透過画素部 1 0 4 において、走査線 1 0 1 を制御して第 1 の画素トランジスタ 1 0 6 を非導通とし、画像信号書き込み期間に書き込まれた第 1 の画像信号 (図中、C O L O R と表記) に対応した液晶の配向によってバックライトの光の透過または非透過を制御する。このとき、反射画素部 1 0 5 において、選択線 1 0 3 を制御して第 2 の画素トランジスタ 1 0 9 を非導通として、前のフレーム期間で予め書き込まれた黒階調の画像信号 (図中、B K と表記) を保持し、反射画素部 1 0 5 に対応した第 2 の液晶素子 1 1 0 を制御する。

【 0 0 5 9 】

次いで図 5 (C) で説明する期間 T 3、すなわち黒階調信号書き込み期間では、透過画素部 1 0 4 において、走査線 1 0 1 を制御して第 1 の画素トランジスタ 1 0 6 を導通とし、信号線 1 0 2 に黒表示をするための信号 (図中、B K と表記) を供給して、第 1 の液晶素子 1 0 7 に黒表示をするための信号を書き込み、透過画素部 1 0 4 に対応した液晶の配向を制御する。このとき、反射画素部 1 0 5 において、選択線 1 0 3 を制御して第 2 の画素トランジスタ 1 0 9 を導通とし、信号線 1 0 2 の黒階調の画像信号を第 2 の液晶素子 1 1 0 に書き込み、反射画素部 1 0 5 に対応した第 2 の液晶素子 1 1 0 を制御する。なお第 1 の液晶素子 1 0 7 及び第 2 の液晶素子 1 1 0 に黒階調の画像信号が書き込まれた後は、第 1 の画素トランジスタ 1 0 6 及び第 2 の画素トランジスタ 1 0 9 は共に非導通とすればよい。

10

【 0 0 6 0 】

なお期間 T 3 における黒表示をするための信号の第 1 の液晶素子 1 0 7 及び第 2 の液晶素子 1 1 0 への書き込みは、全画素一斉に行う構成としてもよいし、行毎に行う構成 (線順次駆動) で行う構成としてもよい。一斉に黒表示をするための信号の書き込みを行う構成、または線順次駆動により黒表示をするための信号の書き込みを行う構成とすることにより、期間 T 3 を短く設定することができ、画質の向上を図ることができる。

20

【 0 0 6 1 】

次いで図 5 (D) で説明する期間 T 4、すなわち静止画像信号書き込み期間では、透過画素部 1 0 4 において、走査線 1 0 1 を制御して第 1 の画素トランジスタ 1 0 6 を導通とし、信号線 1 0 2 に第 2 の画像信号 (図中、B K / W と表記) を供給して、第 1 の液晶素子 1 0 7 を白黒表示とするための信号を書き込み、透過画素部 1 0 4 に対応した液晶の配向を制御する。このとき、反射画素部 1 0 5 において、選択線 1 0 3 を制御して第 2 の画素トランジスタ 1 0 9 を導通とし、信号線 1 0 2 の第 2 の画像信号を第 2 の液晶素子 1 1 0 に書き込み、反射画素部 1 0 5 に対応した第 2 の液晶素子 1 1 0 を制御する。

30

【 0 0 6 2 】

次いで図 5 (E) で説明する期間 T 5、すなわち静止画像信号保持期間では、透過画素部 1 0 4 において、走査線 1 0 1 を制御して第 1 の画素トランジスタ 1 0 6 を非導通とし、静止画像信号書き込み期間に書き込まれた第 2 の画像信号 (図中、B K / W と表記) に対応した液晶の配向を制御する。このとき、反射画素部 1 0 5 において、選択線 1 0 3 を制御して第 2 の画素トランジスタ 1 0 9 を非導通として、静止画像信号書き込み期間に書き込まれた第 2 の画像信号 (図中、B K / W と表記) を保持し、反射画素部 1 0 5 に対応した第 2 の液晶素子 1 1 0 を制御する。

40

【 0 0 6 3 】

なお図 5 (D) で説明する静止画像信号書き込み期間では、反射画素部 1 0 5 への第 2 の画像信号の書き込みとともに、透過画素部 1 0 4 において第 2 の画像信号が書き込まれる構成としている。図 5 (E) で説明する静止画像信号保持期間ではバックライトを非動作としているが、視認環境等により反射画素部 1 0 5 での光の反射が十分でなく画像が暗くて視認しづらいこともあり得る。このとき、バックライトを動作させて、同じ階調の第 2 の画像信号が書き込んである透過画素部 1 0 4 の表示に切り替えることで、視認性を確保することができる。当該バックライトの動作または非動作の切り替えは、視認性が悪いときにのみ動作させればよい。別途光センサ等を設け、周囲の照度に応じて切り替えてやればよい。なおバックライトの動作または非動作の切り替えは、スイッチ等の操作によ

50

って手動での切り替えとする構成でもよい。また第１の画素トランジスタ１０６及び第２の画素トランジスタ１０９は酸化物半導体を用いることで、オフ電流を低減することができる。オフ電流低減は、静止画像信号保持期間を長く取ることができるため、低消費電力化に好適である。

【００６４】

静止画像信号保持期間では、頻繁に画像信号の書き込みを行うといった動作を削減することができる。複数回の画像信号の書き込みによる画像を視認する際、複数回にわたって切り替わる画像を人間の目は視認することとなる。そのため、人間の目には疲労として現れることもあり得る。本実施の形態で説明したように、画像信号の書き込み回数を削減する構成とすることで、目の疲労を減らすといった効果もある。

10

【００６５】

以上説明したように、本発明の一態様により、駆動回路及び配線等を増やす等の複雑な構成とすることなく、反射画素部での光の散乱等によるコントラストの低下を抑制し、低消費電力化を図ることができる。

【００６６】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【００６７】

（実施の形態２）

本実施の形態では、上記実施の形態１の図１で説明した液晶表示装置の画素の回路図に対応する上面図、及びその断面図の構成について説明する。

20

【００６８】

図６（Ａ）、（Ｂ）は、上記実施の形態１で説明した第１の画素トランジスタ１０６及び第２の画素トランジスタ１０９として逆スタガ型のトランジスタを用いた場合の上面図、及び断面図である。図６（Ｂ）に示す画素トランジスタの断面図は、図６（Ａ）に示す画素の上面図における線分Ａ－Ａ'に対応している。

【００６９】

まず、図６（Ａ）を参照して、液晶表示装置の画素のレイアウトの一例について説明する。なお、図６（Ａ）、（Ｂ）には、上記実施の形態１で説明した図１の画素１００に用いられる構成について示している。

30

【００７０】

図６（Ａ）に示す上記実施の形態１の液晶表示装置に適用しうる画素は、図１に対応する構成として、走査線８０１と、信号線８０２と、選択線８０３と、容量線８０４と、第１の画素トランジスタ８０５と、第１の画素電極８０６と、第１の容量素子８０７と、第２の画素トランジスタ８０８と、第２の画素電極８０９と、第２の容量素子８１０と、を有する。また各構成は、導電層８５１、半導体層８５２、導電層８５３、透明導電層８５４、反射導電層８５５、及びコンタクトホール８５６、コンタクトホール８５７によって構成される。

【００７１】

導電層８５１は、ゲート電極、又は走査線として機能する領域を有する。半導体層８５２は、画素トランジスタの半導体層として機能する領域を有する。導電層８５３は、配線、画素トランジスタのソース又はドレインとして機能する領域を有する。透明導電層８５４は、第１の液晶素子の画素電極として機能する領域を有する。反射導電層８５５は、第２の液晶素子の画素電極として機能する領域を有する。コンタクトホール８５６は、導電層８５１と導電層８５３とを接続する機能を有する。コンタクトホール８５７は、導電層８５３と透明導電層８５４とを接続する機能、又は導電層８５３と反射導電層８５５とを接続する機能を有する。

40

【００７２】

なお反射導電層８５５を除去した画素のレイアウトについても図７に示す。図７に示すように反射導電層８５５に重畳して第２の画素トランジスタ８０８と、第２の容量素子８１

50

0 が設けられていることがわかる。第 2 の容量素子 8 1 0 は、反射導電層 8 5 5 と重畳した位置に設けることで開口率を低下することなく大きくとることができる。

【 0 0 7 3 】

なお反射導電層 8 5 5 の表面は、入射した外光を乱反射させるために、凹凸を形成する処理をすることが好ましい。

【 0 0 7 4 】

図 6 (A)、図 7 の画素のレイアウトでは、第 1 の画素電極 8 0 6 は、信号線 8 0 2 と離間させて設けている。第 1 の画素電極 8 0 6 と信号線 8 0 2 とを離間して設けることにより、信号線の電位の変動による第 1 の画素電極 8 0 6 の電位の変動を低減することができる。

10

【 0 0 7 5 】

また図 6 (A)、図 7 の画素のレイアウトでは、導電層 8 5 1 は、第 1 の画素電極 8 0 6 を環囲するように配線を設ける構成とすることが好ましい。導電層 8 5 1 により第 1 の画素電極 8 0 6 を環囲する構成とすることにより、第 1 の画素電極 8 0 6 を環囲するように設ける遮光部 (ブラックマトリクス) を省略する構成とすることができる。また、導電層 8 5 1 を透明導電層 8 5 4 と反射導電層 8 5 5 との間に設けることで透明導電層 8 5 4 及び反射導電層 8 5 5 の表面の段差を低減する構成とすることができると好適である。

【 0 0 7 6 】

また図 6 (A)、図 7 の画素のレイアウトでは、選択線 8 0 3 と、容量線 8 0 4 とを信号線 8 0 2 に平行に配置する構成としている。選択線 8 0 3、容量線 8 0 4、信号線 8 0 2 を平行に設ける構成とすることにより、配線の交差容量を低減することができる。したがって、ノイズの低減、又は信号の遅延又は信号波形のなまりの低減などを図ることができる。

20

【 0 0 7 7 】

次に図 6 (B) に示す断面図の構成について説明する。本実施の形態においては特に半導体層を酸化物半導体で形成する際のトランジスタの形成方法について説明していくこととする。図 6 (B) に示すトランジスタは、半導体として酸化物半導体を用いるものである。酸化物半導体を用いることのメリットは、比較的簡単かつ低温のプロセスで高い移動度と低いオフ電流が得られることであるが、もちろん、他の半導体を用いてもよい。

【 0 0 7 8 】

30

図 6 (B) に示すトランジスタ 4 1 0 は、ボトムゲート構造のトランジスタの一つであり、逆スタガ型トランジスタともいう。なお本明細書に開示する液晶表示装置に適用できるトランジスタの構造は特に限定されず、例えばトップゲート構造、又はボトムゲート構造のスタガ型及びプレーナ型などを用いることができる。また、トランジスタはチャネル形成領域が一つ形成されるシングルゲート構造でも、二つ形成されるダブルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。また、チャネル領域の上下にゲート絶縁層を介して配置された 2 つのゲート電極層を有する、デュアルゲート型でもよい。

【 0 0 7 9 】

トランジスタ 4 1 0 は、絶縁表面を有する基板 4 0 0 上に、ゲート電極層 4 0 1、ゲート絶縁層 4 0 2、酸化物半導体層 4 0 3、ソース電極層 4 0 5 a、及びドレイン電極層 4 0 5 b を含む。また、トランジスタ 4 1 0 を覆い、酸化物半導体層 4 0 3 に積層する絶縁層 4 0 7 が設けられている。絶縁層 4 0 7 上にはさらに保護絶縁層 4 0 9 が形成されている。

40

【 0 0 8 0 】

本実施の形態では、上記の通り、半導体層として酸化物半導体層 4 0 3 を用いる。酸化物半導体層 4 0 3 に用いる酸化物半導体としては、四元系金属酸化物である In-Sn-Ga-Zn-O 系金属酸化物や、三元系金属酸化物である In-Ga-Zn-O 系金属酸化物、 In-Sn-Zn-O 系金属酸化物、 In-Al-Zn-O 系金属酸化物、 Sn-Ga-Zn-O 系金属酸化物、 Al-Ga-Zn-O 系金属酸化物、 Sn-Al-Zn-O

50

系金属酸化物や、二元系金属酸化物である $\text{In} - \text{Zn} - \text{O}$ 系金属酸化物、 $\text{Sn} - \text{Zn} - \text{O}$ 系金属酸化物、 $\text{Al} - \text{Zn} - \text{O}$ 系金属酸化物、 $\text{Zn} - \text{Mg} - \text{O}$ 系金属酸化物、 $\text{Sn} - \text{Mg} - \text{O}$ 系金属酸化物、 $\text{In} - \text{Mg} - \text{O}$ 系金属酸化物や、 $\text{In} - \text{O}$ 系金属酸化物、 $\text{Sn} - \text{O}$ 系金属酸化物、 $\text{Zn} - \text{O}$ 系金属酸化物などを用いることができる。また、上記金属酸化物の半導体に SiO_2 を含んでもよい。ここで、例えば、 $\text{In} - \text{Ga} - \text{Zn} - \text{O}$ 系金属酸化物とは、少なくとも In と Ga と Zn を含む酸化物であり、その組成比に特に制限はない。また、 In と Ga と Zn 以外の元素を含んでもよい。

【0081】

また、酸化物半導体層 403 は、化学式 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、 M は、 Ga 、 Al 、 Mn および Co から選ばれた一または複数の金属元素を示す。例えば M として、 Ga 、 Ga 及び Al 、 Ga 及び Mn 、または Ga 及び Co などがある。

10

【0082】

酸化物半導体層 403 を用いたトランジスタ 410 は、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像イメージデータ等の電気信号の保持時間を長くすることができ、書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

【0083】

絶縁表面を有する基板 400 に使用することができる基板に大きな制限はないが、バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いる。

20

【0084】

ボトムゲート構造のトランジスタ 410 において、下地膜となる絶縁層を基板とゲート電極層の間に設けてもよい。下地膜は、基板からの不純物元素の拡散を防止する機能があり、窒化シリコン層、酸化シリコン層、窒化酸化シリコン層、又は酸化窒化シリコン層から選ばれた一又は複数の層による単層または積層構造により形成することができる。

【0085】

ゲート電極層 401 の材料は、モリブデン (Mo)、チタン (Ti)、クロム (Cr)、タンタル (Ta)、タングステン (W)、アルミニウム (Al)、銅 (Cu)、ネオジム (Nd)、スカンジウム (Sc) 等の金属材料またはこれらを主成分とする合金材料を用いて、単層でまたは積層して形成することができる。

30

【0086】

ゲート絶縁層 402 は、プラズマ CVD 法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。例えば、第 1 のゲート絶縁層としてプラズマ CVD 法により膜厚 50 nm 以上 200 nm 以下の窒化シリコン層 (SiN_y ($y > 0$)) を形成し、第 1 のゲート絶縁層上に第 2 のゲート絶縁層として膜厚 5 nm 以上 300 nm 以下の酸化シリコン層 (SiO_x ($x > 0$)) を積層して、合計膜厚 200 nm のゲート絶縁層とする。

【0087】

ソース電極層 405 a、ドレイン電極層 405 b に用いる導電膜としては、例えば、 Al 、 Cr 、 Cu 、 Ta 、 Ti 、 Mo 、 W から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等を用いることができる。また、 Al 、 Cu などの金属層の下側又は上側の一方または双方に Ti 、 Mo 、 W などの高融点金属層を積層させた構成としても良い。また、 Al 膜に生ずるヒロックやウィスカの発生を防止する元素 (Si 、 Nd 、 Sc など) が添加されている Al 材料を用いることで耐熱性を向上させることが可能となる。

40

【0088】

また、ソース電極層 405 a、ドレイン電極層 405 b（これと同じ層で形成される配線層を含む）となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸

50

化物としては酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ合金 ($\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)、酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3-\text{ZnO}$) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

【0089】

絶縁層407は、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

【0090】

保護絶縁層409は、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などの無機絶縁膜を用いることができる。

10

【0091】

また、保護絶縁層409上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料 (low-k材料) 等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。なお保護絶縁層409上には、反射導電層、液晶層等適宜必要な構成を設けて作製すればよい。

【0092】

本実施の形態は他の実施の形態と適宜組み合わせて実施することが可能である。

【0093】

20

(実施の形態3)

本実施の形態においては、上記実施の形態で説明した液晶表示装置を具備する電子機器の例について説明する。

【0094】

図8(A)は電子書籍 (E-bookともいう) であり、筐体9630、表示部9631、操作キー9632、太陽電池9633、充放電制御回路9634を有することができる。図8(A)に示した電子書籍は、様々な情報 (静止画、動画、テキスト画像など) を表示する機能、カレンダー、日付又は時刻などを表示部に表示する機能、表示部に表示した情報を操作又は編集する機能、様々なソフトウェア (プログラム) によって処理を制御する機能、等を有することができる。なお、図8(A)では充放電制御回路9634の一例としてバッテリー9635、DCDCコンバータ9636 (以下、コンバータと略記) を有する構成について示している。

30

【0095】

図8(A)に示す構成とすることにより、表示部9631として半透過型の液晶表示装置を用いる場合、比較的明るい状況下での使用も予想され、太陽電池9633による発電、及びバッテリー9635での充電を効率よく行うことができ、好適である。なお太陽電池9633は、筐体9630の表面及び裏面でバッテリー9635の充電を行う構成とすることができるため好適である。なおバッテリー9635としては、リチウムイオン電池を用いると、小型化を図れる等の利点がある。

【0096】

40

また図8(A)に示す充放電制御回路9634の構成、及び動作について図8(B)にブロック図を示し説明する。図8(B)は、太陽電池9633、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3、表示部9631について示しており、バッテリー9635、コンバータ9636、コンバータ9637、スイッチSW1乃至SW3が充放電制御回路9634に対応する箇所となる。

【0097】

まず外光により太陽電池9633による発電がされる場合の動作の例について説明する。太陽電池9633で発電した電力は、バッテリー9635を充電するための電圧となるようコンバータ9636で昇圧または降圧がなされる。そして、表示部9631の動作に太陽電池9633からの電力が用いられる際にはスイッチSW1をオンにし、コンバータ9

50

6 3 7 で表示部 9 6 3 1 に必要な電圧に昇圧または降圧をすることとなる。また、表示部 9 6 3 1 での表示を行わない際には、S W 1 をオフにし、S W 2 をオンにしてバッテリー 9 6 3 5 の充電を行う構成とすればよい。

【 0 0 9 8 】

次いで外光により太陽電池 9 6 3 3 により発電がされない場合の動作の例について説明する。バッテリー 9 6 3 5 に蓄電された電力は、スイッチ S W 3 をオンにすることでコンバータ 9 6 3 7 により昇圧または降圧がなされる。そして、表示部 9 6 3 1 の動作にバッテリー 9 6 3 5 からの電力が用いられることとなる。

【 0 0 9 9 】

なお太陽電池 9 6 3 3 については、充電手段の一例として示したが、他の手段によるバッテリー 9 6 3 5 の充電を行う構成であってもよい。また他の充電手段を組み合わせる構成としてもよい。

10

【 0 1 0 0 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせる実施することが可能である。

【 符号の説明 】

【 0 1 0 1 】

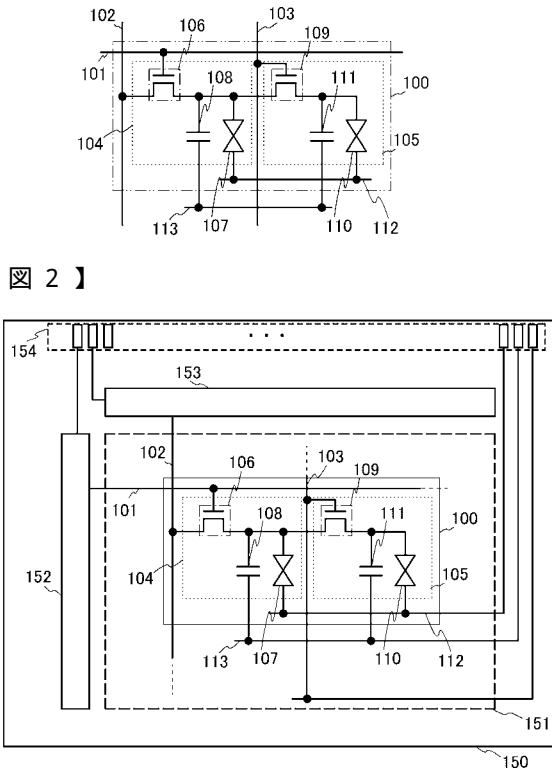
1 0 0	画素	
1 0 1	走査線	
1 0 2	信号線	20
1 0 3	選択線	
1 0 4	透過画素部	
1 0 5	反射画素部	
1 0 6	第 1 の画素トランジスタ	
1 0 7	第 1 の液晶素子	
1 0 8	第 1 の容量素子	
1 0 9	第 2 の画素トランジスタ	
1 1 0	第 2 の液晶素子	
1 1 1	第 2 の容量素子	
1 1 2	共通電位線	30
1 1 3	容量線	
1 5 0	基板	
1 5 1	画素部	
1 5 2	走査線駆動回路	
1 5 3	信号線駆動回路	
1 5 4	端子部	
3 0 1	動画表示期間	
3 0 2	静止画表示期間	
4 0 0	基板	
4 0 1	ゲート電極層	40
4 0 2	ゲート絶縁層	
4 0 3	酸化物半導体層	
4 0 5 a	ソース電極層	
4 0 5 b	ドレイン電極層	
4 0 7	絶縁層	
4 0 9	保護絶縁層	
4 1 0	トランジスタ	
8 0 1	走査線	
8 0 2	信号線	
8 0 3	選択線	50

- 8 0 4 容量線
- 8 0 5 第 1 の画素トランジスタ
- 8 0 6 第 1 の画素電極
- 8 0 7 第 1 の容量素子
- 8 0 8 第 2 の画素トランジスタ
- 8 0 9 第 2 の画素電極
- 8 1 0 第 2 の容量素子
- 8 5 1 導電層
- 8 5 2 半 導 体 層
- 8 5 3 導電層
- 8 5 4 透明導電層
- 8 5 5 反射導電層
- 8 5 6 コンタクトホール
- 8 5 7 コンタクトホール
- 9 6 3 0 筐体
- 9 6 3 1 表示部
- 9 6 3 2 操作キー
- 9 6 3 3 太陽電池
- 9 6 3 4 充放電制御回路
- 9 6 3 5 バッテリー
- 9 6 3 6 コンバータ
- 9 6 3 7 コンバータ

10

20

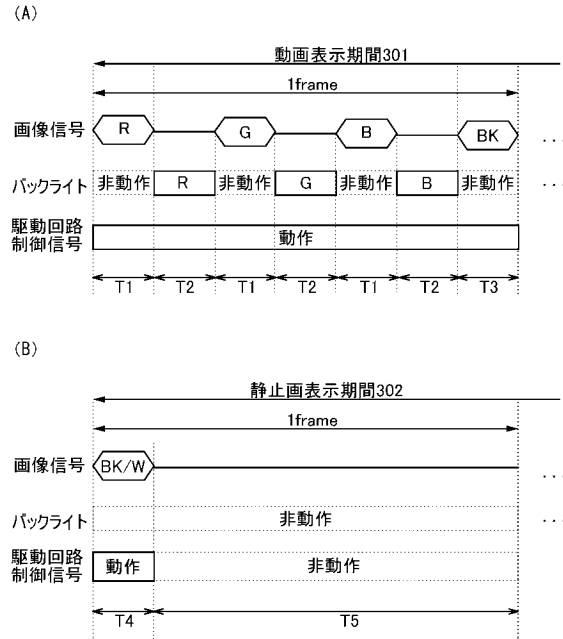
【 図 1 】



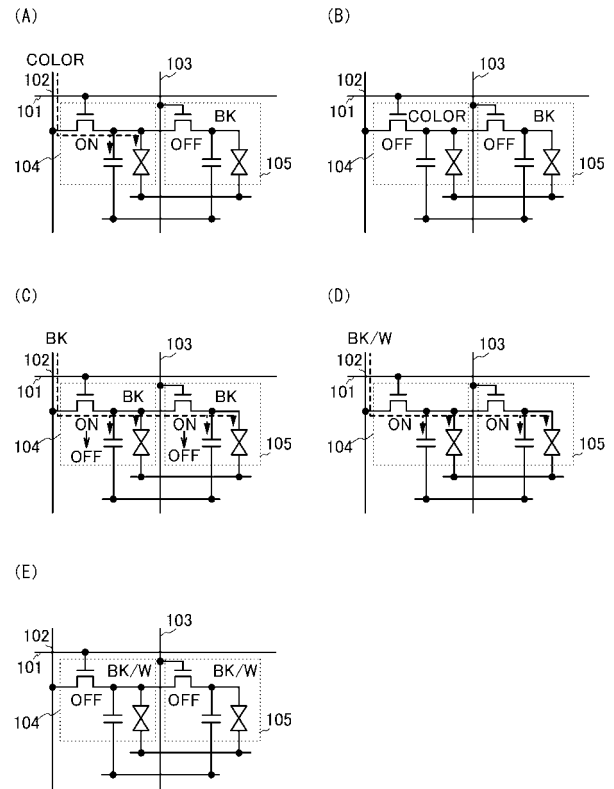
【 図 3 】

	60frame~/sec.	1frame~/min.
	動画表示期間301	静止画表示期間302
駆動回路制御信号	動作	書き込み時以外非動作
バックライト	動作	非動作
透過画素部	COLOR	BK/W
反射画素部	BK	BK/W

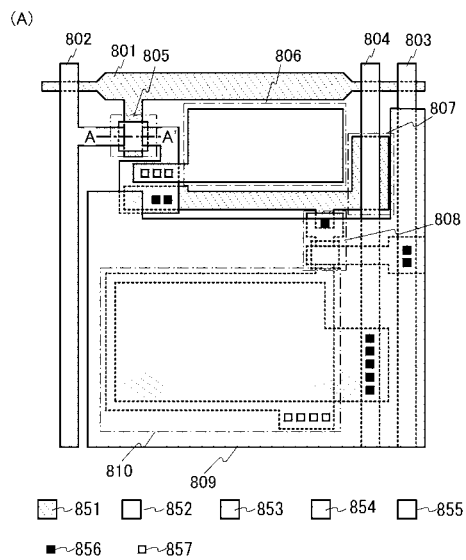
【図 4】



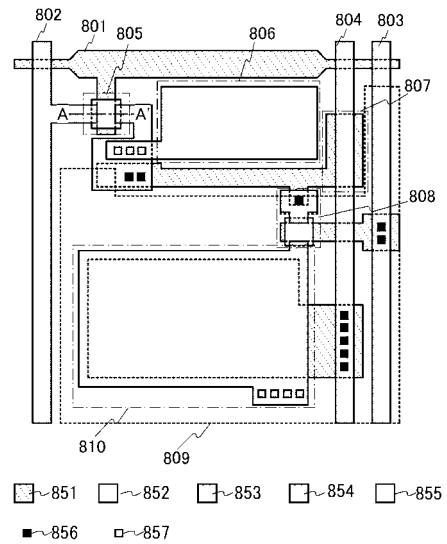
【図 5】



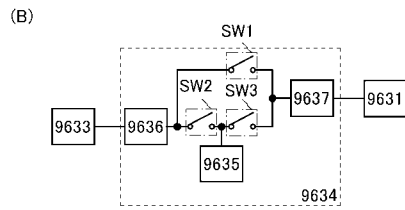
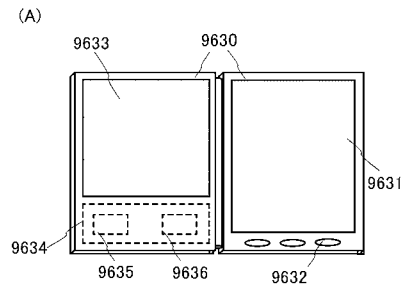
【図 6】



【図 7】



【 図 8 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 2 F 1/1343

G 0 2 F 1/1335 5 2 0

F ターム(参考) 2H192 AA24 BC24 BC31 BC63 BC72 BC82 CB05 CC17 DA12 DA74
EA04 EA17 FA73 GD47 GD61
5C006 AA02 AA14 AA16 AA22 AC27 AC28 AF42 AF43 AF44 AF45
AF51 AF53 AF68 AF69 AF71 BA12 BA13 BA15 BA16 BA19
BB16 BB21 BB28 BB29 BC06 BC20 BF24 BF45 BF46 EA01
FA04 FA12 FA16 FA23 FA29 FA36 FA42 FA48 FA54
5C080 AA10 BB05 CC03 DD03 DD06 DD23 DD25 DD26 EE01 EE19
EE25 EE26 EE28 FF03 FF11 GG02 JJ02 JJ03 JJ04 JJ06
KK07 KK49 KK50

专利名称(译)	液晶显示装置		
公开(公告)号	JP2015121824A	公开(公告)日	2015-07-02
申请号	JP2015053388	申请日	2015-03-17
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	三宅博之 荒澤亮		
发明人	三宅 博之 荒澤 亮		
IPC分类号	G02F1/1368 G09G3/20 G09G3/36 G02F1/1343 G02F1/1335		
CPC分类号	G02F1/133555 G02F2203/30 G09G3/3406 G09G3/3611 G09G3/3648 G09G2300/0443 G09G2300/0456 G09G2310/0235 G09G2310/0237 G09G2320/066 G09G2320/10 G09G2330/021 G09G2340/0435		
FI分类号	G02F1/1368 G09G3/20.624.B G09G3/36 G09G3/20.611.A G09G3/20.642.E G02F1/1343 G02F1/1335.520		
F-TERM分类号	2H092/GA13 2H092/GA29 2H092/GA40 2H092/JA26 2H092/JB63 2H092/JB69 2H092/KB13 2H092/PA06 2H092/PA09 2H092/PA12 2H092/PA13 2H191/FA13Y 2H191/FA31Y 2H191/FA85Z 2H191/GA05 2H191/GA17 2H191/GA19 2H191/GA21 2H191/NA22 2H191/NA25 2H191/NA34 2H192/AA24 2H192/BC24 2H192/BC31 2H192/BC63 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CC17 2H192/DA12 2H192/DA74 2H192/EA04 2H192/EA17 2H192/FA73 2H192/GD47 2H192/GD61 5C006/AA02 5C006/AA14 5C006/AA16 5C006/AA22 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF51 5C006/AF53 5C006/AF68 5C006/AF69 5C006/AF71 5C006/BA12 5C006/BA13 5C006/BA15 5C006/BA16 5C006/BA19 5C006/BB16 5C006/BB21 5C006/BB28 5C006/BB29 5C006/BC06 5C006/BC20 5C006/BF24 5C006/BF45 5C006/BF46 5C006/EA01 5C006/FA04 5C006/FA12 5C006/FA16 5C006/FA23 5C006/FA29 5C006/FA36 5C006/FA42 5C006/FA48 5C006/FA54 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD06 5C080/DD23 5C080/DD25 5C080/DD26 5C080/EE01 5C080/EE19 5C080/EE25 5C080/EE26 5C080/EE28 5C080/FF03 5C080/FF11 5C080/GG02 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK49 5C080/KK50 2H291/FA13Y 2H291/FA31Y 2H291/FA85Z 2H291/GA05 2H291/GA17 2H291/GA19 2H291/GA21 2H291/NA22 2H291/NA25 2H291/NA34		
优先权	2010009639 2010-01-20 JP		
其他公开文献	JP5965508B2		
外部链接	Espacenet		

摘要(译)

提供一种包括透光像素部分和反射像素部分的显示装置。在运动图像显示时段中，透光像素部分执行图像显示，反射像素部分执行黑色显示。在静止图像显示时段中，反射像素部分响应于黑白灰度图像信号执行显示。

(21) 出願番号	特願2015-53388 (P2015-53388)	(71) 出願人	000153878
(22) 出願日	平成27年3月17日 (2015. 3. 17)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2011-5368 (P2011-5368)		神奈川県厚木市長谷398番地
	の分割	(72) 発明者	三宅 博之
原出願日	平成23年1月14日 (2011. 1. 14)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2010-9639 (P2010-9639)		半導体エネルギー研究所内
(32) 優先日	平成22年1月20日 (2010. 1. 20)	(72) 発明者	荒澤 亮
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		Fターム(参考)	2H092 GA13 GA29 GA40 JA26 JB63
			JB69 KB13 PA06 PA09 PA12
			PA13
			2H191 FA13Y FA31Y FA85Z GA05 GA17
			GA19 GA21 NA22 NA25 NA34
			最終頁に続く