

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-11121

(P2015-11121A)

(43) 公開日 平成27年1月19日(2015.1.19)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1333 (2006.01)	G O 2 F 1/1333	2 H O 9 2
G02F 1/1345 (2006.01)	G O 2 F 1/1345	2 H 1 8 9

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号	特願2013-135391 (P2013-135391)	(71) 出願人	502356528
(22) 出願日	平成25年6月27日 (2013. 6. 27)		株式会社ジャパンディスプレイ
			東京都港区西新橋三丁目7番1号
		(74) 代理人	110001737
			特許業務法人スズエ国際特許事務所
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100103034
			弁理士 野河 信久
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

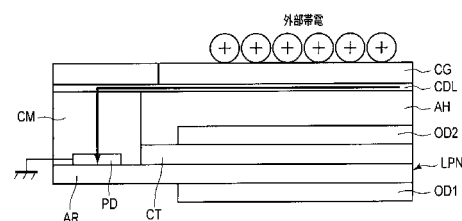
(57) 【要約】

【課題】表示品位の良好な液晶表示装置を提供する。

【解決手段】画像を表示するアクティブエリアを含む第1領域及び前記第1領域に隣接する第2領域に亘って延在した第1絶縁基板と、前記第1領域における前記第1絶縁基板の内面側において複数の画素に亘って形成された共通電極と、各画素に形成された画素電極と、前記第2領域に形成された接地電位のパッドと、を備えた第1基板と、前記第1領域と前記第2領域との境界に位置する端部を有し前記第1領域において前記第1基板に対向する第2絶縁基板を備えた第2基板と、前記第1基板と前記第2基板との間に保持された液晶層と、前記第2基板に対向するカバーガラスと、前記カバーガラスの内面に形成された透明な導電層と、前記導電層と前記パッドとを電氣的に接続する導電部材と、を備えた液晶表示装置。

【選択図】 図5

図5



【特許請求の範囲】

【請求項 1】

画像を表示するアクティブエリアを含む第 1 領域及び前記第 1 領域に隣接する第 2 領域に亘って延在した第 1 絶縁基板と、前記第 1 領域における前記第 1 絶縁基板の内面側において複数の画素に亘って形成された共通電極と、各画素に形成された画素電極と、前記第 2 領域に形成された接地電位のパッドと、を備えた第 1 基板と、

前記第 1 領域と前記第 2 領域との境界に位置する端部を有し前記第 1 領域において前記第 1 基板に対向する第 2 絶縁基板を備えた第 2 基板と、

前記第 1 基板と前記第 2 基板との間に保持された液晶層と、

前記第 2 基板に対向するカバーガラスと、

10

前記カバーガラスの内面に形成された透明な導電層と、

前記導電層と前記パッドとを電氣的に接続する導電部材と、

を備えた液晶表示装置。

【請求項 2】

前記導電層はスズ (S n) - アンチモン (S b) 系酸化物によって形成された、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記導電層の表面抵抗値は $1 \times 10^9 \Omega / \square$ 以下である、請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

20

前記導電層の表面抵抗値は $1 \times 10^7 \Omega / \square$ 以上である、請求項 1 ~ 3 のいずれか 1 項に記載の液晶表示装置。

【請求項 5】

前記導電部材は前記第 1 基板と前記カバーガラスとの間にギャップを形成するとともに導電粒子を含有する樹脂材料によって形成された、請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示装置。

【請求項 6】

さらに、前記第 1 基板の前記第 2 領域に実装された信号供給源を備え、

前記導電部材は前記信号供給源が実装された領域とは異なる領域に配置された、請求項 1 ~ 5 のいずれか 1 項に記載の液晶表示装置。

30

【請求項 7】

前記第 1 基板は、さらに、前記カバーガラスの表面において物体の接触を検出する静電容量タッチセンシング部を備えた、請求項 1 ~ 6 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、表示装置として各種分野で利用されている。近年では、Fringe Field Switching (F F S) モードや In - Plane Switching (I P S) モードの液晶表示パネルが実用化されている。このような F F S モードや I P S モードの液晶表示パネルは、画素電極及び共通電極を備えたアレイ基板と、対向基板との間に液晶層を保持した構成である。対向基板には、導電膜がほとんど配置されていない。このため、液晶層に悪影響を及ぼす外部からの電界をシールドする技術が提案されている。

40

【0003】

例えば、アンチモン添加酸化スズ (A T O) 及びスズ添加酸化インジウム (I T O) のいずれか一方又は双方を含む導電性微粒子とバインダーとを含有する帯電防止膜を設ける技術が提案されている。また、透明基板の液晶層とは反対側の主面上に、導電性無機粒子

50

と樹脂成分とを含む透明導電膜を塗布する技術も提案されている。

【 0 0 0 4 】

一方で、保護板一体型液晶表示パネルの全面側に位置する光学シートを透明シートで覆い、保護板と透明シートとを樹脂層で接合する技術が提案されている。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 5 】

【 特許文献 1 】 特開 2 0 1 0 - 1 0 2 0 2 0 号 公 報

【 特許文献 2 】 特開 2 0 1 2 - 1 5 5 2 5 8 号 公 報

【 特許文献 3 】 特開 2 0 1 2 - 0 0 3 1 7 7 号 公 報

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

本実施形態の目的は、表示品位の良好な液晶表示装置を提供することにある。

【 課題を解決するための手段 】

【 0 0 0 7 】

本実施形態によれば、

画像を表示するアクティブエリアを含む第 1 領域及び前記第 1 領域に隣接する第 2 領域に亘って延在した第 1 絶縁基板と、前記第 1 領域における前記第 1 絶縁基板の内面側において複数の画素に亘って形成された共通電極と、各画素に形成された画素電極と、前記第 2 領域に形成された接地電位のパッドと、を備えた第 1 基板と、前記第 1 領域と前記第 2 領域との境界に位置する端部を有し前記第 1 領域において前記第 1 基板に対向する第 2 絶縁基板を備えた第 2 基板と、前記第 1 基板と前記第 2 基板との間に保持された液晶層と、前記第 2 基板に対向するカバーガラスと、前記カバーガラスの内面に形成された透明な導電層と、前記導電層と前記パッドとを電氣的に接続する導電部材と、を備えた液晶表示装置が提供される。

20

【 図面の簡単な説明 】

【 0 0 0 8 】

【 図 1 】 図 1 は、本実施形態の液晶表示装置を構成する液晶表示パネル L P N の構成及び等価回路を概略的に示す図である。

30

【 図 2 】 図 2 は、図 1 に示した液晶表示パネル L P N の断面構造を概略的に示す図である。

【 図 3 】 図 3 は、本実施形態の液晶表示装置 1 を概略的に示す平面図である。

【 図 4 】 図 4 は、図 3 に示した液晶表示装置 1 のパッド P D を含む断面を概略的に示す断面図である。

【 図 5 】 図 5 は、本実施形態の液晶表示装置における放電の様子を模式的に示す断面図である。

【 発明を実施するための形態 】

【 0 0 0 9 】

以下、本実施形態について、図面を参照しながら詳細に説明する。なお、各図において、同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する説明は省略する。

40

【 0 0 1 0 】

図 1 は、本実施形態の液晶表示装置を構成する液晶表示パネル L P N の構成及び等価回路を概略的に示す図である。

【 0 0 1 1 】

すなわち、液晶表示装置は、アクティブマトリクスタイプの液晶表示パネル L P N を備えている。液晶表示パネル L P N は、第 1 基板であるアレイ基板 A R と、アレイ基板 A R に対向配置された第 2 基板である対向基板 C T と、アレイ基板 A R と対向基板 C T との間に保持された液晶層 L Q と、を備えている。液晶表示パネル L P N は、画像を表示するア

50

クティブエリア A C Tを含む第 1 領域 A 1 と、この第 1 領域 A 1 に隣接する第 2 領域 A 2 と、を備えている。アレ基板 A R は、第 1 領域 A 1 及び第 2 領域 A 2 に亘って延在している。第 1 領域 A 1 は、アレ基板 A R と対向基板 C T とが対向する領域に相当する。この第 1 領域 A 1 において、アクティブエリア A C T は、アレ基板 A R と対向基板 C T との間に液晶層 L Q が保持された領域に相当し、例えば、四角形状であり、マトリクス状に配置された複数の画素 P X によって構成されている。第 2 領域 A 2 は、アレ基板のうちの対向基板 C T の端部 C T E よりも外方に延在した領域（延在部）に相当する。

【 0 0 1 2 】

アレ基板 A R は、アクティブエリア A C T において、第 1 方向 X に沿ってそれぞれ延出した複数のゲート配線 G (G 1 ~ G n) 及び容量線 C (C 1 ~ C n)、第 1 方向 X に交差する第 2 方向 Y に沿ってそれぞれ延出した複数のソース配線 S (S 1 ~ S m)、各画素 P X においてゲート配線 G 及びソース配線 S と電氣的に接続されたスイッチング素子 S W、各画素 P X においてスイッチング素子 S W に各々電氣的に接続された画素電極 P E、容量線 C の一部であり画素電極 P E と向かい合う共通電極 C E などを備えている。保持容量 C S は、例えば、容量線 C と画素電極 P E との間に形成される。

10

【 0 0 1 3 】

共通電極 C E は、第 1 領域 A 1 において複数の画素 P X に亘って共通に形成されている。画素電極 P E は、各画素 P X において島状に形成されている。

【 0 0 1 4 】

各ゲート配線 G は、アクティブエリア A C T の外側に引き出され、第 1 駆動回路 G D に接続されている。各ソース配線 S は、アクティブエリア A C T の外側に引き出され、第 2 駆動回路 S D に接続されている。各容量線 C は、アクティブエリア A C T の外側に引き出され、第 3 駆動回路 C D に接続されている。これらの第 1 駆動回路 G D、第 2 駆動回路 S D、及び、第 3 駆動回路 C D は、例えばその少なくとも一部がアレ基板 A R に形成され、駆動 I C チップ 2 と接続されている。駆動 I C チップ 2 は、第 1 駆動回路 G D、第 2 駆動回路 S D、及び、第 3 駆動回路 C D を制御するコントローラを内蔵し、液晶表示パネル L P N を駆動するのに必要な信号を供給する信号供給源として機能する。図示した例では、駆動 I C チップ 2 は、第 2 領域 A 2 において、アレ基板 A R に実装されている。

20

【 0 0 1 5 】

駆動 I C チップ 2 は、アクティブエリア A C T に画像を表示する画像表示モードにおいて各画素 P X の画素電極 P E に画像信号を書き込むのに必要な制御を行う画像信号書込回路 2 A を備えている。なお、この駆動 I C チップ 2 は、画像信号書込回路 2 A の他に、検出面において物体の接触を検出するタッチセンシングモードにおいて静電容量タッチセンシング部の静電容量（例えば、容量線 C とソース配線 S との間の静電容量）の変化を検出する検出回路 2 B を備えていても良い。この場合、静電容量タッチセンシング部は、アレ基板 A R に備えられており、上記の電極や配線の他に、検出電極、あるいは、検出配線を備えていても良い。

30

【 0 0 1 6 】

また、図示した例の液晶表示パネル L P N は、I P S モードあるいは F F S モードに適用可能な構成であり、アレ基板 A R に画素電極 P E 及び共通電極 C E を備えている。このような構成の液晶表示パネル L P N では、画素電極 P E 及び共通電極 C E の間に形成される横電界（例えば、フリンジ電界のうちの基板の主面にほぼ平行な電界）を主に利用して液晶層 L Q を構成する液晶分子をスイッチングする。

40

【 0 0 1 7 】

図 2 は、図 1 に示した液晶表示パネル L P N の断面構造を概略的に示す図である。

【 0 0 1 8 】

すなわち、アレ基板 A R は、ガラス基板などの光透過性を有する第 1 絶縁基板 1 0 を用いて形成されている。アレ基板 A R は、第 1 絶縁基板 1 0 の対向基板 C T に対向する内面 1 0 A の側に、スイッチング素子 S W、共通電極 C E、画素電極 P E、第 1 配向膜 A L 1などを備えている。

50

【 0 0 1 9 】

ここに示したスイッチング素子 S W は、例えば薄膜トランジスタ (T F T) である。スイッチング素子 S W は、ポリシリコンやアモルファスシリコンなどによって形成された半導体層を備えている。なお、スイッチング素子 S W は、トップゲート型あるいはボトムゲート型のいずれであっても良い。このようなスイッチング素子 S W は、第 1 絶縁膜 1 1 によって覆われている。

【 0 0 2 0 】

共通電極 C E は、第 1 絶縁膜 1 1 の上に形成されている。共通電極 C E は、第 2 絶縁膜 1 2 によって覆われている。また、第 2 絶縁膜 1 2 は、第 1 絶縁膜 1 1 の上にも配置されている。画素電極 P E は、第 2 絶縁膜 1 2 の上に形成されている。画素電極 P E は、第 1 絶縁膜 1 1 及び第 2 絶縁膜 1 2 を貫通するコンタクトホールを介してスイッチング素子 S W に電氣的に接続されている。また、画素電極 P E は、第 2 絶縁膜 1 2 を介して共通電極 C E と向かい合うスリット P S L を有している。これらの共通電極 C E 及び画素電極 P E は、ともに透明な導電材料、例えば、インジウム・ティン・オキサイド (I T O) やインジウム・ジंक・オキサイド (I Z O) などによって形成されている。画素電極 P E 及び第 2 絶縁膜 1 2 は、第 1 配向膜 A L 1 によって覆われている。第 1 配向膜 A L 1 は、水平配向性を示す材料によって形成され、アレイ基板 A R の液晶層 L Q に接する面に配置されている。

【 0 0 2 1 】

一方、対向基板 C T は、ガラス基板などの光透過性を有する第 2 絶縁基板 3 0 を用いて形成されている。対向基板 C T は、第 2 絶縁基板 3 0 のアレイ基板 A R と対向する内面 3 0 A の側に、誘電体薄膜として、ブラックマトリクス 3 1、カラーフィルタ 3 2、オーバーコート層 3 3、第 2 配向膜 A L 2 などを備えている。

【 0 0 2 2 】

ブラックマトリクス 3 1 は、第 2 絶縁基板 3 0 の内面 3 0 A において、アレイ基板 A R に設けられたゲート配線 G やソース配線 S、さらにはスイッチング素子 S W などの配線部に対向するように形成され、各画素 P X を区画している。

【 0 0 2 3 】

カラーフィルタ 3 2 は、第 2 絶縁基板 3 0 の内面 3 0 A に形成され、ブラックマトリクス 3 1 の上にも延在している。カラーフィルタ 3 2 は、互いに異なる複数の色、例えば赤色、青色、緑色といった 3 原色にそれぞれ着色された樹脂材料によって形成されている。異なる色のカラーフィルタ 3 2 間の境界は、ブラックマトリクス 3 1 と重なっている。

【 0 0 2 4 】

オーバーコート層 3 3 は、ブラックマトリクス 3 1 及びカラーフィルタ 3 2 を覆っている。オーバーコート層 3 3 は、ブラックマトリクス 3 1 及びカラーフィルタ 3 2 の表面の凹凸を平坦化する。このようなオーバーコート層 3 3 は、透明な樹脂材料によって形成されている。オーバーコート層 3 3 は、第 2 配向膜 A L 2 によって覆われている。第 2 配向膜 A L 2 は、水平配向性を示す材料によって形成され、対向基板 C T の液晶層 L Q に接する面に配置されている。第 1 配向膜 A L 1 及び第 2 配向膜 A L 2 は、基板主面と平行な面内において、互いに平行な方位に配向処理されている。

【 0 0 2 5 】

上述したようなアレイ基板 A R と対向基板 C T とは、第 1 配向膜 A L 1 及び第 2 配向膜 A L 2 が向かい合うように配置されている。このとき、アレイ基板 A R と対向基板 C T との間には、一方の基板に一体的に形成された柱状スペーサが配置され、これにより、所定のセルギャップが形成される。アレイ基板 A R と対向基板 C T とは、セルギャップが形成された状態でシール材によって貼り合わせられている。液晶層 L Q は、アレイ基板 A R の第 1 配向膜 A L 1 と対向基板 C T の第 2 配向膜 A L 2 との間に形成されたセルギャップに封入されている。このような液晶層 L Q は、例えば、誘電率異方性が正 (ポジ型) の液晶材料によって構成されている。

【 0 0 2 6 】

このような構成の液晶表示パネル L P N に対して、その背面側には、バックライト B L が配置されている。バックライト B L としては、種々の形態が適用可能であるが、詳細な構造については説明を省略する。

【 0 0 2 7 】

液晶表示パネル L P N の一方の外面、すなわち第 1 絶縁基板 1 0 の外面 1 0 B には、第 1 偏光板 P L 1 を含む第 1 光学素子 O D 1 が接着されている。また、液晶表示パネル L P N の他方の外面、すなわち第 2 絶縁基板 3 0 の外面 3 0 B には、第 2 偏光板 P L 2 を含む第 2 光学素子 O D 2 が接着されている。第 1 偏光板 P L 1 の第 1 偏光軸と第 2 偏光板 P L 2 の第 2 偏光軸とは、例えば、クロスニコルの位置関係にある。

【 0 0 2 8 】

図示した例では、さらに、対向基板 C T に対向するカバーガラス C G が設置されている。カバーガラス C G の内面 C G A には、透明な導電層 C D L が形成されている。導電層 C D L は、少なくともアクティブエリアの全体をカバーし、透明な導電材料によって形成されている。より具体的には、導電層 C D L は、スズ (S n) - アンチモン (S b) 系酸化物 (A T O と称される場合もある) によって形成されている。また、導電層 C D L は、その表面抵抗値が $10\text{M}\Omega/\square$ 以上、 $1000\text{M}\Omega/\square$ 以下であることが望ましい。このような導電層 C D L は、外部からの不所望な電荷やノイズの液晶表示パネル L P N への侵入を防止する帯電防止層 (あるいは、シールド電極) として機能する。

【 0 0 2 9 】

カバーガラス C G の外面 C G B は、検出面あるいは表示面となる。カバーガラス C G と第 2 光学素子 O D 2 とは、透明な接着剤 A H によって接着されている。接着剤 A H は、例えば紫外線硬化型樹脂などの感光性樹脂材料からなる。これにより、液晶表示パネル L P N 及びカバーガラス C G は、第 1 光学素子 O D 1 や第 2 光学素子 O D 2 などを含んだ状態で一体化されている。

【 0 0 3 0 】

このような構成の液晶表示装置において、液晶層 L Q に電圧が印加されていない状態、つまり、画素電極 P E と共通電極 C E との間に電界が形成されていない状態 (O F F 時) では、液晶層 L Q に含まれる液晶分子は、面内において、第 1 配向膜 A L 1 及び第 2 配向膜 A L 2 の配向処理方向に初期配向する。O F F 時には、バックライト B L からのバックライト光の一部は、第 1 偏光板 P L 1 を透過し、液晶表示パネル L P N に入射する。液晶表示パネル L P N に入射した光は、第 1 偏光板 P L 1 の第 1 偏光軸と直交する直線偏光である。このような直線偏光の偏光状態は、O F F 時の液晶表示パネル L P N を通過した際にほとんど変化しない。このため、液晶表示パネル L P N を透過した直線偏光は、第 1 偏光板 P L 1 に対してクロスニコルの位置関係にある第 2 偏光板 P L 2 によって吸収される (黒表示)。

【 0 0 3 1 】

一方、液晶層 L Q に電圧が印加された状態、つまり、画素電極 P E と共通電極 C E との間にフリンジ電界が形成された状態 (O N 時) では、液晶分子 L M は、面内において、初期配向方向とは異なる方位に配向する。ポジ型の液晶材料においては、液晶分子は、電界と略平行な方向を向くように配向する。O N 時には、第 1 偏光板 P L 1 の第 1 偏光軸と直交する直線偏光は、液晶表示パネル L P N に入射し、その偏光状態は、液晶層 L Q を通過する際に液晶分子 L M の配向状態に応じて変化する。このため、O N 時には、液晶層 L Q を通過した少なくとも一部の光は、第 2 偏光板 P L 2 を透過する (白表示)。

【 0 0 3 2 】

図 3 は、本実施形態の液晶表示装置 1 を概略的に示す平面図である。

【 0 0 3 3 】

液晶表示パネル L P N を構成するアレイ基板 A R は、対向基板 C T の端部 C T E よりも外方に延在した第 2 領域 (延在部) A 2 を有している。第 2 領域 A 2 には、駆動 I C チップ 2 やフレキシブル・プリントッド・サーキット (F P C) 基板 3 などの信号供給源が実装されている。また、第 2 領域 A 2 には、接地電位のパッド P D が形成されている。パッ

10

20

30

40

50

ドPDは、詳述しないが、駆動ICチップ2やFPC基板3などを介して接地されている。図示した例では、パッドPDは、信号供給源を挟んだ両側に設けられているが、パッドPDの設置個数には特に制限はない。第2光学素子OD2は、対向基板CTの上においてアクティブエリアACTの全体に亘って重なるように配置されている。

【0034】

カバーガラスCGは、液晶表示パネルLPNよりも一回り大きなサイズを有している。つまり、カバーガラスCGは、アクティブエリアACTや信号供給源が実装された領域に重なるように配置されている。導電層CDLは、図3のFPC基板3を図の右側に見たときに、図中に右下がりの斜線で示したように、カバーガラスCGの内面において、少なくともアクティブエリアACTと重なる領域からパッドPDと重なる領域に亘って延在している。導電層CDLは、カバーガラスCGの内面の全領域に亘って配置されていても良い。

10

【0035】

導電層CDLとパッドPDとは、導電部材CMによって電氣的に接続されている。導電部材CMは、アレイ基板ARとカバーガラスCGとの間にギャップを形成するものであって、導電粒子を含有する樹脂材料によって形成されている。一例として、導電部材CMとしては、紫外線硬化型樹脂などの感光性樹脂材料の中に銀(Ag)などの導電粒子を分散させた材料が適用可能である。この導電部材CMは、信号供給源が実装された領域とは異なる領域に配置されている。つまり、導電部材CMは、駆動ICチップ2やフレキシブル・プリントド・サーキット(FPC)基板3には接触していない。

20

【0036】

図4は、図3に示した液晶表示装置1のパッドPDを含む断面を概略的に示す断面図である。

【0037】

アレイ基板ARについて、対向基板CTと向かい合う内面側の構造については詳細な説明を省略するが、第2領域A2においては、接地電位のパッドPDが形成されている。アレイ基板ARを構成する第1絶縁基板10の外面10Bには、第1光学素子OD1が接着されている。第1光学素子OD1は、アクティブエリアACTの全体に亘って配置されている。

【0038】

対向基板CTの構造については詳細な説明を省略するが、第2絶縁基板30は、第1領域A1においてアレイ基板ARと対向するとともに、第2領域A2においては欠落している。端部CTEは、第1領域A1と第2領域A2との境界に位置している。アレイ基板ARと向かい合う第2絶縁基板30の内面30Aには、周辺遮光層SHDが形成されている。周辺遮光層SHDは、アクティブエリアACTの周囲に形成されており、詳述しないが、アクティブエリアACTを囲む矩形枠状に形成されている。周辺遮光層SHDは、例えば、上記したブラックマトリクス31と同一材料によって形成されている。第2絶縁基板30の外面30Bには、第2光学素子OD2が接着されている。第2光学素子OD2は、アクティブエリアACTの全体に亘って配置されている。

30

【0039】

アレイ基板AR及び対向基板CTは、シール材SEによって貼り合わされている。アレイ基板ARと対向基板CTとの間には、液晶層LQが保持されている。

40

【0040】

カバーガラスCGの内面には、導電層CDLが形成されている。導電層CDLは、アクティブエリアACTを含む第1領域A1をカバーするのみならず、第2領域A2にも延在している。カバーガラスCGと第2光学素子OD2を含む対向基板CTとは、透明な接着剤AHによって接着されている。つまり、接着剤AHは、第1領域A1において対向基板CTとカバーガラスCGとの間に介在している。

【0041】

第2領域A2においては、アレイ基板ARとカバーガラスCGとの間に導電部材CMが

50

介在し、アレイ基板 A R とカバーガラスとの間に所望のギャップを形成している。この導電部材 C M は、パッド P D と導電層 C D L とを電氣的に接続している。

【 0 0 4 2 】

本実施形態で説明した F F S モードや I P S モードなどの液晶表示パネル L P N においては、アレイ基板 A R は画素電極 P E 及び共通電極 C E などの各種電極やゲート配線 G 及びソース配線 S などの各種配線を備えている一方で、対向基板 C T は電極や配線を備えておらず、ブラックマトリクス 3 1、カラーフィルタ 3 2、オーバーコート層 3 3、第 2 配向膜 A L 2 といった誘電体薄膜を備えている。このため、対向基板 C T は、アレイ基板 A R よりも帯電したり、不所望な電荷が液晶表示パネル L P N に入り込んだりしやすい。例えば、対向基板 C T の側から電荷が侵入したことにより、液晶層 L Q に局所的に不所望な電圧が印加されると、表示ムラとして視認されるおそれがある。

10

【 0 0 4 3 】

本実施形態によれば、カバーガラス C G の内面 C G A に形成した導電層 C D L と、アレイ基板 A R に形成した接地電位のパッド P D とが導電部材 C M によって電氣的に接続されている。このため、図 5 に示すように、検出面あるいは表示面となるカバーガラス C G の外面 C G B で放電が生じた際に、液晶表示パネル L P N に向かって侵入してきた電荷は、比較的抵抗な導電層 C D L においてアクティブエリア A C T と重なる面内で迅速に拡散し、導電部材を介して接地電位のパッド P D に流れ込む。このため、液晶表示パネル L P N への電荷の侵入を抑制することが可能となる。あるいは、たとえ液晶表示パネル L P N に向かって電荷が侵入したとしても導電層 C D L を介して放電されるため、視認される表示ムラを短時間で解消することが可能となる。

20

【 0 0 4 4 】

また、本実施形態によれば、導電層 C D L が A T O によって形成されているため、インジウム・ティン・オキサイド (I T O) などの透明導電材料と比較して、容易に成膜することができ、しかも、安価である。本実施形態では、A T O をカバーガラス C G 上に塗布することによって導電層 C D L を形成している。このため、I T O によって導電層 C D L をスパッタリング法で形成した場合と比較して、製造コストを削減することが可能となる。また、A T O は、I T O と比較して、その抵抗値の膜厚依存性が低く、所望の抵抗値を容易に得ることが可能となる。さらに、所望とする導電層 C D L の抵抗値が得られない等の不具合が生じた場合には、導電層 C D L がカバーガラス C G 上に形成されているため、液晶表示装置を犠牲にすることなくカバーガラス C G の交換のみで済み、製造コストを抑制できる。

30

【 0 0 4 5 】

また、本実施形態によれば、使用する材料を削減し、また、材料の選択マージンを拡大することができ、コストの削減が可能となる。すなわち、カバーガラス C G と液晶表示パネル L P N とを接着する構成では、接着剤 A H の他に、カバーガラス C G とアレイ基板 A R とのギャップを保持するギャップ保持部材が必要である。加えて、対向基板の外面あるいは第 2 光学素子の外面に導電層を形成した比較例では、導電層とパッドとを電氣的に接続するための導電性ペーストがさらに必要となる。つまり、接着剤、ギャップ保持部材、導電性ペーストといった少なくとも 3 種類の材料を用意する必要があり、しかも、互いに接触する構成では、互いに化学的に安定である (反応劣化しない) ことが要求されるため、材料の選択マージンが大幅に制限される。一方で、本実施形態によれば、上記の比較例と比較して、カバーガラス C G とアレイ基板 A R とのギャップを保持するとともにカバーガラス C G の内面の導電層 C D L とパッド P D とを電氣的に接続する導電部材 C M を適用したことにより、ギャップ保持部材の他に導電性ペーストを用意する必要がなくなるため、使用する材料を削減することができ、しかも、各材料の化学的安定性を確保できるため、材料の選択マージンを拡大することができる。また、一般的にカバーガラス C G は、偏光板等の光学素子と比較して熱による膨張や収縮は小さい。このため、カバーガラス C G 上に導電層 C D L を形成している本実施形態では、熱による影響で導電層 C D L と導電部材 C M との接触部分にかかる負荷を低減することができ、導電層 C D L と導電部材 C M と

40

50

の剥離を抑制することが可能となる。

【0046】

また、本実施形態によれば、導電層CDLの表面抵抗値は、 $1000\text{ M}\Omega/\square$ 以下であるため、導電層CDLにおいて拡散した電荷を迅速に収集することができ、カバーガラスCGの表面で放電を生じたとしても、短時間で表示ムラを解消することが可能となる。つまり、導電層CDLは、対向基板CTの帯電防止あるいは電荷の局在化防止を実現するものである。これらを実現するためには、導電層CDLは、対向基板CTに向かって侵入した電荷を面内に拡散する程度の導電性を有していれば良く、発明者が検討したところでは、種々の実験の結果、より低抵抗であることが望ましいが、比較的高抵抗であっても許容されることが確認された。

10

【0047】

以下に、発明者が行った実験の一つについて説明する。すなわち、カバーガラスCGの内面CGAに、表面抵抗値の異なる導電層CDLを形成したサンプルを用意し、各サンプルについて液晶表示パネルと接着した後、静電ガンを用いて 15 kV を印加し、1秒以内に表示ムラが消失するか否かを確認した。導電層CDLの表面抵抗値が $1\text{ M}\Omega/\square$ の場合、 $5\text{ M}\Omega/\square$ の場合、 $10\text{ M}\Omega/\square$ の場合、 $50\text{ M}\Omega/\square$ の場合、 $100\text{ M}\Omega/\square$ の場合、 $500\text{ M}\Omega/\square$ の場合、 $800\text{ M}\Omega/\square$ の場合、 $1000\text{ M}\Omega/\square$ の場合には、いずれも、1秒以内に表示ムラが消失した。一方で、導電層CDLの表面抵抗値が $1200\text{ M}\Omega/\square$ の場合、 $1500\text{ M}\Omega/\square$ の場合には、いずれも、1秒以内に表示ムラが消失しなかった。このような実験に基づき、導電層CDLの表面抵抗値の上限値が $1000\text{ M}\Omega/\square$ であることが確認された。

20

【0048】

なお、静電容量タッチセンシング部を内蔵した液晶表示装置においては、タッチセンシング感度を確保する必要がある。この機能を実現するためには、導電層CDLは、比較的高抵抗であることが要求される。このため、導電層CDLの表面抵抗値は、 $10\text{ M}\Omega/\square$ 以上であることが望ましい。

【0049】

以下に、発明者が行った実験の一つについて説明する。すなわち、カバーガラスCGの内面CGAに、表面抵抗値の異なる導電層を形成したサンプルを用意し、各サンプルについて液晶表示パネルと接着した後、静電容量タッチセンシング部において、検出面における特定の検出点（複数箇所）での接触を検知できるか否かを確認した。導電層の表面抵抗値が $1\text{ M}\Omega/\square$ の場合、 $5\text{ M}\Omega/\square$ の場合には、検出面での接触を検知できなかった。一方で、導電層の表面抵抗値が $10\text{ M}\Omega/\square$ の場合、 $50\text{ M}\Omega/\square$ の場合、 $100\text{ M}\Omega/\square$ の場合、 $500\text{ M}\Omega/\square$ の場合、 $800\text{ M}\Omega/\square$ の場合、 $1000\text{ M}\Omega/\square$ の場合には、いずれも、検出面での接触を検知できた。このような実験に基づき、導電層CDLの表面抵抗値の下限値が $10\text{ M}\Omega/\square$ であることが確認された。

30

【0050】

以上説明したように、本実施形態によれば、表示品位の良好な液晶表示装置を提供することができる。

【0051】

40

なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

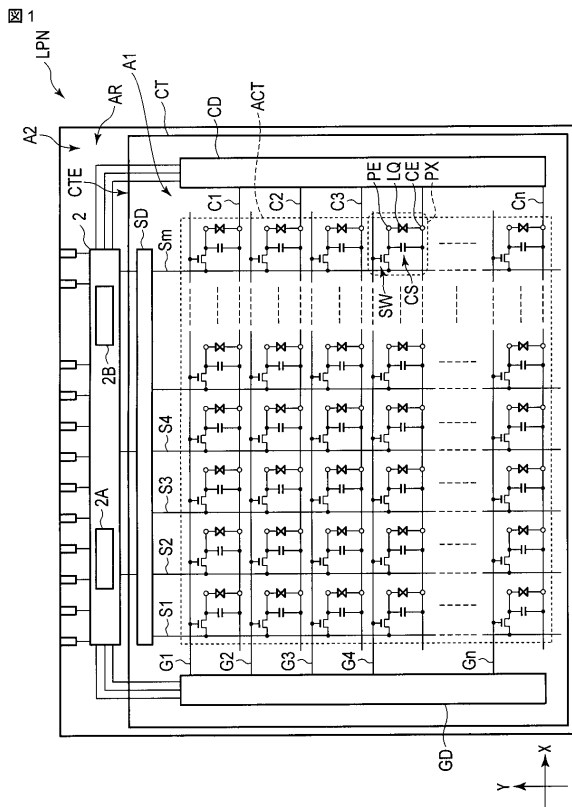
【0052】

LPN ... 液晶表示パネル AR ... アレイ基板 CT ... 対向基板
ACT ... アクティブエリア

50

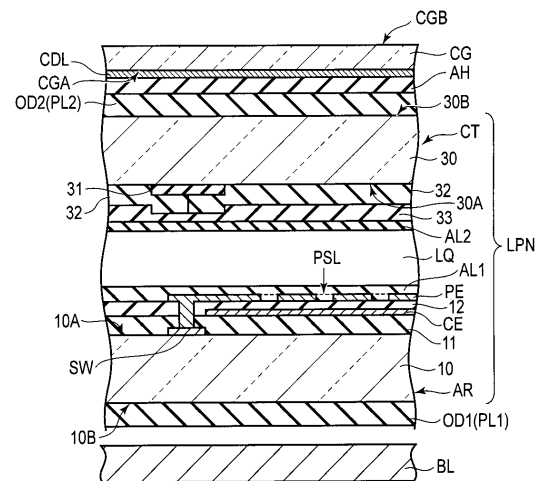
P E ... 画素電極 C E ... 共通電極 L Q ... 液晶層
 O D 1 ... 第 1 光学素子 O D 2 ... 第 2 光学素子
 P D ... パッド C D L ... 導電層 C M ... 導電部材
 C G ... カバーガラス

【図 1】



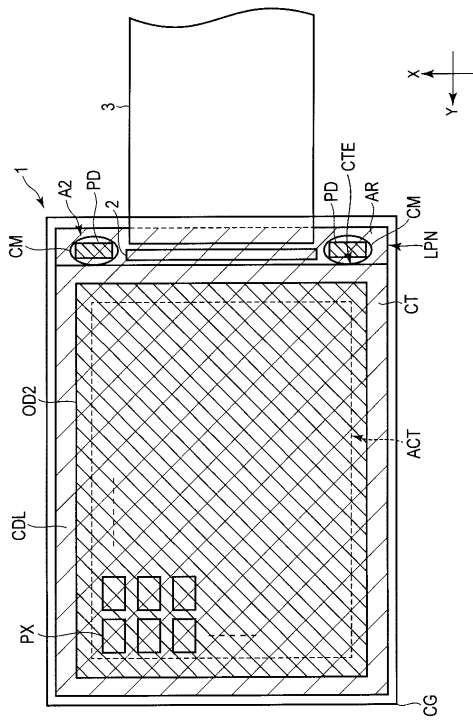
【図 2】

図 2



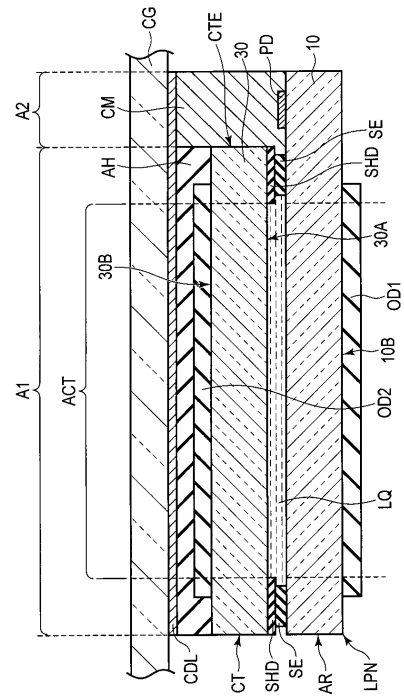
【図 3】

図 3



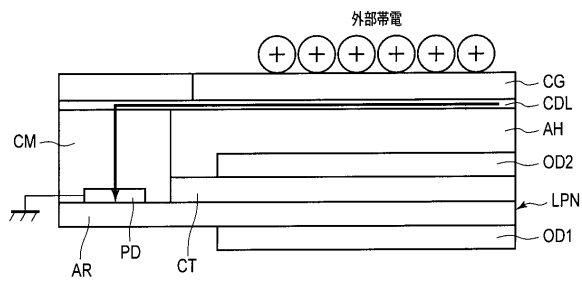
【図 4】

図 4



【図 5】

図 5



フロントページの続き

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100158805
弁理士 井関 守三

(74)代理人 100172580
弁理士 赤穂 隆雄

(74)代理人 100179062
弁理士 井上 正

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(72)発明者 上天 一浩

東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

Fターム(参考) 2H092 GA14 GA17 GA59 GA60 GA64 JA24 JB79 NA14

2H189 AA17 BA08 HA10 JA14 LA02 LA10 LA28 LA31

专利名称(译)	液晶表示装置		
公开(公告)号	JP2015011121A	公开(公告)日	2015-01-19
申请号	JP2013135391	申请日	2013-06-27
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	上天一浩		
发明人	上天 一浩		
IPC分类号	G02F1/1333 G02F1/1345		
CPC分类号	G02F1/133308 G02F2001/133331 G02F2001/133334		
FI分类号	G02F1/1333 G02F1/1345		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/GA59 2H092/GA60 2H092/GA64 2H092/JA24 2H092/JB79 2H092/NA14 2H189/AA17 2H189/BA08 2H189/HA10 2H189/JA14 2H189/LA02 2H189/LA10 2H189/LA28 2H189/LA31		
代理人(译)	中村诚 河野直树 井上 正 冈田隆		
其他公开文献	JP6148913B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种具有良好的显示质量的液晶显示装置。在第一区域上延伸的第一绝缘基板，该第一区域包括用于显示图像的有源区域和与该第一区域相邻的第二区域，以及在第一区域中的第一绝缘基板的内表面第一基板和第一基板，第一基板具有在侧面上的多个像素上方形成的公共电极，在每个像素中形成的像素电极以及在第二区域中形成的接地电位垫。第二基板，其第二绝缘基板在第一区域中面对第一基板，并且第二绝缘基板的端部位于该区域和第二区域之间的边界处，第一基板和第二基板液晶层被保持在面对第二基板的盖玻片，形成在该盖玻片的内表面上的透明导电层之间，并且将导电层和焊盘电连接。一种液晶显示装置，包括：导电构件。[选择图]图5

