

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2013-530416

(P2013-530416A)

(43) 公表日 平成25年7月25日 (2013.7.25)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 641C	5C006
G02F 1/133 (2006.01)	G02F 1/133 550	5C080
G02F 1/1343 (2006.01)	G02F 1/1343	5C094
審査請求 有 予備審査請求 未請求 (全 16 頁) 最終頁に続く		

(21) 出願番号 特願2013-506359 (P2013-506359)
 (86) (22) 出願日 平成23年5月24日 (2011.5.24)
 (85) 翻訳文提出日 平成24年10月19日 (2012.10.19)
 (86) 国際出願番号 PCT/US2011/037770
 (87) 国際公開番号 W02011/153031
 (87) 国際公開日 平成23年12月8日 (2011.12.8)
 (31) 優先権主張番号 12/792, 291
 (32) 優先日 平成22年6月2日 (2010.6.2)
 (33) 優先権主張国 米国 (US)

(71) 出願人 503260918
 アップル インコーポレイテッド
 アメリカ合衆国 95014 カリフォル
 ニア州 クパチーノ インフィニット ル
 ープ 1
 (74) 代理人 100076428
 弁理士 大塚 康徳
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイのためのゲート遮蔽

(57) 【要約】

液晶ディスプレイにおける寄生容量を低減するシステムおよび方法が提供される。実施形態にしたがうディスプレイパネルは、例えば、画素電極と、ゲート線に連結されたトランジスタとを含む画素を有する。さらに、前記画素は、前記画素電極と前記ゲート線との間に配された遮蔽導体を含む。前記遮蔽導体は、前記ゲート線と前記画素電極との間の寄生容量の代わりに前記ゲート線と前記遮蔽導体との寄生容量を生じさせることにより、前記ゲート線との間の寄生容量から前記画素電極を遮蔽する。

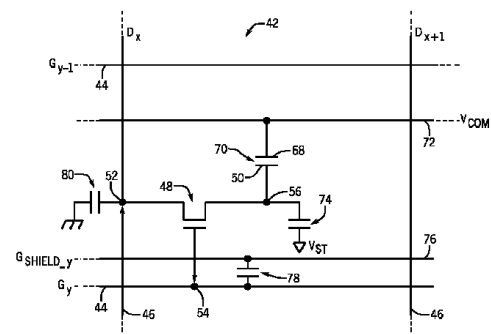


FIG. 5

【特許請求の範囲】

【請求項 1】

画素電極と、

前記画素電極に連結されたドレイン、データ線に連結されたソース、およびゲート線に連結されたゲートを有し、前記ゲート線からの活性化信号に応答してデータ信号を前記データ線から前記画素電極に伝送するトランジスタと、

前記画素電極と前記ゲート線との間に配された遮蔽導体と、を含む画素を有し、

前記遮蔽導体は、前記ゲート線と前記画素電極との間の寄生容量の代わりに前記ゲート線と前記遮蔽導体との寄生容量を生じさせることにより、前記ゲート線との間の寄生容量から前記画素電極を遮蔽する、

ことを特徴とするディスプレイパネル。

10

【請求項 2】

前記遮蔽導体は、一定の電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 3】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧と等しい電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 4】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧より低い電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

20

【請求項 5】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧より高い電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 6】

前記遮蔽導体は接地されている、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 7】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧よりも緩やかに変化する電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

30

【請求項 8】

表示信号を生成するプロセッサと、

前記表示信号に基づいて、画素活性化信号および画素情報信号を生成するディスプレイと、を有し、

前記ディスプレイは、前記画素活性化信号および前記画素情報信号を、信号導線を介して、前記ディスプレイの画素に供給し、

前記ディスプレイの前記画素は、前記画素の画素電極と前記信号導線の小集団との間において、前記画素活性化信号または前記画素情報信号が前記画素に供給されたときに、前記信号導線と前記画素電極との間の寄生容量に起因する前記画素電極の電位変動を遮蔽するための遮蔽導体を有する、

ことを特徴とするシステム。

40

【請求項 9】

前記遮蔽導体は、前記信号導線の前記小集団に対して実質的に平行である、

ことを特徴とする請求項 8 に記載のシステム。

【請求項 10】

前記遮蔽導体は、前記信号導線の前記小集団と前記画素電極との間で実質的に等距離に位置している、

ことを特徴とする請求項 8 に記載のシステム。

【請求項 11】

情報信号を保持する複数の画素電極と、

50

前記情報信号を伝送する複数の情報信号伝送手段と、

前記複数の画素電極に対応して結合され、前記複数の情報信号伝送手段からの前記情報信号を、ゲートに活性化信号が供給されたときに、前記複数の画素電極に伝達する複数のトランジスタと、

前記複数のトランジスタの前記ゲートに前記活性化信号を供給する複数のゲート線と、

前記複数のゲート線に対応して、前記複数の画素電極の小集団と前記ゲート線との間に配され、前記複数のゲート線からの寄生容量から前記複数の画素電極を遮蔽する複数の遮蔽線と、を有する、

ことを特徴とするディスプレイパネル。

【請求項 1 2】

10

前記複数の遮蔽線は、前記複数のゲート線からの寄生容量から前記複数の画素電極の前記小集団の 1 つを遮蔽する、

ことを特徴とする請求項 1 1 に記載のディスプレイパネル。

【請求項 1 3】

前記複数の遮蔽線は、実質的に一定の電圧を伝送する、

ことを特徴とする請求項 1 1 に記載のディスプレイパネル。

【請求項 1 4】

前記複数の遮蔽線は、前記情報信号の平均値と略等しい電圧を伝送する、

ことを特徴とする請求項 1 1 に記載のディスプレイパネル。

【請求項 1 5】

20

前記複数の遮蔽線は、前記複数のゲート線によって伝送された第 2 電圧よりも変化の頻度が低い電圧を伝送する、

ことを特徴とする請求項 1 1 に記載のディスプレイパネル。

【請求項 1 6】

ゲート線を介して複数の画素に活性化信号を提供する工程と、

前記ゲート線を介して、前記複数の画素に非活性化信号を提供する工程と、

前記活性化信号および前記非活性化信号が供給されたときに、遮蔽導体を用いて、前記ゲート線と前記複数の画素の前記画素電極との間に寄生容量の代わりに、前記ゲート線と前記遮蔽導体との間に寄生容量を生じさせて、前記複数の画素の画素電極を、前記画素電極と前記ゲート線との間の寄生容量から遮蔽する工程と、を含む、

30

ことを特徴とする方法。

【請求項 1 7】

前記複数の画素の前記画素電極は、前記遮蔽導体によって遮蔽されており、

前記遮蔽導体は、前記ゲート線と実質的に平行である、

ことを特徴とする請求項 1 6 に記載の方法。

【請求項 1 8】

一定の電圧を前記遮蔽導体に供給する工程を含む、

ことを特徴とする請求項 1 6 に記載の方法。

【請求項 1 9】

前記活性化信号より小さく、前記非活性化信号より大きい電圧を、前記遮蔽導体に供給する工程を含む、

40

ことを特徴とする請求項 1 6 に記載の方法。

【請求項 2 0】

低周波電圧を前記遮蔽導体に供給する工程を含み、

前記低周波電圧は、前記遮蔽導体と前記複数の画素の前記画素電極との間において画素電極の動作を著しく変動させる寄生容量を実質的に防ぐため、十分に低い周波数を有する、

ことを特徴とする請求項 1 6 に記載の方法。

【発明の詳細な説明】

【技術分野】

50

【0001】

本発明は、液晶ディスプレイのためのゲート遮蔽に関する。

【背景技術】

【0002】

本開示は、一般に、電氣的ディスプレイに関連し、より具体的には、電氣的ディスプレイにおける寄生容量を低減させる技術に関する。

【0003】

この節では、本開示の多様な面に関連しう分野の多様な面を読み手に紹介し、そして以下に詳述され、および／または、請求項に記載される。この詳解は、本開示の多様な面をより良く理解することを促進する背景情報を読み手に提供する点で助けになろう。したがって、先行技術と認めるものではなく、この観点からこれらの言及が読まれるべきことが理解されよう。

10

【0004】

液晶ディスプレイ（LCD）のようなフラットパネルディスプレイは、テレビ、コンピュータおよび携帯用デバイス（形態電話、オーディオおよびビデオプレイヤー、ゲームシステム等）のような家庭用電化製品等を含む多様な電氣的デバイスの下で広く用いられる。このようなディスプレイパネルは、典型的には、多様な電氣的な物品の使用に適切な、比較的薄いパッケージのフラットディスプレイを提供する。さらに、典型的に、このようなデバイスは、比較可能なディスプレイ技術よりも低消費電力であり、電池式のデバイスの使用において、または、電力消費の最小化が要求されるその他の状況において、有利である。

20

【0005】

LCDデバイスは、典型的には、ユーザによって認識されうる画像を表示するために行列状に配された複数の画像素子（画素）を有する。LCDデバイスの各画素は、画素電極と共通電極との間の電位差によって生じた電界が、各画素の液晶部材に印加され、光が通過するように変化することを可能にしうる。薄膜トランジスタ（TFT）は、そのゲートに活性化電圧が印加され、そのソースにデータ信号電圧が印加されたときに、画素電極における電位差を転送しうる。しかしながら、画素電極と、ゲート活性化電圧を供給するゲート線との間の寄生容量は、視覚的アーチファクトを生じさせ、別の面ではディスプレイの精密度を低下させ、LCDデバイスの動作を阻害しうる。これらの問題は、LCDの高解像度化で高密度になるに伴い、より顕著になりうる。

30

【発明の概要】

【0006】

ここで開示される所定の実施形態の要約は、次に掲げられる。これらの面は、これらの所定の実施形態の要約を読み手に提供すること、これらの面は、本開示の目的を限定するものではないことは理解されるべきである。実際に、この開示は、次に掲げられえない多様な面について包含しうる。

【0007】

本開示の実施形態は、液晶ディスプレイにおける寄生容量を回避するためのシステムおよび方法に関する。例えば、1つの実施形態にしたがうディスプレイパネルは、例えば、画素電極を有する画素と、ゲート線に連結したトランジスタとを含みうる。さらに、画素は、画素電極とゲート線との間に配された遮蔽導体を含みうる。遮蔽導体は、ゲート線と画素電極との間に代わってゲート線と遮蔽導体との間に寄生容量を形成するようにすることにより、ゲート線との寄生容量から画素電極を遮蔽する。

40

【図面の簡単な説明】

【0008】

以下の詳細な説明および図面を参照することにより、本開示の多様な面が理解できよう。

【図1】実施形態にかかる電子デバイスの構成を説明するブロック図。

【図2】実施形態にかかる携帯用電子デバイスの前面図。

50

【図 3】実施形態にかかるノートブックコンピュータの斜視図。

【図 4】実施形態にかかる図 1 のデバイスのディスプレイの単位画素の構成を描いた回路図。

【図 5】実施形態にかかる図 1 のデバイスのディスプレイのゲート遮蔽された単位画素の回路図。

【図 6】図 1 のデバイスのディスプレイに視覚的なアーチファクトを低減した画像を表示する方法の実施形態を説明するフローチャート。

【発明を実施するための形態】

【0009】

1 以上の具体的な実施形態が以下に説明されよう。これらの実施形態の簡潔な説明を提供するため、実際の実施の特徴の全てが本明細書に記載されるわけではない。エンジニアリングまたはデザインのプロジェクトにおけるように、何らかの実際の実施の発展において、例えば、一の実施から他の実施に変化させる、システム関連およびビジネス関連の制限の順守のような、多数の実装時固有の決定が、開発者の特別な目標を達成するために為されるべきことが理解される。さらに、このような開発努力は、複雑で時間のかかるものであるが、それにもかかわらず、本開示の利益を有する通常のスクリルを有する者のための、デザイン、製作および製造の所定の事業であることが理解される。

【0010】

本実施形態は、ディスプレイパネルの中の電氣的構成要素の間における寄生容量を回避するための技術に関連する。特に、LCDディスプレイは、画素のトランジスタのゲートに活性化電圧を、ゲート線を介して、提供することによって、画素の行を活性化し、また、画素のトランジスタのゲートに非活性化電圧（例えば、接地）を、ゲート線を介して、提供することによって、画素の行を非活性化しうる。画素の行が非常に高速に活性化および非活性化されうることにつれて、ディスプレイパネルの中におけるゲート線と他の構成要素との間の寄生容量は、より支配的かつ敏感に（例えば、より 1 次的に）なりうる。ゲート線と、ディスプレイの画像信号を保持する構成要素（例えば、画素電極）との間の寄生容量を抑制するために、遮蔽導体は、ゲート線と、このような構成要素との間に、ゲート線に対して補完的に配されうる。したがって、寄生容量は、主として、ゲート線と、ディスプレイの画像信号を保持する構成要素の代わりに遮蔽導体との間に生じうる。

【0011】

これらを踏まえて、図 1 は、ゲート遮蔽がされた画素のディスプレイ 18 を用いた電氣的デバイス 10 のブロック図を示している。電氣的デバイス 10 は、プロセッサ 12 や、メモリ 14、不揮発性ストレージ 16、ディスプレイ 18、入力構造 20、入力／出力（IO）インターフェース 22、ネットワークインターフェース 24、および／または電源 26 等を含みうる。別の実施形態においては、電氣的デバイス 10 は、もっと多い又はもっと少ない構成要素を含みうる。

【0012】

一般に、プロセッサ 12 は、電氣的デバイス 10 の動作を管理しうる。いくつかの実施形態においては、不揮発性ストレージ 16 からメモリ 14 にロードされた指示にもとづいて、プロセッサ 12 は、ディスプレイ 18 を介して入力されたユーザのタッチジェスチャーに応答しうる。これらの指示に加えて、不揮発性ストレージ 16 は、さまざまなデータをも保持しうる。例として、不揮発性ストレージ 16 は、ハードディスクドライブおよび／またはフラッシュメモリのような半導体ストレージを含みうる。

【0013】

ディスプレイ 18 は、液晶ディスプレイ（LCD）のような、フラットパネルディスプレイでありうる。以下により詳細に記載されるように、ディスプレイ 18 における所定の画像データを保持する構成要素（例えば、画素電極）は、ディスプレイ 18 の所定の他の構成要素（例えば、ゲート線）の間における寄生容量を抑制するために、遮蔽されうる。その結果、ディスプレイ 18 における画像データを保持する構成要素は、視覚的なアーチファクトまたは低減された精密度による劣化が低減されうる。

【0014】

また、ディスプレイ18は、入力構造20の一つを示しうる。他の入力構造20は、は、例えば、キー、ボタン、および／またはスイッチを含みうる。電気的デバイス10のI/Oポート22は、電気的デバイス10が、他の電気的デバイス10および／または、外部キーボードまたはマウスに例示されるさまざまな周辺デバイスにデータを転送し、これらからデータを受け取ることを可能にしうる。ネットワークインターフェース24は、パーソナルエリアネットワーク(PAN)の統合(例えば、Bluetooth(登録商標))、ローカルエリアネットワーク(LAN)の統合(例えば、Wi-Fi)、および／または、広域ネットワーク(WAN)の統合(例えば、3G)を可能にしうる。電気的デバイス10の電源26は、再充電が可能なりチウムポリマー電池、および／または、交流電流の(AC)電力変換装置のような、いかなる電源でもよい。

10

【0015】

図2は、携帯用デバイス30、ここでは、携帯電話の形態の電気的デバイス10を示している。携帯用デバイス30が携帯電話の背景において与えられるが、他の型の携帯用デバイス(メディアプレイヤーおよび／もしくはビデオ、個人情報オーガナイザ、携帯用ゲームプラットフォーム、ならびに／または、これらのデバイスの組み合わせ等)も電気的デバイス10として適切に与えられる点は、留意すべきである。さらに、携帯用デバイス30は、メディアプレイヤー、携帯電話、ゲームプラットフォーム、個人情報オーガナイザなど、1以上のタイプのデバイスの機能を含みうる。

20

【0016】

例えば、描かれている実施形態においては、携帯用デバイス30は、多様な追加的な機能性(写真を撮影し、オーディオおよび／またはビデオを記録し、音楽を聴き、ゲームをプレイする等のための機能)を与えうる携帯電話の形態である。図1の一般的な電気的デバイスについて論じられたように、携帯用デバイス30は、ユーザが、インターネット、またはローカルエリアネットワークもしくは広域ネットワークのような他のネットワークに接続する、およびこれらを通じて通信することを可能にする。携帯用デバイス30は、また、Bluetoothや近距離無線通信(NFC)のような短距離用の接続を用いて、他のデバイスと通信することもできる。携帯用デバイス30は、例として、カリフォルニアのクパチーノのアップル社から市販されているiPod RまたはiPhone Rのモデルである。

30

【0017】

携帯用デバイス30は、内部の構成要素を物理的ダメージから保護し、これらを電磁妨害から遮蔽する筐体32またはボディを含みうる。筐体32は、プラスチック、金属または合成材料のような何らかの適切な部材から構成され、電磁放射を、無線通信を可能にするための携帯用デバイス30の中の無線通信用の電気回路に通過させる。筐体32は、ユーザがデバイスとインターフェースをとるユーザ入力構造20をさらに含みうる。各ユーザ入力機構20は、作動時において、デバイス機能の制御を補助しうる。例えば、携帯電話の実装においては、1以上の入力機構20は、「ホーム」スクリーンまたはメニューが表示されるように起動し、スリープモードおよび起動モードの間を切り替え、携帯電話のアプリケーションのリンガーを静かにし、出力音量を大きくもしくは小さくする等ができる。

40

【0018】

ディスプレイ18は、ユーザが携帯用デバイス30とインターフェースをとることを可能にするグラフィカルユーザインターフェース(GUI)を表示しうる。GUIのアイコンは、ディスプレイ18に含まれるタッチスクリーンを介して選択され、または、ホイールやボタンのような1以上の入力機構20によって選択されうる。携帯用デバイス30は、携帯用デバイス30の外部デバイスとの接続を可能にする多様なI/Oポート22を含みうる。例えば、1つのI/Oポート22は、携帯用デバイス30と、コンピュータのような他の電気的デバイスとの間で、データまたはコマンドの転送および授受を可能にするポートでありうる。このようなI/Oポート22は、アップル社製の専有ポートでありうるし、

50

オープンスタンダードな I O ポートでありうる。他の I O ポート 2 2 は、ヘッドセット 3 4 が携帯用デバイス 3 0 と接続することを可能にするヘッドフォンジャックを含みうる。

【0019】

図 2 の携帯用デバイス 3 0 に加え、電氣的デバイス 1 0 もコンピュータまたは他の電氣的デバイスの形態でありうる。このようなコンピュータは、一般に持ち運びが可能なコンピュータ（ラップトップ、ノートブック、および／もしくは、タブレットコンピュータ）、ならびに／または、一般に 1 つの場所で使用されるコンピュータ（従来型デスクトップコンピュータ、ワークステーション、および／もしくは、サーバー）を含みうる。所定の実施形態においては、コンピュータの形態の電氣的デバイス 1 0 は、アップル社製の Mac Book R、Mac Book R Pro、Mac Book Air R、i Mac R、Mac R mini、または、Mac Pro R でありうる。他の実施形態においては、電氣的デバイス 1 0 は、アップル社製の i Pad R のようなタブレットコンピューティングデバイスでありうる。例として、ラップトップコンピュータ 3 6 が図 3 に描かれており、本開示の 1 つの実施形態にしたがって、電氣的デバイス 1 0 の実施形態を表している。コンピュータ 3 6 は、筐体 3 8、ディスプレイ 1 8、入力構造 2 0、I O ポート 2 2 等を含む。

10

【0020】

1 つの実施形態において、入力構造 2 2（キーボード、および／またはタッチパッド等）は、コンピュータ上で動作する G U I またはアプリケーションを起動し、制御し、または処理するようなコンピュータ 3 6 との相互作用を可能にしうる。例えば、キーボード、および／または、タッチパッドは、ユーザが、ディスプレイ 1 8 に表示されたユーザインターフェースまたはアプリケーションインターフェースをナビゲートすることを可能にしうる。描かれているように、コンピュータ 3 6 は、付加的なデバイスとの接続を可能にする多様な I O ポート 2 2 を、さらに含みうる。例えば、コンピュータ 3 6 は、プロジェクタ、予備ディスプレイ、その他の電氣的デバイスと接続するのに適切な U S B ポートまたは他のポート等、1 以上の I O ポート 2 2 を含みうる。加えて、コンピュータ 3 6 は、図 1 について示されたように、ネットワーク接続、メモリ、および、保存能力を含みうる。

20

【0021】

以上において簡単に述べたように、図 1 ないし 3 の実施形態に示されたディスプレイ 1 8 は、液晶ディスプレイ（L C D）でありうる。図 4 は、1 つの実施形態にしたがって、ディスプレイ 1 8 のような回路図を示している。示されているように、ディスプレイ 1 8 は、画素のアレイないし行列の中に配された単位画素 4 2 を有する L C D ディスプレイパネル 4 0 を含みうる。このようなアレイにおいて、各单位画素 4 2 は、それぞれ、行と列との交点によって定義され、ここでは、描かれたゲート線 4 4（「走査線」とも称される）と、ソース線 4 6（「データ線」とも称される）とによって示されうる。参照符号 4 2 a ないし 4 2 f によって個別に参照されている 6 つの単位画素だけが、簡易化のために示されているが、実際の実施においては、各ソース線 4 6 およびゲート線 4 4 は、数百や数千のこのような単位画素 4 2 を含みうるということが理解されよう。

30

【0022】

本実施形態に示されているように、各单位画素 4 2 は、各画素電極 5 0 に格納されたデータ信号を切り替えるための薄膜トランジスタ（T F T）4 8 を含む。示されている実施形態において、各 T F T 4 8 のソース 5 2 はソース線 4 6 に電氣的に接続され、各 T F T 4 8 のゲート 5 4 はゲート線 4 4 に電氣的に接続されうる。各 T F T 4 8 のドレイン 5 6 は各画素電極 5 0 に電氣的に接続されうる。各 T F T 4 8 は、T F T 4 8 のゲート 5 4 におけるスキャン信号の有無のそれぞれに基づいて、所定の期間に、活性化および非活性化（例えば、O N および O F F）するスイッチング要素として動作する。

40

【0023】

活性化されたときは、T F T 4 8 は、対応する画素電極 5 0 上の電荷として、各ソース線 4 6 を介して受け取った画像信号を格納しうる。画素電極 5 0 に格納された画像信号は、各画素電極 5 0 と共通の電極（図 5 において不図示）との間に電界を生成するために用

50

いられうる。各画素電極 50 と共通の電極との間の電界は、単位画素 42 上の液晶層の両極性を変化させる。電界は、光の転送を変調させるために、液晶層における液晶分子を整列させる。電界が変化するようにして、光の量が増加または減少しうる。一般に、光は、（例えば、対応するソース線 46 から）印加された電圧に応じた強度で単位画素 42 を通過しうる。

【0024】

ディスプレイ 18 は、ソース駆動集積回路（IC）58 をさらに含み得、ソース駆動 IC 58 は、プロセッサ 12 からの画像データ 60 を受け取り、対応する画像信号をパネル 40 の単位画素 42 に転送することにより、ディスプレイパネル 40 を制御するプロセッサまたは ASIC のようなチップを含みうる。ソース駆動 IC 58 は、さらに、ゲート線 44 を介して、単位画素 42 の行を活性化または非活性化しうるゲート駆動 IC 62 と対になりうる。このようにして、ソース駆動 IC 58 は、画素 42 の行の個々の活性化／非活性化を促進させるため、ここでは参照符号 64 で示されているタイミング情報を、ゲート駆動 IC 62 に伝送しうる。他の実施形態においては、タイミング情報は、いくつかの他の方法によってゲート駆動 IC 62 に提供されうる。

【0025】

動作中においては、ソース駆動 IC 58 は、プロセッサ 12 または他のディスプレイコントローラから画像データ 60 を受け取り、受け取ったデータに基づいて、画素 42 を制御するための信号を出力する。例えば、画像データ 60 を表示するために、ソース駆動 IC 58 は、1 つの行の画素電極 50 の電圧を、一度に調整しうる。画素 42 の各行にアクセスするために、ゲート駆動 IC 62 は、画素 42 の当該行に関連する TFT 48 に活性化信号（例えば、活性化電圧）を伝送し、そのアドレス指定された行の TFT 48 を導通状態にしうる。ソース駆動 IC 58 は、そのアドレス指定された行の単位画素 42 に所定の画像信号を、各ソース線 86 を介して、転送しうる。その後、ゲート駆動 IC 62 は、非活性化信号（例えば、接地電位のように、活性化電圧より低い電圧）を供給することにより、そのアドレス指定された行の TFT 48 を非活性化させ得、それによって、その行における画素 42 が次にアドレス指定されるまで、状態の変化を妨げる。上述の工程は、ディスプレイ 18 において見える画像としての画像データ 60 を再生するため、パネル 40 における画素 42 の各行について、繰り返されうる。画素 42 の行を活性化するために活性化信号がゲート線 44 と交差して伝送されたとき、または、当該画素の行を非活性化するために活性化信号が絶たれたときは、電圧の高速な変化は、当該行における画素 42 のゲート線 44 と画素電極 50 との間の寄生容量を、より支配的かつ敏感に（例えば、より一次的に）させえた。そこで、ディスプレイパネル 40 は、このような寄生容量を低減するために、所定の遮蔽手段を含みうる。

【0026】

図 5 は、画素 42 の構成要素の回路図を、より詳細に示している。示されているように、TFT 48 は、ソース線 46 (D_x) とゲート線 44 (G_y) とが対になっている。画素電極 50 と共通電極 68 とは、液晶キャパシタ 70 を形成しうる。共通電極 68 は、共通電圧 V_{COM} を供給する共通電圧線 72 と対になっている。 V_{COM} 線 72 は、ゲート線 44 と実質的に並列に形成され、または、他の実施形態においては、ソース線 46 と実質的に並列に形成されうる。

【0027】

本実施形態において、画素 42 はストレージキャパシタ 74 をさらに含み、ストレージキャパシタ 74 は、TFT 48 のドレイン 56 と対になっている第 1 電極と、ストレージ電圧 V_{ST} を供給するストレージ電極線と対になっている第 2 電極とを有する。他の実施形態においては、ストレージキャパシタ 74 の第 2 電極は、代わりに、その前のゲート線 44（例えば、 G_{y-1} ）または接地と対になりうる。ストレージキャパシタ 74 は、保持期間の間（例えば、ゲート線 44 (G_y) が次にゲート駆動 IC 62 によって活性化されるまで）は、画素電極電圧を維持しうる。

【0028】

10

20

30

40

50

ゲート線 44 (G_y) は、一般にゲート線 44 (G_y) と画素電極 50 との間に配されう、同一または類似の導電部材の補完的なゲート遮蔽線 76 (G_{SHIELD_y}) を有しう。支配的な寄生容量は、ゲート線 44 (G_y) と画素電極 50 との間よりも、ゲート線 44 (G_y) とゲート遮蔽線 76 (G_{SHIELD_y}) との間の寄生容量 78 でありう。よって、ゲート線 44 (G_y) の電圧が高速に変化するとき (例えば、単位画素 42 の活性化または非活性化の間)、電圧は、ゲート線 44 (G_y) と画素電極 50 との間の寄生容量による影響は、大きく低減されう。いくつかの実施形態においては、ゲート遮蔽線 76 は、画素電極 50 のゲート線 44 との寄生容量を大きく低減させう。

【0029】

寄生容量の低減に貢献するようにディスプレイパネル 40 を動作させる方法の実施形態の 1 つが、図 6 のフローチャート 90 に示される。一般に、ゲート線 44 が可変電圧を供給されている間は (例えば、時刻におけるいずれの時点においても活性化電圧または非活性化電圧でもない)、対応するゲート遮蔽線 76 は、一定の電圧が供給されう (ブロック 92)。特に、所定の実施形態においては、このようなゲート遮蔽線 76 は、活性化電圧より低い、活性化電圧より高い、活性化電圧と等しい、または、ディスプレイパネル 18 に現に供給されたデータ信号もしくはディスプレイパネルの画素の現にアドレス指定された行のデータ信号の平均値と等しい、といった一定の電圧が供給されう。いくつかの実施形態においては、このようなゲート遮蔽線 76 は、接地電位に固定されう。

【0030】

その後、ゲート駆動 IC 60 は、画素 42 の行を活性化および非活性化しう (ブロック 94)。ゲート線 44 と、対応するゲート遮蔽線 76 との間の所定の寄生容量 (例えば、寄生容量 78) が生じうため、画素 42 の画素電極 50 とゲート線 44 との間の寄生容量は、大きく低減されう。よって、画素 42 の行が活性化および非活性化されるときは、画素電極 50 とゲート線 44 との間の寄生容量により、画素電極 50 の電圧の変動は避けられよう。

【0031】

他の実施形態においては、ゲート遮蔽線 76 は、接地電位と他の電圧との間で変化する電圧 (例えば、いくつかの実施形態では、活性化電圧よりも低い電圧) が、活性化電圧の ON または OFF が切り替えられる周波数よりも低い周波数で供給されう。このような実施形態では、ゲート遮蔽線 76 と画素電極 50 との間のどのような寄生容量にも関わらず、画素電極 50 が影響を受けないように、ゲート遮蔽線 76 上で変化する電圧の周波数は十分に低い。つまり、ゲート遮蔽線 76 の変化する電圧は、ゲート遮蔽線 76 と画素電極 50 との間のこのような寄生容量により、画素電極 50 の性能を、認識できる程度には変化させない (例えば、画素電極 50 の精密度は実質的には裸眼で検知できない)。一般に、このような実施形態については、対応するゲート線 44 が画素 42 の行を活性化しないときは、電力消費を低減するために、ゲート遮蔽線 76 は接地電位に固定されう。その後、ゲート遮蔽線 76 は、接地電位に徐々に減少して戻る前に、ゲート線 44 が画素 42 の当該行を活性化および非活性化する点まで、期待している電圧 (例えば、活性化電圧より小さい電圧) に達するように電圧が徐々に上昇しう。

【0032】

以上に示された詳述の実施形態は例として示され、また、これらの実施形態は、多様な変更および代替形態の影響を受けやすいことが理解されるべきである。さらに、請求項は、開示された特定の形態に限られる意図ではないし、本開示の精神と範囲に含まれる全ての変更、均等および代替のものを包含するものであることが理解されるべきである。

10

20

30

40

【図 1】

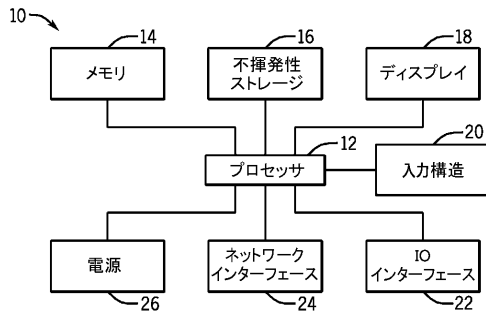


FIG. 1

【図 2】

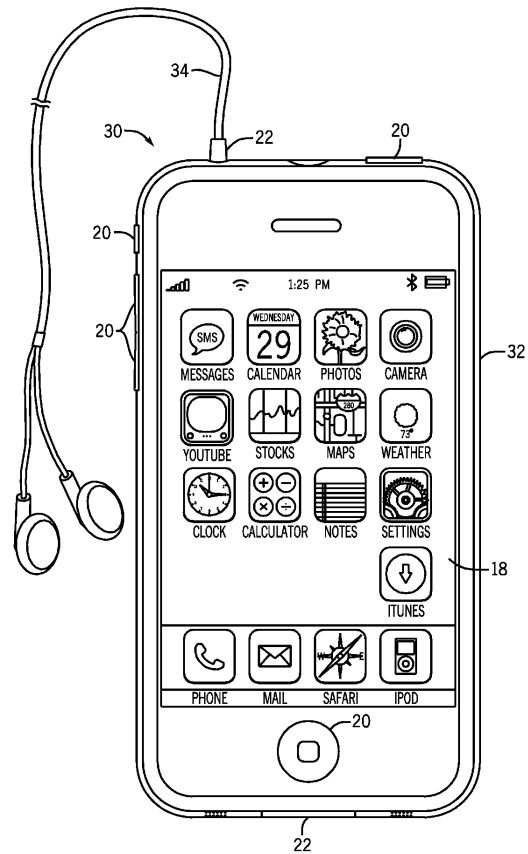


FIG. 2

【図 3】

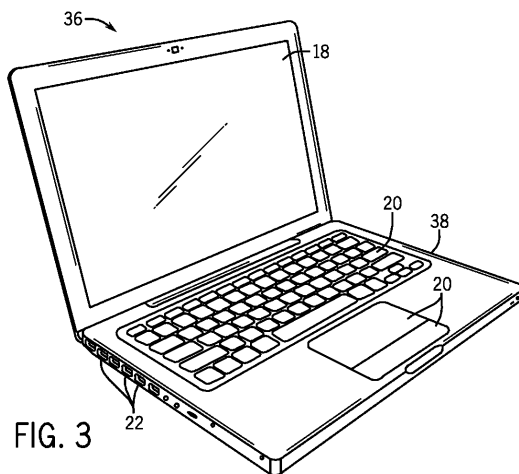


FIG. 3

【図 4】

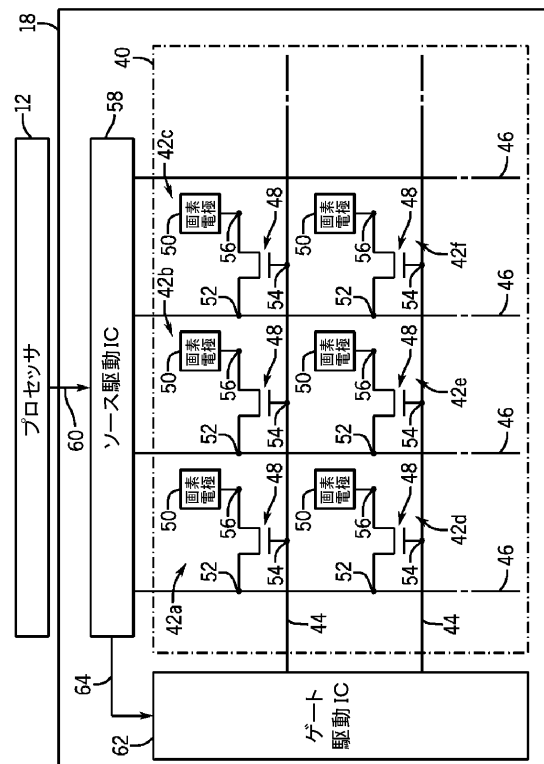


FIG. 4

【図 5】

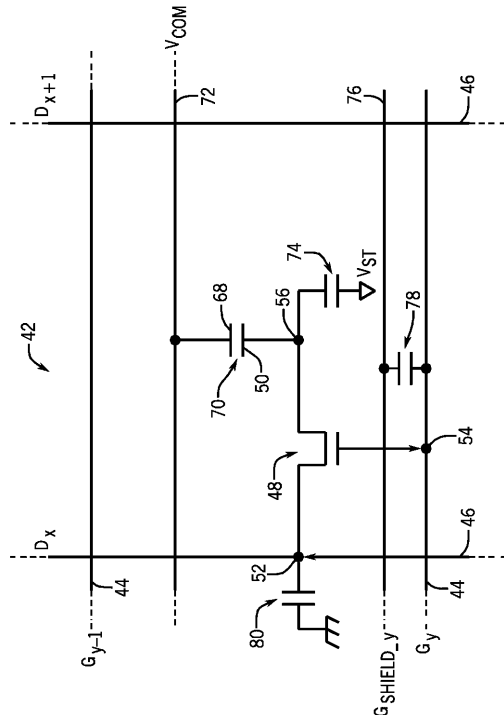


FIG. 5

【図 6】

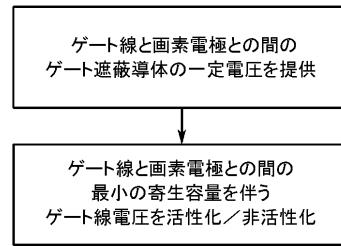


FIG. 6

【手続補正書】

【提出日】平成24年10月19日(2012.10.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

画素電極と、

前記画素電極に連結されたドレイン、データ線に連結されたソース、およびゲート線に連結されたゲートを有し、前記ゲート線からの活性化信号に応答してデータ信号を前記データ線から前記画素電極に伝送するトランジスタと、

前記画素電極と前記ゲート線との間に配された遮蔽導体と、を含む画素を有し、

前記遮蔽導体は、前記ゲート線と前記画素電極との間の寄生容量の代わりに前記ゲート線と前記遮蔽導体との寄生容量を生じさせることにより、前記ゲート線との間の寄生容量から前記画素電極を遮蔽する、

ことを特徴とするディスプレイパネル。

【請求項 2】

前記遮蔽導体は、一定の電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 3】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧と等しい電圧を伝送する、

ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 4】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧より低い電圧を伝送する、ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 5】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧より高い電圧を伝送する、ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 6】

前記遮蔽導体は接地されている、ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 7】

前記遮蔽導体は、前記ゲート線により供給された活性化電圧よりも緩やかに変化する電圧を伝送する、ことを特徴とする請求項 1 に記載のディスプレイパネル。

【請求項 8】

表示信号を生成するプロセッサと、
前記表示信号に基づいて、画素活性化信号および画素情報信号を生成するディスプレイと、を有し、
前記ディスプレイは、前記画素活性化信号および前記画素情報信号を、信号導線を介して、前記ディスプレイの画素に供給し、
前記ディスプレイの前記画素は、前記画素の画素電極と前記信号導線の小集団との間において、前記画素活性化信号または前記画素情報信号が前記画素に供給されたときに、前記信号導線と前記画素電極との間の寄生容量に起因する前記画素電極の電位変動を遮蔽するための遮蔽導体を有する、
ことを特徴とするシステム。

【請求項 9】

前記遮蔽導体は、前記信号導線の前記小集団に対して平行である、ことを特徴とする請求項 8 に記載のシステム。

【請求項 10】

前記遮蔽導体は、前記信号導線の前記小集団と前記画素電極との間で等距離に位置している、
ことを特徴とする請求項 8 に記載のシステム。

【請求項 11】

情報信号を保持する複数の画素電極と、
前記情報信号を伝送する複数の情報信号伝送手段と、
前記複数の画素電極に対応して結合され、前記複数の情報信号伝送手段からの前記情報信号を、ゲートに活性化信号が供給されたときに、前記複数の画素電極に伝達する複数のトランジスタと、
前記複数のトランジスタの前記ゲートに前記活性化信号を供給する複数のゲート線と、
前記複数のゲート線に対応して、前記複数の画素電極の小集団と前記ゲート線との間に配され、前記複数のゲート線からの寄生容量から前記複数の画素電極を遮蔽する複数の遮蔽線と、を有する、
ことを特徴とするディスプレイパネル。

【請求項 12】

前記複数の遮蔽線は、前記複数のゲート線からの寄生容量から前記複数の画素電極の前記小集団の 1 つを遮蔽する、
ことを特徴とする請求項 11 に記載のディスプレイパネル。

【請求項 13】

前記複数の遮蔽線は、一定の電圧を伝送する、
ことを特徴とする請求項 11 に記載のディスプレイパネル。

【請求項 14】

前記複数の遮蔽線は、前記情報信号の平均値と等しい電圧を伝送する、

ことを特徴とする請求項 1 1 に記載のディスプレイパネル。

【請求項 1 5】

前記複数の遮蔽線は、前記複数のゲート線によって伝送された第 2 電圧よりも変化の頻度が低い第 1 電圧を伝送する、

ことを特徴とする請求項 1 1 に記載のディスプレイパネル。

【請求項 1 6】

ゲート線を介して複数の画素に活性化信号を提供する工程と、

前記ゲート線を介して、前記複数の画素に非活性化信号を提供する工程と、

前記活性化信号および前記非活性化信号が供給されたときに、遮蔽導体を用いて、前記ゲート線と前記複数の画素の前記画素電極との間に寄生容量の代わりに、前記ゲート線と前記遮蔽導体との間に寄生容量を生じさせて、前記複数の画素の画素電極を、前記画素電極と前記ゲート線との間の寄生容量から遮蔽する工程と、を含む、

ことを特徴とする方法。

【請求項 1 7】

前記複数の画素の前記画素電極は、前記遮蔽導体によって遮蔽されており、

前記遮蔽導体は、前記ゲート線と平行である、

ことを特徴とする請求項 1 6 に記載の方法。

【請求項 1 8】

一定の電圧を前記遮蔽導体に供給する工程を含む、

ことを特徴とする請求項 1 6 に記載の方法。

【請求項 1 9】

前記活性化信号より小さく、前記非活性化信号より大きい電圧を、前記遮蔽導体に供給する工程を含む、

ことを特徴とする請求項 1 6 に記載の方法。

【請求項 2 0】

低周波電圧を前記遮蔽導体に供給する工程を含み、

前記低周波電圧は、前記遮蔽導体と前記複数の画素の前記画素電極との間において画素電極の動作を著しく変動させる寄生容量を防ぐため、十分に低い周波数を有する、

ことを特徴とする請求項 1 6 に記載の方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2011/037770

A. CLASSIFICATION OF SUBJECT MATTER

INV. G09G3/36

ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2006/215071 A1 (SHIN AE [KR] ET AL) 28 September 2006 (2006-09-28) paragraphs [0007], [0008], [0009], [0038], [0069], [0079] - [0083]; figures 1,3,4	1-20
X	US 2009/135125 A1 (PARK JUNE HO [KR]) 28 May 2009 (2009-05-28) paragraphs [0012], [0033], [0046]; figures 1,2	1,8,11, 16
A	US 2009/033820 A1 (LEE WOO-GEUN [KR] ET AL) 5 February 2009 (2009-02-05) the whole document	1-20
A,P	EP 2 261 730 A1 (AU OPTRONICS CORP [TW]) 15 December 2010 (2010-12-15) paragraphs [0002], [0003]	1-20

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents :

A document defining the general state of the art which is not considered to be of particular relevance

E earlier document but published on or after the international filing date

L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

O document referring to an oral disclosure, use, exhibition or other means

P document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

Z document member of the same patent family

Date of the actual completion of the international search

4 July 2011

Date of mailing of the international search report

15/07/2011

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel: (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Kunze, Holger

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2011/037770

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2006215071 A1	28-09-2006	CN 1837936 A KR 20060101944 A	27-09-2006 27-09-2006
US 2009135125 A1	28-05-2009	JP 2009128907 A KR 20090053393 A	11-06-2009 27-05-2009
US 2009033820 A1	05-02-2009	KR 20090012409 A	04-02-2009
EP 2261730 A1	15-12-2010	CN 101697054 A US 2010315569 A1	21-04-2010 16-12-2010

フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
G 0 9 F 9/30 (2006.01) G 0 9 F 9/30 3 3 8

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(74)代理人 100134175

弁理士 永川 行光

(72)発明者 アルーダール, アフマッド

アメリカ合衆国 カリフォルニア州 9 5 0 1 4, クパチーノ, インフィニット ループ 1
 , エムエス 3 0 6-3 ピー, アップル インコーポレイテッド内

(72)発明者 ヤオ, ウエイ エイチ.

アメリカ合衆国 カリフォルニア州 9 5 0 1 4, クパチーノ, インフィニット ウエイ 1
 , エムエス: 3 0 6-3 ピー, アップル インコーポレイテッド内

F ターム(参考) 2H092 GA17 GA64 JA24 JA40 NA23

2H193 ZA04 ZC25 ZD23 ZF21 ZF31

5C006 AA16 BB16 BC06

5C080 AA10 BB05 DD01 EE29 FF08 FF11 FF12 JJ02 JJ03 JJ06

JJ07

5C094 AA21 BA03 BA43 CA19 DA13 EA04 EA10 FA01 FB12

专利名称(译)	用于液晶显示器的栅极屏蔽		
公开(公告)号	JP2013530416A	公开(公告)日	2013-07-25
申请号	JP2013506359	申请日	2011-05-24
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
[标]发明人	アルダールフマツド ヤオウェイエイチ		
发明人	アル-ダール, アフマツド ヤオ, ウェイ エイチ.		
IPC分类号	G02F1/1368 G09G3/36 G09G3/20 G02F1/133 G02F1/1343 G09F9/30		
CPC分类号	G09G3/3648 G02F1/1337 G02F2001/13606 G02F2001/136218 G09G2300/0426 G09G2300/043 G09G2320/0209		
FI分类号	G02F1/1368 G09G3/36 G09G3/20.641.C G02F1/133.550 G02F1/1343 G09F9/30.338		
F-TERM分类号	2H092/GA17 2H092/GA64 2H092/JA24 2H092/JA40 2H092/NA23 2H193/ZA04 2H193/ZC25 2H193/ZD23 2H193/ZF21 2H193/ZF31 5C006/AA16 5C006/BB16 5C006/BC06 5C080/AA10 5C080/BB05 5C080/DD01 5C080/EE29 5C080/FF08 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C080/JJ07 5C094/AA21 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA04 5C094/EA10 5C094/FA01 5C094/FB12		
代理人(译)	大冢康弘 下山 治 永川 行光		
优先权	12/792291 2010-06-02 US		
其他公开文献	JP5705967B2		
外部链接	Espacenet		

摘要(译)

提供系统和方法以减少液晶显示器中的寄生电容。根据实施例的显示面板具有例如包括像素电极和连接到栅极线的晶体管的像素。此外，像素可以包括设置在像素电极和栅极线之间的屏蔽导体。屏蔽导体在栅极线和屏蔽导体之间产生寄生电容，而不是栅极线和像素电极之间的寄生电容，从而减小栅极线和像素之间的寄生电容。电极可以屏蔽。

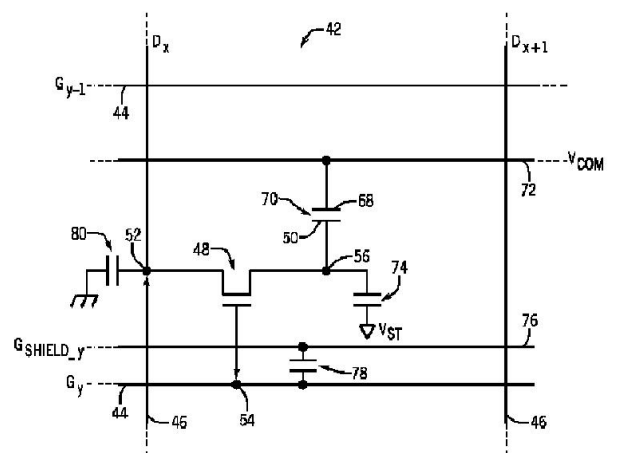


FIG. 5