

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2013-7769
(P2013-7769A)

(43) 公開日 平成25年1月10日(2013.1.10)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/135 (2006.01)	GO2F 1/135	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H189
GO2F 1/1333 (2006.01)	GO2F 1/1333	

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号	特願2011-138386 (P2011-138386)	(71) 出願人	302020207
(22) 出願日	平成23年6月22日 (2011. 6. 22)		株式会社ジャパンディスプレイセントラル
			埼玉県深谷市幡羅町一丁目9番地2
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100159651
			弁理士 高倉 成男
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

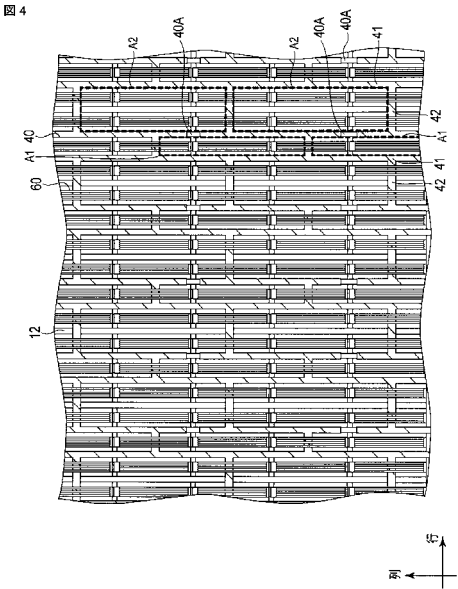
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】製造歩留まりが高く、表示品位の良好な液晶表示装置を提供する。

【解決手段】マトリクス状に配置された複数の表示画素PXを含む表示領域と、マトリクス状に配置された複数の第1電極30と、第1電極30上において列方向に延びた複数の第1センサ41と列方向と略直交する行方向に延びて第1センサと電気的に接続された複数の第2センサ42と、を備えたアレイ基板110と、アレイ基板110と対向して配置された対向基板120と、アレイ基板110と対向基板120との間に挟持された液晶層70と、を備え、第1センサ41は、第1センサ41と第2センサ42とに囲まれた隣接した領域A1、A2を接続する欠落部40Aを備えている液晶表示装置。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

マトリクス状に配置された複数の表示画素を含む表示領域と、
マトリクス状に配置された複数の第 1 電極と、前記第 1 電極上において列方向に延びた複数の第 1 センサと前記列方向と略直交する行方向に延びて前記第 1 センサと電氣的に接続された複数の第 2 センサと、を備えたアレイ基板と、
前記アレイ基板と対向して配置された対向基板と、
前記アレイ基板と前記対向基板との間に挟持された液晶層と、を備え、
前記第 1 センサは、前記第 1 センサと前記第 2 センサとに囲まれた隣接した領域を接続する欠落部を備えた液晶表示装置。

10

【請求項 2】

前記行方向に隣り合う前記表示画素の列に配置された前記第 2 センサは、前記列方向において異なる位置で前記第 1 センサと電氣的に接続している請求項 1 記載の液晶表示装置。

【請求項 3】

前記アレイ基板は、前記第 1 センサおよび前記第 2 センサの上層に配置された絶縁層を介して前記第 1 電極と対向するように配置された第 3 電極をさらに備え、

前記第 3 電極は、互いに略平行に延びる複数のスリットを有している請求項 1 又は請求項 2 記載の液晶表示装置。

【発明の詳細な説明】

20

【技術分野】**【0001】**

本発明の実施形態は、液晶表示装置に関する。

【背景技術】**【0002】**

近年、平面表示装置が盛んに開発されており、中でも液晶表示装置は、軽量、薄型、低消費電力などの特徴を生かして、各種分野に適用されている。このような液晶表示装置は、一对の基板間に液晶層を保持した構成であり、画素電極と共通電極との間の電界によって液晶層を通過する光に対する変調率を制御し、画像を表示するものである。

【0003】

30

液晶表示装置は、一对の基板の基板面と略直交する方向の縦電界を液晶層に印加して液晶の配向状態を制御する方式と、一对の基板の基板面と略平行な方向の横電界（フリンジ電界も含む）を液晶層に印加して液晶の配向状態を制御する方式とが知られている。

【0004】

横電界を利用した液晶表示装置は、広視野角化の観点から特に注目されている。In-Plane Switching（IPS）モードや、Fringe Field Switching（FFS）モードなどの横電界方式の液晶表示装置は、アレイ基板に形成された画素電極と共通電極とを備え、アレイ基板の主面に対してほぼ平行な横電界で液晶分子をスイッチングするように構成されている。

【0005】

40

また、表示部にユーザの指やペン先が接触したことを検出する接触センサを有する液晶表示装置が提案されている。接触センサは液晶表示装置の表示部にさらにセンサ電極を有するセンサ基板を重ねて形成される場合や、液晶表示装置の一对の基板の一方にセンサ電極が一体に形成される場合がある。

【先行技術文献】**【特許文献】****【0006】**

【特許文献 1】特開 2010 - 231773 号公報

【発明の概要】**【発明が解決しようとする課題】**

50

【 0 0 0 7 】

基板上に導電層を成膜した後、パターンニングする際に、ウェットエッチング方法によりパターンニングする場合、導電層に囲まれた切れ目の無い部分がある場合、エッチングの際に発生するガスが導電層に囲まれた領域に留まりやすくなり、エッチング不良が発生することがあった。例えば表示画素の開口部でエッチング不良が発生すると、光が遮光されて透過率が低下し、表示品位が低下する可能性があった。

【 0 0 0 8 】

本発明は上記事情を鑑みて成されたものであって、製造歩留まりが高く、表示品位の良好な液晶表示装置を提供することを目的とする。

【 課題を解決するための手段 】

10

【 0 0 0 9 】

実施形態によれば、マトリクス状に配置された複数の表示画素を含む表示領域と、マトリクス状に配置された複数の第 1 電極と、前記第 1 電極上において列方向に延びた複数の第 1 センサと前記列方向と略直交する行方向に延びて前記第 1 センサと電氣的に接続された複数の第 2 センサと、を備えたアレイ基板と、前記アレイ基板と対向して配置された対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層と、を備え、前記第 1 センサは、前記第 1 センサと前記第 2 センサとに囲まれた隣接した領域を接続する欠落部を備えた液晶表示装置が提供される。

【 図面の簡単な説明 】

【 0 0 1 0 】

20

【 図 1 】 実施形態の液晶表示装置の一例を概略的に示す図である。

【 図 2 】 図 1 に示す液晶表示パネルの線 I I - I I における断面の一例を示す図である。

【 図 3 】 実施形態の液晶表示装置の表示領域に配置されたセンサ配線の一構成例を概略的に示す図である。

【 図 4 】 実施形態の液晶表示装置の表示領域の一構成例を概略的に示す図である。

【 図 5 】 比較例の液晶表示装置の表示領域の一構成例を概略的に示す図である。

【 発明を実施するための形態 】

【 0 0 1 1 】

以下、実施形態の液晶表示装置について、図面を参照して説明する。

図 1 に、本実施形態の液晶表示装置の一例を概略的に示す。液晶表示装置は、アレイ基板 1 1 0 とアレイ基板 1 1 0 と所定の間隙をおいて対向配置された対向基板 1 2 0 と、アレイ基板 1 1 0 と対向基板 1 2 0 との間に挟持された液晶層 7 0 (図 2 に示す) と、マトリクス状に配置された表示画素 P X を含む表示領域 2 5 と、を備える液晶表示パネルと、液晶表示パネルを背面側から照明するバックライトユニット 1 3 0 と、を備えている。

30

【 0 0 1 2 】

図 2 に、図 1 に示す液晶表示パネルの I I - I I における断面の一例を示す。本実施形態の液晶表示装置は、横電界を利用して液晶層の配向状態を制御する F F S モードの液晶表示装置である。

【 0 0 1 3 】

アレイ基板 1 1 0 は、ガラス等の透明絶縁性基板 1 0 と、透明絶縁性基板 1 0 上に配置された画素駆動配線と、スイッチング素子 1 4 と、絶縁膜 L 1、5 0 と、平坦化膜 2 0 と、共通電極 (第 1 電極) 3 0 と、センサ電極 (第 2 電極) 4 0 と、画素電極 (第 3 電極) 6 0 と、図示しない配向膜と、駆動回路と、を備えている。画素駆動配線は、複数の表示画素 P X が配列する行方向に沿って延びる走査線 1 1 と、複数の表示画素 P X が配列する列方向に沿って延びる信号線 1 2 と、を備えている。

40

【 0 0 1 4 】

駆動回路は、表示領域 2 5 の周囲を囲む額縁領域に配置された複数の走査線 1 1 を駆動する走査線駆動回路 Y D と、複数の信号線 1 2 を駆動する信号線駆動回路 X D と、を備えている。

【 0 0 1 5 】

50

走査線駆動回路 Y D は走査線 1 1 が延びる方向における表示領域 2 5 の両脇に配置され、走査線駆動回路 Y D には表示領域 2 5 から延びる複数の走査線 1 1 が電氣的に接続されている。信号線駆動回路 X D には表示領域 2 5 から延びる複数の信号線 1 2 が電氣的に接続されている。

【 0 0 1 6 】

アレイ基板 1 1 0 の端部には図示しないフレキシブル基板が接続され、走査線駆動回路 Y D および信号線駆動回路 X D には、フレキシブル基板を介して図示しない信号源から制御信号および映像信号が供給される。

【 0 0 1 7 】

走査線 1 1 は、表示領域 2 5 においてマトリクス状に配置された表示画素 P X の行に沿って延びている。信号線 1 2 は、表示領域 2 5 においてマトリクス状に配置された表示画素 P X の列に沿って延びている。

【 0 0 1 8 】

スイッチング素子 1 4 は、走査線 1 1 と信号線 1 2 とが交差する位置近傍に配置されている。スイッチング素子 1 4 は、透明絶縁性基板 1 0 上に配置された図示しないアンダーコート層上に配置され、アモルファスシリコンあるいはポリシリコンの半導体層 S C と、ゲート電極 1 4 b と、ソース電極 1 4 a と、ドレイン電極 1 4 c と、を含む薄膜トランジスタを備えている。

【 0 0 1 9 】

スイッチング素子 1 4 の半導体層 S C の上層にはゲート絶縁膜が配置され、ゲート絶縁膜上にスイッチング素子 1 4 のゲート電極 1 4 b が配置されている。スイッチング素子 1 4 のソース電極 1 4 a とドレイン電極 1 4 c とは絶縁膜 L 1 に設けられたコンタクトホールにおいて半導体層 S C と接続されている。

【 0 0 2 0 】

スイッチング素子 1 4 のゲート電極 1 4 b は、対応する走査線 1 1 と電氣的に接続されている（あるいは一体に形成されている）。スイッチング素子 1 4 のソース電極 1 4 a は、対応する信号線 1 2 と電氣的に接続されている（あるいは一体に形成されている）。スイッチング素子のドレイン電極 1 4 c は、後述するコンタクトホール 2 1、5 1 において対応する画素電極 6 0 と電氣的に接続されている。

【 0 0 2 1 】

走査線駆動回路 Y D により走査線 1 1 が駆動されてスイッチング素子 1 4 のゲート電極 1 4 b に電圧が印加されると、ソース電極 1 4 a とドレイン電極 1 4 c との間が導通し、スイッチング素子 1 4 が一定期間オン状態となる。スイッチング素子 1 4 がオン状態である期間に、信号線 1 2 からスイッチング素子 1 4 を介して画素電極 6 0 へ映像信号が供給される。

【 0 0 2 2 】

スイッチング素子 1 4 上には平坦化膜 2 0 が配置されている。本実施形態では、平坦化膜 2 0 は透明有機絶縁膜であって、平坦化膜 2 0 の膜厚は略 3 μ m である。平坦化膜 2 0 は、コンタクトホール 2 1 を除いて表示領域 2 5 の全体に渡って配置されている。スイッチング素子 1 4 のドレイン電極 1 4 c 上の平坦化膜 2 0 には、後述する画素電極 6 0 と電氣的接続を取るためのコンタクトホール 2 1 が設けられている。平坦化膜 2 0 上には共通電極 3 0 が配置されている。

【 0 0 2 3 】

図 3 に、アレイ基板 1 1 0 の表示領域 2 5 の構成の一例を示す。なお、図 3 では、画素電極 6 0 とセンサ電極 4 0 とを一部省略して共通電極 3 0 の形状を示している。

カラー表示タイプの液晶表示装置である場合、複数の表示画素 P X は複数種類の色画素 P X 1、P X 2、P X 3 を含んでいる。本実施形態では、複数の表示画素 P X は、例えば、赤色を表示する赤色表示画素と、緑色を表示する緑色表示画素と、青色を表示する青色表示画素と、含む場合、赤色表示画素と緑色表示画素と青色表示画素との 3 種類の色画素により、1 絵素が構成される。

10

20

30

40

50

【 0 0 2 4 】

表示領域 2 5 には第 1 色画素 P X 1 と、第 2 色画素 P X 2 と、第 3 色画素 P X B とが走査線 1 1 の延びる方向に周期的に並んで配置され、信号線 1 2 が延びる方向には同種類の色画素が並んで配置されている。

【 0 0 2 5 】

共通電極 3 0 は例えば I T O (indium tin oxide) や I Z O (indium zinc oxide) 等の透明電極材料により形成されている。表示領域 2 5 の端部に配置された共通電極 3 0 は額縁領域へ延びて配置され、例えば外部の信号源からフレキシブル基板を介して共通電圧が印加されている。

【 0 0 2 6 】

共通電極 3 0 は後述のセンサ電極 4 0 との重ね合せ精度を考慮した同じパターンも盛り込み形成する。すなわち、共通電極 3 0 は複数の画素電極 6 0 と対向するようにマトリクス状に配置されている。共通電極 3 0 は、1 絵素に配置された 3 つの画素電極 6 0 と対向するように配置されている。

【 0 0 2 7 】

また、コンタクトホール 2 1 には共通電極 3 0 と同じ材料で形成された接続電極 3 1 が配置されている。スイッチング素子 1 4 のドレイン電極 1 4 c と接続電極 3 1 とはコンタクトホール 2 1 において電氣的に接続している。

【 0 0 2 8 】

図 4 に、表示領域 2 5 に配置されたセンサ電極 4 0 の一構成例を説明するための平面図を示す。なお、図 4 には画素電極 6 0 、走査線 1 1 、および、信号線 1 2 のパターン形状を破線で記載している。共通電極 3 0 上にはセンサ電極 4 0 が配置され、共通電極 3 0 と電氣的に接続されている。センサ電極 4 0 は、例えばアルミニウムとモリブデンとの多層電極である。

【 0 0 2 9 】

センサ電極 4 0 は、信号線 1 2 と略平行に延びたセンサ用第 1 電極である第 1 センサ 4 1 と、走査線 1 1 と略平行に延びたセンサ用第 2 電極である第 2 センサ 4 2 とを備えている。本実施形態では、第 1 センサ 4 1 は、1 絵素を構成する第 1 色画素 P X 1 と第 2 色画素 P X 2 と第 3 色画素 P X 3 との、所定の 2 つの色画素間において、信号線 1 2 の上層に配置されている。

【 0 0 3 0 】

例えば、本実施形態では、第 1 色画素 P X 1 と第 2 色画素 P X 2 との間と、第 2 色画素 P X 2 と第 3 色画素 P X 3 との間に第 1 センサ 4 1 が配置されている。

【 0 0 3 1 】

第 2 色画素 P X 2 と第 3 色画素 P X 3 との間に配置された第 1 センサ 4 1 は欠落部 4 0 A を備えている。第 1 色画素 P X 1 と第 2 色画素 P X 2 との間に配置された第 1 センサ 4 1 には欠落部 4 0 A が設けられていない。すなわち、行方向において、欠落部 4 0 A を有する第 1 センサ 4 1 と欠落部 4 0 A を有していない第 1 センサ 4 1 とが交互に並んで配置されている。

【 0 0 3 2 】

欠落部 4 0 A は、走査線 1 1 と信号線 1 2 とが交差する位置に設けられている。第 2 色画素 P X 2 においてセンサ電極 4 0 に囲まれた第 1 領域 A 1 と、第 1 色画素 P X 1 および第 3 色画素 P X 3 においてセンサ電極 4 0 に囲まれた第 2 領域 A 2 とは、欠落部 4 0 A により互いに接続されている。

【 0 0 3 3 】

第 2 センサ 4 2 は後述する画素電極 6 0 の下層に配置され、行方向に隣り合う第 1 センサ 4 1 を電氣的に接続している。第 2 センサ 4 2 は、列方向に並ぶ複数の表示画素 P X において 1 表示画素 P X 置きに配置され、行方向に隣り合う表示画素 P X の列に配置された第 2 センサ 4 2 は、列方向において異なる位置で第 1 センサ 4 1 を電氣的に接続している。本実施形態では、第 2 色画素 P X 2 に第 2 センサ 4 2 が配置される表示画素 P X の行と

10

20

30

40

50

、第1色画素P X 1および第3色画素P X 3に渡って第2センサ4 2が配置される表示画素P Xの行とは、信号線1 2が延びる方向において交互に並んでいる。

【0034】

センサ電極4 0は額縁領域へ延びて配置され、例えば外部に設けられた図示しない感知回路と電氣的に接続されている。本実施形態の液晶表示装置で接触位置を検出する場合、感知回路はセンサ電極4 0へ所定波形の信号を供給する。ユーザの指先やペン先とセンサ電極4 0と距離に応じて、指先等とセンサ電極4 0との間に生じる容量の大きさが変化する。感知回路は、指先等とセンサ電極4 0との間の容量の変化によるセンサ電極4 0の電位の変化を、センサ電極4 0から出力された信号の出力波形から検出して、ユーザの指先やペン先等が接触した位置に対応するセンサ電極4 0の座標位置を検出する。

10

【0035】

センサ電極4 0上には絶縁膜5 0が配置されている。絶縁膜5 0は、画素電極6 0と接続電極3 1とを電氣的に接続するためのコンタクトホール5 1を備えている。

【0036】

絶縁膜5 0上には画素電極6 0が配置され、コンタクトホール5 1において接続電極3 1と電氣的に接続している。画素電極6 0は、例えばITOやIZO等の透明電極材料により形成されている。画素電極6 0の上層には図示しない配向膜が配置されている。

【0037】

図3に示すように、画素電極6 0は、互いに略平行に延びたスリット6 0 Sを備えている。本実施形態では、複数のスリット6 0 Sは信号線1 2が延びる方向と略平行に延びて

20

【0038】

画素電極6 0と共通電極3 0との間、あるいは、画素電極6 0の端部とセンサ電極4 0との間に生じる電界により液晶層7 0の配向状態が制御される。画素電極6 0にスリット6 0 Sを設けることにより、表示画素P Xの中央部分においても画素電極6 0と共通電極3 0との間に電界が生じて、液晶層7 0の配向状態を制御することが可能となる。

【0039】

対向基板1 2 0は、ガラス等の透明絶縁性基板2 8と、透明樹脂平坦化膜2 9と、複数の着色層と、図示しない配向膜とを備えている。

【0040】

複数の着色層は、有機絶縁膜である例えば赤(R)、緑(G)、青(B)のうちのいずれかのレジストによって着色された第1着色層2 4 a、第2着色層2 4 b、第3着色層2 4 cと、黒色の第4着色層2 7 a、第5着色層2 7 bと、を備えている。

30

【0041】

第1着色層2 4 aは第1色画素P X 1に配置され、第2着色層2 4 bは第2色画素P X 2に配置され、第3着色層2 4 cは第3色画素P X 3に配置されている。第4着色層2 7 aは表示領域2 5を囲むように配置され、額縁領域における光抜けを防止する遮光層である。第5着色層2 7 bは、アレイ基板1 1 0の走査線1 1および信号線1 2と対向する位置に格子状に配置され、表示画素P X間における光抜けを防止する遮光層である。

【0042】

アレイ基板1 1 0と対向基板1 2 0とは、互いの配向膜が対向するように配置されシール剤2 6により固定される。アレイ基板1 1 0と対向基板1 2 0の間には、柱状スペーサ2 2が配置されている。柱状スペーサ2 2によりアレイ基板1 1 0と対向基板1 2 0との距離は一定に保持される。本実施形態では、柱状スペーサ2 2の高さは2 μm以上6 μm以下で任意に制御している。

40

【0043】

液晶層7 0は、アレイ基板1 1 0、対向基板1 2 0、およびシール剤2 6により囲まれた領域に配置されている。

【0044】

アレイ基板1 1 0および対向基板1 2 0の液晶層7 0側と反対に位置する面には図示し

50

ない偏光板が夫々配設されている。

【 0 0 4 5 】

続いて、本実施形態の液晶表示装置の製造方法の一例について説明する。

まず、アレイ基板 1 1 0 を形成する方法について説明する。複数のアレイ基板 1 1 0 を切り出す第 1 透明絶縁性基板上に成膜とパターンニングとを繰り返してスイッチング素子 1 4、走査線 1 1、信号線 1 2、絶縁膜 L 1、および、アレイ基板 1 1 0 上の他のスイッチング素子や各種配線を形成する。

【 0 0 4 6 】

続いて、露光レジストを塗布、露光、現像して透明有機絶縁膜からなる平坦化膜 2 0 を形成する。このとき、露光レジストは表示領域 2 5 および額縁領域の全面に塗布される。本実施形態では露光レジストは光硬化性のものを採用し、露光マスクを介してフォトリソを露光し、現像してコンタクトホール 2 1 を有する所定パターンの平坦化膜 2 0 となるように形成する。

10

【 0 0 4 7 】

平坦化膜 2 0 の上に I T O 等の透明電極材料を成膜し、透明電極材料上にさらに露光レジストを塗布する。露光レジストを露光および現像して接続電極 3 1 および共通電極 3 0 の所定のパターンにパターンニングする。続いて、エッチングにより透明電極材料をパターンニングして、露光レジストを剥離して所定パターンの共通電極 3 0 を形成する。

【 0 0 4 8 】

続いて、共通電極 3 0 の上層に、順次モリブデンの成膜、アルミニウムの成膜、モリブデンの成膜を行い、その後、露光レジストの成膜・露光・現像を行い、モリブデン / アルミニウム / モリブデンに積層された金属層をウェットエッチング処理によりパターンニングを行う。これにより、共通電極 3 0 の第 1 電極 3 0 A および第 2 電極 3 0 B 上に配置されたアルミニウムとモリブデンからなる積層構造の電極パターンであるセンサ電極 4 0 が形成される。

20

【 0 0 4 9 】

ここで、ウェットエッチング処理を用いる理由は、有機絶縁膜からなる平坦化膜 2 0 の表面を荒らさないためである。すなわち、ドライエッチング処理を行うと平坦化膜 2 0 の表面が傷ついてしまう。このため、このセンサ電極 4 0 を形成する工程ではウェットエッチング処理が選択される。

30

【 0 0 5 0 】

図 5 に比較例の液晶表示装置の表示領域 2 5 の一構成例を概略的に示す。比較例の液晶表示装置では、センサ電極 4 0 の欠落部 4 0 A を形成していない。この場合、センサ電極 4 0 を形成する際にアルミニウムの膜をウェットエッチング処理によりパターンニングすると、パターンニングの際に発生したガスがアルミニウム膜、モリブデン膜からなる多層配線および露光レジストで囲まれた領域に留まりやすくなり、ガスによりエッチング液がアルミニウム膜、モリブデン等からなる多層配線上に流れにくくなり、パターンニングにより除去したい部分にアルミニウム膜、モリブデン膜からなる積層された金属層が残ることがあった。

【 0 0 5 1 】

40

図 5 に示すように、センサ電極 4 0 で囲まれた領域のアルミニウム膜、モリブデン膜からなる金属層が除去されずに残ると、表示画素 P X において光が遮光され開口率が低下し、表示品位が低下することがあった。

【 0 0 5 2 】

これに対し、本実施形態では、青色表示画素 P X B と緑色表示画素 P X G との間において信号線 1 2 と略平行に延びたセンサ電極 4 0 に欠落部 4 0 A を形成する。このため、ウェットエッチング処理において発生したガスは、第 1 領域 A 1 と第 2 領域 A 2 とを相互に移動することが可能となり、ガスが留まることを抑制することができる。ガスはエッチング液の流れに応じて第 1 領域 A 1 と第 2 領域 A 2 とを移動するため、エッチング液の流れがガスにより妨げられることが無くなり、アルミニウム膜等からなる金属層のパターンニ

50

ング不良が発生することを回避することができる。

【0053】

続いて、センサ電極40上に露光レジストを塗布、露光、現像してコンタクトホール51を有する絶縁膜50を形成する。続いて、絶縁膜50上にITO等の透明電極材料を成膜し、スリット60Sを備える所定のパターンにパターンニングして画素電極60を形成する。その後、画素電極60の表面には所定方向にラビング処理を施した配向膜を形成する。

【0054】

次に、対向基板120を形成する方法について説明する。複数の対向基板120を切り出す第2透明絶縁性基板上に、着色された露光レジストの塗布、露光、現像を繰り返して、第1着色層24a、第2着色層24b、第3着色層24c、第4着色層27a、および、第5着色層27bを形成する。さらに、複数の着色層上に透明樹脂平坦化膜29となる透明樹脂材料を塗布し、所定パターンにパターンニングして透明樹脂平坦化膜29を形成する。その後、透明樹脂平坦化膜29の表面に所定方向にラビング処理を施した配向膜を形成する。

10

【0055】

柱状スペーサ22は、第1透明絶縁性基板あるいは第2透明絶縁性基板の上層に、例えば樹脂材料を塗布し、所定パターンにパターンニングすることにより形成される。

【0056】

続いて、表示領域25を囲むように第1透明絶縁性基板上あるいは第2透明絶縁性基板上に例えば紫外線硬化樹脂からなるシール剤26を塗布し、複数のアレイ基板110となる透明絶縁性基板と複数の対向基板120となる透明絶縁性基板とを互いの配向膜が向かい合うように対向させて位置あわせし、シール剤26に紫外線を照射して硬化させて固定する。

20

【0057】

液晶材料は、シール剤26が開口した注入口から表示領域25に注入されてもよく、第1透明絶縁性基板と第2透明絶縁性基板とを貼り合わせる前に、シール剤26に囲まれた領域に滴下されてもよい。注入口から液晶材料を注入する場合は、注入後に注入口を封止剤により封止して液晶層70が形成される。液晶材料を滴下する場合には、滴下した後に第1透明絶縁性基板と第2透明絶縁性基板とを貼り合わせて液晶層70が形成される。

30

【0058】

第1透明絶縁性基板と第2透明絶縁性基板とが貼り合わされた状態で、複数のアレイ基板110と、アレイ基板110と対向する第2透明絶縁性基板の部分とを切り出し、さらに第2透明絶縁性基板を切断して対向基板120を切り出す。

【0059】

続いて、アレイ基板110および対向基板120の液晶層70側と反対に位置する面に偏光板を配設して、液晶表示装置を形成する。

【0060】

上記のように、本実施形態の液晶表示装置では、センサ配線40に欠落部40Aを設けることで、ウェットエッチング処理において発生したガスが第1領域A1あるいは第2領域A2に留まることが回避され、エッチング不足が解消されることでパターン残り不良が無く、高歩留りで良質なセンサ配線40をもった液晶表示装置を提供することが出来る。

40

【0061】

すなわち、本実施形態の液晶表示装置によれば、製造歩留まりが高く、表示品位の良好な液晶表示装置を提供することができる。

【0062】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や

50

要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

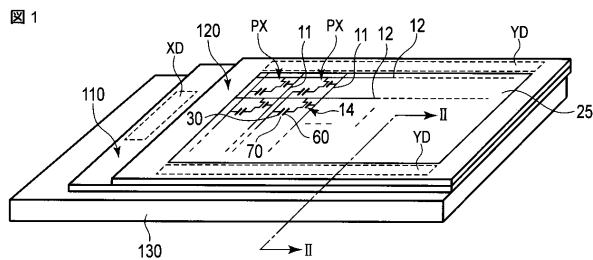
【符号の説明】

【0063】

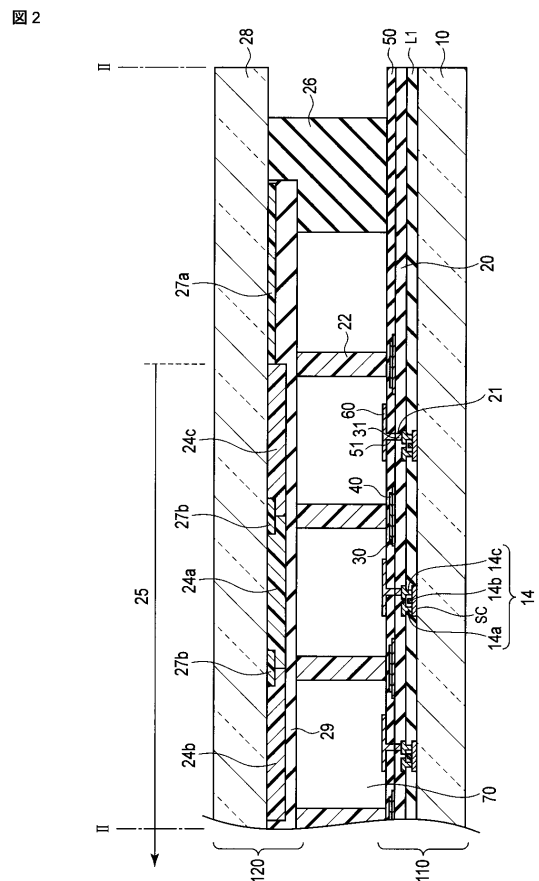
P X ... 表示画素、L 1、5 0 ... 絶縁膜、1 0 ... 透明絶縁性基板、1 1 ... 走査線、1 2 ... 信号線、1 4 ... スイッチング素子、2 0 ... 平坦化膜、2 1 ... コンタクトホール、2 2 ... 柱状スペーサ、2 5 ... 表示領域、2 6 ... シール剤、2 8 ... 透明絶縁性基板、3 0 ... 共通電極（第 1 電極）、4 0 ... センサ電極（第 2 電極）、4 1 ... 第 1 センサ、4 2 ... 第 2 センサ、4 0 A ... 欠落部、A 1 ... 第 1 領域、A 2 ... 第 2 領域、5 0 ... 絶縁膜、5 1 ... コンタクトホール、6 0 ... 画素電極（第 3 電極）、6 0 S ... スリット、7 0 ... 液晶層、1 1 0 ... アレイ基板、1 2 0 ... 対向基板、1 3 0 ... バックライトユニット。

10

【図 1】

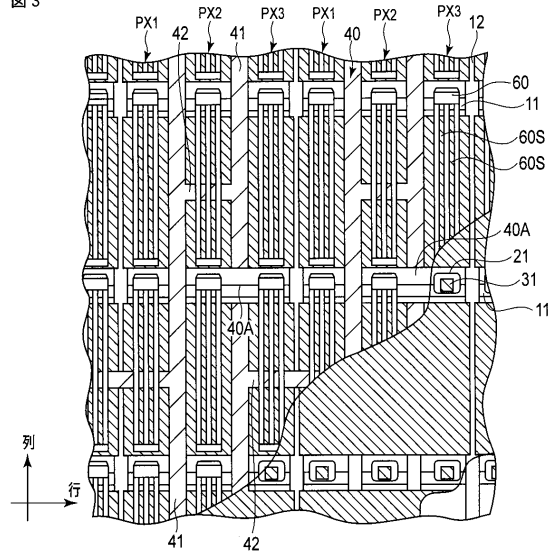


【図 2】



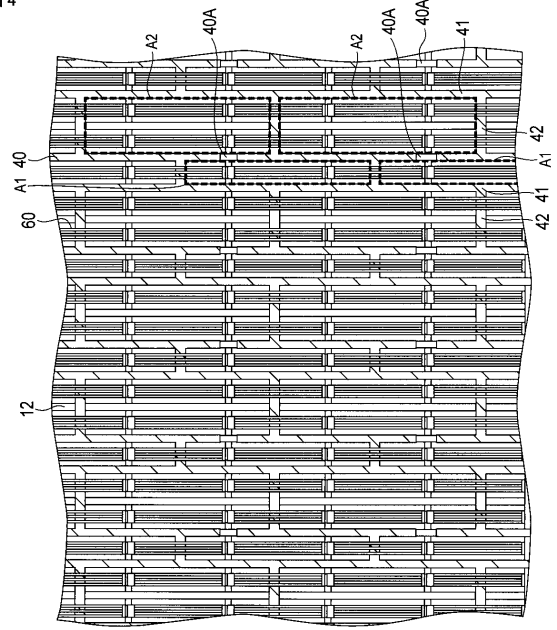
【 図 3 】

図 3



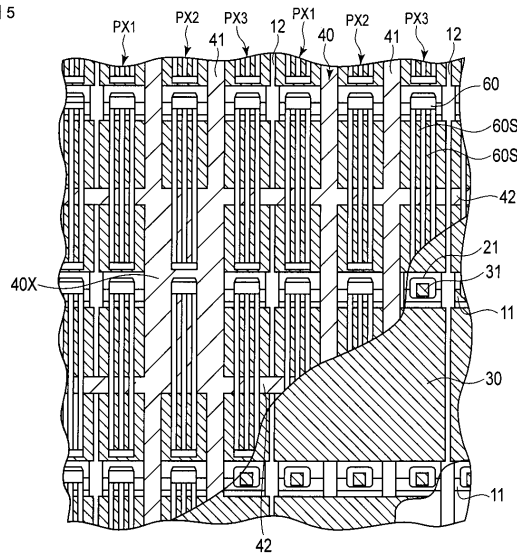
【 図 4 】

図 4



【 図 5 】

図 5



フロントページの続き

(74)代理人 100095441
弁理士 白根 俊郎

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100158805
弁理士 井関 守三

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(72)発明者 土井 崇
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 二ノ宮 利博
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

(72)発明者 木内 一也
埼玉県深谷市幡羅町一丁目 9 番地 2 東芝モバイルディスプレイ株式会社内

F ターム(参考) 2H092 GA13 GA62 JA24 JA34 JA37 JA41 JB05 JB22 JB31 JB58
KA04 KA05 MA13 MA17 NA29 PA06 QA06
2H189 AA14 DA07 HA12 JA14 LA28 LA31

专利名称(译)	液晶表示装置		
公开(公告)号	JP2013007769A	公开(公告)日	2013-01-10
申请号	JP2011138386	申请日	2011-06-22
申请(专利权)人(译)	有限公司日本展示中心		
[标]发明人	土井崇 二ノ宮利博 木内一也		
发明人	土井 崇 二ノ宮 利博 木内 一也		
IPC分类号	G02F1/135 G02F1/1368 G02F1/1333		
CPC分类号	G02F1/13338 G02F1/134363 G06F3/044		
FI分类号	G02F1/135 G02F1/1368 G02F1/1333		
F-TERM分类号	2H092/GA13 2H092/GA62 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB05 2H092/JB22 2H092/JB31 2H092/JB58 2H092/KA04 2H092/KA05 2H092/MA13 2H092/MA17 2H092/NA29 2H092/PA06 2H092/QA06 2H189/AA14 2H189/DA07 2H189/HA12 2H189/JA14 2H189/LA28 2H189/LA31 2H192/AA24 2H192/BB13 2H192/BB73 2H192/BC31 2H192/CB02 2H192/EA22 2H192/EA32 2H192/EA43 2H192/GB33 2H192/HA64 2H192/JA32		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有高制造产量和良好显示质量的液晶显示装置。
一种显示装置，包括显示区域，所述显示区域包括以矩阵布置的多个显示像素，以矩阵布置的多个第一电极，在所述第一电极上沿列方向延伸的多个第一电极，阵列基板110包括传感器41和多个第二传感器42，所述多个第二传感器42在与列方向基本垂直的行方向上延伸并且电连接到第一传感器；对向基板120和夹在阵列基板110和对向基板120之间的液晶层70.第一传感器41设置在由第一传感器41和第二传感器42围绕的相邻区域中。一种液晶显示装置，具有用于连接A1，A2的缺失部分40A。点域

4

