

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-65179

(P2011-65179A)

(43) 公開日 平成23年3月31日(2011.3.31)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G02F 1/133 575	5C080
	G09G 3/20 611A	
	G09G 3/20 670L	

審査請求 未請求 請求項の数 13 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2010-252019 (P2010-252019)
 (22) 出願日 平成22年11月10日 (2010.11.10)
 (62) 分割の表示 特願2005-377744 (P2005-377744) の分割
 原出願日 平成17年12月28日 (2005.12.28)
 (31) 優先権主張番号 2005-056542
 (32) 優先日 平成17年6月28日 (2005.6.28)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046
 エルジー ディスプレイ カンパニー リミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨイドードン 20
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100104352
 弁理士 朝日 伸光
 (74) 代理人 100128657
 弁理士 三山 勝巳

最終頁に続く

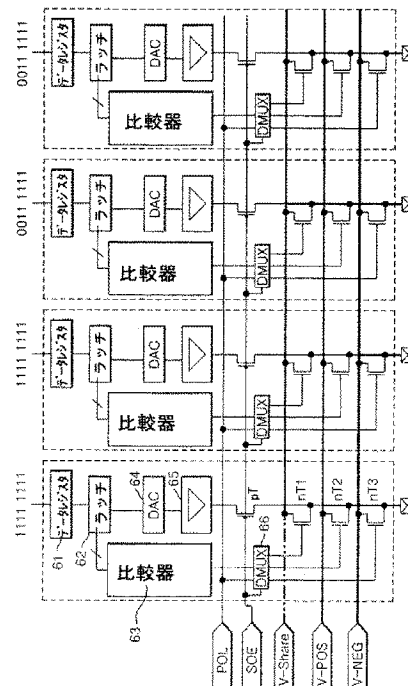
(54) 【発明の名称】 液晶表示装置とその駆動方法

(57) 【要約】

【課題】本発明は、データ集積回路の動作温度を下げ、消費電力を減らすようにした液晶表示装置とその駆動方法を提供する。

【解決手段】本発明の液晶表示装置は、データ値を決める比較器63と、データ値が第1データ値である場合には、プリチャージ電圧で液晶表示パネルのデータラインをプリチャージし、データ値が第2データ値であり、第2データ値が第1データ値より低い場合には、プリチャージ電圧よりも低い絶対電圧値を有するチャージシェア電圧でデータラインをプリチャージするプリチャージ制御部とを含むことを特徴とする。

【選択図】図6



【特許請求の範囲】

【請求項 1】

液晶表示装置であって、
 データ値を決める比較器と、
 前記データ値が第 1 の値である場合には、プリチャージ電圧で液晶表示パネルのデータラインをプリチャージし、前記データ値が第 2 の値であり、前記第 2 のデータ値が前記第 1 のデータ値より低い場合には、前記プリチャージ電圧よりも低い絶対電圧値を有するチャージシェア電圧で前記データラインをプリチャージするプリチャージ制御部とを含み、
 前記プリチャージ制御部は、

ソース出力イネイブル信号及び前記データ値の極性を制御する極性制御信号と、
 前記比較器の出力と前記極性制御信号の出力によってソース出力イネイブル信号を多数の出力端子のうち何れか一つに出力するデマルチプレクサと、
 前記データ値が第 2 データ値である場合、前記デマルチプレクサの出力によって前記チャージシェア電圧を前記データラインに供給するための第 1 トランジスタと、
 前記データ値が第 1 データ値である場合、前記デマルチプレクサの出力によって正極性プリチャージ電圧を前記データラインに供給するための第 2 のトランジスタと、
 前記データ値が第 1 データ値である場合、前記デマルチプレクサの出力によって負極性プリチャージ電圧を前記データラインに供給するための第 3 のトランジスタと、
 を含むことを特徴とする液晶表示装置。

10

【請求項 2】

前記比較器及び前記プリチャージ制御部は、前記データラインを駆動するための集積回路の一部であることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記比較器は、前記データ値のビットのうち何れか一つを前記デマルチプレクサに供給する信号配線を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記比較器は、前記データ値の上位ビットを論理和演算する少なくとも一つ以上のゲート素子を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記比較器は、
 前記データ値の 2^5 加重値の第 1 上位ビットと 2^6 加重値の第 2 上位ビットとを論理和演算する OR ゲートと、
 前記 OR ゲートの出力と前記データ値の 2^7 加重値の第 3 上位ビットとを論理積演算する AND ゲートと、
 を備えることを特徴とする請求項 4 に記載の液晶表示装置。

30

【請求項 6】

前記比較器は、前記データ値の 2^6 加重値の第 1 上位ビットと 2^7 加重値の第 2 上位ビットとを論理積演算する AND ゲートと、を備えることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 7】

前記比較器は、前記データ値の 2^5 加重値の第 1 上位ビットと 2^6 加重値の第 2 上位ビットを論理和演算する第 1 の AND ゲートと、前記第 1 の AND ゲートの出力と前記データ値の 2^7 加重値の第 3 上位ビットとを論理積演算する第 2 の AND ゲートと、を備えることを特徴とする請求項 1 に記載の液晶表示装置。

40

【請求項 8】

前記第 1 データ値は、127 階調以上の高いデータ電圧値、160 階調以上の高いデータ電圧値、191 階調以上の高いデータ電圧値、及び 224 階調以上の高いデータ電圧値のうち何れか一つであり、前記対応する第 2 データ値は、前記 127 階調未満の低いデータ電圧値、前記 160 階調未満の低いデータ電圧値、前記 191 階調未満の低いデータ電圧値、及び前記 224 階調未満の低いデータ電圧値のうち何れか一つであることを特徴と

50

する請求項 1 に記載の液晶表示装置。

【請求項 9】

前記チャージシェア電圧は、少なくとも 2 つ以上のチャージシェア電圧を含み、前記チャージシェア電圧は、前記プリチャージ電圧より絶対値が低い電圧範囲内で互いに異なっていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】

液晶表示装置用データ駆動部を動作させる方法であって、
表示画素のデジタルデータの階調値を表すデータ要素の値を決める段階と、
正極性電圧を示す値及び負極性電圧を示す値を有する極性信号の値を決める段階と、
前記データ要素の値がしきい値以上であり、前記極性信号の値が正極性電圧を示す場合に、正極性プリチャージ電圧をデータラインに印加する段階と、
前記データ要素の値がしきい値以下である場合に、該正極性プリチャージ電圧よりも絶対値が低いチャージシェア電圧をデータラインに印加する段階と、
前記データ要素の値がしきい値以上であり、前記極性信号の値が負極性電圧を示す場合に、負極性プリチャージ電圧をデータラインに印加する段階とを含むことを特徴とする液晶表示装置用データ駆動部の動作方法。

10

【請求項 11】

データの電圧を判断する段階と、
前記データの電圧が第 1 電圧である場合に、プリチャージ電圧で液晶表示パネルのデータラインをプリチャージする段階と、
前記データの電圧が前記第 1 電圧より低い第 2 電圧である場合に、前記プリチャージ電圧より絶対値が低いチャージシェア電圧で前記データラインをプリチャージする段階と、
を含むことを特徴とする液晶表示装置の駆動方法。

20

【請求項 12】

前記第 1 電圧は、127 階調以上の高いデータ電圧、160 階調以上の高いデータ電圧、191 階調以上の高いデータ電圧、224 階調以上の高いデータ電圧のうち何れか一つであり、前記対応する第 2 電圧は、前記 127 階調未満の低いデータ電圧、前記 160 階調未満の低いデータ電圧、前記 191 階調未満の低いデータ電圧、前記 224 階調未満の低いデータ電圧のうち何れか一つであることを特徴とする請求項 11 に記載の液晶表示装置の駆動方法。

30

【請求項 13】

前記チャージシェア電圧は、少なくとも 2 つ以上のチャージシェア電圧を含み、前記チャージシェア電圧は、前記プリチャージ電圧より絶対値が低い電圧範囲内で互いに異なっていることを特徴とする請求項 11 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、データ集積回路の動作温度を下げ、消費電力を減らすようにした液晶表示装置とその駆動方法に関する。

【背景技術】

40

【0002】

液晶表示装置(LCD)は、ビデオ信号によって液晶セルの光透過率を調節することで画像を表示する。

【0003】

アクティブマトリクス型の液晶表示装置は、スイッチング素子の能動的な制御が可能であるため動画具現に有利である。アクティブマトリクス型の液晶表示素子に使用されるスイッチング素子には、薄膜トランジスタ(以下、「TFT」という。)が用いられている。

【0004】

図 1 に示しているように、このような液晶表示装置は、多数のデータライン 5 と多数の

50

ゲートライン6とが交差し、その交差部に液晶セルを駆動させるためのTFTが形成された液晶表示パネル2と、データライン5にデータを供給するためのデータ駆動部3と、ゲートライン6にスキャンパルスを提供するためのゲート駆動部4と、データ駆動部3とゲート駆動部4とを制御するためのタイミングコントローラ1とを備える。

【0005】

液晶表示パネル2は、2枚のガラス基板の間に液晶が注入され、その下部ガラス基板上にデータライン5とゲートライン6とが直交し、構成されている。データライン5とゲートライン6との交差部に形成されたTFTは、ゲートライン6からのスキャンパルスに応じて、データライン5からのデータ信号を液晶セルに供給する。TFTのゲート電極は、ゲートライン6に接続され、ソース電極は、データライン5に接続される。TFTのドレイン電極は、液晶セル(C1c)の画素電極に接続される。また、液晶表示パネル2の下部ガラス基板上には、液晶セルの電圧を保持させるためのストレージキャパシタ(Cst)が形成される。

10

【0006】

タイミングコントローラ1は、赤-緑-青(RGB)のデータフォーマットであるデジタルビデオ信号、水平同期信号(H)、垂直同期信号(V)及びクロック信号(CLK)を入力され、ゲート駆動部4を制御するためのゲート制御信号(GDC)を生成する共に、データ駆動部3を制御するためのデータ制御信号(DDC)を生成する。また、タイミングコントローラ1は、システムからのRGBデータをデータ駆動部3に供給する。データ制御信号(DDC)は、ソースシフトクロック(SSC)、ソーススタートパルス(SSP)、極性制御信号(POL)及びソース出力イネイブル信号(SOE)を含み、データ駆動部3に供給される。ゲート制御信号(GDC)は、ゲートスタートパルス(GSP)、ゲートシフトクロック(GSC)及びゲート出力イネイブル信号(GOE)を含み、ゲート駆動部4に供給される。

20

【0007】

ゲート駆動部4は、タイミングコントローラ1からのゲート制御信号(GDC)に応じて、スキャンパルスを順に生成するシフトレジスタ、スキャンパルスのスイング幅を液晶セル(C1c)の駆動に適したレベルでシフトさせるためのレベルシフター、出力バッファなどで構成される。このゲート駆動部4は、スキャンパルスをゲートライン6に供給することにより、そのゲートライン6に接続されたTFTをターンオン(Turn-on)させ、データの画素電圧、例えば、アナログガンマ補償電圧を供給する一水平ラインの液晶セル(C1c)を選択する。データ駆動部3により生成されたデータ信号は、スキャンパルスにより選択された水平ラインの液晶セル(C1c)に供給される。

30

【0008】

データ駆動部3は、タイミングコントローラ1から供給されるデータ駆動制御信号(DDC)に応じて、データ信号をデータライン5に供給する。このデータ駆動部3は、タイミングコントローラ1からのデジタルデータ(RGB)をサンプリングし、そのデータをラッチした後、アナログガンマ電圧に変換する。このデータ駆動部3は、図2のような構成を有する多数のデータ集積回路(以下、「データIC」という。)3aで具現される。

【0009】

それぞれのデータIC3aは、図2のように、タイミングコントローラ1からデジタルデータ(RGB)を入力されるデータレジスタ21と、サンプリングクロックを生成するためのシフトレジスタ22と、シフトレジスタ22とk個のデータライン(DL1乃至DLk)との間に接続された第1ラッチ23、第2ラッチ24、デジタル/アナログ変換器(DAC)25及び出力回路26と、ガンマ基準電圧発生部4とDAC25と間に接続されたガンマ電圧供給部27とを備える。

40

【0010】

データレジスタ21は、タイミングコントローラ1からのデジタルデータ(RGB)を第1のラッチ23に供給する。シフトレジスタ22は、タイミングコントローラ1からのソーススタートパルス(SSP)をソースサンプリングクロック信号(SSC)によってシフトさせ、サンプリング信号を生成する。また、シフトレジスタ22は、ソーススタートパ

50

ルス(SSP)をシフトさせ、次の段のシフトレジスタ22にキャリア信号(CAR)を伝達する。第1のラッチ23は、シフトレジスタ22から順次入力されるサンプリング信号に応じて、データレジスタ21からのデジタルデータ(RGB)を順次サンプリングする。第2のラッチ24は、第1のラッチ23から入力されるデータをラッチした後、ラッチしたデータをタイミングコントローラ1からのソース出力イネイブル信号(SOE)に応じて、同時に出力する。DAC25は、第2のラッチ24からのデータをガンマ電圧供給部27からの基準電圧を用いて、ガンマ電圧(DGH及びDGL)に変換する。ガンマ電圧(DGH及びDGL)は、デジタル入力データの階調値に対応するアナログ電圧である。出力回路26は、データラインそれぞれに接続された出力バッファを含む。ガンマ電圧供給部27は、ガンマ電圧(DGH及びDGL)を細分化し、各階調に対応するガンマ電圧をDAC25に供給する。

10

【0011】

このようなデータIC3aは、液晶表示装置が大型化、高精細化するほど駆動周波数及び発熱量が多くなる。データIC3aにより発生された熱によって、データIC3aの信頼性は落ちることとなる。データIC3aの発熱を起こす主要原因は、図3に示されている出力バッファ26aである。この出力バッファ26aの内部抵抗成分を通じて流れる電流(I_{source}及びI_{sink})による電力消費により、データIC3aが発熱するのである。

【0012】

液晶セルの充電特性を改善し電力の消費を減らすために、隣り合うデータラインを接続させ、そのデータラインの間のチャージシェアにより発生するチャージシェア電圧でデータラインをプリチャージした後、データラインを分離した状態でデータ電圧を各データラインに供給するチャージシェア方式や、予め設定されている外部電圧のプリチャージ電圧でデータラインをプリチャージさせた後、データ電圧をそのデータラインに供給するプリチャージ方式などによりデータIC3aを具現している。

20

【0013】

ところが、チャージシェア方式は、図4に示しているように、チャージシェア電圧(V_{share})をデータ電圧へ変換する出力バッファ駆動区間で、出力バッファ26aに電流が流れ、発熱と電力の消費が大きくなる。また、プリチャージ方式は、図5に示しているように、データ電圧が高い時、例えば、ノーマリブラックモードの液晶表示装置においてホワイト電圧である時、予め比較的の高い外部電圧として供給されるプリチャージ電圧(+V_{pre}又はV_{pre})によって、出力バッファ26aの駆動領域の電圧が減ってデータIC3aの温度を下げることはできるものの、平均以下のデータ電圧に対して、外部から供給される高いプリチャージ電圧(+V_{pre}又はV_{pre})によって、低いデータ電圧のプリチャージ駆動領域51、52で、データIC3aの温度が上昇し、電力消費が急増する。

30

【発明の概要】

【発明が解決しようとする課題】

【0014】

従って、本発明の目的は、データ集積回路の動作温度を下げ、電力の消費を減らすようにした液晶表示装置とその駆動方法を提供することにある。

【課題を解決するための手段】

40

【0015】

前記目的を達成するために、本発明による液晶表示装置は、しきい値に関して、データ要素の値を決めるように構成された比較器と、第1の供給電圧と、第2の供給電圧とを含む。前記第1の供給電圧は、前記データ要素の値がしきい値よりも大きいと、データラインと接続され、前記第2の供給電圧は、前記データ要素の値がしきい値以下であれば、データラインと接続される。一態様で、第3の供給電圧は、前記極性選択電圧が極性状態および負極製状態から選択された正負極性状態を示すと、前記第1の供給電圧の代りに前記データラインと接続される。前記第3の供給電圧は、前記第1及び第2の供給電圧未満である。

【0016】

50

一態様で、データ値を決める比較器と、前記データ値が第1の値であれば、プリチャージ電圧で液晶表示パネルのデータラインをプリチャージする反面、前記データ値が第2の値であり、前記第2のデータ値が前記第1のデータ値より低いと、前記プリチャージ電圧よりも低い絶対電圧値を有するチャージシェア電圧で前記データラインをプリチャージするプリチャージ制御部と、を含む。

【0017】

前記比較器及びプリチャージ制御部は、前記データラインを駆動するための集積回路に内蔵されることもできる。

【0018】

前記プリチャージ制御部は、ソース出力イネイブル信号及びデータ値の極性を制御する極性制御信号と、前記比較器の出力と前記極性制御信号の出力によってソース出力イネイブル信号を多数の出力端子のうち何れか1つに出力するデマルチプレクサーと、前記データ値が第1の値であれば、前記デマルチプレクサーの出力によって前記チャージシェア電圧を前記データラインに供給するための第1のトランジスタと、前記データ値が第1の値であれば、前記デマルチプレクサーの出力によって正極性プリチャージ電圧を前記データラインに供給するための第2のトランジスタと、前記データ値が第1の値であれば、前記デマルチプレクサーの出力によって前記負極性プリチャージ電圧を前記データラインに供給するための第3のトランジスタと、を含む。

10

【0019】

前記チャージシェア電圧は、少なくとも2つ以上のチャージシェア電圧を含むことができ、前記チャージシェア電圧は、前記プリチャージ電圧より絶対値が低い電圧範囲内で互いに異なっている。

20

【0020】

駆動部の動作の方法において、前記方法は、しきい値に関して、データ要素の値を決める段階と、正極性電圧を示す値及び負極性電圧を示す値を有する極性信号の値を決める段階と、前記データ要素の値がしきい値以上であり、前記極性信号の値が正極性電圧を示すと、第1の電圧をデータラインに印加する段階と、前記データ要素の値がしきい値以下であれば、第2の電圧をデータラインに印加する段階と、前記データ要素の値がしきい値以上であり、前記極性信号の値が負極性電圧を示すと、第3の電圧をデータラインに印加する段階を含む。

30

【0021】

一態様で、液晶表示装置の駆動方法は、データ値を判定する段階と、前記データ値が第1の値であれば、プリチャージ電圧で液晶表示パネルのデータラインをプリチャージする段階と、前記データ値が前記第1の値より低い第2の値であれば、前記プリチャージ電圧より絶対値が低いチャージシェア電圧で前記データラインをプリチャージする段階と、を含む。

【0022】

前記駆動方法において、前記チャージシェア電圧は、少なくとも2つ以上のチャージシェア電圧を含むことができ、前記チャージシェア電圧は、前記プリチャージ電圧より絶対値が低い電圧範囲内で互いに異なっている。

40

【発明の効果】

【0023】

本発明による液晶表示装置とその駆動方法は、データによってプリチャージ電圧とチャージシェア電圧を選択的に使用し、データ集積回路の発熱温度を下げ、電力消費を減らすことができる。

【図面の簡単な説明】

【0024】

【図1】液晶表示装置を概略的に示すブロック図である。

【図2】図1に示しているデータ駆動部を詳しく示すブロック図である。

【図3】出力バッファ内の内部抵抗と、その内部抵抗を通じて流れる電流を示す回路図

50

である。

【図4】外部プリチャージ電圧でデータラインをプリチャージするプリチャージ方式の一例を示す波形図である。

【図5】チャージシェア電圧でデータラインをプリチャージするチャージシェア方式の一例を示す波形図である。

【図6】本発明の液晶表示装置のアナログサンプリング装置を示す回路図である。

【図7】図6に示しているデマルチプレクサーを詳しく示す回路図である。

【図8】図6に示している比較器の第1実施形態を示す回路図である。

【図9】図6に示している比較器の第2実施形態を示す回路図である。

【図10】図6に示している比較器の第3実施形態を示す回路図である。

【図11】図6に示している比較器の第4実施形態を示す回路図である。

【図12】液晶表示装置のデータ集積回路から出力される波形の一例を示す波形図である。

【発明を実施するための形態】

【0025】

本発明の他の目的及び利点は、添付した図面を参照した本発明の好ましい実施形態についての説明により明白になるだろう。

【0026】

以下、図6乃至図12を参照し、本発明の好ましい実施形態について説明する。

【0027】

図6を参照すると、本発明の実施形態における液晶表示装置のデータICは、データレジスタ61と、ラッチ62と、比較器63と、デジタルアナログ変換器(DAC)64と、出力バッファ65と、デマルチプレクサー(DMUX)66とを備える。

【0028】

データレジスタ61は、タイミングコントローラからのデジタルデータをラッチ62に供給する。ラッチ62は、シフトレジスタから順次入力されるサンプリング信号に応じて、データレジスタ61からのデジタルデータを順次サンプリングしてラッチした後、同時に出力し、直列データを並列データに変換する。DAC64は、ラッチ62からのデータをアナログガンマ電圧に変換する。出力バッファ65は、DAC64からのアナログ電圧をp型トランジスタ(pT)のドレイン端子に供給する。p型トランジスタ(pT)は、ソース出力イネイブル信号(SOE)のロー論理区間の間、ターンオンされ、出力バッファ65からのアナログデータ電圧を液晶表示パネルのデータラインに出力する。

【0029】

比較器63は、ラッチ62からのデータを入力されてデジタルデータの階調値を決め、そのデジタルデータの値によってDMUX66を制御する。この比較器63は、データ値が高い時、例えば、ホワイト階調電圧又はホワイト階調電圧に近い電圧である時、ハイ論理値の出力信号を生成するが、データ値が相対的に低い時、例えば、ブラック階調電圧又はブラック階調電圧に近い電圧である時、ロー論理値の出力信号を生成する。

【0030】

例としては、データ値が相対的に高い区間は、デジタルデータが8ビットを含んで表現可能な階調数が256個であると仮定する時、127階調以上の階調値、160階調以上の階調値、191階調以上の階調値又は224階調以上の階調値のうち何れか1つである。データ値が相対的に低い時間の区間は、127階調未満の階調値、160階調未満の階調値、191階調未満の階調値又は224階調未満の階調値である。比較器63は、所望の階調値によって、上位ビット数及び回路構成が異なる。

【0031】

DMUX66は、図7に示しているように、比較器63の出力信号と極性制御信号(POL)によって、ソース出力イネイブル信号(SOE)を多数の出力端子(M₀乃至M₃)のうち何れか1つに出力する。DMUX66の第1及び第2の出力端子(M₀及びM₁)には、ORゲートが接続されている。そのORゲートの出力端は、第1n型のトランジスタ(nT₁)のゲート端子に供給される。DMUX66は、

10

20

30

40

50

例えば、図7の真理表によって構成され、比較器63の出力信号がロー論理値である時、ハイ論理レベルのソース出力イネイブル信号(SOE)を、ORゲートを経て、第1n型のトランジスタ(nT_1)のゲート端子に供給する。これは、極性制御信号(POL)の論理値に関係なく、データ電圧がロー絶対電圧値である時生成し、プリチャージ電圧(V-POS又はV-NEG)より絶対値が低いチャージシェア電圧(Vshare)を液晶表示パネルのデータラインに供給する。DMUX66は、比較器63の出力信号の電圧がハイ論理電圧であり、極性制御信号(POL)の電圧がロー論理電圧である時、ハイ論理電圧のソース出力イネイブル信号(SOE)を第2n型のトランジスタ(nT_2)のゲート端子に供給する。これは、データ電圧が相対的に高電圧であり、その極性が正極性である時生成し、正極性プリチャージ電圧(V-POS)を液晶表示パネルのデータラインに供給する。また、DMUX66は、比較器63の出力信号の電圧がハイ論理電圧であり、極性制御信号(POL)の電圧がハイ論理電圧である時、ハイ論理電圧のソース出力イネイブル信号(SOE)を第3n型のトランジスタ(nT_3)のゲート端子に供給する。これは、データ電圧が相対的に高電圧であり、その極性が負極性である時生成し、負極性プリチャージ電圧(V-NEG)を液晶表示パネルのデータラインに供給する。このようなDMUX66、トランジスタ(pT、 nT_1 、 nT_2 、 nT_3)及び制御/駆動電圧(POL、SOE、Vshare、V-POS、V-NEG)は、データラインのプリチャージを制御するプリチャージ制御部の役割を果たす。

10

【0032】

チャージシェア電圧(Vshare)は、データICの外部に配置された電源回路から別に生成させることもでき、データIC内でデータラインのチャージシェアリングによって生成させることもできる。このようなチャージシェア電圧(Vshare)は、正極性プリチャージ電圧(V-POS)より低く、負極性プリチャージ電圧(V-NEG)より高い電圧の範囲内で、2つ以上の電圧に分けることができる。

20

【0033】

本発明の第1実施形態における比較器63は、図8に示しているように、階調が 127 以上であれば、ハイ論理であり、階調が 127 未満であれば、ロー論理である 2^7 加重値の $D7$ ビットをDMUX66の $S1$ の入力端子に入力する。従って、この実施形態の比較器63は、 $D7$ ビットを供給するための配線のみで具現される。本実施形態におけるデータICは、データ電圧が 127 以上の階調である時、高いプリチャージ電圧(V-POS又はV-NEG)でデータラインを充電させ、データ電圧が 127 未満の階調である時、低いチャージシェア電圧(Vshare)でデータラインを充電させることで、データICの負荷を減らすこととなる。

30

【0034】

本発明の第2実施形態における比較器63は、図9に示しているように、 2^6 加重値の $D6$ ビットと 2^5 加重値の $D5$ ビットとの論理和演算するORゲートと、そのORゲートの出力と 2^7 加重値の $D7$ ビットを論理積演算するANDゲートで構成される。比較器63のANDゲート出力は、階調が 160 以上のところでは、ハイ論理であり、階調が 160 未満のところでは、ロー論理であって、DMUX66の入力端子 $S1$ に入力される。従って、この実施形態の比較器63は、2つの論理ゲート素子で具現されることができる。本実施形態におけるデータICでは、階調が 127 以上の時には、高いプリチャージ電圧(V-POS又はV-NEG)でデータラインを充電させ、階調が 127 未満の時には、低いチャージシェア電圧(Vshare)でデータラインを充電させることでデータICの負荷を減らすこととなる。

40

【0035】

本発明の第3実施形態における比較器63は、図10に示されているように、 2^6 加重値の $D6$ ビットと 2^7 加重値の $D7$ ビットとの論理積演算するANDゲートを含む。この比較器63のANDゲート出力は、階調が 191 以上の時には、ハイ論理であり、階調が 191 未満の時には、ロー論理であって、DMUX66の入力端子 $S1$ に入力される。従って、本実施形態の比較器63は、1つの論理ゲート素子で具現されることができる。本実施形態におけるデータICは、階調値が 191 以上の時には、高いプリチャージ電圧(V-POS又はV-NEG)でデータラインを充電させ、階調値が 191 未満の時には、低いチャージシェア電圧(Vshare)でデータラインを充電させることでデータICの熱負荷及び電力消費を減らすこととなる。

50

【0036】

本発明の第4実施形態における比較器63は、図11に示しているように、 2^6 加重値のD6ビットと 2^7 加重値のD7ビットとを論理積する第1のANDゲートと、第1のANDゲートの出力と 2^7 加重値のD7ビットとを論理積演算する第2のANDゲートとを含む。本実施形態で、比較器63のANDゲート出力は、階調電圧が224以上の時には、ハイ論理値であり、階調電圧が224未満の時には、ロー論理値であって、DMUX66の入力端子S1に入力される。従って、本実施形態の比較器63は、2つの論理ゲート素子で具現されることができる。本実施形態におけるデータICは、階調値が224以上の時には、高いプリチャージ電圧(V-POS又はV-NEG)でデータラインを充電させ、階調値が224未満の時には、低いチャージシェア電圧(Vshare)でデータラインを充電させることでデータICの熱負荷及び電力消費を減らすこととなる。

10

【0037】

デジタルデータが256の階調値(1111 1111)である態様では、比較器63の出力がハイ論理値となり、極性制御信号(POL)がハイ論理値である時、正極性プリチャージ電圧(V-POS)で液晶表示パネルの第1データラインがプリチャージされる。第1デジタルデータと隣接する第2デジタルデータが、第1デジタルデータと同様(1111 1111)であれば、極性制御信号のみ反転され、負極性プリチャージ電圧(V-NEG)で液晶表示パネルの第2データラインがプリチャージされる。第2デジタルデータと隣接する第3デジタルデータと、その第3デジタルデータと隣接する第4デジタルデータとが63階調(0011 1111)であれば、比較器63の出力がロー論理値に反転され、チャージシェア電圧(Vshare)で液晶表示パネルの第3及び第4データラインがプリチャージされる。

20

【0038】

図12を参照すれば、本発明によるデータICは、高電圧のデータ電圧が入力されると、プリチャージ機能を使用し、相対的に低電圧のデータ電圧が入力される場合に、チャージシェア機能を使用することで出力バッファの全体電流消費を減少させ、データICの電力を無駄遣いすることなく温度を下げるができる。

【0039】

上述したように、本発明による液晶表示装置とその駆動方法は、階調データ値によってプリチャージ電圧とチャージシェア電圧を選択的に使用することによって、データ集積回路の動作温度を下げ、電力消費を減らすことができる。

30

【0040】

以上、説明した内容により、当業者であれば、本発明の技術思想を逸脱しない範囲内で種々なる変更及び修正が可能であることが分かるだろう。従って、本発明の技術的範囲は、明細書の詳細な説明に記載した内容に限定されるものではなく、特許請求の範囲により定めなければならないだろう。

【符号の説明】

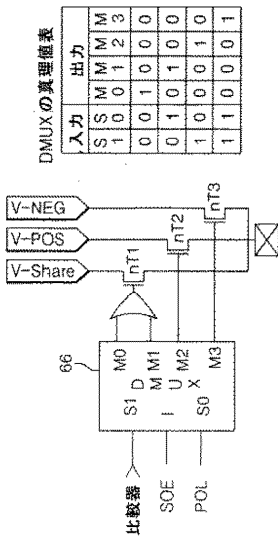
【0041】

- 1：タイミングコントローラ
- 2：液晶表示パネル
- 3：データ駆動部
- 4：ゲート駆動部
- 21、61：データレジスタ
- 22：シフトレジスタ
- 23、24、62：ラッチ
- 25、64：デジタル/アナログ変換器
- 26a、65：出力バッファ
- 27：ガンマ電圧供給部
- 63：比較器
- 66：デマルチプレクサー

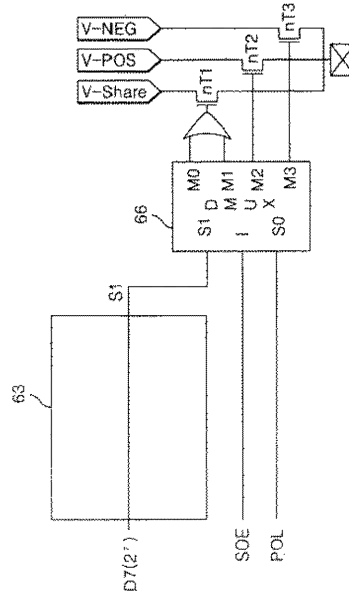
40

50

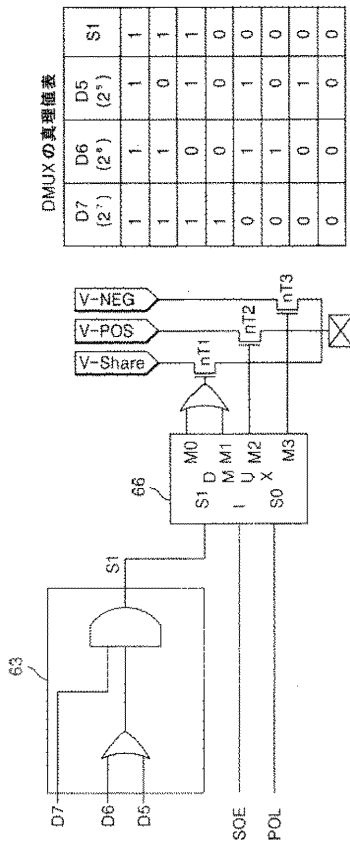
【 図 7 】



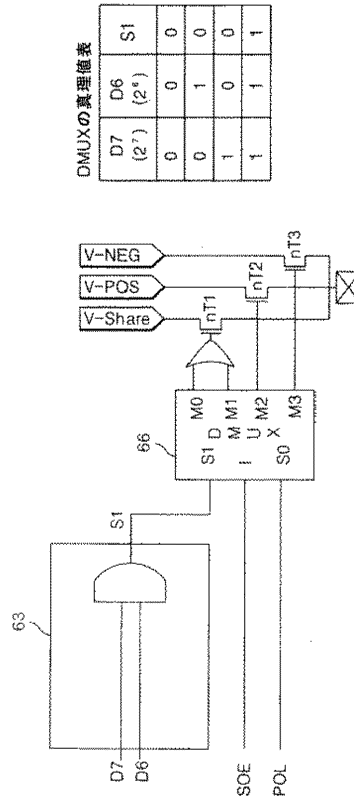
【 図 8 】



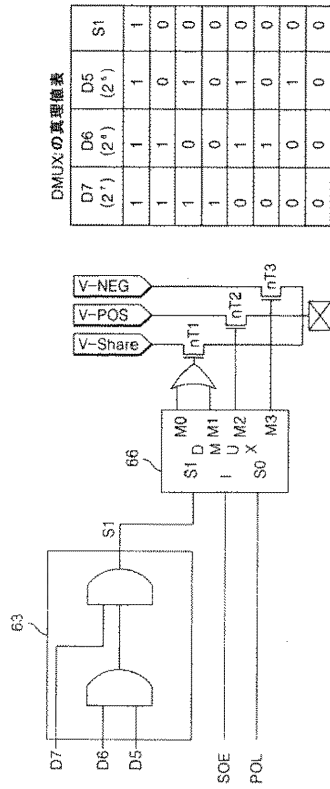
【 図 9 】



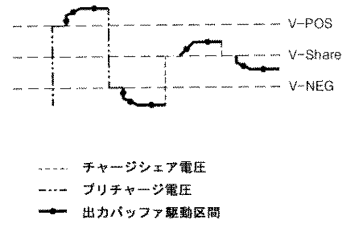
【 図 10 】



【 図 1 1 】



【 図 1 2 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G 3/20 6 1 2 U
 G 0 9 G 3/20 6 2 1 B
 G 0 9 G 3/20 6 2 1 G
 G 0 9 G 3/20 6 2 1 F

(72)発明者 姜 信 浩

大韓民国 京畿道 水原市 八達区 仁溪洞 384番地 住公 アpartment 112-105号

(72)発明者 洪 鎮 鉄

大韓民国 慶尚北道 龜尾市 吳太洞 デドン 3次 アpartment 102-1105号

(72)発明者 河 成 哲

大韓民国 慶尚北道 漆谷郡 石積面 中里 224-1番地 204-518号

Fターム(参考) 2H193 ZA04 ZD23 ZE06 ZF31 ZF34 ZF35

5C006 AB03 AC26 AF45 AF83 BB16 BC12 BF03 BF04 BF14 BF24

BF26 BF43 EB05 FA47

5C080 AA10 BB05 DD20 DD25 DD26 JJ02 JJ03 JJ04

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2011065179A	公开(公告)日	2011-03-31
申请号	JP2010252019	申请日	2010-11-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	姜信浩 洪镇铁 河成哲		
发明人	姜信浩 洪镇铁 河成哲		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G3/2011 G09G3/3614 G09G2310/0248 G09G2310/027		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.575 G09G3/20.611.A G09G3/20.670.L G09G3/20.612.U G09G3/20.621.B G09G3/20.621.G G09G3/20.621.F		
F-TERM分类号	2H193/ZA04 2H193/ZD23 2H193/ZE06 2H193/ZF31 2H193/ZF34 2H193/ZF35 5C006/AB03 5C006/AC26 5C006/AF45 5C006/AF83 5C006/BB16 5C006/BC12 5C006/BF03 5C006/BF04 5C006/BF14 5C006/BF24 5C006/BF26 5C006/BF43 5C006/EB05 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD20 5C080/DD25 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	朝日 伸光		
优先权	1020050056542 2005-06-28 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置和用于驱动该装置的方法，以降低数据集成电路的工作温度并降低功耗。ZOLUTION：液晶显示装置包括：比较器63，用于确定数据值；预充电控制单元，当数据值为第一数据值时，以预充电电压对液晶显示面板的数据线进行预充电，并以比预充电电压低的绝对电压值对电荷共享电压进行预充电。当数据值是第二数据值并且第二数据值低于第一数据值时。Z

