

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2011-2862
(P2011-2862A)

(43) 公開日 平成23年1月6日(2011.1.6)

(51) Int.Cl.
GO2F 1/1343 (2006.01)

F I
GO2F 1/1343

テーマコード (参考)
2H092

審査請求 有 請求項の数 4 O L (全 30 頁)

(21) 出願番号 (22) 出願日 (62) 分割の表示 原出願日 (31) 優先権主張番号 (32) 優先日 (33) 優先権主張国	特願2010-226401 (P2010-226401) 平成22年10月6日 (2010.10.6) 特願2007-296950 (P2007-296950) の分割 平成13年11月1日 (2001.11.1) 特願2000-335919 (P2000-335919) 平成12年11月2日 (2000.11.2) 日本国 (JP)	(71) 出願人 000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地 (72) 発明者 佐竹 瑠茂 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内 Fターム(参考) 2H092 GA13 GA29 JA25 JA40 JA44 JA46 JB05 JB06 JB07 JB24 JB33 JB69 KA05 KA12 KA18 KB04 KB24 KB25 MA05 MA06 MA07 MA13 MA25 MA27 MA29 MA41 NA04 PA06 PA09
--	---	--

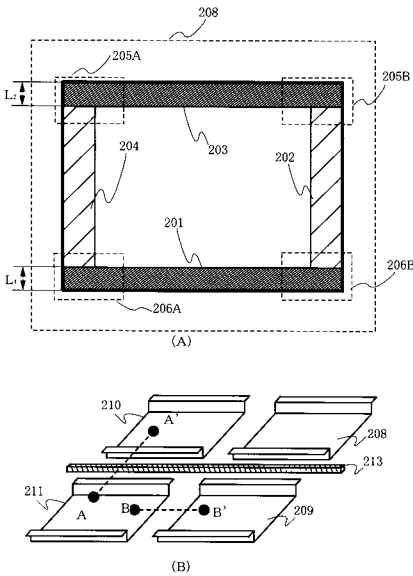
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 液晶表示装置において、ディスクリネーションを低減する。

【解決手段】 第1及び第2の走査線と第1及び第2の信号線とによって囲まれた領域に設けられた第1の画素電極と、第2及び第3の走査線と第1及び第2の信号線とによって囲まれた領域に設けられた第2の画素電極と、第1及び第2の画素電極の上方に設けられた対向電極を有し、第1の画素電極は、中央で最大の面積を占める平坦面と、第1乃至第4の端部を有し、第1の端部は第1の走査線に沿って設けられ、第2の端部は第1の信号線に沿って設けられ、第3の端部は第2の走査線に沿って設けられ、第4の端部は第2の信号線に沿って設けられ、第2及び第4の端部は前記平坦面と同じ高さに設けられ、第1及び第3の端部は平坦面より0.5 μm以上高く設けられた液晶表示装置を提供する。

【選択図】 図1



201: 第1の端部
202: 第2の端部
203: 第3の端部
204: 第4の端部
205A, 205B: 第1の端部の両端部
206A, 206B: 第2の端部の両端部

【特許請求の範囲】

【請求項 1】

第 1 乃至第 3 の走査線と、
第 1 及び第 2 の信号線と、
前記第 1 及び前記第 2 の走査線と前記第 1 及び前記第 2 の信号線とによって囲まれた領域に設けられた第 1 の画素電極と、
前記第 2 及び前記第 3 の走査線と前記第 1 及び前記第 2 の信号線とによって囲まれた領域に設けられた第 2 の画素電極と、
前記第 1 及び前記第 2 の画素電極の上方に設けられた対向電極を有する液晶表示装置であって、
前記第 1 の画素電極と前記第 2 の画素電極には異極性の信号が入力され、
前記第 1 の画素電極は、中央で最大の面積を占める平坦面と、第 1 乃至第 4 の端部を有し、
前記第 1 の端部は前記第 1 の走査線に沿って設けられ、
前記第 2 の端部は前記第 1 の信号線に沿って設けられ、
前記第 3 の端部は前記第 2 の走査線に沿って設けられ、
前記第 4 の端部は前記第 2 の信号線に沿って設けられ、
前記第 2 及び第 4 の端部は前記平坦面と同じ高さに設けられ、
前記第 1 及び第 3 の端部は前記平坦面より $0.5 \mu\text{m}$ 以上高く設けられ、
前記平坦面と前記対向電極の間は $4.5 \mu\text{m}$ 以下であり、
前記第 1 と前記第 2 の画素電極の間は $4.0 \mu\text{m}$ 以下であり、
前記第 1 及び前記第 3 の端部の幅は $3.0 \mu\text{m}$ 以下であることを特徴とする液晶表示装置。

【請求項 2】

請求項 1 において、
前記第 2 の画素電極は、中央で最大の面積を占める平坦面と、第 1 乃至第 4 の端部を有し、
前記第 2 の画素電極の第 1 の端部は前記第 2 の走査線に沿って設けられ、
前記第 2 の画素電極の第 2 の端部は前記第 1 の信号線に沿って設けられ、
前記第 2 の画素電極の第 3 の端部は前記第 3 の走査線に沿って設けられ、
前記第 2 の画素電極の第 4 の端部は前記第 2 の信号線に沿って設けられ、
前記第 2 の画素電極の第 2 及び第 4 の端部は前記第 2 の画素電極の平坦面と同じ高さに設けられ、
前記第 2 の画素電極の第 1 及び第 3 の端部は前記第 2 の画素電極の平坦面より $0.5 \mu\text{m}$ 以上高く設けられ、
前記第 2 の画素電極の平坦面と前記対向電極の間は $4.5 \mu\text{m}$ 以下であり、
前記第 2 の画素電極の第 1 及び第 3 の端部の幅は $3.0 \mu\text{m}$ 以下であることを特徴とする液晶表示装置。

【請求項 3】

第 1 乃至第 3 の信号線と、
第 1 及び第 2 の走査線と、
前記第 1 及び前記第 2 の信号線と前記第 1 及び前記第 2 の走査線とによって囲まれた領域に設けられた第 1 の画素電極と、
前記第 2 及び前記第 3 の信号線と前記第 1 及び前記第 2 の走査線とによって囲まれた領域に設けられた第 2 の画素電極と、
前記第 1 及び前記第 2 の画素電極の上方に設けられた対向電極を有する液晶表示装置であって、
前記第 1 の画素電極と前記第 2 の画素電極には異極性の信号が入力され、
前記第 1 の画素電極は、中央で最大の面積を占める平坦面と、第 1 乃至第 4 の端部を有し、

前記第 1 の端部は前記第 1 の信号線に沿って設けられ、
前記第 2 の端部は前記第 1 の走査線に沿って設けられ、
前記第 3 の端部は前記第 2 の信号線に沿って設けられ、
前記第 4 の端部は前記第 2 の走査線に沿って設けられ、
前記第 2 及び第 4 の端部は前記平坦面と同じ高さに設けられ、
前記第 1 及び第 3 の端部は前記平坦面より $0.5 \mu\text{m}$ 以上高く設けられ、
前記平坦面と前記対向電極の間は $4.5 \mu\text{m}$ 以下であり、
前記第 1 と前記第 2 の画素電極の間は $4.0 \mu\text{m}$ 以下であり、
前記第 1 及び前記第 3 の端部の幅は $3.0 \mu\text{m}$ 以下であることを特徴とする液晶表示装置。

10

【請求項 4】

請求項 3 において、
前記第 2 の画素電極は、中央で最大の面積を占める平坦面と、第 1 乃至第 4 の端部を有し、

前記第 2 の画素電極の第 1 の端部は前記第 2 の信号線に沿って設けられ、
前記第 2 の画素電極の第 2 の端部は前記第 1 の走査線に沿って設けられ、
前記第 2 の画素電極の第 3 の端部は前記第 3 の信号線に沿って設けられ、
前記第 2 の画素電極の第 4 の端部は前記第 2 の走査線に沿って設けられ、
前記第 2 の画素電極の第 2 及び第 4 の端部は前記第 2 の画素電極の平坦面と同じ高さに設けられ、

20

前記第 2 の画素電極の第 1 及び第 3 の端部は前記第 2 の画素電極の平坦面より $0.5 \mu\text{m}$ 以上高く設けられ、

前記第 2 の画素電極の平坦面と前記対向電極の間は $4.5 \mu\text{m}$ 以下であり、

前記第 2 の画素電極の第 1 及び第 3 の端部の幅は $3.0 \mu\text{m}$ 以下であることを特徴とする液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は電界効果型トランジスタ (FET)、例えば、薄膜トランジスタ (TFT) で構成された回路を有する半導体装置およびその作製方法に関する。TFT とは、半導体層、ゲート電極、ソース電極、ドレイン電極を含む半導体素子をいう。

30

【0002】

なお、本明細書中において素子基板とは、TFT のような半導体素子を形成した基板全般を指す。

【0003】

なお、本明細書中において表示装置とは、電気的な信号の変化により明暗の表示を行う装置全般を指し、液晶に電気的な信号を印可して表示を行う表示装置を液晶表示装置という。

【背景技術】**【0004】**

近年、絶縁表面を有する基板上に形成された半導体薄膜 (厚さ数〜数百 nm 程度) を用いて TFT を構成する技術が注目されている。TFT は IC や半導体装置のような電子デバイスに広く応用され、特に液晶表示装置のスイッチング素子として開発が急がれている。

40

【0005】

液晶表示装置には大きく分けてアクティブマトリクス型とパッシブマトリクス型の二種類のタイプが知られている。アクティブマトリクス型の液晶表示装置はスイッチング素子として TFT を用いており、高品位な画像を得ることができる。アクティブマトリクス型の用途としてはノート型のパーソナルコンピュータが一般的であるが、家庭用のテレビ、携帯端末としても用途も期待されている。

50

【0006】

アクティブマトリクス型の液晶表示装置のうち、投影型の液晶表示装置は画面をスクリーンに拡大して大画面の表示を得ることができる。近年、投影型の液晶表示装置において、液晶パネルを小型にすることで、光学系を小型化して携帯性を持たせる技術が開発されている。光学系を小型にすることで、光学系のコストが低下して、安価に液晶表示装置を提供することもできる。

【0007】

ところで、アクティブマトリクス型の液晶表示装置はライン反転駆動をするのが一般的である。ライン反転駆動のうち、例えばソースライン反転駆動とは、図30の画素部の上面図のようにm列の信号線に接続した画素TFTに書き込む信号電圧の極性が隣接する信号線毎に異なる。そして、奇数フレーム（図30（1））と偶数フレーム（図30（2））とで信号線に接続した画素TFTに書き込む信号電圧の極性を変えていくものである。画素TFTに書き込む信号電圧の極性を変えて液晶を交流駆動することにより液晶の焼付きを防止する。ゲートライン反転駆動は、図30の信号線を走査線に置き換えれば良い。

【発明の概要】

【発明が解決しようとする課題】

【0008】

アクティブマトリクス型の液晶表示装置で、液晶のディスクリネーション及び光漏れが発生する原理を体系的に調べ、光漏れ及びディスクリネーションを防止できるような素子構造を提供することが本発明の課題である。

【0009】

配向膜の界面では、液晶がその一端を持ち上げるように配向する。本明細書では、液晶分子の配向膜の界面に近い一端から、配向膜から持ちあがったところにある一端へと向かう方向を基板面に正射影したものを「プレチルトの方向」という。さらに、配向膜の界面と、配向膜の界面近傍にある液晶の長軸とのなす角度を「プレチルト角」という。プレチルト角はラビングにより付与されるものと、電界を液晶に印加することにより配向膜界面近傍の液晶がスイッチングして付与されるものがある。

【0010】

また、本明細書では、配向膜界面で、近接する液晶のプレチルトの方向がほぼ逆向きなことから生じる配向不良を「ディスクリネーション」と称する。また、液晶のプレチルトの方向は同一だが、電界分布、ラビングむらによりプレチルト角が局所的に異なる領域がある。このように正規の配向状態でないときに生じる液晶の配向不良は液晶表示パネル（液晶パネル）に二枚の偏光板を配置したときに局所的に明度が高く光が漏れたように見える。そこで、プレチルトの向きは同じだがプレチルト角が局所的に異なる液晶の配向を本明細書では「光漏れ」と称する。

【0011】

アクティブマトリクス方式により液晶表示装置を駆動するときに、光漏れ及びディスクリネーションによって表示品質が損なわれる。つまり、ノーマリーホワイトモードにおいては、光漏れ及びディスクリネーションを隠すために遮光膜が必要であり開口率が低下する。

【0012】

投影型の液晶表示装置のような微細な画素が形成されている液晶表示装置においては、ディスクリネーション及び光漏れが発生すると、これらが画素に占める割合が無視できないくらいに大きい。さらに、遮光膜のアライメントずれにより、光漏れ及びディスクリネーションが隠しきれないと、黒表示をするときに輝線の如く光漏れ及びディスクリネーションが視認されてコントラストが低下する。

つまり、投影型の液晶表示装置において、光漏れ及びディスクリネーションをいかに抑えるかが重要となる。

【0013】

層構造を有し配向秩序が高いスメクチック液晶に比べて、ネマチック液晶は画素電極と

10

20

30

40

50

画素電極の間にできる電界によりディスクリネーション及び光漏れが起こりやすい。このため、特にネマチック液晶を用いた配向方式において、ディスクリネーション及び光漏れを低減するような対策を行う必要がある。

【0014】

なぜ、光漏れ及びディスクリネーションが起こるかを図12の液晶表示装置の画素部の断面を示す模式図を用いて説明する。図12で互いに隣接する画素電極において、画素電極101aは+5Vの電位を有し、画素電極101bは-5Vの電位を有するとする。対向電極102は0Vの電位とする。画素電極の表面に対し等電位線103が平行にできる領域ではポジ型の液晶は画素電極の表面に対し液晶分子108の長軸が垂直になるように配向する。ポジ型の液晶とは、正の誘電率異方性を有する液晶をいう。しかし、画素電極の端では等電位線が屈曲するため液晶分子106が画素電極の表面に対し斜め方向に配向して配向不良となる。いかに画素電極の端の等電位線の屈曲を低減するかが、配向不良を低減する上で重要と考えられる。

10

【0015】

画素電極の端に局所的にプレチルト角の異なる光漏れの領域104が発生する。等電位線が画素電極の端部で屈曲をしているため、画素電極の端部では液晶分子106が画素電極の表面に長軸が垂直になるようにスイッチングできないからである。

【0016】

また、画素電極の端にできる電界により液晶のプレチルトの方向が、ラビング方向107により定められたプレチルトの方向と逆になった領域ができる。すると、配向膜界面のプレチルト角、プレチルトの向きが局所的に急激に変化するため、液晶の配向の歪が大きくなり、ディスクリネーションの発生する領域105ができる。

20

【0017】

つまり、ディスクリネーション及び光漏れは画素電極の表面に平行にできる等電位線が、画素電極の端部において屈曲してしまうことが一因となっており、等電位線が屈曲したとしても出来るだけ画素電極の端に近く等電位線が屈曲するように構造的な工夫をしている。

【課題を解決するための手段】

【0018】

上述した課題を解決するために以下の手段を講じた。なお、本明細書において、画素電極の端部は帯状の第1の端部、第2の端部、第3の端部及び第4の端部に分類される。また、画素電極のうち第1の端部、第2の端部、第3の端部及び第4の端部に囲まれた平坦面を画素電極の主面という。なお、本明細書で画素電極の端部とは、画素電極の端を含み、画素電極の端から数 μm の帯状に広がる部分である。画素電極の主面とは画素電極のうち、その面積の20%以上好ましくは50%以上を占める平坦面をいう。すなわち、画素電極の最大の広さを占める平坦面が、画素電極の主面である。

30

【0019】

図2の液晶表示装置の画素部の上面図を用いて本発明の画素の一例を説明すると、ゲートライン反転駆動をする液晶表示装置において、第1の画素電極208の端部のうち、画素電極の第1の端部201は、第1の走査線207Aに沿って設けられている。第1の画素電極の第1の端部201と対向する第3の端部203は、第1の走査線と隣接する第2の走査線207Bに沿って設けられている。

40

第2の端部202は、第1の信号線212Aに沿って設けられている。第4の端部204は第2の信号線212Bに沿って設けられている。第2の信号線212Bは第1の信号線212Aと隣接している。第1の端部の両端部206A~206Bはそれぞれ、一辺が第1の信号線212A、第2の信号線212Bに沿って設けられている。第3の端部の両端部205A~205Bはそれぞれ、一辺が第1の信号線212A、第2の信号線212Bに沿って設けられている。

【0020】

第1の端部201及び第3の端部203は、その端部と隣接する画素電極が第1の端部

50

及び第 3 の端部と異極性の電位を有する。第 2 の端部 202 及び第 4 の端部 204 はその端部と隣接する画素電極が第 1 の端部及び第 3 の端部と同極性の電位を有する。図 2 を用いて説明すると、ゲートライン反転駆動をする液晶表示装置において、第 1 の画素電極 208 と第 1 の走査線 207A を挟んで隣接する第 2 の画素電極 209 がある。すると、第 1 の画素電極 208 の第 1 の端部 201 と第 2 の画素電極 209 の第 3 の端部 203 とが隣接している。走査線を挟んで隣接する画素電極において、第 1 の画素電極の第 1 の端部と第 2 の画素電極の第 3 の端部との間には、異極性の電位を有する画素電極が隣接することにより形成される電界がある。

【0021】

ソースライン反転駆動をする液晶表示装置においては、図 2 の第 1 の走査線 207A を第 1 の信号線に置き換えて、かつ、第 2 の走査線 207B を第 2 の信号線に置き換えれば良い。当然、第 1 の信号線 212A を第 1 の走査線に置き換え、第 2 の信号線 212B を第 2 の走査線に置き換えることが必要である。つまり、ソースライン反転駆動をする液晶表示装置においても、第 1 の画素電極の第 1 の端部と第 2 の画素電極の第 3 の端部との間には、異極性の画素電極が隣接することにより形成される電界があることはゲートライン反転駆動をする液晶表示装置と変わらない。

【0022】

光漏れ及びディスクリネーションは画素電極の端にできる等電位線の屈曲をおさえることで低減できると考えられる。しかし、隣接する画素電極が同極性か異極性かで画素電極端部での等電位線の屈曲の度合いがかわる。そこで、隣接する画素電極が異極性か同極性かを考慮した上で、等電位線の屈曲を抑える構造を提案する必要があると予測して、下記(1)、(2)のように場合わけをして対策を行った。

【0023】

[画素電極端部の凸部]

(1) 隣接する画素電極が異極性の電位の場合画素電極の第 1 の端部及び第 3 の端部を画素電極の主面に対して、対向電極に近い高さに設けることで液晶の配向がどのように変わるかをシミュレーションした。

シミュレーションモデルを図 3 に示す。図 3 のシミュレーションモデルは液晶表示装置の画素部の断面を示す。セルギャップ(d)とは、対向電極の表面から画素電極の主面までの距離をいう。画素電極の間の距離(s)とは、互いに隣接する画素電極の形状を画素電極の主面に接する面に正射影して形成される図形において、行方向に隣接する画素電極においては表示領域の行方向と平行な方向で測定した画素電極の端の点から隣接する画素電極の端までの距離をいう。列方向に隣接する画素電極においては、画素電極の端の点から表示領域の列方向と平行な方向で測定した隣接する画素電極の端の点までの距離をいう。局所的に画素電極の間の距離が異なることもありうるが、このようなときは、画素電極の間の距離の分布のうち、最大の割合を占める距離で代表させる。図 2 の上面図でゲートライン反転駆動をする液晶表示装置を仮定すると本シミュレーションにおける画素電極の間の距離(s)とは、第 1 の画素電極 208 と第 2 の画素電極 209 との間の距離をいう。

【0024】

図 3 において、各電極の電位は、第 1 の画素電極 303a は +5V、第 2 の画素電極 303b は -5V、対向電極 301 は 0V である。液晶 302 はメルク社製の液晶である ZLI4792 であり、液晶のプレチルト角は 6.0°、カイラルピッチは左巻きで 70µm、ツイスト角が 90° である。画素のピッチ(p)は 18µm である。第 1 の画素電極と第 2 の画素電極との間の距離(s)は 2.0µm である。セルギャップ(d)は 4.5µm である。画素電極、対向電極は透光性の基板 307 上に設けられていると仮定する。図 3 のシミュレーションモデルを一単位として、それが周期的に繰り返された構造とする。図 3 にラビング方向 305~306 を示す。シミュレーションのソフトはシンテック社製の LCD Master を用いた。

【0025】

そして、凸部 304 の有無及び第 1 の端部の幅(L₁)をパラメーターとしてシミュレ

10

20

30

40

50

ーションをした。第1の端部及び第3の端部は平坦面から盛り上がった高さに形成されている。凸部と画素電極の重なる幅つまり第1の端部の幅 (L_1) 及び第3の端部の幅 (L_2) とは、画素電極の主面に対し、盛り上がった部分を、画素電極の主面と接する面に正射影して形成される多角形において、画素電極の端の各点からその各点と対向する辺までの最短の長さをいう。なお、凸部上に画素電極の端部が設けられた構成において、第1の端部の高さとは画素電極の主面に接する面と第1の端部の最上端部との距離をいう。第3の端部の高さとは、画素電極の主面に接する面と第3の端部の最上端部との距離をいう。第1の端部の高さ及び第3の端部の高さは (h) はシミュレーションでは $0.5 \mu m$ とする。シミュレーションにおいて第1の端部の幅 (L_1) と第3の端部の幅 (L_2) を同じにしてある。また、第1の端部の高さ第3の端部の高さを同じにしてある。

10

【0026】

シミュレーションの条件において、互いに異極性の電位を有する第1の画素電極303a及び第2の画素電極303bが隣接する。つまり、ゲートライン反転駆動をする液晶表示装置においては、図3のモデルは第1の画素電極303aと、第1の画素電極と列方向に隣接する第2の画素電極303bとが互いに異極性の電位を有して、第1の画素電極の第1の端部1001と第2の画素電極の第3の端部1002とが隣接していることを示している。

【0027】

また、ソースライン反転駆動をする液晶表示装置においては、第1の画素電極303aと、第1の画素電極と行方向に隣接する第2の画素電極303bとが、互いに異極性の電位を有して、第1の画素電極の第1の端部1001と第2の画素電極の第3の端部1002とが隣接していることを示している。

20

【0028】

特徴を示す代表的なシミュレーションの結果を図13～図14に示す。図13～図14は、凸部と重なる画素電極の幅と透過率との関係を示している。図13(A)は平坦面上に画素電極が形成されている場合、図13(B)は画素電極の端(第1の端部、第3の端部)が凸部上に $1.4 \mu m$ 重なって形成されている場合、図14は画素電極の端(第1の端部、第3の端部)が凸部上に $4.0 \mu m$ 重なって形成されている場合を示す。透過率が低いほど良質な黒表示が実現されていることを示す。シミュレーションの結果には画素電極、対向電極、液晶のダイレクタ、等電位線、透過率が示されている。実際のシミュレーションでは、横軸のスケールの $1 \mu m \sim 16 \mu m$ の部分に画素電極が設けられ、かつ、横軸のスケールの $19 \mu m \sim 35 \mu m$ の部分に画素電極が設けられている。そして、画素電極同士は、 $2 \mu m$ の間隙を置いて、隣接している。ただし、図13～図14においては、画素電極の端の部分でのディスクリネーション及び光漏れに注目するため、横軸のスケールの $10 \mu m \sim 26 \mu m$ の部分だけを拡大して示している。図13(A)のように画素電極が平坦面上にあると、画素電極の端部で等電位線が屈曲する。しかし、図13(B)のように第1の画素電極の第1の端部及び第2の画素電極の第3の端部が画素電極の主面に比べて、対向電極に近い高さに設けられているときは、第1の画素電極の第1の端部及び第2の画素電極の第3の端部の近傍では、画素電極の表面に沿って等電位線ができることから、第1の画素電極の第1の端部及び第2の画素電極の第3の端部の近傍での等電位線の屈曲が若干抑えられて、ディスクリネーション及び光漏れの低減につながる。しかし、図14のように、第1の端部の幅及び第3の端部の幅を広くすると、本来第1の画素電極及び第3の画素電極が形成された平坦面に平行であった等電位線ですらも、画素電極の主面に対して盛り上がった第1の端部及び第3の端部のせいで対向電極の側へと屈曲してしまい、ディスクリネーション及び光漏れが増加する。

30

40

つまり、隣接する画素電極が異極性の電位のときには、第1の画素電極の第1の端部及び第2の画素電極の第3の端部を画素電極の主面に対して盛り上げて形成し、対向電極に近い高さにすると良いが、光漏れ及びディスクリネーションを低減するためには、第1の端部の幅及び第3の端部の幅は最適値があることがわかった。

【0029】

50

具体的な数値で図 1 3～図 1 4 の結果をまとめる。光漏れ及びディスクリネーションの幅の和を x (μm) で示す。

図 1 3 (A) のように画素電極が平坦面上にあるとき… x は $9.2 \mu\text{m}$ 図 1 3 (B) のように第 1 の画素電極の第 1 の端部の幅が $1.4 \mu\text{m}$ であり、第 2 の画素電極の第 3 の端部の幅が $1.4 \mu\text{m}$ のとき… x は $6.8 \mu\text{m}$ 図 1 4 のように第 1 の画素電極の第 1 の端部の幅が $4.0 \mu\text{m}$ であり、第 2 の画素電極の第 3 の端部の幅が $4.0 \mu\text{m}$ のとき… x は $9.3 \mu\text{m}$ つまり、三つのシミュレーション結果を比較すると、第 1 の端部の幅及び第 3 の端部の幅が $1.4 \mu\text{m}$ のときは光漏れ及びディスクリネーションを抑制する効果が高い。

【0030】

図 3 のモデルにおいて、第 1 の端部の幅 (L_1) と光漏れ及びディスクリネーションの幅の和 (x) との関係セルギャップ (d)、第 1 の端部の高さ (h)、第 1 の画素電極と第 2 の画素電極との間の距離 (s)、画素のピッチ (p) を変えてシミュレーションした結果を図 1 1 に示す。図 1 1 は、横軸は画素電極と凸部が重なる幅 (第 1 の端部の幅) を示し、縦軸は光漏れ及びディスクリネーションの幅の和を示す。光漏れ及びディスクリネーションの幅の和が少ないほど、黒表示の質が良いことを示す。図 3 のモデルで示したように、第 1 の端部 1 0 0 1 の高さと第 3 の端部 1 0 0 2 の高さは同じにしてシミュレーションを行っている。このため、第 1 の端部の高さが $0.5 \mu\text{m}$ であれば、必然的に第 3 の端部の高さが $0.5 \mu\text{m}$ であることを示す。また、第 1 の端部の幅 (L_1) と第 2 の画素電極の幅 (L_2) を同じにして、シミュレーションをしている。このため、第 1 の端部の幅が $0.5 \mu\text{m}$ であれば、必然的に第 3 の端部の幅が $0.5 \mu\text{m}$ であることを示す。

【0031】

傾向としては、第 1 の端部及び第 3 の端部の高さが低いとディスクリネーション及び光漏れを抑制する効果が低いため、第 1 の端部及び第 3 の端部の高さは $0.5 \mu\text{m}$ 以上ある方が好ましかった。第 1 の端部及び第 3 の端部の高さが $0.5 \mu\text{m}$ 以上あるときに、セルギャップが $4.5 \mu\text{m}$ 以下であり、画素電極の間の距離が $4.0 \mu\text{m}$ 以下のときは、第 1 の端部の幅及び第 3 の端部の幅は画素電極の端から $3.0 \mu\text{m}$ 以下に抑えないと、光漏れ及びディスクリネーションの幅の和が、第 1 の端部及び第 3 の端部がないときよりも増加してしまうことがわかった。

【0032】

図 1 1 (A)、図 1 1 (B) を比較すると、第 1 の端部及び第 3 の端部を画素電極の主面に対して盛り上げ、対向電極に近い高さに設けることの効果は特にセルギャップが大きくなるほど顕著に現れることがわかる。セルギャップが大きいと、対向電極と画素電極との間にできる電界が弱く、画素電極の端部で等電位線が屈曲しやすい。このように、画素電極の端部での等電位線の屈曲が大きいときに、第 1 の端部及び第 3 の端部を画素電極の主面に対して盛り上げて形成して、等電位線の屈曲を抑えることが有効であることがわかる。

【0033】

また、画素ピッチ (p) を変えてシミュレーションしたが、 $18 \mu\text{m}$ ピッチの画素においても、 $43 \mu\text{m}$ ピッチの画素においても、光漏れ及びディスクリネーションの出方は大きく変わらなかった。これは、ディスクリネーション及び光漏れが画素電極の端部で起こる現象だからである (図 1 1 (A))。

【0034】

(2) 同極性の電位を有する画素電極が隣接する場合図 2 の画素部の上面図に示す画素電極の端部のうち、ゲートライン反転駆動をする液晶表示装置においては、第 1 の画素電極 2 0 8 の第 4 の端部 2 0 4 は、同極性の電位を有する第 3 の画素電極 2 1 0 の第 2 の端部 2 0 2 と隣接する。そこで、互いに同極性の電位を有して隣接し合う第 2 の端部および第 4 の端部の構造をどのようにすれば良いかを詳細に説明する。

【0035】

図 2 を用いて説明すると、ゲートライン反転駆動をする液晶表示装置において、信号線

2 1 2 Bを挟んで隣接する画素電極が同極性の電位であるときに、第1の画素電極2 0 8の第4の端部2 0 4及び第3の画素電極2 1 0の第2の端部2 0 2において、第2の端部及び第4の端部が画素電極の主面に対して盛り上がっていて、対向電極に近い高さに設けられているか、平坦面に形成されているかで液晶の配向の変化を比べた。

【0 0 3 6】

図3のシミュレーションモデルにおいて、第1の画素電極3 0 3 aと隣接する画素電極を第3の画素電極3 0 3 bとする。さらに、第2の端部の幅 (L_1) 及び第4の端部の幅 (L_2) は同一の長さとする。

【0 0 3 7】

第1の画素電極3 0 3 a及び第3の画素電極3 0 3 bとも+5 Vの電位を有すること以外は、[画素電極端部の凸部]の(1)のシミュレーションの条件と同じである。つまり、対向電極の電位は0 Vであり、第1の画素電極3 0 3 aと第3の画素電極3 0 3 bの間の距離 (s) は2. 0 μm である。第2の端部の高さ (h) 及び第4の端部の高さ (h) は0. 5 μm である。セルギャップ (d) は4. 5 μm である。シミュレーションの液晶の物性値は室温のZ L I 4 7 9 2のデータを用いている。液晶のプレチルト角は6 °、ツイスト角は9 0 °、ラビング方向は3 0 5 ~ 3 0 6で示されている。

【0 0 3 8】

シミュレーションの結果を図1 5 及び図1 6に示す。図1 5、図1 6は同極性の電位を有する画素電極が隣接している場合の、画素電極と凸部の重なる幅による透過率の変化を示す。透過率が低いほど良好な黒表示がされていることを示す。図1 5 (A) は平坦面上に画素電極が形成されている場合、図1 5 (B) は画素電極の端(第1の端部、第3の端部)が凸部上に1. 4 μm 重なって形成されている場合、図1 6は画素電極の端(第1の端部、第3の端部)が凸部上に4. 0 μm 重なって形成されている場合を示す。実際のシミュレーションでは、横軸のスケールの1 μm ~ 1 6 μm の部分に画素電極が設けられ、かつ、横軸のスケールの1 9 μm ~ 3 5 μm の部分に画素電極が設けられている。そして、画素電極同士は、2 μm の間隙を置いて、隣接している。ただし、図1 5 ~ 図1 6においては、画素電極の端の部分でのディスクリネーション及び光漏れに注目するため、横軸のスケールの1 0 μm ~ 2 6 μm の部分だけを拡大して示している。具体的な数値で図1 5 ~ 図1 6のシミュレーションの結果をまとめる。光漏れの大きさを光漏れの透過率の最大値(%)で示す。なお、配向膜の界面でプレチルトの向きが逆になることからできるディスクリネーションはなかった。

図1 5 (A) のように画素電極が平坦面上にあるとき…光漏れの透過率の最大値は0. 3 % 図1 5 (B) のように第1の画素電極の第2の端部の幅が1. 4 μm であり、第3の画素電極の第4の端部の幅が1. 4 μm であるとき…光漏れの透過率の最大値は1. 0 % 図1 6のように第1の画素電極の第2の端部の幅が4. 0 μm であり、第3の画素電極の第4の端部の幅が4. 0 μm であるとき…光漏れの透過率の最大値は1. 0 %

【0 0 3 9】

隣接する画素電極が同極性の電位のときは、等電位線は画素電極が形成された平坦面にほぼ平行にできる。等電位線が屈曲するのは画素電極の間の領域である。このため、画素電極の第2の端部及び第4の端部の下方に凸部がないときは、光漏れはあったとしても少ない(図1 5 (A))。また、画素電極の第2の端部及び第4の端部が画素電極の主面に対して盛り上がって形成され、対向電極に近い高さにあるときは、もともと画素電極が形成された平坦面に平行であった等電位線が凸部があるために屈曲してしまい、凸部の両端にあたる位置に光漏れができる(図1 5 (B))。第2の端部及び第4の端部の幅が大きくなり、凸部の両端が画素電極の内側寄りになればなるほど凸部の両端にできる光漏れが画素電極の内側にできて、光漏れを隠す遮光膜が広い幅で必要となる(図1 6)。このため、互いに隣接する画素電極が同極性の電位であるときは、画素電極の第2の端部及び第4の端部は画素電極の主面と同一の高さである方が良好な液晶の配向が得られることがわかった。つまり、隣接する画素電極が同極性のときにも、画素電極の第2の端部及び第4の端部において、若干の光漏れができる。しかし、画素電極の端部を盛り上げるような対

策はかえって逆効果であると予測される。

【0040】

図17～18のシミュレーションは、同電位を有する画素電極が隣接している場合に、画素電極間の距離を変えて、透過率の変化を調べたものである。画素電極間の距離を2.0 μm 、4.0 μm 、6.0 μm と変えて傾向を調べた。

【0041】

図17～図18のシミュレーションにより、画素電極が同電位で隣接するときに、第1の画素電極と第3の画素電極との間の距離は短ければ短いほど、等電位線の屈曲が少ないことがわかる。図17～図18は隣接する第1の画素電極と第3の画素電極が+5Vと同極性であり、対向電極が0Vのときの液晶の配向を示したものである。液晶はZLI4792を用いている。画素電極は平坦面上に形成されている。図17(A)は画素電極の間の距離が2.0 μm のときの液晶の配向を示したものである。図17(B)は画素電極の間の距離が4.0 μm のときの液晶の配向を示したものである。図18は画素電極の間の距離が6.0 μm のときの液晶の配向を示したものである。

【0042】

図17～図18に示されるように同極性で隣接する画素電極の間の距離が2.0 μm 以下であれば、等電位線の屈曲はそれほど大きくないことがわかる。このため、画素電極の間の距離が2.0 μm 以下のときは、特に、画素電極の第2の端部及び第4の端部を画素電極の主面に対して盛り上げて形成するのは液晶の配向という点では逆効果であることが予測される。画素電極の第2の端部及び画素電極の第4の端部は画素電極の主面と同一の高さにした方が、等電位線を画素電極の形成された面に平行にでき、液晶の配向が良好になる。

【0043】

[本発明の画素部の構成1]

以上の解析を踏まえて、本発明の特徴を図1～図2及び図4を用いて説明する。図1(A)に画素電極の上面図を示し、マトリクス状に配置された画素電極の斜視図を図1(B)に示す。図2の上面図は図1(A)で示した画素電極を2×2のマトリクス状に配置したときの信号線、走査線と画素電極の第1の端部～第4の端部との位置関係を示す。図2を鎖線A-A'及び鎖線B-B'で切断した断面を図4に示す。図1(B)の画素電極の斜視図に示した鎖線A-A'及び鎖線B-B'は図2の上面図、図4の断面図に示したものと対応する。

【0044】

本発明の画素部の特徴を図2を用いて説明する。画素電極は第1の端部201、第2の端部202、第3の端部203及び第4の端部204及びそれらに囲まれた画素電極の主面からなり、前記主面は平坦面上に設けられている。また、図示してはいないが、前記画素電極と対向して設けられた対向電極を有する。前記第1の端部は第1の走査線207Aに沿って設けられ、前記第3の端部は前記第1の走査線に隣接する第2の走査線207Bに沿って設けられ、前記第2の端部は第1の信号線212Aに沿って設けられ、前記第4の端部は前記第1の信号線に隣接する第2の信号線212Bに沿って設けられている。前記第1の端部201の両端部206A～206Bは第1の信号線及び前記第2の信号線に沿って設けられている。前記第3の端部203の両端部205A～205Bは第1の信号線及び前記第2の信号線に沿って設けられている。そして、前記第1の端部及び前記第3の端部は前記平坦面に対して前記対向電極に近い高さに設けられており、前記第2の端部及び前記第4の端部は前記平坦面と同一の高さに設けられていることを特徴とする。本発明はゲートライン反転駆動をする液晶表示装置に適用することができる。

【0045】

また、ゲートライン反転駆動をする液晶表示装置において、画素電極は、第1の画素電極208と第1の画素電極と列方向に隣接する第2の画素電極209とを有し、第1の画素電極208における第1の端部201と第2の画素電極における前記第3の端部203とが隣接することを特徴とする。図1(B)の斜視図を用いて説明すると、走査線213

の上方に、第1の画素電極208における第1の端部及び第2の画素電極209における第3の端部がある。第1の画素電極～第4の画素電極における第2の端部及び第4の端部は画素電極の主面と同一の高さである。

【0046】

つまり、ゲートライン反転駆動をするときは、図2のように第1の走査線207Aを挟んで互いに対向する第1の画素電極208と第2の画素電極209とが互いに異極性の電位となるため、第1の画素電極208における第1の端部201及び第2の画素電極における第3の端部を対向電極に近い高さに設けることで、第1の画素電極208における第1の端部201及び第2の画素電極209における第3の端部203において等電位線の屈曲が抑えられて、ディスクリネーション及び光漏れを低減する効果がある（〔画素電極端部の凸部〕（1）参照）。第1の画素電極208における第2の端部202および第1の画素電極における第4の端部204は平坦面上に設けられている。第1の画素電極208における第4の端部204と隣接する第3の画素電極210の第2の端部202とは同極性の電位を有し互いに隣接する。そこで隣接する画素電極の端部が同極性である第1の画素電極の第2の端部及び第3の画素電極の第4の端部は平坦面上にある方が、等電位線の不必要な屈曲が抑えられてディスクリネーション及び光漏れを抑える効果がある。特に第1の画素電極と第3の画素電極との間の距離が $2.0\mu\text{m}$ 以下のときにその効果が大きい（〔画素電極端部の凸部〕（2）参照）。

【0047】

また、本発明において、第1の端部の高さ及び第3の端部の高さは画素電極の主面に対して、 $0.5\mu\text{m}$ 以上ある方が望ましい。換言すれば、第1の端部の高さ及び第3の端部の高さは画素電極の主面に対して、 $0.5\mu\text{m}$ 以上対向電極に近い高さにあることが望ましい。このとき、図1（A）に示す第1の端部の幅（ L_1 ）及び第3の端部の幅（ L_2 ）は、最適な値があり長すぎてもディスクリネーション及び光漏れを低減する効果が得られない。セルギャップが $4.5\mu\text{m}$ 以下であり、第1の画素電極と第2の画素電極との間の距離が $4.0\mu\text{m}$ 以下のときに、第1の端部及び第2の端部の幅を画素電極の端から $3.0\mu\text{m}$ 以下に抑えないと、第1の端部及び第3の端部が画素電極の主面と同一の高さに形成されたときに比べて光漏れ及びディスクリネーションの幅の和が増加してしまう。このことは図11の画素電極と凸部の重なる幅（第1の端部の幅）と、光漏れ及びディスクリネーションの幅の和との関係を示したグラフを用いて既に説明した。（〔画素電極端部の凸部〕（2）参照）。

【0048】

図4（A）の異極性の電位を有して隣接する画素電極の端部を示す断面図において、第1の端部の幅（ L_1 ）、第3の端部の幅（ L_2 ）、第1の端部の高さ及び第3の端部の高さ（ h ）がどこを示すかが図示されている。第1の端部201及び第3の端部203は画素電極の主面に対して盛り上がっており、対向電極に近い高さにある。図4（B）の同極性の電位を有して隣接する画素電極の端部を示す断面図において、第2の端部202及び第4の端部204が平坦面上に形成されていることを示している。

【0049】

ソースライン反転駆動をする液晶表示装置においては、図2及び図1（B）の第1の信号線212Aを第1の走査線に置き換え、第2の信号線212Bを第2の走査線に置き換えて画素電極の端部の位置関係を考えれば良い。当然、第1の走査線207Aは第1の信号線に置き換え、第2の走査線207Bは第2の信号線に置き換える。

【0050】

つまり、ソースライン反転駆動をする液晶表示装置において、本発明は、画素電極は帯状の第1の端部、第2の端部、第3の端部及び第4の端部とそれらに囲まれた主面からなり、前記主面は平坦面上に設けられており、前記画素電極と対向して設けられた対向電極を有し、前記第1の端部は第1の信号線に沿って設けられ、前記第3の端部は前記第1の信号線に隣接する第2の信号線に沿って設けられ、前記第2の端部は第1の走査線に沿って設けられ、前記第4の端部は前記第1の走査線に隣接する第2の走査線に沿って設けら

れており、前記第 1 の端部及び前記第 3 の端部はその両端部が前記第 1 の走査線及び前記第 2 の走査線に沿って設けられており、前記第 1 の端部及び前記第 3 の端部は前記平坦面に対して前記対向電極に近い高さに設けられており、前記第 2 の端部及び前記第 4 の端部は前記平坦面と同一の高さに設けられていることを特徴とする液晶表示装置である。

【0051】

さらに、前記画素電極は、第 1 の画素電極と前記第 1 の画素電極と行方向に隣接する第 2 の画素電極とがあり、前記第 1 の画素電極の前記第 1 の端部と前記第 2 の画素電極の前記第 3 の端部とが隣接することを特徴とする液晶表示装置である。

【0052】

そして、前記第 1 の端部及び前記第 3 の端部が前記主面に対して $0.5 \mu\text{m}$ 以上前記対向電極に近い高さに設けられており、前記液晶表示装置のセルギャップが $4.5 \mu\text{m}$ 以下であり、前記第 1 の画素電極と前記第 2 の画素電極との間の距離が $4.0 \mu\text{m}$ 以下であるときに、前記第 1 の端部の幅及び前記第 3 の端部の幅が前記画素電極の端から $3.0 \mu\text{m}$ 以下であることを特徴とする液晶表示装置である。

【0053】

通常のアクティブマトリクス型の液晶表示装置において、画素電極は画素電極下方の走査線及び信号線の上方に重なって形成されることが多い。このため、画素電極の端部は必然的に画素電極の主面に対し、盛り上がって対向電極に近い高さに形成されることが多い。しかし、ただ単に画素電極の端部を画素電極の主面に対して盛り上げただけでは、ディスクリネーション及び光漏れを低減する効果は得られない。たとえば、図 31 (A) のマトリクス状に配置された画素電極の斜視図のように、画素電極の端部のうち走査線 3005 及び信号線（図示せず）

上方が画素電極の主面に対して盛り上がるとする。このような単純な構成では、例えば、ゲートライン反転駆動をするときに、走査線 3005 にほぼ平行に発生するディスクリネーション及び光漏れは画素電極の端部が画素電極の主面に対して盛り上がっていることから抑えられる。しかし、同極性で隣接する画素電極 3006 の端部 3010 及び画素電極 3008 の端部が画素電極の主面に対して盛り上がっているため、画素電極の信号線と平行にディスクリネーション及び光漏れが発生するであろう。

【0054】

また、画素電極に接続して設けられる画素 TFT を構成するさいに、図 31 (B) のマトリクス状に配置された画素電極の斜視図のように、画素 TFT に直列に接続した保持容量や半導体層の厚みで画素電極の端部が局所的に盛り上がることもありうる。しかし、ただ単に保持容量の厚みで画素電極の端部が局所的に画素電極の主面に対して盛り上がっただけでは、ディスクリネーション及び光漏れを低減する効果は得られない。例えば、ソースライン反転駆動をする液晶表示装置において、走査線 3005 沿いに画素電極の主面に対して画素電極の端部を盛り上げていても意味がない。つまり、液晶表示装置の駆動方法がゲートライン反転駆動か、ソースライン反転駆動かによって、第 1 の端部及び第 3 の端部のように画素電極の主面に対して盛り上がった部分を走査線に沿って設けるかあるいは信号線に沿って設けるか選択する必要がある。特に、図 1 (A) の画素電極の上面図のように、異極性の画素電極と接し、等電位線が屈曲しやすい画素電極の第 1 の端部 201 の両端部 206A ~ 206B 及び第 3 の端部の両端部 205A ~ 205B は、画素電極の主面に対して盛り上げて、対向電極に近い高さに形成しなければいけない。図 31 (B) の斜視図の構成は、画素電極の端部 3012 に発生する光漏れ又はディスクリネーションを抑えきれない。

【0055】

つまり、本発明の画素部の構成は、隣接する画素電極の電位、画素電極の構造に起因する等電位線を考慮して決定された構造であり、必然的にできてしまう構造とは全くことなる。また、シミュレーションにより等電位線のでき方を体系的に調べて得られた構造であるため、従来のディスクリネーション及び光漏れを低減するための方法に比べてその効果は非常に大きいと考えられる。

10

20

30

40

50

【0056】

図3のように、シミュレーションは画素電極の第1の端部及び第3の端部の下方の凸部304の断面を矩形状にしている。しかし、本発明は図3のシミュレーションモデルにおいて、凸部の側面と画素電極の主面に接する面とのなす角度（以降、凸部のテーパ角と称する）が 90° 以下のものにも適用可能である。図5（A）の画素電極の端部を示す断面図において凸部304のテーパ角が 90° 未満の場合、凸部の断面が矩形のときに比べて、凸部の頂点付近での電界の急激な変化が抑えられる。このようにすると図15（B）のシミュレーションの結果にあるような矩形の凸部の頂点で電界が急激に変わることにより、局所的に透過率が高くなる現象を防止することができ好ましい。図5（B）の画素電極の端部を示す上面図のように凸部の断面が曲面のときも同様なことが言える。このように画素電極の第1の端部及び第3の端部の下方にある凸部の断面が矩形でなくても、第1の端部及び第3の端部の高さ（ h ）が $0.5\mu\text{m}$ 以上であり、セルギャップが $4.5\mu\text{m}$ 以下であり、画素電極の間の距離（ s ）が $4.0\mu\text{m}$ 以下のときに、画素電極の第1の端部の幅（ L_1 ）及び第3の端部の幅（ L_2 ）は $3.0\mu\text{m}$ 以下に抑えれば、第1の端部及び第3の端部があることにより、光漏れ及びディスクリネーションが逆に増加するようなことはないと予測される。なお、第1の端部の幅（ L_1 ）及び第3の端部の幅（ L_2 ）は画素電極の主面に対して局所的に盛り上がった部分について適用する。

10

【0057】

[本発明の画素部の構成2]

本発明の画素部の構成を以下に説明する。図13～図16の隣接する画素電極が、同極性の電位を有するか、異極性の電位を有するかによって、光漏れ及びディスクリネーションの出方を調べたシミュレーション結果を比較すると、等電位線の屈曲が激しく起こるところでは、画素電極端部の等電位線の屈曲を抑えるために、画素電極の端部の高さを局所的に高くした方がよいと考えられる。

20

【0058】

しかし、画素電極の端部を画素電極の主面に対してどれだけ高くするかは、互いに隣接する画素電極により形成される等電位線の屈曲の度合いにより決定しなければいけない。このことは図13～図16のシミュレーション結果を比較すればわかる。つまり、等電位線の屈曲がほとんどないのに、不用意に画素電極の端部の高さを対向電極に近い高さにすると、かえってディスクリネーション及び光漏れを増やすことにつながる（図15～図16）。しかし、画素電極の端部で等電位線が顕著に屈曲しているときは、画素電極の端部を画素電極の主面に対して高くし、対向電極に近い高さにする方がよい（図13～図14）。

30

【0059】

さらに、この考えを発展させると、画素電極の端部において等電位線の屈曲の激しいところほど、画素電極の端部の高さを高くすれば良いことになる。つまり、等電位線の屈曲の度合いに応じて、画素電極の端部の高さを決定することが光漏れ及びディスクリネーションを防止する上で効果的である。

【0060】

図6（A）の画素電極の上面図を用いて説明すると、具体的に等電位線の屈曲の激しいところと言えば、矩形の画素電極258の場合は、画素電極の頂点の近傍255A～255B、256A～256Bである。異極性の電位を有する二つの画素電極と近接する画素電極の頂点の近傍255A～255B、256A～256Bでは、異極性の電位を有する画素電極の影響で等電位線が激しく屈曲する。矩形の画素電極においては、画素電極の頂点の近傍例えば、第1の端部251の両端部256A～256Bを画素電極の第1の端部251の中央部263に対して高くなるようにすれば良い。また、画素電極の第3の端部253における両端部255A～255Bを第3の端部253の中央部に比べて局所的に高くする。ここで第1の端部の中央部とは、第1の端部の両端部256Aに含まれる画素電極の端の上の一点（A）から画素の行方向に平行に伸びる直線が第1の端部のもう一方の両端部256Bの端と交点（B）を形成し、これら二点からなる線分を二等分する位置

40

50

にある。上述の説明を第1の端部から第3の端部に置き換えれば、第3の端部の中央部を定義できる。

【0061】

図7の画素電極がマトリクス状に配置された画素部の上面図を用いて本発明の画素電極の特徴を説明する。第1の画素電極258～第4の画素電極261は2×2のマトリクスで示されている。ゲートライン反転駆動をするときは、第1の画素電極258に対して極性の異なる電位を持つ画素電極が第2の画素電極259及び第4の画素電極261である。つまり、第1の画素電極の第1の端部251の両端部256A～256Bのうち一方の両端部256Aは第1の画素電極と極性の異なる電位を有する第2の画素電極259及び第4の画素電極261と近接する。すると、第2の画素電極及び第4の画素電極と第1の画素電極の第1の端部の両端部256Aにより形成される電界の影響で第1の画素電極の第1の端部の両端部256Aで等電位線が激しく屈曲してしまう。

10

【0062】

そこで、図7の上面図に示された第1の画素電極～第4の画素電極のうち、第1の端部の両端部256A～256B及び第3の端部の両端部255A～255Bのように、異極性の電位を有する二つの画素電極に近接している部分はその高さを局所的に高くすることが望ましい。つまり、画素電極端部での等電位線の屈曲の度合いに合わせて、画素電極の端部の高さを決定すると、第1の端部の両端部及び第3の端部の両端部は等電位線の屈曲が大きいため、必然的に画素電極の主面に対し盛り上がった位置にする必要がある。換言すれば、第1の端部の両端部及び第3の端部の両端部が対向電極に近い位置になるようにする必要がある。

20

【0063】

例えばゲートライン反転駆動をする液晶表示装置のときは、図6(B)のマトリクス状に配置された画素電極を示す斜視図のように、画素電極の端部のうち走査線263近傍の第1の端部及び第3の端部の両端部を局所的に高くするような構造にすれば良い。

【0064】

図7を用いて説明すると、本発明はゲートライン反転駆動をする液晶表示装置において、画素電極は帯状の第1の端部251、第2の端部252、第3の端部253及び第4の端部254とそれらに囲まれた主面からなり、前記主面は平坦面上に設けられており、前記画素電極と対向して設けられた対向電極を有する。

30

そして、前記第1の端部は第1の走査線257Aに沿って設けられ、前記第3の端部は前記第1の走査線に隣接する第2の走査線257Bに沿って設けられ、前記第2の端部は第1の信号線262Aに沿って設けられ、前記第4の端部は前記第1の信号線に隣接する第2の信号線262Bに沿って設けられている。前記第1の端部及び前記第3の端部はその両端部255A～255B、256A～256Bが前記第1の信号線及び前記第2の信号線に沿って設けられている。前記第1の端部及び前記第3の端部は前記平坦面に対して前記対向電極に近い高さに設けられており、前記第2の端部及び前記第4の端部は前記平坦面と同一の高さに設けられていることを特徴とする。

【0065】

さらに、このような液晶表示装置において、本発明は、前記第1の端部の両端部は前記第1の端部の中央部に比べて前記対向電極に近い高さに設けられており、前記第3の端部の両端部は前記第3の端部の中央部に比べて前記対向電極に近い高さに設けられていることを特徴とする。

40

【0066】

具体的には、前記第1の端部の両端部は前記第1の端部の中央部に比べて有意な差として0.2μm以上前記対向電極に近い高さに設けられており、前記第3の端部の両端部は前記第3の端部の中央部に比べて0.2μm以上前記対向電極に近い高さに設けられていることを特徴とする。

【0067】

あるいは、前記第1の端部の両端部は前記第1の端部の中央部に比べて有意な差として

50

0.5 μm 以上前記対向電極に近い高さに設けられており、前記第3の端部の両端部は前記第3の端部の中央部に比べて0.5 μm 以上前記対向電極に近い高さに設けられていることを特徴とする。

【0068】

画素電極が0.2 μm 以上、又は0.5 μm 以上凸状に盛り上がっていれば、等電位線の出方を変える有意な効果があり、液晶の配向が変わることは、図11のシミュレーションの結果を示すグラフからわかる。

【0069】

図8の画素電極の断面図に図7の上面図を鎖線C-C'、鎖線D-D'で切断した断面を示す。図8(B)に画素電極261の第1の端部及び第3の端部の高さ(h_1)及び第1の端部の幅(L_1)が定義されている。本明細書では、第1の端部の高さが h_1 であること、つまり、画素電極の主面に接する面と第1の端部の最上端部との間の距離が h_1 であることは、同時に画素電極の第1の端部が対向電極に対し h_1 近い高さに設けられていることを意味する。図8(A)に画素電極259の第1の端部の両端部が第1の端部の中央部に対して h_2 の高さで盛り上がっていることを示す。本明細書では、第1の端部の中央部に接する面と第1の端部の両端部の最上端部との距離が h_2 であることは、同時に、第1の端部の両端部が中央部に対して、 h_2 だけ対向電極に近い高さに設けられていることを意味する。

【0070】

ソースライン反転駆動をする液晶表示装置においては、走査線を信号線に置き換え、信号線を走査線に置き換えて考えれば良い。

【0071】

[本発明の適用範囲の例] このように定めた、本発明の画素部の構造は電界を印加した時の電気力線を画素電極の形成された平坦面に対して垂直にするものであるため、ノーマリーホワイトモード、ノーマリーブラックモードの配向方式の両方において液晶の配向不良を低減する手段として広く用いることができる。

【0072】

また、凹凸に起因する液晶の配向欠陥を誘起しないのであれば、スメクチック液晶を用いた配向方式に本発明を適用することが可能である。例えば、強誘電性液晶、反強誘電性液晶を用いた液晶表示装置に本発明を適用可能である。また、これらのスメクチック液晶に液晶性高分子を添加して光(例えば紫外線)照射により硬化した材料を用いた液晶表示装置にも適用可能である。

【0073】

本発明の画素部の構成は、半導体素子により電圧を調光層に印可して、調光層を光学変調させる表示装置において、電界分布を調節する手段として広く用いることができる。

【0074】

特に投影型の液晶表示装置においては光漏れ及びディスクリネーションがレンズ等を用いた光学系により拡大されてスクリーンに投影される。このため、本発明は投影型の液晶表示装置において特に有効である。

【0075】

本発明の第1の端部、第2の端部、第3の端部、第4の端部は上面図で図示したように矩形状である必要はない。液晶表示装置を駆動するさいに、等電位線の屈曲が激しいところは画素電極の端部を画素電極の主面に比べて盛り上げるという考えに基づいて自由に設計すれば良い。

【発明の効果】

【0076】

以上のように、本発明によれば、黒レベルを表示するときの液晶表示装置のディスクリネーション及び光漏れといった液晶の配向不良を低減でき、コントラストが高く、視認性の良い液晶表示装置を提供することができる。

【0077】

図 29 の断面図に示すように、隣接する画素電極の極性が異なるときは画素電極 901 a 及び画素電極 901 b の端部で等電位線 903 が屈曲する。対向電極 902 は 0 V である (図 29 (A))。画素電極 901 a ~ 901 b の第 1 の端部の下方に凸部 904 を設けると画素電極に沿って等電位線ができるため、画素電極の端部での等電位線の屈曲が抑えられる (図 29 (B))。しかし、画素電極と凸部が重なる幅 905 を増やしていくと、もともと画素電極面に平行な等電位線すらも屈曲してしまう (図 29 (C))。それによってもなって光漏れ及びディスクリネーションが増加する。このため、隣接する画素電極の極性の異なるときは、画素電極の第 1 の端部の下方に凸部を設け、画素電極と凸部が重なる幅を最適化することが好ましい。

【0078】

10

図 28 の断面図に示すように、隣接する画素電極の極性が同じときは、画素電極 901 a 及び画素電極 901 b の端部で等電位線 903 が屈曲するがその屈曲の度合いは少ない (図 28 (A))。このため、画素電極の端部の下方に凸部 904 を設けることは逆に、等電位線の屈曲を増やして逆効果である (図 28 (B))。

【0079】

本発明は、このような原理を利用して、画素電極の端部での等電位線の屈曲を防止して、対向電極の表面に対し垂直な電界を増加し、ディスクリネーション及び光漏れの低減を図る。

【図面の簡単な説明】

【0080】

20

【図 1】 本発明の画素部を示す上面図及び斜視図。

【図 2】 本発明の画素部を示す上面図。

【図 3】 シミュレーションのモデルを示す断面図。

【図 4】 本発明の画素部を示す断面図。

【図 5】 本発明の画素部を示す断面図。

【図 6】 本発明の画素部を示す上面図及び斜視図。

【図 7】 本発明の画素部を示す上面図。

【図 8】 本発明の画素部を示す断面図。

【図 9】 本発明の画素部の一例を示す上面図。

【図 10】 本発明の画素部の一例を示す上面図。

30

【図 11】 第 1 の端部の幅と光漏れ及びディスクリネーションの幅の和の関係を示す図。

【図 12】 光漏れ及びディスクリネーションが発生する原理を示す模式図。

【図 13】 隣接する画素電極が異極性の電位でのシミュレーション結果を示す断面図。

【図 14】 隣接する画素電極が異極性の電位でのシミュレーション結果を示す断面図。

【図 15】 隣接する画素電極が同極性の電位でのシミュレーション結果を示す断面図。

【図 16】 隣接する画素電極が同極性の電位でのシミュレーション結果を示す断面図。

【図 17】 隣接する画素電極が同極性の電位でのシミュレーション結果を示す断面図。

【図 18】 隣接する画素電極が同極性の電位でのシミュレーション結果を示す断面図。

【図 19】 アクティブマトリクス基板の作製工程を示す上面図。

【図 20】 アクティブマトリクス基板の作製工程を示す上面図。

40

【図 21】 アクティブマトリクス基板の作製工程を示す上面図。

【図 22】 本発明の画素部の一例を示す上面図。

【図 23】 本発明のアクティブマトリクス基板の一例を示す断面図。

【図 24】 液晶表示装置を示す断面図。

【図 25】 電子機器の一例を示す斜視図。

【図 26】 電子機器の一例を示す斜視図。

【図 27】 電子機器の一例を示す斜視図。

【図 28】 隣接する画素電極が同極性の電位での等電位線を示す模式図。

【図 29】 隣接する画素電極が異極性の電位での等電位線を示す模式図。

【図 30】 ソースライン反転駆動をするときの画素に印加される電圧の極性を示す図。

50

【図 3 1】本発明に対する比較例を示す斜視図。

【発明を実施するための形態】

【0081】

液晶表示装置の画素部の開口率を確保するためには、走査線、信号線、容量電極上に層間膜を設けて、走査線、信号線、容量電極上に重なって画素電極の端部を形成することが推奨される方法である。しかし、本発明の実施の形態で示す上面図においては、画素電極の特徴的な部分と走査線、信号線との位置関係をわかりやすくするために、あえて、走査線及び信号線と画素電極を離して図示している。推奨される液晶表示装置の作製方法は実施例でもって詳しく説明する。

【0082】

図 9 の上面図は、ソースライン反転駆動をする液晶表示装置において、信号線 206 を挟んで互いに対向する第 1 の画素電極 208 の第 1 の端部 201 及び第 2 の画素電極 209 の第 3 の端部 203 が画素電極の主面に対して盛り上がり形成されていることを示す。

【0083】

隣接する画素電極が異極性の電位のときに、その隣接する画素電極の端部において等電位線が屈曲しやすい。具体的には第 1 の画素電極 208 と第 2 の画素電極 209 の間において等電位線が屈曲しやすい。このため、等電位線が屈曲しやすい画素電極の第 1 の端部 201 及び第 3 の端部 203 を画素電極の主面に対して盛り上げて形成すると良い。

【0084】

第 1 の画素電極 208 と第 3 の画素電極 210 は同極性の電位である。第 1 の画素電極 208 と第 3 の画素電極 210 の間隙において等電位線が屈曲するが、同電位の画素電極の間隙における等電位線の屈曲はそれほど大きくない。このため、第 1 の画素電極 208 と第 3 の画素電極 210 が隣接するときに、その画素電極の間隙を挟むような位置にある画素電極の第 2 の端部及び第 4 の端部は画素電極の主面と同じ高さに形成すると良い。

【0085】

図 10 では、画素電極の形状は矩形以上の頂点を持つ多角形となっている。駆動はゲートライン反転駆動をすることを仮定している。画素サイズが小さい液晶表示装置においては、ゲートライン反転駆動をする方が保持容量に電荷を書き込むときに有利である。

【0086】

走査線 257 を挟んで対向する第 1 の画素電極 258 及び第 2 の画素電極 259 の第 1 の端部 251 及び第 3 の端部 253 が画素電極の主面に対して盛り上がった構造としている。さらに第 1 の端部の中央部及び第 3 の端部の中央部に比べて第 1 の端部の両端部 256 A ~ 256 B 及び第 3 の端部の両端部 255 A ~ 255 B は画素電極の主面に対して盛り上がった構造としていて、等電位線の屈曲の激しい領域において、等電位線の屈曲を補正できるようにしている。画素電極の第 2 の端部及び第 4 の端部は画素電極の主面と同じ高さに設けられている。

【0087】

第 1 の端部及び第 3 の端部の下方には、感光性有機樹脂膜や有機樹脂膜をフォトリソ工程によりパターニングして形成すると良い。もちろん、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜のような無機膜をパターニングして形成することも可能である。

【0088】

第 1 の端部の両端部を第 1 の端部の中央部に比べて局所的に高くするには、感光性樹脂膜を二回に分けて形成すると良い。また、素子基板の、半導体層、走査線、信号線等を第 1 の端部の両端部において形成し、選択的に画素電極の主面に対して盛り上がった領域を形成しておいても良い。

【実施例 1】

【0089】

本発明の実施例を図 19 ~ 図 23 を用いて説明する。

【0090】

図 23 のように、まず、絶縁表面を有する基板 601 上に導電膜を形成し、パターニングを施すことにより、走査線 602 を形成する。この走査線は後に形成される活性層を光から保護する遮光膜としても機能する。ここでは、基板 601 として石英基板を用い、走査線 602 としてポリシリコン膜（膜厚 50 nm）とタングステンシリサイド（W-Si）膜（膜厚 100 nm）の積層構造を用いた。また、ポリシリコン膜はタングステンシリサイドから基板への汚染を防止するものである。

【0091】

次いで、走査線 602 を覆う絶縁膜 603 を膜厚 100 ~ 1000 nm（代表的には 300 ~ 500 nm）で形成する。ここでは、CVD 法を用いた膜厚 100 nm の酸化シリコン膜と LPCVD 法を用いた膜厚 280 nm の酸化シリコン膜を積層させた。

10

【0092】

次いで、非晶質半導体膜を膜厚 10 ~ 100 nm で形成する。ここでは、膜厚 69 nm の非晶質シリコン膜（アモルファスシリコン膜）を LPCVD 法を用いて形成した。次いで、この非晶質シリコン膜（アモルファスシリコン膜）を結晶化させる技術として特開平 8-78329 号記載の技術を用いて結晶化させた。

同公報記載の技術は、非晶質シリコン膜に対して結晶化を促進する金属元素を選択的に添加し、加熱処理を行うことで添加領域を起点として広がる結晶質シリコン膜を形成するものである。ここでは結晶化を促進する金属元素としてニッケルを用い、脱水素化のための加熱処理（450℃、1 時間）の後、結晶化のための熱処理（600℃、12 時間）を行った。

20

【0093】

次いで、TFET の活性層とする領域から Ni をゲッタリングする。TFET の活性層とする領域をマスク（酸化シリコン膜）で覆い、結晶質シリコン膜の一部に燐（P）を添加して、熱処理（窒素雰囲気下で 600℃、12 時間）を行った。

【0094】

次いで、マスクを除去した後、パターニングを行い結晶質シリコン膜の不要な部分を除去して、半導体層 604a、604b を形成する。半導体層 604a 及び 604b は同一の半導体層である。なお、半導体層を形成した後の画素上面図を図 19（A）に示す。走査線 602 と半導体層 604 が図示されている。

【0095】

次いで、保持容量を形成するために、レジストを形成して半導体層の一部（保持容量とする領域）604b に燐をドーピングする。

30

【0096】

次いで、レジストを除去して、半導体層を覆う絶縁膜を形成する。その後保持容量の容量を大きくするため、レジストを形成して、保持容量とする領域 604b 上の絶縁膜を除去する。

【0097】

次いで、熱酸化を行って絶縁膜（ゲート絶縁膜）605 を形成する。この熱酸化によって最終的なゲート絶縁膜の膜厚は 80 nm となった。なお、保持容量とする領域上に他の領域より薄い絶縁膜を形成した。保持容量とする領域の絶縁膜は膜厚が 40 ~ 50 nm にすることが望ましい。

40

【0098】

次いで、TFET のチャネル領域となる領域に p 型又は n 型の不純物を低濃度に添加するチャネルドーピングを全面または選択的に行った。このチャネルドーピング工程は、TFET しきい値電圧を制御するための工程である。なお、ここでは、ジボラン（B₂H₆）を質量分離しないでプラズマ励起したイオンドーピング法でボロンを添加した。もちろん、質量分離を行うイオンプラントレーション法を用いても良い。

【0099】

次いで、絶縁膜をエッチングして、走査線に達するコンタクトホールを形成する。

【0100】

50

次いで、導電膜を形成し、パターニングを行ってゲート電極 606a 及び容量配線 606b を形成する。ここでは、磷がドーブされたシリコン膜（膜厚 150 nm）とタングステンシリサイド（膜厚 150 nm）との積層構造を用いた。なお、保持容量は、絶縁膜 605 を誘電体として、容量配線と半導体層の一部とで形成されている。

【0101】

なお、ゲート電極及び容量配線を形成した後の画素の上面図を図 19（B）に示す。ゲート電極 606a はコンタクトホール 801 により、走査線 602 と導通している。半導体層 604 と容量配線 606b が絶縁膜を挟んで重なる領域が保持容量として機能する。

【0102】

次いで、ゲート電極及び容量配線をマスクとして、自己整合的に磷を低濃度に添加する。この低濃度に添加された領域の磷の濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ 、代表的には $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ となるように調整する。

10

【0103】

次いで、レジストを形成し、レジストをマスクとして磷を高濃度に添加し、ソース領域又はドレイン領域となる高濃度不純物領域を形成する。この高濃度不純物領域の磷の濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ 、代表的には $2 \times 10^{20} \sim 5 \times 10^{20} \text{ atoms/cm}^3$ となるように調整する。なお、半導体層のうち、ゲート電極と重なる領域はチャンネル領域となり、レジストで覆われた領域は低濃度不純物領域となり LDD 領域として機能する。そして、不純物を添加した後、レジストを除去する。

【0104】

次いで、ここでは図示しないが、画素と同一基板上に形成される駆動回路に用いる p チャンネル型 TFT を形成するために、レジストで n チャンネル型 TFT となる領域を覆い、ボロンを添加してソース領域またはドレイン領域を形成する。

20

【0105】

次いで、レジストを除去した後に、ゲート電極 606a 及び容量配線 606b を覆うパッシベーション膜 607 を形成する。ここでは、酸化シリコン膜を 70 nm の膜厚で形成した。次いで、半導体層にそれぞれの濃度で添加された n 型又は p 型不純物を活性化するための熱処理工程を行う。ここでは、950℃、30 分の加熱処理を行った。

【0106】

次いで、無機材料からなる層間絶縁膜 608 を形成する。本実施例では、窒化酸化珪素膜を 800 nm の膜厚で形成した。

30

【0107】

次いで、半導体層に達するコンタクトホールを形成した後、電極 610 及び信号線 609 を形成する。本実施例では、電極及び信号線を、Ti 膜を 60 nm、TiN 膜を 40 nm、Si を含むアルミニウム膜を 300 nm、TiN 膜 100 nm をスパッタ法で連続して形成した 4 層構造の積層膜とした。

【0108】

なお、電極及び信号線を形成した後の画素の上面図を図 20（A）に示す。信号線 609 はコンタクトホール 802 を介して半導体層と導通する。電極 803 はコンタクトホール 803 を介して半導体層と導通する。

40

【0109】

次いで、350℃、1 時間の水素化処理を行う。

【0110】

次いで、有機樹脂材料からなる層間絶縁膜 612 を形成する。ここでは、膜厚 1.0 μm のアクリル樹脂膜を用いた。次いで、層間絶縁膜上に遮光性を有する導電膜を 100 nm 成膜して、遮光層 613 を形成する。

【0111】

なお、遮光層 613 が形成された後の画素部の上面図を図 20（B）に示す。遮光層 613 は液晶の光漏れ及びディスクリネーションが視認されないようにする役目と、信号線の有する電位により、液晶の配向が乱れないように、信号線が電位を持つことに

50

よりできる電界を遮蔽する役目がある。このため、信号線 609 の上方を遮光層が重なるようにしている。

【0112】

信号線 609 上方の遮光膜 613 は後述する画素電極と画素電極の間隙に形成されている。このため、遮光膜の膜厚による凹凸が信号線に沿った画素電極の端部には形成されない。信号線に沿った画素電極 616 の端部は平坦面上に形成されている。

【0113】

次いで、絶縁膜 614 を 100 nm の膜厚で形成する。絶縁膜は、100 nm ~ 300 nm の膜厚の酸化窒化珪素膜を形成する。

【0114】

次いで、感光性樹脂膜を用いて、フォトリソ工程を行い、0.5 μm の厚さで、走査線に沿って凸部 615 を形成する。感光性樹脂膜は、JSR 社製の BPR-107VL を PGMEA（プロピレングリコールモノメチルエーテルアセテート）で希釈して、粘度を下げた材料を用いる。

【0115】

次いで、電極に達するコンタクトホールを形成する。次いで、100 nm の透明導電膜（ここでは、酸化インジウム錫（ITO）膜）を形成した後、パターニングして画素電極 616 を形成する。

【0116】

なお、画素電極と遮光膜 613 を電極として、絶縁膜 614 を誘電体とする保持容量 617 を形成することができる。

【0117】

なお、画素電極 616 を形成した後の画素の上面図を図 21 に示す。電極 610 と画素電極がコンタクトホール 804 を介して導通している。走査線に沿って設けられた凸部 615 は細長い長方形のパターンである。画素電極と画素電極の間の距離（s）は 2.0 μm であり、画素電極と凸部の重なる幅（L）はそれぞれ 1.0 μm である。

【0118】

以上の工程で作製される基板を本明細書ではアクティブマトリクス基板と称する。

【0119】

画素部に設けられた電極、配線、半導体層を示した上面図が図 22 である。図 22 の上面図を鎖線 E-E' 及び鎖線 F-F' で切断した断面図を図 23 に示す。

【0120】

本実施例は一例であって、本実施例の工程に限定されないことはいうまでもない。例えば、各導電膜としては、タンタル（Ta）、チタン（Ti）、モリブデン（Mo）、タングステン（W）、クロム（Cr）、シリコン（Si）からなる導電膜を用いても良い。

【0121】

本実施例のアクティブマトリクス基板は、透過型の液晶表示装置に用いることができる。なお、画素電極として、透明導電膜の代わりに、光を反射する機能を有する導電膜を用いるときは、本実施例のアクティブマトリクス基板を反射型の液晶表示装置に用いることができる。

【実施例 2】

【0122】

本実施例では、実施例 1 で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を以下に説明する。説明には図 24 を用いる。

【0123】

まず、実施例 1 に従い、アクティブマトリクス基板を得る。

【0124】

次いで、透光性の基板 700 上に透明導電膜からなる透明電極 701 を形成する。以上の構成でなる基板を本実施例では対向基板と称する。

【0125】

10

20

30

40

50

次いで、アクティブマトリクス基板及び対向基板上に配向膜 703 を形成しラビング処理を行う。なお、本実施例により作製する液晶表示装置は投影型の対角 0.3 インチ～1.0 インチ程度のパネルとする。このようなパネルは画素のサイズが $10\ \mu\text{m}$ ～ $20\ \mu\text{m}$ と小さく、スパーサーによる欠陥が無視できないくらいに大きい。このため、本実施例においてスパーサーは液晶表示装置に用いない。

【0126】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材で貼り合わせる。シール材にはフィラーが混入されていて、このフィラーによって均一な間隔を持って 2 枚の基板が貼り合わせられる。このとき、画素のセルギャップが $4.5\ \mu\text{m}$ となるようにした。

10

【0127】

その後、両基板の間に液晶材料 704 を注入し、封止剤（図示せず）によって完全に封止する。液晶材料 704 には公知の液晶材料を用いれば良い。このようにして図 24 に示すアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、公知の技術を用いて偏光板等を適宜設けた。そして、公知の技術を用いて FPC を貼りつけた。

【0128】

実施例 1 を参照すると、セルギャップが $4.5\ \mu\text{m}$ 、画素電極の間の距離が $2.0\ \mu\text{m}$ 、凸部の高さが $0.5\ \mu\text{m}$ で画素電極と凸部が重なる幅（L）が $1.0\ \mu\text{m}$ の液晶表示装置が作製される。凸部がないときに比べて光漏れ及びディスクリネーションが低減する幅の和は図 11 のグラフより $2.2\ \mu\text{m}$ の幅と見積もられる。

20

【0129】

以上のようにして作製される液晶表示パネルは各種電子機器の表示部として用いることができる。

【実施例 3】

【0130】

上記各実施例 1 または実施例 2 を実施して形成された液晶表示装置は様々な電気光学装置に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を適用できる。

【0131】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図 25、図 26 及び図 27 に示す。

30

【0132】

図 25（A）はパーソナルコンピュータであり、本体 2001、画像入力部 2002、表示部 2003、キーボード 2004 等を含む。本発明を表示部 2003 に適用することができる。

【0133】

図 25（B）はビデオカメラであり、本体 2101、表示部 2102、音声入力部 2103、操作スイッチ 2104、バッテリー 2105、受像部 2106 等を含む。本発明を表示部 2102 に適用することができる。

40

【0134】

図 25（C）はモバイルコンピュータ（モータールコンピュータ）であり、本体 2201、カメラ部 2202、受像部 2203、操作スイッチ 2204、表示部 2205 等を含む。本発明は表示部 2205 に適用できる。

【0135】

図 25（D）はゴーグル型ディスプレイであり、本体 2301、表示部 2302、アーム部 2303 等を含む。本発明は表示部 2302 に適用することができる。

【0136】

50

図 2 5 (E) はプログラムを記録した記録媒体 (以下、記録媒体と呼ぶ) を用いるプレーヤーであり、本体 2 4 0 1、表示部 2 4 0 2、スピーカ部 2 4 0 3、記録媒体 2 4 0 4、操作スイッチ 2 4 0 5 等を含む。なお、このプレーヤーは記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

本発明は表示部 2 4 0 2 に適用することができる。

【 0 1 3 7 】

図 2 5 (F) はデジタルカメラであり、本体 2 5 0 1、表示部 2 5 0 2、接眼部 2 5 0 3、操作スイッチ 2 5 0 4、受像部 (図示しない) 等を含む。本発明を表示部 2 5 0 2 に適用することができる。

10

【 0 1 3 8 】

図 2 6 (A) はフロント型プロジェクターであり、投射装置 2 6 0 1、スクリーン 2 6 0 2 等を含む。本発明は投射装置 2 6 0 1 の一部を構成する液晶表示装置 2 8 0 8 に適用しプロジェクターを完成することができる。

【 0 1 3 9 】

図 2 6 (B) はリア型プロジェクターであり、本体 2 7 0 1、投射装置 2 7 0 2、ミラー 2 7 0 3、スクリーン 2 7 0 4 等を含む。本発明は投射装置 2 7 0 2 の一部を構成する液晶表示装置 2 8 0 8 に適用しプロジェクターを完成することができる。

【 0 1 4 0 】

なお、図 2 6 (C) は、図 2 6 (A) 及び図 2 6 (B) 中における投射装置 2 6 0 1、2 7 0 2 の構造の一例を示した図である。投射装置 2 6 0 1、2 7 0 2 は、光源光学系 2 8 0 1、ミラー 2 8 0 2、2 8 0 4 ~ 2 8 0 6、ダイクロイックミラー 2 8 0 3、プリズム 2 8 0 7、液晶表示装置 2 8 0 8、位相差板 2 8 0 9、投射光学系 2 8 1 0 で構成される。投射光学系 2 8 1 0 は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図 2 6 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IR フィルム等の光学系を設けてもよい。

20

【 0 1 4 1 】

また、図 2 6 (D) は、図 2 6 (C) 中における光源光学系 2 8 0 1 の構造の一例を示した図である。本実施例では、光源光学系 2 8 0 1 は、リフレクター 2 8 1 1、光源 2 8 1 2、レンズアレイ 2 8 1 3、2 8 1 4、偏光変換素子 2 8 1 5、集光レンズ 2 8 1 6 で構成される。なお、図 2 6 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IR フィルム等の光学系を設けてもよい。

30

【 0 1 4 2 】

ただし、図 2 6 に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置での適用例は図示していない。

【 0 1 4 3 】

図 2 7 (A) は携帯電話であり、本体 2 9 0 1、音声出力部 2 9 0 2、音声入力部 2 9 0 3、表示部 2 9 0 4、操作スイッチ 2 9 0 5、アンテナ 2 9 0 6 等を含む。本発明を表示部 2 9 0 4 に適用することができる。

40

【 0 1 4 4 】

図 2 7 (B) は携帯書籍 (電子書籍) であり、本体 3 0 0 1、表示部 3 0 0 2、3 0 0 3、記憶媒体 3 0 0 4、操作スイッチ 3 0 0 5、アンテナ 3 0 0 6 等を含む。本発明は表示部 3 0 0 2、表示部 3 0 0 3 に適用することができる。

【 0 1 4 5 】

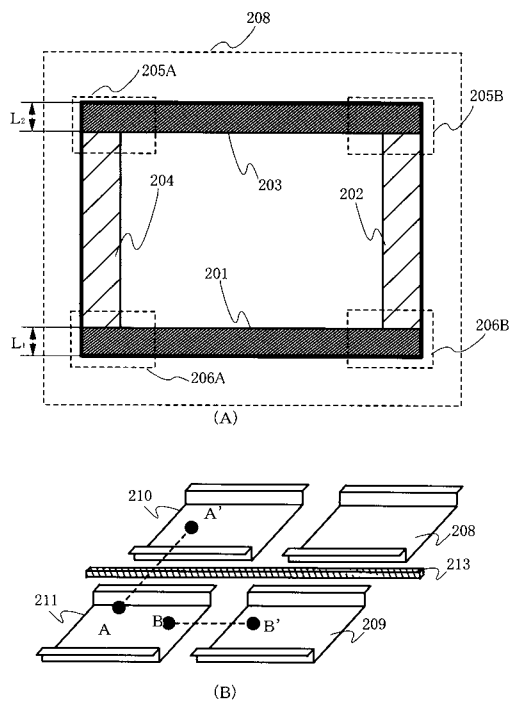
図 2 7 (C) はディスプレイであり、本体 3 1 0 1、支持台 3 1 0 2、表示部 3 1 0 3 等を含む。本発明は表示部 3 1 0 3 に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上 (特に 3 0 インチ以上) のディスプレイには有利である。

50

【 0 1 4 6 】

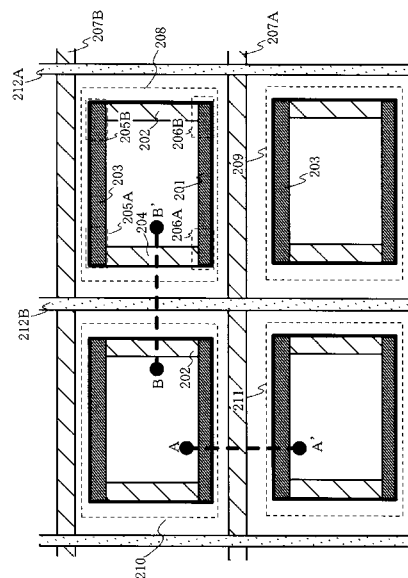
以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1～2 のどのような組み合わせからなる構成を用いても実現することができる。

【 図 1 】



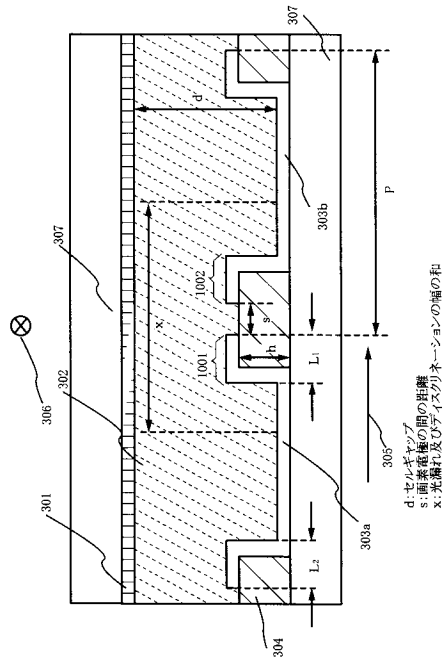
201: 第 1 の端部
 202: 第 2 の端部
 203: 第 3 の端部
 204: 第 4 の端部
 205A, 205B: 第 1 の端部の両端部
 206A, 206B: 第 2 の端部の両端部

【 図 2 】

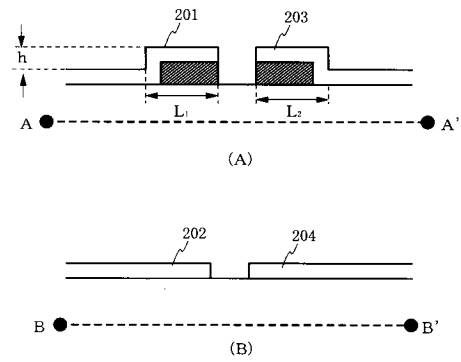


201: 第 1 の端部
 202: 第 2 の端部
 203: 第 3 の端部
 204: 第 4 の端部
 205A, 205B: 第 1 の端部の両端部
 206A, 206B: 第 2 の端部の両端部

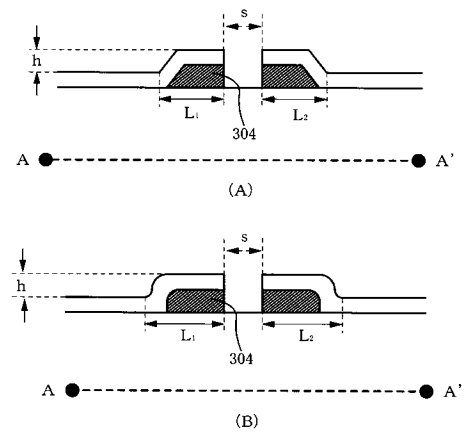
【 図 3 】



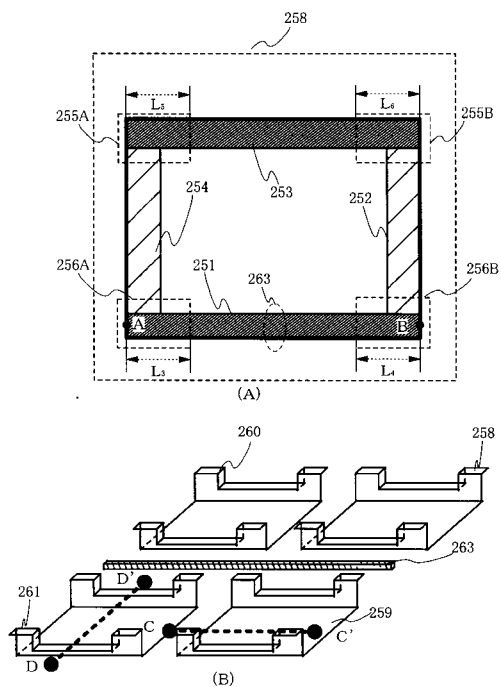
【図 4】



【図 5】

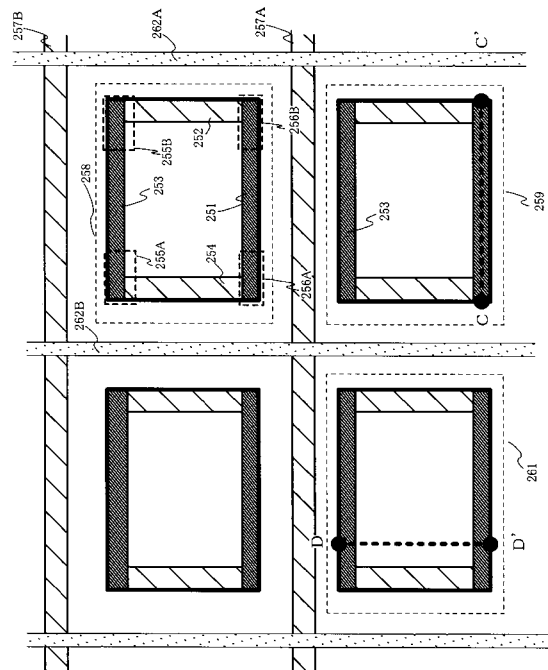


【図 6】

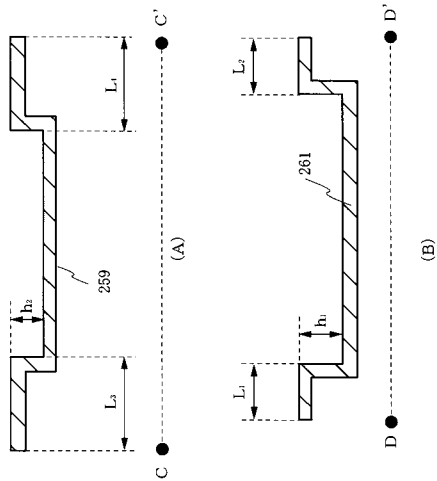


- 251: 第1の端部
252: 第2の端部
253: 第3の端部
254: 第4の端部
255A, 255B: 第3の端部の両端部
256A, 256B: 第1の端部の両端部
258: 画素電極

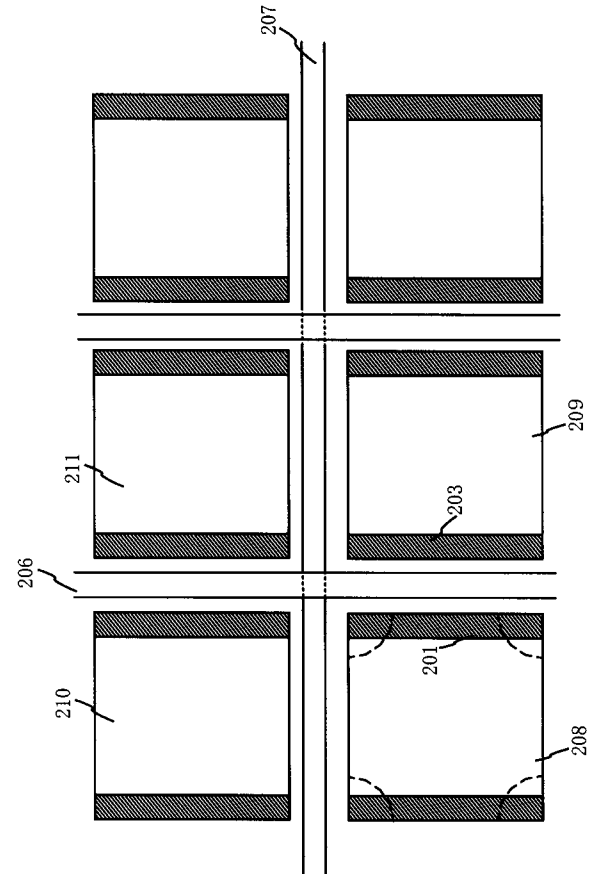
【图 7】



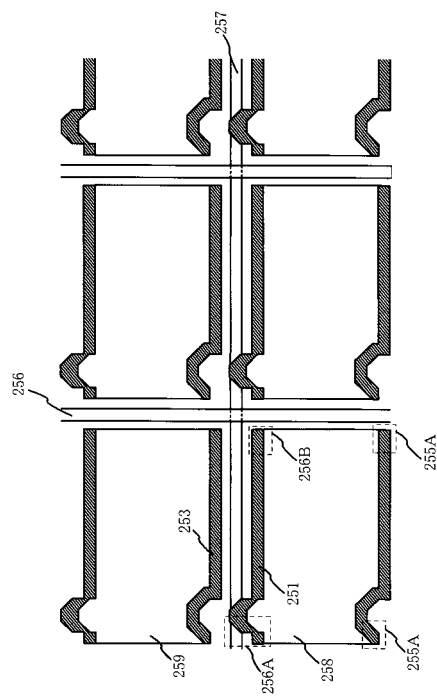
【図 8】



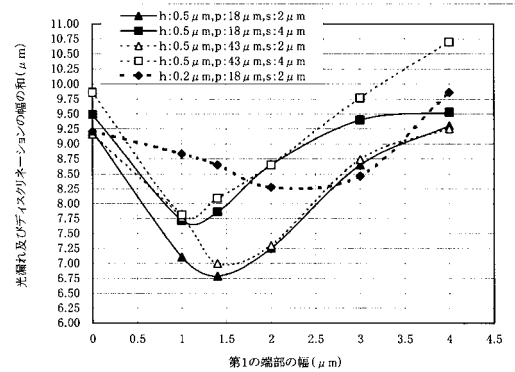
【図 9】



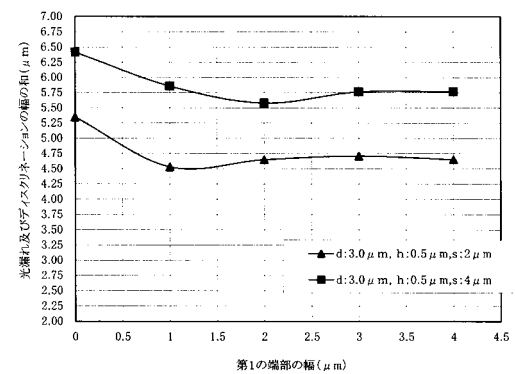
【図 10】



【図 11】

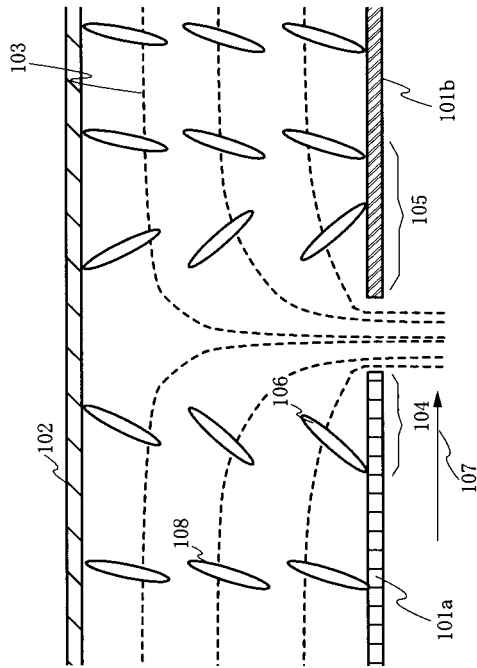


(A)セルギャップ 4.5 μm

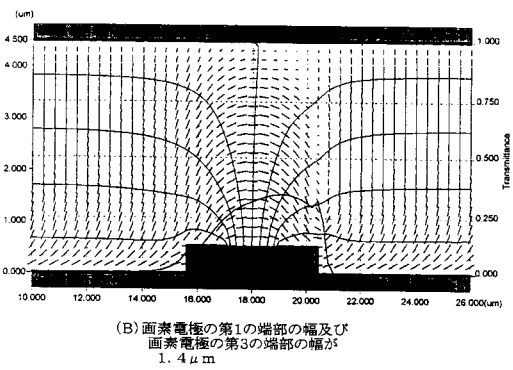
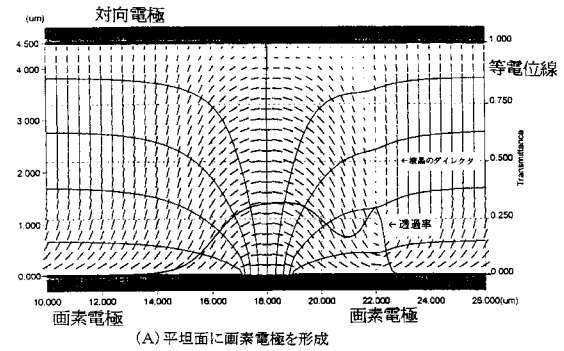


(B)セルギャップ 3.0 μm

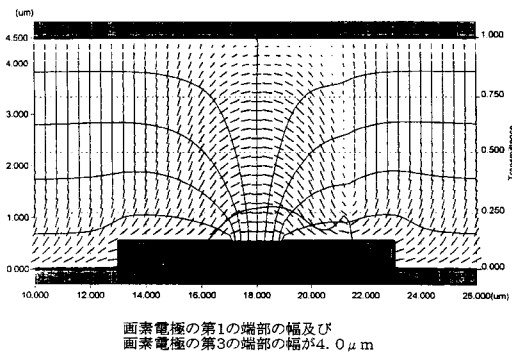
【図 1 2】



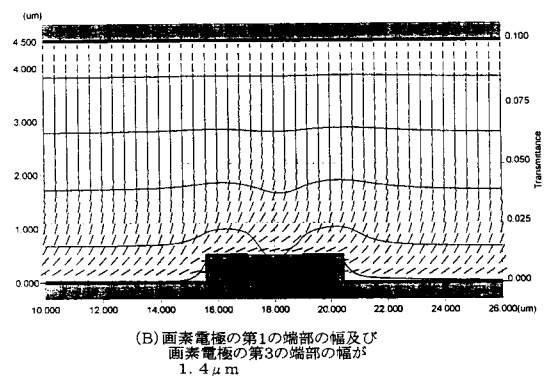
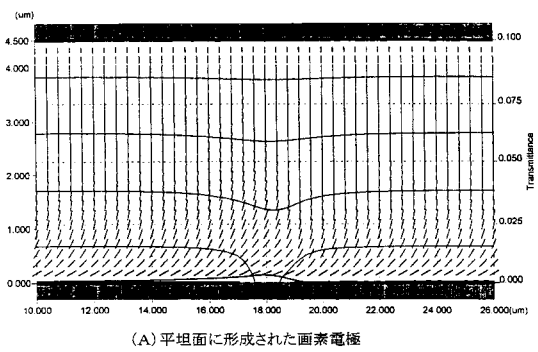
【図 1 3】



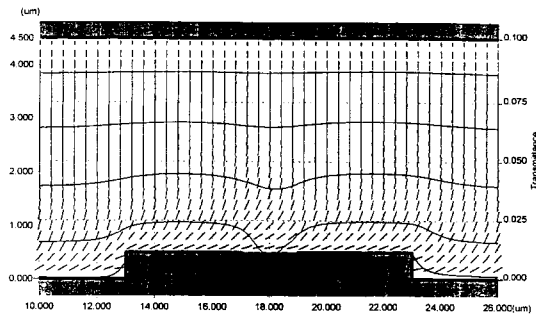
【図 1 4】



【図 1 5】

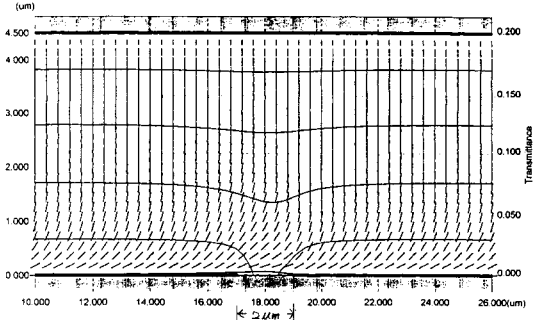


【図 16】

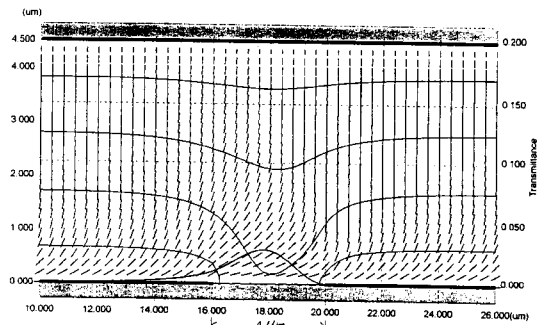


画素電極の第1の端部の幅及び
画素電極の第3の端部の幅が $4.0\mu\text{m}$

【図 17】

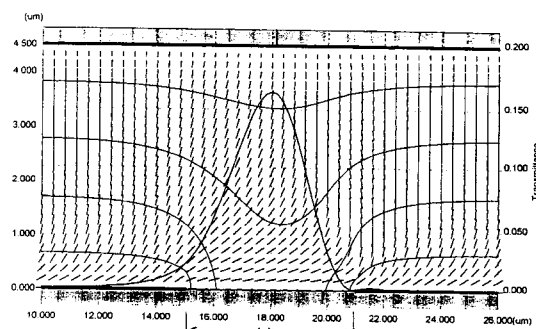


(A) 画素電極の間の距離が $2.0\mu\text{m}$



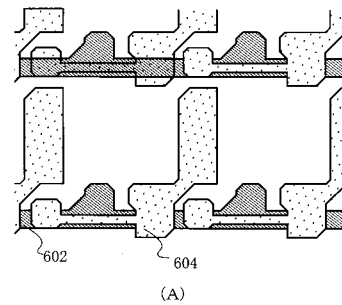
(B) 画素電極の間の距離が $4.0\mu\text{m}$

【図 18】

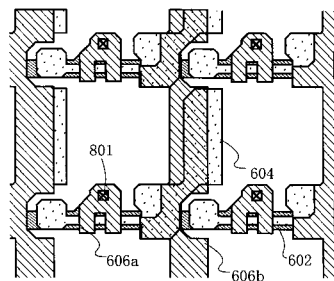


画素電極の間の距離が $6.0\mu\text{m}$

【図 19】

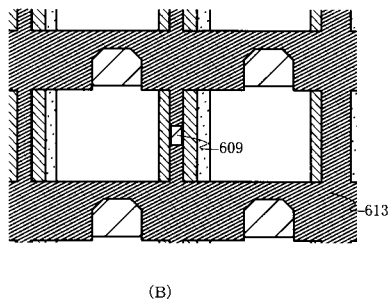
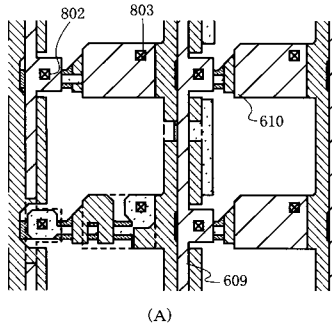


(A)

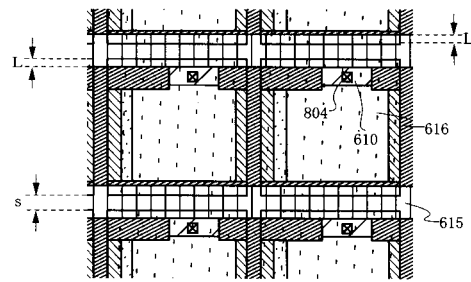


(B)

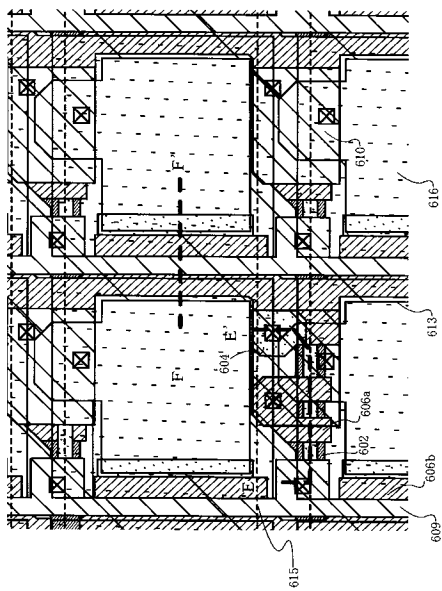
【図 20】



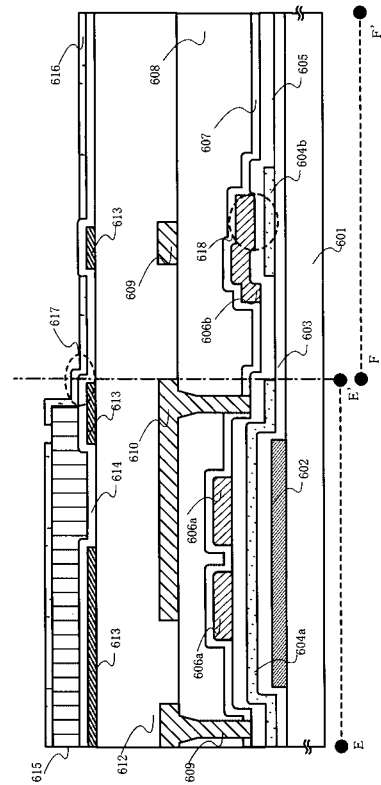
【図 21】



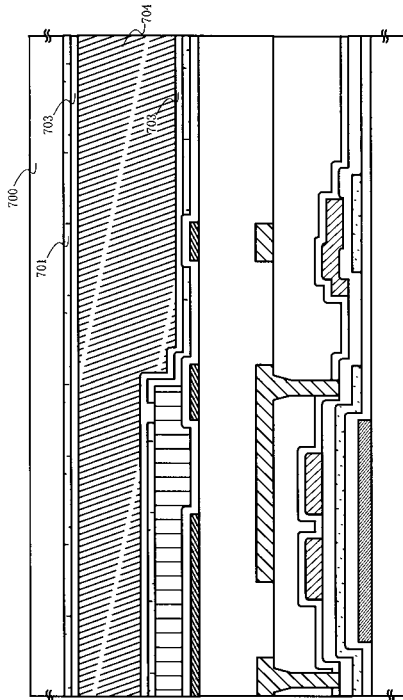
【図 22】



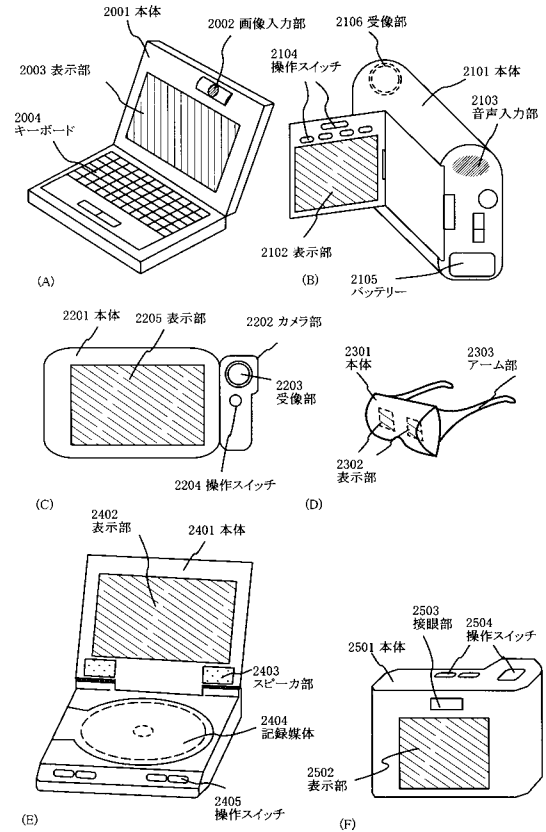
【図 23】



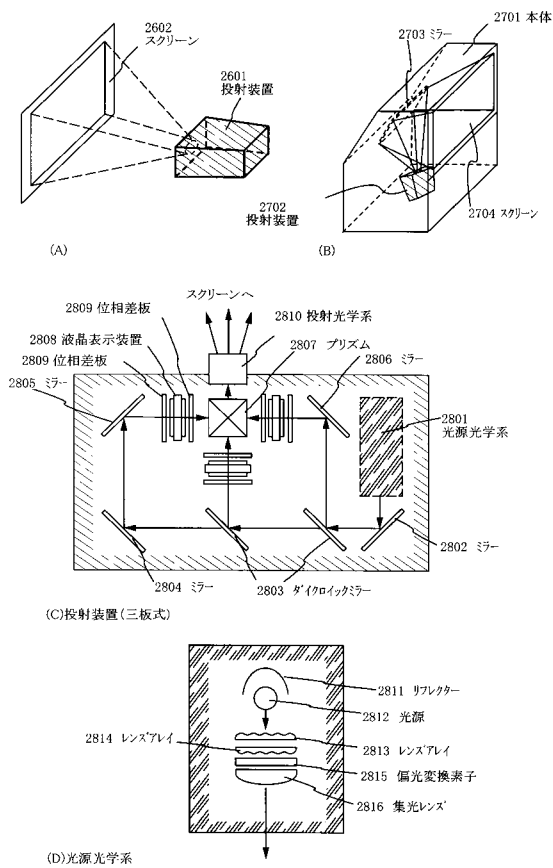
【図 24】



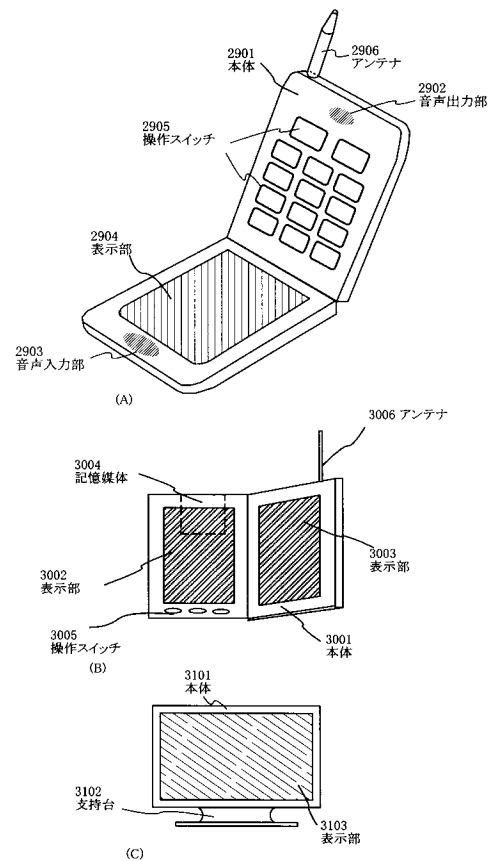
【図 25】



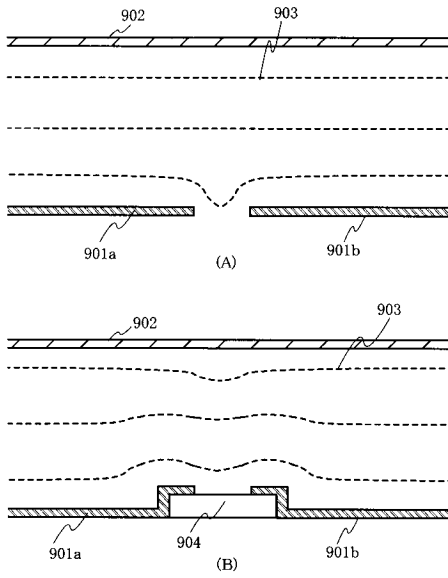
【図 26】



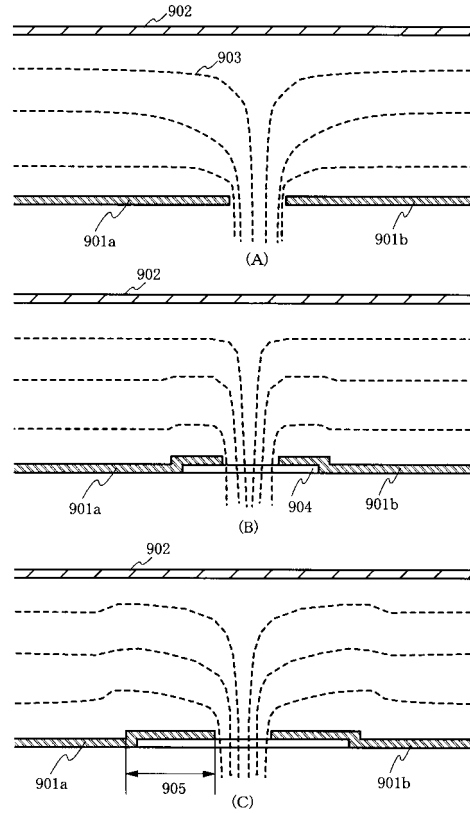
【図 27】



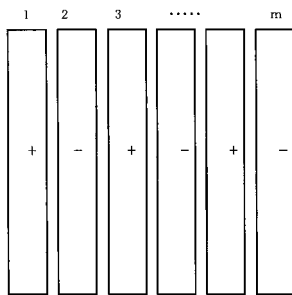
【図 28】



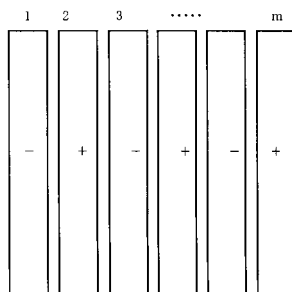
【図 29】



【図 30】

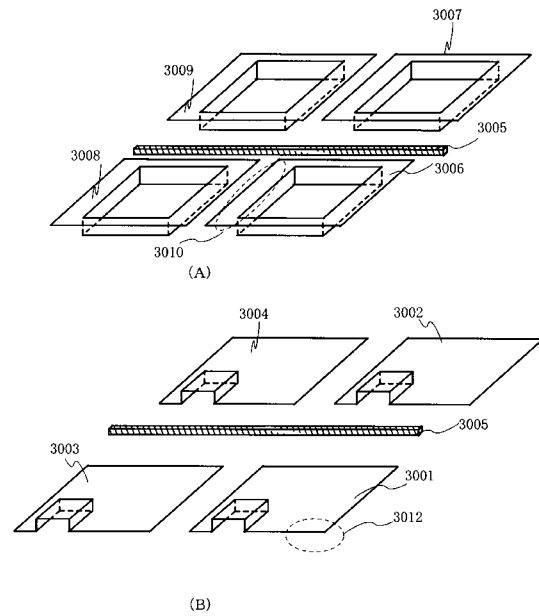


(a)奇数フレームの信号線の電圧の極性



(b)偶数フレームの信号線の電圧の極性

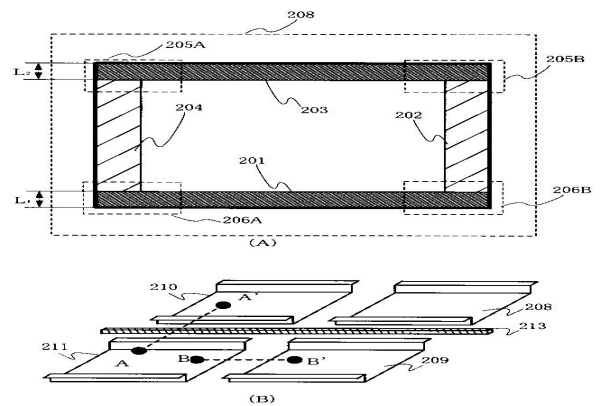
【図 31】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2011002862A	公开(公告)日	2011-01-06
申请号	JP2010226401	申请日	2010-10-06
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	佐竹 瑠茂		
发明人	佐竹 瑠茂		
IPC分类号	G02F1/1343 G02F1/1333		
CPC分类号	G02F1/133707 G02F1/134336 G02F1/13439 G02F2001/13373		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA29 2H092/JA25 2H092/JA40 2H092/JA44 2H092/JA46 2H092/JB05 2H092/JB06 2H092/JB07 2H092/JB24 2H092/JB33 2H092/JB69 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA06 2H092/MA07 2H092/MA13 2H092/MA25 2H092/MA27 2H092/MA29 2H092/MA41 2H092/NA04 2H092/PA06 2H092/PA09		
优先权	2000335919 2000-11-02 JP		
其他公开文献	JP5132748B2		
外部链接	Espacenet		

摘要(译)

减少光泄漏和向错。在用于栅极线反转驱动的液晶显示装置中，在像素电极的端部中，沿扫描线形成的部分相对于像素电极的主面升高。在像素电极的端部中，沿信号线形成的部分形成为具有与像素电极的主面相同的高度。



201: 第 1 の端部
202: 第 2 の端部
203: 第 3 の端部
204: 第 4 の端部
205A, 205B: 第 1 の端部の両端部
206A, 206B: 第 2 の端部の両端部